

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2009年12月17日(17.12.2009)

PCT



(10) 国際公開番号

WO 2009/150751 A1

(51) 国際特許分類:

H01L 49/02 (2006.01) *H01L 29/06* (2006.01)
H01L 21/28 (2006.01) *H01L 45/00* (2006.01)

(21) 国際出願番号:

PCT/JP2008/060914

(22) 国際出願日:

2008年6月13日(13.06.2008)

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(71) 出願人(米国を除く全ての指定国について): 株式会社船井電機新応用技術研究所(FUNAI ELECTRIC ADVANCED APPLIED TECHNOLOGY RESEARCH INSTITUTE INC.) [JP/JP]; 〒5740013 大阪府大東市中垣内7丁目7番1号 Osaka (JP). 独立行政法人産業技術総合研究所(NATIONAL INSTITUTE OF ADVANCED INDUSTRIAL SCIENCE AND TECHNOLOGY) [JP/JP]; 〒1008921 東京都千代田区霞が関1-3-1 Tokyo (JP). 船井電機株式会社(FUNAI ELECTRIC CO., LTD.) [JP/JP]; 〒5740013 大阪府大東市中垣内7丁目7番1号 Osaka (JP).

(72) 発明者; および

(75) 発明者/出願人(米国についてのみ): 古田 成生 (FURUTA, Shigeo) [JP/JP]; 〒3050047 茨城県つくば市千現2-1-6 株式会社船井電機新応用

技術研究所内 Ibaraki (JP). 高橋 剛(TAKAHASHI, Tsuyoshi) [JP/JP]; 〒3050047 茨城県つくば市千現2-1-6 株式会社船井電機新応用技術研究所内 Ibaraki (JP). 小野 雅敏(ONO, Masatoshi) [JP/JP]; 〒3050047 茨城県つくば市千現2-1-6 株式会社船井電機新応用技術研究所内 Ibaraki (JP). 内藤 泰久(NAITO, Yasuhisa) [JP/JP]; 〒3058562 茨城県つくば市東1-1-1 中央第4 独立行政法人産業技術総合研究所内 Ibaraki (JP). 清水 哲夫(SHIMIZU, Tetsuo) [JP/JP]; 〒3058562 茨城県つくば市東1-1-1 中央第4 独立行政法人産業技術総合研究所内 Ibaraki (JP).

(74) 代理人: 荒船 博司, 外(ARAFUNE, Hiroshi et al.); 〒1620832 東京都新宿区岩戸町18番地 日交神楽坂ビル5階 光陽国際特許法律事務所内 Tokyo (JP).

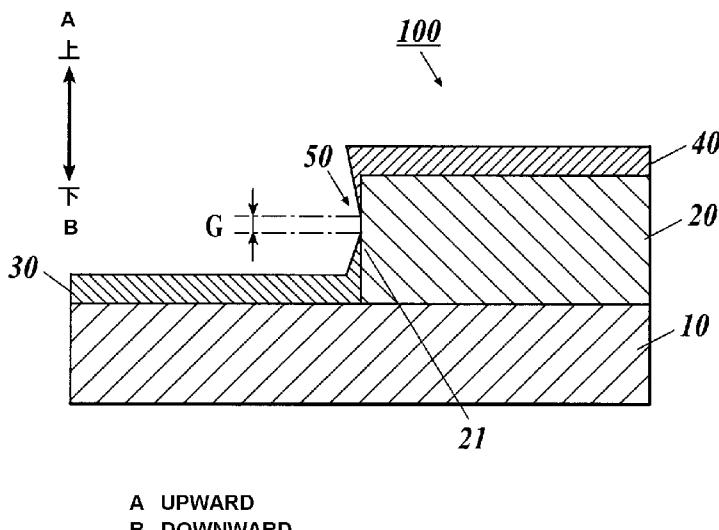
(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ,

[続葉有]

(54) Title: SWITCHING ELEMENT

(54) 発明の名称: スイッチング素子

FIG 1



との間への所定電圧の印加により抵抗のスイッチング現象が生じるナノメートルオーダーの隙間を有する電極間隙部50と、を備えるよう構成した。

(57) **Abstract:** There is provided a switching element capable of high density integration and facilitating lamination. The switching element (100) includes: an insulating substrate (10), a first electrode (30) provided on the insulating substrate (10), a second electrode (40) provided above the first electrode (30), and an inter-electrode gap portion (50) provided between the first electrode (30) and the second electrode (40) and having a nanometer-order gap that generates a resistance-switching phenomenon by the application of a predetermined voltage to between the first electrode (30) and the second electrode (40).

(57) **要約:** より高密度で集積でき、且つ、積層化が容易になるスイッチング素子を提供する。スイッチング素子100において、絶縁性基板10と、絶縁性基板10に設けられた第1電極30と、第1電極30の上方に設けられた第2電極40と、第1電極30と第2電極40との間に設けられ、第1電極30と第2電極40



TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA,
ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ,
NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア
(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ
(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB,

GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, NO,
PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告(条約第21条(3))

明細書

スイッチング素子

技術分野

[0001] 本発明は、ナノギャップ電極を用いたスイッチング素子に関する。

背景技術

[0002] 現在、デバイスの小型化、高密度化に伴い、電気素子の一層の微細化が望まれている。その一例として、微細な間隙を隔てた2つの電極(ナノギャップ電極)を用い、その間隙を機能性有機分子にて橋かけした素子が注目されている。例えば、白金を用いて形成されたナノギャップ電極の間隙に、カテナン系分子を配置したものが知られている(例えば、非特許文献1参照)。当該電極に電圧を印加することにより、カテナン系分子は酸化還元反応を受け、スイッチング動作が可能となっている。

[0003] また、ナノギャップ電極としては、その間隙をナノ微粒子にて橋かけした素子も注目されている。例えば、硫化銀及び白金を用いてナノギャップ電極を作成し、その間隙に銀粒子を配置したものが知られている(例えば、非特許文献2参照)。当該電極に電圧を印加することにより、電気化学反応が起きて銀粒子が伸縮することで、電極間を架橋・切断でき、スイッチング動作が可能となっている。

[0004] ところが、上記の何れのスイッチング素子にあっても、ナノギャップ電極間に特殊な合成分子や複雑な金属の複合系が必要となっている。また、スイッチング動作に化学反応を利用するため、素子の劣化が起こりやすいという問題がある。

そこで、酸化シリコンと金という安定な材料からなり、傾斜蒸着という簡便な製造方法により製造され、スイッチング動作を安定的に繰り返し行うことができるスイッチング素子が開発されている(例えば、特許文献1参照)。

非特許文献1:Science, 289(2000)1172–1175

非特許文献2:Nature, 433(2005)47–50

特許文献1:特開2005–79335号公報

発明の開示

発明が解決しようとする課題

[0005] しかしながら、上記のスイッチング素子は、平らな絶縁性基板上に2次元的に作成されているため、集積密度を上げるのが困難であるとともに、積層化も困難であるという問題がある。

[0006] 本発明の課題は、より高密度で集積でき、且つ、積層化が容易になるスイッチング素子を提供することにある。

課題を解決するための手段

[0007] 上記課題を解決するため、請求項1に記載の発明は、

絶縁性基板と、

前記絶縁性基板の上面に設けられた絶縁体と、

前記絶縁性基板に設けられた第1電極と、

前記第1電極の上方に設けられた第2電極と、

前記第1電極と前記第2電極との間に設けられ、前記第1電極と前記第2電極との間への所定電圧の印加により抵抗のスイッチング現象が生じるナノメートルオーダーの間隙を有する電極間隙部と、

前記電極間隙部を内包することにより当該電極間隙部を大気と遮断する封止部材と、を備え、前記第1電極は、前記絶縁体の側面に接して設けられ、

前記第2電極は、前記絶縁体の上面と、前記絶縁体の前記側面と、に接して設けられ、

前記電極間隙部は、前記絶縁体の前記側面に設けられた前記第1電極と、当該絶縁体の当該側面に設けられた前記第2電極との間に設けられていることを特徴とする。

[0008] 請求項2に記載の発明は、

絶縁性基板と、

前記絶縁性基板に設けられた第1電極と、

前記第1電極の上方に設けられた第2電極と、

前記第1電極と前記第2電極との間に設けられ、前記第1電極と前記第2電極との間への所定電圧の印加により抵抗のスイッチング現象が生じるナノメートルオーダーの間隙を有する電極間隙部と、

を備えることを特徴とする。

[0009] 請求項3に記載の発明は、

請求項2に記載のスイッチング素子において、

前記絶縁性基板の上面に設けられた絶縁体を備え、

前記第1電極は、前記絶縁体の側面に接して設けられ、

前記第2電極は、前記絶縁体の上面と、前記絶縁体の前記側面と、に接して設けられ、

前記電極間隙部は、前記絶縁体の前記側面に設けられた前記第1電極と、当該絶縁体の当該側面に設けられた前記第2電極と、の間に設けられていることを特徴とする。

[0010] 請求項4に記載の発明は、

請求項2に記載のスイッチング素子において、

前記第1電極と前記第2電極との間に設けられた絶縁体を備え、

前記第2電極は、前記絶縁体の上面と、前記絶縁体の側面と、に接して設けられ、

前記電極間隙部は、前記第1電極と、前記絶縁体の前記側面に設けられた前記第2電極と、の間に設けられていることを特徴とする。

[0011] 請求項5に記載の発明は、

請求項2に記載のスイッチング素子において、

前記第1電極を覆うように設けられた絶縁体を備え、

前記絶縁体は、前記第1電極の上面の一部を露出するためのホールを備え、

前記第2電極は、前記絶縁体の上面と、前記ホールの内面と、に接して設けられ、

前記電極間隙部は、前記第1電極と、前記ホールの前記内面に設けられた前記第2電極と、の間に設けられていることを特徴とする。

[0012] 請求項6に記載の発明は、

請求項2～5の何れか一項に記載のスイッチング素子において、

前記電極間隙部が大気と遮断されていることを特徴とする。

[0013] 請求項7に記載の発明は、

請求項2に記載のスイッチング素子において、

前記第1電極を覆うように設けられた絶縁体を備え、

前記絶縁体は、前記第1電極の上面の一部を露出するためのホールを備え、

前記第2電極は、前記ホールの開口部を覆うことにより当該ホール内を大気と遮断するように設けられ、前記ホールの開口部を覆う部分に、前記第1電極に向かって突出する第2電極突出部を備え、

前記電極間隙部は、前記第1電極と、前記第2電極突出部と、の間に設けられていることを特徴とする。

[0014] 請求項8に記載の発明は、

請求項7に記載のスイッチング素子において、

前記第2電極突出部の先端は、前記ホールの内面に設けられ、

前記電極間隙部は、前記第1電極と、前記ホールの前記内面に設けられた前記第2電極突出部の先端と、の間に設けられていることを特徴とする。

[0015] 請求項9に記載の発明は、

請求項7に記載のスイッチング素子において、

前記第2電極突出部は、前記第1電極に向かって下面が略凹状に突出しており、

前記第1電極は、前記ホールにより露出された部分に、前記第2電極に向かって上面が略凹状に突出する第1電極突出部を備え、

前記第1電極突出部の端部と、前記第2電極突出部の端部とは上下方向に対向するように構成され、

前記電極間隙部は、前記第1電極突出部の端部と、前記第2電極突出部の端部との間に設けられていることを特徴とする。

[0016] 請求項10に記載の発明は、

請求項2に記載のスイッチング素子において、

前記絶縁性基板は、凹部を有し、

前記第1電極は、前記絶縁性基板の前記凹部内に設けられているとともに、上面に第1電極凹部を備え、

前記第2電極は、前記第1電極の上方を覆うことにより当該第1電極を大気と遮断するように設けられ、前記第1電極の上方を覆う部分に第2電極凹部を備え、

前記第1電極凹部の端部と、前記第2電極凹部の端部とは上下方向に対向するよう構成され、

前記電極間隙部は、前記第1電極凹部の端部と、前記第2電極凹部の端部との間に設けられていることを特徴とする。

[0017] 請求項11に記載の発明は、

請求項2に記載のスイッチング素子において、

前記第1電極を覆うように設けられた絶縁体を備え、

前記絶縁体は、当該絶縁体を前記第1電極と離間させるとともに、前記第1電極の上方の一部を露出するためのホールを備え、

前記第1電極は、上面に、前記第2電極に向かって突出する第1電極突出部を備え、

前記第2電極は、前記ホールの開口部を覆うことにより当該ホール内を大気と遮断するように設けられ、

前記電極間隙部は、前記第1電極突出部の先端と、前記第2電極との間に設けられていることを特徴とする。

発明の効果

[0018] 請求項1に記載の発明によれば、絶縁性基板と、絶縁性基板の上面に設けられた絶縁体と、絶縁性基板に設けられた第1電極と、第1電極の上方に設けられた第2電極と、第1電極と第2電極との間に設けられ、第1電極と第2電極との間への所定電圧の印加により抵抗のスイッチング現象が生じるナノメートルオーダーの間隙を有する電極間隙部(ナノギャップ電極間)と、によってスイッチング素子が構成されている。すなわち、電極間隙部を構成する第1電極と、電極間隙部と、電極間隙部を構成する第2電極と、が上下方向に並んで配置されているため、より高密度で集積でき、且つ、積層化が容易になる。

[0019] また、請求項1に記載の発明によれば、第1電極は、絶縁体の側面に接して設けられ、第2電極は、絶縁体の上面と、絶縁体の側面と、に接して設けられ、電極間隙部は、絶縁体の側面に設けられた第1電極と、当該絶縁体の当該側面に設けられた第2電極との間に設けられている。すなわち、絶縁性基板の上面に絶縁体を作成して

、絶縁性基板の上面、絶縁体の側面、及び絶縁体の上面に電極(第1電極及び第2電極)を作成して、電極間隙部を形成するだけでよいため、簡単に製造することができる。

- [0020] また、請求項1に記載の発明によれば、電極間隙部を内包することにより当該電極間隙部を大気と遮断する封止部材を備えている。すなわち、封止部材によって電極間隙部が大気や水分と接触しないように構成されているため、当該スイッチング素子をさらに安定的に動作させることができる。
- [0021] 請求項2に記載の発明によれば、絶縁性基板と、絶縁性基板に設けられた第1電極と、第1電極の上方に設けられた第2電極と、第1電極と第2電極との間に設けられ、第1電極と第2電極との間への所定電圧の印加により抵抗のスイッチング現象が生じるナノメートルオーダーの間隙を有する電極間隙部(ナノギャップ電極間)と、によってスイッチング素子が構成されている。すなわち、電極間隙部を構成する第1電極と、電極間隙部と、電極間隙部を構成する第2電極と、が上下方向に並んで配置されているため、より高密度で集積でき、且つ、積層化が容易になる。
- [0022] 請求項3に記載の発明によれば、請求項2に記載の発明と同様の効果が得られるのは無論のこと、絶縁性基板の上面に設けられた絶縁体を備え、第1電極は、絶縁体の側面に接して設けられ、第2電極は、絶縁体の上面と、絶縁体の側面と、に接して設けられ、電極間隙部は、絶縁体の側面に設けられた第1電極と、当該絶縁体の当該側面に設けられた第2電極との間に設けられている。すなわち、絶縁性基板の上面に絶縁体を作成して、絶縁性基板の上面、絶縁体の側面、及び絶縁体の上面に電極(第1電極及び第2電極)を作成して、電極間隙部を形成するだけでよいため、簡単に製造することができる。
- [0023] 請求項4に記載の発明によれば、請求項2に記載の発明と同様の効果が得られるのは無論のこと、第1電極と第2電極との間に設けられた絶縁体を備え、第2電極は、絶縁体の上面と、絶縁体の側面と、に接して設けられ、電極間隙部は、第1電極と、絶縁体の側面に設けられた第2電極との間に設けられている。すなわち、絶縁性基板の上面に電極(第1電極)を作成して、当該電極の上面に絶縁体を作成して、絶縁体の側面及び絶縁体の上面に電極(第1電極及び第2電極)を作成して、電極間

間隙部を形成するだけでよいため、簡単に製造することができる。

- [0024] 請求項5に記載の発明によれば、請求項2に記載の発明と同様の効果が得られるのは無論のこと、第1電極を覆うように設けられた絶縁体を備え、絶縁体は、第1電極の上面の一部を露出するためのホールを備え、第2電極は、絶縁体の上面と、ホールの内面と、に接して設けられ、電極間隙部は、第1電極と、ホールの内面に設けられた第2電極と、の間に設けられている。すなわち、絶縁性基板の上面に電極(第1電極)を作成して、当該電極を覆うように絶縁体を作成して、絶縁体に当該電極の上面の一部を露出するためのホールを形成して、絶縁体の上面及びホールの内面に電極(第1電極及び第2電極)を作成するだけでよいため、簡単に製造することができる。
- [0025] 請求項6に記載の発明によれば、請求項2～5の何れか一項に記載の発明と同様の効果が得られるのは無論のこと、電極間隙部が大気と遮断されている。すなわち、電極間隙部が大気や水分と接触しないように構成されているため、当該スイッチング素子をさらに安定的に動作させることができるとともに、電極間隙部を構成する第1電極及び第2電極の材質の選択の幅が広がる。
- [0026] 請求項7, 8, 9に記載の発明によれば、請求項2に記載の発明と同様の効果が得られるのは無論のこと、第2電極は、ホールの開口部を覆うことにより当該ホール内を大気と遮断するように設けられている。すなわち、電極間隙部が大気や水分と接触しないように構成されているため、当該スイッチング素子をさらに安定的に動作させることができるとともに、電極間隙部を構成する第1電極及び第2電極の材質の選択の幅が広がる。
- [0027] また、請求項7, 8, 9に記載の発明によれば、第1電極を覆うように設けられた絶縁体を備え、絶縁体は、第1電極の上面の一部を露出するためのホールを備え、第2電極は、ホールの開口部を覆うように設けられ、ホールの開口部を覆う部分に、第1電極に向かって突出する第2電極突出部を備え、電極間隙部は、第1電極と、第2電極突出部と、の間に設けられている。すなわち、絶縁性基板の上面に第1電極を作成して、第1電極を覆うように絶縁体を作成して、絶縁体に第1電極の上面の一部を露出するためのホールを形成して、絶縁体の上面、ホールの開口部、及びホールの

内部に第2電極を作成するだけでよいため、簡単に製造することができる。

- [0028] 請求項10に記載の発明によれば、請求項2に記載の発明と同様の効果が得られるることは無論のこと、第2電極は、第1電極の上方を覆うことにより当該第1電極を大気と遮断するように設けられている。すなわち、電極間隙部が大気や水分と接触しないように構成されているため、当該スイッチング素子をさらに安定的に動作させることができるとともに、電極間隙部を構成する第1電極及び第2電極の材質の選択の幅が広がる。
- [0029] また、請求項10に記載の発明によれば、絶縁性基板は、凹部を有し、第1電極は、絶縁性基板の凹部内に設けられるとともに、上面に第1電極凹部を備え、第2電極は、第1電極の上方を覆うように設けられ、第1電極の上方を覆う部分に第2電極凹部を備え、第1電極凹部の端部と、第2電極凹部の端部と、は上下方向に対向するよう構成され、電極間隙部は、第1電極凹部の端部と、第2電極凹部の端部との間に設けられている。すなわち、絶縁性基板の凹部に第1電極を作成して、第1電極を覆うように第2電極を作成するだけによく、加えて絶縁体が必要ないため、簡単に製造することができる。

- [0030] 請求項11に記載の発明によれば、請求項2に記載の発明と同様の効果が得られるることは無論のこと、第1電極を覆うように設けられた絶縁体を備え、絶縁体は、当該絶縁体を第1電極と離間させるとともに、第1電極の上方の一部を露出するためのホールを備え、第1電極は、上面に、第2電極に向かって突出する第1電極突出部を備え、第2電極は、ホールの開口部を覆うことにより当該ホール内を大気と遮断するように設けられ、電極間隙部は、第1電極突出部の先端と、第2電極との間に設けられている。すなわち、電極間隙部が大気や水分と接触しないように構成されているため、当該スイッチング素子をさらに安定的に動作させることができるとともに、電極間隙部を構成する第1電極及び第2電極の材質の選択の幅が広がる。

発明を実施するための最良の形態

- [0031] 以下に、本発明について、図面を用いて具体的な態様を説明する。ただし、発明の範囲は、図示例に限定されない。

ここで、図1は、本発明を適用した一実施形態として例示するスイッチング素子100

の要部を模式的に示す断面図である。また、図2は、図1のスイッチング素子100に封止部材60を設けてスイッチングデバイス1000とした例を示す模式図である。

[0032] 本実施形態にかかるスイッチング素子100は、例えば、図1に示すように、絶縁性基板10と、絶縁性基板10の上面に設けられた絶縁体20と、絶縁性基板10の上面に設けられた第1電極30と、第1電極30の上方に設けられた第2電極40と、第1電極30と第2電極40との間に設けられた電極間隙部50と、などを備えて構成される。

[0033] 具体的には、例えば、絶縁体20は、絶縁性基板10の上面に接して設けられており、第1電極30は、絶縁性基板10の上面と、絶縁体20の側面21下側と、に接して設けられており、第2電極40は、絶縁体20の上面と、絶縁体20の側面21上側と、に接して設けられており、電極間隙部50は、絶縁体20の側面21下側に設けられた第1電極30と、絶縁体20の側面21上側に設けられた第2電極40と、の間に設けられている。

[0034] 絶縁性基板10は、例えば、スイッチング素子100の電極(第1電極30)を設けるための支持体を構成している。

絶縁性基板10の構造及び材質は、特に限定されるものではない。具体的には、例えば、絶縁性基板10の表面の形状は、平面であってもよいし、凹凸を有していてもよい。また、絶縁性基板10は、例えば、Si等の半導体基板の表面に酸化膜等を設けたものであってもよいし、基板そのものが絶縁性とされたものであってもよい。また、絶縁性基板10の材質としては、例えば、ガラス、酸化珪素(SiO_2)などの酸化物、窒化珪素(Si_3N_4)などの窒化物等が好ましく、このうち、酸化珪素(SiO_2)が、第1電極30との密着性と、その製造における自由度と、が大きい点で好適となっている。

[0035] 絶縁体20は、例えば、スイッチング素子100の2つの電極(第1電極30及び第2電極40)を隔てて設けるための支持体を構成している。

絶縁体20の構造及び材質は、特に限定されるものではない。具体的には、例えば、絶縁体20の表面の形状は、絶縁体20が絶縁性基板10の上面に設けられていれば、平面であってもよいし、凹凸を有していてもよい。また、絶縁体20は、例えば、絶縁性基板10の一部に酸化膜等を設けたものであってもよいし、絶縁性基板10全面に酸化膜等を設け、その一部を取り去ったものであってもよい。また、絶縁体20の材

質としては、例えば、ガラス、酸化珪素(SiO_2)などの酸化物、窒化珪素(Si_3N_4)などの窒化物等が好ましく、このうち、酸化珪素(SiO_2)が、第1電極40及び第2電極30との密着性と、その製造における自由度と、が大きい点で好適となっている。

- [0036] 第1電極30は、例えば、第2電極40と対になって当該スイッチング素子100のスイッチング動作を行うためのものである。

第1電極30の形状は、第1電極30が、絶縁性基板10に設けられているとともに、絶縁体20の側面21に接して設けられていれば、特に限定されるものではなく、適宜任意に変更することができる。

第1電極30の材質は、特に限定されるものではなく、例えば、金、銀、白金、パラジウム、ニッケル、アルミニウム、コバルト、クロム、ロジウム、銅、タンクステン、タンタル、カーボン、及びこれらの合金から選ばれる少なくとも1つであることが好ましい。ここで、第1電極30は、絶縁性基板10及び絶縁体20との接着性を強化するために、例えば、異なる金属を2層以上重ねて用いてもよい。具体的には、例えば、第1電極30は、クロム及び金の積層(多層)構造としてもよい。

- [0037] 第2電極40は、例えば、第1電極30と対になって当該スイッチング素子100のスイッチング動作を可能にする。

第2電極40の形状は、第2電極40が、第1電極30の上方に設けられているとともに、絶縁体20の上面と、絶縁体20の側面21と、に接して設けられていれば、特に限定されるものではなく、適宜任意に変更することができる。

第2電極40の材質は、特に限定されるものではなく、例えば、金、銀、白金、パラジウム、ニッケル、アルミニウム、コバルト、クロム、ロジウム、銅、タンクステン、タンタル、カーボン、及びこれらの合金から選ばれる少なくとも1つであることが好ましい。ここで、第2電極40は、絶縁体20との接着性を強化するために、異なる金属を2層以上重ねて用いてもよい。具体的には、例えば、第2電極40は、クロム及び金の積層(多層)構造としてもよい。

- [0038] 電極間隙部50は、例えば、第1電極30と第2電極40との間への所定電圧の印加により抵抗のスイッチング現象が生じるナノメートルオーダーの間隙を有するものであり、当該スイッチング素子100のスイッチング現象を発現する役割を具備している。

[0039] 電極間隙部50が有する間隙の幅、すなわち、第1電極30と第2電極40との間(ナノギャップ電極間)の距離(間隔) G は、例えば、 $0\text{nm} < G \leq 13\text{nm}$ であるのが好ましく、 $0.8\text{nm} < G < 2.2\text{nm}$ であるのがより好ましい。

ここで、距離 G の上限値を 13nm としたのは、例えば、傾斜蒸着で作成する場合には、ギャップ間隔が 13nm より大きくなるとスイッチングが起きなくなるためである。

一方、距離 G の下限値は、 0nm とすると第1電極30と第2電極40とが短絡していることになるが、実施例1の電流－電圧特性の測定結果のグラフ(例えば、図6)は 0V 付近で変化しており、 0nm より大きいギャップが存在することが明らかである。なお、下限値は、顕微鏡測定によって決定することは困難であるが、トンネル電流が生じる最小距離であるということができる。即ち、下限値は、素子が動作したときに、電流－電圧特性がオームの法則に従わず量子力学的なトンネル効果が観測される距離の理論値である。

なお、トンネル電流の理論式に抵抗値を代入すると、ギャップ間隔の計算結果として $0.8\text{nm} < G < 2.2\text{nm}$ の範囲が求められる。

[0040] また、電極間隙部50(第1電極30と第2電極40との間)の直流電気抵抗は、例えば、 $1\text{k}\Omega$ より大きく $10\text{T}\Omega$ 未満であるのが好ましく、 $10\text{k}\Omega$ より大きいのがより好ましい。

ここで、抵抗の上限値を $10\text{T}\Omega$ としたのは、 $10\text{T}\Omega$ 以上とすると、スイッチングが起きなくなるためである。

一方、抵抗の下限値を $1\text{k}\Omega$ としたのは、現状では $1\text{k}\Omega$ 以下に下がったことがないためであり、これを下限としている。

なお、スイッチとして考えると、OFF状態での抵抗は高いほどよいため、上限値はより高い値となるのが好ましいが、ON状態での抵抗が $1\text{k}\Omega$ であると、mAオーダーの電流が簡単に流れてしまい、他の素子を破壊する可能性があるため、下限値は $10\text{k}\Omega$ 程度とするのが好ましい。

[0041] なお、第1電極30と第2電極40との間の最近接部位(電極間隙部50)は、例えば、第1電極30と第2電極40とが対向する領域に1若しくは複数箇所形成されていてもよい。

また、第1電極30と第2電極40との間には、例えば、当該第1電極30及び第2電極40の構成材料等からなる島部分(中州部分)が形成されていてよい。この場合には、例えば、第1電極30と島部分との間、第2電極40と島部分との間に所定の間隙(電極間隙部50)が形成されて、第1電極30と第2電極40とが短絡していなければよい。

[0042] 上記構成のスイッチング素子100は、例えば、図2に示すように、封止部材60により内包(封止)されることによってスイッチングデバイス1000を形成するようになっていく。

なお、第1電極30及び第2電極40の各々には、リード線L1, L2が接続されており、当該リード線L1, L2は封止部材60の外側に延出されている(図2参照)。

[0043] 封止部材60は、例えば、電極間隙部50を大気から遮断して、当該スイッチング素子100をさらに安定に動作させるためのものである。この封止部材60は、例えば、少なくとも電極間隙部50を内包するように設けられ、絶縁性基板10を含め当該スイッチング素子100全体が封止されることが好ましい。

封止部材60の形状及び材質は、電極間隙部50を大気から遮断する機能を具備する限り、適宜任意に変更することができる。封止部材60の材質は、例えば、公知の半導体封止材料を用いることができ、必要に応じて、公知の物質からなる気体バリヤ層等を設けてもよい。

なお、第1電極30及び第2電極40(ナノギャップ電極)の全体を、例えば、適當な真空チャンバー(図示省略)内に設置して、これをスイッチング素子として使用する場合は、封止部材60は省略できる。

[0044] 封止部材60の内部は、例えば、減圧環境とすることができますほか、種々の物質で満たすことができる。封止部材60の内部の圧力Pは、例えば、 $10^{-6}\text{Pa} < P < 2 \times 10^5\text{Pa}$ とするのが好ましく、 $10^2\text{Pa} < P < 10^5\text{Pa}$ とするのがより好ましい。

ここで、圧力Pの上限値は、 10^5Pa までの圧力で動作することは確認しているが、これ以上の高圧での取り扱いが難しいため、空気漏れ等を考慮して圧力を少し上げる程度である $2 \times 10^5\text{Pa}$ を上限値としたものである。

一方、圧力Pの下限値は、 10^{-6}Pa までの圧力で動作することは確認しているが、こ

れ以上の低圧での取り扱いが難しいため、工業的に簡単な真空系で到達できる程度である 10^2Pa を下限値とするのがより好ましい。

また、封止部材60の内部は、例えば、乾燥空気、窒素、Arなどの希ガス等の不活性な気体又はトルエンなどの電気的に不活性な有機溶剤で満たしてもよい。

[0045] 次に、スイッチング素子100の製造方法について説明する。

スイッチング素子100は、例えば、(a)絶縁性基板10の上面に絶縁体20を作成して、(b)絶縁性基板10の上面、絶縁体20の側面21、及び絶縁体20の上面に電極パターンPを作成して、(c)電極パターンPから第1電極30及び第2電極40を作成して電極間隙部50を形成することにより製造される。

[0046] 具体的には、スイッチング素子100は、例えば、(1)絶縁性基板10の準備工程、(2)絶縁体20の成膜工程、(3)第1のレジストパターン形成工程、(4)絶縁体20のエッティング工程、(5)レジストパターン剥離工程、(6)第2のレジストパターン形成工程、(7)蒸着工程、(8)リフトオフ工程、(9)電界破断工程、及び(10)封止工程を行うことにより製造される。

[0047] (1)絶縁性基板10の準備工程

絶縁性基板10としては、例えば、酸化膜付きSi基板、その他表面が絶縁性の基板等が用いられる。具体的には、例えば、Si等の導電性の基板を用いる場合には、その表面に所望の絶縁膜を、熱処理、酸化処理、蒸着、スパッタ等の公知の方法によって設け、当該絶縁膜を絶縁性基板10として用いることができる。また、例えば、ガラス等の絶縁性の基板も、絶縁性基板10として用いることができる。

[0048] (2)絶縁体20の成膜工程

絶縁体20の成膜工程は、例えば、PECVD(Plasma Enhanced Chemical Vapor Deposition)等を用いて行われ、絶縁性基板10の上面全体に絶縁体20を形成する。

なお、絶縁体20の厚さは、例えば、適宜任意に変更することができ、例えば、第1電極30と第2電極40との間に10Vの電圧を印加する場合は、15nm以上が好ましい。

[0049] (3)第1のレジストパターン形成工程

第1のレジストパターン形成工程は、例えば、フォトリソグラフィー等を用いて行われ

、絶縁体20の一部をエッチングするための第1レジストパターン(図示省略)を形成する。

なお、第1レジストパターンの厚さは、例えば、適宜任意に変更することができ、具体的には、例えば、 $0.7 \mu m$ とされている。

[0050] (4) 絶縁体20のエッチング工程

絶縁体20のエッチング工程は、例えば、絶縁体20の材質に適合するガスを用いて行われ、当該工程の結果、第1のレジストパターン形成工程で形成された第1レジストパターンが存在しない部分では、絶縁体20が取り去られて絶縁性基板10が露出し、第1のレジストパターン形成工程で形成された第1レジストパターンが存在する部分では、絶縁体20が残留する。

[0051] (5) レジストパターン剥離工程

レジストパターン剥離工程は、例えば、第1のレジストパターン形成工程で形成された第1レジストパターンの材質に適合する剥離液を用いて行われ、当該工程の結果、絶縁体20の残留部分が露出し、絶縁体パターン(図示省略)を形成する。

[0052] (6) 第2のレジストパターン形成工程

第2のレジストパターン形成工程は、例えば、フォトリソグラフィー等を用いて行われ、第1電極30及び第2電極40を形成するための第2レジストパターン(図示省略)を形成する。

[0053] (7) 蒸着工程

蒸着工程は、例えば、所定の蒸着装置を用いて行われ、後に第1電極30及び第2電極40となる電極パターンPを蒸着する(図3参照)。

ここで、蒸着工程は、例えば、傾斜蒸着によって行われる。すなわち、絶縁性基板10は、例えば、絶縁性基板10の上面及び絶縁体20の上面と、絶縁体20の側面21とのうちの少なくとも一方に対して、蒸着源から蒸散する粒子の飛来方向が傾斜するように配置される。具体的には、絶縁性基板10は、例えば、図3に示すように、絶縁性基板10の上面と絶縁体20の側面21とがなす角を θ_1 、絶縁性基板10の上面と蒸着源から蒸散する粒子の飛来方向とがなす角を θ_2 としたとき、 $0^\circ < \theta_1 < \theta_2 < 180^\circ$ となるように配置される。この結果、絶縁性基板10の上面、絶縁体20の側面21

、及び絶縁体20の上面に電極パターンPが蒸着される。

- [0054] 蒸着工程は、例えば、金、銀、白金、パラジウム、ニッケル、アルミニウム、コバルト、クロム、ロジウム、銅、タンクステン、タンタル、カーボン、及びこれらの合金から選べる少なくとも何れか一つの物質を1回又は複数回蒸着するようになっている。
なお、蒸着される電極パターンPの厚さは、例えば、適宜任意に変更することができ、例えば、蒸着される電極パターンPのうちの、絶縁体20の側面21に蒸着される電極パターンPの厚さは、後の電界破断工程を容易に行うために、10nm以下であることが好ましい。

[0055] (8)リフトオフ工程

リフトオフ工程は、例えば、第2のレジストパターン形成工程で形成された第2レジストパターンの材質に適合する剥離液を用いて行われ、当該工程の結果、後に第1電極30及び第2電極40となる電極パターンPが形成される。

- [0056] (9)電界破断工程 リフトオフ工程が終了した段階では、例えば、図3に示すように、ナノギャップ電極が短絡しているため、当該電界破断工程を行う必要がある。すなわち、電界破断工程では、電極パターンPを破断させて第1電極30と第2電極40とに分離することによって、電極間隙部50を形成する。

電界破断工程は、例えば、短絡しているナノギャップ電極(電極パターンP)と直列に可変抵抗、固定抵抗及び電源(何れも図示省略)を接続して電圧を印加する。そして、可変抵抗の抵抗値を初期値(抵抗大)からゆっくり抵抗が小さくなるように調節して、電流が流れなくなる時点で電圧の印加を止めることにより、第1電極30と第2電極40とが形成されて、所望の電極間距離Gを有するナノギャップ電極を得ることができる。

[0057] (10)封止工程

封止工程は、例えば、所定の気密封止技術を利用して行われ、具体的には、セラミック封止、ガラス封止、プラスチック封止又は金属キャップによる封止により行われる。

また、封止工程は、所定の雰囲気中で行うようにしてもよい。

- [0058] なお、上記のスイッチング素子100の製造方法は、一例であって、これに限られるも

のではない。

- [0059] 次に、スイッチング素子100のスイッチング動作について、図4及び図5を参照して説明する。

ここで、図4は、OFF状態のスイッチング素子100に対して、電極間隙部50(ナノギャップ電極間)に印加する電圧を0Vから上げていった際の、電流－電圧曲線の一例(図4において点線で示す曲線)と、ON状態のスイッチング素子100に対して、電極間隙部50(ナノギャップ電極間)に印加する電圧を0Vから上げていった際の、電流－電圧曲線の一例(図4において一点鎖線で示す曲線)と、を模式的に示す図であり、横軸はナノギャップ電極間に印加される電圧に対応し、縦軸はナノギャップ電極間に流れる電流に対応している。なお、図4には、説明のために、A、B、及びOの符号を付した。

また、図4にあっては、電圧が正の部分のみを示すが、実際には0点について点対称となっており、ナノギャップ電極間に印加する電圧及びナノギャップ電極間に流れる電流は、ナノギャップ電極の極性に依存しない。また、以下の説明にあっては、電圧が負の部分については省略するものとする。

- [0060] まず、ナノギャップ電極間に印加される電圧と流れる電流との関係における、ON状態とOFF状態との差について、図4を参照して説明する。

図4に示すように、OFF状態では、ナノギャップ電極間にA－B間の電圧を印加した際に、当該ナノギャップ電極間に電流が流れるようになる。

これに対して、ON状態では、ナノギャップ電極間にA－B間の電圧を印加した際のみならず、ナノギャップ電極間にA点よりも低い電圧を印加した際も、当該ナノギャップ電極間に電流が流れるようになる。

- [0061] 次に、スイッチング素子100の動作について、図5を参照して説明する。

ここで、図5(a)は、ナノギャップ電極間に印加される電圧と経過時間との対応関係を模式的に示す図であり、図5(b)は、ナノギャップ電極間に流れる電流と経過時間との対応関係を模式的に示す図である。

- [0062] 図5に示すように、まず、ナノギャップ電極間に矩形パルスIのON電圧を印加して、その後、読出電圧R1を印加すると(図5(a)参照)、ナノギャップ電極間に大きな電流

が流れ、スイッチング素子100がON状態になったことが確認される(図5(b)参照)。

次に、ナノギャップ電極間に矩形パルスJのOFF電圧を印加して、その後、読出電圧R2を印加すると(図5(a)参照)、ナノギャップ電極間には電流が流れず、スイッチング素子100がOFF状態になったことが確認される(図5(b)参照)。

- [0063] なお、これ以降は、同様にON電圧K、OFF電圧Lを繰り返して印加すると、スイッチング素子100は、ON状態、OFF状態のスイッチング動作を同様に繰り返すようになっているため、説明を省略するものとする。
- [0064] 次に、本発明を実施例により具体的に説明するが、本発明はこれらに限定されるものではない。
- [0065] [実施例1]

実施例1にかかるスイッチング素子100の製造方法について説明する。

[0066] (1) 絶縁性基板10の準備工程

基板として、p型シリコン基板表面に、厚さ100nmの酸化シリコン層を成膜したもの用いた。ここで、表面の酸化シリコン層を絶縁性基板10とした。

[0067] (2) 絶縁体20の成膜工程

次いで、PECVDを用いて、絶縁性基板10上に厚さ200nmの酸化シリコン層を成膜し、絶縁体20とした。

[0068] (3) 第1のレジストパターン形成工程

次いで、厚さが $0.7\mu m$ の第1レジストパターンを形成した。

[0069] (4) 絶縁体20のエッチング工程

次いで、RIE(Reactive Ion Etching)を用いたエッチングにより、絶縁体20の一部を取り去り、絶縁体20を取り去った部分の絶縁性基板10を露出させた。

[0070] (5) レジストパターン剥離工程

次いで、第1レジストパターンを剥離し、絶縁体20の残留部分を露出させた。

[0071] (6) 第2のレジストパターン形成工程

次いで、厚さが320nmの第2レジストパターンを形成した。

[0072] (7) 蒸着工程

次いで、絶縁性基板10の上面と蒸着源から蒸散する粒子の飛来方向とがなす角

θ 2を90°として、絶縁性基板10と接触する部分に厚さ1nmのクロムを蒸着し、その後、金を蒸着して、絶縁性基板10の表面での合計の厚さが20nmとなる電極パターンPを蒸着した。なお、絶縁体20の側面21での電極パターンPの合計の厚さは、5nm程度になっている。

[0073] (8)リフトオフ工程

次いで、第2レジストパターンをリフトオフした。

[0074] (9)電界破断工程

次いで、電界破断工程を実施して、電極パターンPを破断させて第1電極30と第2電極40を作成することによって、電極間隙部50を形成した。具体的には、電界破断の条件として、印加電圧を0Vから徐々に上げていくことにより、電流量を徐々に増加させていった。なお、電界破断を起こしたときの、電流量は1mA以下であった。

[0075] 以上のようにして製造したスイッチング素子100を真空チャンバー内に設置した。

なお、真空チャンバー内の圧力は、例えば、1Pa台であった。

[0076] 以下に、第1電極30と第2電極40との間に電圧を印加し、その電圧を連続的に変化させた場合の、ナノギャップ電極間の電流－電圧(I－V)特性について、図6を参考して説明する。

ここで、図6は、第1電極30と第2電極40との間に電圧を印加した場合のナノギャップ電極間のI－V特性の測定結果を示す図であり、横軸はナノギャップ電極間に印加された電圧を示し、縦軸はナノギャップ電極間に流れた電流を示している。

[0077] まず、OFF状態のスイッチング素子100に対し、ナノギャップ電極間に印加する電圧を測定開始時において0Vとし、その後、 $-0.2V/s$ の掃印速度で $-20V$ まで掃印し、その後、 $+0.2V/s$ の掃印速度で $+20V$ まで掃印した。

[0078] 具体的には、例えば、図6中の記号A～E及び0を用いて説明すると、0点→A点→B点→C点→D点→E点の順に変化した。

まず、0点からB点の間では、スイッチング素子100がOFF状態で測定を開始したため、電流値が約0Aから約 $-5 \times 10^{-5} A$ の間でしか変化せず、大きな電流が流れなかつた。

次に、B点からC点に変化させると、電流値が約 -1.5×10^{-4} Aに達して、明確な電流ピークが観察された(すなわち、スイッチング素子100がON状態になった)。

次に、C点からD点に変化させると、電流値が 1.5×10^{-4} A以上に達して、B点からC点に変化させた場合と同程度の電流ピークが観察された。

次に、D点からE点に変化させると、電流値が0Aに近づいていった。

[0079] なお、これ以降については、図6には示されていないが、同じ条件で測定を繰り返すと、0点からB点の間では、大きな電流が流れなかつた(すなわち、スイッチング素子100がOFF状態になった)。よって、これ以降についても、同じ条件で測定を繰り返すと、スイッチング素子100は、ON状態、OFF状態のスイッチング動作を同様に繰り返すことが分かった。

[0080] 以上説明した本実施形態のスイッチング素子100によれば、絶縁性基板10と、絶縁性基板10の上面に設けられた絶縁体20と、絶縁性基板10に設けられた第1電極30と、第1電極30の上方に設けられた第2電極40と、第1電極30と第2電極40との間に設けられ、第1電極30と第2電極40との間への所定電圧の印加により抵抗のスイッチング現象が生じるナノメートルオーダーの間隙を有する電極間隙部50(ナノギャップ電極間)と、によって構成されている。すなわち、電極間隙部50を構成する第1電極30と、電極間隙部50と、電極間隙部50を構成する第2電極40と、が上下方向に並んで配置されているため、より高密度で集積でき、且つ、積層化が容易になる。

さらに、絶縁性基板10と、絶縁体20と、第1電極30と、第2電極40と、電極間隙部50と、のみによって構成されているため、有機分子や無機粒子などが不要で、より単純な構造で構成することができる。

さらに、当該スイッチング素子100は劣化する物質を含まないため、スイッチング動作を安定的に繰り返すことができる。

さらに、スイッチング素子100は不揮発性を有し、スイッチング動作後に外部入力がなくとも、当該スイッチング素子100の動作状態を維持することができる。

[0081] また、本実施形態のスイッチング素子100によれば、第1電極30は、絶縁体20の側面21に接して設けられ、第2電極40は、絶縁体20の上面と、絶縁体20の側面21

と、に接して設けられ、電極間隙部50は、絶縁体20の側面21に設けられた第1電極30と、絶縁体20の側面21に設けられた第2電極40との間に設けられている。すなわち、絶縁性基板10の上面に絶縁体20を作成して、絶縁性基板10の上面、絶縁体20の側面21、及び絶縁体20の上面に電極(第1電極30及び第2電極40)を作成して、電極間隙部50を形成するだけでよいため、簡単に製造することができる。

[0082] また、本実施形態のスイッチング素子100によれば、電極間隙部50を内包することにより電極間隙部50を大気と遮断する封止部材60を備えている。すなわち、封止部材60によって電極間隙部50が大気や水分と接触しないように構成されているため、当該スイッチング素子100をさらに安定的に動作させることができる。

具体的には、封止部材60の内部を、例えば、減圧環境としたり、乾燥空気、窒素、希ガス等の不活性な気体又はトルエンなどの電気的に不活な有機溶剤等の種々の物質で満たしたりすることにより、電極間隙部50(ナノギャップ電極間)を大気と接触しないようにすることができるため、スイッチング動作をより安定なものとすることができる。

[0083] なお、本発明は、上記実施形態に限定されることなく、本発明の趣旨を逸脱しない範囲において、種々の改良並びに設計の変更を行ってもよい。

[0084] スイッチング素子100の形状は、スイッチング素子100が、絶縁性基板10と、絶縁性基板10に設けられた第1電極30と、第1電極30の上方に設けられた第2電極40と、第1電極30と第2電極40との間に設けられ、第1電極30と第2電極40との間への所定電圧の印加により抵抗のスイッチング現象が生じるナノメートルオーダーの間隙を有する電極間隙部50と、を備えているのであれば、すなわち、第1電極30のうちの電極間隙部50を構成する部分と、第2電極40のうちの電極間隙部50を構成する部分と、電極間隙部50と、が上下方向に並んで配置されるのであれば、特に限定されるものではなく、適宜任意に変更することができる。

具体的には、スイッチング素子100は、例えば、以下に示す[変形例1]～[変形例7]等であってもよい。

[0085] [変形例1]

変形例1のスイッチング素子100Aは、例えば、図7に示すように、絶縁性基板10と

、絶縁体20と、第1電極30と、第2電極40と、電極間隙部50と、封止用絶縁体60Aと、などを備えて構成される。

[0086] 封止用絶縁体60Aは、例えば、電極間隙部50を大気から遮断して、当該スイッチング素子100Aをさらに安定に動作させるためのものである。

具体的には、封止用絶縁体60Aは、例えば、電極間隙部50が有する間隙を塞ぐことなく保持したまま電極間隙部50を囲うように設けられている。

封止用絶縁体60Aの構造及び材質は、特に限定されるものではない。具体的には、例えば、封止用絶縁体60Aの形状は、封止用絶縁体60Aが、電極間隙部50が有する間隙を塞ぐことなく電極間隙部50を囲うように設けられていれば、特に限定されるものではなく、適宜任意に変更することができる。また、封止用絶縁体60Aの材質としては、例えば、ガラス、酸化珪素(SiO_2)などの酸化物、窒化珪素(Si_3N_4)などの窒化物等が好ましく、このうち、酸化珪素(SiO_2)が、第1電極40及び第2電極30との密着性と、その製造における自由度と、が大きい点で好適となっている。

[0087] 変形例1のスイッチング素子100Aは、例えば、(a)絶縁性基板10の上面に絶縁体20を作成して、(b)絶縁性基板10の上面、絶縁体20の側面21、及び絶縁体20の上面に電極パターンPを作成して、(c)電極パターンPから第1電極30及び第2電極40を作成して電極間隙部50を形成し、(d)絶縁体20の側面21に対向する位置に、電極間隙部50が有する間隙を塞ぐことなく保持するためのギャップ形成材を作成して、(e)第1電極30の上面、ギャップ形成材の表面、及び第2電極40の上面に封止用絶縁体60Aを作成して、(f)ギャップ形成材を熱分解することにより製造される。

ここで、ギャップ形成材としては、例えば、有機物などの熱分解しやすい物質が好適である。

[0088] なお、上記のスイッチング素子100Aの製造方法は、一例であって、これに限られるものではない。

[0089] 変形例1のスイッチング素子100Aは、封止用絶縁体60Aによって電極間隙部50が大気から遮断されているため、例えば、上記実施形態のスイッチング素子100のように、封止部材60により内包したり、真空チャンバー(図示省略)内に設置したりし

なくても、スイッチング素子として使用することができる。

- [0090] なお、変形例1のスイッチング素子100Aは、上記実施形態のスイッチング素子100と同様、安定的にスイッチング動作を繰り返すことができる。
- [0091] 以上説明した変形例1のスイッチング素子100Aによれば、封止用絶縁体60Aによって、電極間隙部50が大気と遮断されている。すなわち、電極間隙部50が大気や水分と接触しないように構成されているため、当該スイッチング素子100をさらに安定的に動作させることができるとともに、電極間隙部50を構成する第1電極30及び第2電極40の材質の選択の幅が広がる。
- [0092] [変形例2]
- 変形例2のスイッチング素子100Bは、例えば、図8に示すように、絶縁性基板10と、絶縁体20Bと、第1電極30Bと、第2電極40Bと、電極間隙部50と、などを備えて構成される。
- [0093] 具体的には、例えば、絶縁体20Bは、第1電極30Bと第2電極40Bとの間に設けられており、第1電極30Bは、絶縁性基板10の上面と、絶縁体20Bの側面21B下側と、絶縁体20Bの下面と、に接して設けられており、第2電極40Bは、絶縁体20Bの上面と、絶縁体20Bの側面21B上側と、に接して設けられており、電極間隙部50は、絶縁体20Bの側面21B下側に設けられた第1電極30Bと、絶縁体20Bの側面21B上側に設けられた第2電極40Bとの間に設けられている。
- [0094] なお、絶縁体20B、第1電極30B、及び第2電極40Bの形状は、絶縁体20Bが、第1電極30Bと第2電極40Bとの間に設けられ、第2電極40Bが、絶縁体20Bの上面と、絶縁体20Bの側面21Bと、に接して設けられていれば、特に限定されるものではなく、適宜任意に変更することができる。
- [0095] 変形例2のスイッチング素子100Bは、例えば、(a)絶縁性基板10の上面に第1電極パターンを作成して、(b)第1電極パターンの上面に絶縁体20Bを作成して、(c)絶縁体20Bの上面及び側面21Bに、絶縁体20Bの側面21B下端において第1電極パターンと接触する第2電極パターンを作成して、(d)第1電極パターン及び第2電極パターンから第1電極30B及び第2電極40Bを作成して電極間隙部50を形成することにより製造される。

[0096] なお、上記のスイッチング素子100Bの製造方法は、一例であって、これに限られるものではない。

[0097] 変形例2のスイッチング素子100Bは、スイッチング素子として使用する際、例えば、上記実施形態のスイッチング素子100のように、封止部材60により内包したり、真空チャンバー(図示省略)内に設置したりして、電極間隙部50を大気から遮断するといい。

[0098] なお、変形例2のスイッチング素子100Bは、上記実施形態のスイッチング素子100と同様、安定的にスイッチング動作を繰り返すことができる。

[0099] 以上説明した変形例2のスイッチング素子100Bによれば、第1電極30Bと第2電極40Bとの間に設けられた絶縁体20Bを備え、第2電極40Bは、絶縁体20Bの上面と、絶縁体20Bの側面21Bと、に接して設けられ、電極間隙部50は、第1電極30Bと、絶縁体20Bの側面21Bに設けられた第2電極40Bと、の間に設けられている。すなわち、絶縁性基板10の上面に電極(第1電極30B)を作成して、当該電極の上面に絶縁体20Bを作成して、絶縁体20Bの側面21B及び絶縁体20Bの上面に電極(第1電極30B及び第2電極40B)を作成して、電極間隙部50を形成するだけにより、簡単に製造することができる。

[0100] [変形例3]

変形例3のスイッチング素子100Cは、例えば、図9に示すように、絶縁性基板10と、絶縁体20Cと、第1電極30Cと、第2電極40Cと、電極間隙部50, 50と、などを備えて構成される。

[0101] 具体的には、例えば、絶縁体20Cは、絶縁性基板10の上面に接して設けられていくとともに、第1電極30Cを覆うように設けられ、第1電極30Cの上面の一部を露出するためのホール22Cを備えており、第1電極30Cは、側面から上面端部に亘って絶縁体20Cに覆われているとともに、絶縁性基板10の上面と、ホール22Cの内面23C下側と、に接して設けられており、第2電極40Cは、絶縁体20Cの上面と、ホール22Cの内面23C上側と、に接して設けられており、電極間隙部50は、ホール22Cの内面23C下側に設けられた第1電極30Cと、ホール22Cの内面23C上側に設けられた第2電極40Cと、の間に設けられている。

- [0102] なお、絶縁体20C、第1電極30C、及び第2電極40Cの形状は、絶縁体20Cが、第1電極30Cを覆うように設けられ、第1電極30Cの上面の一部を露出するためのホール22Cを備え、第2電極40Cが、絶縁体20Cの上面と、ホール22Cの内面23Cと、に接して設けられていれば、特に限定されるものではなく、適宜任意に変更することができる。
- [0103] 変形例3のスイッチング素子100Cは、例えば、(a)絶縁性基板10の上面に第1電極パターンを作成して、(b)第1電極パターンを覆うように絶縁体20Cを作成して、(c)絶縁体20Cに第1電極パターンの上面の一部を露出するためのホール22Cを作成して、(d)絶縁体20Cの上面及びホール22Cの内面23Cに、ホール22Cの内面23C下端において第1電極パターンと接触する第2電極パターンを作成して、(f)第1電極パターン及び第2電極パターンから第1電極30C及び第2電極40Cを作成して電極間隙部50を形成することにより製造される。
- [0104] なお、上記のスイッチング素子100Cの製造方法は、一例であって、これに限られるものではない。
- [0105] 変形例3のスイッチング素子100Cは、スイッチング素子として使用する際、例えば、上記実施形態のスイッチング素子100のように、封止部材60により内包したり、真空チャンバー(図示省略)内に設置したりして、電極間隙部50を大気から遮断するといい。
- [0106] なお、変形例3のスイッチング素子100Cは、上記実施形態のスイッチング素子100と同様、安定的にスイッチング動作を繰り返すことができる。
- [0107] 以上説明した変形例3のスイッチング素子100Cによれば、第1電極30Cを覆うように設けられた絶縁体20Cを備え、絶縁体20Cは、第1電極30Cの上面の一部を露出するためのホール22Cを備え、第2電極40Cは、絶縁体20Cの上面と、ホール22Cの内面23Cと、に接して設けられ、電極間隙部50は、第1電極30Cと、ホール22Cの内面23Cに設けられた第2電極40Cとの間に設けられている。すなわち、絶縁性基板10の上面に電極(第1電極30C)を作成して、当該電極を覆うように絶縁体20Cを作成して、絶縁体20Cに当該電極の上面の一部を露出するためのホール22Cを形成して、絶縁体20Cの上面及びホール22Cの内面23Cに電極(第1電極30C

及び第2電極40C)を作成して、電極間隙部50を形成するだけでよいため、簡単に製造することができる。

[0108] [変形例4]

変形例4のスイッチング素子100Dは、例えば、図10に示すように、絶縁性基板10と、絶縁体20Dと、第1電極30Dと、第2電極40Dと、電極間隙部50と、などを備えて構成される。

[0109] 具体的には、例えば、絶縁体20Dは、絶縁性基板10の上面に接して設けられるとともに、第1電極30Dを覆うように設けられ、第1電極30Dの上面の一部を露出するためのホール22Dを備えており、第1電極30Dは、側面から上面端部に亘って絶縁体20Dに覆われているとともに、絶縁性基板10の上面に接して設けられており、第2電極40Dは、絶縁体20Dの上面に接して設けられているとともに、ホール22Dの開口部を覆うことによりホール22D内を大気と遮断するように設けられ、且つ、ホール22Dの開口部を覆う部分に、第1電極30Dに向かって突出する第2電極突出部41Dを備えており、第2電極突出部41Dの先端は、ホール22Dの内面23Dに設けられており、電極間隙部50は、第1電極30Dと、ホール22Dの内面23Dに設けられた第2電極突出部41Dの先端との間に設けられている。

[0110] なお、絶縁体20D、第1電極30D、及び第2電極40Dの形状は、絶縁体20Dが、第1電極30Dを覆うように設けられ、第1電極30Dの上面の一部を露出するためのホール22Dを備え、第2電極40Dが、ホール22Dの開口部を覆うことによりホール22D内を大気と遮断するように設けられ、且つ、ホール22Dの開口部を覆う部分に、第1電極30Dに向かって突出する第2電極突出部41Dを備えていれば、特に限定されるものではなく、適宜任意に変更することができる。

具体的には、例えば、第2電極突出部41Dの先端は、ホール22Dの内面23D以外の部分に設けられていてもよい。また、例えば、第2電極突出部41Dの個数は、複数であってもよい。

[0111] 変形例4のスイッチング素子100Dは、例えば、(a)絶縁性基板10の上面に第1電極30Dを作成して、(b)第1電極30Dを覆うように絶縁体20Dを作成して、(c)絶縁体20Dに第1電極30Dの上面の一部を露出するためのホール22Dを作成して、(d)

傾斜蒸着で、絶縁体20Dの上面、ホール22Dの開口部、及びホール22Dの内部に第2電極40Dを作成して電極間隙部50を形成することにより製造される。

[0112] なお、上記のスイッチング素子100Dの製造方法は、一例であつて、これに限られる

ものではない。

[0113] 変形例4のスイッチング素子100Dは、第2電極40Dによって電極間隙部50が大気から遮断されているため、例えば、上記実施形態のスイッチング素子100のように、封止部材60により内包したり、真空チャンバー(図示省略)内に設置したりしなくても、スイッチング素子として使用することができる。

[0114] なお、変形例4のスイッチング素子100Dは、上記実施形態のスイッチング素子100と同様、安定的にスイッチング動作を繰り返すことができる。

[0115] 以上説明した変形例4のスイッチング素子100Dによれば、第2電極40Dは、ホール22Dの開口部を覆うことにより当該ホール22D内を大気と遮断するように設けられている。すなわち、電極間隙部50が大気や水分と接触しないように構成されているため、当該スイッチング素子100Dをさらに安定的に動作させることができるとともに、電極間隙部50を構成する第1電極30D及び第2電極40Dの材質の選択の幅が広がる。

[0116] また、変形例4のスイッチング素子100Dによれば、第1電極30Dを覆うように設けられた絶縁体20Dを備え、絶縁体20Dは、第1電極30Dの上面の一部を露出するためのホール22Dを備え、第2電極40Dは、ホール22Dの開口部を覆うように設けられ、ホール22Dの開口部を覆う部分に、第1電極30Dに向かって突出する第2電極突出部41Dを備え、第2電極突出部41Dの先端は、ホール22Dの内面23Dに設けられ、電極間隙部50は、第1電極30Dと、ホール22Dの内面23Dに設けられた第2電極突出部41Dの先端との間に設けられている。すなわち、絶縁性基板10の上面に第1電極30Dを作成して、第1電極30Dを覆うように絶縁体20Dを作成して、絶縁体20Dに第1電極30Dの上面の一部を露出するためのホール22Dを形成して、絶縁体20Dの上面、ホール22Dの開口部、及びホール22Dの内部に第2電極40Dを作成するだけでよいため、簡単に製造することができる。

[0117] [変形例5]

変形例5のスイッチング素子100Eは、例えば、図11に示すように、絶縁性基板10と、絶縁体20Eと、第1電極30Eと、第2電極40Eと、電極間隙部50, 50と、などを備えて構成される。

[0118] 具体的には、例えば、絶縁体20Eは、絶縁性基板10の上面に接して設けられているとともに、第1電極30Eを覆うように設けられ、第1電極30Eの上面の一部を露出するためのホール22Eを備えており、第1電極30Eは、側面から上面端部に亘って絶縁体20Eに覆われ、且つ、絶縁性基板10の上面に接して設けられているとともに、ホール22Eにより露出された部分に、第2電極40Eに向かって上面が略凹状に突出する第1電極突出部31Eを備えており、第2電極40Eは、絶縁体20Eの上面に接して設けられているとともに、ホール22Eの開口部を覆うことによりホール22E内を大気と遮断するように設けられ、且つ、ホール22Eの開口部を覆う部分に、第1電極30Eに向かって下面が略凹状に突出する第2電極突出部41Eを備えており、第1電極突出部31Eの端部32E, 32Eと第2電極突出部41Eの端部42E, 42Eとは、上下方向に対向するように、ホール22Eの内面23Eに設けられており、電極間隙部50, 50は、ホール22Eの内面23Eに設けられた第1電極突出部31Eの端部32E, 32Eと、ホール22Eの内面23Eに設けられた第2電極突出部41Eの端部42E, 42Eとの間に設けられている。

[0119] なお、絶縁体20E、第1電極30E、及び第2電極40Eの形状は、絶縁体20Eが、第1電極30Eを覆うように設けられ、第1電極30Eの上面の一部を露出するためのホール22Eを備え、第1電極30Eが、ホール22Eにより露出された部分に、第2電極40Eに向かって上面が略凹状に突出する第1電極突出部31Eを備え、第2電極40Eが、ホール22Eの開口部を覆うことによりホール22E内を大気と遮断するように設けられ、且つ、ホール22Eの開口部を覆う部分に、第1電極30Eに向かって下面が略凹状に突出する第2電極突出部41Eを備え、第1電極突出部31Eの端部32E, 32Eと第2電極突出部41Eの端部42E, 42Eとが、上下方向に対向するように構成されれば、特に限定されるものではなく、適宜任意に変更することができる。

具体的には、例えば、第1電極突出部31Eの端部32E, 32E及び第2電極突出部41Eの端部42E, 42Eは、ホール22Eの内面23E以外の部分に設けられていてもよ

い。また、第1電極突出部31Eの上面に設けられた略凹状の部分及び第2電極突出部41Eの下面に設けられた略凹状の部分の個数は、複数であってもよい。

[0120] 変形例5のスイッチング素子100Eは、例えば、(a)絶縁性基板10の上面に第1電極30Eを作成して、(b)第1電極30Eを覆うように絶縁体20Eを作成して、(c)絶縁体20Eに第1電極30Eの上面の一部(第1電極突出部31Eの上面)を露出するためのホール22Eを作成して、(d)第1電極突出部31Eの上面に電極間隙部50を形成するためのギャップ形成材を作成して、(e)絶縁体20Eの上面、ホール22Eの開口部、及びホール22Eの内部(ギャップ形成材の上面)に第2電極40Eを作成して、(f)ギャップ形成材を熱分解して電極間隙部50を形成することにより製造される。

ここで、ギャップ形成材としては、例えば、有機物などの熱分解しやすい物質が好適である。

[0121] なお、上記のスイッチング素子100Dの製造方法は、一例であって、これに限られるものではない。

[0122] 変形例5のスイッチング素子100Eは、第2電極40Eによって電極間隙部50が大気から遮断されているため、例えば、上記実施形態のスイッチング素子100のように、封止部材60により内包したり、真空チャンバー(図示省略)内に設置したりしなくても、スイッチング素子として使用することができる。

[0123] なお、変形例5のスイッチング素子100Eは、上記実施形態のスイッチング素子100と同様、スイッチング動作を安定的に繰り返すことができる。

[0124] 以上説明した変形例5のスイッチング素子100Eによれば、第2電極40Eは、ホール22Eの開口部を覆うことによりホール22E内を大気と遮断するように設けられている。すなわち、電極間隙部50が大気や水分と接触しないように構成されているため、当該スイッチング素子100Eをさらに安定的に動作させることができるとともに、電極間隙部50を構成する第1電極30E及び第2電極40Eの材質の選択の幅が広がる。

[0125] また、変形例5のスイッチング素子100Eによれば、第1電極30Eを覆うように設けられた絶縁体20Eを備え、絶縁体20Eは、第1電極30Eの上面の一部を露出するためのホール22Eを備え、第2電極30Eは、ホール22Eの開口部を覆うように設けられ、

ホール22Eの開口部を覆う部分に、第1電極30Eに向かって下面が略凹状に突出する第2電極突出部31Eを備え、第1電極30Eは、ホール22Eにより露出された部分に、第2電極40Eに向かって上面が略凹状に突出する第1電極突出部31Eを備え、第1電極突出部31Eの端部32Eと、第2電極突出部41Eの端部42Eとは上下方向に対向するように構成され、電極間隙部50は、第1電極突出部31Eの端部32Eと、第2電極突出部41Eの端部42Eとの間に設けられている。すなわち、絶縁性基板10の上面に第1電極30Eを作成して、第1電極30Eを覆うように絶縁体20Eを作成して、絶縁体20Eに第1電極30Eの上面の一部を露出するためのホール22Eを形成して、絶縁体40Eの上面、ホール22Eの開口部、及びホール22Eの内部に第2電極40Eを作成するだけでよいため、簡単に製造することができる。

[0126] [変形例6]

変形例6のスイッチング素子100Fは、例えば、図12に示すように、絶縁性基板10Fと、第1電極30Fと、第2電極40Fと、電極間隙部50, 50, 50, 50と、などを備えて構成される。

[0127] 具体的には、絶縁性基板10Fは、上面に凹部11Fを有しており、第1電極30Fは、絶縁性基板10Fの凹部11F内に設けられているとともに、上面に第1電極凹部33F, 33F, 33Fを備えており、第2電極40Fは、第1電極30Fの上方を覆うことにより第1電極30Fを大気と遮断するように設けられ、且つ、絶縁性基板10Fの上面に接して設けられているとともに、第1電極30Fの上方を覆う部分に第2電極凹部43F, 43F, 43Fを備えており、第1電極凹部33F, 33F, 33Fの端部34F, 34F, 34F, 34Fと第2電極凹部43F, 43F, 43Fの端部44F, 44F, 44F, 44Fとは、上下方向に対向するよう構成されており、電極間隙部50, 50, 50, 50は、第1電極凹部33F, 33F, 33Fの端部34F, 34F, 34F, 34Fと、第2電極凹部43F, 43F, 43Fの端部44F, 44F, 44Fと、の間に設けられている。

[0128] なお、絶縁性基板10F、第1電極30F、及び第2電極40Fの形状は、絶縁性基板10Fが、凹部11Fを有し、第1電極30Fが、絶縁性基板10Fの凹部11F内に設けられているとともに、上面に第1電極凹部33Fを備え、第2電極40Fが、第1電極30Fの上方を覆うことにより第1電極30Fを大気と遮断するよう設けられ、第1電極30Fの上

方を覆う部分に第2電極凹部43Fを備え、第1電極凹部33Fの端部34F, 34Fと第2電極凹部43Fの端部44F, 44Fとが、上下方向に対向するよう構成されていれば、特に限定されるものではなく、適宜任意に変更することができる。

具体的には、例えば、第1電極凹部33F及び第2電極凹部43Fの個数は、1つであってもよいし、複数であってもよい。

[0129] 変形例6のスイッチング素子100Fは、例えば、(a)絶縁性基板10Fの凹部11Fに第1電極30Fを作成して、(b)第1電極30Fの上面(第1電極凹部33Fの上面)に、電極間隙部50を形成するためのギャップ形成材を作成して、(c)絶縁性基板10Fの上面及びギャップ形成材の上面に第2電極40Fを作成して、(d)ギャップ形成材を熱分解して電極間隙部50を形成することにより製造される。

ここで、ギャップ形成材としては、例えば、有機物などの熱分解しやすい物質が好適である。

[0130] なお、上記のスイッチング素子100Dの製造方法は、一例であって、これに限られるものではない。

[0131] 変形例6のスイッチング素子100Fは、第2電極40Fによって電極間隙部50が大気から遮断されているため、例えば、上記実施形態のスイッチング素子100のように、封止部材60により内包したり、真空チャンバー(図示省略)内に設置したりしなくても、スイッチング素子として使用することができる。

[0132] なお、変形例6のスイッチング素子100Fは、上記実施形態のスイッチング素子100と同様、スイッチング動作を安定的に繰り返すことができる。

[0133] 以上説明した変形例6のスイッチング素子100Fによれば、第2電極40Fは、第1電極30Fの上方を覆うことにより第1電極30Fを大気と遮断するように設けられている。すなわち、電極間隙部50が大気や水分と接触しないように構成されているため、当該スイッチング素子100Fをさらに安定的に動作させるとともに、電極間隙部50を構成する第1電極30F及び第2電極40Fの材質の選択の幅が広がる。

[0134] また、変形例6のスイッチング素子100Fによれば、絶縁性基板10Fは、凹部11Fを有し、第1電極30Fは、絶縁性基板10Fの凹部11F内に設けられているとともに、上

面に第1電極凹部33Fを備え、第2電極40Fは、第1電極30Fの上方を覆うように設けられ、第1電極30Fの上方を覆う部分に第2電極凹部43Fを備え、第1電極凹部33Fの端部34Fと、第2電極凹部43Fの端部44Fと、は上下方向に対向するよう構成され、電極間隙部50は、第1電極凹部33Fの端部34Fと、第2電極凹部43Fの端部44Fと、の間に設けられている。すなわち、絶縁性基板10Fの凹部11Fに第1電極30Fを作成して、第1電極30Fを覆うように第2電極40Fを作成するだけでよく、加えて絶縁体20, 20A～20E, 20Gが必要ないため、簡単に製造することができる。

[0135] [変形例7]

変形例7のスイッチング素子100Gは、例えば、図13に示すように、絶縁性基板10と、絶縁体20Gと、第1電極30Gと、第2電極40Gと、電極間隙部50と、などを備えて構成される。

[0136] 具体的には、例えば、絶縁体20Gは、第1電極30Gを覆うように設けられ、絶縁体20Gを第1電極30Gと離間させるとともに、第1電極30Gの上方の一部を露出するためのホール22Gを備えており、第1電極30Gは、絶縁性基板10の上面に接して設けられているとともに、上面に、第2電極40Gに向かって突出する第1電極突出部31Gを備えており、第2電極40Gは、絶縁体20Gの上面に接して設けられているとともに、ホール22Gの開口部を覆うことによりホール22G内を大気と遮断するように設けられており、電極間隙部50は、第1電極突出部31Gの先端と、第2電極40Gのホール22Gの開口部を覆う部分と、の間に設けられている。

[0137] なお、絶縁体20G、第1電極30G、及び第2電極40Gの形状は、絶縁体20Gが、第1電極30Gを覆うように設けられ、且つ、絶縁体20Gを第1電極30Gと離間させるとともに、第1電極30Gの上方の一部を露出するためのホール22Gを備え、第1電極30Gが、上面に、第2電極40Gに向かって突出する第1電極突出部31Gを備え、第2電極40Gが、ホール22Gの開口部を覆うことによりホール22G内を大気と遮断するように設けられていれば、特に限定されるものではなく、適宜任意に変更することができる。

具体的には、第1電極突出部31Gの個数は、複数であってもよい。

また、第1電極30Gに対する電圧印加を容易にするために、例えば、導電膜等を追

加して、第1電極30Gとスイッチング素子100Gの外部とを容易に電気的接続できるようにしても良い。具体的には、例えば、第1電極30Gから、絶縁性基板10と絶縁体20Gとの間を通り、スイッチング素子100Gの外部に向かって配置された導電膜等を追加しても良い。

- [0138] 変形例7のスイッチング素子100Gは、第2電極40Gによって電極間隙部50が大気から遮断されているため、例えば、上記実施形態のスイッチング素子100のように、封止部材60により内包したり、真空チャンバー(図示省略)内に設置したりしなくても、スイッチング素子として使用することができる。
- [0139] なお、変形例7のスイッチング素子100Gは、上記実施形態のスイッチング素子100と同様、スイッチング動作を安定的に繰り返すことができる。
- [0140] 以上説明した変形例7のスイッチング素子100Gによれば、第1電極30Gを覆うように設けられた絶縁体20Gを備え、絶縁体20Gは、絶縁体20Gを第1電極30Gと離間させるとともに、第1電極30Gの上方の一部を露出するためのホール22Gを備え、第1電極30Gは、上面に、第2電極40Gに向かって突出する第1電極突出部31Gを備え、第2電極40Gは、ホール22Gの開口部を覆うことによりホール22G内を大気と遮断するように設けられ、電極間隙部50は、第1電極突出部31Gの先端と、第2電極40Gとの間に設けられている。すなわち、電極間隙部50が大気や水分と接触しないように構成されているため、当該スイッチング素子100Gをさらに安定的に動作させることができるとともに、電極間隙部50を構成する第1電極30G及び第2電極40Gの材質の選択の幅が広がる。
- [0141] 上記実施形態及び変形例1～7では、説明の便宜上、絶縁性基板10, 10Fにおける、第1電極30, 30A～30G及び第2電極40, 40A～40Gが設けられた側を、上側としたが、これに限られるものではなく、第1電極30, 30A～30G及び第2電極40, 40A～40Gは、絶縁性基板10, 10Fの一側に設けられればよく、絶縁性基板10, 10Fの下側に設けられてもよい。
- [0142] スイッチング素子100, 100A～100Gの構成や各部の形状などについて、上記実施形態に例示したものは一例であり、これらに限られるものではない。

図面の簡単な説明

[0143] [図1]本発明を適用した一実施形態として例示するスイッチング素子の要部を模式的に示す断面図である。

[図2]図1のスイッチング素子に封止部材を設けてスイッチングデバイスとした例を示す模式図である。

[図3]図1のスイッチング素子の製造工程における蒸着工程を模式的に示す断面図である。

[図4]スイッチング素子のナノギャップ電極間に印加される電圧と、ナノギャップ電極間を流れる電流との対応関係を示す図である。

[図5A]スイッチング素子のナノギャップ電極間に印加される電圧と経過時間との対応関係を示す図である。

[図5B]ナノギャップ電極間を流れる電流と経過時間との対応関係を示す図である。

[図6]ナノギャップ電極間に電圧を印加した際の電流－電圧特性の測定結果を示す図である。

[図7]変形例1のスイッチング素子の要部を模式的に示す断面図である。

[図8]変形例2のスイッチング素子の要部を模式的に示す断面図である。

[図9]変形例3のスイッチング素子の要部を模式的に示す断面図である。

[図10]変形例4のスイッチング素子の要部を模式的に示す断面図である。

[図11]変形例5のスイッチング素子の要部を模式的に示す断面図である。

[図12]変形例6のスイッチング素子の要部を模式的に示す断面図である。

[図13]変形例7のスイッチング素子の要部を模式的に示す断面図である。

符号の説明

[0144] 10, 10F 絶縁性基板

11F 凹部

20, 20B, 20C, 20D, 20E, 20G 絶縁体

21, 21B 側面

22C, 22D, 22E, 22G ホール

23C, 23D 内面

30, 30B, 30C, 30D, 30E, 30F, 30G 第1電極

- 31E, 31G 第1電極突出部
32E (第1電極突出部の) 端部
33F 第1電極凹部
34F (第1電極凹部の) 端部
40, 40B, 40C, 40D, 40E, 40F, 40G 第2電極
41D, 41E 第2電極突出部
42E (第2電極突出部の) 端部
43F 第2電極凹部
44F (第2電極凹部の) 端部
50 電極間隙部
60 封止部材
100, 100A, 100B, 100C, 100D, 100E, 100F, 100G スイッチング素子

請求の範囲

[1] 絶縁性基板と、

前記絶縁性基板の上面に設けられた絶縁体と、

前記絶縁性基板に設けられた第1電極と、

前記第1電極の上方に設けられた第2電極と、

前記第1電極と前記第2電極との間に設けられ、前記第1電極と前記第2電極との間への所定電圧の印加により抵抗のスイッチング現象が生じるナノメートルオーダーの間隙を有する電極間間隙部と、

前記電極間間隙部を内包することにより当該電極間間隙部を大気と遮断する封止部材と、を備え、

前記第1電極は、前記絶縁体の側面に接して設けられ、

前記第2電極は、前記絶縁体の上面と、前記絶縁体の前記側面と、に接して設けられ、

前記電極間間隙部は、前記絶縁体の前記側面に設けられた前記第1電極と、当該絶縁体の当該側面に設けられた前記第2電極との間に設けられていることを特徴とするスイッチング素子。

[2] 絶縁性基板と、

前記絶縁性基板に設けられた第1電極と、

前記第1電極の上方に設けられた第2電極と、

前記第1電極と前記第2電極との間に設けられ、前記第1電極と前記第2電極との間への所定電圧の印加により抵抗のスイッチング現象が生じるナノメートルオーダーの間隙を有する電極間間隙部と、

を備えることを特徴とするスイッチング素子。

[3] 請求項2に記載のスイッチング素子において、

前記絶縁性基板の上面に設けられた絶縁体を備え、

前記第1電極は、前記絶縁体の側面に接して設けられ、

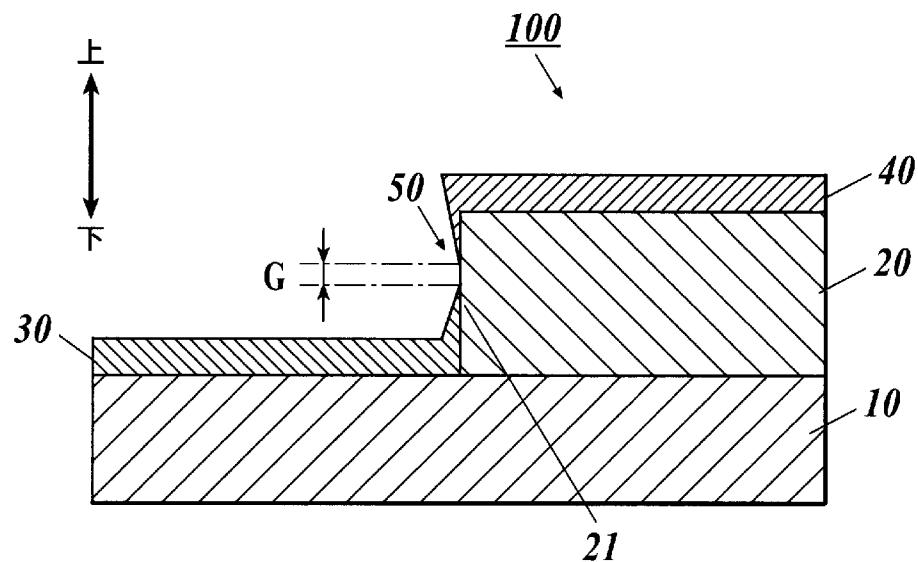
前記第2電極は、前記絶縁体の上面と、前記絶縁体の前記側面と、に接して設けられ、

前記電極間隙部は、前記絶縁体の前記側面に設けられた前記第1電極と、当該絶縁体の当該側面に設けられた前記第2電極との間に設けられていることを特徴とするスイッチング素子。

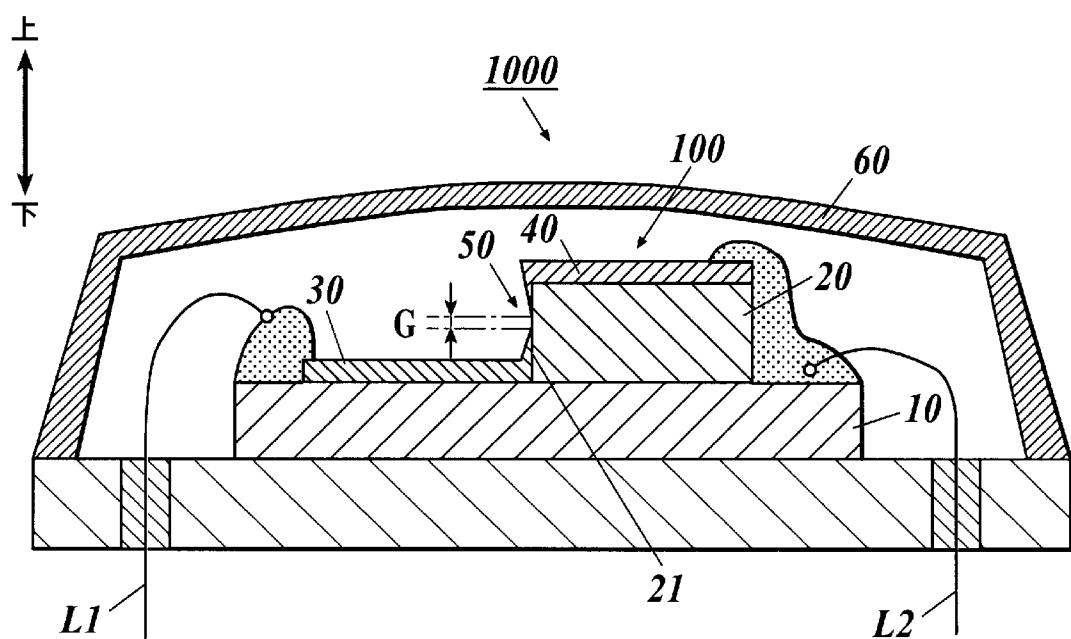
- [4] 請求項2に記載のスイッチング素子において、
前記第1電極と前記第2電極との間に設けられた絶縁体を備え、
前記第2電極は、前記絶縁体の上面と、前記絶縁体の側面と、に接して設けられ、
前記電極間隙部は、前記第1電極と、前記絶縁体の前記側面に設けられた前記第2電極との間に設けられていることを特徴とするスイッチング素子。
- [5] 請求項2に記載のスイッチング素子において、
前記第1電極を覆うように設けられた絶縁体を備え、
前記絶縁体は、前記第1電極の上面の一部を露出するためのホールを備え、
前記第2電極は、前記絶縁体の上面と、前記ホールの内面と、に接して設けられ、
前記電極間隙部は、前記第1電極と、前記ホールの前記内面に設けられた前記第2電極との間に設けられていることを特徴とするスイッチング素子。
- [6] 請求項2～5の何れか一項に記載のスイッチング素子において、
前記電極間隙部が大気と遮断されていることを特徴とするスイッチング素子。
- [7] 請求項2に記載のスイッチング素子において、前記第1電極を覆うように設けられた絶縁体を備え、
前記絶縁体は、前記第1電極の上面の一部を露出するためのホールを備え、
前記第2電極は、前記ホールの開口部を覆うことにより当該ホール内を大気と遮断するように設けられ、前記ホールの開口部を覆う部分に、前記第1電極に向かつて突出する第2電極突出部を備え、
前記電極間隙部は、前記第1電極と、前記第2電極突出部との間に設けられていることを特徴とするスイッチング素子。
- [8] 請求項7に記載のスイッチング素子において、
前記第2電極突出部の先端は、前記ホールの内面に設けられ、
前記電極間隙部は、前記第1電極と、前記ホールの前記内面に設けられた前記第2電極突出部の先端との間に設けられていることを特徴とするスイッチング素子。

- [9] 請求項7に記載のスイッチング素子において、
前記第2電極突出部は、前記第1電極に向かって下面が略凹状に突出しており、
前記第1電極は、前記ホールにより露出された部分に、前記第2電極に向かって上面が略凹状に突出する第1電極突出部を備え、
前記第1電極突出部の端部と、前記第2電極突出部の端部とは上下方向に対向するように構成され、
前記電極間隙部は、前記第1電極突出部の端部と、前記第2電極突出部の端部との間に設けられていることを特徴とするスイッチング素子。
- [10] 請求項2に記載のスイッチング素子において、
前記絶縁性基板は、凹部を有し、
前記第1電極は、前記絶縁性基板の前記凹部内に設けられているとともに、上面に第1電極凹部を備え、
前記第2電極は、前記第1電極の上方を覆うことにより当該第1電極を大気と遮断するように設けられ、前記第1電極の上方を覆う部分に第2電極凹部を備え、
前記第1電極凹部の端部と、前記第2電極凹部の端部とは上下方向に対向するよう構成され、
前記電極間隙部は、前記第1電極凹部の端部と、前記第2電極凹部の端部との間に設けられていることを特徴とするスイッチング素子。
- [11] 請求項2に記載のスイッチング素子において、
前記第1電極を覆うように設けられた絶縁体を備え、
前記絶縁体は、当該絶縁体を前記第1電極と離間させるとともに、前記第1電極の上方の一部を露出するためのホールを備え、
前記第1電極は、上面に、前記第2電極に向かって突出する第1電極突出部を備え、
前記第2電極は、前記ホールの開口部を覆うことにより当該ホール内を大気と遮断するように設けられ、
前記電極間隙部は、前記第1電極突出部の先端と、前記第2電極との間に設けられていることを特徴とするスイッチング素子。

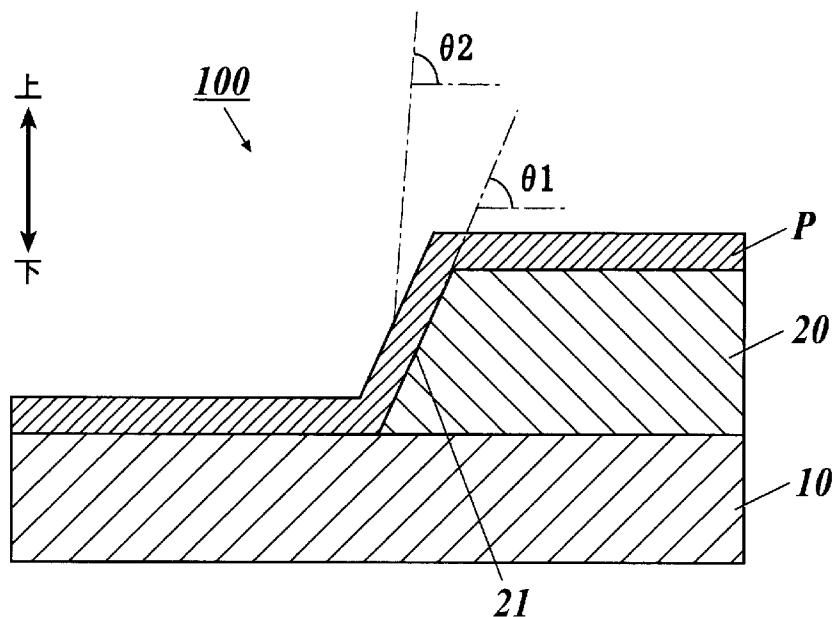
[図1]

FIG 1

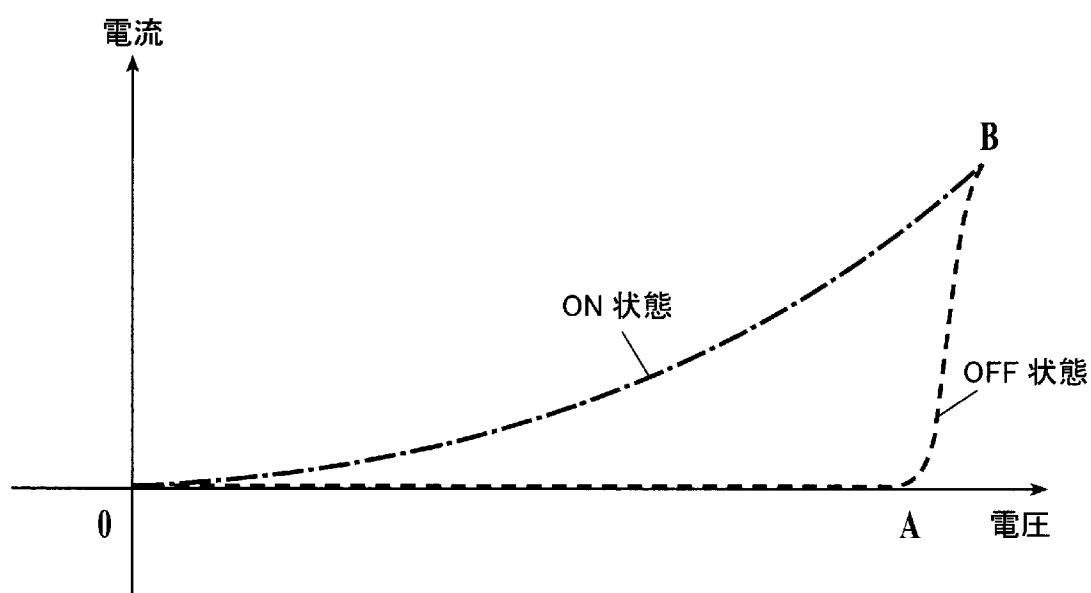
[図2]

FIG 2

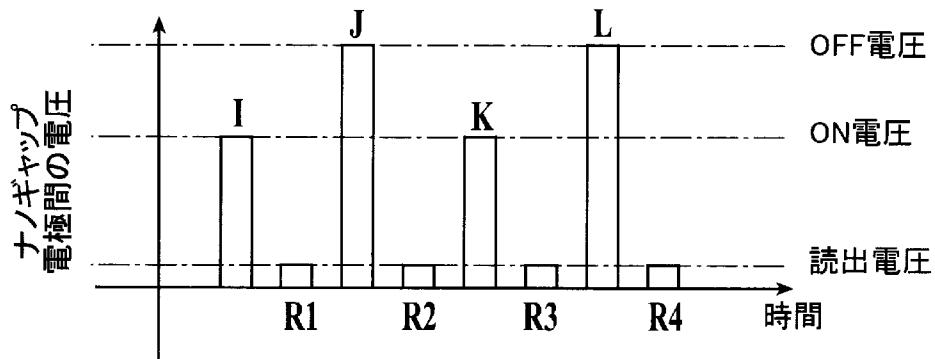
[図3]

FIG 3

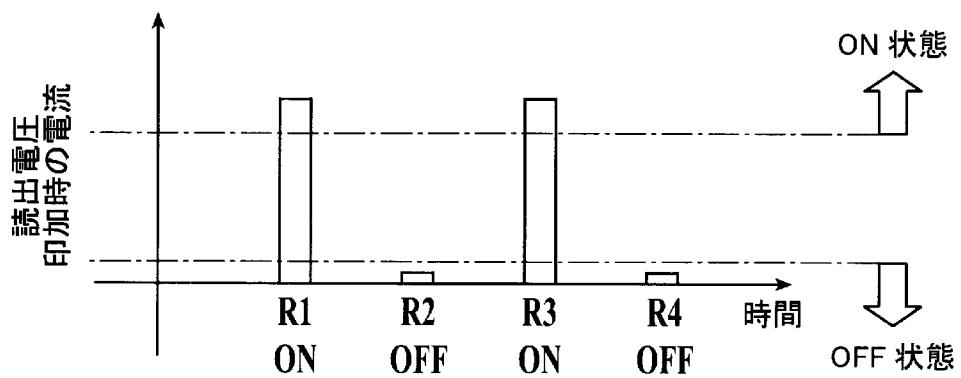
[図4]

FIG 4

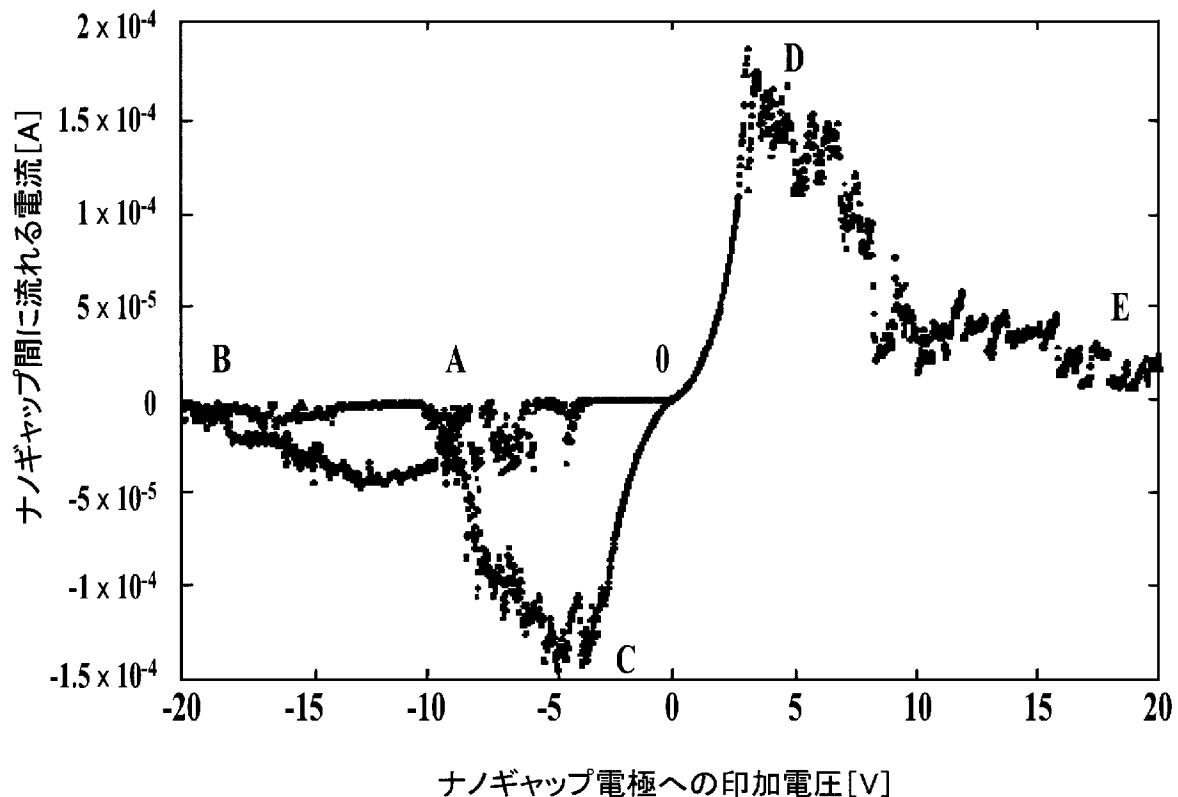
[図5A]

FIG 5A

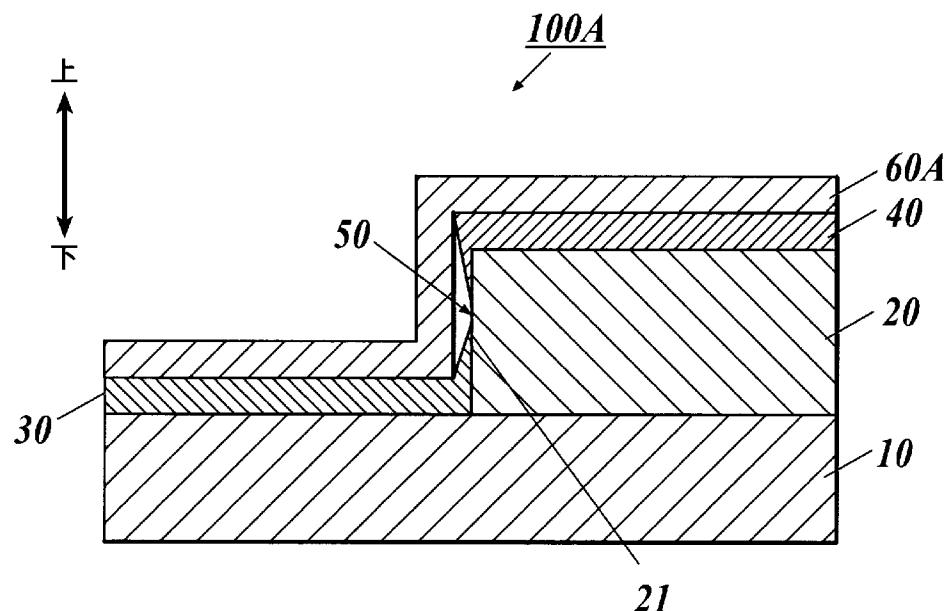
[図5B]

FIG 5B

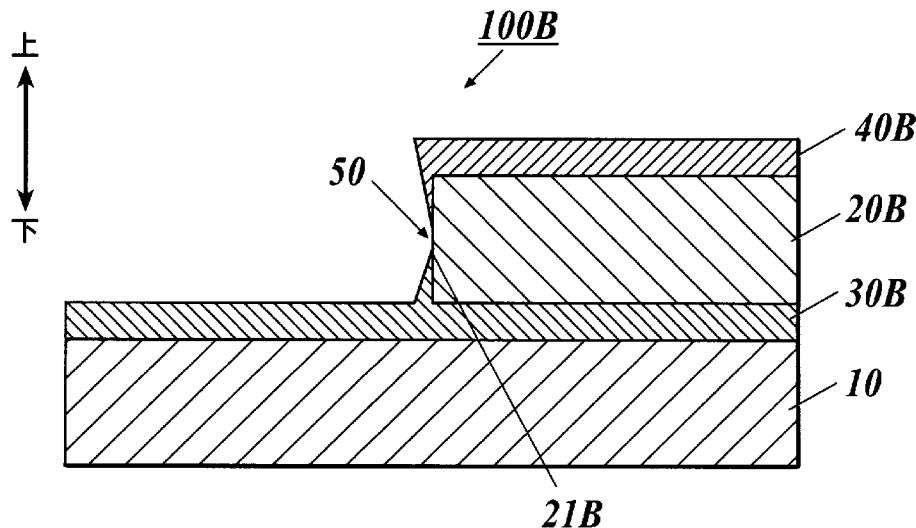
[図6]

FIG.6

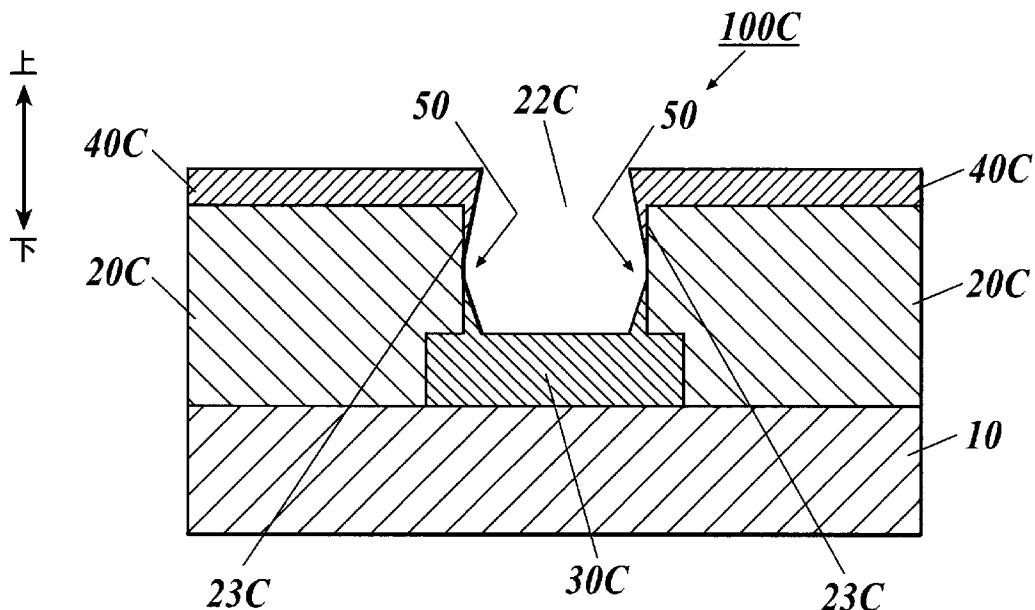
[図7]

FIG 7

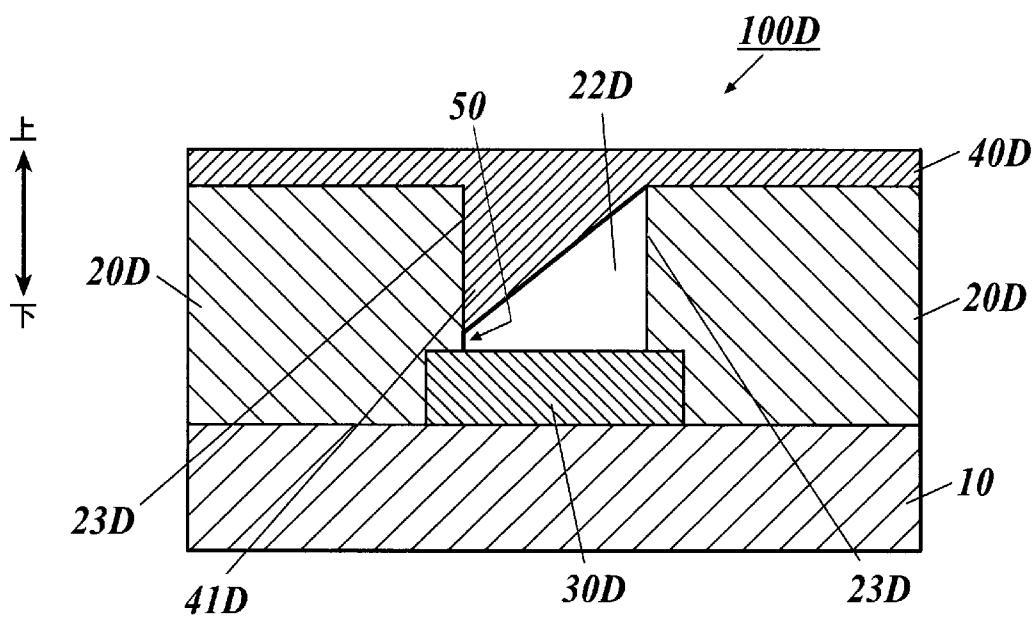
[図8]

FIG 8

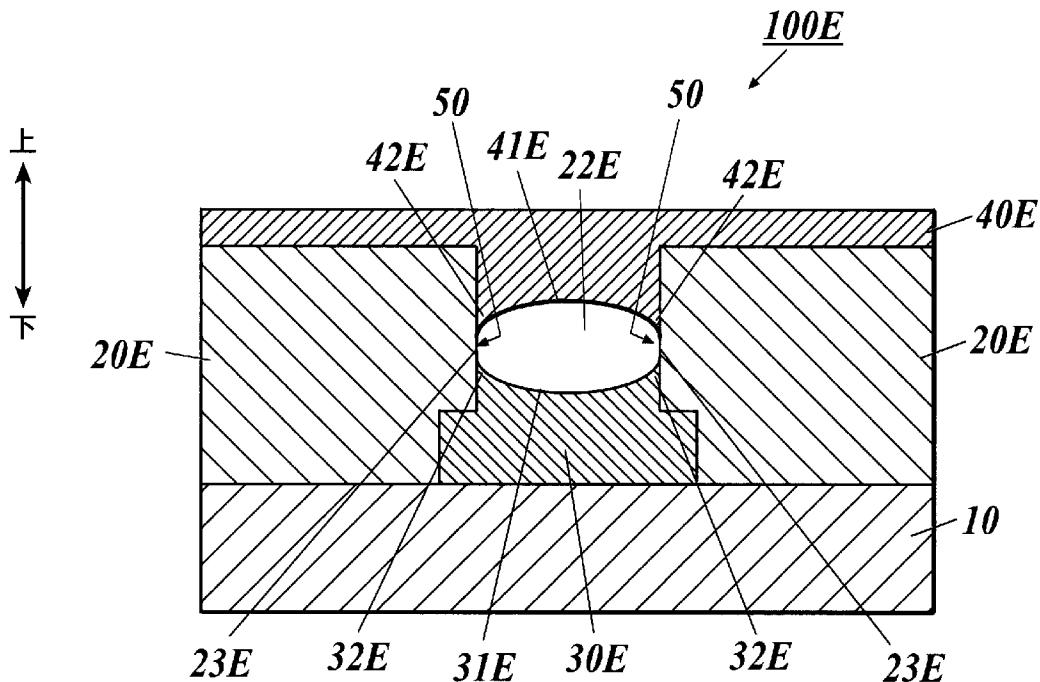
[図9]

FIG 9

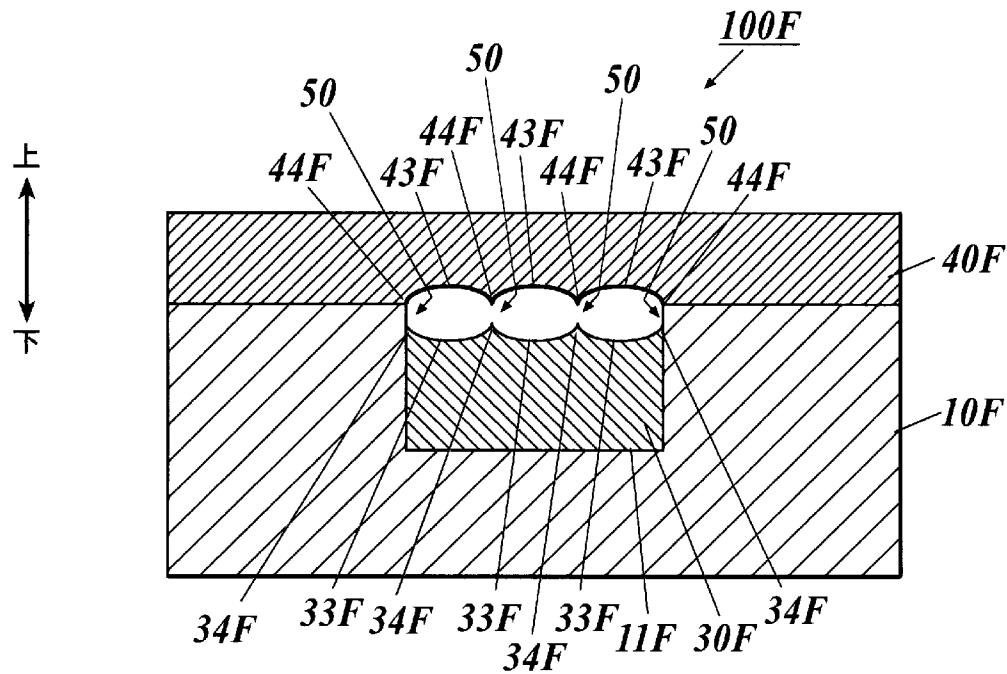
[図10]

FIG 10

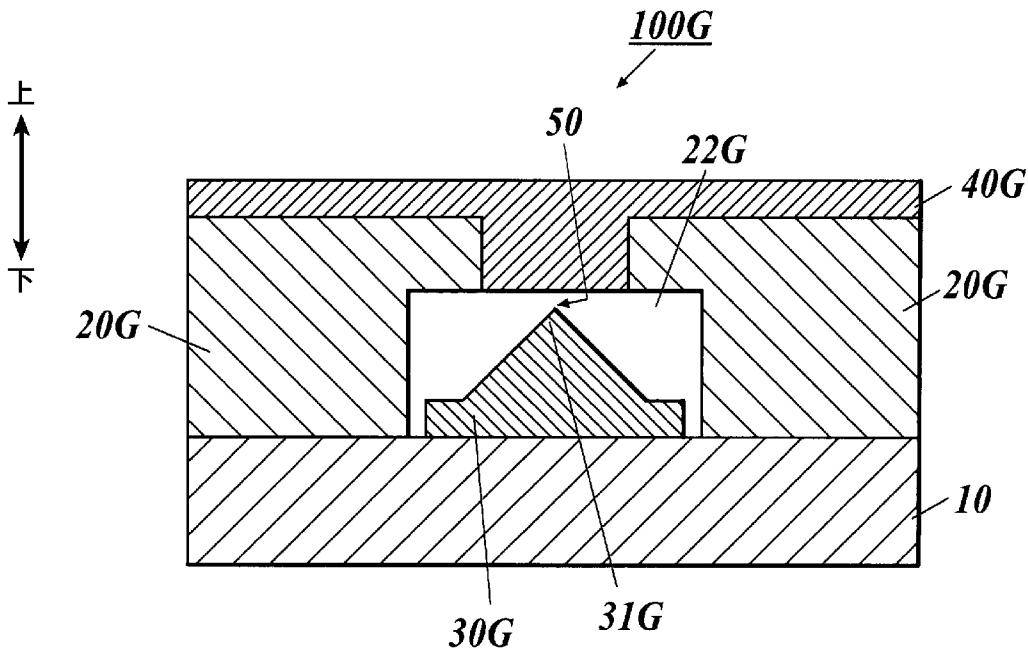
[図11]

FIG 11

[図12]

FIG 12

[図13]

FIG 13

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/060914

A. CLASSIFICATION OF SUBJECT MATTER

H01L49/02 (2006.01) i, H01L21/28 (2006.01) i, H01L29/06 (2006.01) i, H01L45/00 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L49/02, H01L21/28, H01L29/06, H01L45/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

<i>Jitsuyo Shinan Koho</i>	<i>1922-1996</i>	<i>Jitsuyo Shinan Toroku Koho</i>	<i>1996-2008</i>
<i>Kokai Jitsuyo Shinan Koho</i>	<i>1971-2008</i>	<i>Toroku Jitsuyo Shinan Koho</i>	<i>1994-2008</i>

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2007-123828 A (National Institute of Advanced Industrial Science and Technology), 17 May, 2007 (17.05.07), Full text & WO 2007/037210 A1	1-11
A	JP 2005-175164 A (National Institute of Advanced Industrial Science and Technology), 30 June, 2005 (30.06.05), Full text (Family: none)	1-11
A	JP 2005-079335 A (National Institute of Advanced Industrial Science and Technology), 24 March, 2005 (24.03.05), Full text (Family: none)	1-11

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier application or patent but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- "&" document member of the same patent family

Date of the actual completion of the international search

22 July, 2008 (22.07.08)

Date of mailing of the international search report

05 August, 2008 (05.08.08)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/060914

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2006-128438 A (National Institute of Advanced Industrial Science and Technology), 18 May, 2006 (18.05.06), Full text (Family: none)	1-11
A	JP 5-019295 A (Matsushita Electric Industrial Co., Ltd.), 29 January, 1993 (29.01.93), Full text (Family: none)	1-11

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H01L49/02(2006.01)i, H01L21/28(2006.01)i, H01L29/06(2006.01)i, H01L45/00(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H01L49/02, H01L21/28, H01L29/06, H01L45/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2008年
日本国実用新案登録公報	1996-2008年
日本国登録実用新案公報	1994-2008年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2007-123828 A (独立行政法人産業技術総合研究所) 2007.05.17, 全文 & WO 2007/037210 A1	1-11
A	JP 2005-175164 A (独立行政法人産業技術総合研究所) 2005.06.30, 全文 (ファミリーなし)	1-11
A	JP 2005-079335 A (独立行政法人産業技術総合研究所) 2005.03.24, 全文 (ファミリーなし)	1-11
A	JP 2006-128438 A (独立行政法人産業技術総合研究所) 2006.05.18, 全文 (ファミリーなし)	1-11
A	JP 5-019295 A (松下電器産業株式会社) 1993.01.29,	1-11

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

- 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日 22.07.2008	国際調査報告の発送日 05.08.2008
国際調査機関の名称及びあて先 日本国特許庁（ISA/JP） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官（権限のある職員） 池渕 立 電話番号 03-3581-1101 内線 3462 4M 8831

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
	全文 (ファミリーなし)	