



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2016년01월13일

(11) 등록번호 10-1585047

(24) 등록일자 2016년01월07일

(51) 국제특허분류(Int. Cl.)

G11B 5/127 (2006.01)

(21) 출원번호 10-2014-0026618

(22) 출원일자 2014년03월06일

심사청구일자 2014년03월06일

(65) 공개번호 10-2014-0112406

(43) 공개일자 2014년09월23일

(30) 우선권주장

13/800,222 2013년03월13일 미국(US)

(56) 선행기술조사문현

US20060256482 A1*

JP2009181611 A*

US20110051291 A1*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

시게이트 테크놀로지 엘엘씨

미국 캘리포니아 95104 쿠퍼티노 사우쓰 디 엔자
블러바드 10200

(72) 발명자

맥킨레이, 손 에릭

미국 55346 미네소타 에텐 프레리 홀리 로드
13905

싱글턴, 에릭 더블유.

미국 55359 미네소타 메이플 플레인 마쉬 포인트
웨스트 3780

(뒷면에 계속)

(74) 대리인

특허법인 남엔드남

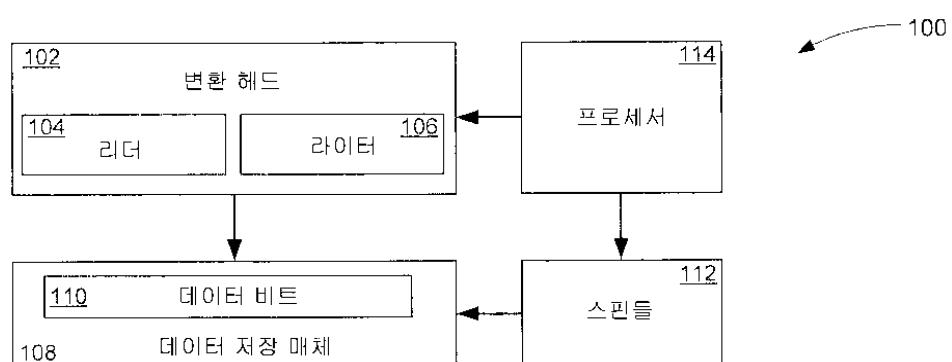
전체 청구항 수 : 총 19 항

심사관 : 전한철

(54) 발명의 명칭 연마 정지를 갖는 데이터 리더 사이드 실드들

(57) 요 약

데이터 리더 및 연관된 제조 방법이 일반적으로 제공된다. 인접 데이터 비트들을 감지할 수 있는 데이터 리더는 제 1 사이드 실드와 제 2 사이드 실드 사이에 배치되는 자기 스택으로 적어도 구성될 수 있다. 각각의 사이드 실드는 제 1 미리 결정된 연마 속도를 제공하기 위해 튜닝되는 연마 정지 층을 가질 수 있다.

대 표 도 - 도1

(72) 발명자

반 돈, 캐롤린 피쳐

미국 55422 미네소타 크리스탈 더글라스 드라이브
노스 4641

코락, 레벤트

미국 55344 미네소타 에덴 프레리 샤논 코트 11800
아파트먼트 821

옹위엔, 투-반 티

미국 55379 미네소타 샐코피 원저 레인 1476

명세서

청구범위

청구항 1

제 1 및 제 2 사이드 실드들 사이에 배치되는 자기 스택을 포함하는 데이터 리더(data reader)로서, 각각의 사이드 실드는 제 1 미리 결정된 연마 속도를 제공하기 위해 튜닝되는 연마 정지 층을 포함하고, 상기 제 1 미리 결정된 연마 속도는 .2 nm/min인, 데이터 리더.

청구항 2

청구항 1에 있어서, 상기 자기 스택은 고정 자화 제공 피닝 층을 갖는 인접 접합 라미네이션을 포함하는, 데이터 리더.

청구항 3

청구항 1에 있어서, 상기 자기 스택은 고정 자화 제공 층을 갖지 않는 삼층 라미네이션을 포함하는, 데이터 리더.

청구항 4

청구항 1에 있어서, 적어도 하나의 사이드 실드는 다수의 상이한 재료들의 라미네이션인, 데이터 리더.

청구항 5

청구항 1에 있어서, 적어도 하나의 사이드 실드는 단일의 연속적인 재료를 포함하는, 데이터 리더.

청구항 6

청구항 1에 있어서, 상기 연마 정지 층은 비자기 금속을 포함하는, 데이터 리더.

청구항 7

청구항 1에 있어서, 상기 연마 정지 층은 비자기 금속 합금을 포함하는, 데이터 리더.

청구항 8

청구항 1에 있어서, 상기 제 1 사이드 실드는 공기 베어링 표면(ABS) 상의 제 1 거리를 갖고, 상기 연마 정지 층은 상기 ABS를 따라 제 2 거리를 연속적으로 연장하며, 상기 제 1 거리는 상기 제 2 거리보다 더 큰, 데이터 리더.

청구항 9

청구항 1에 있어서, 상기 연마 정지 층은 각각의 사이드 실드와 밀링 정지 층 사이에 배치되는, 데이터 리더.

청구항 10

청구항 9에 있어서, 상기 밀링 정지 층은 상기 제 1 미리 결정된 연마 속도와 다른 제 2 미리 결정된 연마 속도를 제공하는,

데이터 리더.

청구항 11

청구항 1에 있어서, 상기 연마 정지 층은 각각의 사이드 실드와 상단 실드 사이에 배치되는,

데이터 리더.

청구항 12

청구항 11에 있어서,

비-자기층은 상기 연마 정지 층과 상기 상단 실드 사이에서 상기 제 1 사이드 실드로부터 상기 제 2 사이드 실드로 연속적으로 연장되는,

데이터 리더.

청구항 13

데이터 리더를 제조하기 위한 방법으로서,

제 1 사이드 실드와 제 2 사이드 실드 사이에 자기 스택을 형성하는 단계; 및

연마 정지 층을 갖는 각각의 사이드 실드를 구성하는 단계로서, 상기 연마 정지 층은 제 1 미리 결정된 연마 속도를 제공하기 위해 튜닝되는 상기 단계를 포함하고,

상기 제 1 미리 결정된 연마 속도는 .2 nm/min인,

데이터 리더를 제조하기 위한 방법.

청구항 14

청구항 13에 있어서, 상기 연마 정지 층은 비-수직 입사 각도로 증착되는,

데이터 리더를 제조하기 위한 방법.

청구항 15

청구항 13에 있어서, 다수의 연마 동작들은 상기 각각의 사이드 실드의 구성 다음에 수행되는,

데이터 리더를 제조하기 위한 방법.

청구항 16

청구항 15에 있어서, 제 1 연마 동작은 상기 제 1 미리 결정된 연마 속도와 다른 제 2 미리 결정된 연마 속도로 밀링 정지 층을 제거하고, 제 2 연마 동작은 상기 연마 정지 층의 토포그래피를 최소화하는,

데이터 리더를 제조하기 위한 방법.

청구항 17

삭제

청구항 18

데이터 리더를 제조하는 방법으로서,

제 1 사이드 실드와 제 2 사이드 실드 사이에 자기 스택을 형성하는 단계;

연마 정지 층을 갖는 각각의 사이드 실드를 구성하는 단계로서, 상기 연마 정지 층은 제 1 미리 결정된 연마 속도를 제공하기 위해 튜닝되는 상기 단계; 및

상기 연마 정지 층을 제거하는 단계

를 포함하고, 상기 제 1 미리 결정된 연마 속도는 .2 nm/min인,
데이터 리더를 제조하기 위한 방법.

청구항 19

청구항 18에 있어서, 상기 연마 정지 층은 밀링을 통해 제거되는,
데이터 리더를 제조하기 위한 방법.

청구항 20

청구항 18에 있어서, 비자기 스페이서 층은 상기 연마 정지 층의 제거 다음에 각각의 사이드 실드 위에 증착되
는,
데이터 리더를 제조하기 위한 방법.

발명의 설명

발명의 내용

[0001] 다양한 실시예들은 일반적으로 다양한 데이터 저장 환경들 내의 데이터 비트들을 판독할 수 있는 데이터 저장 요소에 관한 것이다.

[0002] 일부 실시예들에 따르면, 데이터 리더는 제 1 사이드 실드와 제 2 사이드 실드 사이에 배치되는 자기 스택으로 적어도 구성될 수 있다. 각각의 사이드 실드는 제 1 미리 결정된 연마 속도를 제공하기 위해 튜닝되는 연마 정지 층을 가질 수 있다.

도면의 간단한 설명

[0003] 도 1은 일부 실시예들에 따라 구성 및 동작되는 데이터 저장 디바이스의 하나의 예시적 부분의 블록도이다.

도 2는 도 1의 데이터 저장 디바이스에 사용될 수 있는 하나의 예시적 데이터 리더의 일부의 ABS 블록도를 나타낸다.

도 3a 및 도 3b는 도 2의 데이터 리더에 사용될 수 있는 예시적 자기 스택들의 단면 블록도들을 각각 도시한다.

도 4는 일부 실시예들에 따라 구성되는 하나의 예시적 데이터 리더의 일부의 공기 베어링 블록도를 도시한다.

도 5a, 도 5b, 및 도 5c는 다양한 실시예들에 따라 구성되는 하나의 예시적 데이터 리더의 공기 베어링 블록도들을 각각 예시한다.

도 6은 일부 실시예들에 따라 구성되는 하나의 예시적 데이터 리더의 일부의 공기 베어링 블록도를 나타낸다.

도 7은 다양한 실시예들에 따라 튜닝되는 하나의 예시적 데이터 리더의 일부의 공기 베어링 블록도이다.

도 8a 및 도 8b는 다양한 실시예들에 따라 수행되는 데이터 리더 제조 루틴을 위한 흐름도 및 연관된 예시적 데이터 리더들을 각각 제공한다.

발명을 실시하기 위한 구체적인 내용

[0004] 더 작은 폼 팩터들, 더 빠른 액세스 속도들, 및 더 큰 데이터 용량에 관한 지속적인 강조는 데이터 저장 구성요소들을 물리적 근접 제한들로 감소시켰다. 데이터 저장 디바이스들을 회전시킬 시에 데이터 비트 밀도의 대응하는 증가는 단일 데이터 비트가 한 번에 감지될 수 있도록 자기 차폐를 더욱 강조해왔다. 데이터 리더들 및 라이터들 둘 다는 축방으로 인천합 사이드 실드들을 이용할 수 있지만, 리더 사이드 실드들은 데이터 라이터 실드들에 도움이 되는 공차를 갖는 증착 기술들로 여전히 형성된 것으로 상당히 더 작아질 수 있다. 그러한 큰 증착 공차는 데이터 리더 실드의 구조 및 자기 동작을 저해할 수 있다. 따라서, 더 정확한 특징들을 생성할 수 있는 데이터 리더 실드 구조 및 형성 기술들은 데이터 저장 산업의 진행 중인 목표이다.

[0005] 따라서, 데이터 리더는 제 1 미리 결정된 연마 속도를 제공하기 위해 튜닝되는 연마 정지 층을 갖는 제 1 사이드 실드와 제 2 사이드 실드 사이에 배치되는 자기 스택으로 적어도 구성될 수 있다. 튜닝된 연마 정지 층의 사

용은 기초 사이드 실드들을 보호하고 비교적 큰 공차를 갖는 증착 기술들이, 정확한 리더 실드들을 생성하기 위해 사용되는 것을 허용할 수 있다. 재료 및 두께에 대한 연마 정지 층을 튜닝하는 것은 연마에 의해 제거되는 재료의 양 및 위치의 변화를 최소화하기 위해 화학적 기계적 연마의 연마 속도를 감소시킴으로써 더 평탄화된 사이드 실드 상단 표면을 부가적으로 제공할 수 있다.

[0006] 도 1은 연마 정지 및 미리 결정된 연마 속도가 다양한 실시예들에 따라 사용될 수 있는 하나의 예시적 데이터 저장 디바이스(100)의 블록도를 나타낸다. 데이터 저장 디바이스(100)는 하나 이상의 저장된 데이터 비트들(110) 위에서와 같이, 자기 저장 매체(108) 상의 다양한 위치들 위에 각각 위치될 수 있는 데이터 리더(104) 및 데이터 라이터(106)가 변환 헤드(102)에 구비되는 비제한적 구성으로 도시된다. 저장 매체(108)는 매체(108)의 미리 결정된 부분에 액세스하기 위해 변환 헤드(104)가 플라이하는(fly) 공기 베어링 표면(ABS)을 생성하도록 매체(108)를 회전시키는 하나 이상의 스픈들 모터들(112)에 부착될 수 있다. 이러한 방법으로, 하나 이상의 토컬 또는 원격 프로세서들(114)은 리더(104) 및 라이터(106)를 선택된 데이터 비트들(110)과 조정하고 정렬하기 위해 스픈들(112)의 제어된 모션을 제공할 수 있다.

[0007] 데이터 저장 매체(108) 상에 데이터 비트들(110)의 통합은 더 큰 데이터 용량을 제공할 수 있지만, 데이터 리더(104) 및 라이터(106)의 자기 범위를 정의하는 것은 자기 실드들의 물리적 크기가 나노미터 규모 이상으로 감소되므로 점점 더 어려워지고 있다. 도 2는 도 1의 변환 헤드(102)에 사용될 수 있는 하나의 예시적 데이터 리더(120)의 일부에 대한 블록도의 공기 베어링 도면을 제공한다. 데이터 리더(120)는 실질적 사다리꼴 형상을 갖고 자기 스택의 사다리꼴 형상과 평행하게 경사진 스택 측벽들(126)을 각각 갖는 사이드 실드들(124) 사이에 배치되는 자기 스택(122)으로 구성된다. 형상화된 사이드 실드들(124)은 데이터 비트들이 감지될 수 있는 자기 스택(122)의 자기 범위를 정의하기 위해 하단(128) 및 상단(130)을 보완할 수 있다.

[0008] 그러나, 실드 대 실드 간격(132)을 감소시키는 노력으로 자기 스택(122)과 사이드 실드들(124) 사이의 비자성 재료의 양의 감소는 데이터 비트들의 감지를 저하시키는 데이터 리더(120) 내의 자기 션팅(magnetic shunting), 잡음, 및 신호 손실을 우연히 허용할 수 있다. 데이터 리더(120)의 그러한 최소화는 구성의 약간의 변동들에 민감할 수 있는 실드들(124, 128, 및 130)의 증가된 자기 강도에 의해 더 악화될 수 있다. 즉, 데이터 리더(120) 구성요소들의 엄격한 공차는 적어도 작은 제조 차이로 변화될 수 있는 이방성, 포화, 및 보자력과 같은 자기 특성들 때문에 변동될 수 있다.

[0009] 데이터 리더(120)의 잠재적인 자기 변동성은 일부 실시예들에서, 더 안정한 데이터 감지 자기 메커니즘을 제공하기 위해 자기 스택(120)의 튜닝된 구성에 의해 방지될 수 있다. 도 3a 및 도 3b는 도 2의 데이터 리더(120)에 튜닝되고 이용될 수 있는 예시적 자기 스택들(140 및 160)의 단면들을 각각 나타낸다. "스택"이라는 용어는 자기 판독 및 기록될 수 있는 자성 및 비자성 재료로 구성된 하나 이상의 수직 및 수평 정렬 층들일 수 있는 본 개시 내의 비제한 용어라는 점이 주목되어야 한다. 본 출원 도처에서, "스택"이라는 용어는 외부 데이터 비트들에 대응하도록 구성되는 구성요소인 것으로 이해될 것이다. 예를 들어, 결코 제한적이지 않은 것으로, 자기 스택은 복수의 데이터 비트들 사이를 구별할 수 있는 데이터 리더일 수 있다.

[0010] 도 3a에서, 인접 접합 자기 스택(140)은 고정 자화 피닝 층(142)이 자기 프리 층(148)으로부터 비자기 장벽 층(146)과 대향하는 고정 자화 기준 층(144)과 접촉하는 상태에서 도시된다. 프리 층(148)은 기준 층(144)이 피닝 층(142)과의 교환 결합 때문에 고정 자화를 유지하는 동안 외부 데이터 비트에 대응하므로, 외부 데이터 비트는 로직 상태로 판독될 수 있다. 인접 접합 자기 스택(140)의 구성은 실드 대 실드 간격(150) 및 가능한 데이터 트랙 해상도를 감소시키는 프리 층 두께(152)를 가질 수 있다. 그러나, 기준 층(144) 및 피닝 층(142)의 포함은 더 작은 프리 층 두께(152), 증가된 실드 대 실드 간격(150), 및 프리 층(148)과 기준 층(144) 사이의 감소된 자기 저항 비율에 상응할 수 있다.

[0011] 대조적으로, 도 3b의 삼층 스택(160)은 인접 접합 스택(140)과 비교하여 감소된 실드 대 실드 간격(162) 및 더 큰 프리 층 두께(164)를 갖는 데이터 비트들을 판독하기 위해 사용될 수 있다. 동작 중에, 삼층 스택(160)은 장벽 층(170)에 의해 분리되고 삼층 스택(160) 외부의 구조들을 바이어스함으로써 디폴트(default) 자화들에 설정되는 제 1 자기 프리 층(166) 및 제 2 자기 프리 층(168)을 갖는다. 스택(160)으로부터 다른 곳으로 임의의 고정 자화 구조들의 재배치는 인접 접합 스택(140)을 갖는 고정 자화와 비교하여 감소된 물리적 크기(162)를 허용한다. 그러나, 삼층 스택(160) 내의 임의의 고정 자화의 부족은 특히 강한 자기 실드들이 물리적으로 근접한 상태에서, 고밀도로 패킹된 데이터 비트들로부터 데이터를 적절히 판독하기 위해 바이어스하는 것이 어려울 수 있다.

[0012] 튜닝된 자기 스택들(140 및 160)에 의해 강화된 안정성 및 감도에도 불구하고, 자기 실드 구성의 변화들은 데이

터 비트 판독 성능을 저해할 수 있다. 도 4는 구성 하에 하나의 예시적 데이터 리더(180)의 일부의 공기 베어링 블록도를 예시한다. 도시된 바와 같이, 데이터 리더(180)는 자기 사이드 실드들(184) 사이에 배치되고 비자기 절연 층(186)에 의해 각각의 사이드 실드(184)로부터 분리되는 자기 스택(182)을 갖는다. 다양한 실시예들은 NiFe 및 CoFe와 같은 재료의 단일 고체 층들, 또는 대체 자기 및 비자기 금속들과 같은 다수의 상이한 재료들의 라미네이션으로서 사이드 실드들(184)을 구성할 수 있으며, 이는 사이드 실드들의 자기 특성들 및 자기 스택(182)의 성능을 튜닝할 수 있다.

[0013] 사이드 실드들(184)이 어떻게 구성되는지에 관계없이, 데이터 리더(180)의 물리적 크기의 감소는 재료 증착의 변화들에서 기인하는 자기 변동성을 증가시켰다. 변화들은 미리 결정된 평면(188)으로부터의 편차로 특징짓는 불균일한 상단 표면 토포그래피와 같은 다양한 여러가지 형태들로 존재할 수 있다. 즉, 자기 스택(182)은 미리 결정된 평면 두께(192)보다 더 큰 두께(190)를 Y 축을 따라 가질 수 있는 한편 사이드 실드 상단 표면들(194)은 측벽들(200)을 통해 자기 스택 상단 표면(198)으로 가파르게 물결치는(undulate) 오목부들(196)을 각각 갖는다. 데이터 리더(180) 내의 상단 표면 변화들의 기원들은 하나 이상의 증착 및 처리 단계들에서 기인할 수 있지만, 그럼에도 불구하고 후속 상단 실드 증착, 실드간 결합, 및 저하된 자기 스택(182) 성능에 모두 대응하는 실드 자기 성능에 문제가 될 수 있다.

[0014] 도 5a, 도 5b, 및 도 5c는 도 4에 도시된 것들과 같은 표시 변화들의 존재를 완화하기 위해 튜닝되는 하나의 예시적 데이터 리더(210)의 공기 베어링 블록도들을 각각 예시한다. 도 5a는 사이드 실드들(214) 사이에 위치되고 상단 표면 평면(220)으로부터의 거리(218)에서 각각의 사이드 실드(214)로 Z 축을 따라 연속적으로 연장되는 Y 축을 따르는 균일한 두께(216)로 구성되는 자기 스택(212)을 나타낸다. 이와 같이, 자기 스택 두께(216)와 상단 표면 두께(222) 사이의 거리(218)의 차이는 연마 정지 층(224)에 의해 충족된다.

[0015] 제조 동안 사이드 실드들(214) 및 자기 스택(212) 위에 연마 정지 층(224)의 추가 및 배치는 연마 정지 층(224)이 자기 스택 및 사이드 실드 상단 표면들을 보호하는 역할을 하므로 상단 표면 변화들의 기회를 최소화할 수 있다. 연마 정지 층(224)이 무수의 다양한 재료들로 구성될 수 있지만, 다양한 실시예들은 본질적으로 느린 연마 속도들을 갖는 재료가 될 연마 정지 층(224)의 재료를 튜닝하며, 이는 연마 제조 프로세스 다음에 표면들의 토포그래피를 최소화한다. 높은 질량 및 낮은 반응성을 갖는 백금, 루테늄, 이리듐, 로듐과 같지만, 이들에 제한되지 않는 재료들은 초과 재료가 연마 제조 동안 제거될 기회들을 감소시키는 재료의 내재 반응 화학적 성질 때문에 .2-3 nm/min의 미리 결정된 연마 속도를 제공하기 위해 티탄 및 크롬 뿐만 아니라 크롬, 니켈, 및 코발트의 합금들로 단지 이용될 수 있다.

[0016] 연마 정지 층(224)은 상단 실드(226)의 처리 및 형성 동안 사이드 실드 재료의 구조적 무결성을 더 보호하기 위해 완성된 데이터 리더의 일부로서 사이드 실드들(214)에 통합될 수 있다. 연마 정지 층(224)의 일부들은 도 5b에 도시된 바와 같이, 상단 실드(226)가 자기 스택(212)과 직접 접촉하는 것을 허용하기 위해 제거될 수도 있으며, 이는 사이드 실드들(214)을 통하는 대신에 자기 스택(212)을 통해 상단 실드(226)로부터 전기 전도도를 보장할 수 있다. 그러나, 도 5c는 사이드 실드(214)와 상단 실드(226) 사이의 임의의 가능한 션팅을 감소시키기 위해 자기 스택(212) 및 상단 실드(226)의 직접 접촉이, Z 축을 따라 공기 베어링 표면(ABS)과 평행하게 한 사이드 실드(214)에서 다른 사이드 실드까지 연속적으로 연장되는 비자기 스페이서 층(228)에 의해 어떻게 분리되는지를 나타낸다.

[0017] 도 5b 및 도 5c의 상단 실드(226) 구성들에 제공된 바와 같이, 데이터 리더(210)는 연마 정지 층(224)의 재료를 사이드 실드들(214)에 통합하기 위해 튜닝될 수 있다. 그러나, 그러한 연마 정지 층(224) 통합은 일부 실시예들에서, 자기 차폐 및 자기 스택(252) 성능을 최적화하기 위해 사용될 수 있는 사이드 실드(214)와 상단 실드(226) 사이의 결합을 저해할 수 있다. 따라서, 연마 정지 층(224)은 사이드 실드(214) 및 자기 스택(212) 상단 표면들의 최소 토포그래피를 손상시키는 것 없이 층(224)이 에칭 및 밀링 동작들을 통해 제거될 수 있는 것을 보장하기 위해 재료에 대해 튜닝될 수 있다.

[0018] 도 6은 상단 실드(258)의 형성 전에 제거된 연마 정지 층 때문에 상단 표면(256)을 최소 토포그래피와 공유시키는 자기 스택(252) 및 사이드 실드들(254)을 갖는 하나의 예시적 데이터 리더(250)의 공기 베어링 블록도를 제공한다. 연마 정지 층의 제거는 전적으로, 나타낸 바와 같이, 사이드 실드들(254) 및 자기 스택(252)과 상단 실드(258)의 지속적인 접촉을 허용할 수 있으며, 이는 자기 스택(252) 성능을 최적화하는 실드들(254 및 256) 사이의 미리 결정된 자기 결합 및 상호작용들에 상응할 수 있다.

[0019] 연마 정지 층(224)과 튜닝 가능성들은 도 5b 및 도 5c에 도시된 바와 같이 완전한 통합, 또는 도 6에 도시된 바와 같이 완전한 제거에 제한되지 않는다. 도 7은 전기 션팅을 완화시키는 동안 실드 결합을 제어하기 위해 다양

한 실시예들에 따른 형상화된 연마 정지 층들(262)을 이용하는 하나의 예시적 데이터 리더(260)를 예시한다. 요구되거나 제한되지 않지만, 연마 정지 층(262)은 Z 축을 따라 동일한 원위 평면에서 측벽에 면하는 자기 스택(264)까지 측정되는 바와 같이, 사이드 실드(270)의 폭(268)보다 더 작은 거리(266)를 자기 스택(264)의 원위 평면으로부터 연속적으로 연장하는 실질적 삼각형 또는 직사각형 형상들로 구성될 수 있다. 연마 정지 층들(262)의 튜닝된 형상을 통해, 모든 사이드 실드(270) 미만은 상단 실드(272)와 접촉하는 한편 연마 정지 층(262) 형상은 실드(270 및 272)의 미리 결정된 부분들 사이에 베퍼를 제공한다.

[0020] 일반적으로 도 5a 내지 도 7에 예시된 바와 같이, 튜닝된 연마 정지 층의 포함은 사이드 실드들의 상단 표면을 동시에 보호하고 사이드 실드와 상단 실드 사이에 접촉 베퍼를 제공할 수 있다. 그러한 연마 상단 층의 튜닝은 무수의 다양한 방식들로 수행될 수 있지만, 다양한 실시예들은 도 8a 및 도 8b의 예시적 데이터 리더 제조 루틴(300)을 따른다. 도 8a에 도시된 실시예에서, 단계(302)는 자기 스택, 사이드 실드들, 연마 정지 층, 및 밀링 정지(mill stop) 층을 연속적으로 형성함으로써 시작된다. 단계(302)에서 형성된 다양한 구성요소들은 미리 결정된 크기들, 배향들, 및 재료들을 제공하기 위해 개별적으로 또는 집합적으로 증착되고 튜닝될 수 있다는 점이 이해될 수 있다. 예를 들어, 삼층 자기 스택은 미리 결정된 두께의 비자기 절연 층에 의해 자기 및 비자기 서브 층들의 사이드 실드 라미네이션들로부터 분리될 수 있다.

[0021] 도 8b의 예시적 라미네이션(322)은 단계(302)에 상응하고 하단 실드(336) 상의 절연 층에 의해 자기 사이드 실드들(334)로부터 분리되는 자기 스택(332)을 나타낸다. 예시적 데이터 리더(322)는 또한 사이드 실드들(334) 및 자기 스택(332)을 각각 연속적으로 커버하기 위해 연마 정지 층(340) 및 밀링 정지 층(342)이 증착되는 동안 자기 스택(332) 위 및 자기 스택과 정렬되는 비결정성 탄소 마스크와 같은 하드 마스크(338)를 갖는다. 연마 정지 층(340)이 사이드 실드들(334)을 보호하고 밀링 정지 층(342)이 연마 정지 층(340)을 보호하는 상태에서, 실드 대 실드 간격의 변화들은 연마 정지 층(340)을 제거하기 위해 요구되는 처리 시간을 감소시킴으로써 최소화될 수 있다. 다양한 실시예들은 구성 동안 수행되는 연마 동작들 동안 밀링 정지 층(342)이 완전히 제거되는 것을 보장하기 위해 연마 정지 층(340)보다 더 빠른 고유 연마 속도를 갖는 재료로 밀링 정지 층(342)을 구성한다.

[0022] 그 다음, 단계(304)는 10~40 nm/min과 같은 빠른 연마 속도를 갖는 연마 동작에 의해 밀링 정지 층(342)을 제거한다. 단계(304)의 연마 동작 전에, 일부 실시예들은 중지(knock-off) 밀링 동작을 80° 와 같은 비-수직 입사 각도로 수행한다. 데이터 리더(324)는 하드 마스크(338)의 플라즈마 에치 다음에 자기 스택(332)이 노출되는 동안 밀링 정지 층(342)의 재료 선택 및 단계(304)의 연마 속도가, 사이드 실드들(340) 위에 상주하는 연마 정지 층(340)을 어떻게 야기할 수 있는지를 예시한다. 상술한 바와 같이, 빠른 연마 속도는 부정확하고 변동 또는 변경된 사이드 실드(334) 성능을 야기할 수 있는 상승된 링(344)을 생성할 수 있다.

[0023] 그 다음, 상승된 링(344)은 도 8b의 데이터 리더(326)로 도시된 바와 같이, 연마 정지 층(340)의 토포그래피를 최소화하는 감소된 지연 시간 및 속도 때문에 "터치" 연마로 특징짓는 단계(306)에서 더 정확하고 더 느린 연마 속도로 연마될 수 있다. 연마 정지 층(340)의 토포그래피의 최소화는 연마 정지 층의 존재를 유지하는지 여부의 판단이 수행되는 판단(308)을 초래한다. 연마 정지 층이 유지되고 있으면, 판단(310)은 층이 형상화되는지를 판단하며, 이는 일부이지만, 전부가 아닌 연마 정지 층(340)을 제거함으로써 삼각형, 직사각형, 또는 둘 다의 양상들과 같은 미리 결정된 형상이 형성되는 단계(312)를 초래할 수 있다. 예시적 데이터 리더(352)는 사이드 실드들(334)의 일부지만, 전부가 아닌 폭을 가로질러 연장되도록 구성된 삼각형 연마 정지 층 형상(346)을 나타낸다.

[0024] 연마 정지 층이 형상화되는지의 여부 또는 연마 정지 층(340)이 판단(308)의 결과로서 제거되는지의 여부에 관계없이, 판단(314)은 비자기 스페이서가 사이드 실드들(334) 또는 연마 정지 층(340) 위에 형성되는지를 평가할 수 있다. 어떤 스페이서 및 어떤 연마 층도 판단들(308 및 314)로 형성되지 않는다는 결정은 단계(316) 및 연마 정지 층(340)의 제거로 진행되며, 이는 도 8b의 데이터 리더(356)에 상응한다. 판단(314)으로부터 비자기 스페이서를 포함하는 판단은 나중에 비자기 스페이서를 연마 정지 층(340) 위에 또는 사이드 실드들(334) 위에 증착하는 단계(318)를 갖는다.

[0025] 다시 말하면, 비자기 스페이서 없이 판단(308)으로부터 연마 정지 층을 포함하는 판단(314)으로부터의 결정은 상단 실드가 형성되는 단계(320)로 진행되는 한편 연마 정지 층을 제거하고 스페이서를 증착하지 않는 판단들(308 및 314)로부터의 결정은 도 3a에 도시된 바와 같이, 단계(316)를 우회함으로써 단계(320)로 바로 진행된다. 예시적 데이터 리더(358)는 자기 스택(332)과 함께 비자기 스페이서 층(350)이 상단 실드(348)와 사이드 실드들(334) 사이에 배치되는 단계(320)의 상단 실드 형성과 부합하며, 이는 단계(320) 전에 연마 정지 층

을 제거하고 스페이서 층을 형성하는 판단을 따른다.

[0026]

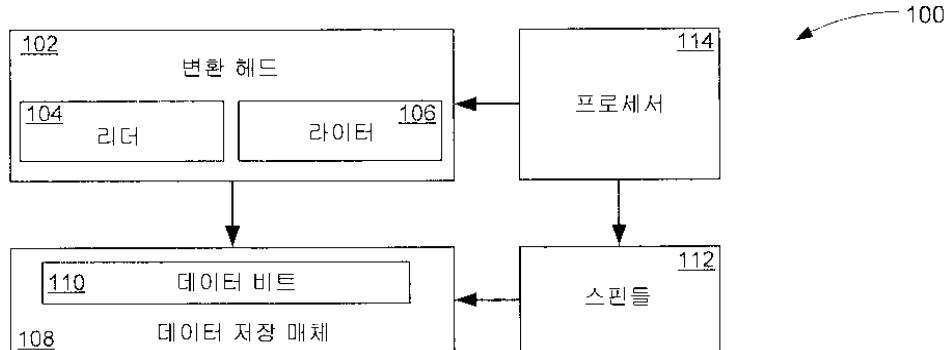
미리 결정된 연마 속도로 연마 정지 층의 튜닝된 통합은 빠른 연마 속도 동작들 때문에 토포그래피 변화들로부터 기초 사이드 실드들을 보호할 수 있다. 밀링 정지 층의 더 빠른 연마 속도는 연마 정지 층이 임의의 연마 동작들 후에 밀링 정지 층 상에 존재하는 것을 보장하므로 연마 정지 층 위에 밀링 정지 층의 더 포함은 추가 보호를 사이드 실드들에 제공할 수 있다. 사이드 실드들과 상단 실드 사이에 비자기 스페이서 층의 가능한 형성과 함께 형상 및 재료에 대한 연마 정지 층을 튜닝하는 능력은 자기 스택의 최적화된 성능과 부합하는 실드들 사이의 제어된 상호작용을 허용할 수 있다.

[0027]

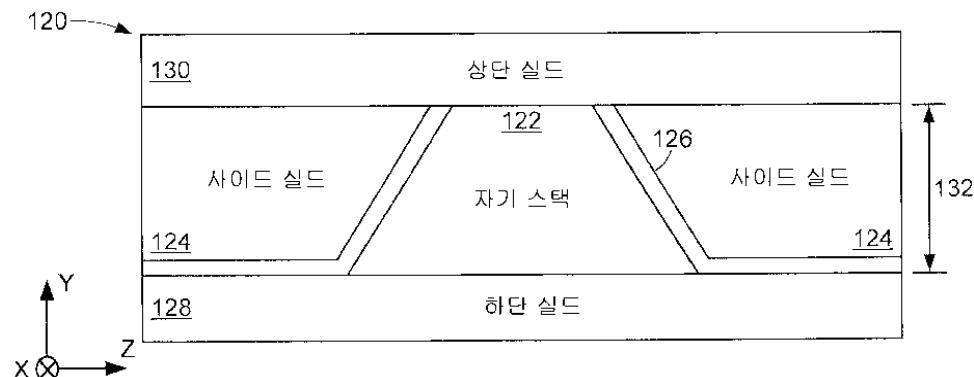
본 명세서의 실시예들은 자기 감지에 관한 것이지만, 상술한 기술은 데이터 기록을 포함하는 임의의 수의 다른 응용들에 용이하게 이용될 수 있다는 점이 이해될 것이다. 본 개시의 다양한 실시예들의 다수의 특성들은 다양 한 실시예들의 구조 및 기능의 상세들과 함께, 이전 설명에 전술되었지만, 이러한 상세한 설명은 단지 예시적이고, 변경들은 상세히, 특히 첨부된 청구항들이 표현되는 용어들의 넓은 일반적 의미로 지시되는 전체 범위까지 본 기술의 원리를 내에서 구성요소들의 구조 및 배열들에 관해 이루어질 수 있다는 점이 이해되어야 한다. 예를 들어, 특정 요소들은 본 개시의 사상 및 범위로부터 벗어나는 것 없이 특정 응용에 따라 변화될 수 있다.

도면

도면1



도면2



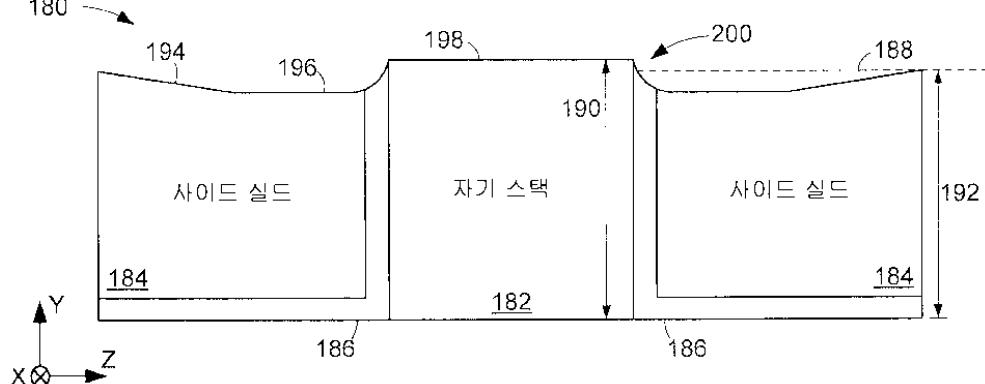
도면3a

140



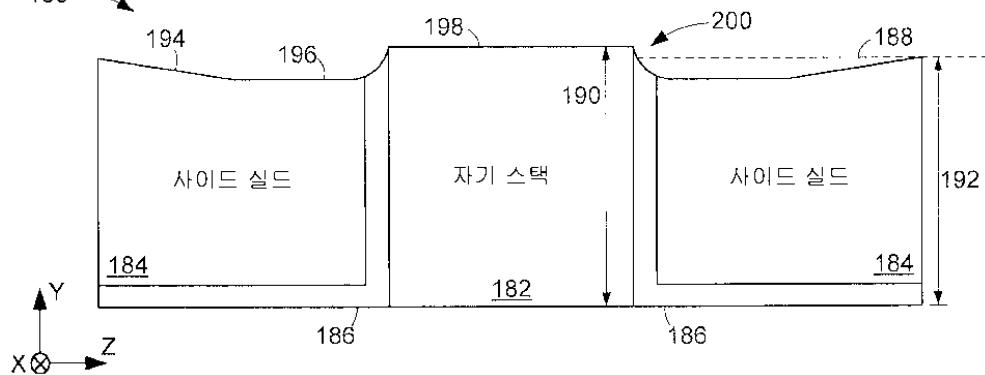
도면3b

180

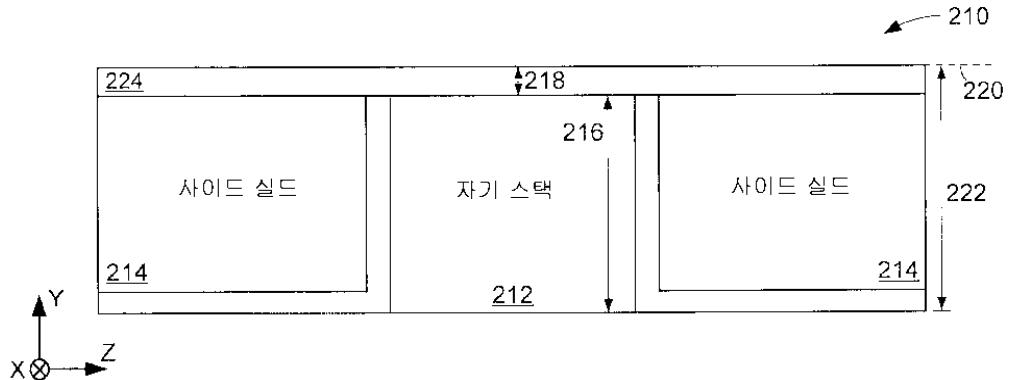


도면4

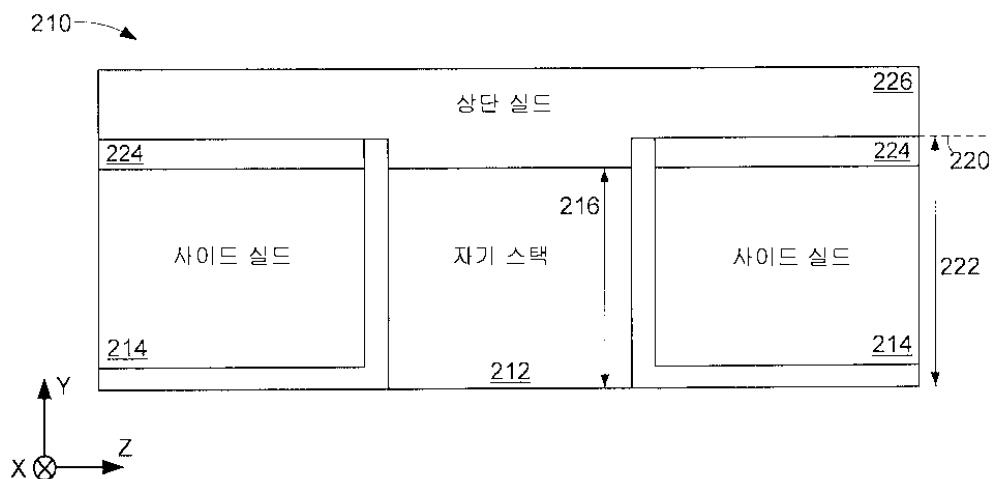
180



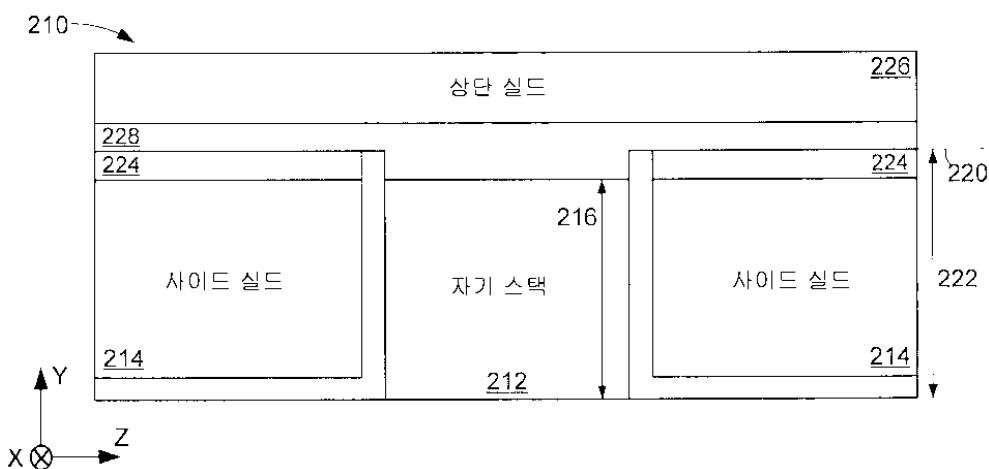
도면5a



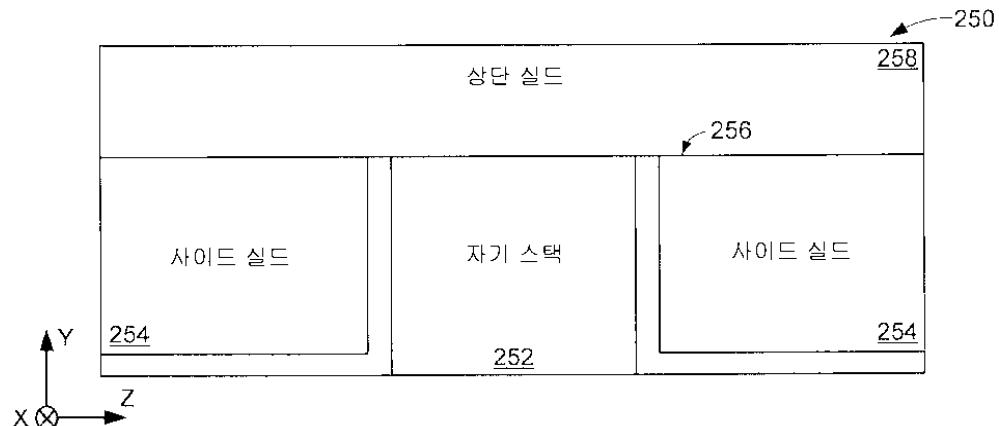
도면5b



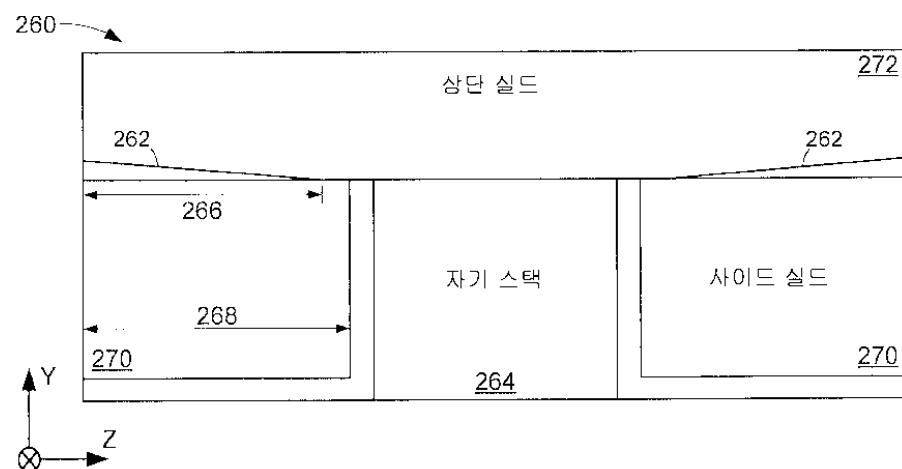
도면5c



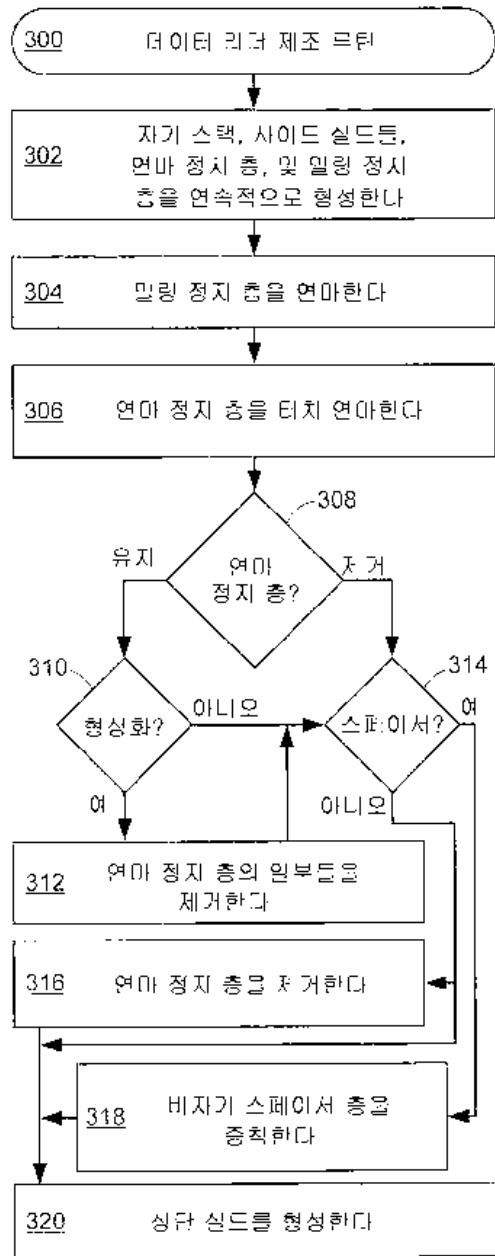
도면6



도면7



도면8a



도면8b

