

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年1月20日(20.01.2022)



(10) 国際公開番号

WO 2022/013962 A1

(51) 国際特許分類:
G06F 17/14 (2006.01) G06F 17/16 (2006.01)

(21) 国際出願番号: PCT/JP2020/027469

(22) 国際出願日: 2020年7月15日(15.07.2020)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人: 日本電信電話株式会社 (NIPPON TELEGRAPH AND TELEPHONE CORPORATION) [JP/JP]; 〒1008116 東京都千代田区大手町一丁目5番1号 Tokyo (JP).

(72) 発明者: 上野 雅浩(UENO, Masahiro); 〒1808585 東京都武蔵野市緑町3丁目9-11 NTT 知的財産センタ内 Tokyo (JP). 田中 優理奈(TANAKA, Yurina); 〒1808585 東京都武蔵野市緑町3丁目9-11 NTT 知的財産センタ内 Tokyo (JP). 川村 宗範(KAWAMURA, Sohan); 〒1808585 東京都武蔵野市緑町3丁目

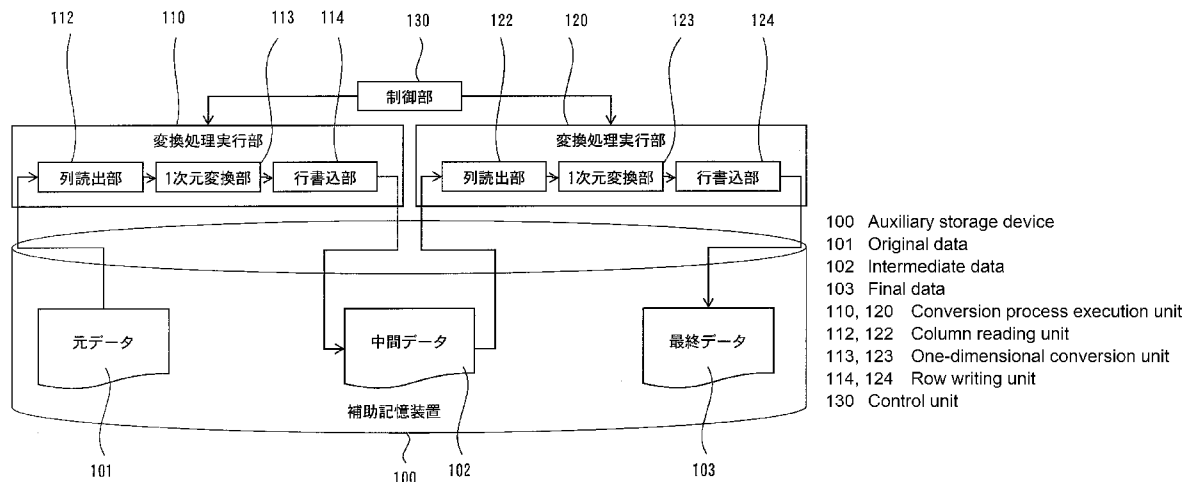
9-11 NTT 知的財産センタ内 Tokyo (JP). 坂本 尊(SAKAMOTO, Takashi); 〒1808585 東京都武蔵野市緑町3丁目9-11 NTT 知的財産センタ内 Tokyo (JP). 赤毛 勇一(AKAGE, Yuichi); 〒1808585 東京都武蔵野市緑町3丁目9-11 NTT 知的財産センタ内 Tokyo (JP). 岡 宗一(OKA, Soichi); 〒1808585 東京都武蔵野市緑町3丁目9-11 NTT 知的財産センタ内 Tokyo (JP).

(74) 代理人: 山川 茂樹, 外(YAMAKAWA, Shigeki et al.); 〒1006104 東京都千代田区永田町2丁目11番1号 山王パークタワー4階 山川国際特許事務所内 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH,

(54) Title: TWO-DIMENSIONAL DATA CONVERSION DEVICE, METHOD, AND PROGRAM

(54) 発明の名称: 2次元データ変換装置、方法およびプログラム



(57) Abstract: A column reading unit (112), a one-dimensional conversion unit (113), and a row writing unit (114) repeat the reading of one or more columns, the one-dimensional conversion of one or more columns, and the writing of one or more rows until all original data (101) arrayed in M rows and N columns is converted and recorded in an auxiliary storage device (100) as intermediate data (102) arrayed in N rows and M columns. A column reading unit (122), a one-dimensional conversion unit (123), and a row writing unit (124) repeat the reading of one or more columns, the one-dimensional conversion of one or more columns, and the writing of one or more rows until all the intermediate data (102) is converted and recorded in the auxiliary storage device (100) as final data (103) arrayed in M rows and N columns.

KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告 (条約第21条(3))

(57) 要約：列読出部（1 1 2）と1次元変換部（1 1 3）と行書込部（1 1 4）は、1列以上の読み出しと1列以上の1次元変換と1行以上の書き込みとを、M行N列の元データ（1 0 1）の全てが変換されてN行M列の中間データ（1 0 2）として補助記憶装置（1 0 0）に記録されるまで繰り返す。列読出部（1 2 2）と1次元変換部（1 2 3）と行書込部（1 2 4）は、1列以上の読み出しと1列以上の1次元変換と1行以上の書き込みとを中間データ（1 0 2）の全てが変換されてM行N列の最終データ（1 0 3）として補助記憶装置（1 0 0）に記録されるまで繰り返す。

明 細 書

発明の名称： ２次元データ変換装置、方法およびプログラム

技術分野

[0001] 本発明は、補助記憶装置を使って、２次元フーリエ変換や２次元アダマール変換等の２次元変換を高速に実施する２次元データ変換装置、方法およびプログラムに関するものである。

背景技術

[0002] ２次元アダマール変換や２次元フーリエ変換等の２次元変換では、水平方向と垂直方向の２つの変数に基底関数が分離できる。水平方向を行方向、垂直方向を列方向としたとき、これらの２次元変換は、最初に全行の各々について行方向１次元変換をした後に、次に全列の各々について列方向１次元変換を行うことで、２次元変換をなすことができる。あるいは、１次元変換の順番を逆にして、最初に全列の各々について列方向１次元変換をした後に、次に全列の各々について行方向１次元変換を行っても、同様に２次元変換をなすことができる。

[0003] 非特許文献１には、補助記憶装置を使って２次元アダマール変換や２次元フーリエ変換等を行う具体的な変換方法について記載されている。

第１の変換方法は、２次元データＤ１の全ての行について１次元変換をしてデータＤ２を出力し、データＤ２を転置してデータＤ３を出力し、データＤ３の全ての行について１次元変換をしてデータＤ４を出力し、データＤ４をさらに転置してデータＤ５を出力する、というものである。

[0004] １次元変換や転置の処理自体は主記憶装置上で行われるが、これらの処理を行う前のデータの読み出し（read）や処理後のデータの書き込み（write）は補助記憶装置に対して行われる。つまり、データＤ１、Ｄ２、Ｄ３、Ｄ４、Ｄ５は、補助記憶装置に記録されている。１次元変換や転置の処理に際して、処理前には補助記憶装置から主記憶装置へのデータの読み出しを行い、処理後には主記憶装置から補助記憶装置へのデータの書き込みを行う。

[0005] 2次元データD1のサイズがM行N列の場合、最初の行方向1次元変換のための行の読み出しと書き込みは、それぞれM回行われる。各行のエレメント（データの要素）はN個である。

最初の転置のための列の読み出しと行の書き込みは、それぞれN回行われる。読み出し時の各列のエレメントと書き込み時の各行のエレメントは、それぞれM個である。

[0006] 2回目の行方向1次元変換のための行の読み出しと書き込みは、それぞれN回行われる。各行のエレメントはM個である。

2回目の転置のための列の読み出しと行の書き込みは、それぞれM回行われる。読み出し時の各列のエレメントと書き込み時の各行のエレメントは、それぞれN個である。トータルで補助記憶装置の読み出し回数と書き込み回数は、表1のようになる。

[0007] [表1]

読み出し				書き込み	
行		列		行	
エレメント数	回数	エレメント数	回数	エレメント数	回数
N	M	N	M	N	2M
M	N	M	N	M	2N

[0008] 非特許文献1には、第2の変換方法も記載されている。この変換方法は、補助記憶装置に対して列毎のアクセスをなくし、行毎のアクセスのみで2次元変換を実行できるように工夫されている。この工夫を説明するために、まず、高速1次元アダマール変換や高速1次元フーリエ変換等の高速1次元変換について説明する。

[0009] 高速1次元変換の基本的な処理方法は、エレメント数が $N = S^n$ （Sとnはそれぞれ2以上の整数）のとき、まずN個のデータを、ある決まりに従って、1組がS個となる N/S 組に分割し、全組に対して、それぞれ1次元変換を行う。次に、1次元変換後のN個の全エレメントを、ある決まりに従って、

1組がS個となる N/S 組に分割し、全組に対して、それぞれ1次元変換を行う。このような1次元変換を n 回繰り返した後のデータが最終的なデータとなる。

[0010] n 回のうちの各回をステージと呼ぶ。各ステージの計算量は N オーダーである。全体で $n (= \lceil \log_s N \rceil)$ ステージあるので、高速1次元変換の計算量は、 $N \times n (= N \lceil \log_s N \rceil)$ となり、高速化を考慮しない場合の計算量 N^2 オーダーよりも低く抑えることができる。

[0011] 次に、非特許文献1に記載された第2の変換方法について説明する。第2の変換方法では、2次元データD1について行方向に1次元変換を行う。この1次元変換の際には、列方向の1次元変換を行う際の組毎に補助記憶装置からデータが読み出されて行方向1次元変換がなされた後に列方向1次元変換の一部がなされる。

[0012] 例えば、データD1がM行N列のデータであり、 $M = R^m$ であれば、まとめてR行を読み出ししてこのR行について各々行方向1次元変換をした後に、全R行の各列成分毎に1次元変換をする。この行方向1次元変換と列方向1次元変換とをM行全てについて一通りの行方向1次元変換が終了するまで行う。終了した際には、行方向1次元変換が全て終了し、さらに、列方向の1ステージ目の処理が終了している。

[0013] 列方向1次元変換のステージは全部で m 個のステージがある。残りの $m-1$ 個のステージでは、各ステージ内での1次元変換に必要なR個の行を M/R 組読み出し、各組毎に列方向1次元変換をする。このステージを $m-1$ 回繰り返す。

[0014] 第2の変換方法では、補助記憶装置からのM行のアクセス（読み出しと書き込み）が m 回繰り返されるため、補助記憶装置のアクセス回数はトータルで表2のようになる。なお、 $m = \lceil \log_R M \rceil$ である。

[0015]

[表2]

読み出し		書き込み	
行		行	
エレメント数	回数	エレメント数	回数
N	$M \times m$	N	$M \times m$

[0016] 変換前後のデータと中間データが補助記憶装置に記録され、処理に必要な一部のデータを補助記憶装置から主記憶装置に読み出して処理する場合、CPU (Central Processing Unit) 等のプロセッサにおける計算時間と比較して補助記憶装置へのアクセス時間が大きい。このため、全体の処理時間にとって補助記憶装置へのアクセス時間が非常に重要となる。非特許文献1に記載された第1の変換方法、第2の変換方法における補助記憶装置へのアクセス回数は、表1、表2に示したとおりである。

[0017] 補助記憶装置へのアクセス回数について分かり易くするため、 $N=M$ とすると、第1の変換方法におけるアクセス回数は表3のようになる。

[0018] [表3]

読み出し				書き込み	
行		列		行	
エレメント数	回数	エレメント数	回数	エレメント数	回数
M	2M	M	2M	M	4M

[0019] また、 $N=M$ とすると、第2の変換方法におけるアクセス回数は表4のようになる。

[0020] [表4]

読み出し		書き込み	
行		行	
エレメント数	回数	エレメント数	回数
M	$M \log_R M$	M	$M \log_R M$

[0021] 以上のように多次元変換処理にとって補助記憶装置へのアクセス回数は非常に重要な問題であり、アクセス回数の更なる改善が求められている。

先行技術文献

非特許文献

[0022] 非特許文献1：M.Onoe, “Method for Computing Large-Scale Two-Dimensional Transform without Transposing Data Matrix”, Proceedings of the IEEE, Vol.63, pp.196-197, Jan.1975

発明の概要

発明が解決しようとする課題

[0023] 本発明は、上記課題を解決するためになされたもので、補助記憶装置へのアクセス数をさらに減らし、2次元変換処理を高速化することを目的とする。

課題を解決するための手段

[0024] 本発明の2次元データ変換装置は、M行N列（M、Nは2以上の整数）の元データの各エレメントが前記元データ上の行方向の順番で連続的に記録された補助記憶装置から、前記元データの列方向のエレメント群を1列以上読み出すように構成された第1の列読出部と、前記第1の列読出部によって読み出された1列以上のエレメント群を読み出された全列に対して1列毎に1次元変換するように構成された第1の1次元変換部と、前記第1の1次元変換部によって変換された1列以上のエレメント群をN行M列の中間データの行方向の1行以上のエレメント群として前記補助記憶装置に書き込むように構成された第1の行書込部と、前記元データの全てが変換されて前記中間データとして前記補助記憶装置に記録された後に、前記補助記憶装置から前記中間データの列方向のエレメント群を1列以上読み出すように構成された第2の列読出部と、前記第2の列読出部によって読み出された1列以上のエレメント群を読み出された全列に対して1列毎に1次元変換するように構成された第2の1次元変換部と、前記第2の1次元変換部によって変換された1

列以上のエレメント群をM行N列の最終データの行方向の1行以上のエレメント群として前記補助記憶装置に書き込むように構成された第2の行書込部とを備え、前記第1の列読出部と前記第1の1次元変換部と前記第1の行書込部は、前記元データの全てが変換されて前記中間データとして前記補助記憶装置に記録されるまで処理を繰り返し、前記第2の列読出部と前記第2の1次元変換部と前記第2の行書込部は、前記中間データの全てが変換されて前記最終データとして前記補助記憶装置に記録されるまで処理を繰り返すことを特徴とするものである。

[0025] また、本発明の2次元データ変換装置は、M行N列（M、Nは2以上の整数）またはN行M列の2次元データである入力データの列方向のエレメント群を補助記憶装置から1列以上読み出すように構成された列読出部と、前記列読出部によって読み出された1列以上のエレメント群を読み出された全列に対して1列毎に1次元変換するように構成された1次元変換部と、前記1次元変換部によって変換された1列以上のエレメント群をN行M列またはM行N列の2次元データである出力データの行方向の1行以上のエレメント群として前記補助記憶装置に書き込むように構成された行書込部と、M行N列の元データの各エレメントが前記元データ上の行方向の順番で連続的に記録された前記補助記憶装置について、前記元データが前記入力データとなるように前記列読出部の入力を切り替え、前記元データの全てが変換されてN行M列の中間データとして前記補助記憶装置に記録された後に、前記中間データが前記入力データとなるように前記列読出部の入力を切り替えるように構成された第1のデータ切替部と、前記中間データが前記出力データとなるように前記行書込部の出力を切り替え、前記元データの全てが変換されて前記中間データとして前記補助記憶装置に記録された後に、M行N列の最終データが前記出力データとなるように前記行書込部の出力を切り替えるように構成された第2のデータ切替部とを備え、前記列読出部と前記1次元変換部と前記行書込部とは、前記元データの全てが変換されて前記中間データとして前記補助記憶装置に記録されるまで処理を繰り返し、さらに前記中間データ

の全てが変換されて前記最終データとして前記補助記憶装置に記録されるまで処理を繰り返すことを特徴とするものである。

[0026] また、本発明の2次元データ変換方法は、M行N列（M，Nは2以上の整数）の元データの各エレメントが前記元データ上の行方向の順番で連続的に記録された補助記憶装置から、前記元データの列方向のエレメント群を1列以上読み出す第1のステップと、前記第1のステップで読み出した1列以上のエレメント群を読み出された全列に対して1列毎に1次元変換する第2のステップと、前記第2のステップで変換した1列以上のエレメント群をN行M列の中間データの行方向の1行以上のエレメント群として前記補助記憶装置に書き込む第3のステップと、前記元データの全てが変換されて前記中間データとして前記補助記憶装置に記録された後に、前記補助記憶装置から前記中間データの列方向のエレメント群を1列以上読み出す第4のステップと、前記第4のステップで読み出した1列以上のエレメント群を読み出された全列に対して1列毎に1次元変換する第5のステップと、前記第5のステップで変換した1列以上のエレメント群をM行N列の最終データの行方向の1行以上のエレメント群として前記補助記憶装置に書き込む第6のステップとを含み、前記第1のステップと前記第2のステップと前記第3のステップは、前記元データの全てが変換されて前記中間データとして前記補助記憶装置に記録されるまで処理を繰り返し、前記第4のステップと前記第5のステップと前記第6のステップは、前記中間データの全てが変換されて前記最終データとして前記補助記憶装置に記録されるまで処理を繰り返すことを特徴とするものである。

[0027] また、本発明の2次元データ変換方法は、M行N列（M，Nは2以上の整数）の元データの各エレメントが前記元データ上の行方向の順番で連続的に記録された補助記憶装置について、前記元データを入力データとして設定し、N行M列の中間データを出力データとして設定する第1のステップと、前記入力データの列方向のエレメント群を前記補助記憶装置から1列以上読み出す第2のステップと、前記第2のステップで読み出した1列以上のエレメ

ント群を読み出された全列に対して1列毎に1次元変換する第3のステップと、前記第3のステップで変換した1列以上のエレメント群を前記出力データの行方向の1行以上のエレメント群として前記補助記憶装置に書き込む第4のステップと、前記元データの全てが変換されて前記中間データとして前記補助記憶装置に記録された後に、前記中間データを入力データとして設定し、M行N列の最終データを出力データとして設定する第5のステップと、前記入力データの列方向のエレメント群を前記補助記憶装置から1列以上読み出す第6のステップと、前記第6のステップで読み出した1列以上のエレメント群を読み出された全列に対して1列毎に1次元変換する第7のステップと、前記第7のステップで変換した1列以上のエレメント群を前記出力データの行方向の1行以上のエレメント群として前記補助記憶装置に書き込む第8のステップとを含み、前記第2のステップと前記第3のステップと前記第4のステップとは、前記元データの全てが変換されて前記中間データとして前記補助記憶装置に記録されるまで処理を繰り返し、前記第6のステップと前記第7のステップと前記第8のステップとは、前記中間データの全てが変換されて前記最終データとして前記補助記憶装置に記録されるまで処理を繰り返すことを特徴とするものである。

また、本発明のプログラムは、前記の各ステップをコンピュータに実行させることを特徴とするものである。

発明の効果

[0028] 本発明によれば、1列以上の読み出しと1列以上の1次元変換と1行以上の書き込みとを元データの全てが変換されて中間データとして補助記憶装置に記録されるまで繰り返し、さらに1列以上の読み出しと1列以上の1次元変換と1行以上の書き込みとを中間データの全てが変換されて最終データとして補助記憶装置に記録されるまで繰り返すことにより、補助記憶装置へのアクセス数を削減することができ、2次元変換処理の高速化が可能となる。

図面の簡単な説明

[0029] [図1A-1B]図1A-図1Bは、2次元データと補助記憶装置上のデータの位置

関係を説明する図である。

[図2A-2D]図2A－図2Dは、本発明で処理する2次元データを説明する図である。

[図3]図3は、本発明の第1の実施例に係る2次元データ変換装置の構成を示すブロック図である。

[図4]図4は、本発明の第1の実施例に係る2次元データ変換装置の動作を説明するフローチャートである。

[図5]図5は、本発明の第1の実施例に係る2次元データ変換装置の動作を説明するフローチャートである。

[図6A-6B]図6A－図6Bは、2次元データと補助記憶装置上のデータの位置関係を説明する図である。

[図7]図7は、本発明の第2の実施例に係る2次元データ変換装置の動作を説明するフローチャートである。

[図8]図8は、本発明の第2の実施例に係る2次元データ変換装置の動作を説明するフローチャートである。

[図9]図9は、本発明の第3の実施例に係る2次元データ変換装置の構成を示すブロック図である。

[図10]図10は、本発明の第3の実施例に係る2次元データ変換装置の動作を説明するフローチャートである。

[図11]図11は、本発明の第3の実施例に係る2次元データ変換装置の動作を説明するフローチャートである。

[図12]図12は、本発明の第1～第3の実施例に係る2次元データ変換装置を実現するコンピュータの構成例を示すブロック図である。

発明を実施するための形態

[0030] [発明の原理]

コンピュータの主記憶装置の容量では処理できない大容量のデータを扱う信号処理においては、光磁気ディスク、DVD (Digital Versatile Disc)、ブルーレイディスク等の光ディスクやハードディスクなどの補助記憶装置

に、元データと処理中の中間データと処理完了後の最終データとを記録し、必要に応じて補助記憶装置から主記憶装置にデータを読み出して信号処理を行う。

[0031] 上記の補助記憶装置は、ブロックデバイスとも呼ばれ、ブロックと呼ばれる複数バイトのデータの塊毎にアクセス（読み出しと書き込み）が行われる。ブロックは、セクタまたはクラスタと呼ばれることもある。ブロックには、アドレスが付与される。連続したアドレスのブロックは、記録媒体上の位置がほぼ隣接している。このため、連続したアドレスのブロック群にアクセスする速度は、離散的なアドレスのブロック群にアクセスする場合よりも高速となる。

[0032] ただし、データがディスクの複数のトラックに跨がって記録される場合には、ヘッドのトラック移動時間（シーク時間）やディスクの回転待ち時間が必要になり、アクセスが若干遅くなる。また、不良ブロックの代わりに代替ブロックが使用される場合には、不良ブロックと代替ブロックの記録媒体上の位置が離れてしまうため、代替ブロックへのアクセスが遅くなる場合がある。

[0033] このように、補助記憶装置では、データの配置によってアクセス速度に違いが出る。実際に、ハードディスクを補助記憶装置として、補助記憶装置への2次元データのアクセス時間を測定した結果を以下に示す。ここでは、2次元データを図1Aに示すようなM行N列の元素群を有するデータとした。補助記憶装置上では、図1Bに示すように、各行に含まれる各元素が2次元データ上の配置どおりの順番で連続的に記録され、0行目、1行目、・・・、r行目、・・・、M-1行目の順に記録されるようにした。なお、ここでは先頭の行を0行目とした。

[0034] 図1Bに示す記録方法では、s列目の元素群は、理想的には、N元素毎に離散的に補助記憶装置に記録される。ここで、「理想的には」という意味は、補助記憶装置がハードディスクの場合、不良ブロックが存在すると、不良ブロックの代わりに代替ブロックにデータが記録されるため、

論理的なブロックは連続であっても、物理的なブロックは不連続となる、という意味である。図1Bに示した方法で補助記憶装置に2次元データを記録する場合、列方向のデータアクセスに比べて行方向のデータアクセスは高速となることが予想される。

[0035] アクセス時間の測定で使用した2次元データは、5000行、5000列のエレメントを有するものとした。エレメントは、複素数を模したものと、2個の倍精度浮動小数点数（8バイト×2）のデータとした。エレメントは、0行目、1行目、・・・、4999行目というように、行方向にブロックアドレスが連続となるように補助記憶装置に記録した。

[0036] 使用した環境は下記のとおりである。使用したハードディスクの容量は2TB、コンピュータとのインタフェースはUSB（Universal Serial Bus）2.0、測定に使用したソフトウェアはLabVIEW（登録商標）2019であり、バイナリデータへのアクセスが可能なread/write関数を使用した。使用したコンピュータは、CPUがIntel社製Xeon（登録商標）プロセッサE3-1240v5@3.5GHzであり、メモリの容量が8GB、OS（Operating System）がWindows（登録商標）10 Enterprise ver. 1903であり、書き込みキャッシュを無効としている。

[0037] アクセス時間の測定結果を表5に示す。表5に示す経過時間は、処理開始から終了までの時間であるため、並行して動作しているオペレーティングシステムなどのプログラムの処理時間も含まれている。

[0038] [表5]

条件	経過時間 (秒)
1行ずつ読み出し (5000行読み出し)	0.459804
1行ずつ書き込み (5000行書き込み)	13.25673
1列ずつ読み出し (5000列読み出し)	357.0288
1列ずつ書き込み (5000列書き込み)	465.7032

[0039] 1行ずつ読み出す時間を t_{rl} 、1行ずつ書き込む時間を t_{wl} 、1列ずつ読み出す時間を t_{rc} 、1列ずつ書き込む時間を t_{wc} とすれば、 t_{rl} を基準としたとき、表5によれば、 $t_{wl} \div 30 t_{rl}$ 、 $t_{rc} \div 780 t_{rl}$ 、 $t_{wc} \div 1010 t_{rl}$ となる。大小関係で表せば $t_{rl} \ll t_{wl} \ll t_{rc} < t_{wc}$ となる。ただし、「 $A < B$ 」は単にAよりもBの方が大きいことを表すが、「 $A \ll B$ 」は、AよりもBが非常に大きいことを表す。

[0040] ところで、2次元変換を行う方法としては、下記の(1)、(2)の2つの方法が考えられる。なお、ここでいう変換とは、2次元フーリエ変換や2次元アダマール変換等の、基底関数が2変数に分離できるタイプの2次元変換である。

[0041] (1) 最初に全列について各列方向に1次元変換を行い、次に全行について各行方向に1次元変換を行う方法。

(2) 最初に全行について各行方向に1次元変換を行い、次に全列について各列方向に1次元変換を行う方法。

[0042] 本発明では、方法(1)の順番で2次元変換を行うが、この計算を行う具体的な方法として、下記の(1-1)、(1-2)のように行う。ただし、(1-1)、(1-2)の説明においては、変換前の元データをM行N列の2次元データとし、2次元データの行と列を0から数えるものとする。また、(1-1)の処理後の2次元データを中間データ、(1-2)の処理後の2次元データを最終データと称する。

[0043] (1-1) 変換前の元データからj列目(jは0~N-1の整数)のエレメント群を読み出して1次元変換を行い、1次元変換後のエレメント群を中間データのj行目のエレメント群として書き込むことを元データの全列(0~N-1列)に対して実行する。

[0044] (1-2) 上記(1-1)の処理後の中間データからi列目(iは0~M-1の整数)のエレメント群を読み出して1次元変換を行い、1次元変換後のエレメント群を最終データのi行目のエレメント群として書き込むことを中間データの全列(0~M-1列)に対して実行する。

[0045] 本発明は、方法（１）の順番で処理を行うが、これには理由がある。前述したとおり、実験によると、 $t_{rl} \ll t_{wl} \ll t_{rc} < t_{wc}$ の関係がある。方法（１）の順番で処理を行った場合は列の読み出しと行の書き込みのみ行うため、処理時間は t_{rc} と t_{wl} に関するものとなる。一方、方法（２）の順番で処理を行った場合、処理時間は t_{rl} と t_{wc} に関するものとなる。 t_{wc} 、 t_{wl} に比べて t_{rl} 、 t_{wl} が桁違いに小さいため、処理時間はほぼ t_{wc} と t_{rc} で律則される。 $t_{rc} < t_{wc}$ であるため、方法（１）の順番の方が処理時間が短くなる。

[0046] このように、本発明は、２次元変換の処理時間を短くするために、補助記憶装置の連続したブロック上にデータが記録される行データに対して書き込みを行い、列データに対して読み出しを行う構成となっている。

[0047] 本発明の処理に関して、行と列についての関係を図２Ａ、図２Ｂ、図２Ｃ、図２Ｄに示す。図２Ａは、Ｍ行Ｎ列の２次元データである元データ１０１を示しており、上記の（１－１）のｊ列目のエレメント群の位置を示している。図２Ｂは、Ｎ行Ｍ列の２次元データである中間データ１０２を示しており、上記の（１－１）のｊ行目のエレメント群の位置を示している。

[0048] 図２Ｃは、中間データ１０２を示しており、上記の（１－２）のｉ列目のエレメント群の位置を示している。図２Ｄは、Ｍ行Ｎ列の２次元データである最終データ１０３を示しており、上記の（１－２）のｉ行目のエレメント群の位置を示している。

[0049] 本発明は、非特許文献１に記載の行列転置を使う方法と似ているが、実際には異なる。本発明の方法と非特許文献１に記載の行列転置を使う方法とを比較するために、非特許文献１に記載の方法を（２－１）～（２－４）に示す。

[0050] （２－１）変換データの元データからｉ行目のエレメント群を読み出して１次元変換を行い、１次元変換後のエレメントを１回目の中間データのｉ行目のエレメント群として書き込むことを全行（０～Ｍ－１行）に対して実行する。

[0051] (2-2) 1回目の中間データを転置 (j 列目のエレメント群を読み出して j 行目のエレメント群として書き込む) して2回目の中間データを生成する。

[0052] (2-3) 2回目の中間データから j 行目のエレメント群を読み出して1次元変換を行い、1次元変換後のエレメント群を3回目の中間データの j 行目のエレメント群として書き込むことを全行 ($0 \sim N-1$ 行) に対して実行する。

[0053] (2-4) 3回目の中間データを転置 (i 列目のエレメント群を読み出して i 行目のエレメント群として書き込む) して最終データを生成する。

[0054] 本発明の方法と非特許文献1に記載の行列転置を使う方法を比較するため、補助記憶装置への読み出しの数と書き込みの数と1次元変換の数を書き出すと、表6、表7のようになる。

[0055] [表6]

本発明		
処理内容	エレメント数	回数
1列読み出し	M	N
1列読み出し	N	M
1行書き込み	M	N
1行書き込み	N	M
1次元変換	M	N
1次元変換	N	M

[0056]

[表7]

非特許文献 1		
処理内容	エレメント数	回数
1 列読み出し	M	N
1 列読み出し	N	M
1 行読み出し	M	N
1 行読み出し	N	M
1 行書き込み	M	2N
1 行書き込み	N	2M
1 次元変換	M	N
1 次元変換	N	M

[0057] 表 6、表 7 によると、非特許文献 1 に記載の行列転置を使う方法よりも本発明の方が、エレメント数 M 個の 1 行読み出しが N 回少なく、エレメント数 N 個の 1 行読み出しが M 回少ない。また、本発明の方が、エレメント数 M 個の 1 行書き込みが N 回少なく、エレメント数 N 個の 1 行書き込みが M 回少ない。

したがって、本発明によれば処理時間の短縮が可能となる。

[0058] さらに、本発明の (1-1)、(1-2) の処理は、同じ処理 (1 列読み出しと 1 列の 1 次元変換と 1 行書き込み) を行う。したがって、(1-1)、(1-2) の処理の実行においては、同じ処理を行うハードウェアやソフトウェア (ソフトウェアサブルーチン、ソフトウェア関数) を使用できるので、計算資源の削減にもなり得る。

[0059] 同じ処理を行うことによる計算資源の削減は、非特許文献 1 に記載の行列転置を使う方法にも同様に当てはまる。(2-1) の i 行目読み出し、i 行目 1 次元変換、i 行目書き込みの処理と、(2-3) の j 行目読み出し、j 行目 1 次元変換、j 行目書き込みの処理とは、変数 i, j の違いはあるが、実質的に同じ処理である。(2-2) の j 列目読み出し、j 行目書き込みの処理と、(2-4) の i 列目読み出し、i 行目書き込みの処理も同じ処理で

ある。

[0060] ただし、本発明では、(2-2)と(2-3)の行列転置処理が不要であるため、非特許文献1に記載の行列転置を使う方法よりも、計算資源を少なくできる。

[0061] [第1の実施例]

以下、本発明の実施例について図面を参照して説明する。図3は本発明の第1の実施例に係る2次元データ変換装置の構成を示すブロック図である。

2次元データ変換装置は、補助記憶装置100と、変換処理実行部110と、変換処理実行部120と、制御部130とを備えている。

[0062] 変換処理実行部110は、補助記憶装置100から変換前の元データ101の列方向の元素群を1列分読み出す列読出部112と、列読出部112によって読み出された元素群を1次元変換する1次元変換部113と、1次元変換部113によって変換された1列分の元素群を中間データ102の1行分の元素群として補助記憶装置100に書き込む行書込部114とから構成される。

[0063] 変換処理実行部120は、元データ101の全てが変換されて中間データ102として補助記憶装置100に記録された後に、補助記憶装置100から中間データ102の列方向の元素群を1列分読み出す列読出部122と、列読出部122によって読み出された元素群を1次元変換する1次元変換部123と、1次元変換部123によって変換された1列分の元素群を最終データ103の1行分の元素群として補助記憶装置100に書き込む行書込部124とから構成される。

[0064] 本実施例では、変換前の元データ101をM行N列の2次元データとし、2次元データの行と列を0から数えるものとする。つまり、M行N列の2次元データの各列は0～N-1列として特定され、各行は0～M-1行として特定される。下記に示す変数*i*、*j*は0以上の整数である。

[0065] 図4は本実施例の2次元データ変換装置の動作を説明するフローチャートである。制御部130と変換処理実行部110とは、変換前の元データ101

1 から列方向の要素群を列毎に読み出して 1 次元変換を行い、1 次元変換後の要素群を中間データ 102 の行方向の要素群として書き込む（図 4 ステップ S21）。

[0066] 具体的には、制御部 130 は、補助記憶装置 100 に記録された元データ 101 の j 列目の要素群を読み出すように列読出部 112 に指示する。

列読出部 112 は、制御部 130 の指示を受けて元データ 101 の j 列目の要素群を読み出して出力する。

[0067] 1 次元変換部 113 は、列読出部 112 から出力された j 列目の要素群を 1 次元変換して出力する。

行書込部 114 は、1 次元変換部 113 から出力された 1 次元変換後の要素群を中間データ 102 の j 行目の要素群として補助記憶装置 100 に書き込む。

[0068] 制御部 130 は、列読出部 112 と 1 次元変換部 113 と行書込部 114 とが上記の処理を、元データ 101 の各列（0～N-1 列）について順番に行うように制御する。

[0069] 1 次元変換部 113 と行書込部 114 とは、制御部 130 からの指示を受けなくてもよい。つまり、1 次元変換部 113 は、列読出部 112 から j 列目の要素群が出力されたことを契機として、その j 列目の要素群を入力して 1 次元変換して出力する、というようなイベントドリブン型の動作を行ってもよい。

[0070] 同様に、行書込部 114 は、1 次元変換部 113 から 1 次元変換後の要素群が出力されたことを契機として、その 1 次元変換後の要素群を中間データ 102 の j 行目の要素群として補助記憶装置 100 に書き込む、というようなイベントドリブン型の動作を行ってもよい。

[0071] このようにして生成された中間データ 102 は、元データ 101 の各行を 1 次元変換したものを転置したものとなり、N 行 M 列の 2 次元データとなる。

[0072] 次に、制御部 130 と変換処理実行部 120 とは、中間データ 102 から i 列目のエレメント群を読み出して 1 次元変換を行い、1 次元変換後のエレメント群を最終データ 103 の i 行目のエレメント群として書き込む（図 4 ステップ S22）。

[0073] 具体的には、制御部 130 は、補助記憶装置 100 に記録された中間データ 102 の i 列目のエレメント群を読み出すように列読出部 122 に指示する。

列読出部 122 は、制御部 130 の指示を受けて中間データ 102 の i 列目のエレメント群を読み出して出力する。

[0074] 1 次元変換部 123 は、列読出部 122 から出力された i 列目のエレメント群を 1 次元変換して出力する。

行書込部 124 は、1 次元変換部 123 から出力された 1 次元変換後のエレメント群を最終データ 103 の i 行目のエレメント群として補助記憶装置 100 に書き込む。

[0075] 制御部 130 は、列読出部 122 と 1 次元変換部 123 と行書込部 124 とが上記の処理を、中間データ 102 の各列（ $0 \sim N-1$ 列）について順番に行うように制御する。

[0076] 1 次元変換部 123 と行書込部 124 とは、制御部 130 からの指示を受けなくてもよい。つまり、1 次元変換部 123 は、列読出部 122 から i 列目のエレメント群が出力されたことを契機として、その i 列目のエレメント群を入力して 1 次元変換して出力する、というようなイベントドリブン型の動作を行ってもよい。

[0077] 同様に、行書込部 124 は、1 次元変換部 123 から 1 次元変換後のエレメント群が出力されたことを契機として、その 1 次元変換後のエレメント群を最終データ 103 の i 行目のエレメント群として補助記憶装置 100 に書き込む、というようなイベントドリブン型の動作を行ってもよい。

[0078] このようにして生成された最終データ 103 は、中間データ 102 の各行を 1 次元変換したものを転置したものとなり、 M 行 N 列の 2 次元データとな

る。

[0079] 図5は、図4のステップS21, S22の処理をさらに具体的に記したフローチャートである。制御部130は、指定列を保持する変数jを0に初期化する（図5ステップS211）。

[0080] 続いて、制御部130は、列読出部112にj列目のエレメント群を読み出す命令を発する。列読出部112は、補助記憶装置100に記録された元データ101のj列目のエレメント群を読み出して出力する（図5ステップS212）。

[0081] 1次元変換部113は、列読出部112から出力されたj列目のエレメント群を1次元変換して出力する（図5ステップS213）。

行書込部114は、1次元変換部113から出力された1次元変換後のエレメント群を中間データ102のj行目のエレメント群として補助記憶装置100に書き込む（図5ステップS214）。

[0082] 制御部130は、変数jの値を1増加させる（図5ステップS215）。そして、制御部130は、変数jがN未満であれば（図5ステップS216においてYes）、ステップS212に戻り、変数jがN以上であれば（ステップS216においてNo）、ステップS221へ進む。

以上のステップS211～S216がステップS21の処理を具体的に記したものである。

[0083] 次に、制御部130は、変数jがN以上となったとき、指定行を保持する変数iを0に初期化する（図5ステップS221）。

続いて、制御部130は、列読出部122にi列目を読み出す命令を発する。列読出部122は、補助記憶装置100に記録された中間データ102のi列目のエレメント群を読み出して出力する（図5ステップS222）。

[0084] 1次元変換部123は、列読出部122から出力されたi列目のエレメント群を1次元変換して出力する（図5ステップS223）。

行書込部124は、1次元変換部123から出力された1次元変換後のエレメント群を最終データ103のi行目のエレメント群として補助記憶装置

100に書き込む（図5ステップS224）。

[0085] 制御部130は、変数*i*の値を1増加させる（図5ステップS225）。そして、制御部130は、変数*i*がM未満であれば（図5ステップS226においてYes）、ステップS222に戻り、変数*i*がM以上であれば（ステップS226においてNo）、2次元変換処理を終了する。

以上のステップS221～S226がステップS22の処理を具体的に記したものである。

[0086] こうして、本実施例では、補助記憶装置100へのアクセス数を削減することができ、2次元変換処理の高速化が可能となる。

[0087] [第2の実施例]

第1の実施例では、列読出部112、122が1列ずつ読み出し、行書込部114、124が1行ずつ書き込む方法を示したが、1度に複数列ずつの読み出しや複数行ずつの書き込みをしてもよい。

[0088] 例えば、2次元データを図6Aに示すようなM行N列の要素を有するデータとしたときに、補助記憶装置上では、図6Bに示すように、各行の要素群が2次元データ上の配置どおりの順番で連続的に記録され、0行目、1行目、・・・、*r*行目、・・・、M-1行目の順に記録されるようにしたとする。この場合、各行における*s*～*s*+*S*-1列目の要素（*s*列目を先頭に*S*列分の要素群）は補助記憶装置に連続的に記録されている。

[0089] したがって、0行目の*s*列目の要素→0行目の*s*+1列目の要素→・・・→0列目の*s*+*S*-1列目の要素→1行目の*s*列目の要素→1行目の*s*+1列目の要素→・・・→1列目の*s*+*S*-1列目の要素→・・・→M-1行目の*s*列目の要素→M-1行目の*s*+1列目の要素→・・・→M-1行目の*s*+*S*-1列目の要素の順番で要素を読み出すと読み出しが高速になると予想される。

[0090] 実際に、ハードディスクを補助記憶装置として、補助記憶装置からの2次元データの読出時間を測定した結果を以下に示す。測定で利用した2次元デ

ータは、10000行、10000列のエレメントを有するものとした。エレメントは、複素数を模したものとし、2個の倍精度浮動小数点数（8バイト×2）のデータとした。エレメントは、1行目、2行目、・・・、10000行目というように、行方向にブロックアドレスが連続となるように補助記憶装置に記録した。

[0091] 使用した環境は下記のとおりである。使用したハードディスクの容量は2TB、コンピュータとのインタフェースはUSB 2.0、測定に使用したソフトウェアはLabVIEW 2019であり、バイナリデータへのアクセスが可能なread/write関数を使用した。使用したコンピュータは、CPUがIntel社製XeonプロセッサE3-1240v5@3.5GHzであり、メモリの容量が8GB、OSがWindows 10 Enterprise ver. 1903であり、書き込みキャッシュを無効としている。

[0092] 読出処理の経過時間の測定結果を表8に示す。表8に示す経過時間は、処理開始時刻と処理終了時刻の差分の時間であるため、並行して動作しているオペレーティングシステムなどのプログラムの処理時間も含まれている。

[0093] [表8]

条件	経過時間 (秒)
1列ずつ読み出し (10000列読み出し)	934.1293
2列ずつ読み出し (10000列読み出し)	465.5054
5列ずつ読み出し (10000列読み出し)	188.5274
10列ずつ読み出し (10000行読み出し)	94.7580

[0094] 上記のような順番で1度に複数列を読み出すことにより、読出処理の経過時間を短縮できることが分かる。表8の例では、1度に読み出す列数Sにはほぼ反比例して読出処理の経過時間が短くなっている。この表8の結果は、行方向の読出処理の経過時間に対して列方向の読出処理の経過時間が極端に短く、S=2～10のエレメントを行方向に読み出す時間が、列方向に1エレメントずつ読み出す時間に対してほぼ無視できるレベルであることを示して

いる。

[0095] 次に、本実施例の第2の実施例についてさらに詳細に説明する。本実施例においても、2次元データ変換装置の構成は第1の実施例と同様であるので、図3の符号を用いて説明する。

[0096] 本実施例においても、第1の実施例と同様に、変換前の元データ101をM行N列の2次元データとし、2次元データの行と列を0から数えるものとする。つまり、M行N列の2次元データの各列は0～N－1列として特定され、各行は0～M－1行として特定される。下記に示す変数 i 、 j は0以上の整数である。定数 P 、 Q はあらかじめ定められた1以上の整数である。変数 l 、 k は1以上の整数である。

[0097] 図7は本実施例の2次元データ変換装置の動作を説明するフローチャートである。制御部130と変換処理実行部110とは、変換前の元データ101から列方向の元素群を l 列分読み出して1次元変換を行い、1次元変換後の元素群を中間データ102の l 行分の元素群として補助記憶装置100に書き込む（図7ステップS31）。

[0098] 具体的には、制御部130は、変数 $j + Q > N$ であれば、変数 $l = N - j$ とし、変数 $j + Q \leq N$ であれば、変数 $l = Q$ とする。続いて、制御部130は、補助記憶装置100に記録された元データ101の $j \sim j + l - 1$ 列目（ j 列目を先頭に l 列分）の元素群を読み出すように列読出部112に指示する。

[0099] 列読出部112は、制御部130の指示を受けて元データ101の $j \sim j + l - 1$ 列目の元素群を読み出して出力する。

1次元変換部113は、列読出部112から出力された $j \sim j + l - 1$ 列目の元素群を1次元変換して出力する。

[0100] 行書込部114は、1次元変換部113から出力された1次元変換後の元素群を中間データ102の $j \sim j + l - 1$ 行目（ j 行目を先頭に l 行分）の元素群として補助記憶装置100に書き込む。

[0101] 制御部130は、列読出部112と1次元変換部113と行書込部114

とが上記の処理を、元データ101の全列（ $0 \sim N-1$ 列）について行うように制御する。実際の処理は、元データ101の $j \sim j+l-1$ 列目のエレメント群を読み出して1次元変換を行い、1次元変換後のエレメント群を中間データ102の $j \sim j+l-1$ 行目のエレメント群として書き込むことを、変数 j 、 l を更新しながら繰り返す。

[0102] 変数 l は、最後の l 列分の処理時（ $j = Q \times (cei \mid (N/Q) - 1$ 、 $cei \mid (x)$ は x を超える最小の整数）以外は定数 Q と等しい。 $j+Q > N$ となった最後の l 列分の処理時には、変数 $l = N - j$ となる。

[0103] 1次元変換部113と行書込部114とは、制御部130からの指示を受けなくてもよい。つまり、1次元変換部113は、列読出部112から l 列分のエレメント群が出力されたことを契機として、その l 列分のエレメント群を入力して1次元変換して出力する、というようなイベントドリブン型の動作を行ってもよい。

[0104] 同様に、行書込部114は、1次元変換部113から1次元変換後の l 列分のエレメント群が出力されたことを契機として、その1次元変換後の l 列分のエレメント群を中間データ102の $j \sim j+l-1$ 行目（ j 行目を先頭に l 行分）のエレメント群として補助記憶装置100に書き込む、というようなイベントドリブン型の動作を行ってもよい。

[0105] このようにして生成された中間データ102は、元データ101の各行を1次元変換したものを転置したものとなり、 N 行 M 列の2次元データとなる。

[0106] 次に、制御部130と変換処理実行部120とは、中間データ102から列方向のエレメント群を k 列分読み出して1次元変換を行い、1次元変換後のエレメント群を最終データ103の k 行分のエレメント群として補助記憶装置100に書き込む（図7ステップS32）。

[0107] 具体的には、制御部130は、変数 $i + P > M$ であれば、変数 $k = M - i$ とし、変数 $i + P \leq M$ であれば、変数 $k = P$ とする。続いて、制御部130は、補助記憶装置100に記録された中間データ102の $i \sim i+k-1$ 列

目（ i 列目を先頭に k 列分）のエレメント群を読み出すように列読出部 122 に指示する。

[0108] 列読出部 122 は、制御部 130 の指示を受けて中間データ 102 の $i \sim i + k - 1$ 列目のエレメント群を読み出して出力する。

1次元変換部 123 は、列読出部 122 から出力された $i \sim i + k - 1$ 列目のエレメント群を 1次元変換して出力する。

[0109] 行書込部 124 は、1次元変換部 123 から出力された 1次元変換後のエレメント群を最終データ 103 の $i \sim i + k - 1$ 行目（ i 行目を先頭に k 行分）のエレメント群として補助記憶装置 100 に書き込む。

[0110] 制御部 130 は、列読出部 122 と 1次元変換部 123 と行書込部 124 とが上記の処理を、中間データ 102 の全列（ $0 \sim M - 1$ 列）について行うように制御する。実際の処理は、中間データ 102 の $i \sim i + k - 1$ 列目のエレメント群を読み出して 1次元変換を行い、1次元変換後のエレメント群を最終データ 103 の $i \sim i + k - 1$ 行目のエレメント群として書き込むことを、変数 i 、 k を更新しながら繰り返す。

[0111] 変数 k は、最後の k 列分の処理時（ $i = P \times (cei \mid (M/P) - 1)$ ）以外は定数 P と等しい。 $i + P > M$ となった最後の k 列分の処理時には、変数 $k = M - i$ となる。

[0112] 1次元変換部 123 と行書込部 124 とは、制御部 130 からの指示を受けなくてもよい。つまり、1次元変換部 123 は、列読出部 122 から k 列分のエレメント群が出力されたことを契機として、その k 列分のエレメント群を入力して 1次元変換して出力する、というようなイベントドリブン型の動作を行ってもよい。

[0113] 同様に、行書込部 124 は、1次元変換部 123 から 1次元変換後の k 列分のエレメント群が出力されたことを契機として、その 1次元変換後の k 列分のエレメント群を最終データ 103 の $i \sim i + k - 1$ 行目（ i 行目を先頭に k 行分）のエレメント群として補助記憶装置 100 に書き込む、というようなイベントドリブン型の動作を行ってもよい。

[0114] このようにして生成された最終データ103は、中間データ102の各行を1次元変換したものを転置したものとなり、M行N列の2次元データとなる。

[0115] 図8は、図7のステップS31, S32の処理をさらに具体的に記したフローチャートである。制御部130は、指定列を保持する変数jを0に初期化する(図8ステップS311)。制御部130は、変数j+Q>Nであれば、変数l=N-jとし、変数j+Q≤Nであれば、変数l=Qとする(図8ステップS312)。

[0116] 続いて、制御部130は、列読出部112にj~j+l-1列目(j列目を先頭にl列分)の元素群を読み出す命令を発する。列読出部112は、補助記憶装置100に記録された元データ101のj~j+l-1列目の元素群を読み出して出力する(図8ステップS313)。

[0117] 1次元変換部113は、列読出部112から出力されたj~j+l-1列目の元素群を1列ずつ1次元変換して出力する(図8ステップS314)。

行書込部114は、1次元変換部113から出力された1次元変換後の元素群を中間データ102のj~j+l-1行目(j行目を先頭にl行分)の元素群として補助記憶装置100に書き込む(図8ステップS315)。

[0118] 制御部130は、変数jの値をQだけ増加させる(図8ステップS316)。そして、制御部130は、変数jがN未満であれば(図8ステップS317においてYes)、ステップS312に戻り、変数jがN以上であれば(ステップS317においてNo)、ステップS321へ進む。

以上のステップS311~S317がステップS31の処理を具体的に記したものである。

[0119] 次に、制御部130は、変数jがN以上となったとき、指定列を保持する変数iを0に初期化する(図8ステップS321)。制御部130は、変数i+P>Mであれば、変数k=M-iとし、変数i+P≤Mであれば、変数

$k = P$ とする（図8ステップS322）。

[0120] 続いて、制御部130は、列読出部122に $i \sim i + k - 1$ 列目（ i 列目を先頭に k 列分）の元素群を読み出す命令を発する。列読出部122は、補助記憶装置100に記録された中間データ102の $i \sim i + k - 1$ 列目の元素群を読み出して出力する（図8ステップS323）。

[0121] 1次元変換部123は、列読出部122から出力された $i \sim i + k - 1$ 列目の元素群を1列ずつ1次元変換して出力する（図8ステップS324）。

行書込部124は、1次元変換部123から出力された1次元変換後の元素群を最終データ103の $i \sim i + k - 1$ 行目（ i 行目を先頭に k 行分）の元素群として補助記憶装置100に書き込む（図8ステップS325）。

[0122] 制御部130は、変数 i の値を P だけ増加させる（図8ステップS326）。そして、制御部130は、変数 i が M 未満であれば（図8ステップS327においてYes）、ステップS322に戻り、変数 i が M 以上であれば（ステップS327においてNo）、2次元変換処理を終了する。

以上のステップS321～S327がステップS32の処理を具体的に記したものである。

[0123] 本実施例と、第1の実施例と、非特許文献1に記載の行列転置を使う方法の処理時間を測定した結果を以下に示す。本実施例では、1度に読み出す列数 Q 、 P を10とした（ $Q, P = 10$ ）。この測定では、1次元変換処理を1次元高速フーリエ変換（1D-FFT（Fast Fourier Transform））処理とした。参考例として、計算の高速化をせずに、行方向の1D-FFTを1行ずつ全行について行い、列方向の1D-FFTを1列ずつ全列について行った処理時間も記す。

[0124] 測定で使用した2次元データは、10000行、3000列の元素を有するものとした。元素は、複素数を模したものとし、2個の倍精度浮動小数点数（8バイト×2）のデータとした。元素は、1行目、

2行目、・・・、10000行目というように、行方向にブロックアドレスが連続となるように補助記憶装置に記録した。

[0125] 使用した環境は下記のとおりである。使用したハードディスクの容量は2TB、コンピュータとのインタフェースはUSB2.0、測定に使用したソフトウェアはLabVIEW2019であり、バイナリデータへのアクセスが可能なread/write関数を使用した。使用したコンピュータは、CPUがIntel社製XeonプロセッサE3-1240v5@3.5GHzであり、メモリの容量が8GB、OSがWindows10 Enterprise ver. 1903であり、書き込みキャッシュを無効としている。

[0126] 第1の実施例の経過時間の測定結果を表9、本実施例の経過時間の測定結果を表10、非特許文献1に記載の方法の経過時間の測定結果を表11、参考例の経過時間の測定結果を表12に示す。表9～表12に示す経過時間は、処理開始時刻と処理終了時刻の差分の時間であるため、並行して動作しているオペレーティングシステムなどのプログラムの処理時間も含まれている。

[0127] [表9]

第1の実測例	
処理内容	経過時間(秒)
列読み出し+1次元変換+行書き込み	296.0654
列読み出し+1次元変換+行書き込み	279.2848
全処理	575.3502

[0128]

[表10]

第2の実測例	
処理内容	経過時間 (秒)
列読み出し+1次元変換+行書き込み	31.2217
列読み出し+1次元変換+行書き込み	50.1448
全処理	81.3665

[0129] [表11]

非特許文献1	
処理内容	経過時間 (秒)
行方向1次元変換 (全行処理)	13.5056
行列転置処理	330.6658
行方向1次元変換 (全行処理)	1.4297
行列転置処理	292.4220
全処理	638.0231

[0130] [表12]

参考例	
処理内容	経過時間 (秒)
行方向1次元変換 (全行処理)	13.5652
列方向1次元変換 (全列処理)	758.0172
全処理	771.5824

[0131] 表9～表12によれば、非特許文献1に記載の行列転置を使う方法は、全ての処理の経過時間が約638秒であるのに対して、第1の実施例の処理の経過時間は約575秒、本実施例の処理の経過時間は約81秒である。第1の実施例および本実施例では、非特許文献1に記載の方法と比較して2次元変換処理の高速化が実現できていることが分かる。

参考までに、計算の高速化をしない方法では経過時間が約772秒である

。非特許文献 1 に記載の行列転置を使う方法は、多少の高速化が実現できていることが分かる。

[0132] 非特許文献 1 に記載の方法の経過時間を 1 とすると、第 1 の実施例の処理の経過時間は約 0.90、本実施例の処理の経過時間は約 0.13 となる。したがって、非特許文献 1 に記載の方法に比べて、第 1 の実施例は約 1.1 ($= 1 / 0.90$) 倍、本実施例は約 7.8 ($= 1 / 0.13$) 倍の高速化を実現できている。また、第 1 の実施例に比べて、本実施例は、約 7.1 ($= 7.8 / 1.1$) 倍の高速化を実現できている。

[0133] [第 3 の実施例]

第 1 の実施例および第 2 の実施例の 2 次元データ変換装置は、変換処理実行部を 2 つ備えている。これら 2 つの変換処理実行部は、パラメタ（入力データ、出力データ、入力データサイズ（行数、列数）、1 度に読み込む列数）が異なるだけで、処理内容は同じである。そこで、本発明の第 3 の実施例では、変換処理実行部を 1 つにし、資源を少なくする例について述べる。

[0134] 図 9 は本実施例に係る 2 次元データ変換装置の構成を示すブロック図である。本実施例の 2 次元データ変換装置は、補助記憶装置 100 と、変換処理実行部 710 と、制御部 730 と、データ切替部 741, 742 とを備えている。

[0135] 変換処理実行部 710 は、入力データの列方向のエレメント群を補助記憶装置から 1 列以上読み出す列読出部 712 と、列読出部 712 によって読み出された 1 列以上のエレメント群を順番に 1 次元変換する 1 次元変換部 713 と、1 次元変換部 713 によって変換された 1 列以上のエレメント群を出力データの行方向の 1 行以上のエレメント群として補助記憶装置 100 に書き込む行書込部 714 とから構成される。

[0136] 本実施例においても、第 2 の実施例と同様に、変換前の元データ 101 を M 行 N 列の 2 次元データとし、2 次元データの行と列を 0 から数えるものとする。つまり、M 行 N 列の 2 次元データの各列は 0 ~ N - 1 列として特定され、各行は 0 ~ M - 1 行として特定される。下記に示す変数 i は 0 以上の整

数である。定数 P 、 Q はあらかじめ定められた 1 以上の整数である。変数 k 、 K は 1 以上の整数である。

[0137] 図 10 は本実施例の 2 次元データ変換装置の動作を説明するフローチャートである。制御部 730 は、変換処理実行部 710 が元データ 101 から中間データ 102 を生成する際に使用するパラメタを設定する（図 10 ステップ S81）。具体的には、制御部 730 は、元データ 101 を入力データとして設定し、中間データ 102 を出力データとして設定する。また、制御部 730 は、入力データ列数を格納する変数 K を、元データ 101 の列数 N とし（ $K = N$ ）、1 度に読み出す列の数を格納する変数 S を、ユーザが設定する所定の値 Q とする（ $S = Q$ ）。

[0138] また、制御部 730 は、列読出部 712 と 1 次元変換部 713 と行書込部 714 で使用される 1 次元データの要素数（元データ 101 の行数 M ）を設定する。

さらに、制御部 730 は、入力データと出力データの設定に従って、列読出部 712 の入力（変換処理実行部 710 の入力）が元データ 101 となり、行書込部 714 の出力（変換処理実行部 710 の出力）が中間データ 102 となるように、データ切替部 741、742 のスイッチを切り替える。

[0139] なお、図 9 ではデータ切替部 741、742 をスイッチとして記載しているが、実際の処理においては、データ切替部 741 は、列読出部 712 が読み出す入力データのアドレスが補助記憶装置 100 上の元データ 101 のアドレスとなるように設定する。また、データ切替部 742 は、行書込部 714 が書き込む出力データのアドレスが補助記憶装置 100 上の中間データ 102 のアドレスとなるように設定する。

[0140] 制御部 730 と変換処理実行部 710 とは、変換前の元データ 101 から列方向の要素群を k 列分読み出して 1 次元変換を行い、1 次元変換後の要素群を中間データ 102 の k 行分の要素群として補助記憶装置 100 に書き込む（図 10 ステップ S82）。

[0141] 具体的には、制御部 730 は、変数 $i + S > K$ であれば、変数 $k = K - i$

とし、変数 $i + S \leq K$ であれば、変数 $k = S$ とする。続いて、制御部 730 は、補助記憶装置 100 に記録された元データ 101 の $i \sim i + k - 1$ 列目（ i 列目を先頭に k 列分）のエレメント群を読み出すように列読出部 712 に指示する。

[0142] 列読出部 712 は、制御部 730 の指示を受けて元データ 101 の $i \sim i + k - 1$ 列目のエレメント群を読み出して出力する。

1次元変換部 713 は、列読出部 712 から出力された $i \sim i + k - 1$ 列目のエレメント群を1次元変換して出力する。

[0143] 行書込部 714 は、1次元変換部 713 から出力された1次元変換後のエレメント群を中間データ 102 の $i \sim i + k - 1$ 行目（ i 行目を先頭に k 行分）のエレメント群として補助記憶装置 100 に書き込む。

[0144] 制御部 730 は、列読出部 712 と1次元変換部 713 と行書込部 714 とが上記の処理を、入力データの全列（ $0 \sim K - 1$ 列）について行うように制御する。実際の処理は、入力データの $i \sim i + k - 1$ 列目のエレメント群を読み出して1次元変換を行い、1次元変換後のエレメント群を出力データの $i \sim i + k - 1$ 行目のエレメント群として書き込むことを、変数 i 、 k を更新しながら繰り返す。

[0145] 変数 k は、最後の k 列分の処理時（ $i = S \cdot (\text{ceil}(K/S) - 1)$ ）以外は変数 S と等しい。 $i + S > K$ となった最後の k 列分の処理時には、変数 $k = K - i$ となる。

[0146] このようにして生成された出力データ（中間データ 102）は、入力データ（元データ 101）の各行を1次元変換したものを転置したものとなり、 N 行 M 列の2次元データとなる。

[0147] 次に、制御部 730 は、変換処理実行部 710 が中間データ 102 から最終データ 103 を生成する際に使用するパラメタを設定する（図10ステップ S83）。具体的には、制御部 730 は、中間データ 102 を入力データとして設定し、最終データ 103 を出力データとして設定する。また、制御部 730 は、入力データ列数を格納する変数 K を、中間データ 102 の列数

Mとし ($K=M$)、1度に読み出す列の数を格納する変数Sを、ユーザが設定する所定の値Pとする ($S=P$)。

[0148] また、制御部730は、列読出部712と1次元変換部713と行書込部714で使用する1次元データのエレメント数（中間データ102の行数N）を設定する。

さらに、制御部730は、入力データと出力データの設定に従って、列読出部712の入力（変換処理実行部710の入力）が中間データ102となり、行書込部714の出力（変換処理実行部710の出力）が最終データ103となるように、データ切替部741、742のスイッチを切り替える。

[0149] なお、実際の処理においては、データ切替部741は、列読出部712が読み出す入力データのアドレスが補助記憶装置100上の中間データ102のアドレスとなるように設定する。また、データ切替部742は、行書込部714が書き込む出力データのアドレスが補助記憶装置100上の最終データ103のアドレスとなるように設定する。

[0150] 制御部730と変換処理実行部710とは、中間データ102から列方向のエレメント群をk列分読み出して1次元変換を行い、1次元変換後のエレメント群を最終データ103のk行分のエレメントとして補助記憶装置100に書き込む（図10ステップS84）。

[0151] 具体的には、制御部730は、変数 $i+S > K$ であれば、変数 $k = K - i$ とし、変数 $i+S \leq K$ であれば、変数 $k = S$ とする。続いて、制御部730は、補助記憶装置100に記録された中間データ102の $i \sim i+k-1$ 列目（i列目を先頭にk列分）のエレメント群を読み出すように列読出部712に指示する。

[0152] 列読出部712は、制御部730の指示を受けて中間データ102の $i \sim i+k-1$ 列目のエレメント群を読み出して出力する。

1次元変換部713は、列読出部712から出力された $i \sim i+k-1$ 列目のエレメント群を1次元変換して出力する。

[0153] 行書込部714は、1次元変換部713から出力された1次元変換後のエ

メント群を最終データ103の $i \sim i+k-1$ 行目（ i 行目を先頭に k 行分）のエLEMENT群として補助記憶装置100に書き込む。

[0154] 制御部730は、列読出部712と1次元変換部713と行書込部714とが上記の処理を、入力データの全列（ $0 \sim K-1$ 列）について行うように制御する。実際の処理は、入力データの $i \sim i+k-1$ 列目のELEMENT群を読み出して1次元変換を行い、1次元変換後のELEMENT群を出力データの $i \sim i+k-1$ 行目のELEMENT群として書き込むことを、変数 i 、 k を更新しながら繰り返す。

[0155] 変数 k は、最後の k 列分の処理時（ $i = S \cdot (cei \mid (K/S) - 1)$ ）以外は変数 S と等しい。 $i + S > K$ となった最後の k 列分の処理時には、変数 $k = K - i$ となる。

[0156] このようにして生成された出力データ（最終データ103）は、入力データ（中間データ102）の各行を1次元変換したものを転置したものとなり、 M 行 N 列の2次元データとなる。

[0157] なお、ステップS82、S84において、1次元変換部713と行書込部714とは、制御部730からの指示を受けなくてもよい。つまり、1次元変換部713は、列読出部712から k 列分のELEMENT群が出力されたことを契機として、その k 列のエLEMENT群を入力して1次元変換して出力する、というようなイベントドリブン型の動作を行ってもよい。

[0158] 同様に、行書込部714は、1次元変換部713から1次元変換後の k 列分のELEMENT群が出力されたことを契機として、その1次元変換後の k 列分のELEMENT群を出力データの $i \sim i+k-1$ 行目のELEMENT群（ステップS82では中間データ102、ステップS84では最終データ103）として補助記憶装置100に書き込む、というようなイベントドリブン型の動作を行ってもよい。

[0159] 図11は、図10のステップS81～S84の処理をさらに具体的に記したフローチャートである。制御部730のステップS81の処理は上記で説明したとおりである。

次に、制御部 730 は、指定列を保持する変数 i を 0 に初期化する（図 11 ステップ S821）。制御部 730 は、変数 $i + S > K$ であれば、変数 $k = K - i$ とし、変数 $i + S \leq K$ であれば、変数 $k = S$ とする（図 11 ステップ S822）。

[0160] 続いて、制御部 730 は、列読出部 712 に $i \sim i + k - 1$ 列目（ i 列目を先頭に k 列分）の元素群を読み出す命令を発する。列読出部 712 は、補助記憶装置 100 に記録された元データ 101 の $i \sim i + k - 1$ 列目の元素群を読み出して出力する（図 11 ステップ S823）。

[0161] 1次元変換部 713 は、列読出部 712 から出力された $i \sim i + k - 1$ 列目の元素群を 1 列ずつ 1次元変換して出力する（図 11 ステップ S824）。

行書込部 714 は、1次元変換部 713 から出力された 1次元変換後の元素群を中間データ 102 の $i \sim i + k - 1$ 行目（ i 行目を先頭に k 行分）の元素群として補助記憶装置 100 に書き込む（図 11 ステップ S825）。

[0162] 制御部 730 は、変数 i の値を S だけ増加させる（図 11 ステップ S826）。そして、制御部 730 は、変数 i が K 未満であれば（図 11 ステップ S827 において Yes）、ステップ S822 に戻り、変数 i が K 以上であれば（ステップ S827 において No）、ステップ S83 へ進む。

以上のステップ S821～S827 がステップ S82 の処理を具体的に記したものである。

[0163] 次に、制御部 730 は、変数 i が K 以上となったとき、ステップ S83 の処理を行う。ステップ S83 の処理は上記で説明したとおりである。

続いて、制御部 730 は、変数 i を 0 に初期化する（図 11 ステップ S841）。制御部 730 は、変数 $i + S > K$ であれば、変数 $k = K - i$ とし、変数 $i + S \leq K$ であれば、変数 $k = S$ とする（図 11 ステップ S842）。

[0164] 続いて、制御部 730 は、列読出部 712 に $i \sim i + k - 1$ 列目（ i 列目を先頭に k 列分）の元素群を読み出す命令を発する。列読出部 712

は、補助記憶装置100に記録された中間データ102の $i \sim i+k-1$ 列目のエレメント群を読み出して出力する（図11ステップS843）。

[0165] 1次元変換部713は、列読出部712から出力された $i \sim i+k-1$ 列目のエレメント群を1列ずつ1次元変換して出力する（図11ステップS844）。

行書込部714は、1次元変換部713から出力された1次元変換後のエレメント群を最終データ103の $i \sim i+k-1$ 行目（ i 行目を先頭に k 行分）のエレメント群として補助記憶装置100に書き込む（図11ステップS845）。

[0166] 制御部730は、変数 i の値を S だけ増加させる（図11ステップS846）。そして、制御部730は、変数 i が K 未満であれば（図11ステップS847においてYes）、ステップS842に戻り、変数 i が K 以上であれば（ステップS847においてNo）、2次元変換処理を終了する。

以上のステップS841～S847がステップS84の処理を具体的に記したものである。

[0167] こうして、本実施例では、第1、第2の実施例と比較して2次元変換処理に使用する資源を少なくすることができる。

[0168] 第1～第3の実施例で説明した2次元データ変換装置は、CPU、記憶装置及びインタフェースを備えたコンピュータと、これらのハードウェア資源を制御するプログラムによって実現することができる。このコンピュータの構成例を図12に示す。

[0169] コンピュータは、CPU200と、記憶装置201と、インタフェース装置（I/F）202とを備えている。I/F202には、補助記憶装置100等が接続される。このようなコンピュータにおいて、本発明の2次元データ変換方法を実現させるためのプログラムは記憶装置201に格納される。CPU200は、記憶装置201に格納されたプログラムに従って第1～第3の実施例で説明した処理を実行する。なお、プログラムをネットワークを通して提供することも可能である。

産業上の利用可能性

[0170] 本発明は、2次元フーリエ変換や2次元アダマール変換等の2次元変換処理に適用することができる。

符号の説明

[0171] 100…補助記憶装置、110, 120, 710…変換処理実行部、112, 122, 712…列読出部、113, 123, 713…1次元変換部、114, 124, 714…行書込部、130, 730…制御部、741, 742…データ切替部。

請求の範囲

[請求項1]

M行N列（M，Nは2以上の整数）の元データの各エレメントが前記元データ上の行方向の順番で連続的に記録された補助記憶装置から、前記元データの列方向のエレメント群を1列以上読み出すように構成された第1の列読出部と、

前記第1の列読出部によって読み出された1列以上のエレメント群を読み出された全列に対して1列毎に1次元変換するように構成された第1の1次元変換部と、

前記第1の1次元変換部によって変換された1列以上のエレメント群をN行M列の中間データの行方向の1行以上のエレメント群として前記補助記憶装置に書き込むように構成された第1の行書込部と、

前記元データの全てが変換されて前記中間データとして前記補助記憶装置に記録された後に、前記補助記憶装置から前記中間データの列方向のエレメント群を1列以上読み出すように構成された第2の列読出部と、

前記第2の列読出部によって読み出された1列以上のエレメント群を読み出された全列に対して1列毎に1次元変換するように構成された第2の1次元変換部と、

前記第2の1次元変換部によって変換された1列以上のエレメント群をM行N列の最終データの行方向の1行以上のエレメント群として前記補助記憶装置に書き込むように構成された第2の行書込部とを備え、

前記第1の列読出部と前記第1の1次元変換部と前記第1の行書込部は、前記元データの全てが変換されて前記中間データとして前記補助記憶装置に記録されるまで処理を繰り返し、

前記第2の列読出部と前記第2の1次元変換部と前記第2の行書込部は、前記中間データの全てが変換されて前記最終データとして前記補助記憶装置に記録されるまで処理を繰り返すことを特徴とする2次

元データ変換装置。

[請求項2]

M行N列（M，Nは2以上の整数）またはN行M列の2次元データである入力データの列方向の元素群を補助記憶装置から1列以上読み出すように構成された列読出部と、

前記列読出部によって読み出された1列以上の元素群を読み出された全列に対して1列毎に1次元変換するように構成された1次元変換部と、

前記1次元変換部によって変換された1列以上の元素群をN行M列またはM行N列の2次元データである出力データの行方向の1行以上の元素群として前記補助記憶装置に書き込むように構成された行書込部と、

M行N列の元データの各元素が前記元データ上の行方向の順番で連続的に記録された前記補助記憶装置について、前記元データが前記入力データとなるように前記列読出部の入力を切り替え、前記元データの全てが変換されてN行M列の中間データとして前記補助記憶装置に記録された後に、前記中間データが前記入力データとなるように前記列読出部の入力を切り替えるように構成された第1のデータ切替部と、

前記中間データが前記出力データとなるように前記行書込部の出力を切り替え、前記元データの全てが変換されて前記中間データとして前記補助記憶装置に記録された後に、M行N列の最終データが前記出力データとなるように前記行書込部の出力を切り替えるように構成された第2のデータ切替部とを備え、

前記列読出部と前記1次元変換部と前記行書込部とは、前記元データの全てが変換されて前記中間データとして前記補助記憶装置に記録されるまで処理を繰り返し、さらに前記中間データの全てが変換されて前記最終データとして前記補助記憶装置に記録されるまで処理を繰り返すことを特徴とする2次元データ変換装置。

[請求項3] M行N列（M，Nは2以上の整数）の元データの各エレメントが前記元データ上の行方向の順番で連続的に記録された補助記憶装置から、前記元データの列方向のエレメント群を1列以上読み出す第1のステップと、

前記第1のステップで読み出した1列以上のエレメント群を読み出された全列に対して1列毎に1次元変換する第2のステップと、

前記第2のステップで変換した1列以上のエレメント群をN行M列の中間データの行方向の1行以上のエレメント群として前記補助記憶装置に書き込む第3のステップと、

前記元データの全てが変換されて前記中間データとして前記補助記憶装置に記録された後に、前記補助記憶装置から前記中間データの列方向のエレメント群を1列以上読み出す第4のステップと、

前記第4のステップで読み出した1列以上のエレメント群を読み出された全列に対して1列毎に1次元変換する第5のステップと、

前記第5のステップで変換した1列以上のエレメント群をM行N列の最終データの行方向の1行以上のエレメント群として前記補助記憶装置に書き込む第6のステップとを含み、

前記第1のステップと前記第2のステップと前記第3のステップは、前記元データの全てが変換されて前記中間データとして前記補助記憶装置に記録されるまで処理を繰り返し、

前記第4のステップと前記第5のステップと前記第6のステップは、前記中間データの全てが変換されて前記最終データとして前記補助記憶装置に記録されるまで処理を繰り返すことを特徴とする2次元データ変換方法。

[請求項4] M行N列（M，Nは2以上の整数）の元データの各エレメントが前記元データ上の行方向の順番で連続的に記録された補助記憶装置について、前記元データを入力データとして設定し、N行M列の中間データを出力データとして設定する第1のステップと、

前記入力データの列方向のエレメント群を前記補助記憶装置から1列以上読み出す第2のステップと、

前記第2のステップで読み出した1列以上のエレメント群を読み出された全列に対して1列毎に1次元変換する第3のステップと、

前記第3のステップで変換した1列以上のエレメント群を前記出力データの行方向の1行以上のエレメント群として前記補助記憶装置に書き込む第4のステップと、

前記元データの全てが変換されて前記中間データとして前記補助記憶装置に記録された後に、前記中間データを入力データとして設定し、M行N列の最終データを出力データとして設定する第5のステップと、

前記入力データの列方向のエレメント群を前記補助記憶装置から1列以上読み出す第6のステップと、

前記第6のステップで読み出した1列以上のエレメント群を読み出された全列に対して1列毎に1次元変換する第7のステップと、

前記第7のステップで変換した1列以上のエレメント群を前記出力データの行方向の1行以上のエレメント群として前記補助記憶装置に書き込む第8のステップとを含み、

前記第2のステップと前記第3のステップと前記第4のステップとは、前記元データの全てが変換されて前記中間データとして前記補助記憶装置に記録されるまで処理を繰り返し、

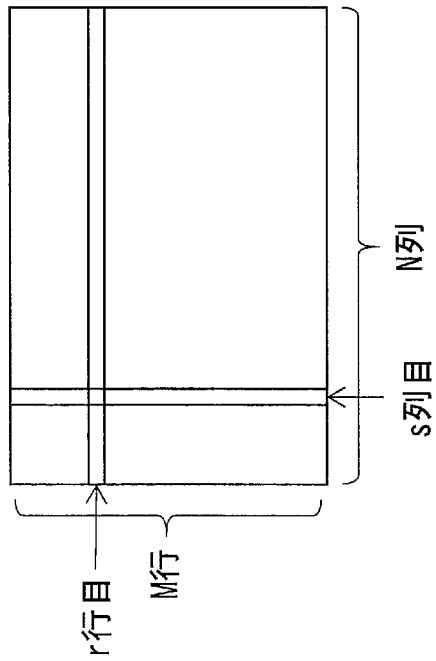
前記第6のステップと前記第7のステップと前記第8のステップとは、前記中間データの全てが変換されて前記最終データとして前記補助記憶装置に記録されるまで処理を繰り返すことを特徴とする2次元データ変換方法。

[請求項5] 請求項3に記載の各ステップをコンピュータに実行させることを特徴とするプログラム。

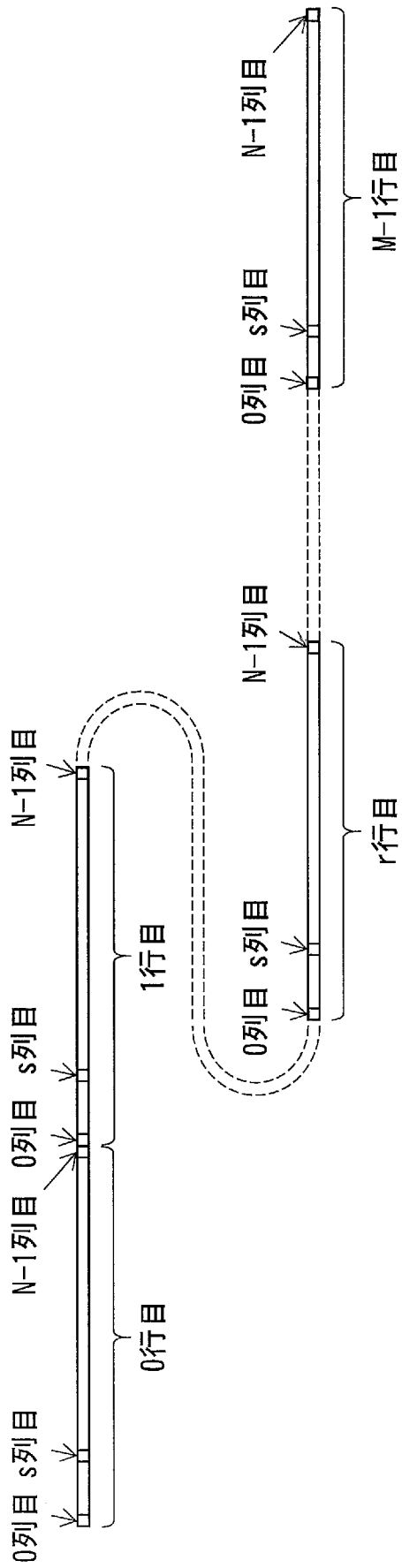
[請求項6] 請求項4に記載の各ステップをコンピュータに実行させることを特

徴とするプログラム。

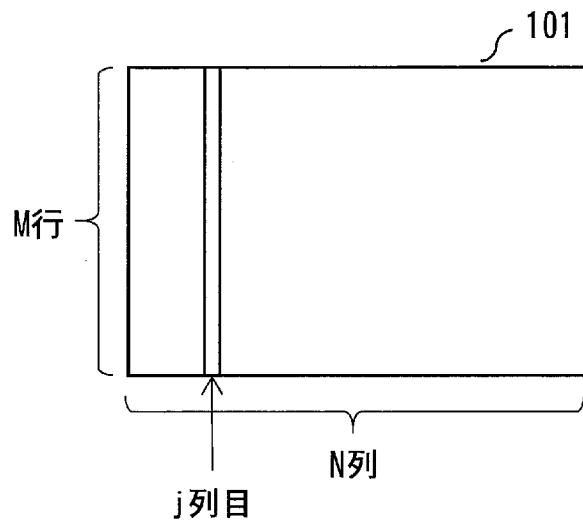
[図1A]



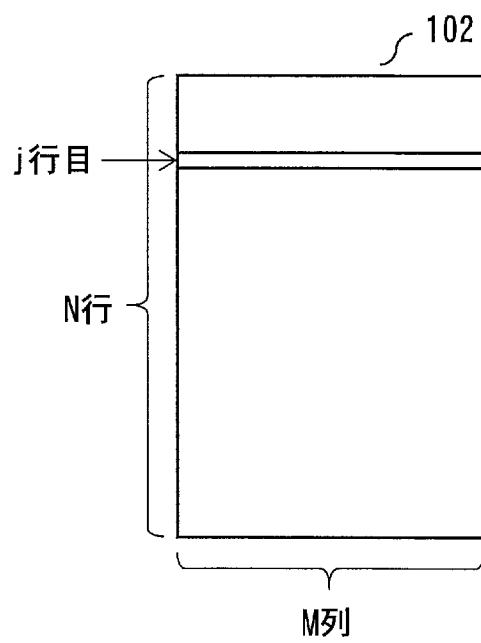
[図1B]



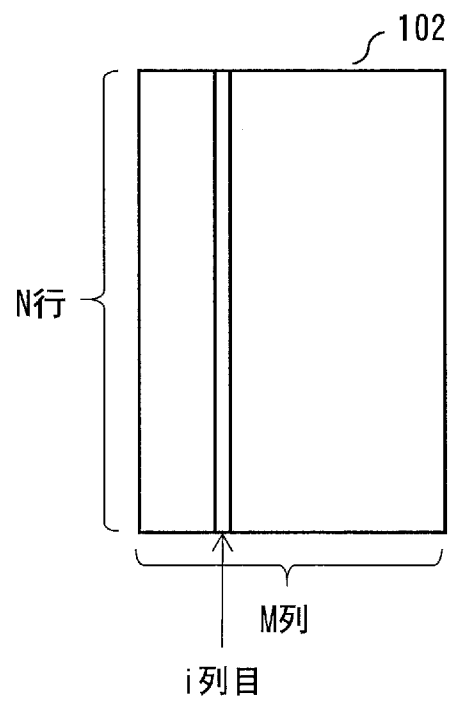
[図2A]



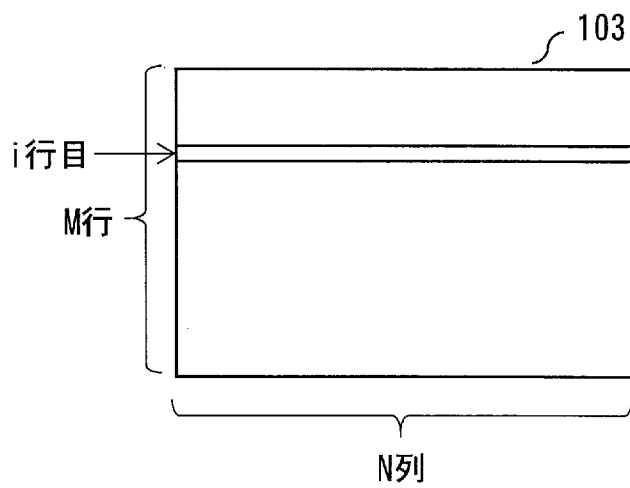
[図2B]



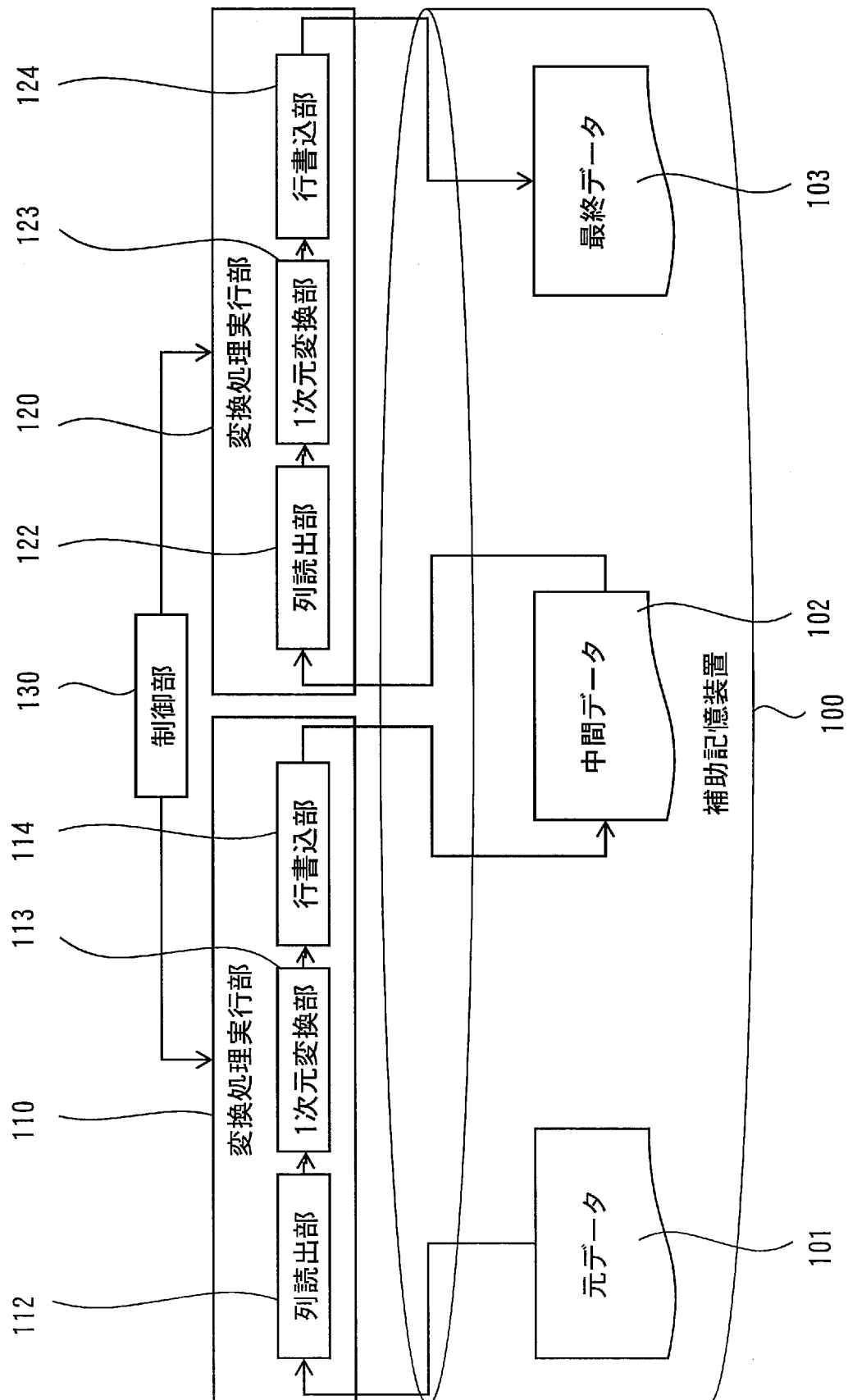
[図2C]



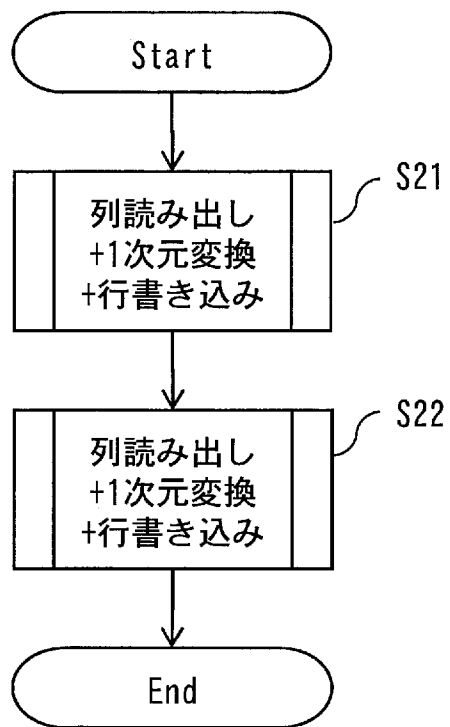
[図2D]



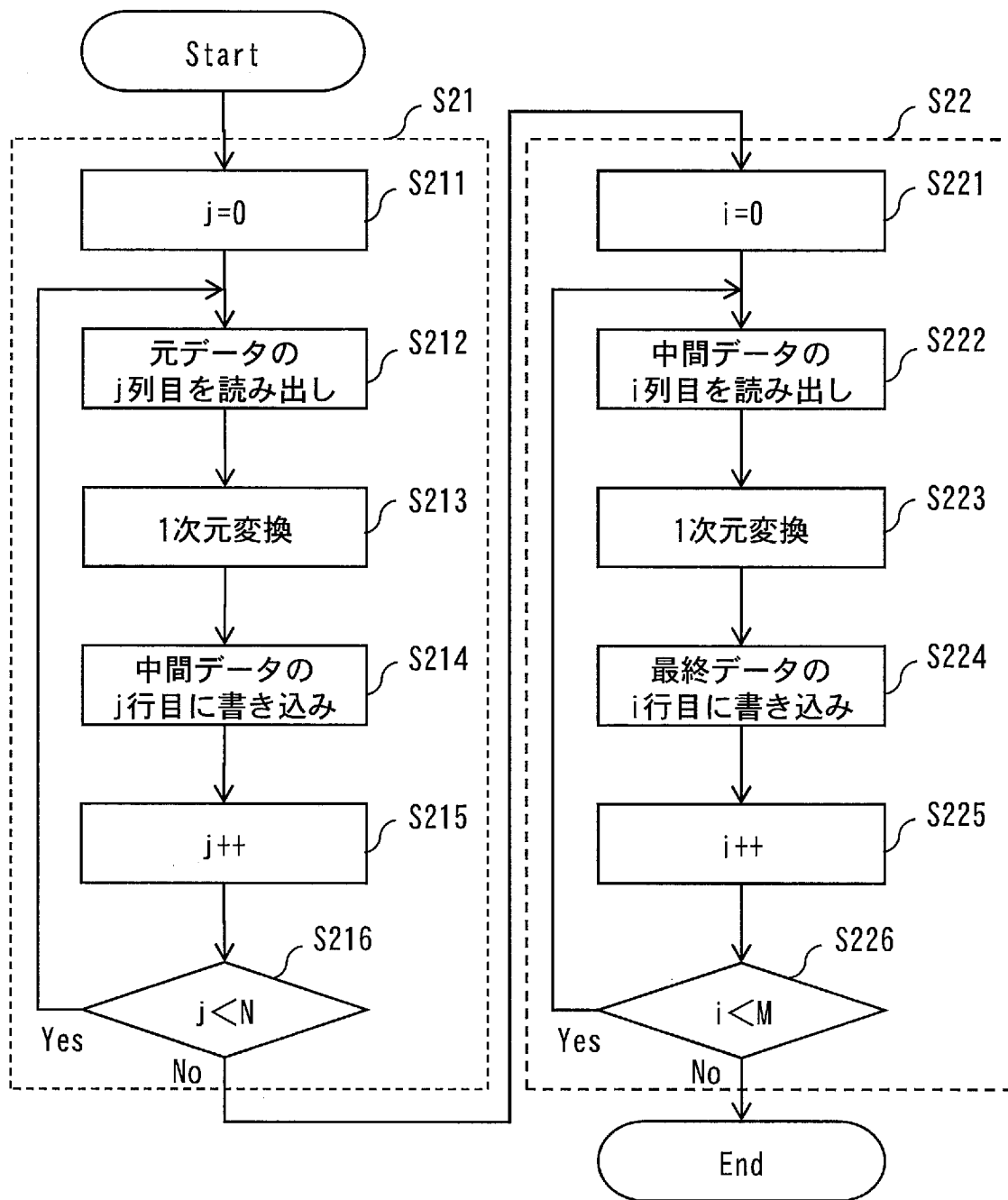
[図3]



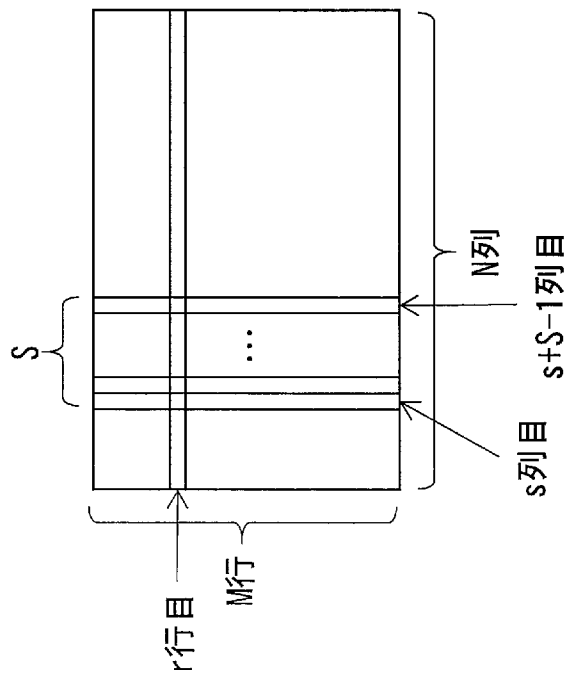
[図4]



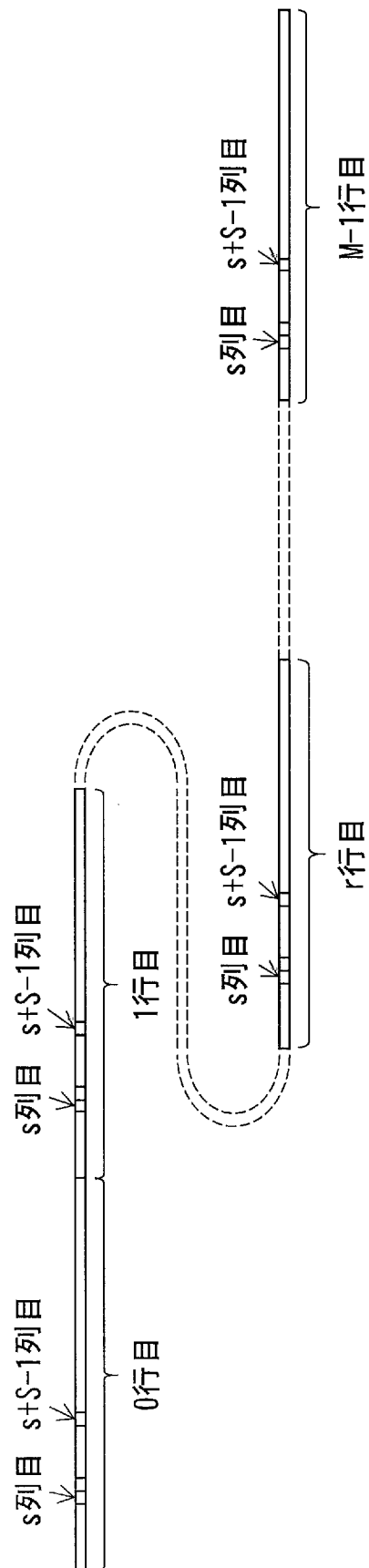
[図5]



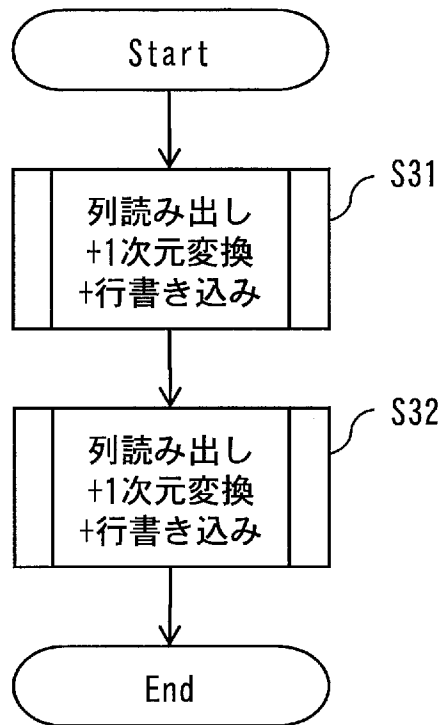
[図6A]



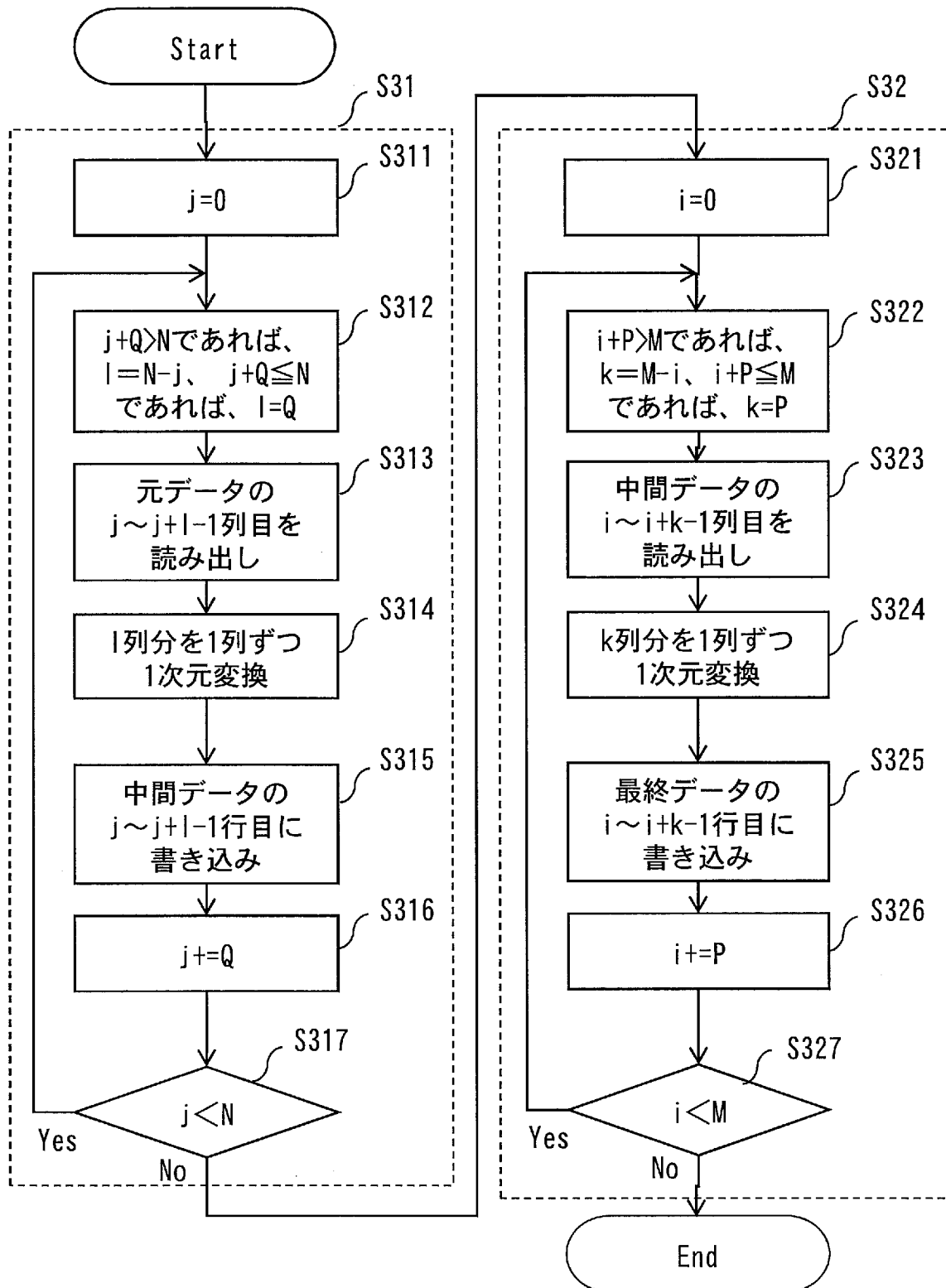
[図6B]



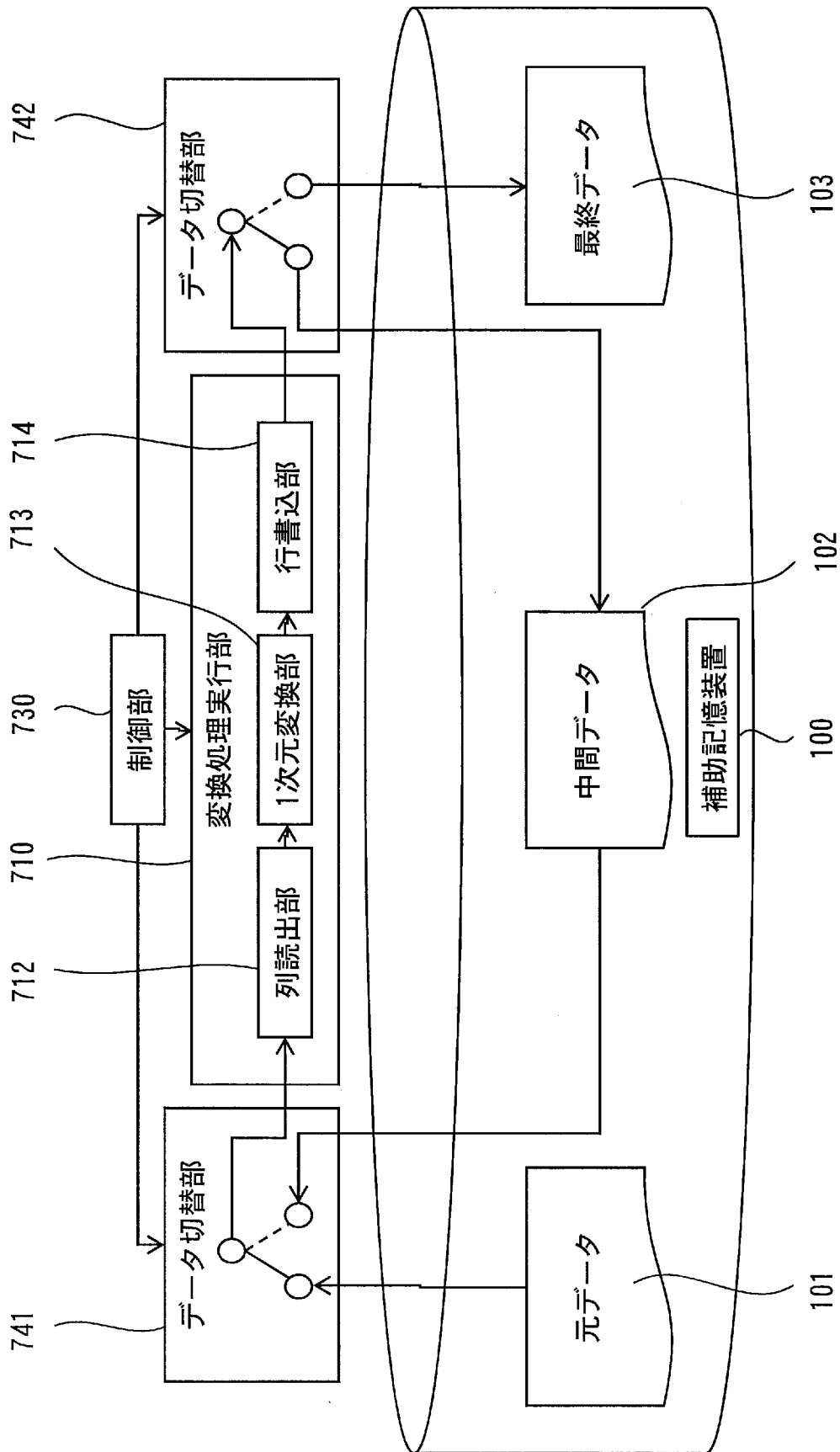
[図7]



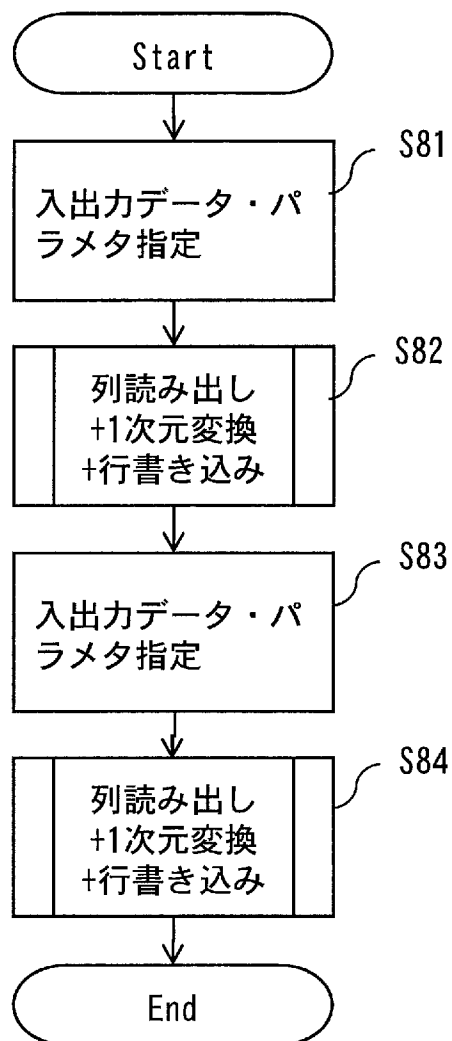
[図8]



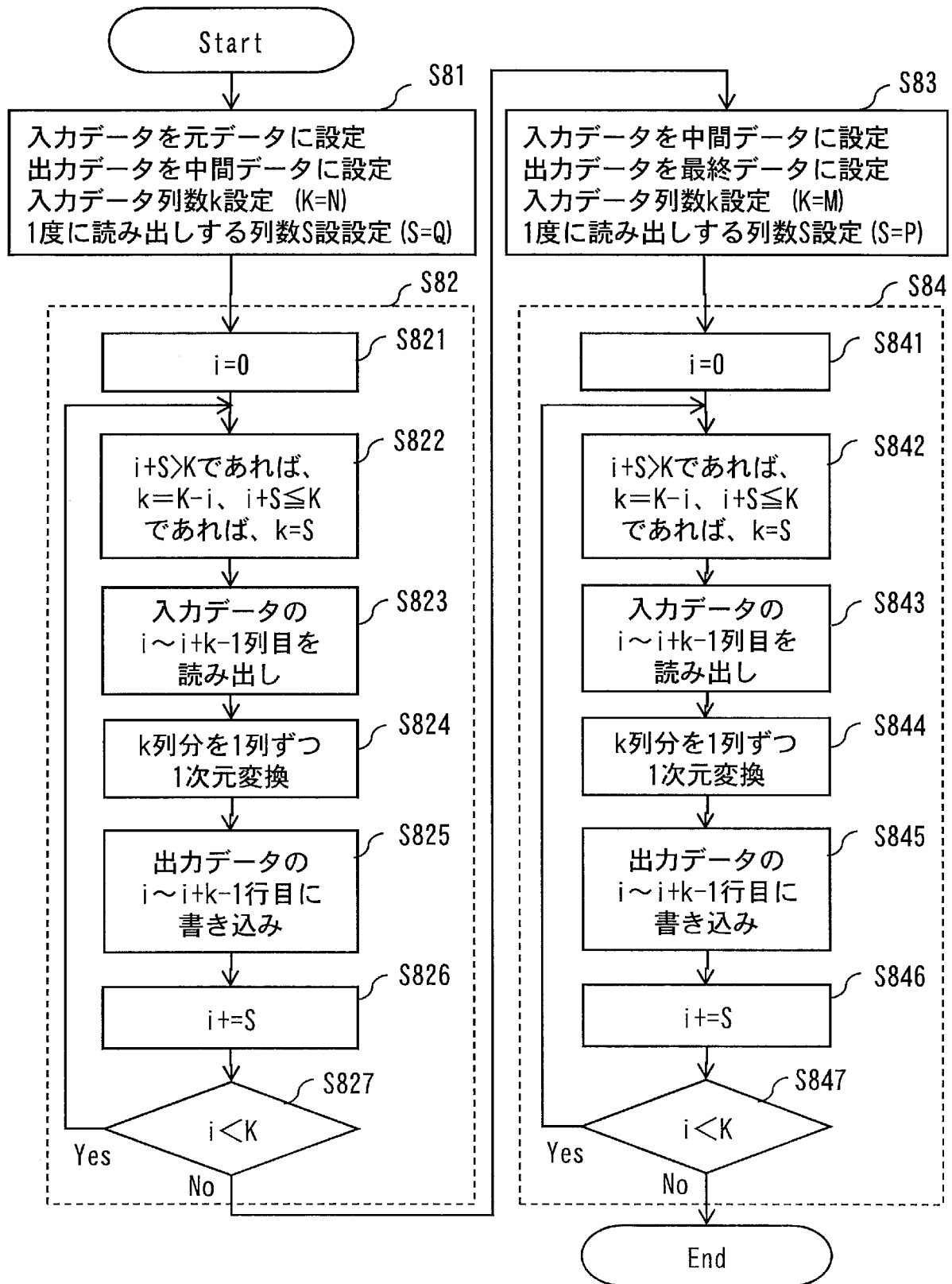
[図9]



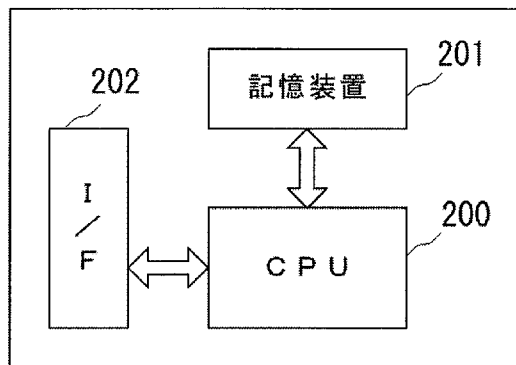
[図10]



[図11]



[図12]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/027469

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. G06F17/14 (2006.01) i, G06F17/16 (2006.01) i
FI: G06F17/14 Z, G06F17/16 A

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. G06F17/10-17/18

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2020

Registered utility model specifications of Japan 1996-2020

Published registered utility model applications of Japan 1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 8762443 B1 (KURTZ, Brian L.) 24 June 2014, column 2, line 31 to column 2, line 43, column 3, line 6 to column 3, line 9, fig. 1	1-6
A	JP 2003-132346 A (FUJI FILM MICRODEVICES CO., LTD.) 09 May 2003, paragraphs [0021]-[0027], fig. 1, 2, 3	1-6

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
18.12.2020

Date of mailing of the international search report
28.12.2020

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/JP2020/027469

Patent Documents referred to in the Report	Publication Date	Patent Family	Publication Date
US 8762443 B1	24.06.2014	(Family: none)	
JP 2003-132346 A	09.05.2003	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） G06F 17/14(2006.01)i; G06F 17/16(2006.01)i FI: G06F17/14 Z; G06F17/16 A														
B. 調査を行った分野														
調査を行った最小限資料（国際特許分類（IPC）） G06F17/10-17/18														
最小限資料以外の資料で調査を行った分野に含まれるもの														
<table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2020年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2020年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2020年</td> </tr> </table>			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2020年	日本国実用新案登録公報	1996 - 2020年	日本国登録実用新案公報	1994 - 2020年				
日本国実用新案公報	1922 - 1996年													
日本国公開実用新案公報	1971 - 2020年													
日本国実用新案登録公報	1996 - 2020年													
日本国登録実用新案公報	1994 - 2020年													
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）														
C. 関連すると認められる文献														
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号												
A	US 8762443 B1 (KURTZ, Brian L.) 24.06.2014 (2014 - 06 - 24) 第2欄第31行-第2欄第43行, 第3欄第6行-第3欄第9行, 図1	1-6												
A	JP 2003-132346 A (富士フイルムマイクロデバイス株式会社) 09.05.2003 (2003 - 05 - 09) 段落[0021]-[0027], 図1, 図2, 図3	1-6												
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。														
<table border="0"> <tr> <td>* 引用文献のカテゴリー</td> <td>“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>“A” 特に関連のある文献ではなく、一般的技術水準を示すもの</td> <td>“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>“&” 同一パテントファミリー文献</td> </tr> <tr> <td>“O” 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	“A” 特に関連のある文献ではなく、一般的技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献	“O” 口頭による開示、使用、展示等に言及する文献		“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	
* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの													
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの													
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの													
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献													
“O” 口頭による開示、使用、展示等に言及する文献														
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献														
国際調査を完了した日 18.12.2020	国際調査報告の発送日 28.12.2020													
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 清木 泰 5B 9643 電話番号 03-3581-1101 内線 3545													

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2020/027469

引用文献			公表日	パテントファミリー文献	公表日
US	8762443	B1	24.06.2014	(ファミリーなし)	
JP	2003-132346	A	09.05.2003	(ファミリーなし)	