



**URZĄD
PATENTOWY
PRL**

Patent tymczasowy dodatkowy
do patentu nr _____

Zgłoszono: 83 01 17 (P. 240239)

Pierwszeństwo _____

Zgłoszenie ogłoszono: 83 11 21

Opis patentowy opublikowano: 1985 11 30

Int. Cl.³ H03L 7/06
G01R 25/08
H03K 17/22



Twórcy wynalazku: Andrzej Dobrucki, Bogusław Lewanda

Uprawniony z patentu tymczasowego: Politechnika Wrocławska,
Wrocław (Polska)

Sposób otrzymywania sygnału okresowego o zaprogramowanej fazie początkowej

Przedmiotem wynalazku jest sposób otrzymywania sygnału okresowego o zaprogramowanej fazie początkowej, niezależnej od momentu włączenia sygnału do wejścia układu, przeznaczony do stosowania w układach programowania fazy oraz w układach pomiaru fazy.

Znany i stosowany w miernictwie układów nieliniarnych sposób komutacji sygnału w określonej fazie jest opisany w książce C. Hayaski pt. „Drgania nieliniarne w układach fizycznych” — WNT Warszawa 1968r., str. 337. Znany sposób polega na sterowaniu dwóch tyratronów przez sygnał komutowany. Pierwszy z tyratronów jest włączony w momencie przejścia sygnału przez zero. Sygnał ten podaje się na wyjście przez drugi tyratron, chwilowo nie przewodzący — ten drugi tyratron włącza się w momencie przejścia przez zero sygnału, przesuniętego w fazie o odpowiedni kąt fazowy, uzyskany za pomocą przesuwnika fazowego.

Wadą znanego sposobu komutacji sygnału jest zależność błędu programowania fazy od częstotliwości; błąd ten rośnie szybko ze wzrostem częstotliwości i uniemożliwia dokładne programowanie fazy już w zakresie kilkuset Hz.

Sposób otrzymywania sygnału okresowego o zaprogramowanej fazie początkowej według wynalazku polega na tym, że częstotliwość sygnału wejściowego mnoży się przez liczbę całkowitą z zachowaniem stałych zależności fazowych pomiędzy obu sygnałami: wejściowym i powielonym. Następnie impulsy sygnału powielonego zlicza się i liczbę zliczonych impulsów porównuje się z wstępnie zaprogramowaną liczbą. W momencie równości obydwu liczb otwiera się bramkę elektroniczną, przepuszczającą sygnał wejściowy do wyjścia układu.

Korzystnym skutkiem stosowania sposobu według wynalazku jest uniezależnienie błędu programowania fazy od częstotliwości sygnału w całym paśmie częstotliwości.

Przedmiot wynalazku zostanie objaśniony w przykładzie realizacji na rysunku, przedstawiającym schemat blokowy układu cyfrowego programatora fazy. Okresowy sygnał wejściowy o dowolnym kształcie przekształca się w komparatorze 1 na znormalizowany sygnał cyfrowy, który w detektorze 2 fazy porównuje się z sygnałem sprzężenia zwrotnego. Detektor 2 wytwarza napięcie błędne, będące różnicą faz sygnału wejściowego i sygnału z generatora 3, przestrajanego napięciem po podzieleniu przez ustaloną liczbę całkowitą w pętli sprzężenia zwrotnego. Składowa stała

napięcia błędu, otrzymana na wyjściu dolnoprzepustowego filtru 4 steruje generatorem 3, przestrajanym napięciem. Ponieważ na wyjściu generatora 3 w pętli sprzężenia zwrotnego jest dzielnik 5 częstotliwości, dzielący jego częstotliwość przez liczbę całkowitą, częstotliwość generatora 3 sterowanego napięciem jest odpowiednią wielokrotnością częstotliwości sygnału wejściowego. Dzielnik 5 częstotliwości jest jednocześnie licznikiem. Stany występujące na wyjściach tego dzielnika 5 w kodzie binarno-dziesiętnym są podawane na wejście dziesiętnego dekodera 6. Stany te zamienia się w dekodерze 6 na kod dziesiętny, po czym przyjmowane są one przez dziesiętny przełącznik 7, na którego wyjściu otrzymuje się sygnał logiczny jedynki w momencie, gdy zliczona i zdekodowana liczba impulsów odpowiada liczbie ustawionej na przełączniku 7. W cyfrowym komparatorze 8 następuje porównanie tego stanu ze stanem wyzwalania ręcznego lub automatycznego. Z chwilą wyzwolenia tego stanu komparator 8 czeka na wystąpienie stanu logicznej jedynki z dziesiętnego przełącznika 7, odpowiadającego zaprogramowanej fazie. Z chwilą wystąpienia stanu logicznej jedynki sygnał z cyfrowego komparatora 8 otwiera elektroniczną bramkę 9 dla stanu wejściowego i sygnał ten podaje się na wyjście.

Sposób otrzymywania sygnału okresowego o zaprogramowanej fazie początkowej w układzie programatora fazy pozwala uzyskać żadaną, dowolnie dużą — zależną od liczby, przez którą mnoży się częstotliwość sygnału wejściowego — dokładność i niezawodność programowania fazy oraz niezależność działania układu od częstotliwości sygnału wejściowego. W sposobie według wynalazku wykorzystuje się mnożenie częstotliwości do programowania fazy.

Zastrzeżenie patentowe

Sposób otrzymywania sygnału okresowego o zaprogramowanej fazie początkowej, **znamienny tym**, że częstotliwość sygnału wejściowego mnoży się przez liczbę całkowitą z zachowaniem stałych zależności fazowych pomiędzy sygnałami: wejściowym i powielonym, po czym impulsy sygnału powielonego zlicza się i liczbę zliczonych impulsów porównuje się ze wstępnie zaprogramowaną liczbą, a w momencie równości obu liczb otwiera się elektroniczną bramkę (9), przepuszczającą sygnał z wejścia do wyjścia układu.

