СОЮЗ СОВЕТСКИХ СОЦИАЛИСТИЧЕСКИХ РЕСПУБЛИК

(19) SU (11) 1580320 A1

(51)5 G 05 B 19/18, 23/02

ГОСУДАРСТВЕННЫЙ КОМИТЕТ ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ ПРИ ГКНТ СССР

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 4369143/24-24
(22) 25.01.88
(46) 23.07.90. Бюл. № 27
(72) А.И. Лапандин, В.Л. Кошкин, Э.Т. Горбенко, Е.С. Милехин и В.Ю. Типикин
(53) 621.503.55(088.8)
(56) Авторское свидетельство СССР № 3977891, кл. G 05 B 19/14, 1971.

Авторское свидетельство СССР № 1255993, кл. G 05 B 19/18, 1984.

(54) УСТРОЙСТВО ДЛЯ КОНТРОЛЯ СИСТЕМ ПРОГРАММНОГО УПРАВЛЕНИЯ СТАНКОМ

(57) Изобретение относится к автоматике и вычислительной технике и может быть использовано в системах числового программного управления станками и другим технологическим оборудованием. Цель изобретения – повышение надежности и сокращение времени проверки отработки управляющих программ у станка. Устройство позволяет повысить надежность и производительность станка с ЧПУ за счет возможности проведения режима ускоренной отработки программы непосредственно у станка перед обработкой детали, контроля величины суммарного перемещения по координатам в конце отработки. Решение этой задачи достигается путем введения дополнительных устройств: регистров, блоков элементов И, блока элементов ИЛИ, двух дешифраторов, делителя частоты, элемента задержки, счетчика, двух реверсивных счетчиков и блоков индикации. 8 ил.

(19) SU (11) 1580320 A1

Изобретение относится к автоматике и вычислительной технике и может быть использовано в системах программного управления станками и другим технологическим оборудованием.

Целью изобретения является повышение надежности работы устройства и сокращение времени проверки отработки управляющих программ у станка.

На фиг. 1 изображена структурная схема устройства; на фиг. 2 – структурная схема блока ввода программы; на фиг. 3 – структурная схема блока элементов И; на фиг. 4 – структурная схема реверсивного счетчика; на фиг. 5 – структурная схема блока задания перемещения; на фиг. 6 – временная диаграмма сигналов на входе счетчика-распределителя в режиме "Проверка"; на фиг. 7 – структурная схема счетчика-распределителя 8; на фиг. 8 – структурная схема преобразователя кодов.

Устройство (фиг. 1) состоит из блока 1 ввода программ, первого 2, второго 3, третьего 4 и четвертого 5 регистров, первого 6 и второго 7 блоков задания перемещений, счетчика-распределителя 8, блока 9 управления приводами, блока приводов 10, первого 11, второго 12, третьего 13, четвертого 14, пятого 15, шестого 16 и седьмого 17 блоков элементов И, блока 18 элементов ИЛИ, первого 19 и второго 20 дешифраторов, элемента 21 задержки, делителя 22 частоты, счетчика 23 импульсов, информационного канала 24, реверсивных счетчиков 25 и 26 и блоков 27 и 28 индикации.

Блок 1 ввода программы (фиг. 2) состоит из запоминающего устройства 29, фотосчитывающего устройства 30, элемента ИЛИ 31, первого–тринадцатого элементов И 32–

44, генератора 45 частоты, первого–шестого триггеров 46–51, элемента ИЛИ 52, первого–седьмого дешифраторов 53–59 и элемента 60 задержки.

Блок 11 (12–17) элементов И (фиг. 3) состоит из нескольких элементов И 61 и 62, при этом блоки 11 и 12 состоят из четырех элементов И, блоки 13–17 – из восьми элементов И (при восьмиразрядной длине перемещения по координатам и восьмиразрядной длине счетчика-распределителя 8).

Реверсивный счетчик 25 (26) (фиг. 4) состоит из десятичных реверсивных счетчиков 63–65 и элементов ИЛИ 66–69. Количество счетчиков определяется разрядностью максимального перемещения по координатам.

Информация в виде унитарного кода может поступать на вход любого десятичного разряда через элемент ИЛИ. Операция счета ста импульсов со знаком "+" и 99 импульсов со знаком "-" может быть заменена счетом одного импульса со знаком "+" третьим десятичным разрядом и счетом со знаком "-" последовательно девяти импульсов вторым десятичным разрядом и девяти импульсов первым разрядом.

Таким образом, блок имеет возможность считать импульсы с различными десятичными весовыми коэффициентами.

Блок 6 (7) задания перемещений (фиг. 5) состоит из преобразователя 70 кода 1–2–4–8 в код 1–2–4–2, регистра 71, блока 72 элементов И, элемента ИЛИ 73, первого 74 и второго 75 элементов И, D-триггера 76.

Счетчик-распределитель 8 (фиг. 7) состоит из первого 77 и вторых 78 и 79 n -х десятичных счетчиков с выходами переполнения, первого 80 и 81 n-го элементов ИЛИ, первого 82, второго 83 и 84 n-го преобразователей кодов.

Устройство (фиг. 1) работает следующим образом.

В режиме "Отработка" цифровая информация с информационного канала 24 блока 1 ввода программы записывается в регистры 2–4. В регистры 2 и 3 записывается цифровая информация о перемещении, следующая после адресов X и Y соответственно. В регистр 4 записывается число, следующее после адреса F и определяющее разряд поступления частоты блока задания скорости $F_{БЗС}$ на вход счетчика-распределителя 8. Кроме того, в регистры 2 и 3 записывается знак перемещения по координатам X и Y соответственно. По сигналу конца отработки предыдущего кадра, которым является импульс переполнения счетчика 8, информация с регистров 2 и 3 переписывается в блоки 6 и 7 задания перемещений соответственно. Информация из регистра 4 этим же импульсом переписывается в регистр 5, откуда через блок 11 элементов И, открытый потенциалом режима "Отработка", и блок 18 элементов ИЛИ поступает на вход дешифратора 20. Выход последнего открывает соответствующий элемент И блока 13 элементов И, и частота $F_{БЗС}$ через элемент 21 задержки и открытый элемент И блока 13 элементов И поступает на соответствующий вход счетчика-распределителя 8. При информации F 5 в программе обработки на входе дешифратора 20 имеется число 5, а в блоке 13 разрешающим потенциалом с пятого выхода дешифратора 20 открыт пятый элемент И и частота $F_{БЗС}$ поступает на вход пятого десятичного разряда счетчика-распределителя 8.

Информация с выхода счетчика 8 поступает на соответствующие входы блоков 6 и 7. Импульсы частоты $F_{БЗС}$, поступая с выхода счетчика-распределителя 8 на входы блоков 6 и 7, распределяются в последовательности, соответствующей значениям величин и знакам перемещений по координатам. Унитарный код с выхода блоков 6 и 7 поступает на соответствующие знаковые входы блока 9 управления приводами, который и управляет приводами 10. Одновременно частота с выхода блоков 6 и 7 поступает в зависимости от наличия перемещения и его знака на соответствующие блоки 14–17 элементов И. Так как блок 12 элементов И оказывается закрытым отсутствием режима "Проверка", то нулевая информация на входе дешифратора 19 устанавливает разрешающий потенциал на его нулевом выходе, который открывает первые элементы И 61 блоков 14–17 (фиг. 3). При этом частота с выхода блоков 6 и 7 через элементы И 61 блоков 14–17 поступает в зависимости от знаков перемещений на соответствующие входы реверсивных счетчиков 63, 25 и 26, т.е. на их младшие разряды. Реверсивные счетчики 25 и 26 производят счет поступающих импульсов, а блоки 27 и 28 – индикацию их суммарного числа. По окончании отработки кадра, по сигналу переполнения счетчика-распределителя 8 производится пуск ввода и отработки следующих кадров.

При необходимости ускоренной проверки всей программы, что позволит выявить ошибки программирования, ошибки при изготовлении перфоленты, сбои от плохого качества перфоленты, а также неисправности самого устройства, включается режим "Проверка".

При этом выключается режим "Отработка", закрывается блок 11 элементов И и

открывается блок 12 элементов И. Частота блока задания скорости $F_{БЗС}$ через элемент 21 задержки поступает через блок 13 элементов И на соответствующий вход счетчика-распределителя 8, и одновременно частота $F_{БЗС}$ поступает на вход делителя 22 частоты на девять.

Девятый импульс с выхода делителя 22 поступает на вычитающий вход счетчика 23, уменьшая его содержимое на единицу. Код с выхода счетчика 23 через открытый блок 12 элементов И поступает на вход дешифратора 19 и через блок 18 элементов ИЛИ на вход дешифратора 20. Таким образом, через каждые девять импульсов код на входе дешифраторов 19 и 20 уменьшается на единицу, и, следовательно, с выходов блока 13 элементов И поступает последовательно на каждый десятичный разряд счетчика-распределителя 8 по девять импульсов. Временная диаграмма следования импульсов на блок 8 в режиме "Проверка" показана на фиг. 6.

В блоке 1 ввода программ (фиг. 2) после включения фотосчитывающего устройства 30 или включения запоминающего устройства 29 и установки режима "Считывание" сигнал "Пуск" через элемент ИЛИ 31 устанавливает в единичное состояние триггер 46, включая фотосчитывающее устройство 30 или подавая частоту считывания с генератора 45 через открытый элемент И 32 на вход запоминающего устройства 29, при этом происходит считывание информации из устройства 29 или 30. При этом дешифратор 53 дешифрирует любую цифровую комбинацию (в коде ISO – наличие пятой и шестой дорожек), дешифратор 54 дешифрирует адрес F, под которым программируется декада подачи частоты блока задания скорости на счетчик-распределитель 8, дешифратор 55 дешифрирует адрес X, дешифратор 56 – адрес Y и дешифратор 57 дешифрирует адрес любой буквы (отсутствие пятой и шестой дорожки в коде ISO), дешифратор 58 дешифрирует знак "-", дешифратор 59 – адрес LF (конец кадра). Импульсы частоты считывания (в режиме "Считывание") или синхроимпульсы с устройства 30 через элемент ИЛИ 52 при буквенной информации через элемент И 37 устанавливают в нулевое состояние триггера 47–49. При наличии адресов F, X или Y эти же импульсы через элемент 60 задержки устанавливают через элементы И 34–36 соответствующие триггера 47–49 в единичное состояние. При этом, цифровая информация, установившаяся на цифровом выходе блока 1 после адресов F, X и Y, сопровождается соответствующими импульсами записи через элементы И 33, 40, 41 и 42. После адреса X или Y единичные потенциалы с триггера 48 или 49 разрешают при наличии адреса "-" прохождение импульса через элементы И 38, 43 и 44 на вход триггеров 50 и 51, устанавливая соответствующие потенциалы на знаковых выходах блока 1. Наличие адреса LF разрешает прохождение импульса через элемент И 39 на сбрасывающий вход триггера 46, останавливая ввод управляющей программы. По окончании отработки кадра импульс переполнения счетчика-распределителя 8 поступает на вход блока 1 и через элемент ИЛИ 31 производит ввод следующего кадра программы.

В блоке 6 или 7 (фиг. 5) цифровая информация в коде 1–2–4–8 поступает с выхода регистра 2 (для координаты X) на вход преобразователя 70 кода. С его выхода цифровая информация в двоично-десятичном коде 1–2–4–2 поступает на вход регистра 71, куда и переписывается по сигналу окончания отработки предыдущего кадра. Информация с выхода регистра 71 поступает на первый вход блока 72 элементов И. На второй его вход поступает информация с выхода счетчика-распределителя 8 в форме двоично-десятичного импульсного кода 1–2–4–2, а с выхода блока 72 через элементы И 74 и 75 в зависимости от состояния триггера 76 – на выход блока. Состояние триггера 76 определяется потенциалом на знаковом входе блока 6 (7) в момент окончания отработки предыдущего кадра.

В счетчике-распределителе 8 (фиг. 7) при подаче на один из выходов частоты происходит счет импульсов счетчиками 77–79. Преобразователи 82–84 кодов преобразуют кодовую комбинацию на выходах счетчиков с весами 1–2–4–8 в импульсную 1–2–4–2.

Преобразователь 82 (83, 84) кодов (фиг. 8) состоит из элементов НЕ 85–88 и элементов И 89–92 и работает следующим образом. При поступлении на вход десятичного счетчика десяти импульсов они распределяются по выходам преобразователя 82 следующим образом: пятый – на выход 1, первый и девятый – на выход 2, второй, четвертый, шестой и восьмой – на выход 3, третий и седьмой – на выход 4, т.е. в импульсный код 1–2–4–2.

У дешифраторов 19 и 20 нулевой и первый выходы (дешифрация нулевого кода и кода единицы) объединены по схеме ИЛИ. Счетчик 23 устанавливается предварительно в состояние n (n – число десятичных разрядов в счетчике-распределителе 8) и с каждым импульсом уменьшает свое содержимое на единицу.

Таким образом, предлагаемое устройство позволяет провести отработку каждого кадра программы независимо от запрограммированного перемещения за (n, 9+1) импульсов. По сравнению с известным устройством программа объемом в 1000 кадров может быть проверена (при восьмиразрядной длине счетчика-распределителя n=8) за время, равное 0,073 с.

Столь незначительное время проверки отработки программ позволяет совместить его со временем ввода в запоминающее устройство. Кроме того, режим проверки может быть включен в процесс обработки детали, например, перед врезанием, что позволит также повысить надежность работы станка, уменьшить вероятность брака детали. В этом случае программируется перемещение в двух кадрах с различными знаками. Например,

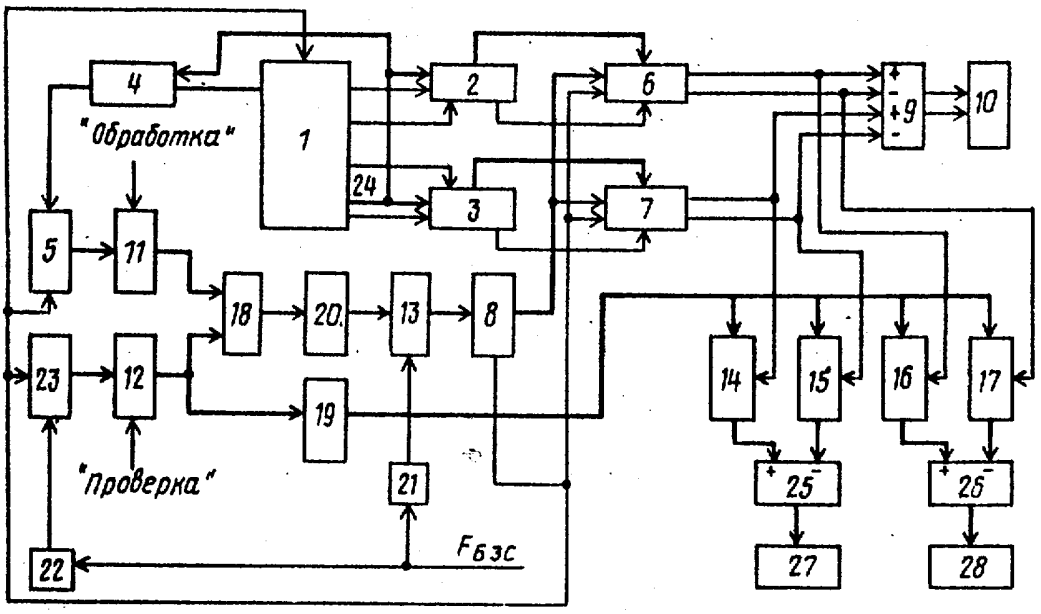
№ 100 X – 12481248 Y...LF;

№ 101 – 12482248 Y – ...LF.

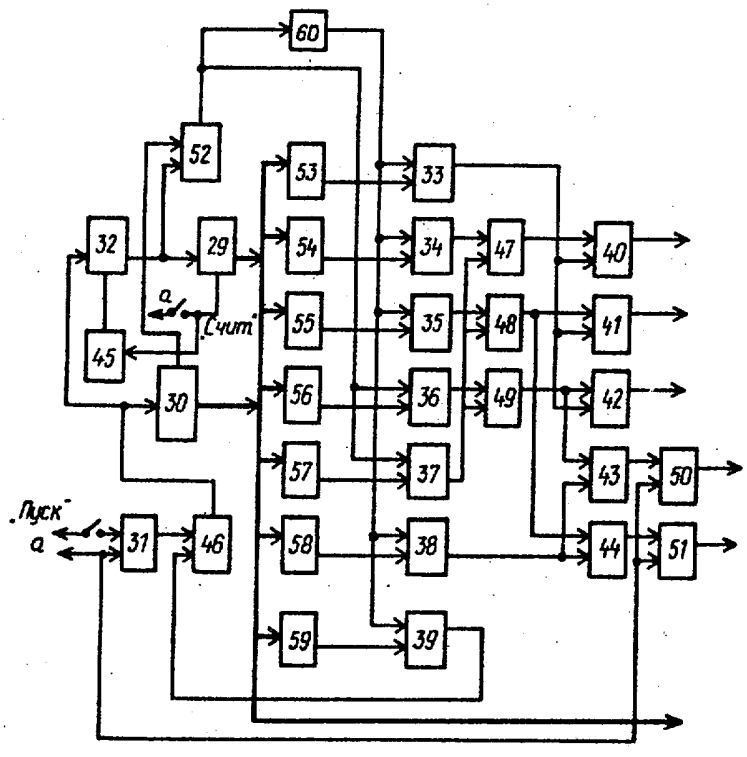
При этом на привод отработано всего 30 импульсов с разным знаком, но проверены все разряды (включая и старшие) блока задания перемещений.

Формула изобретения

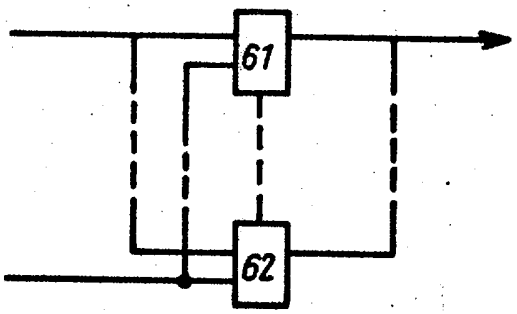
Устройство для контроля систем программного управления станком, содержащее блок ввода программ, информационный выход которого соединен с информационными входами первого и второго регистров, а выходы импульсов записи и знака перемещения – с соответствующими входами первого и третьего регистров, информационные выходы которых соединены с соответствующими информационными входами блоков задания перемещений, знаковые выходы – с соответствующими знаковыми входами блоков задания перемещений, а тактовые входы блоков задания перемещений соединены с выходом счетчика-распределителя, выход переполнения которого соединен с входами записи блоков задания перемещений, выходы которых соединены с соответствующими входами блока управления приводами, выходы которого соединены с соответствующими входами блока приводов, отличающееся тем, что, с целью повышения надежности и сокращения времени проверки отработки управляющих программ у станка, в устройство дополнительно введены третий и четвертый регистры, семь блоков элементов И, блок элементов ИЛИ, первый и второй дешифраторы, делитель частоты, элемент задержки, счетчик импульсов, два реверсивных счетчика и два блока индикации, причем информационный вход и вход записи третьего регистра соединены с информационным выходом и выходом импульса записи блока ввода программ соответственно, а выход третьего регистра подключен к информационному входу четвертого регистра, выход которого соединен с первым входом первого блока элементов И, второй вход которого соединен с входом "Обработка" устройства, а выход – с первым входом блока элементов ИЛИ, второй вход которого соединен с входом первого дешифратора и выходом второго блока элементов И, а выход – с входом второго дешифратора, выходы которого соединены с первыми входами третьего блока элементов И, выход которого соединен с информационным входом счетчика-распределителя, а второй вход – с выходом элемента задержки, вход которого соединен с входом тактовой частоты $F_{БЗС}$ устройства и с первым входом делителя частоты, выход которого подключен к информационному входу счетчика импульсов, выход которого подключен к первому входу второго блока элементов И, второй вход которого подключен к входу "Проверка" устройства, а вход сброса счетчика импульсов соединен с выходом переполнения счетчика-распределителя, с входом записи четвертого регистра и входом установки блока ввода программ, причем первый вход четвертого блока элементов И соединен с первым информационным выходом второго блока задания перемещений, первый вход пятого блока элементов И – с вторым информационным выходом второго блока задания перемещений, первый вход шестого блока элементов И – с первым информационным выходом первого блока задания перемещений, первый вход седьмого блока элементов И – с вторым информационным выходом первого блока задания перемещений, а второй вход седьмого блока элементов И соединен с выходом первого дешифратора и вторыми входами четвертого, пятого и шестого блоков элементов И, выходы которых соединены соответственно с входами сложения и вычитания реверсивных счетчиков, выходы которых соединены с соответствующими входами блоков индикации.


4
"Обработка"
1
2
6
9
10
24
3
7
5
11
18
20
13
8
23
12
19
14
15
16
17
"Проверка"
21
25
26
22
Fбзс
27
28

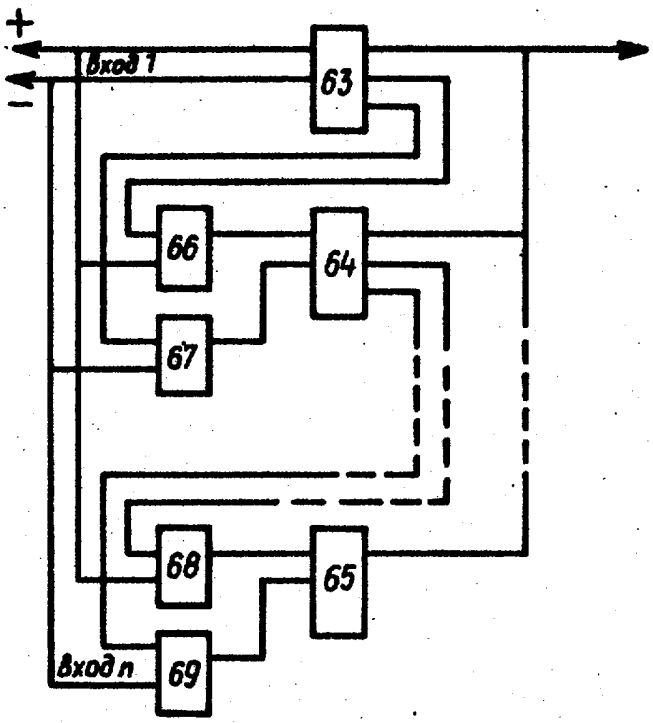
Фиг.1


60
52
53
33
32
29
54
34
47
40
Счит
55
35
48
41
45
30
56
36
49
42
57
37
43
50
Пуск
31
46
58
38
44
51
59
39

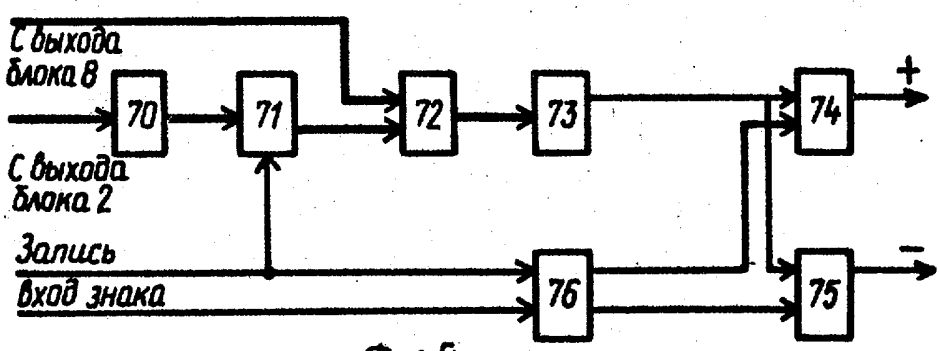
Фиг.2



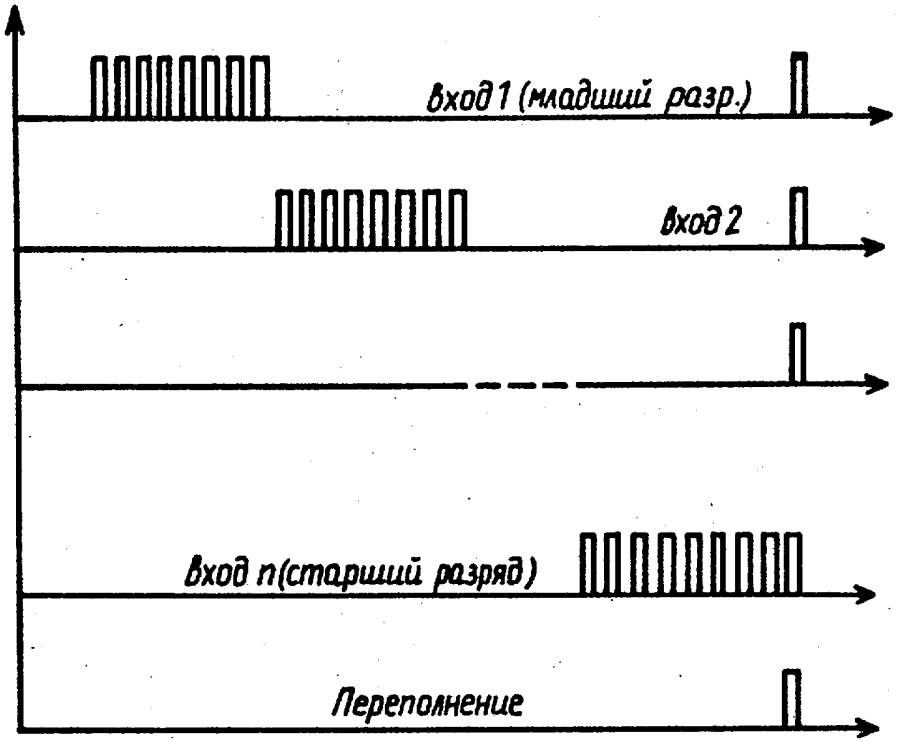
Фиг.3



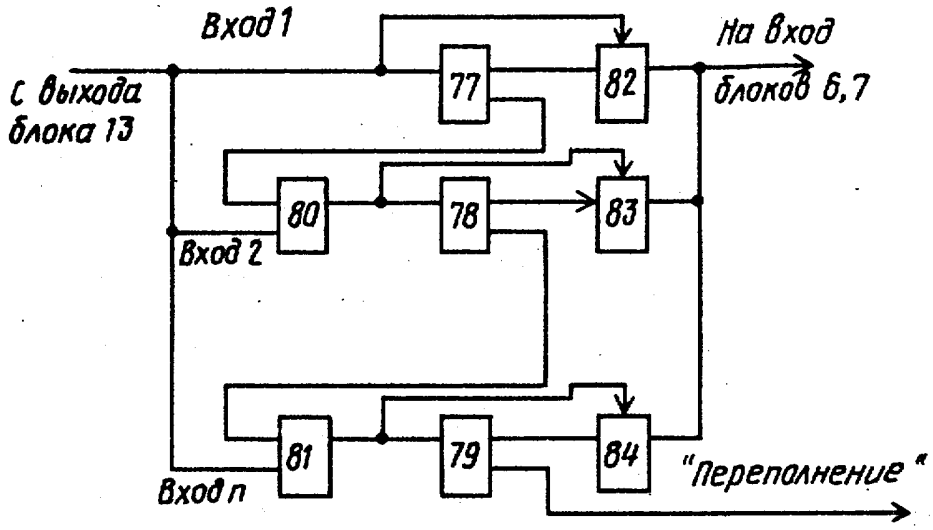
Фиг.4



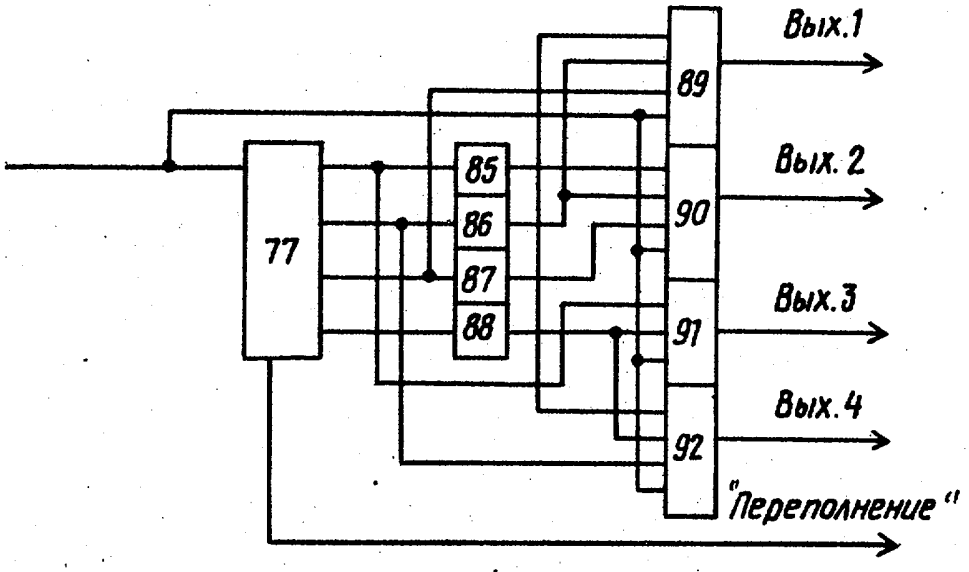
Фиг.5


Вход 1 (младший разр.)
Вход 2
Вход n(старший разряд)
Переполнение

Фиг.6


Вход 1
С выхода блока 13
77
82
На вход блоков 6,7
80
78
83
Вход 2
81
79
84
Вход n
"Переполнение"

Фиг.7



Фиг.8

Составитель И.Швец
Редактор Н. Рогулич Техред М.Моргентал Корректор М.Самборская

Заказ 2011 Тираж 678 Подписное
ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
113035, Москва, Ж-35, Раушская наб., 4/5

Производственно-издательский комбинат "Патент", г. Ужгород, ул.Гагарина, 101