

(12) 发明专利申请

(10) 申请公布号 CN 101916773 A

(43) 申请公布日 2010. 12. 15

(21) 申请号 201010234859. 0

(22) 申请日 2010. 07. 23

(71) 申请人 中国科学院上海技术物理研究所
地址 200083 上海市玉田路 500 号

(72) 发明人 胡伟达 王晓东 陈效双 陆卫

(74) 专利代理机构 上海新天专利代理有限公司
31213

代理人 郭英

(51) Int. Cl.

H01L 29/778 (2006. 01)

H01L 29/78 (2006. 01)

H01L 29/20 (2006. 01)

H01L 29/51 (2006. 01)

H01L 21/336 (2006. 01)

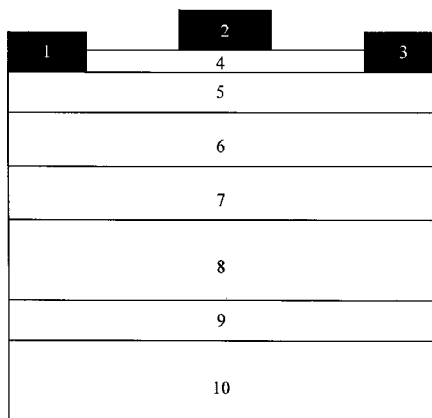
权利要求书 1 页 说明书 6 页 附图 4 页

(54) 发明名称

一种双沟道 MOS-HEMT 器件及制作方法

(57) 摘要

本发明公开了一种 $Al_2O_3/AlN/GaN/AlGaIn/GaN$ 双沟道 MOS-HEMT 器件及制作方法,包括蓝宝石衬底 10 上依次形成的 GaN 成核层 9、GaN 缓冲层 8、AlGaIn 下势垒层 7、GaN 沟道层 6、AlN 上势垒层 5 以及其上形成的 Al_2O_3 栅介质层 4、源极 1 和漏极 3、 Al_2O_3 栅介质层 4 上形成的栅极 2,其特征是:采用具有优良导热性和较大禁带宽度的 AlN 材料作为上势垒层,降低了器件的自加热效应,同时降低了器件耗尽模式下的阈值电压;利用 AlN 和 GaN 形成的深势阱抑制高电压下的热电子效应,从而降低器件的电流坍塌效应;利用 AlN 材料强的极化性质,提高了沟道中的电子浓度,增大了饱和电流和器件的输出功率;使用原子层沉积工艺淀积的 Al_2O_3 材料作为栅介质层,减少了栅极漏电流,提高了器件的击穿电压。



1. 一种 $\text{Al}_2\text{O}_3/\text{AlN}/\text{GaN}/\text{AlGaIn}/\text{GaN}$ 双沟道 MOS-HEMT 器件结构,包括:蓝宝石衬底 (10) 和在其上生长 GaN 成核层 (9)、GaN 缓冲层 (8)、AlGaIn 下势垒层 (7)、GaN 沟道层 (6)、AlN 上势垒层 (5) 以及在 AlN 上势垒层 (5) 上形成的 Al_2O_3 栅介质层 (4)、源极 (1) 和漏极 (3), 以及在 Al_2O_3 栅介质层 (4) 上形成的栅极 (2),源极 (1)、漏极 (3) 分别与上势垒层 (5) 形成欧姆接触,栅极 (2)、 Al_2O_3 栅介质层 (4) 和 AlN 上势垒层 (5) 形成 MOS 结构,其特征在于:所述的双沟道 MOS-HEMT 器件采用具有优良热导性和较大禁带宽度的 AlN 材料作为势垒层 (5),厚度为 3 ~ 7nm;所述的双沟道 MOS-HEMT 器件采用原子层沉积工艺淀积的 Al_2O_3 材料作为栅介质层 (4),厚度为 10 ~ 20nm。

2. 一种如权利要求 1 所述器件的制作方法,其特征在于包括以下步骤:

1) 在蓝宝石衬底 (10) 上,利用金属有机化学气相沉积的方法,生长 20 ~ 50nm 厚的 GaN 成核层 (9),反应温度控制在 550 ~ 600C 之间,生长速率为 2nm/ 分钟;

2) 在 GaN 成核层 (9) 之上,生长 2 ~ 3 μm 非故意掺杂的 GaN 缓冲层 (8),反应温度 1185°C,生长速率为 0.5 ~ 1.0 $\mu\text{m}/\text{小时}$;

3) 在 GaN 缓冲层 (8) 之上,生长 20nm ~ 30nm 的 Al 组份从 3%到 6%渐变的 AlGaIn 下势垒层 (7),反应温度 810°C,生长速率为 2nm/ 分钟;

4) 在 AlGaIn 下势垒层 (7) 之上,生长厚度为 10 ~ 20nm 的 GaN 沟道层 (6),反应温度为 810C,生长速率为 2nm/ 分钟;

5) 在 GaN 沟道层 (6) 之上,生长 AlN 上势垒层 (5),厚度为 3 ~ 7nm,反应温度为 810°C,生长速率为 2nm/ 分钟;

6) 在 AlN 上势垒层 (5) 上,采用原子层沉积工艺淀积 Al_2O_3 栅介质层 (4),沉积温度为 300°C,然后在 600°C 下氧气气氛中退火 60s,厚度为 10 ~ 20nm;

7) Al_2O_3 栅介质层 (4) 形成后,通过光刻工艺在源、漏极区域形成刻蚀所需的窗口,采用反应离子刻蚀工艺去除源、漏极区域的 Al_2O_3 介质薄膜;

8) 刻蚀完成后,利用光刻工艺获得源、漏极区域窗口,然后采用电子束蒸发工艺,在源、漏极区域窗口上蒸发欧姆接触金属 Ti/Al/Ni/Au,形成源极 (1) 和漏极 (3);

9) 源极 (1)、漏极 (3) 形成后,在 Al_2O_3 栅介质层 (4) 上利用光刻工艺获得栅极区域窗口,并在该栅极区域窗口上采用电子束蒸发工艺蒸发栅极金属 Ni/Au,形成栅极 (2),至此完成器件制造。

一种双沟道 MOS-HEMT 器件及制作方法

技术领域

[0001] 本发明涉及电子元件技术,特别涉及具有高二维电子气浓度的 $\text{Al}_2\text{O}_3/\text{AlN}/\text{GaN}/\text{AlGaIn}/\text{GaIn}$ 双沟道 MOS-HEMT 器件,它可用于高温高频大功率场合、大功率开关以及数字电路中。

背景技术

[0002] 以氮化镓和碳化硅为代表的第三代宽禁带半导体器件,是继第一、二代半导体器件 (Si、GaAs) 之后,近 10 年迅速发展起来的新型宽禁带半导体器件。其中, GaN 是目前研究最热门的一种化合物半导体器件材料,其禁带宽度大、电子漂移速度大、热传导率高,具有耐高压、耐热分解、耐腐蚀和耐放射性辐照的特点,特别适合于制作超高频、高温、大功率 HEMT 器件,被誉为是“后硅器时代”的主要代表,其研究与应用是目前全球半导体领域研究的前沿和热点。

[0003] $\text{AlGaIn}/\text{GaIn}$ HEMT 微波功率器件具有广阔的应用潜力和市场前景。GaN 基 HEMT 具有的大电流、大功率及良好的频率特性,决定了其在军用和民用微波大功率领域广泛的应用前景。GaN 基 HEMT 可以覆盖 2-40GHz 频段内的无线通讯领域,尤其是基站、远距离空间通讯等需要高功率、高效率的领域。GaN 基 HEMT 的大功率和高效率将很大程度上减小器件的体积,并降低系统设计难度,高电压工作特性使得系统元件数量减少,同时,抗高温,抗辐照等特性使其在军用及空间通讯领域变得越来越重要。

[0004] 器件中的沟道电子在高电场的作用下会出现严重的量子隧穿和热电子效应,大量电子被体陷阱捕获,造成饱和电流下降,限制了器件的进一步发展。Binari 等人在 1997 年第一次观察到了 GaN 基 MESFET 的强场电流坍塌效应,并使用光电离能谱的方法研究了 MESFET 的陷阱能级,认为半绝缘 GaN 缓冲层中的 1.8eV 和 2.85eV 两个深陷阱能俘获电子。之后又有很多实验证实了高电场下缓冲层体陷阱是造成电流坍塌的主要原因。另外传统 GaN 基 HEMT 器件结构过于简单,沟道主要存在于缓冲层内,而缓冲层势阱较浅很难束缚住大量电子,因此在高电场作用下,电子进入缓冲层形成寄生电导,不仅造成电子浓度的损失,而且严重影响器件性能。

[0005] 除了电流坍塌效应外,还有自加热效应、短沟道效应等一系列问题严重地制约器件的进一步发展。为了克服这些缺点人们做了很多尝试,提出了一些 $\text{AlGaIn}/\text{GaIn}$ 结构的变体,比如:2004 年纽约州立大学的 W. Lanfort 等人提出了 $\text{AlGaIn}/\text{InGaIn}/\text{GaIn}$ 异质结构,2005 年以色列技术工程学院的 O. Katz 等提出了 InAlN/GaIn 异质结构,通过实验他们分别证明了这两种结构制作的 HEMT 器件具有更大的功率。宽带隙超薄 AlN 层的使用可以追溯到 2001 年,加利福尼亚大学的 L. Shen 等人在传统的应变 $\text{AlGaIn}/\text{GaIn}$ 异质结基础上做了稍微改进,即在 AlGaIn 势垒层和 GaN 缓冲层之间插入了 1nm 厚的 AlN 界面层,结果提高了沟道中二维电子气 (2DEG) 的迁移率,2008 年维也纳技术大学的 J. Kuzmik 等人将 AlN 薄层插入到晶格匹配的 InAlN/GaIn 异质结中,结果证明该结构不仅降低了混晶无序散射而且增加了二维电子气在沟道内的束缚力,因而极大地提高了器件性能。当前对 AlN/GaN 异质结 HEMT 器件的

研究较少,主要是因为使用 MOCVD 或 MBE 工艺在 GaN 外延层上生长高质量 AlN 势垒层存在困难。然而,使用超薄 AlN 势垒层可以有效降低短沟道效应和电流坍塌效应,使得该结构在超高频、大功率应用中具有重要的研究价值。AlN 材料具有比 AlGaIn 层更强的极化效应,可以聚集更高浓度的电子气,使得器件的饱和电流显著增大,其禁带宽度在 6.2eV 左右,当作为势垒层使用时,可以大大减小势垒层的厚度,增强栅极对沟道电子的控制能力,可以减小器件在耗尽模式下的阈值电压。 $Al_{0.3}Ga_{0.7}N$ 的热导率为 1.7W/cmK,而 AlN 的热导率为 3W/cmK 或者更高,可以和 4H-SiC 材料相比拟,采用 AlN 材料做势垒层可以带来更好的散热效果,降低器件的自加热效应

[0006] 2005 年 R. M. Chu 等人提出了 AlGaIn 做势垒层的 AlGaIn/GaN/AlGaIn/GaN 双沟道 HEMT,其结构如图 1 所示,其特征是:在蓝宝石衬底上依次形成 GaN 成核层、GaN 缓冲层、AlGaIn 下势垒层、GaN 沟道层、 $Al_{0.3}Ga_{0.7}N$ 上势垒层,在 $Al_{0.3}Ga_{0.7}N$ 上势垒层上依次形成源极、漏极和栅极,以及在栅极、源极扩展区和栅极、漏极扩展区形成 Si_3N_4 钝化层,其中源极、漏极分别与 $Al_{0.3}Ga_{0.7}N$ 上势垒层形成欧姆接触,栅极和 $Al_{0.3}Ga_{0.7}N$ 上势垒层形成肖特基接触。它与传统的 GaN 基 HEMT 相比具有两个优点:(1) 工作时两个沟道的总电流密度大于传统的 GaN 基 HEMT;(2) 下沟道的存在使得总的电子束缚能力增强,大电流下的热电子效应有所减弱,同时 GaN 缓冲层内的寄生电导基本消除。但是 AlGaIn/GaN/AlGaIn/GaN 双沟道 HEMT 也有明显的缺点:一、自加热效应明显;二、电流坍塌效应显著;三、耗尽模式下的阈值电压过大;四、栅极漏电流严重

发明内容

[0007] 本发明的目的是:提供一种 $Al_2O_3/AlN/GaN/AlGaIn/GaN$ 双沟道 MOS-HEMT 结构,包括:蓝宝石衬底 10 和在其上依次生长的 GaN 成核层 9、GaN 缓冲层 8、AlGaIn 下势垒层 7、GaN 沟道层 6 和 AlN 上势垒层 5,AlN 上势垒层 5 上形成的 Al_2O_3 栅极电介质层 4、源极 1 和漏极 3,以及 Al_2O_3 栅介质层 4 上形成的栅极 2,其中源极 1、漏极 3 分别与 AlN 上势垒层 5 形成欧姆接触,栅极 2、 Al_2O_3 栅介质层 4 和 AlN 上势垒层 5 形成 MOS 结构。该结构中 GaN 成核层 9 为 30nm, GaN 缓冲层 8 为非故意掺杂,厚度 2.5 μm ; AlGaIn 下势垒层 7 中 Al 组份从 3% 渐变到 6%, AlGaIn 层为非故意掺杂,厚度 21nm; GaN 沟道层 6 为非故意掺杂,厚度为 14nm; AlN 上势垒层 5 为非故意掺杂,厚度为 3.5nm; Al_2O_3 栅介质层 4 的厚度为 16nm。源极 1 和漏极 3 为欧姆接触金属 Ti/Al/Ni/Au, Ti 厚度为 20nm, Al 厚度为 120nm, Ni 厚度为 45nm, Au 厚度为 55nm, 栅极 2 为金属 Ni/Au, Ni 厚度为 20nm, Au 厚度为 200nm。源极 1、栅极 2 和漏极 3 的长度均为 1 μm , 源极 1 与栅极 2 的扩展区长度为 1 μm , 栅极 2 与漏极 3 的扩展区长度为 1 μm 。

[0008] 本发明的目的是这样实现的:本发明用高质量的 AlN 材料代替传统的 AlGaIn 材料作为上势垒层,加强了对沟道电子的束缚,有效地降低了电流坍塌效应;利用 AlN 材料很强的极化能力,大大地提高了沟道的二维电子气浓度,增大了饱和输出功率;利用 AlN 材料良好的热导性质,降低了器件的自加热效应;利用 AlN 材料在 $Al_xGa_{1-x}N$ 中具有最大的禁带宽度,极大地减小了势垒层厚度,增强了栅极对沟道控制能力,降低了耗尽模式下的阈值电压;本发明还采用 Al_2O_3 替代了传统的 Si_3N_4 钝化层, Al_2O_3 既作为钝化层又作为栅极电介质层使用,形成的 MOS 结构大大减小了栅极漏电流,提高了击穿电压,另外 Al_2O_3 的热导率

(0.28W/cmK) 约为 Si_3N_4 的 (0.185W/cmK) 1.5 倍,可以进一步提高器件的散热能力。

[0009] 本发明的另一目的是提供上述高电子迁移率晶体管的制备方法,具体步骤如下所示:

[0010] (1) 在蓝宝石衬底上,利用金属有机化学气相沉积的方法,生长 GaN 成核层 9;

[0011] (2) 在 GaN 成核层 9 上,生长非故意掺杂的 GaN 缓冲层 8;

[0012] (3) 在 GaN 缓冲层 8 上,生长 Al 组份从 3%到 6%渐变的 AlGaIn 下势垒层 7;

[0013] (5) 在 AlGaIn 下势垒层 7 上,生长 GaN 沟道层 6;

[0014] (6) 在 GaN 沟道层 6 上,生长 AlN 上势垒层 5;

[0015] (7) 在 AlN 上势垒层 5 上,采用原子层沉积工艺淀积 Al_2O_3 栅介质层 4;

[0016] (8) Al_2O_3 栅介质层 4 形成后,通过光刻工艺在源、漏极区域形成刻蚀所需窗口,采用反应离子刻蚀工艺去除源、漏极区域的 Al_2O_3 介质薄膜;

[0017] (9) 刻蚀完成后,利用光刻工艺获得源、漏极区域窗口,然后采用电子束蒸发工艺,在源、漏极区域窗口上蒸发欧姆接触金属 Ti/Al/Ni/Au,形成源极 1 和漏极 3;

[0018] (10) 源极 1、漏极 3 形成后,在 Al_2O_3 栅介质层 4 上利用光刻工艺获得栅极区域窗口,并在该栅极区域窗口上采用电子束蒸发工艺蒸发栅极金属 Ni/Au,形成栅极 2,至此完成器件制造。

[0019] 上述的一种新型的 $\text{Al}_2\text{O}_3/\text{AlN}/\text{GaN}/\text{AlGaIn}/\text{GaN}$ 双沟道 MOS-HEMT 器件的工艺步骤所说的生长 GaN 成核层 9,其生长条件是:反应温度控制在 $550 \sim 600^\circ\text{C}$ 之间,生长速率 $2\text{nm}/\text{分钟}$,厚度为 $20 \sim 50\text{nm}$ 。

[0020] 上述的一种新型的 $\text{Al}_2\text{O}_3/\text{AlN}/\text{GaN}/\text{AlGaIn}/\text{GaN}$ 双沟道 MOS-HEMT 器件的工艺步骤所说的生长 GaN 缓冲层 8,其生长条件是:反应温度 1185°C ,生长速率为 $0.5 \sim 1.0 \mu\text{m}/\text{小时}$,厚度为 $2 \sim 3 \mu\text{m}$ 。

[0021] 上述的一种新型的 $\text{Al}_2\text{O}_3/\text{AlN}/\text{GaN}/\text{AlGaIn}/\text{GaN}$ 双沟道 MOS-HEMT 器件的工艺步骤所说的生长 AlGaIn 下势垒层 7,其生长条件是:反应温度 810°C ,纯的氮气作为载气,Al 组分从 3%到 6%渐变,生长速率为 $2\text{nm}/\text{分钟}$,厚度为 $20\text{nm} \sim 30\text{nm}$ 。

[0022] 上述的一种新型的 $\text{Al}_2\text{O}_3/\text{AlN}/\text{GaN}/\text{AlGaIn}/\text{GaN}$ 双沟道 MOS-HEMT 器件的工艺步骤所说的生长 GaN 沟道层 6,其生长条件是:反应温度 810°C ,生长速率为 $2\text{nm}/\text{分钟}$,厚度为 $10 \sim 20\text{nm}$ 。

[0023] 上述的一种新型 $\text{Al}_2\text{O}_3/\text{AlN}/\text{GaN}/\text{AlGaIn}/\text{GaN}$ 双沟道 MOS-HEMT 器件的工艺步骤,所说的生长 AlN 上势垒层 5,其生长条件是:反应温度为 810°C ,生长速率为 $2\text{nm}/\text{分钟}$,厚度为 $3 \sim 7\text{nm}$ 。

[0024] 上述的一种新型 $\text{Al}_2\text{O}_3/\text{AlN}/\text{GaN}/\text{AlGaIn}/\text{GaN}$ 双沟道 MOS-HEMT 器件的工艺步骤,所说的淀积 Al_2O_3 栅介质层 4,其生长条件是:先在 300°C 下沉积 Al_2O_3 薄膜,然后在 600°C 下氧气气氛中退火 60s,厚度为 $10 \sim 20\text{nm}$ 。

[0025] 本发明解决了传统双沟道器件较高的自加热效应和电流坍塌效应,同时也解决了传统双沟道器件阈值电压和栅极漏电流过高的现象,明显提高了饱和漏极电流及输出功率。

[0026] 本发明与现有技术相比具有如下优点:

[0027] (1) 本发明提出的方法,是用高质量的 AlN 材料替代传统的 AlGaIn 材料作为器件

的上势垒层。与 AlGaIn 材料相比, AlN 材料具有优良的热导性能 (3W/Kcm), 增强了器件的散热能力, 降低了器件在高电压下的自加热效应。AlN 在 $Al_xGa_{1-x}N$ 中具有最大的禁带宽度, 从而减小了上势垒层厚度, 增强了栅极对沟道控制能力, 也降低了耗尽模式下的阈值电压。与 AlGaIn 材料相比, AlN 具有更强的极化, 从而提高了沟道的电子浓度和器件的输出功率。此外如图 5 所示, AlN/GaN 形成的沟道势阱比 $Al_{0.3}Ga_{0.7}N$ /GaN 势阱要深, 热电子不易冲出沟道被陷阱俘获, 从而有效地抑制了电流坍塌效应。

[0028] (2) 本发明提出的方法, 是用 Al_2O_3 薄膜替代传统的钝化材料 Si_3N_4 , 与栅极和 AlN 下势垒层形成了 MOS 结构。 Al_2O_3 具有很高的介电常数、宽的禁带宽度和高的击穿电压, 不仅可以降低栅极漏电流, 而且还可以对器件的表面进行钝化, 降低由表面陷阱引起的电流坍塌效应;

[0029] (3) 本发明的工艺步骤均是当前国内相对比较成熟的工艺, 工艺过程比较简单, 完全和传统的 GaN 基 HEMT 器件制备工艺兼容。

附图说明

[0030] 图 1 为传统的 AlGaIn/GaN/AlGaIn/GaN 双沟道 HEMT 的结构示意图;

[0031] 图 2 为本发明的 Al_2O_3 /AlN/GaN/AlGaIn/GaN 双沟道 MOS-HEMT 的结构示意图;

[0032] 图 3 为本发明的 Al_2O_3 /AlN/GaN/AlGaIn/GaN 双沟道 MOS-HEMT 和传统的 AlGaIn/GaN/AlGaIn/GaN 双沟道 HEMT 的栅极漏电流对比;

[0033] 图 4 为本发明的 Al_2O_3 /AlN/GaN/AlGaIn/GaN 双沟道 MOS-HEMT 和传统的 AlGaIn/GaN/AlGaIn/GaN 双沟道 HEMT 对应栅极电压为 1V 时的输出特性对比;

[0034] 图 5 为本发明的 Al_2O_3 /AlN/GaN/AlGaIn/GaN 双沟道 MOS-HEMT 和传统的 AlGaIn/GaN/AlGaIn/GaN 双沟道 HEMT 的纵向导带能量对比;

[0035] 图 6 为本发明的 Al_2O_3 /AlN/GaN/AlGaIn/GaN 双沟道 MOS-HEMT 和传统的 AlGaIn/GaN/AlGaIn/GaN 双沟道 HEMT 的俘获电子浓度对比 (微米尺度);

[0036] 图 7 为本发明的 Al_2O_3 /AlN/GaN/AlGaIn/GaN 双沟道 MOS-HEMT 和传统的 AlGaIn/GaN/AlGaIn/GaN 双沟道 HEMT 的电子温度分布对比 (微米尺度)。

具体实施方式

[0037] 参见图 2, 它是本发明提出的新型 Al_2O_3 /AlN/GaN/AlGaIn/GaN 双沟道 MOS-HEMT 器件结构图。制备过程中以 AlN 单晶作为衬底, 分别以三甲基镓 (TMGa)、三甲基铝 (TMAI) 作为 Ga 源和 Al 源, 以高纯 NH_3 气为氮源, 氮气作为载气, 具体制备流程如下:

[0038] 1、用常规有机溶剂对衬底进行清洗, 使用 1 : 3 的磷酸、硫酸混合液腐蚀液去除表面损伤, 经去离子水冲洗、甩干后在 1100°C 的真空环境下退火处理 1 个小时, 然后在 850°C 在氨气氛下氮化 10 分钟, 氨气流量为 175sccm。

[0039] 2、将生长温度降低到 550°C, 保持生长压力为 40Torr, 氨气流量为 1500sccm, 氮气流量为 1500sccm, 向反应室中通入流量为 50 μ mol/min 的镓源, 以生长厚度为 30nm 的 GaN 成核层;

[0040] 3、将生长温度升高到 1185°C, 保持生长压力为 40Torr, 氨气流量为 3000sccm, 氮气流量为 3000sccm, 向反应室中通入流量为 400 μ mol/min 的镓源, 以生长厚度为 2.5 μ m 的

GaN 缓冲层；

[0041] 4、将生长温度降低到 810℃，保持生长压力为 40Torr，氮气流量为 1500sccm，氨气流量为 1500sccm，控制镓源、铝源流量，生长厚度为 21nm 的 Al 组份从 3% 到 6% 渐变的 AlGaIn 下势垒层；

[0042] 5、保持生长温度为 810℃，保持生长压力为 40Torr，氮气流量为 1500sccm，氨气流量为 1500sccm，向反应室中通入流量为 50 μ mol/min 的镓源，以生长厚度为 14nm 的 GaN 沟道层；

[0043] 6、向反应室中同时通入铝源和镓源，维持反应温度为 810℃，控制好流量，生长厚度为 3.5nm 的 AlN 上势垒层，同时通入镓源是为了增加铝原子在表面的扩散率；

[0044] 7、形成 Al₂O₃ 栅介质层：采用 ALD 工艺在 300℃ 下沉积 Al₂O₃ 薄膜，然后在 600℃ 下氧气气氛中退火 60s，获得厚度为 16nm 的 Al₂O₃ 层，然后对样品表面甩正胶，转速为 5000 转/min，再在温度为 80℃ 的烘箱中烘 10min，通过光刻以及显影在源、漏极区域形成刻蚀所需的窗口，采用反应离子刻蚀工艺去除源、漏极区域的 Al₂O₃ 介质薄膜；

[0045] 8、光刻源、漏极区域：为了更好地剥离金属，首先在样品上甩黏附剂，转速为 8000 转/min，时间为 30s，在温度为 160℃ 的高温烘箱中烘 20min，然后再在该样品上甩正胶，转速为 5000 转/min，最后在温度为 80℃ 的高温烘箱中烘 10min，光刻获得源、漏极区域窗口；

[0046] 9、蒸发源、漏金属：采用电子束蒸发工艺淀积 Ti/Al/Ni/Au 四层金属；

[0047] 10、剥离源、漏金属及退火：在丙酮中浸泡 20min 以上后进行超声处理，然后用氮气吹干。将样品放入快速退火炉中退火：首先向退火炉内通入氮气大约 7 分钟，然后在氮气气氛下，温度为 800℃ 条件下进行 30s 快速退火；

[0048] 11、光刻栅极区域窗口：在样品上甩黏附剂，转速为 8000 转/min，时间为 30s；在温度为 160℃ 的高温烘箱内烘 20min；然后再在该样品上甩正胶，转速为 5000 转/min，最后在温度为 80℃ 的烘箱中烘 10min，光刻获得栅极区域窗口；

[0049] 12、蒸发栅极金属：采用电子束蒸发工艺沉积 Ni/Au 两层金属，随后将样品浸泡在剥离液中 2 分钟，获得栅极。至此完成器件制造。

[0050] 实施例

[0051] 本发明模拟了传统的 AlGaIn/GaN/AlGaIn/GaN 双沟道 HEMT 和本发明的 Al₂O₃/AlN/GaN/AlGaIn/GaN 双沟道 MOS-HEMT 的电学特性并因此证明了本发明的新器件相比传统器件在抑制电流坍塌和自加热效应等方面的优越性。图 3 为本发明器件和传统器件的栅极漏电流随漏极电压的变化关系对比，由图可知本发明器件的栅极漏电流比传统器件降低了 4 个数量级以上。图 4 为本发明器件和传统器件的输出特性对比，由图可知本发明器件的漏极电流密度明显增加了，这是说明 AlN 的极化能力比传统的 Al_{0.3}Ga_{0.7}N 强。而且本发明器件基本消除了高漏极电压时出现的负微分电导，这是因为本发明采用了导热性更好的 AlN 和 Al₂O₃，降低了器件的自加热效应。如图 7 所示，本发明器件的电子温度比传统器件明显降低，而且本发明器件的温度分布更均匀，基本消除了传统器件中导致迁移率下降的热点，证明本发明器件更好地抑制了自加热效应。图 5 展示了本发明器件和传统器件的纵向导带能量对比，AlN 上势垒层与 GaN 沟道层具有更大的导带不连续量，形成的沟道势阱比传统器件更深，电子束缚能力更强，沟道电子不易冲出沟道被陷阱俘获，电流坍塌效应降低。图 6 为本发明器件和传统器件的俘获电子浓度对比，由图可知本发明器件的俘获电子浓度比传统

器件降低了 3 个数量级,因此证明本发明器件可以抑制高频下出现的电流坍塌效应。



图 1

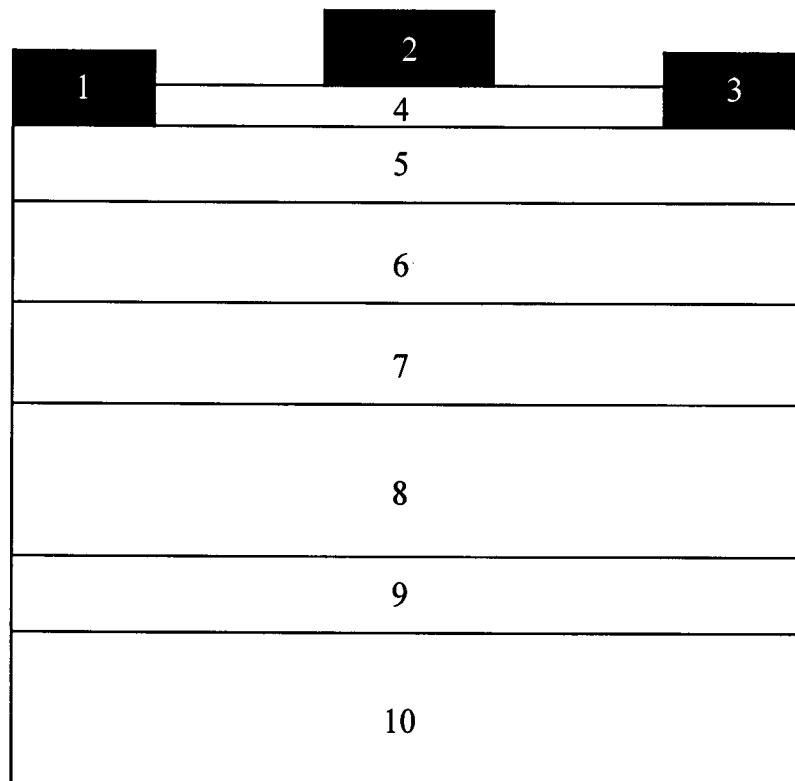


图 2

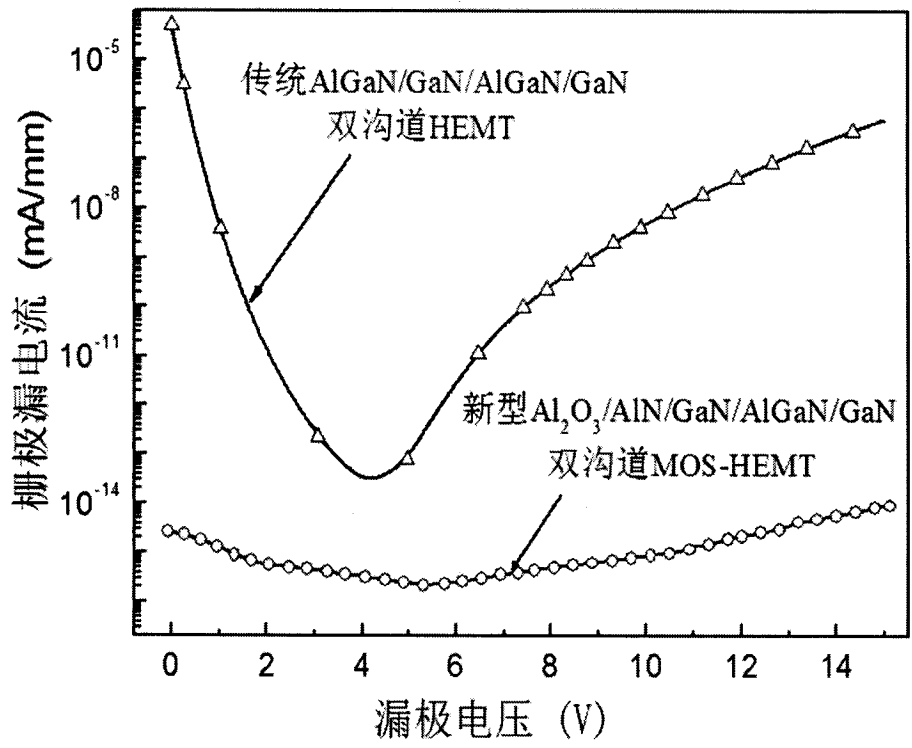


图 3

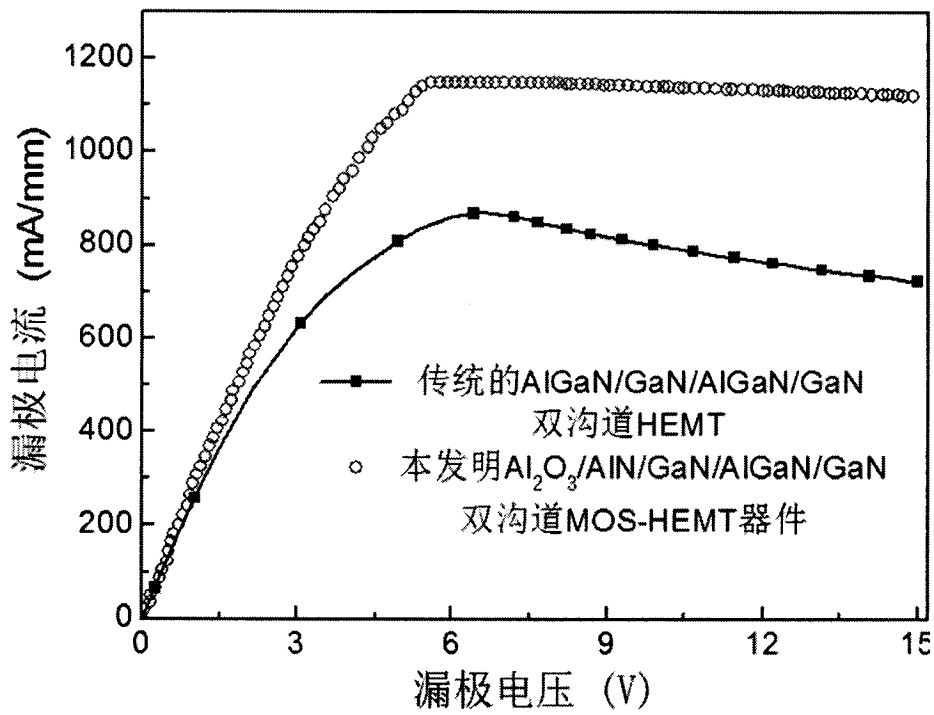


图 4

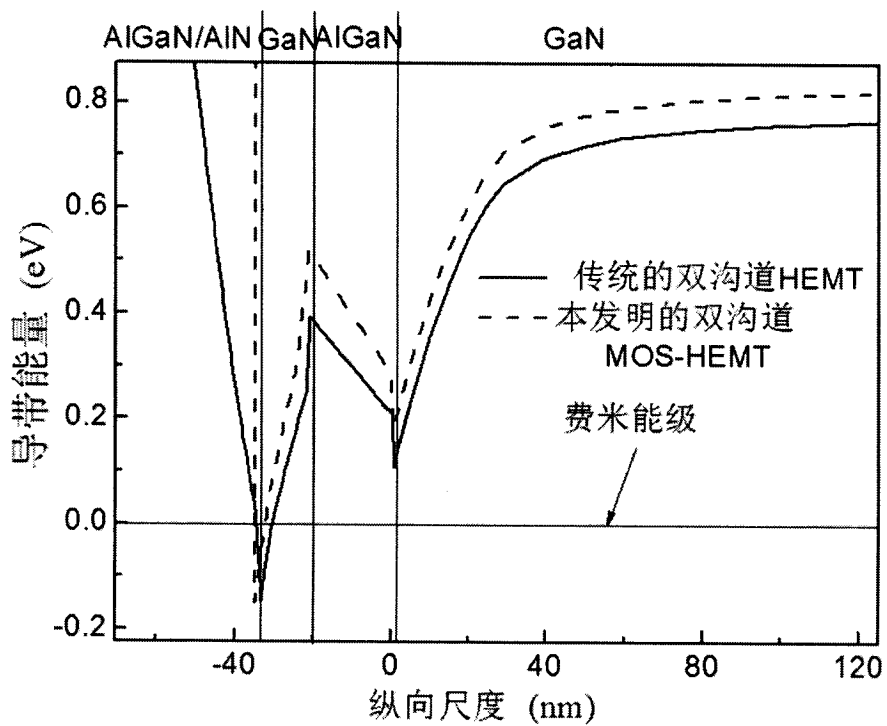


图 5

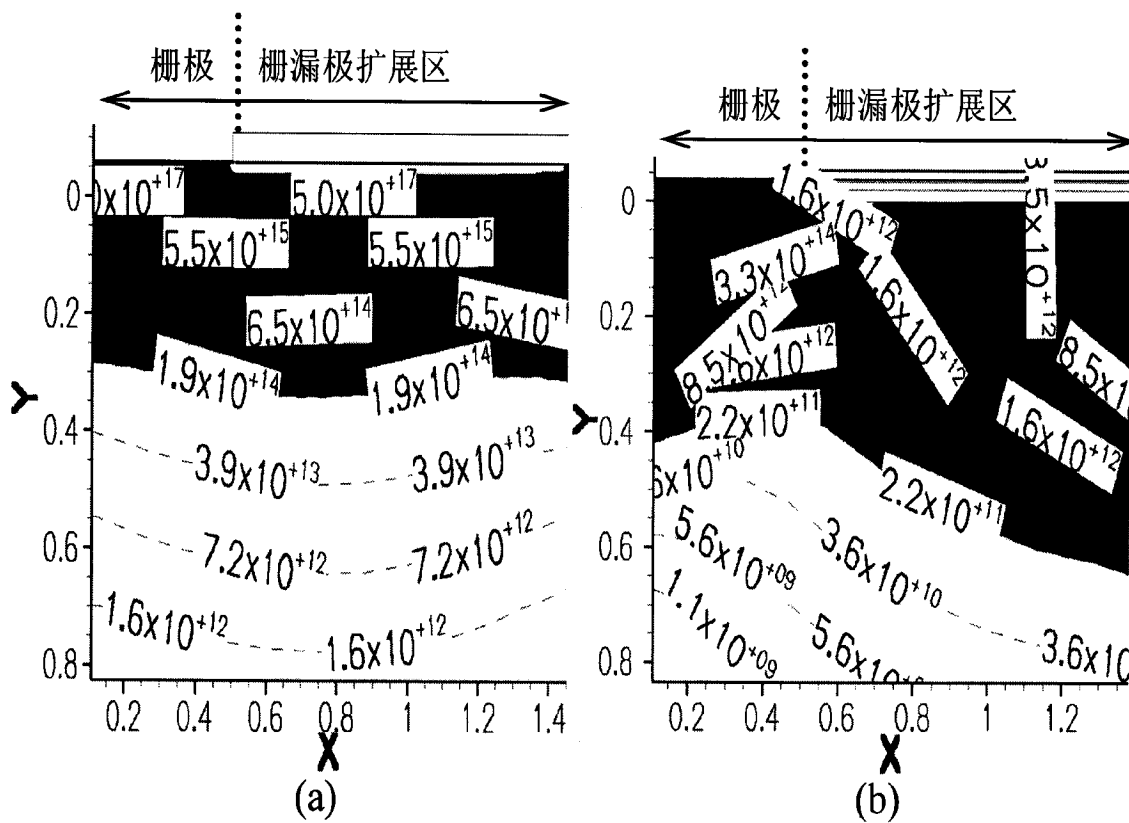


图 6

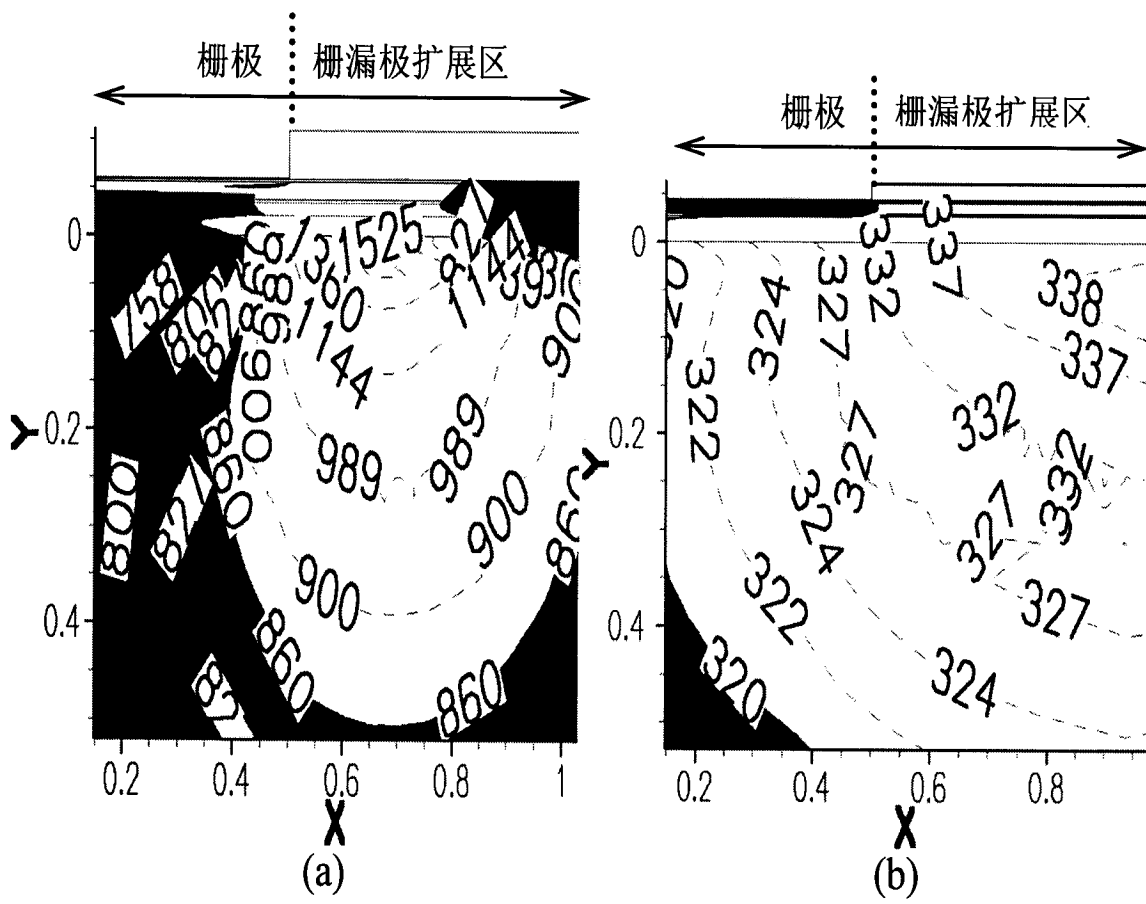


图 7