



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2024년10월04일  
(11) 등록번호 10-2712859  
(24) 등록일자 2024년09월27일

- (51) 국제특허분류(Int. Cl.)  
H01L 27/146 (2006.01)
- (52) CPC특허분류  
H01L 27/1463 (2013.01)  
H01L 27/14603 (2013.01)
- (21) 출원번호 10-2021-7011781
- (22) 출원일자(국제) 2019년10월23일  
심사청구일자 2022년09월01일
- (85) 번역문제출일자 2021년04월21일
- (65) 공개번호 10-2021-0083261
- (43) 공개일자 2021년07월06일
- (86) 국제출원번호 PCT/JP2019/041454
- (87) 국제공개번호 WO 2020/095674  
국제공개일자 2020년05월14일
- (30) 우선권주장  
JP-P-2018-207880 2018년11월05일 일본(JP)
- (56) 선행기술조사문헌  
KR1020170026053 A\*  
US20130105928 A1\*  
\*는 심사관에 의하여 인용된 문헌

- (73) 특허권자  
소니 세미컨덕터 솔루션즈 가부시키키가이샤  
일본국 가나가와켄 아즈기시 아사히쵸 4-14-1
- (72) 발명자  
호시 히로노리  
일본국 가나가와켄 아즈기시 아사히쵸 4-14-1 소니 세미컨덕터 솔루션즈 가부시키키가이샤 내  
오쿠야마 아츠시  
일본국 가나가와켄 아즈기시 아사히쵸 4-14-1 소니 세미컨덕터 솔루션즈 가부시키키가이샤 내  
오시야마 이타루  
일본국 가나가와켄 아즈기시 아사히쵸 4-14-1 소니 세미컨덕터 솔루션즈 가부시키키가이샤 내
- (74) 대리인  
최달용

전체 청구항 수 : 총 10 항

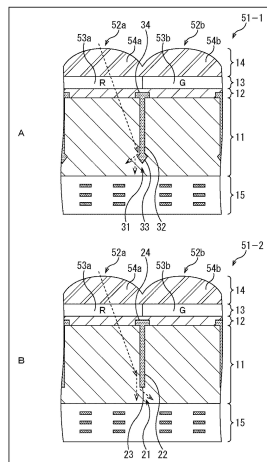
심사관 : 심병로

(54) 발명의 명칭 활상 소자 및 제조 방법 및 전자 기기

(57) 요약

본 개시는, 크로스토크를 저감하는 효과의 향상을 도모할 수 있도록 하는 활상 소자 및 제조 방법 및 전자 기기에 관한 것이다. 조사되는 광을 광전변환하는 광전변환부가 형성되는 반도체 기판의 수광면측부터, 복수의 광전변환부끼리의 사이에 마련된 트렌치부와, 트렌치부의 일부분에서, 트렌치부의 간격이 넓어지도록 트렌치부의 측면에 대해 경사하는 경사면을 적어도 마련한 돌기부를 구비한다. 본 기술은, 예를 들면, 이면 조사형의 고체 활상 소자에 적용할 수 있다.

대표도 - 도3



(52) CPC특허분류  
*H01L 27/1462* (2013.01)

---

**명세서**

**청구범위**

**청구항 1**

조사되는 광을 광전변환하는 광전변환부가 형성되는 반도체 기판과,  
 상기 반도체 기판의 수광면측부터, 복수의 상기 광전변환부끼리의 사이에 마련된 트렌치부와,  
 상기 트렌치부의 일부분에서, 상기 트렌치부의 간격이 넓어지도록 상기 트렌치부의 측면에 대해 경사하는 경사면을 적어도 마련한 돌기부를 구비하며,  
 상기 트렌치부 및 상기 돌기부에는, 광의 투과를 억제하는 재료가 매입되며,  
 상기 돌기부 중의 상기 트렌치부의 측면보다도 측면 방향으로 돌출하고 있는 돌출부에 매입되는 제1의 재료와, 상기 돌출부 이외의 상기 트렌치부의 내부에 매입되는 제2의 재료는, 각각 특성이 다른 것을 특징으로 하는 촬상 소자.

**청구항 2**

제1항에 있어서,  
 상기 돌기부는, 상기 반도체 기판을 구성하는 결정의 소정의 면 방위에 따른 상기 경사면에 의해 구성되는 것을 특징으로 하는 촬상 소자.

**청구항 3**

제1항에 있어서,  
 상기 돌기부는, 상기 트렌치부의 선단에 마련되는 것을 특징으로 하는 촬상 소자.

**청구항 4**

제1항에 있어서,  
 상기 돌기부는, 상기 반도체 기판의 수광면부터 상기 트렌치부의 선단까지 사이의 중단에 마련되는 것을 특징으로 하는 촬상 소자.

**청구항 5**

제1항에 있어서,  
 상기 돌기부는, 상기 반도체 기판의 수광면부터 상기 트렌치부의 선단까지 사이의 복수 개소에 마련되는 것을 특징으로 하는 촬상 소자.

**청구항 6**

삭제

**청구항 7**

삭제

**청구항 8**

제1항에 있어서,  
 상기 제1의 재료는, 상기 제2의 재료보다도 광에 대한 흡수 계수가 높고,  
 상기 제2의 재료는, 상기 제1의 재료보다도 광에 대한 반사율이 높은 것을 특징으로 하는 촬상 소자.

**청구항 9**

제1항에 있어서,

상기 반도체 기판은, 제1의 방향을 두께 방향으로 함과 함께 상기 제1의 방향과 직교하는 수평면에 따라 넓어지는 면지수 {111}로 나타내는 제1의 결정면을 갖는 Si{111} 기판이고,

상기 돌기부의 상기 경사면은, 상기 제1의 방향에 대해 경사함과 함께 면지수 {111}로 나타내는 상기 Si{111} 기판의 결정면에 따른 면을 포함하는 것을 특징으로 하는 활상 소자.

**청구항 10**

제1의 방향을 두께 방향으로 함과 함께 상기 제1의 방향과 직교하는 수평면에 따라 넓어지는 Si 기판과,

상기 Si 기판에 마련되고, 수광량에 응한 전하를 광전변환에 의해 생성하는 광전변환부와,

복수의 상기 광전변환부끼리의 사이에 마련된 트렌치부의 일부분에서, 상기 트렌치부의 간격이 넓어지도록 상기 트렌치부의 측면에 대해 경사하는 경사면을 적어도 마련한 돌기부를 가지고,

상기 돌기부는, 상기 제1의 방향에 대해 경사함과 함께 3개의 Si 백본드를 갖는 제2의 결정면에 따른 면을 포함하며,

상기 트렌치부 및 상기 돌기부에는, 광의 투과를 억제하는 재료가 매입되며,

상기 돌기부 중의 상기 트렌치부의 측면보다도 측면 방향으로 돌출하고 있는 돌출부에 매입되는 제1의 재료와, 상기 돌출부 이외의 상기 트렌치부의 내부에 매입되는 제2의 재료는, 각각 특성이 다른 것을 특징으로 하는 활상 소자.

**청구항 11**

활상 소자를 제조하는 제조 장치가,

조사되는 광을 광전변환하는 광전변환부가 형성되는 반도체 기판의 수광면측부터, 복수의 상기 광전변환부끼리의 사이에 마련된 트렌치부를 새겨넣는 것과,

상기 트렌치부의 일부분에서, 상기 트렌치부의 간격이 넓어지도록 상기 트렌치부의 측면에 대해 경사하는 경사면을 적어도 마련한 돌기부를 형성하며,

상기 트렌치부 및 상기 돌기부에는, 광의 투과를 억제하는 재료가 매입되며,

상기 돌기부 중의 상기 트렌치부의 측면보다도 측면 방향으로 돌출하고 있는 돌출부에 매입되는 제1의 재료와, 상기 돌출부 이외의 상기 트렌치부의 내부에 매입되는 제2의 재료는, 각각 특성이 다른 것을 포함하는 것을 특징으로 하는 제조 방법.

**청구항 12**

조사되는 광을 광전변환하는 광전변환부가 형성되는 반도체 기판과,

상기 반도체 기판의 수광면측부터, 복수의 상기 광전변환부끼리의 사이에 마련된 트렌치부와,

상기 트렌치부의 일부분에서, 상기 트렌치부의 간격이 넓어지도록 상기 트렌치부의 측면에 대해 경사하는 경사면을 적어도 마련한 돌기부를 가지며,

상기 트렌치부 및 상기 돌기부에는, 광의 투과를 억제하는 재료가 매입되며,

상기 돌기부 중의 상기 트렌치부의 측면보다도 측면 방향으로 돌출하고 있는 돌출부에 매입되는 제1의 재료와, 상기 돌출부 이외의 상기 트렌치부의 내부에 매입되는 제2의 재료는, 각각 특성이 다른 활상 소자를 구비하는 것을 특징으로 하는 전자 기기.

**발명의 설명**

**기술 분야**

[0001] 본 개시는, 활상 소자 및 제조 방법 및 전자 기기에 관한 것으로, 특히, 크로스토크를 저감하는 효과의 향상을 도모할 수 있도록 한 활상 소자 및 제조 방법 및 전자 기기에 관한 것이다.

**배경 기술**

[0002] 종래, 고체 활상 장치에서는, 특히, 이면 조사형의 고체 활상 장치에서는, 인접하는 화소로부터의 크로스토크가 발생하는 것이 알려져 있다. 특히, 글로벌 셔터 기능을 가진 고체 활상 장치에서는 전하 축적부에의 크로스토크에 의해 축적 전하가 증가해 버려 글로벌 셔터 기능이 저하되는 것으로 되어 버린다.

[0003] 그래서, 크로스토크의 발생에 수반하는 해상도나 색 재현성의 저하, 휘도 단차 등을 회피하기 위해, 인접하는 화소끼리를 분리하도록 소자 분리부를 마련하는 기술이 사용되고 있다.

[0004] 예를 들면, 특허 문헌 1에는, 이면의 포토 다이오드측부터 트렌치를 형성하고, 반도체 기관의 표면부터 이면에 관통하는 트렌치를 마련하거나, 일부를 비관통하는 트렌치를 마련하거나 함으로써 광학적인 화소 분리를 실현하는 구조가 제안되어 있다.

[0005] 또한, 특허 문헌 2에는, 트렌치의 선단에 반도체 기관과 수평한 차광부를 마련한 구조가 제안되어 있다.

**선행기술문헌**

**특허문헌**

[0006] (특허문헌 0001) 특허 문헌 1: 일본 특개2013-30803호 공보  
 (특허문헌 0002) 특허 문헌 2: 일본 특개2013-98446호 공보

**발명의 내용**

**해결하려는 과제**

[0007] 그렇지만, 상술한 특허 문헌 1로 개시되어 있는 구조에서는, 트렌치 단부에서의 광의 회절에 의해 인접하는 화소로 광이 누입됨으로써 크로스토크가 발생하여 그 크로스토크를 억제하는 효과가 불충분했다. 또한, 상술한 특허 문헌 2에서 개시되어 있는 구조에서는, 차광부의 체적이 너무 커지면 포토 다이오드의 면적이 작아져서 감도가 저하될 뿐만 아니라, 차광 면적이 커지는데 수반하여 결정 결함이 생기는 요인으로 되어 있다.

[0008] 본 개시는, 이와 같은 상황을 감안하여 이루어진 것이고, 크로스토크를 저감하는 효과의 향상을 도모할 수 있도록 하는 것이다.

**과제의 해결 수단**

[0009] 본 개시의 한 측면의 활상 소자는, 조사되는 광을 광전변환하는 광전변환부가 형성되는 반도체 기관과, 상기 반도체 기관의 수광면측으로부터, 복수의 상기 광전변환부끼리의 사이에 마련된 트렌치부와, 상기 트렌치부의 일부분에서, 상기 트렌치부의 간격이 넓어지도록 상기 트렌치부의 측면에 대해 경사하는 경사면을 적어도 마련한 돌기부를 구비한다. 여기서, 경사면은, 예를 들면, 제1의 방향을 두께 방향으로 함과 함께 제1의 방향과 직교하는 수평면에 따라 넓어지는 면지수 {111}로 나타내는 제1의 결정면을 갖는 Si 기관에 대해, 에칭 용액을 이용한 결정 이방성 에칭을 행하여 형성되는 것이다. 예를 들면 알칼리 용액을 이용한 에칭인 경우, Si의 미결합수(dangling bond)와 OH 이온과의 반응을 기점으로 에칭이 진행된다. 이 때문에 표면에 노출하는 미결합수가 많을수록 에칭이 진행하기 쉽고, 벌크측으로 늘어나는 백본드가 많을수록 에칭이 진행하기 어렵다. 즉, 경사면은 기관 표면과 개략 수평 방향으로, 3개 미만의 Si 백본드를 갖는다. 한편, Si 기관의 표면과 개략 수직 방향에서, 경사면은 Si 백본드를 3개 갖는다. Si 백본드란, 예를 들면 도 26의 개략 설명도에서 설명하면, Si{111}면의 법선에 대해 Si 미결합수측을 정방향으로 했을 때에 그것과 반대측의 부방향으로 늘어나는 결합수를 의미한다. 도 26의 예에서는, {111}면에 대해 -19.47° ~ +19.47°의 각도를 이루는 3개의 백본드를 나타내고 있다. 구체적으로, 광전변환부, 경사면, 전하 유지부를 Si{111} 기관에 마련하는 경우, 경사면은, Si 기관의 두께 방향인 제1의 방향에 대해 경사함과 함께 면지수 {111}로 나타내는 Si{111} 기관의 제2의 결정면에 따른 면을 포함한다.

[0010] 본 개시의 한 측면의 제조 방법은, 조사되는 광을 광전변환하는 광전변환부가 형성되는 반도체 기관의 수광면측

부터, 복수의 상기 광전변환부끼리의 사이에 마련된 트렌치부를 새겨넣는 것과, 상기 트렌치부의 일부분에서, 상기 트렌치부의 간격이 넓어지도록 상기 트렌치부의 측면에 대해 경사하는 경사면을 적어도 마련한 돌기부를 형성하는 것을 포함한다.

[0011] 본 개시의 한 측면의 전자 기기는, 조사되는 광을 광전변환하는 광전변환부가 형성되는 반도체 기판과, 상기 반도체 기판의 수광면측부터, 복수의 상기 광전변환부끼리의 사이에 마련된 트렌치부와, 상기 트렌치부의 일부분에서, 상기 트렌치부의 간격이 넓어지도록 상기 트렌치부의 측면에 대해 경사하는 경사면을 적어도 마련한 돌기부를 갖는 촬상 소자를 구비한다.

[0012] 본 개시의 한 측면에서는, 조사되는 광을 광전변환하는 광전변환부가 형성되는 반도체 기판의 수광면측부터, 복수의 광전변환부끼리의 사이에 마련되는 트렌치부가 새겨넣어 지고, 그 트렌치부의 일부분에서, 트렌치부의 간격이 넓어지도록 트렌치부의 측면에 대해 경사하는 경사면을 적어도 마련한 돌기부가 형성된다.

### 도면의 간단한 설명

[0013] 도 1은 본 기술을 적용한 촬상 소자가 구비하는 소자 분리부의 기본적인 구성례를 설명하는 도.

도 2는 소자 분리부의 평면적인 배치례를 도시하는 도.

도 3은 촬상 소자의 제1의 구성례를 도시하는 단면도.

도 4는 촬상 소자의 제2의 구성례를 도시하는 단면도.

도 5는 촬상 소자의 제3의 구성례를 도시하는 단면도.

도 6은 촬상 소자의 제4의 구성례를 도시하는 단면도.

도 7은 소자 분리부의 변형례를 도시하는 도.

도 8은 촬상 소자의 제5의 구성례를 도시하는 단면도.

도 9는 촬상 소자의 제6의 구성례를 도시하는 단면도.

도 10은 평면적으로 본 때의 돌기부와 개구부의 관계에 관해 설명하는 도.

도 11은 촬상 소자의 제7의 구성례를 도시하는 단면도.

도 12는 촬상 소자의 제8의 구성례를 도시하는 단면도.

도 13은 촬상 소자의 제9의 구성례를 도시하는 단면도.

도 14는 소자 분리부의 평면적인 배치례를 도시하는 도.

도 15는 제1의 제조 방법에 관해 설명하는 도.

도 16은 제2의 제조 방법에 관해 설명하는 도.

도 17은 제3의 제조 방법에 관해 설명하는 도.

도 18은 제4의 제조 방법에 관해 설명하는 도.

도 19는 제5의 제조 방법에 관해 설명하는 도.

도 20은 제5의 제조 방법에 관해 설명하는 도.

도 21은 제6의 제조 방법에 관해 설명하는 도.

도 22는 제7의 제조 방법에 관해 설명하는 도.

도 23은 제8의 제조 방법에 관해 설명하는 도.

도 24는 촬상 장치의 구성례를 도시하는 블록도.

도 25는 이미지 센서를 사용하는 사용례를 도시하는 도.

도 26은 본 개시의 Si 기판의 결정면에서의 백본드를 설명하는 모식도.

도 27은 본 개시의 Si 기판의 표면에서의 오프각을 설명하는 모식도.

**발명을 실시하기 위한 구체적인 내용**

- [0014] 이하, 본 기술을 적용한 구체적인 실시의 형태에 관해 도면을 참조하면서 상세히 설명한다.
- [0015] <돌기부를 갖는 소자 분리부의 기본적인 구성례>
- [0016] 도 1을 참조하여, 본 기술을 적용한 활상 소자가 구비하는 소자 분리부의 기본적인 구성례에 관해 설명한다.
- [0017] 도 1의 A에는, 일반적인 소자 분리부의 단면 구성의 한 예가 도시되어 있다. 도 1의 B에는, 돌기 형상을 갖는 소자 분리부의 단면 구성의 한 예가 도시되어 있고, 도 1의 C에는, 돌기 형상이 확대되어 도시되어 있다.
- [0018] 예를 들면, 도 1의 A에 도시하는 바와 같이, 일반적으로, 반도체 기판(11)의 이면(또는 표면)을 수직으로 새겨 넣은 트렌치에 의해 소자 분리부(21)가 형성된다. 또한, 도시하는 바와 같이, 2개의 소자 분리부(21a 및 21b)가 그들의 사이에 마련되는 화소를 인접하는 다른 화소로부터 분리한다. 그리고, 소자 분리부(21)는, 반도체 기판(11)의 이면에 대해 개략 수직하게 되는 트렌치 측면(22)이 형성됨과 함께, 소자 분리부(21)의 저면에는, 트렌치 측면(22)에 대해 개략 수직한 평탄면으로 이루어지는 평탄부(23)가 형성된다.
- [0019] 이에 대해, 도 1의 B에 도시하는 바와 같이, 본 기술을 적용한 소자 분리부(31)는, 그 선단부분에 반도체 기판(11)의 이면(또는 표면)을 수직으로 새겨넣은 트렌치 측면(32)의 간격이 넓어지도록 단면적으로 보아 개략 마름모꼴 형상의 돌기부(33)이 형성된다. 또한, 도시하는 바와 같이 2개의 소자 분리부(31a 및 31b)가 그들의 사이에 마련되는 화소를 인접하는 다른 화소로부터 분리한다.
- [0020] 그리고, 돌기부(33)는, 도 1의 C에 도시하는 바와 같이, 단면적으로 보아, 소자 분리부(31)를 형성하는 트렌치 측면(32)에 대해 경사하는 복수의 경사면(41 내지 44)에 의해 구성되어 있다.
- [0021] 예를 들면, 경사면(41 및 42)은, 반도체 기판(11)을 수직으로 새겨넣어 트렌치를 형성할 때의 저면(예를 들면, 소자 분리부(21)에서는 평탄부(23)가 되는 면)에 대해 소정의 경사각으로, 그 트렌치의 구석의 경사 방향으로 넓어지도록 형성된다. 또한, 경사면(43 및 44)은, 반도체 기판(11)을 수직으로 새겨넣어 트렌치를 형성할 때의 저면에 대해 소정의 경사각으로, 그 트렌치의 개구측의 경사 방향으로 넓어지도록 형성된다.
- [0022] 구체적으로는, 돌기부(33)는 실리콘 기판(100)에 대해, 알칼리성의 약액을 이용한 실리콘면 방위 선택 에칭을 행하여, 에칭 레이트가 낮은 실리콘 면(111)이 노출함으로써, 개략 마름모꼴의 형상이 되도록 형성할 수 있다. 이것에 의해 예를 들면, 경사면(41 및 42)은, 반도체 기판(11)을 수직으로 새겨넣어 트렌치를 형성할 때의 저면에 대해 경사각 54.7°로 형성된다. 즉, 돌기부(33)는 반도체 기판(11)을 구성하는 실리콘 결정의 실리콘 면(111)의 면 방위에 따라 경사하는 경사면(41 내지 44)에 의해 구성된다.
- [0023] 그리고, 도 1의 A 및 B에서는, 반도체 기판(11)에 입사한 광이 파선의 화살표에 의해 표시되어 있다.
- [0024] 도 1의 A에 도시하는 바와 같이, 어느 화소에서, 반도체 기판(11) 내에서 소자 분리부(21)에 따라 진행되는 광은, 소자 분리부(21)의 선단 부분에서, 그 화소에 인접하는 다른 화소의 방향을 향하여 굴절하게 된다. 따라서, 소자 분리부(21)를 구비하는 고체 활상 소자에서는 다른 화소로 광이 누입되어지는 것에 의한 혼색(크로스토크)이 발생한다.
- [0025] 이에 대해, 도 1의 B에 도시하는 바와 같이, 어느 화소에서, 반도체 기판(11) 내에서 소자 분리부(31)에 따라 진행되는 광은, 소자 분리부(31)의 돌기부(33)에서, 그 화소 자신의 방향을 향하여 굴절하게 된다. 따라서, 소자 분리부(31)를 구비하는 고체 활상 소자에서는 다른 화소로의 광의 누입을 방지할 수 있어서 혼색의 발생을 억제할 수 있다.
- [0026] <소자 분리부의 평면적인 배치례>
- [0027] 도 2를 참조하여, 돌기부(33)를 갖는 소자 분리부(31)의 평면적인 배치에 관해 설명한다.
- [0028] 고체 활상 소자의 수광면에는, 컬러 필터를 투과한 광을 수광하는 복수의 화소가 행렬형상으로 배치되어 있다. 도 2에는, 적색의 광을 수광하는 하나의 화소(R), 녹색의 광을 수광하는 2개의 화소(G) 및 청색의 광을 수광하는 하나의 화소(B)가 이른바 베이어 배열에 따라 2×2로 배치되어 있는 예가 도시되어 있다.
- [0029] 예를 들면, 도 2의 A에 도시하는 바와 같이, 돌기부(33)를 갖는 소자 분리부(31)는, 화소(R), 화소(G) 및 화소(B)의 전부에 관해, 그러한 사이를 분리하도록 복수의 화소의 경계에 있어서 격자형상으로 배치할 수 있다.

- [0030] 또한, 도 2의 B에 도시하는 바와 같이, 돌기부(33)를 갖는 소자 분리부(31)는, 화소(R), 화소(G) 및 화소(B) 중 화소(R)를 둘러싸도록 배치할 수 있다. 이와 같은 배치례에서는, 화소(R)의 주위 이외에는 평탄부(23)을 갖는 소자 분리부(21)가 배치된다. 즉, 적색의 광은 반도체 기관(11)의 깊숙한 곳까지 도달함에 의해 혼색의 원인이 되기 쉬워 적어도 화소(R)를 둘러싸도록 돌기부(33)를 갖는 소자 분리부(31)를 배치함으로써 혼색의 발생을 저감시킬 수 있다.
- [0031] 또한, 도 2의 C 및 D에 도시하는 바와 같이, 돌기부(33)를 갖는 소자 분리부(31)는, 복수의 화소의 경계가 되는 격자형상의 교차부에서 연속적이 되지 않고, 교차부에서 불연속이 되도록 형성할 수 있다. 예를 들면, 교차부에서 에칭 속도가 다른 것에 의한 마이크로 로딩 효과를 억제하기 위해, 이와 같이 교차부에서 불연속이 되도록 소자 분리부(31)를 형성하는 것이 바람직하다.
- [0032] 도 2의 C에 도시하는 소자 분리부(31)는, 평면적으로 보아 양단부분이 평탄 형상이 되도록 형성되어 있고, 교차부에서 소자 분리부(31)끼리가 겹쳐지지 않는 형상으로 되어 있다. 도 2의 C에 도시하는 소자 분리부(31)는, 평면적으로 보아 양단부분이 약 45도로 경사하는 볼록형상이 되도록 형성되어 있고, 교차부에서 소자 분리부(31)끼리가 겹쳐지는 부분이 적어지는 형상으로 되어 있다.
- [0033] 또한, 도 2에 도시하는 배치례 외에 예를 들면, 단독의 선이나 점으로 화소가 존재하는 경우에는, 마이크로 로딩 효과를 고려하지 않고, 개개의 화소를 둘러싸도록 연속적으로 (예를 들면, 도 2의 B나 C에 도시하는 바와 같이 교차부에서 불연속이 되지 않도록), 소자 분리부(31)를 형성할 수 있다.
- [0034] <촬상 소자의 구성례>
- [0035] 도 3 내지 도 14를 참조하여, 돌기부(33)를 갖는 소자 분리부(31)를 구비한 촬상 소자의 구성례에 관해 설명한다.
- [0036] 도 3에는, 촬상 소자의 제1의 구성례를 도시하는 단면도가 도시되어 있다.
- [0037] 도 3에 도시하는 바와 같이, 촬상 소자(51)는, 반도체 기관(11)의 이면측에 평탄화막(12), 필터층(13) 및 온 칩 렌즈층(14)이 적층되고, 반도체 기관(11)의 표면측에 배선층(15)이 적층되어 구성된다. 즉, 촬상 소자(51)는, 반도체 기관(11)의 이면에 대해 광이 조사되는 이면 조사형이다. 여기서, 반도체 기관(11)은, 예를 들면 Si{111} 기관으로 이루어진다. Si{111} 기관이란, {111}의 결정 방위를 갖는 단결정 실리콘 기관이다.
- [0038] 또한, 촬상 소자(51)는, 평면적으로 보아, 복수의 화소(52)가 행렬형상으로 배치되어 구성되어 있고, 도 3에는, 그들 화소(52) 중의 2개의 화소(52a 및 52b)의 단면이 도시되어 있다. 또한, 촬상 소자(51)에서는, 화소(52)마다 필터층(13)에 컬러 필터(53)가 배치되고, 온 칩 렌즈층(14)에 마이크로 렌즈(54)가 배치된다.
- [0039] 그리고, 도 3의 A에 도시하는 바와 같이, 촬상 소자(51-1)는, 돌기부(33)를 갖는 소자 분리부(31)에 의해 화소(52a) 및 화소(52b)가 분리되는 구성으로 되어 있다. 도 1의 B를 참조하여 상술한 바와 같이, 소자 분리부(31)는, 반도체 기관(11)의 이면에 대해 수직된 트렌치 측면(32)이 되도록 트렌치를 새겨넣고, 그 트렌치의 선단 부분에 대해, 알칼리성의 약액을 이용한 실리콘면 방위 선택 에칭을 행함에 의해 형성되는 마름모꼴 형상의 돌기부(33)를 갖는다. 또한, 소자 분리부(31)는, 트렌치에 대해 메탈 등의 소망하는 재료가 매입되어 형성되고, 그 재료가 반도체 기관(11)의 이면에서 평면적으로 형성된 차광부(34)를 갖는 구조로 되어 있다.
- [0040] 이와 같이, 소자 분리부(31)에 의해 인접하는 화소(52)끼리가 분리되는 구조의 촬상 소자(51-1)는, 화소(52a)에 입사한 광(파선의 화살표)이 소자 분리부(31)의 돌기부(33)에 의해 화소(52a)의 방향을 향하여 굴절한다. 따라서, 촬상 소자(51-1)는, 화소(52a)로부터 화소(52b)로 광이 누입되어지는 것을 방지하는 것 즉, 혼색의 발생을 방지할 수 있다.
- [0041] 한편, 도 3의 B에는, 평탄부(23)를 갖는 소자 분리부(21)가 인접하는 화소(52)끼리를 분리하는 구조의 촬상 소자(51-2)가 도시되어 있다. 또한, 소자 분리부(21)는, 소자 분리부(31)와 마찬가지로 차광부(24)를 갖는 구조로 되어 있다. 그리고, 촬상 소자(51-2)에서는, 도시하는 바와 같이 소자 분리부(21)의 선단 부분에서 인접하는 다른 화소(52)에 광이 누입되어 버린다.
- [0042] 따라서 촬상 소자(51-1)는, 촬상 소자(51-2)와 비교하여 혼색의 발생에 수반하는 화질의 열화를 억제할 수 있으며 보다 고품질의 화상을 촬상할 수 있다.
- [0043] 도 4에는, 촬상 소자의 제2의 구성례를 도시하는 단면도가 도시되어 있다. 또한, 도 4에 도시하는 촬상 소자(51A)에서, 도 3의 촬상 소자(51)와 공통되는 구성에 관해서는 같은 부호를 붙이고 그 상세한 설명은 생략한다.

- [0044] 도 4에 도시하는 바와 같이, 활상 소자(51A-1 및 51A-2)는, 반도체 기관(11A)에 대해 적층되는 평탄화막(12A)의 내부에 화소(52)마다 이너 렌즈(55)가 형성되어 있는 점에서, 도 3의 활상 소자(51-1 및 51-2)와 다른 구성으로 되어 있다. 또한, 소자 분리부(31A)는, 반도체 기관(11A)을 새겨넣어 트렌치 측면(32) 및 돌기부(33)가 형성되고, 반도체 기관(11A)의 이면에 차광부(35)가 형성됨과 함께, 차광부(34)로부터 필터층(13)까지 이너 렌즈(55)끼리의 사이에도 형성된다.
- [0045] 따라서 도 4의 A에 도시하는 바와 같이, 활상 소자(51A-1)는, 소자 분리부(31A)에 의해 화소(52a)로부터 화소(52b)로 광이 누입되어지는 것을 방지할 수 있다.
- [0046] 한편, 도 4의 B에 도시하는 바와 같이, 활상 소자(51A-2)에서는, 소자 분리부(21A)의 선단 부분에서 인접하는 다른 화소(52)에 광이 누입되어 버린다.
- [0047] 이와 같이 구성되는 활상 소자(51A-1)에서는, 도 3의 활상 소자(51-1)와 마찬가지로 혼색의 발생에 수반하는 화질의 열화를 억제할 수 있으며 보다 고품질의 화상을 촬상할 수 있다.
- [0048] 도 5에는, 활상 소자의 제3의 구성례를 도시하는 단면도가 도시되어 있다. 또한, 도 5에 도시하는 활상 소자(51B)에서 도 3의 활상 소자(51)와 공통되는 구성에 관해서는 같은 부호를 붙이고 그 상세한 설명은 생략한다.
- [0049] 도 5에 도시하는 바와 같이, 활상 소자(51B-1)에서는, 반도체 기관(11B)에서 배선층(15)의 근방까지 소자 분리부(31B)가 형성되어 있는 점에서, 도 3의 활상 소자(51-1)와 다른 구성으로 되어 있다.
- [0050] 따라서 도 5의 A에서 파선의 화살표로 나타내는 광과 같이, 활상 소자(51B-1)는, 화소(52a)에 입사한 광(파선의 화살표)이, 소자 분리부(31)의 돌기부(33)에 의해 화소(52a)의 방향을 향하여 굴절한다. 또한, 활상 소자(51B-1)는, 배선층(15)의 근방까지 소자 분리부(31B)가 형성되어 있으므로, 화소(52a)에 입사한 광이 인접하는 화소(52b) 근처의 배선에 닿기 어렵게 할 수 있다. 이것에 의해 활상 소자(51B-1)는, 화소(52a)로부터 화소(52b)로 광이 누입되어지는 것을 보다 확실하게 방지하는 것 즉, 혼색의 발생을 방지하는 효과를 향상시킬 수 있다.
- [0051] 또한, 도 5의 B에 도시하는 바와 같이, 활상 소자(51B-2)에서도 배선층(15)의 근방까지 소자 분리부(21B)가 형성되어 있다.
- [0052] 그렇지만, 활상 소자(51B-2)에서는, 도시하는 바와 같이 소자 분리부(21B)의 선단 부분에서, 인접하는 화소(52b) 근처의 배선에 닿아 그 배선에서 산란하고, 산란광이 인접하는 화소(52b)에 입사되어 버린다.
- [0053] 이와 같이 구성되는 활상 소자(51B-1)에서는, 도 3의 활상 소자(51-1)와 마찬가지로 혼색의 발생에 수반하는 화질의 열화를 억제할 수 있어서 보다 고품질의 화상을 촬상할 수 있다.
- [0054] 도 6에는, 활상 소자의 제4의 구성례를 도시하는 단면도가 도시되어 있다. 또한, 도 6에 도시하는 활상 소자(51C)에서, 도 4의 활상 소자(51A)와 공통되는 구성에 관해서는 같은 부호를 붙이고 그 상세한 설명은 생략한다.
- [0055] 즉, 활상 소자(51C-1 및 51C-2)는, 활상 소자(51A-1 및 51A-2)와 마찬가지로 화소(52)마다 이너 렌즈(55)가 형성되어 있다. 또한, 활상 소자(51C-1)는, 도 5의 활상 소자(51B-1)와 마찬가지로 반도체 기관(11C)에서 배선층(15)의 근방까지 소자 분리부(31C)가 형성되어 있다.
- [0056] 이와 같이 구성되는 활상 소자(51C-1)에서는, 도 3의 활상 소자(51A-1) 및 도 5의 활상 소자(51B-1)와 마찬가지로 혼색의 발생에 수반하는 화질의 열화를 억제할 수 있고, 보다 고품질의 화상을 촬상할 수 있다.
- [0057] 여기서, 도 7에는 소자 분리부(31)의 변형례가 도시되어 있다.
- [0058] 도 7의 A에 도시되어 있는 소자 분리부(31')는, 반도체 기관(11)을 관통하도록 트렌치 측면(32')이 형성되고, 소자 분리부(31')의 선단 부분에 개략 삼각형 형상(예를 들면, 도 1의 C의 경사면(43 및 44)만의 형상)의 돌기부(33')를 갖고 있다. 즉, 돌기부(33)는, 개략 마름모꼴의 형상으로 한정되는 일 없이 트렌치 측면(32)보다도 측면 방향으로 돌출하는 형상이라면 다양한 형상을 채용할 수 있다.
- [0059] 도 7의 B에 도시되어 있는 소자 분리부(31'')는, 반도체 기관(11)을 새겨넣어 형성되는 트렌치 측면(32'')의 중단에 개략 마름모꼴 형상의 돌기부(33'')를 갖고 있다. 즉, 돌기부(33)는, 소자 분리부(31)의 선단 부분에 형성되는 것으로 한정되는 일 없이 반도체 기관(11)의 수광면부터 소자 분리부(31'')의 선단(즉, 트렌치의 저부)까지의 사이에 마련되는 구성이라면 좋다.
- [0060] 이와 같은 형상의 소자 분리부(31') 및 소자 분리부(31'')에서도 상술한 소자 분리부(31)와 마찬가지로 반도체

기관(11)에 입사한 광이 다른 화소에 누입되는 것을 방지할 수 있어서 혼색의 발생을 억제할 수 있다.

- [0061] 도 8에는, 촬상 소자의 제5의 구성례를 도시하는 단면도가 도시되어 있다. 또한, 도 8에 도시하는 촬상 소자(51D)에서, 도 4의 촬상 소자(51A)와 공통되는 구성에 관해서는 같은 부호를 붙이고 그 상세한 설명은 생략한다.
- [0062] 즉, 도 8에 도시하는 촬상 소자(51D)는, 모든 화소에서 개략 동일한 타이밍에서 포토 다이오드로부터 전하 축적부(62)에 전하를 전송하는 글로벌 셔터 기능을 갖고 있고, 포토 다이오드와 전하 축적부(62)가 종방향으로 배치되어 있는 구성으로 되어 있다. 그리고, 촬상 소자(51D)는, 반도체 기관(11D)의 내부에서, 수평 방향을 향하는 차광벽(61)에 의해 전하 축적부(62)가 차광되고, 전하 축적부(62)와 포토 다이오드가 분리되도록 구성된다. 또한, 차광벽(61)에는, 포토 다이오드로부터 전하 축적부(62)에 전하를 전송하기 위한 종형 트랜지스터(도시 생략)를 마련하기 위한 개구부가 형성되어 있다.
- [0063] 따라서 도 8의 A에서 파선의 화살표로 나타내는 광과 같이, 촬상 소자(51D-1)는, 소자 분리부(31D)에 의해 반사한 광이 수평 방향의 차광벽(61)을 향하여 반사됨으로써, 전하 축적부(62)로 광이 누입되어지는 것을 방지할 수 있다.
- [0064] 한편, 도 8의 B에 도시하는 바와 같이, 촬상 소자(51D-2)에서는, 소자 분리부(21D)에 따라 전반하는 광이 전하 축적부(62)에 이르게 되어버린다.
- [0065] 이와 같이 구성되는 촬상 소자(51D-1)에서는, 전하 축적부(62)에의 광의 누입을 방지함으로써, 전하 축적부(62)의 축적 전하가 증가해 버리는 것을 회피하여, 확실하게 글로벌 셔터 기능을 실현할 수 있다.
- [0066] 도 9에는, 촬상 소자의 제6의 구성례를 도시하는 단면도가 도시되어 있다. 또한, 도 9에 도시하는 촬상 소자(51E)에서, 도 8의 촬상 소자(51D)와 공통되는 구성에 관해서는 같은 부호를 붙이고 그 상세한 설명은 생략한다.
- [0067] 즉, 촬상 소자(51E)는, 도 8의 촬상 소자(51D)와 마찬가지로 글로벌 셔터 기능을 갖고 있고, 차광벽(61)에는, 포토 다이오드로부터 전하 축적부(62)에 전하를 전송하기 위한 종형 트랜지스터(도시 생략)를 마련하기 위한 개구부가 형성되어 있다.
- [0068] 그리고, 촬상 소자(51E)에서는, 소자 분리부(31E)의 돌기부(33E)가 트렌치 측면(32)의 중단에 형성됨과 함께, 돌기부(33E)의 수평 방향의 크기가 차광벽(61)의 개구부보다도 커지도록 형성된다.
- [0069] 즉, 도 10에 도시하는 바와 같이, 촬상 소자(51E)를 평면적으로 본 때에 소자 분리부(31E)의 돌기부(33E)가 차광벽(61)의 개구부(63)보다도 넓게 되도록 형성되어 있다. 또한, 촬상 소자(51E)에서는, 차광벽(61)의 개구부(63) 이외의 영역에서는 평탄부(23)를 갖는 소자 분리부(21)에 의해 인접하는 화소(52)끼리를 분리하도록 구성되어 있다.
- [0070] 이와 같은 구성에 의해 촬상 소자(51E)는, 도 8의 촬상 소자(51D)보다도 보다 확실하게 전하 축적부(62)로의 광의 누입을 방지할 수 있다.
- [0071] 도 11에는, 촬상 소자의 제7의 구성례를 도시하는 단면도가 도시되어 있다. 또한, 도 11에 도시하는 촬상 소자(51F)에서, 도 3의 촬상 소자(51)와 공통되는 구성에 관해서는 같은 부호를 붙이고 그 상세한 설명은 생략한다.
- [0072] 촬상 소자(51F)는, 글로벌 셔터 기능을 갖고 있고, 포토 다이오드와 전하 축적부(62)가 횡방향으로 배치되어 있는 구성으로 되어 있다.
- [0073] 이와 같은 구성의 촬상 소자(51F)에서는, 전하 축적부(62)가 차광부(36) 및 차광벽(37)에 의해 차광됨과 함께, 포토 다이오드와 전하 축적부(62)의 사이에 돌기부(33)를 갖는 소자 분리부(31)가 형성된다.
- [0074] 따라서 도 11의 A에서 파선의 화살표로 나타내는 광과 같이, 촬상 소자(51F-1)는, 소자 분리부(31F)에 의해 반사한 광이 포토 다이오드측을 향하여 반사됨으로써, 전하 축적부(62)로 광이 누입되어지는 것을 방지할 수 있다.
- [0075] 한편, 도 11의 B에 도시하는 바와 같이, 촬상 소자(51F-2)에서는, 평탄부(23)를 갖는 소자 분리부(21F)에 따라 전반하는 광이 소자 분리부(21F)의 선단부에서 회절되어 전하 축적부(62)에 누입되어 버린다.
- [0076] 이와 같이 구성되는 촬상 소자(51F-1)에서는, 전하 축적부(62)로의 광의 누입을 방지함으로써, 전하 축적부(62)의 축적 전하가 증가해 버리는 것을 회피하여 확실하게 글로벌 셔터 기능을 실현할 수 있다.

- [0077] 도 12에는, 활상 소자의 제8의 구성례를 도시하는 단면도가 도시되어 있다. 또한, 도 12에 도시하는 활상 소자(51G)에서, 도 3의 활상 소자(51)와 공통되는 구성에 관해서는 같은 부호를 붙이고 그 상세한 설명은 생략한다.
- [0078] 활상 소자(51G)는, 글로벌 서터 기능을 갖고 있고, 포토 다이오드로부터 전송되는 전하를 축적하는 전하 축적부로서, FD(Floating Diffusion)부(64)가 이용된다. 그리고, 활상 소자(51G)에서는, FD부(64)를 차광하도록 차광부(36)가 마련되고, 차광부(36)로부터 FD부(64)의 주위를 둘러싸도록 돌기부(33)를 갖는 소자 분리부(31)가 형성된다.
- [0079] 따라서 도 12의 A에서 파선의 화살표로 나타내는 광과 같이, 활상 소자(51G-1)는, 소자 분리부(31G)에 의해 반사한 광이 포토 다이오드측을 향하여 반사됨으로써, FD부(64)로 광이 누입되어지는 것을 방지할 수 있다.
- [0080] 한편, 도 12의 B에 도시하는 바와 같이, 활상 소자(51G-2)에서는, 평탄부(23)를 갖는 소자 분리부(21G)에 따라 전반하는 광이 소자 분리부(21G)의 선단부에서 회절되어, FD부(64)로 누입되어 버린다.
- [0081] 이와 같이 구성되는 활상 소자(51G-1)에서는, FD부(64)로의 광의 누입을 방지함으로써, FD부(64)의 축적 전하가 증가해 버리는 것을 회피하여 확실하게 글로벌 서터 기능을 실현할 수 있다.
- [0082] 도 13에는, 활상 소자의 제9의 구성례를 도시하는 단면도가 도시되어 있다. 또한, 도 13에 도시하는 활상 소자(51H)에서, 도 3의 활상 소자(51)와 공통되는 구성에 관해서는 같은 부호를 붙이고 그 상세한 설명은 생략한다.
- [0083] 활상 소자(51H)는, 하나의 화소(52)에 2개의 포토 다이오드가 형성되는 구성으로 되어 있고, 인접하는 화소(52)끼리를 소자 분리부(31)에 의해 분리하는 것에 더하여 화소(52) 내의 2개의 포토 다이오드도 분리된다.
- [0084] 도 13의 A에는, 소자 분리부(31)와 마찬가지로 돌기부(73)를 갖는 소자 분리부(71)에 의해 화소(52) 내의 2개의 포토 다이오드가 분리된 구성의 활상 소자(51H-1)가 도시되어 있다. 한편, 도 13의 B에는, 소자 분리부(21)와 마찬가지로 평탄부(83)를 갖는 소자 분리부(81)에 의해 화소(52) 내의 2개의 포토 다이오드가 분리된 구성의 활상 소자(51H-2)가 도시되어 있다.
- [0085] 예를 들면, 도 12의 A에서 파선의 화살표로 나타내는 광과 같이, 활상 소자(51H-1)에서는, 포토 다이오드를 분리하는 소자 분리부(71)의 돌기부(73)에서 반사한 광이 인접하는 화소(52)에 누입되어지는 것이 우려된다.
- [0086] 이에 대해, 도 12의 B에서 파선의 화살표로 나타내는 광과 같이, 활상 소자(51H-2)에서는, 포토 다이오드를 분리하는 소자 분리부(81)에서 반사한 광이 인접하는 화소(52)에 누입되어지는 것이 없다.
- [0087] 따라서 활상 소자(51H-2)와 같이, 하나의 화소(52)에 2개의 포토 다이오드가 형성되는 구성에서는, 그들의 포토 다이오드를 분리하는데 평탄부(83)를 갖는 소자 분리부(81)를 이용하고, 화소(52)끼리의 분리에는 돌기부(33)를 갖는 소자 분리부(31)를 이용하는 것이 바람직하다.
- [0088] 도 14를 참조하여, 돌기부(33)를 갖는 소자 분리부(31)의 평면적인 배치에 관해 설명한다.
- [0089] 도 14의 A에는, 상술한 도 9의 활상 소자(51E)와 같이, 차광벽(61)에 개구부(63)가 형성되는 구성에 있어서, 개구부(63)를 통과하는 개소에만, 돌기부(33)를 갖는 소자 분리부(31)가 배치되는 배치례가 도시되어 있다. 또한, 이 배치례에서는, 개구부(63)를 통과하는 개소 이외에는, 평탄부(23)를 갖는 소자 분리부(21)가 마련되어 있다.
- [0090] 도 14의 B에는, 상술한 도 11의 활상 소자(51F)와 같이, 포토 다이오드(PD)와 전하 축적부(62)가 횡방향으로 배치되어 있는 구성에 있어서, 포토 다이오드(PD)와 전하 축적부(62)를 분리한 개소에만, 돌기부(33)를 갖는 소자 분리부(31F)가 배치된 배치례가 도시되어 있다. 또한, 이 배치례에서는, 화소끼리의 사이에는, 평탄부(23)를 갖는 소자 분리부(21)가 마련되어 있다.
- [0091] 도 14의 C에는, 상술한 도 12의 활상 소자(51G)와 같이, FD부(64)를 마련한 구성에서, FD부(64)를 둘러싸는 개소에만, 돌기부(33)를 갖는 소자 분리부(31G)가 배치된 배치례가 도시되어 있다. 또한, 이 배치례에서는, 화소끼리의 사이에는, 평탄부(23)를 갖는 소자 분리부(21)가 마련되어 있다.
- [0092] <활상 소자의 제조 방법>
- [0093] 도 15 내지 도 23을 참조하여, 본 기술을 적용한 활상 소자의 제조 방법에서의 소자 분리부(31) 또는 소자 분리부(21)를 형성하는 프로세스에 관해 설명한다. 또한, 이하의 제조 방법에서, 반도체 기관으로서, 제1의 방향을 두께 방향으로 함과 함께 제1의 방향과 직교하는 수평면에 따라 넓어지는 면지수 {111}로 나타내는 제1의 결정면을 갖는 Si{111} 기관이 이용된다. 그리고, 돌기부의 경사면은, Si{111} 기관에 대해 에칭 용액을 이용한 결정 이방성 에칭을 행하여, 제1의 방향에 대해 경사함과 함께 면지수 {111}로 나타내는 Si{111} 기관의 제2의 결정

정면에 따른 면을 포함하도록 형성된다. 또한, Si{111} 기판에서는, <111>방향, 즉 Si 백본드를 3개 갖는 방향의 에칭 레이트에 대해 <110>방향, 즉 Si 백본드를 1개 또는 2개 갖는 방향의 에칭 레이트가 충분히 높아진다.

- [0094] 도 15를 참조하여, 제1의 제조 방법에 대해 설명한다.
- [0095] 제1의 공정에서, 도 15의 위로부터 1단계에 도시하는 바와 같이, 반도체 기판(11)의 이면 전면에 대해 질화실리콘(Si3N4)을 성막하고, 트렌치(102)를 형성하는 영역만 질화실리콘막을 제거함에 의해 하드 마스크(101)를 형성한다. 그리고, 하드 마스크(101)를 이용하여 반도체 기판(11)을 에칭함에 의해 트렌치(102)를 가공한다. 이것에 의해 트렌치(102)의 측면(103)은, 반도체 기판(11)의 이면에 대해 개략 수직하게 되도록 형성되고, 트렌치(102)의 저면(104)은, 평탄하게 되도록 형성된다.
- [0096] 제2의 공정에서, 도 15의 위로부터 2단계에 도시하는 바와 같이, 트렌치(102)의 측면(103)에 대해 사이드 월(105)을 성막한다. 예를 들면, 트렌치(102)의 내면 전부에 대해 질화실리콘을 성막한 후에 트렌치(102)의 저면 부분을 에치백하여 질화실리콘막을 제거함에 의해 사이드 월(105)이 형성된다.
- [0097] 제3의 공정에서, 도 15의 위로부터 3단계에 도시하는 바와 같이, 반도체 기판(11)에 대한 에치백을 행하여, 트렌치(102)의 저면(104)을 과내려가 사이드 월(105)보다도 깊어지도록 트렌치(102)의 저면(106)을 형성한다. 또한, 제3의 공정에서의 에치백은 옵션으로 하여도 좋다.
- [0098] 제4의 공정에서, 도 15의 위로부터 4단계에 도시하는 바와 같이, 반도체 기판(11)에 대한 알칼리 에칭을 행하여, 트렌치(102)의 저부에 마름모꼴 형상으로 넓어지는 돌출부(107)를 형성한다. 즉, 알칼리성의 약액을 이용하여 실리콘면 방위 선택 에칭을 행하여, 에칭 레이트가 낮은 실리콘 면(111)이 노출됨으로써, 트렌치(102)의 돌출부(107)를 측면(103)보다도 넓어지는 마름모꼴 형상으로 형성할 수 있다.
- [0099] 제5의 공정에서, 도 15의 위로부터 5단계에 도시하는 바와 같이, 트렌치(102)에 메탈 등의 소망하는 재료를 매입함으로써, 트렌치 측면(32)보다도 측면 방향으로 돌출하는 마름모꼴 형상의 돌기부(33)를 갖는 소자 분리부(31)가 형성된다.
- [0100] 도 16을 참조하여, 제2의 제조 방법에 대해 설명한다. 예를 들면, 제2의 제조 방법은, 돌기부(33)를 갖는 소자 분리부(31)와, 평탄부(23)를 갖는 소자 분리부(21)를 나누어 만드는 제조 방법이다.
- [0101] 제11의 공정에서, 도 16의 위로부터 1단계에 도시하는 바와 같이, 상술한 도 15의 제1의 공정과 마찬가지로 트렌치(102-1 및 102-2)를 가공한다.
- [0102] 제12의 공정에서, 도 16의 위로부터 2단계에 도시하는 바와 같이, 트렌치(102-1 및 102-2)의 내면 전부에 대해 질화실리콘을 성막한다. 이것에 의해 트렌치(102-1)의 측면(103-1)에 사이드 월(105-1)을 형성함과 함께, 트렌치(102-1)의 저면(104-1)에 마스크(108-1)를 형성한다. 동시에 트렌치(102-2)의 측면(103-2)에 사이드 월(105-2)을 형성함과 함께, 트렌치(102-2)의 저면(104-2)에 마스크(108-2)를 형성한다. 또한, 트렌치(102-2)에 매입하도록 레지스트(111)를 도포한다.
- [0103] 제13의 공정에서, 도 16의 위로부터 3단계에 도시하는 바와 같이, 트렌치(102-1)의 저면 부분을 에치백하여 마스크(108-1)를 제거한 후, 레지스트(111)를 제거한다. 이것에 의해 트렌치(102-1)의 저면(104-1)에서 반도체 기판(11)이 노출한다.
- [0104] 제13의 공정에서, 도 16의 위로부터 4단계에 도시하는 바와 같이, 반도체 기판(11)에 대한 알칼리 에칭을 행하여, 트렌치(102-1)의 저부에 마름모꼴 형상으로 넓어지는 돌출부(107)를 형성한다. 이때, 트렌치(102-2)의 저부는, 마스크(108-2)에 의해 가공되는 일은 없다.
- [0105] 그 후, 질화실리콘막을 제거하고, 트렌치(102-1 및 102-2)에 메탈 등의 소망하는 재료를 매입함으로써, 각각 다른 깊이로 돌기부(33-1 및 33-2)를 갖는 소자 분리부(31-1 및 31-2)가 형성된다.
- [0106] 도 17을 참조하여, 제3의 제조 방법에 대해 설명한다. 예를 들면, 제3의 제조 방법은, 중단에 돌기부(33E)를 갖는 소자 분리부(31E)(도 9 참조)와, 평탄부(23)를 갖는 소자 분리부(21)를 나누어 만드는 제조 방법이다.
- [0107] 제21의 공정에서, 반도체 기판(11)의 이면에 대해 산화실리콘(SiO2)을 성막하여 하드 마스크(101)를 형성하고, 반도체 기판(11)을 에칭함에 의해 트렌치(102-1 및 102-2)를 가공한다. 계속해서, 트렌치(102-1 및 102-2)의 내부에 산화실리콘을 성막하고, 트렌치(102-1)의 저면(104-1) 및 트렌치(102-2)의 저면(104-1-2)의 산화실리콘막을 에치백에 의해 제거한다. 이것에 의해 트렌치(102-1)의 측면(103-1)에 사이드 월(105-1)을 형성함과 함께, 트렌치(102-2)의 측면(103-2)에 사이드 월(105-2)을 형성한다.

- [0108] 그리고, 트렌치(102-2)를 매입하도록 레지스트(도시 생략)를 도포하고, 반도체 기판(11)을 에칭함에 의해 트렌치(102-1)의 저면(104-1)만 파내려간다. 또한, 트렌치(102-2)로부터 레지스트를 제거하고, 트렌치(102-1 및 102-2)의 내부에 질화실리콘을 성막하고, 트렌치(102-1)의 저면(104-1) 및 트렌치(102-2)의 저면(104-1-2)의 질화실리콘막을 에치백에 의해 제거한다.
- [0109] 이것에 의해 도 17의 위로부터 1단계에 도시하는 바와 같이, 트렌치(102-1)의 측면(103-1)에 질화실리콘막(112-1)을 형성함과 함께, 트렌치(102-2)의 측면(103-2)에 질화실리콘막(112-2)을 형성한다.
- [0110] 제22의 공정에서, 반도체 기판(11)을 에칭함에 의해 트렌치(102-1)의 저면(104-1) 및 트렌치(102-2)의 저면(104-2)을 파내려가 그 파내려간 부분에 산화실리콘을 성막한다. 이것에 의해 도 17의 위로부터 2단계에 도시하는 바와 같이, 트렌치(102-1)의 내부에서 질화실리콘막(112-1)이 형성되지 않은 영역에 하드 마스크(113-1)가 형성됨과 함께, 트렌치(102-2)의 내부에서 질화실리콘막(112-2)이 형성되지 않은 영역에 하드 마스크(113-2)가 형성된다.
- [0111] 제23의 공정에서, 도 17의 위로부터 3단계에 도시하는 바와 같이, 질화실리콘막(112-1) 및 질화실리콘막(112-2)을 워시 아웃한다. 이것에 의해 트렌치(102-1)의 측면(103-1)의 중단에서의 일부에서, 반도체 기판(11)이 노출한 상태가 되는 한편으로, 트렌치(102-2)의 측면(103-2)은, 사이드 월(105-2) 및 하드 마스크(113-2)에 덮여진 상태가 된다.
- [0112] 제24의 공정에서, 반도체 기판(11)에 대한 알칼리 에칭을 행하여, 트렌치(102-1)의 측면(103-1)의 중단에서 노출하고 있는 반도체 기판(11)이 실리콘면 방위 선택 에칭되어, 돌출부(109-1)가 형성된다. 그리고, 산화실리콘막을 제거함으로써, 도 17의 위로부터 4단계에 도시하는 바와 같이, 중단에 돌출부(109-1)를 갖는 트렌치(102-1)와, 평탄하게 형성되는 저면(104)을 갖는 트렌치(102-2)를 나누어 만들 수 있다.
- [0113] 그 후, 트렌치(102-1 및 102-2)에 메탈 등의 소망하는 재료를 매입함으로써, 중단에 돌기부(33E)를 갖는 소자 분리부(31E)(도 9 참조) 및 평탄부(23)를 갖는 소자 분리부(21)가 형성된다.
- [0114] 도 18을 참조하여, 제4의 제조 방법에 관해 설명한다. 예를 들면, 제4의 제조 방법은, 다른 사이즈의 돌기부(33)를 갖는 소자 분리부(31)를 나누어 만드는 제조 방법이다.
- [0115] 제31의 공정에서, 반도체 기판(11)의 이면에 대해 산화실리콘을 성막하여 하드 마스크(101)를 형성하고, 반도체 기판(11)을 에칭함에 의해 트렌치(102-1 및 102-2)를 가공한다. 계속해서, 트렌치(102-1 및 102-2)의 내부에 산화실리콘을 성막하고, 트렌치(102-1)의 저면(104-1) 및 트렌치(102-2)의 저면(104-1-2)의 산화실리콘막을 에치백에 의해 제거한다. 이것에 의해 트렌치(102-1)의 측면(103-1)에 사이드 월(105-1)을 형성함과 함께, 트렌치(102-2)의 측면(103-2)에 사이드 월(105-2)을 형성한다.
- [0116] 그리고, 트렌치(102-1 및 102-2)의 내부에 질화실리콘을 성막한다. 이때, 트렌치(102-1)에서는, 측면(103-1)에 질화실리콘막(112)이 성막됨과 함께, 트렌치(102-2)에서는, 그 내부를 매입하도록 질화실리콘막(114)이 성막된다. 또한, 도 18의 위로부터 1단계에 도시하는 바와 같이, 트렌치(102-2)측에 레지스트(115)를 도포한다.
- [0117] 제32의 공정에서, 레지스트(115)를 제거한 후, 반도체 기판(11)을 에칭함에 의해 도 18의 위로부터 2단계에 도시하는 바와 같이, 트렌치(102-1)를 파내려가 저면(106-1)을 형성한다.
- [0118] 제33의 공정에서, 질화실리콘막(112) 및 질화실리콘막(114)을 제거한다. 이것에 의해 도 18의 위로부터 3단계에 도시하는 바와 같이, 트렌치(102-1)에서는, 측면(103-1)의 선단 부분과 저면(106-1)에서 반도체 기판(11)이 노출하고, 트렌치(102-2)에서는, 저면(104-2)에서만 반도체 기판(11)이 노출한다.
- [0119] 제34의 공정에서, 반도체 기판(11)에 대한 알칼리 에칭을 행하여, 트렌치(102-1)의 내부에서 측면(103-1)의 선단 부분과 저면(106-1)에서 노출하고 있는 반도체 기판(11)이 실리콘면 방위 선택 에칭되어, 돌출부(107-1)가 형성된다. 한편, 트렌치(102-2)의 내부에서 저면(106-1)에서 노출하고 있는 반도체 기판(11)이 실리콘면 방위 선택 에칭되어, 돌출부(107-2)가 형성된다.
- [0120] 즉, 도 18의 위로부터 4단계에 도시하는 바와 같이, 트렌치(102-1)의 선단 부분에서 큰 형상의 돌출부(107-1)와, 트렌치(102-2)의 선단 부분에서 작은 형상의 돌출부(107-2)를 나누어 만들 수 있다.
- [0121] 그 후, 트렌치(102-1 및 102-2)에 메탈 등의 소망하는 재료를 매입함으로써, 각각 다른 사이즈의 돌기부(33)를 갖는 소자 분리부(31)가 형성된다.
- [0122] 도 19 및 도 20을 참조하여, 제5의 제조 방법에 관해 설명한다. 예를 들면, 제5의 제조 방법은, 복수의 돌기부

(33)를 갖는 소자 분리부(31)의 제조 방법이다.

- [0123] 제41의 공정에서, 반도체 기판(11)의 이면에 대해 산화실리콘을 성막하여 하드 마스크(101)를 형성하고, 반도체 기판(11)을 에칭함에 의해 트렌치(102)를 가공한다. 계속해서, 트렌치(102)의 내부에 산화실리콘을 성막하고, 트렌치(102)의 저면(104)의 산화실리콘막을 에치백에 의해 제거함에 의해 도 19의 위로부터 1단계에 도시하는 바와 같이, 트렌치(102)의 측면(103)에 사이드 월(105)을 형성한다.
- [0124] 제42의 공정에서, 반도체 기판(11)을 에칭함에 의해 트렌치(102)의 저면(104)을 파내려가 트렌치(102)의 내부에 질화실리콘을 성막하고, 트렌치(102-1)의 저면(104)의 질화실리콘막을 에치백에 의해 제거한다. 이것에 의해 도 19의 위로부터 2단계에 도시하는 바와 같이, 트렌치(102)의 측면(103)에 질화실리콘막(112)을 형성한다.
- [0125] 제43의 공정에서, 반도체 기판(11)을 에칭함에 의해 트렌치(102)를 더 파내려가 저면(106)을 형성하고, 그 파내려간 부분에 산화실리콘을 성막하고, 저면(106)의 산화실리콘막을 에치백에 의해 제거한다. 이것에 의해 도 19의 위로부터 3단계에 도시하는 바와 같이, 트렌치(102)의 내부에서 질화실리콘막(112)이 형성되지 않은 영역에 하드 마스크(113)가 형성된다.
- [0126] 제43의 공정에서, 반도체 기판(11)을 에칭함에 의해 트렌치(102)의 저면(106)을 더 파내려가 질화실리콘막(112)을 위시 아웃한다. 이것에 의해 도 20의 위로부터 1단계에 도시하는 바와 같이, 트렌치(102)의 측면(103)의 중단에서의 일부와, 트렌치(102)의 측면(103)의 선단 부분 및 저면(106)에서 반도체 기판(11)이 노출한다.
- [0127] 제45의 공정에서, 반도체 기판(11)에 대한 알칼리 에칭을 행하여, 트렌치(102)의 내부의 중단 및 선단에서 노출하고 있는 반도체 기판(11)이 실리콘면 방위 선택 에칭된다. 이것에 의해 트렌치(102)의 중단에 돌출부(109)가 형성됨과 함께, 트렌치(102)의 선단에 돌출부(107)가 형성된다.
- [0128] 그 후, 트렌치(102)에 메탈 등의 소망하는 재료를 매입함으로써, 2개의 돌기부(33)를 갖는 소자 분리부(31)가 형성된다. 물론, 같은 공정을 반복하는 것에 의해 3개 이상의 돌기부(33)를 갖는 소자 분리부(31)를 형성할 수 있다.
- [0129] 도 21을 참조하여, 제6의 제조 방법에 관해 설명한다. 예를 들면, 제6의 제조 방법은, 다른 깊이로 돌기부(33)를 갖는 소자 분리부(31)를 나누어 만드는 제조 방법이다.
- [0130] 제51의 공정에서, 반도체 기판(11)의 이면에 대해 산화실리콘을 성막하여 하드 마스크(101)를 형성하고, 반도체 기판(11)을 에칭함에 의해 트렌치(102-1 및 102-2)를 가공한다. 계속해서, 트렌치(102-1 및 102-2)의 내부에 산화실리콘을 성막하고, 트렌치(102-1)의 저면(104-1) 및 트렌치(102-2)의 저면(104-1-2)의 산화실리콘막을 에치백에 의해 제거한다. 이것에 의해 트렌치(102-1)의 측면(103-1)에 사이드 월(105-1)을 형성함과 함께, 트렌치(102-2)의 측면(103-2)에 사이드 월(105-2)을 형성한다.
- [0131] 그리고, 반도체 기판(11)을 에칭함에 의해 트렌치(102-1)의 저면(104-1)을 파내려감과 함께, 트렌치(102-2)의 저면(104-2)을 파내려가 트렌치(102-1 및 102-2)의 내부에 질화실리콘을 성막한다. 이때, 트렌치(102-1)에서는, 측면(103-1)에 질화실리콘막(112)이 성막됨과 함께, 트렌치(102-2)에서는, 그 내부를 매입하도록 질화실리콘막(114)이 성막된다. 또한, 도 21의 위로부터 1단계에 도시하는 바와 같이, 트렌치(102-2)측에 레지스트(115)를 도포한다.
- [0132] 제52의 공정에서, 레지스트(115)를 제거한 후, 반도체 기판(11)을 에칭함에 의해 트렌치(102-1)의 저면(104-1)을 더 파내려간다. 그리고, CVD(chemical vapor deposition)에 의해 트렌치(102-1)의 내부에 산화실리콘막을 성막하고, 트렌치(102-1)의 저면(104-1)의 산화실리콘막을 에치백에 의해 제거한다. 이것에 의해 도 21의 위로부터 2단계에 도시하는 바와 같이, 산화실리콘막(116)이 성막된다.
- [0133] 제53의 공정에서, 반도체 기판(11)을 에칭함에 의해 트렌치(102-1)를 파내려가 저면(106-1)을 형성한 후, 질화실리콘막(114)을 위시 아웃한다. 이것에 의해 도 21의 위로부터 3단계에 도시하는 바와 같이, 깊게 형성된 저면(106-1)의 트렌치(102-1)와, 얇게 형성된 저면(104-2)의 트렌치(102-2)가 형성된다.
- [0134] 제54의 공정에서, 반도체 기판(11)에 대한 알칼리 에칭을 행하여, 트렌치(102-1)의 내부에서 측면(103-1)의 선단 부분과 저면(106-1)에서 노출하고 있는 반도체 기판(11)이 실리콘면 방위 선택 에칭되어, 돌출부(107-1)가 형성된다. 마찬가지로 트렌치(102-2)의 내부에서 측면(103-2)의 선단 부분과 저면(106-2)에서 노출하고 있는 반도체 기판(11)이 실리콘면 방위 선택 에칭되어, 돌출부(107-2)가 형성된다.
- [0135] 즉, 도 21의 위로부터 4단계에 도시하는 바와 같이, 깊은 영역에 돌출부(107-1)가 형성되는 트렌치(102-1)와,

얇은 영역에 돌출부(107-2)가 형성되는 트렌치(102-2)를 나누어 만들 수 있다.

- [0136] 그 후, 질화실리콘막 및 산화실리콘막을 제거하고, 트렌치(102-1 및 102-2)에 메탈 등의 소망하는 재료를 매입함으로써, 각각 다른 깊이로 돌기부(33-1 및 33-2)를 갖는 소자 분리부(31-1 및 31-2)가 형성된다.
- [0137] 또한, 질화실리콘과 산화실리콘을 성막하는 공정은 반대라도 좋고, 위시 아웃시의 에칭 선택성을 확보할 수 있으면, 그 밖의 막 종류의 조합도 선택하는 것이 가능하다.
- [0138] 도 22를 참조하여, 제7의 제조 방법에 대해 설명한다. 예를 들면, 제7의 제조 방법은, 산성의 에칭 약액을 이용한 등방성 에칭으로 형성되는 돌기부(33)를 갖는 소자 분리부(31)의 제조 방법이다.
- [0139] 제61의 공정에서, 도 22의 위로부터 1단계에 도시하는 바와 같이, 반도체 기판(11)의 이면에 대해 산화실리콘을 성막하여 하드 마스크(101)를 형성하고, 반도체 기판(11)을 에칭함에 의해 트렌치(102)를 가공한다.
- [0140] 제62의 공정에서, 도 22의 위로부터 2단계에 도시하는 바와 같이, 트렌치(102)의 측면(103)에 대해 사이드 월(105)을 성막한다. 예를 들면, 트렌치(102)의 내면 전부에 대해 질화실리콘을 성막한 후에 트렌치(102)의 저면 부분을 에치백하여 질화실리콘막을 제거함에 의해 사이드 월(105)이 형성된다.
- [0141] 제63의 공정에서, 도 22의 위로부터 3단계에 도시하는 바와 같이, 반도체 기판(11)에 대해 산성의 약액을 이용하여 등방성 에칭을 행하여, 트렌치(102)의 저부에 개략 구형상으로 넓어지는 저면(110)을 형성한다.
- [0142] 제64의 공정에서, 도 22의 위로부터 4단계에 도시하는 바와 같이, 질화실리콘막을 제거한다.
- [0143] 그 후, 트렌치(102)에 메탈 등의 소망하는 재료를 매입함으로써, 등방성 에칭으로 형성되는 돌기부(33)를 갖는 소자 분리부(31)가 형성된다.
- [0144] 도 23을 참조하여, 제8의 제조 방법에 대해 설명한다. 예를 들면, 제8의 제조 방법은, 이중 재료가 매입된 돌기부(33)를 갖는 소자 분리부(31)의 제조 방법이다.
- [0145] 우선, 도 15를 참조하여 설명한 제1 내지 제4의 공정이 행해짐으로써, 트렌치(102)의 돌출부(107)를 측면(103)보다도 넓어지는 마름모꼴 형상으로 형성한다.
- [0146] 그 후, 제71의 공정에서, 도 23의 위로부터 1단계에 도시하는 바와 같이, 트렌치(102)에 대해 텅스텐(121)을 매입한다.
- [0147] 제72의 공정에서, 에치백을 행함에 의해 트렌치(102)의 내부에서 측면(103)보다도 측면 방향으로 돌출하고 있는 돌출부에 텅스텐(122)이 남도록 트렌치(102)의 내부의 돌출부분 이외의 텅스텐(121)을 제거한다. 즉, 즉, 도 23의 위로부터 2단계에 도시하는 바와 같이, 트렌치(102)의 돌출부에만 텅스텐(122)이 매입된 상태로 한다.
- [0148] 제73의 공정에서, 도 23의 위로부터 3단계에 도시하는 바와 같이, 트렌치(102)의 내부에 알루미늄(123)을 매입하고, CMP(Chemical Mechanical Polishing) 및 드라이 에칭에 의해 반도체 기판(11)을 평탄하게 한다. 이것에 의해 돌기부(33)의 돌출부에 텅스텐(122)이 매입되고, 돌기부(33)의 돌출부 이외에 알루미늄(123)이 매입된 소자 분리부(31)가 형성된다.
- [0149] 여기서, 돌기부(33)의 돌출부에 매입되는 텅스텐(122)은, 그 돌출부 이외의 트렌치(102)의 내부에 매입되는 알루미늄(123)에 대해 상대적으로, 광을 흡수하기 쉬운 재료(이하, 고 흡수재료라고 칭한다)이다. 즉, 돌기부(33)의 돌출부에는, 그 돌출부 이외의 트렌치(102)의 내부에 매입된 재료의 흡수 계수보다도, 흡수 계수가 높고 고 흡수재료가 매입된다. 또한, 돌기부(33)의 돌출부 이외의 트렌치(102)의 내부에 매입된 알루미늄(123)은, 돌기부(33)의 돌출부에 매입된 텅스텐(122)에 대해 상대적으로, 광을 반사하기 쉬운 재료(이하, 고 반사 재료라고 칭한다)이다. 즉, 돌기부(33)의 돌출부 이외의 트렌치(102)의 내부에는, 돌기부(33)의 돌출부에 매입된 재료의 반사율보다도, 반사율이 높은 고 반사 재료가 매입된다.
- [0150] 예를 들면, 소자 분리부(31)의 깊은 곳에서 일어나는 반사광은, 인접하는 화소(52)에로 혼색을 야기하기 쉬운 것이 알려져 있다. 그래서, 돌기부(33)의 돌출부에 고 흡수재료인 텅스텐(122)을 매입하고, 돌출부 이외의 돌기부(33)에 고 반사 재료인 알루미늄(123)을 매입함에 의해 인접하는 화소(52)에로 혼색을 억제할 수 있다. 즉, 돌기부(33)의 돌출부 이외의 트렌치(102)의 내부에 매입된 알루미늄(123)보다도, 광에 대한 반사율이 낮고 흡수 계수가 높은 텅스텐(122)을 돌기부(33)의 돌출부에 매입함으로써, 인접하는 화소(52)에의 혼색을 억제할 수 있다.
- [0151] 또한, 돌기부(33)의 돌출부에 매입되는 재질은, 돌기부(33)의 돌출부 이외의 트렌치(102)의 내부에 매입되는 재

질보다도 상대적으로 반사율이 낮으면 좋으며, 상술한 바와 같은, 텅스텐(122) 및 알루미늄(123)의 조합으로 한정된 일은 없다. 구체적으로는, 고 반사 재료로서, 알루미늄 이외에 은, 금, 구리, 코발트 등을 이용해도 좋으며, 고 흡수재료로서, 텅스텐 이외에 탄탈(질화탄탈), 티탄(질화티탄), 크롬, 몰리브덴, 니켈, 백금 등을 이용해도 좋다.

[0152] <전자 기기의 구성례>

[0153] 상술한 바와 같은 촬상 소자(51)는, 예를 들면, 디지털 스틸 카메라나 디지털 비디오 카메라 등의 촬상 시스템, 촬상 기능을 구비하는 휴대 전화기, 또는, 촬상 기능을 구비한 다른 기기라는 각종의 전자 기기에 적용할 수 있다.

[0154] 도 24는, 전자 기기에 탑재되는 촬상 장치의 구성례를 도시하는 블록도이다.

[0155] 도 24에 도시하는 바와 같이, 촬상 장치(201)는, 광학계(202), 촬상 소자(203), 신호 처리 회로(204), 모니터(205) 및 메모리(206)를 구비하여 구성되고, 정지화상 및 동화상을 촬상 가능하다.

[0156] 광학계(202)는, 1장 또는 복수장의 렌즈를 갖고서 구성되고, 피사체로부터의 상광(입사광)을 촬상 소자(203)에 유도하여 촬상 소자(203)의 수광면(센서부)에 결상시킨다.

[0157] 촬상 소자(203)로서는, 상술한 촬상 소자(51)가 적용된다. 촬상 소자(203)에는, 광학계(202)를 통하여 수광면에 결상된 상에 응하여, 일정 기간, 전자가 축적된다. 그리고, 촬상 소자(203)에 축적된 전자에 응한 신호가 신호 처리 회로(204)에 공급된다.

[0158] 신호 처리 회로(204)는, 촬상 소자(203)로부터 출력된 화소 신호에 대해 각종의 신호 처리를 시행한다. 신호 처리 회로(204)가 신호 처리를 시행함에 의해 얻어진 화상(화상 데이터)은, 모니터(205)에 공급되어 표시되거나, 메모리(206)에 공급되어 기억(기록)되거나 한다.

[0159] 이와 같이 구성되어 있는 촬상 장치(201)에서는, 상술한 촬상 소자(51)를 적용함으로써, 예를 들면, 크로스토크가 억제된, 보다 고화질의 화상을 촬상할 수 있다.

[0160] <이미지 센서의 사용례>

[0161] 도 25는, 상술한 이미지 센서(촬상 소자)를 사용하는 사용례를 도시하는 도면이다.

[0162] 상술한 이미지 센서는, 예를 들면, 이하와 같이, 가시광이나, 적외광, 자외광, X선 등의 광을 센싱하는 다양한 케이스에 사용할 수 있다.

[0163] · 디지털 카메라나, 카메라 기능 부착의 휴대 기기 등의 감상용으로 제공되는 화상을 촬영하는 장치

[0164] · 자동 정지 등의 안전운전이나, 운전자의 상태의 인식 등을 위해 자동차의 전방이나 후방, 주위, 차내 등을 촬영하는 차량탑재용 센서, 주행 차량이나 도로를 감시하는 감시 카메라, 차량 사이 등의 거리측정을 행하는 거리 측정 센서 등의 교통용으로 제공되는 장치

[0165] · 유저의 제스처를 촬영하고, 그 제스처에 따른 기기 조작을 행하기 위해 TV나, 냉장고, 에어 컨디셔너 등의 가전에 제공되는 장치

[0166] · 내시경이나, 적외광의 수광에 의한 혈관 촬영을 행하는 장치 등의 의료나 헬스케어용으로 제공되는 장치

[0167] · 방법 용도의 감시 카메라나, 인물 인증 용도의 카메라 등의 시큐리티용으로 제공되는 장치

[0168] · 피부를 촬영하는 피부 측정기나, 두피를 촬영하는 마이크로스코프 등의 미용용으로 제공되는 장치

[0169] · 스포츠 용도 등 용의 액션 카메라나 웨어러블 카메라 등의 스포츠용으로 제공되는 장치

[0170] · 밭이나 작물의 상태를 감시하기 위한 카메라 등의 농업용으로 제공되는 장치

[0171] 본 개시에서의 Si{111} 기판이란, 실리콘 단결정으로 이루어지고, 미러 지수의 표기에 있어서 {111}로 나타내는 결정면을 갖는 기판 또는 웨이퍼이다. 본 개시에서의 Si{111} 기판은, 결정 방위가 몇도 어긋난, 예를 들면 {111}면부터 최근접의 [110] 방향으로 몇도 어긋난 기판 또는 웨이퍼도 포함한다. 또한, 이들의 기판 또는 웨이퍼상의 일부 또는 전면에 에피택셜법에 의해 실리콘 단결정을 성장시킨 것도 포함한다.

[0172] 또한, 본 개시의 표기에서 {111}면은, 대칭성에 있어서 서로 등가의 결정면인 (111)면, (-111)면, (1-11)면, (11-1)면, (-1-11)면, (-11-1)면, (1-1-1)면 및 (-1-1-1)면의 총칭이다. 따라서 본 개시의 명세서 등에서의

Si{111} 기판이라는 기재를 예를 들면 Si(1-11) 기판이라고 바꾸어 읽어도 좋다. 여기서, 미러 지수의 부방향의 지수를 표기하기 위한 바(bar) 부호는 마이너스 부호로 대응하고 있다.

[0173] 또한, 본 실시의 형태에서의 <110> 방향은, 대칭성에 있어서 서로 등가의 결정면 방향인 [110]방향, [101]방향, [011]방향, [-110]방향, [1-10]방향, [-101]방향, [10-1]방향, [0-11]방향, [01-1]방향, [-1-10]방향, [-10-1]방향 및 [0-1-1]방향의 총칭이고, 어느 하나로 바꾸어 읽어도 좋다. 단, 본 개시는, 소자 형성면과 직교하는 방향과, 이 소자 형성면에 직교하는 방향에 대해 또한 직교한 방향(즉 소자 형성면과 평행한 방향)으로 에칭을 행하는 것이다.

[0174] 표1은, 본 실시의 형태에서의 Si{111} 기판의 결정면인 {111}면에서 <110>방향으로의 에칭이 성립하는 것이 되는 면과 방위와의 구체적인 조합을 표시한 것이다.

[0175] [표 1]

에칭 방위	소자형성면							
	(111)	(-111)	(1-11)	(11-1)	(-1-11)	(-11-1)	(1-1-1)	(-1-1-1)
[110]		○				○		
[101]		○		○			○	
[011]			○	○				
[1-10]	○			○				○
[1-101]	○			○				○
[10-1]	○					○		○
[0-11]	○							○
[01-1]	○							○
[-1-10]		○					○	
[-10-1]		○					○	
[0-1-1]				○				○

[0176]

[0177] 표 1에 표시한 바와 같이, {111}면과 <110>방향과의 조합은, 96(=8×12)가지 존재한다. 그렇지만, 본 개시의 <110>방향은, 소자 형성 면인 {111}면과 직교하는 방향과, 소자 형성면과 평행한 방향으로 한정된다. 즉, 본 개시의 Si{111} 기판에서의 소자 형성면과, 그 Si{111} 기판에 대해 에칭을 행하는 방위와의 조합은, 표 1에서 ○로 나타낸 조합의 어느 하나로부터 선택된다.

[0178] 또한, 상기의 실시의 형태에서는, Si{111} 기판을 이용하여, X축방향으로의 에칭이 진행되는 한편, Y축방향 및 Z축방향으로는 진행하지 않는 경우를 예시했다. 그렇지만, 본 개시는 이것으로 한정되지 않고, X축방향 및 Y축

방향의 쌍방, 또는, X축방향 또는 Y축방향의 어느 일방에 에칭 진행 방위가 있으면 좋다. 또한, Si{111} 기판에는, 예를 들면, 도 27에 도시한 바와 같이, 기판 표면이 <112>방향에 대해 오프각이 있도록 가공된 기판인 경우도 포함된다. 오프각이 19.47° 이하인 경우, 오프각을 갖는 기판인 경우에도, <111>방향, 즉 Si 백본드를 3개 갖는 방향의 에칭 레이트에 대해, <110>방향, 즉 Si 백본드를 1개 갖는 방향의 에칭 레이트가 충분히 높아지는 관계성은 유지된다. 오프각이 커지면 스텝수가 많아지고, 마이크로한 단차의 밀도가 높아지기 때문에 바람직한 계는 5° 이하가 좋다. 또한, 도 27의 예에서는 기판 표면이 <112>방향에 오프각이 있는 경우를 들었지만, <110>방향에 오프각이 있는 경우라도 상관 없고, 오프각의 방향은 묻지 않는다. 또한, Si면 방위는, X선 회절법, 전자선 회절법, 전자선 후방 산란 회절법 등을 이용하여 해석 가능하다. Si 백본드수는, Si의 결정 구조로 결정되어 있는 것이기 때문에 Si면 방위를 해석함에 의해 백본드 수도 해석 가능하다.

- [0179] <구성의 조합례>
- [0180] 또한, 본 기술은 이하와 같은 구성도 취할 수 있다.
- [0181] (1) 조사되는 광을 광전변환하는 광전변환부가 형성되는 반도체 기판과,
- [0182] 상기 반도체 기판의 수광면측부터, 복수의 상기 광전변환부끼리의 사이에 마련된 트렌치부와,
- [0183] 상기 트렌치부의 일부분에서, 상기 트렌치부의 간격이 넓어지도록 상기 트렌치부의 측면에 대해 경사하는 경사면을 적어도 마련한 돌기부를 구비하는 활상 소자.
- [0184] (2) 상기 돌기부는, 상기 반도체 기판을 구성하는 결정의 소정의 면 방위에 따른 상기 경사면에 의해 구성되는 상기 (1)에 기재된 활상 소자.
- [0185] (3) 상기 돌기부는, 상기 트렌치부의 선단에 마련되는 상기 (1) 또는 (2)에 기재된 활상 소자.
- [0186] (4) 상기 돌기부는, 상기 반도체 기판의 수광면부터 상기 트렌치부의 선단까지 사이의 중단에 마련되는 상기 (1)부터 (3) 중 어느 하나에 기재된 활상 소자.
- [0187] (5) 상기 돌기부는, 상기 반도체 기판의 수광면부터 상기 트렌치부의 선단까지 사이의 복수 개소에 마련되는 상기 (1)부터 (4) 중 어느 하나에 기재된 활상 소자.
- [0188] (6) 상기 트렌치부 및 상기 돌기부에는, 광의 투과를 억제하는 재료가 매입되는 상기 (1)부터 (5) 중 어느 하나에 기재된 활상 소자.
- [0189] (7) 상기 돌기부 중의 상기 트렌치부의 측면보다도 측면 방향으로 돌출하고 있는 돌출부에 매입되는 제1의 재료와, 상기 돌출부 이외의 상기 트렌치부의 내부에 매입되는 제2의 재료는, 각각 특성이 다른 상기 (6)에 기재된 활상 소자.
- [0190] (8) 상기 제1의 재료는, 상기 제2의 재료보다도 광에 대한 흡수 계수가 높고,
- [0191] 상기 제2의 재료는, 상기 제1의 재료보다도 광에 대한 반사율이 높은 상기 (7)에 기재된 활상 소자.
- [0192] (9) 상기 반도체 기판은, 제1의 방향을 두께 방향으로 함과 함께 상기 제1의 방향과 직교하는 수평면에 따라 넓어지는 면지수 {111}로 나타내는 제1의 결정면을 갖는 Si{111} 기판이고,
- [0193] 상기 돌기부의 상기 경사면은, 상기 제1의 방향에 대해 경사함과 함께 면지수 {111}로 나타내는 상기 Si{111} 기판의 결정면에 따른 면을 포함하는 상기 (1)부터 (8) 중 어느 하나에 기재된 활상 소자.
- [0194] (10) 제1의 방향을 두께 방향으로 함과 함께 상기 제1의 방향과 직교하는 수평면에 따라 넓어지는 Si 기판과,
- [0195] 상기 Si 기판에 마련되고, 수광광에 응한 전하를 광전변환에 의해 생성하는 광전변환부와,
- [0196] 복수의 상기 광전변환부끼리의 사이에 마련된 트렌치부의 일부분에서, 상기 트렌치부의 간격이 넓어지도록 상기 트렌치부의 측면에 대해 경사하는 경사면을 적어도 마련한 돌기부를 가지고,
- [0197] 상기 돌기부는, 상기 제1의 방향에 대해 경사함과 함께 3개의 Si 백본드를 갖는 제2의 결정면에 따른 면을 포함하는 활상 소자.
- [0198] (11) 활상 소자를 제조하는 제조 장치가,
- [0199] 조사되는 광을 광전변환하는 광전변환부가 형성되는 반도체 기판의 수광면측부터, 복수의 상기 광전변환부끼리의 사이에 마련되는 트렌치부를 새겨넣는 것과,

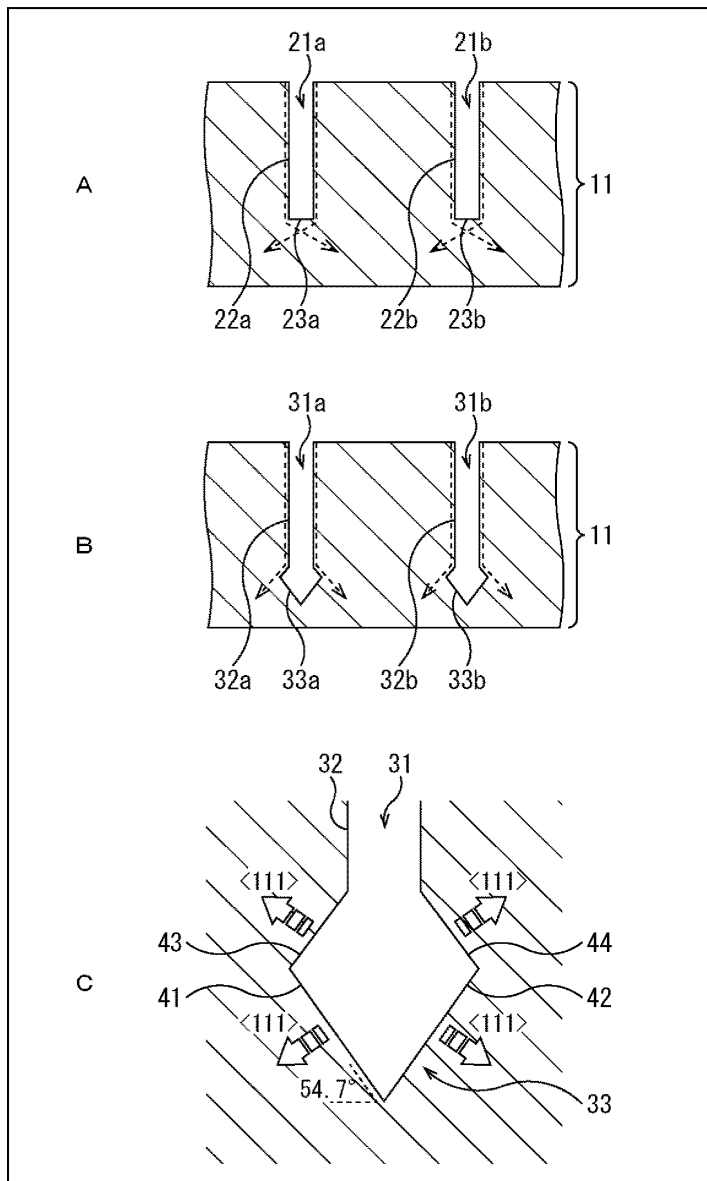
- [0200] 상기 트렌치부의 일부분에서, 상기 트렌치부의 간격이 넓어지도록 상기 트렌치부의 측면에 대해 경사하는 경사면을 적어도 마련한 돌기부를 형성하는 것을 포함하는 제조 방법.
- [0201] (12) 조사되는 광을 광전변환하는 광전변환부가 형성되는 반도체 기판과,
- [0202] 상기 반도체 기판의 수광면측부터, 복수의 상기 광전변환부끼리의 사이에 마련된 트렌치부와,
- [0203] 상기 트렌치부의 일부분에서, 상기 트렌치부의 간격이 넓어지도록 상기 트렌치부의 측면에 대해 경사하는 경사면을 적어도 마련한 돌기부를 갖는 촬상 소자를 구비하는 전자 기기.
- [0204] (13) 상기 돌기부는, 알칼리 약액을 이용한 실리콘면 방위 선택 에칭에 의해 형성되는 상기 (11)에 기재된 제조 방법.
- [0205] 또한, 본 실시의 형태는, 상술한 실시의 형태로 한정되는 것이 아니고, 본 개시의 요지를 일탈하지 않는 범위에서 여러가지의 변경이 가능하다. 또한, 본 명세서에 기재된 효과는 어디까지나 예시이고 한정되는 것이 아니고, 다른 효과가 있어도 좋다.

**부호의 설명**

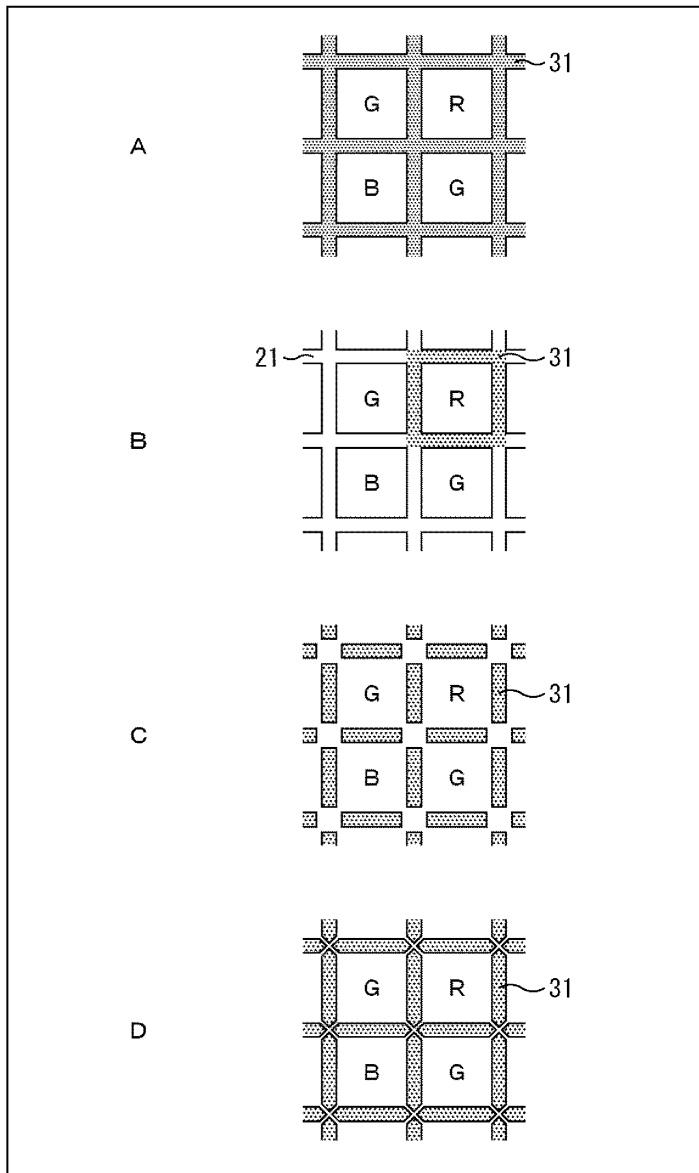
- [0206] 11: 반도체 기판                      12: 평탄화막
- 13: 필터층                                14: 온 칩 렌즈층
- 15: 배선층                                21: 소자 분리부
- 22: 트렌치 측면                        23: 평탄부
- 24 및 25: 차광부                        31: 소자 분리부
- 32: 트렌치 측면                        33: 돌기부
- 34 및 35: 차광부                        51: 촬상 소자
- 52: 화소                                 53: 컬러 필터
- 54: 마이크로 렌즈                      55: 이너 렌즈
- 61: 차광벽                                62: 전하 축적부
- 63: 개구부                                64: FD부

도면

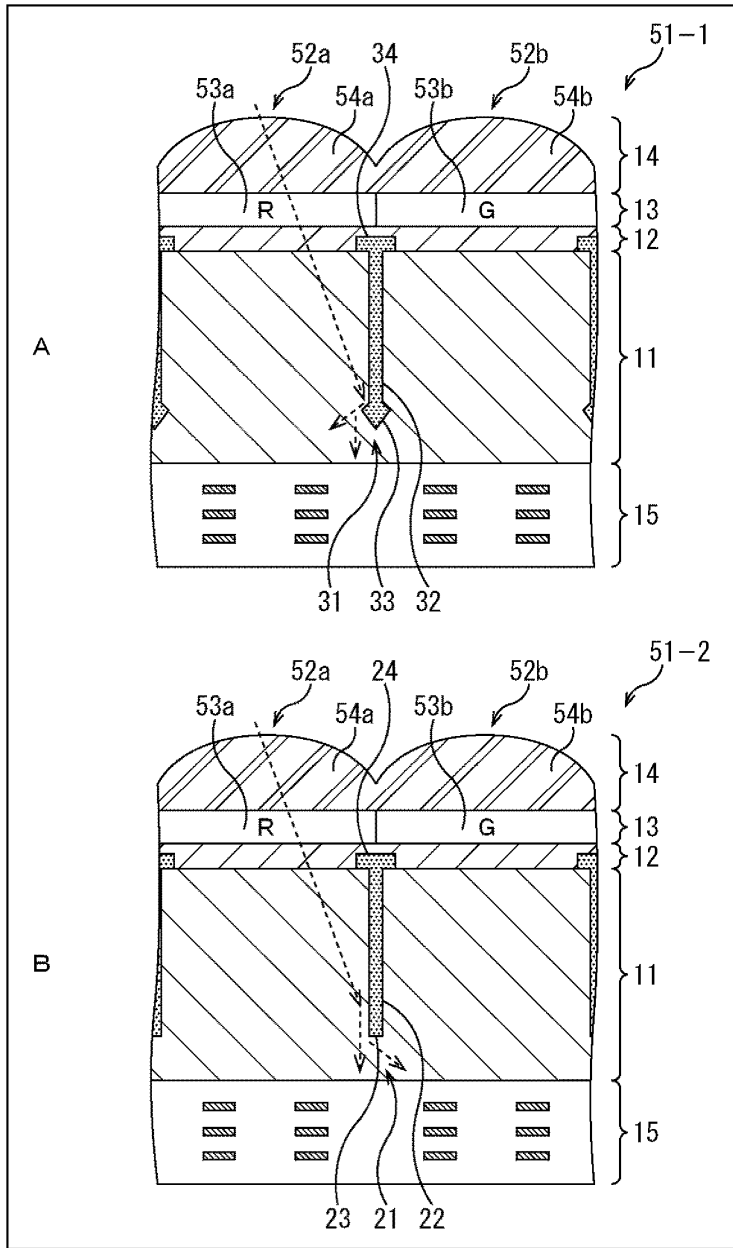
도면1



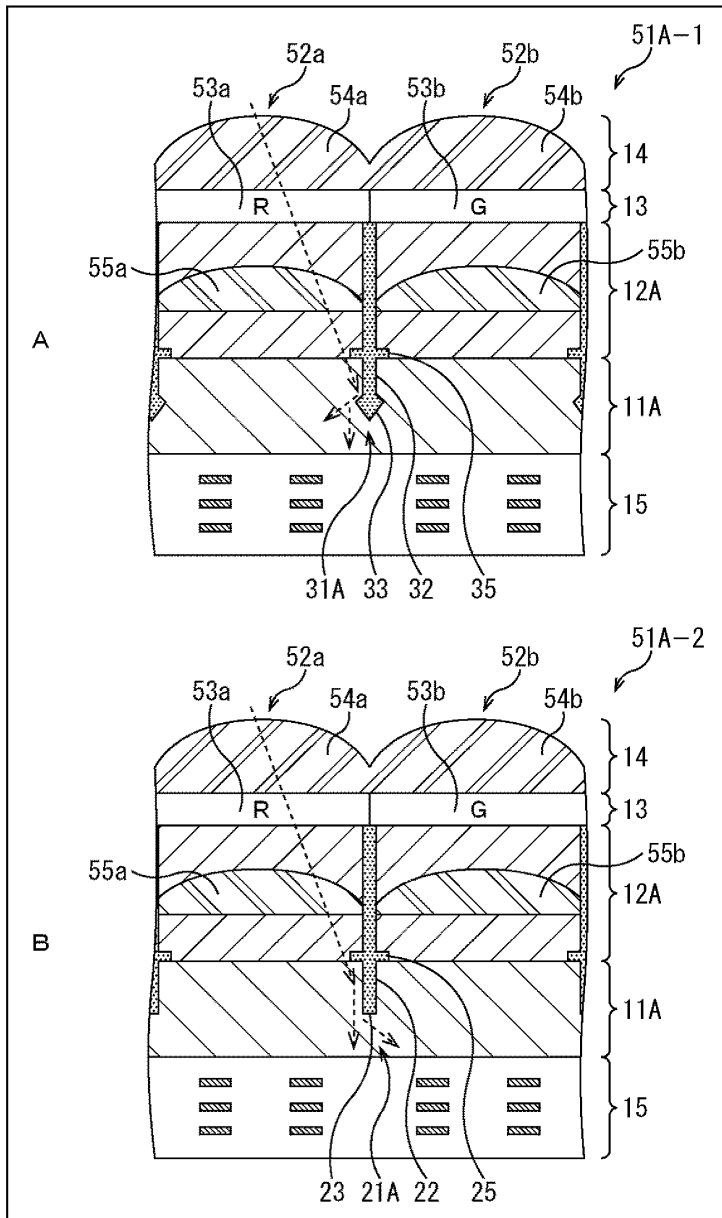
도면2



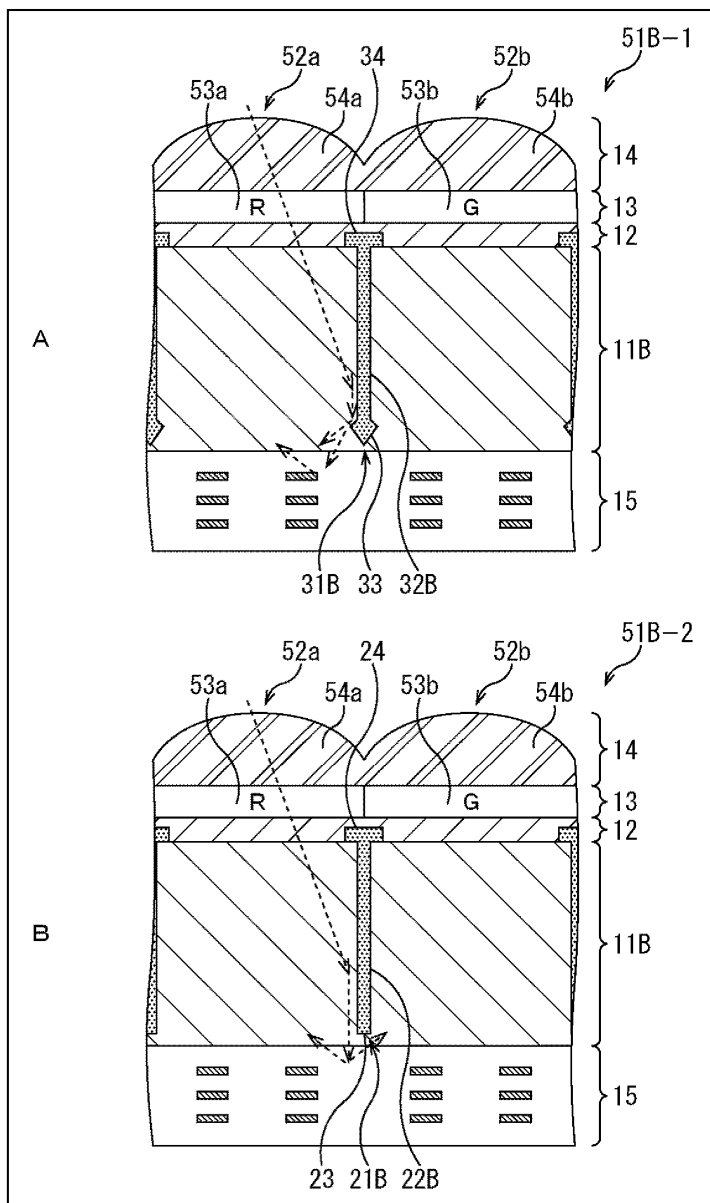
도면3



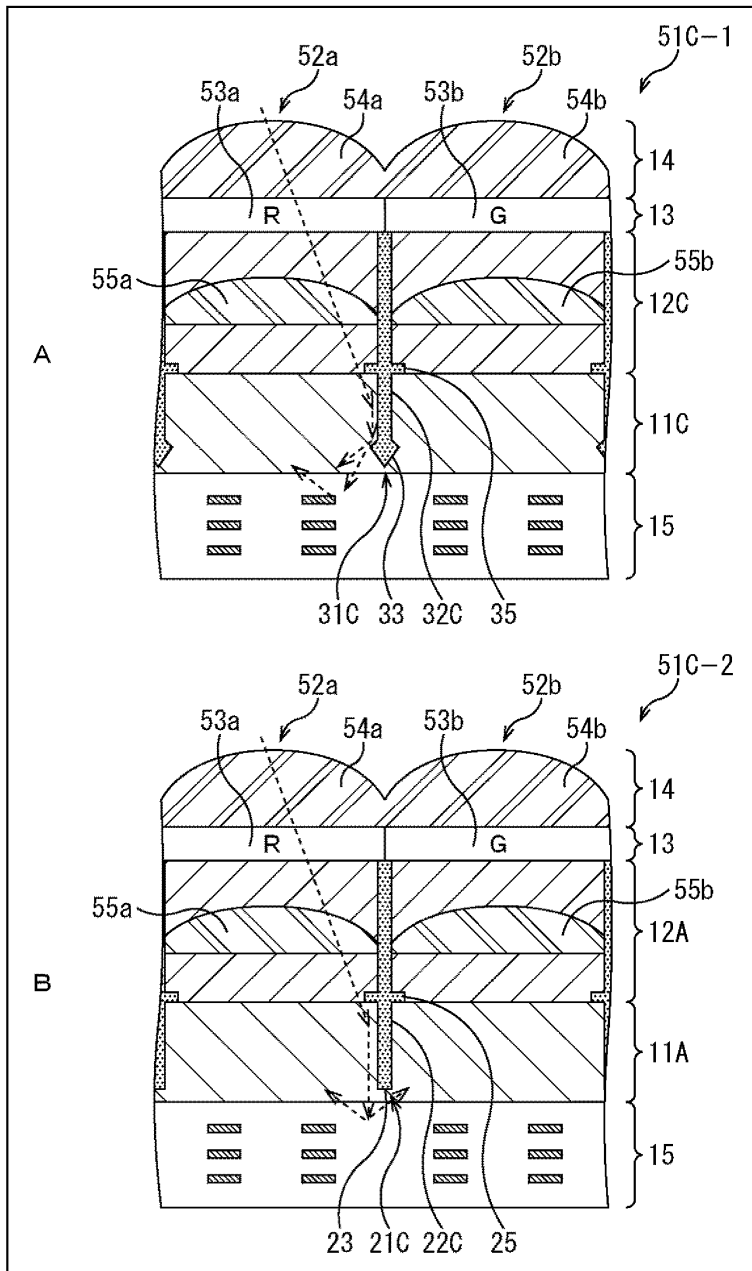
도면4



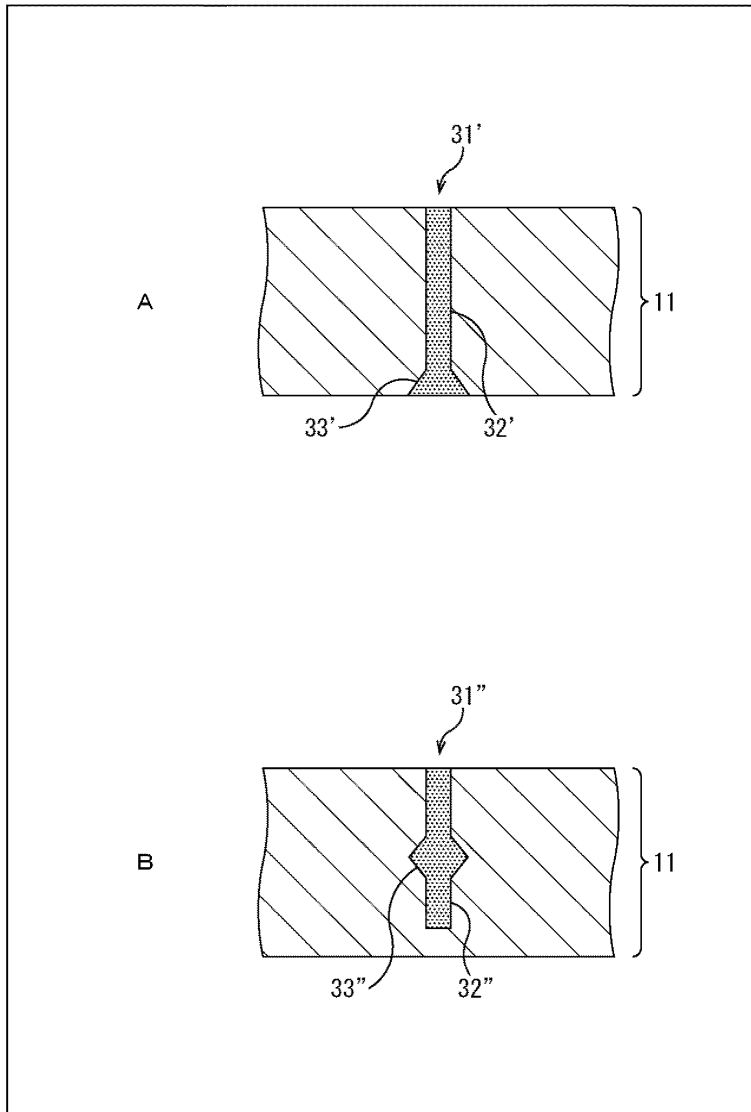
도면5



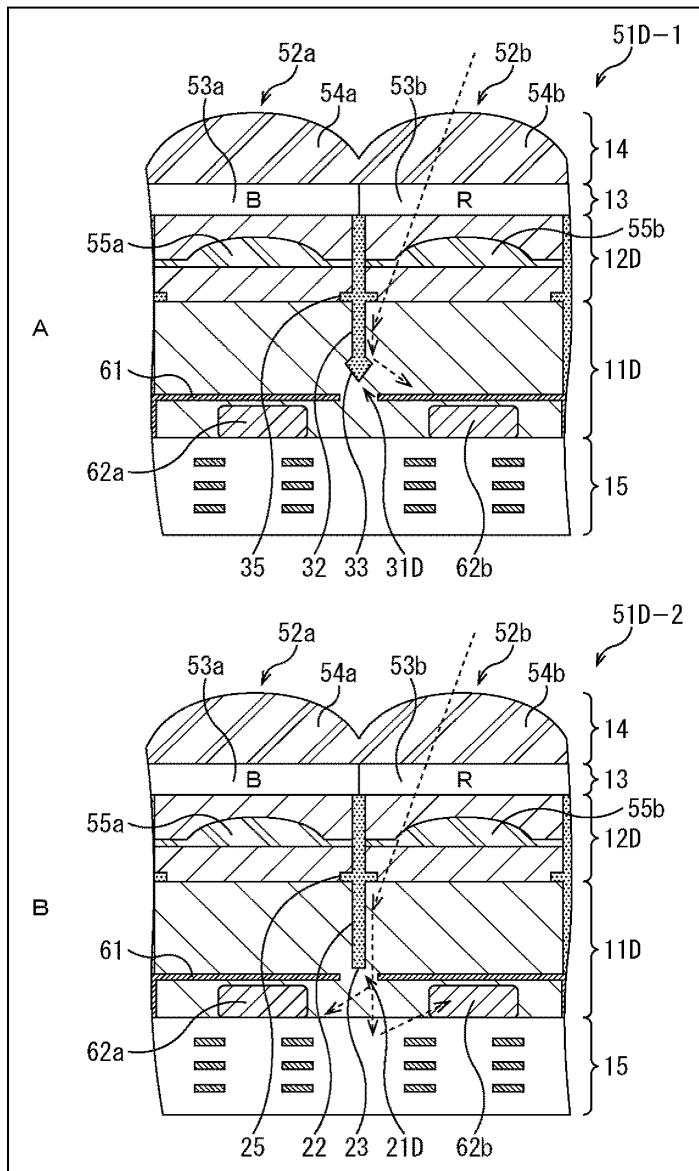
도면6



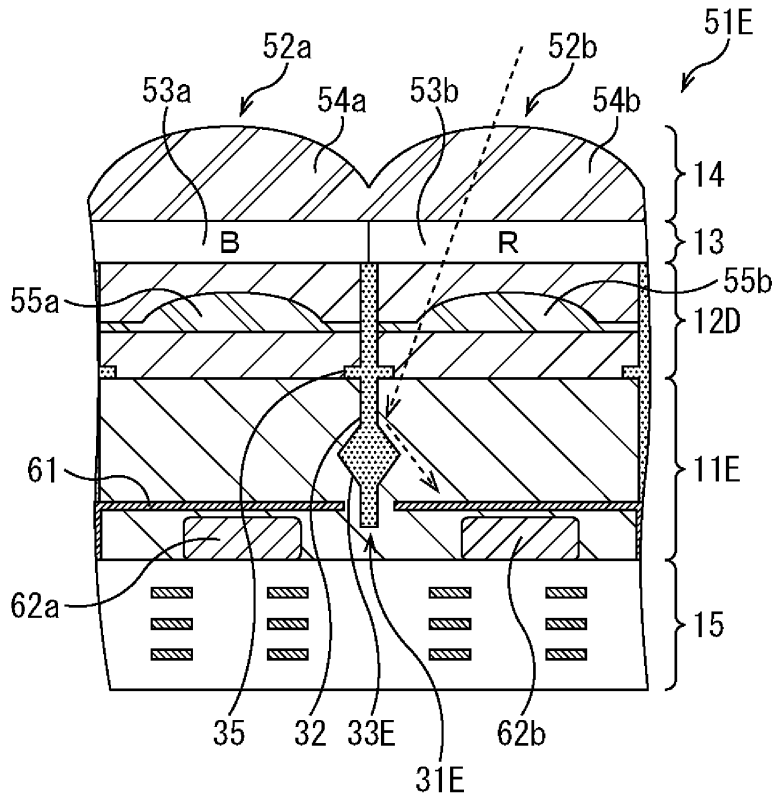
도면7



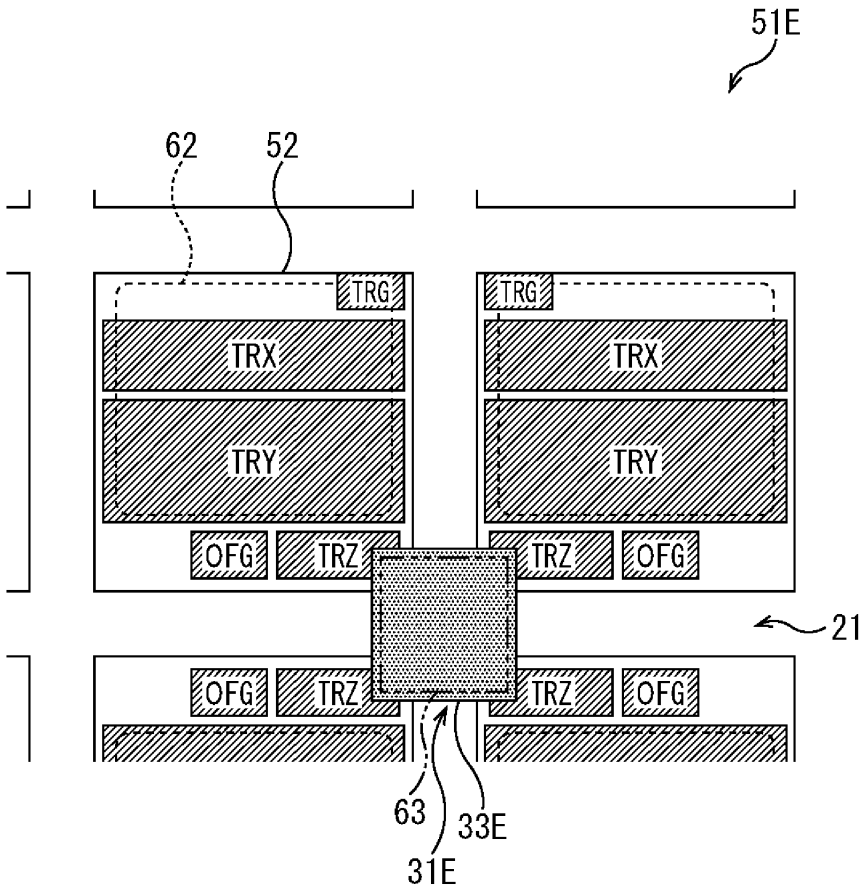
도면8



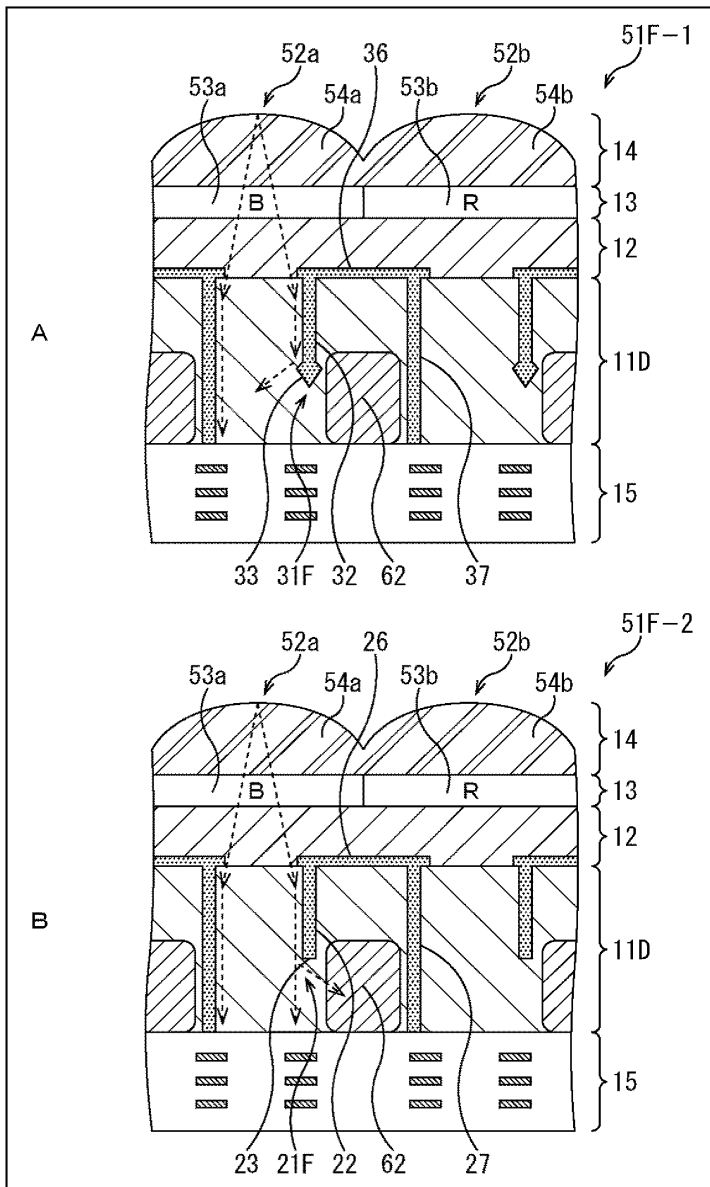
도면9



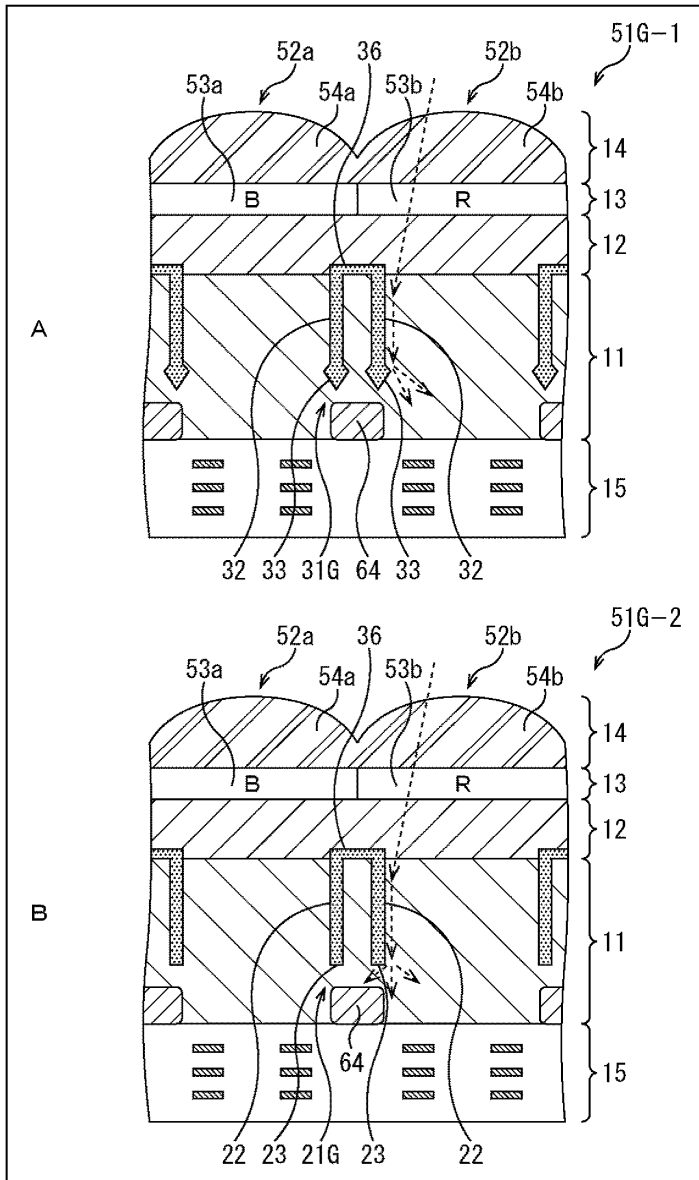
도면10



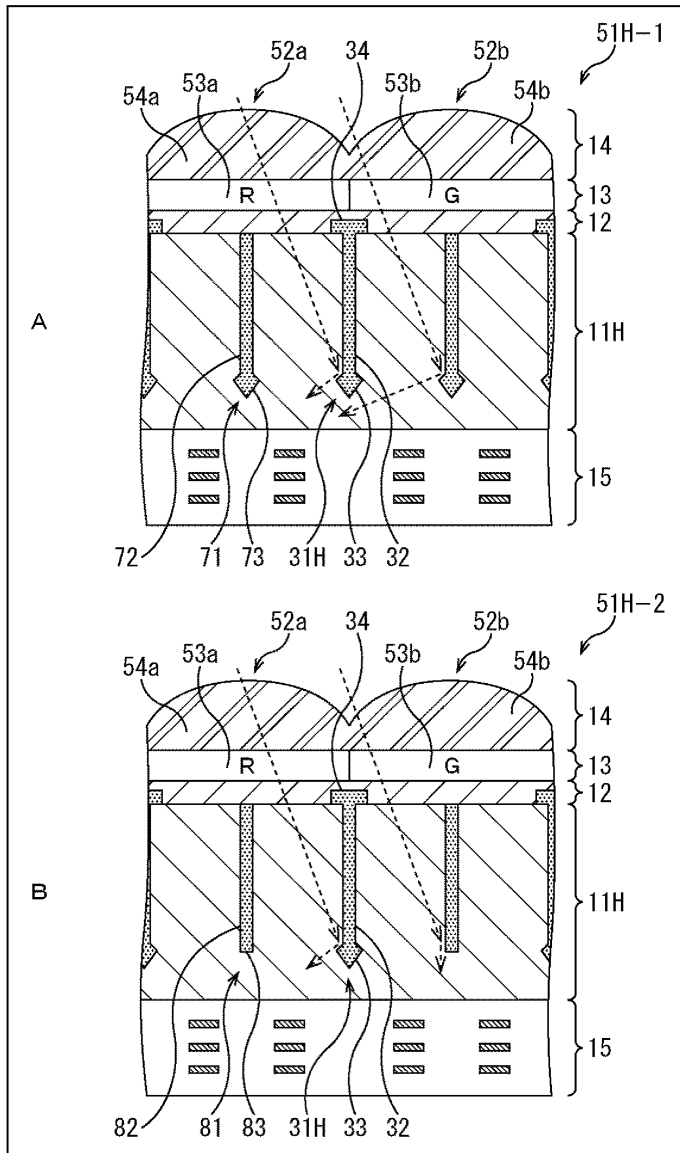
도면11



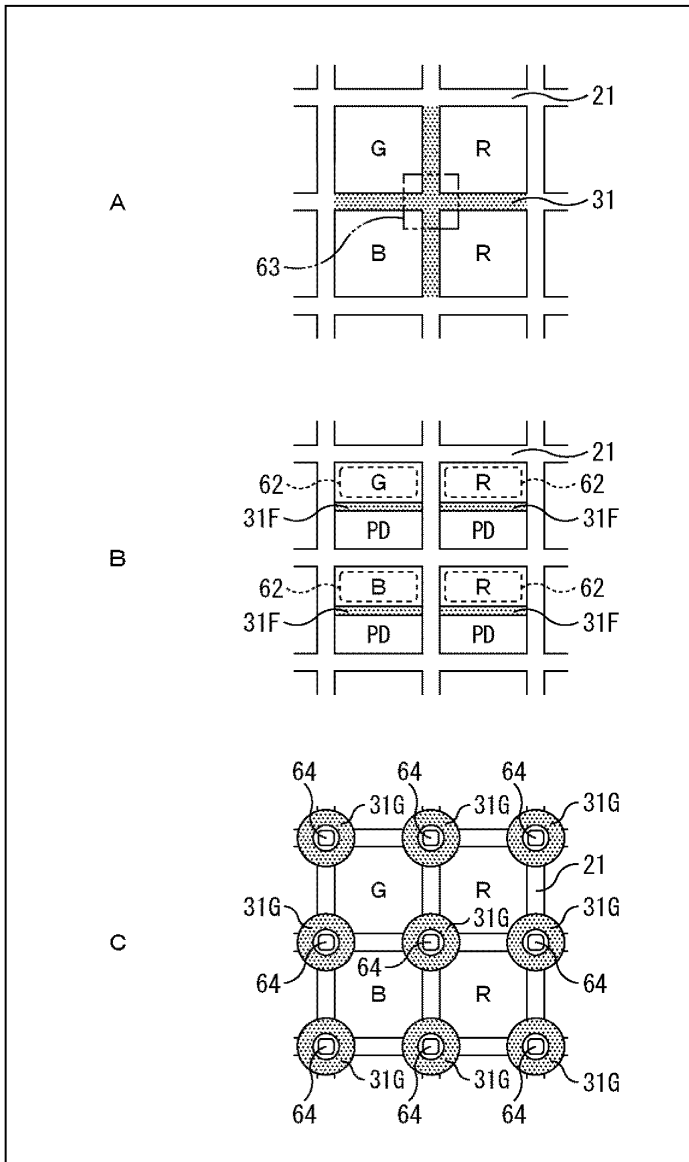
도면12



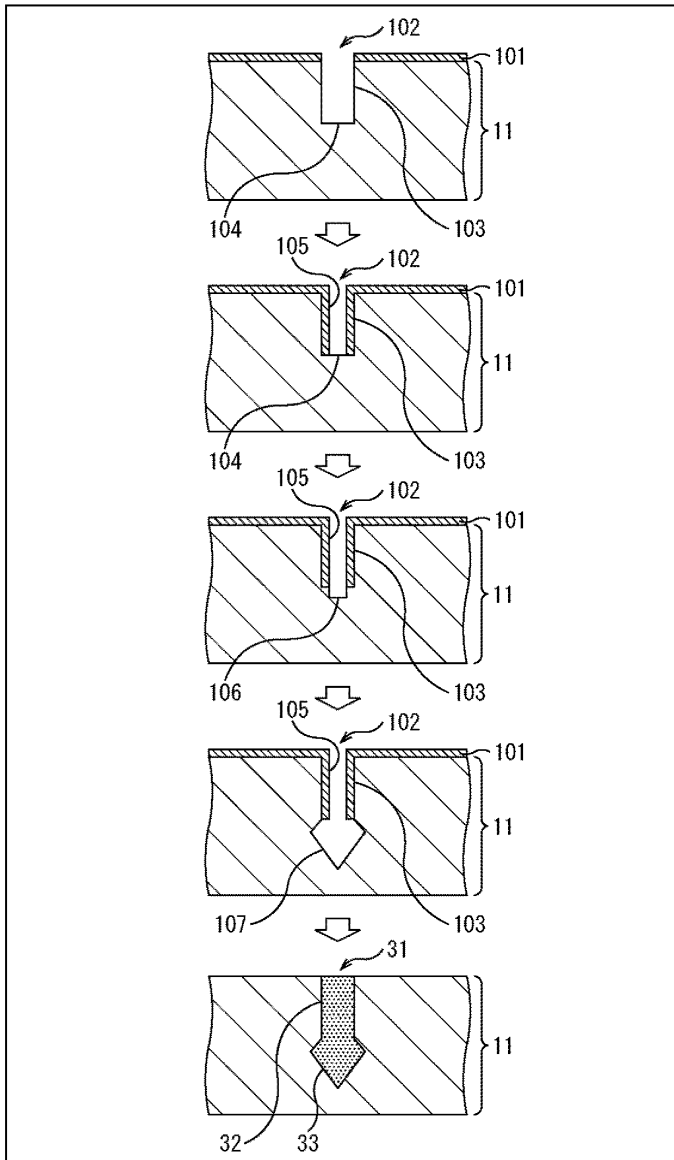
도면13



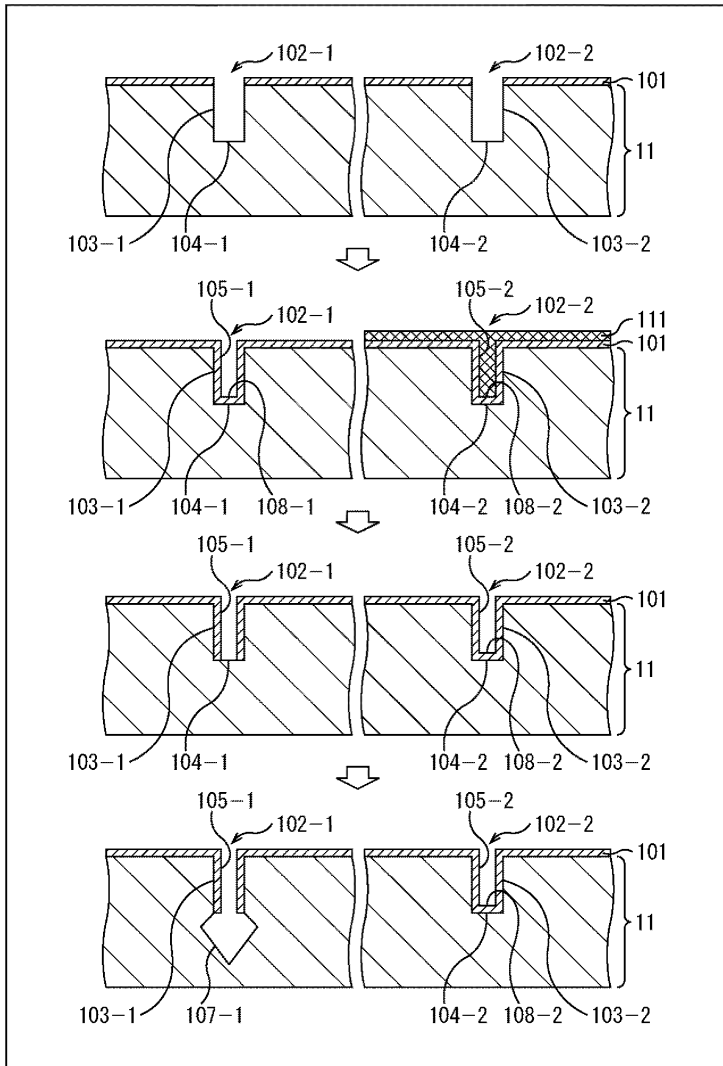
도면14



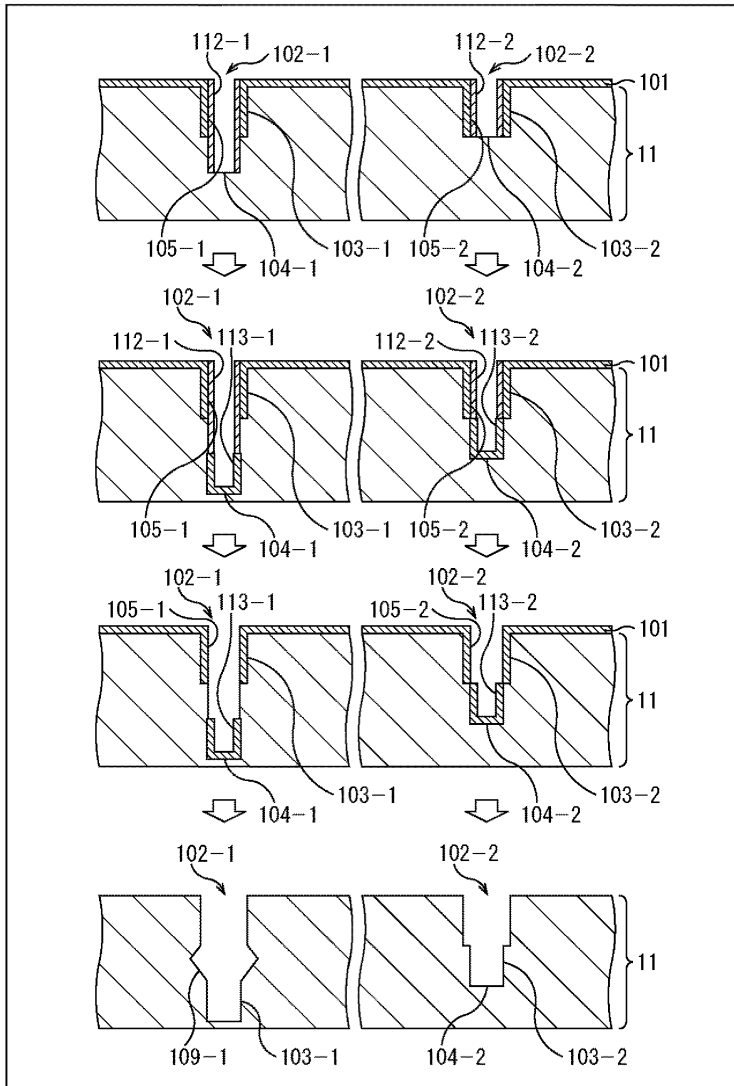
도면15



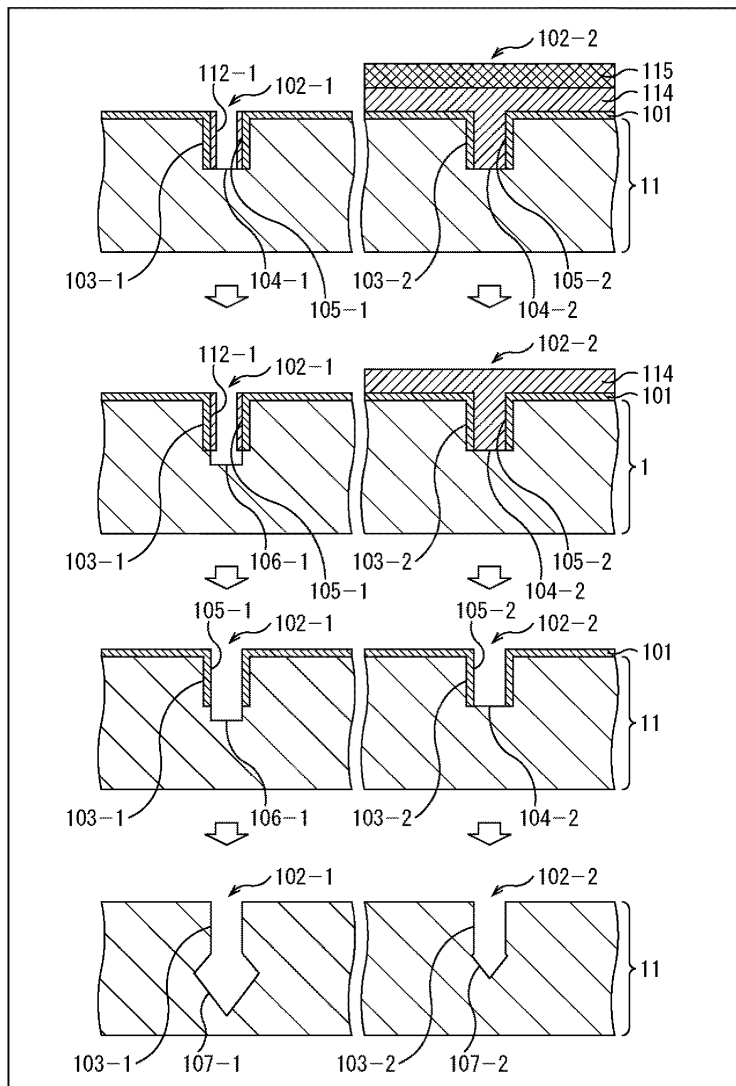
도면16



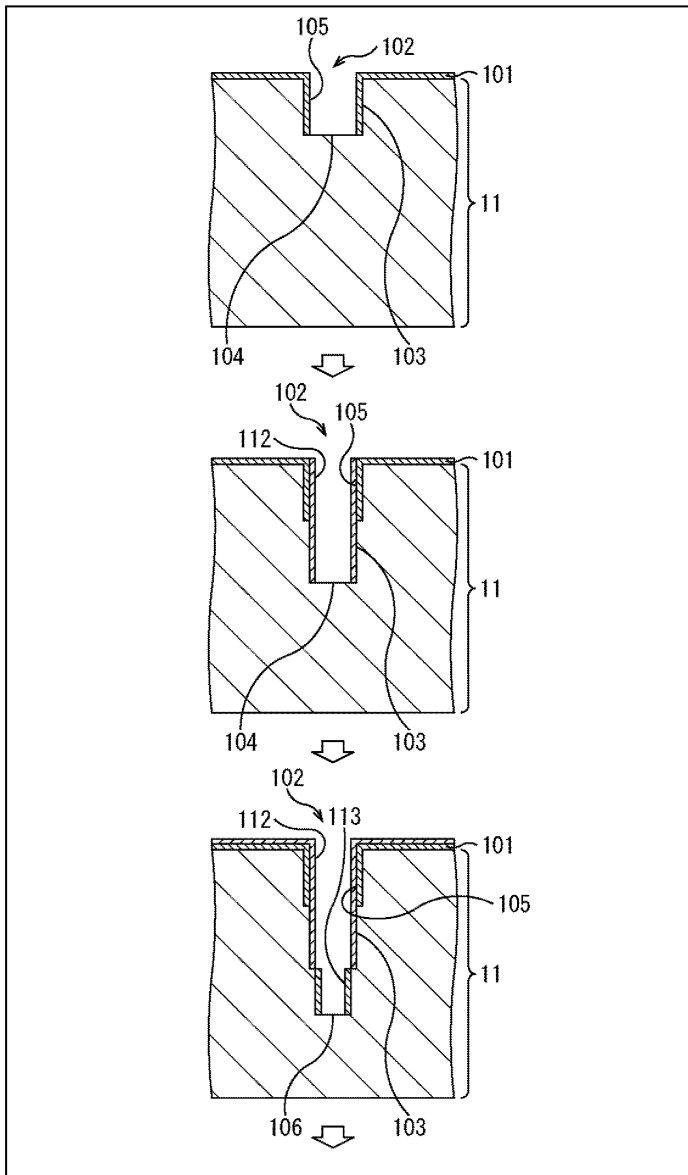
도면17



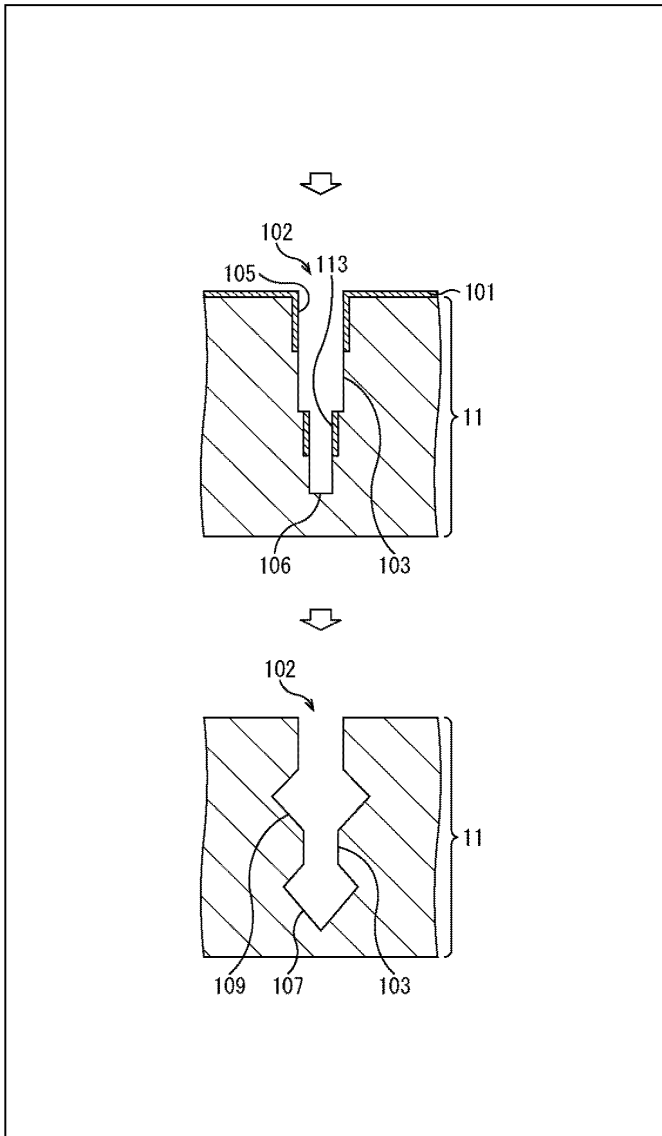
도면18



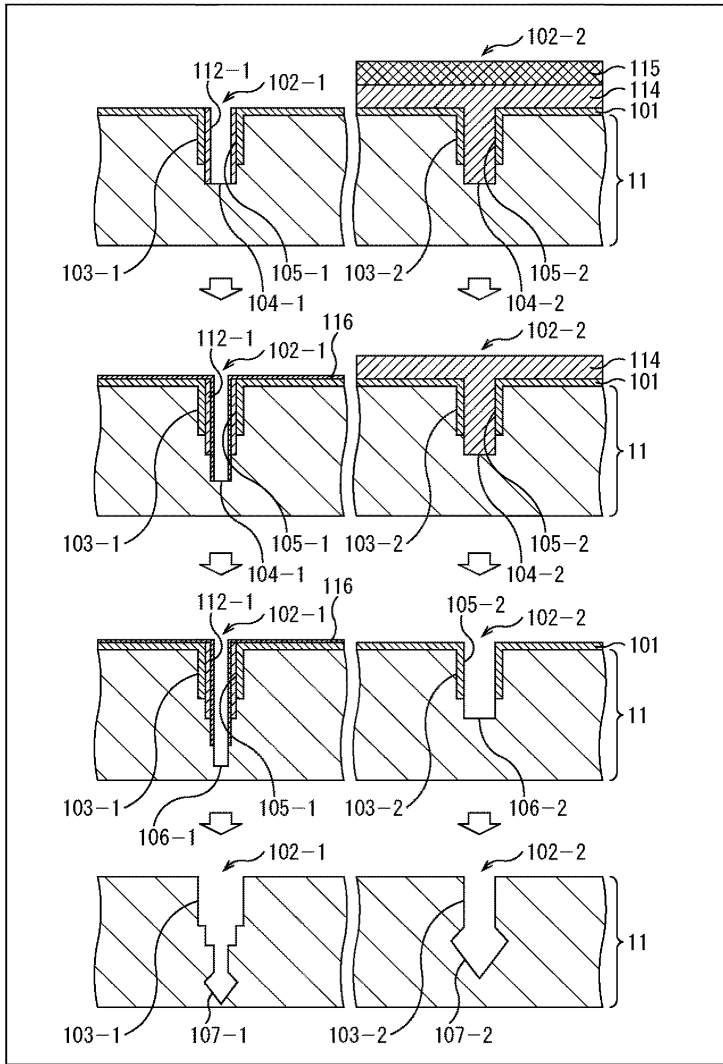
도면19



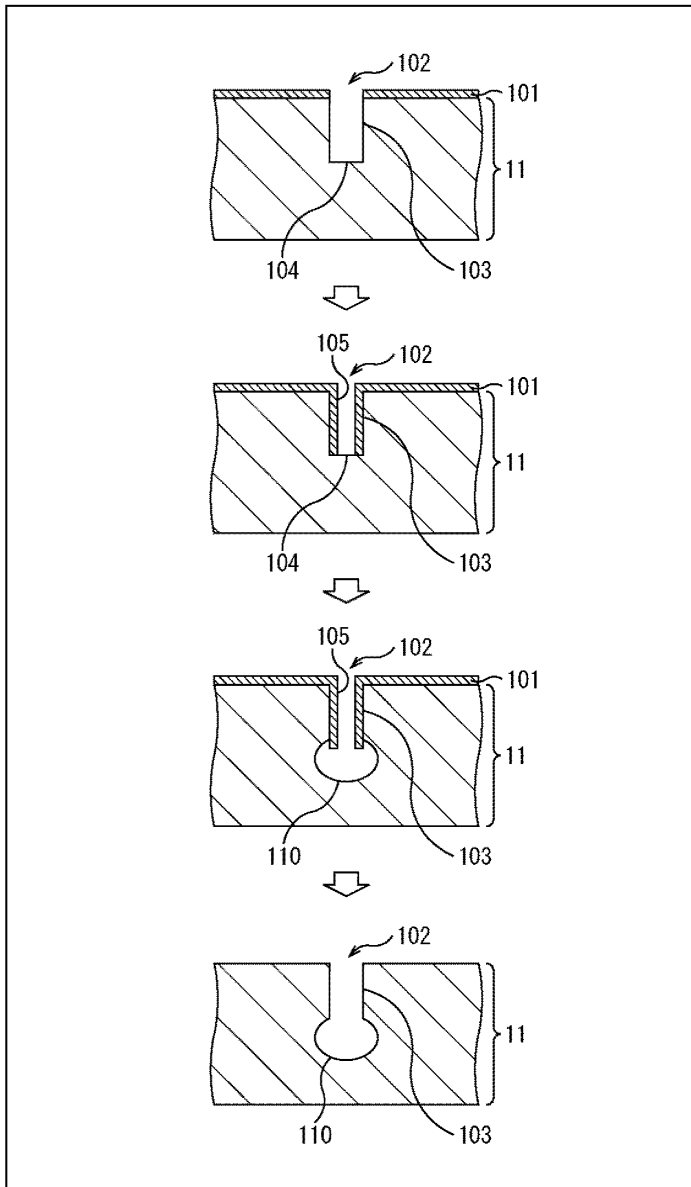
도면20



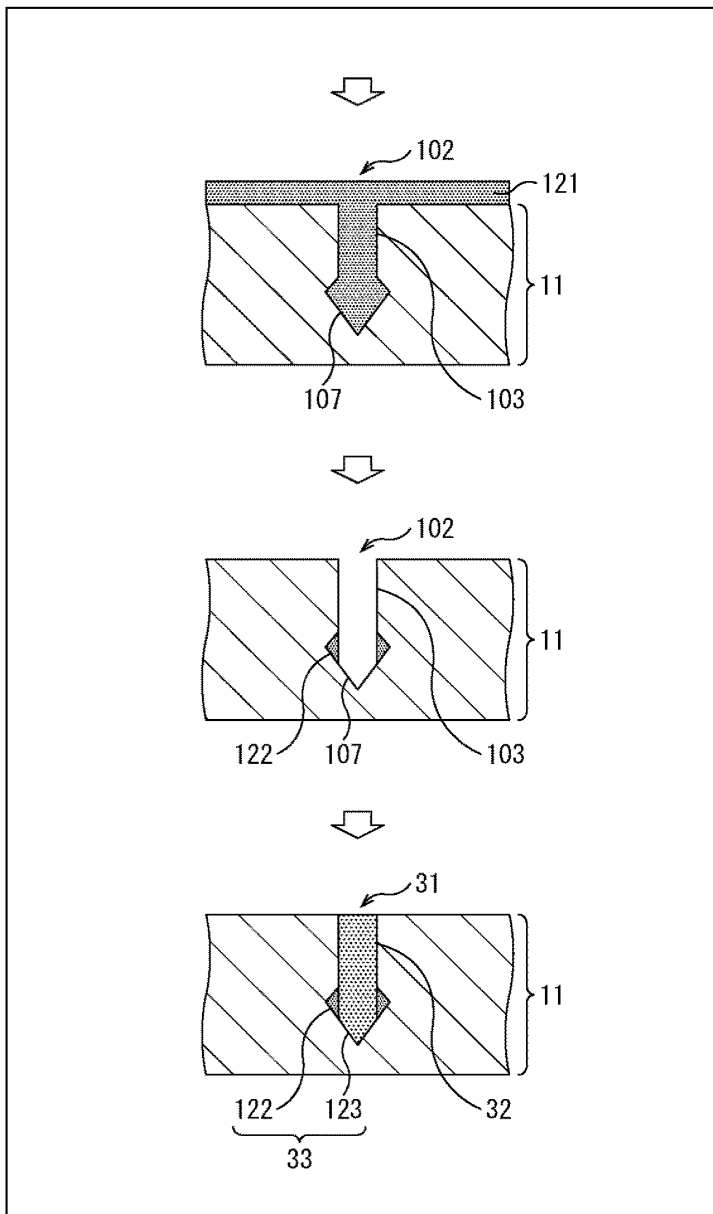
도면21



도면22

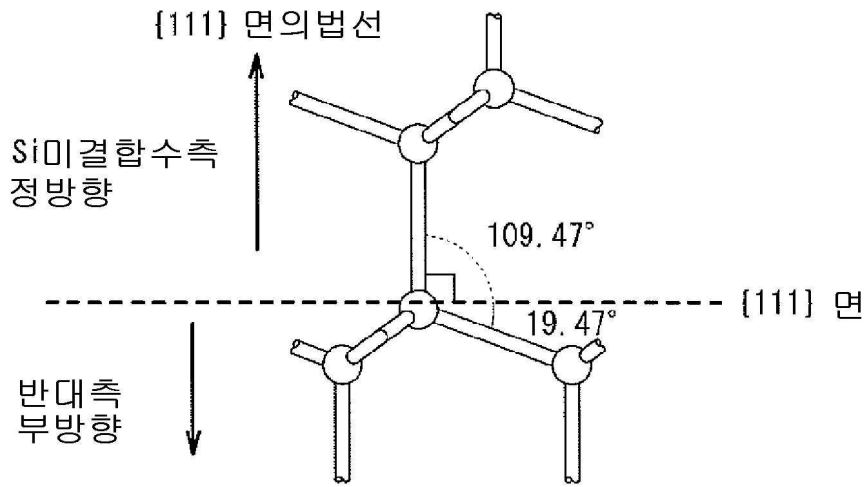


도면23





도면26



도면27

