

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 3 区分

【発行日】平成31年3月28日 (2019.3.28)

【公表番号】特表2018-512662(P2018-512662A)

【公表日】平成30年5月17日 (2018.5.17)

【年通号数】公開・登録公報2018-018

【出願番号】特願2017-546995(P2017-546995)

【国際特許分類】

G 0 6 F 15/78 (2006.01)

G 0 6 F 15/167 (2006.01)

【 F I 】

G 0 6 F 15/78 5 3 0

G 0 6 F 15/78 5 1 4

G 0 6 F 15/78 5 1 7

G 0 6 F 15/167 6 1 5 A

【手続補正書】

【提出日】平成31年2月18日 (2019.2.18)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

マイクロコントローラデバイスであって、
複数の外部ピンと、

第 1 の中央処理ユニット (CPU) と、前記第 1 の CPU と結合された第 1 のシステムバスと、前記第 1 のシステムバスと結合された第 1 のメモリと、前記第 1 のシステムバスと結合された第 1 の複数の周辺機器デバイスとを備える、第 1 のマイクロコントローラと

、
第 2 の中央処理ユニット (CPU) と、前記第 2 の CPU と結合された第 2 のシステムバスと、前記第 2 のシステムバスと結合された第 2 のメモリと、前記第 2 のシステムバスと結合された第 2 の複数の周辺機器デバイスとを備える、第 2 のマイクロコントローラとを備え、

第 1 および第 2 のマイクロコントローラは、互いから分離され、それらの周辺機器デバイスのいずれも共有せず、専用インターフェースを介してのみ通信し、前記専用インターフェースは、一方向性マスタ - スレーブインターフェース、および一方向性スレーブ - マスタインターフェースを備え、各一方向性インターフェースは、F I F O メモリを備える、マイクロコントローラデバイス。

【請求項 2】

前記専用インターフェースは、双方向性メールボックスインターフェースをさらに備える、請求項 1 に記載のマイクロコントローラデバイス。

【請求項 3】

前記第 1 のマイクロコントローラは、マスタであり、前記第 2 のマイクロコントローラは、スレーブである、請求項 1 に記載のマイクロコントローラデバイス。

【請求項 4】

前記第 2 のマイクロコントローラのプログラムメモリは、前記第 1 のマイクロコントローラによって書込可能な揮発性メモリを備える、請求項 1 に記載のマイクロコントローラ

デバイス。

【請求項 5】

前記第 2 のマイクロコントローラは、前記第 1 のマイクロコントローラより高速でクロックされる、請求項 1 に記載のマイクロコントローラデバイス。

【請求項 6】

前記第 2 のマイクロコントローラは、低電力モードで前記第 2 のマイクロコントローラを動作させるように構成された電力モード制御ユニットを備え、前記第 1 のマイクロコントローラは、前記電力モード制御ユニットと結合され、前記第 2 のマイクロコントローラの電力モードを制御するように構成されている、請求項 1 に記載のマイクロコントローラデバイス。

【請求項 7】

前記電力制御モードユニットは、前記第 2 のマイクロコントローラがいかなる電力も消費しないように、前記第 2 のマイクロコントローラをディスエーブルにするように動作可能である、請求項 6 に記載のマイクロコントローラデバイス。

【請求項 8】

各システムバスは、16ビットのデータバス幅を有する、請求項 1 に記載のマイクロコントローラデバイス。

【請求項 9】

各マイクロコントローラはさらに、前記マイクロコントローラと関連付けられた前記周辺機器デバイスのための前記複数の外部ピンのうちの少なくともいくつかを選択するようにプログラム可能なピン選択ユニットを備える、請求項 1 に記載のマイクロコントローラデバイス。

【請求項 10】

各マイクロコントローラはさらに、入力/出力ピンの事前に規定されたセットの制御を、それぞれに、前記第 1 のマイクロコントローラまたは前記第 2 のマイクロコントローラの選択された周辺機器に割り当てるように制御可能なパッド所有権マルチプレクサユニットを備える、請求項 1 に記載のマイクロコントローラデバイス。

【請求項 11】

入力/出力ピンの制御を前記第 1 のマイクロコントローラまたは前記第 2 のマイクロコントローラのいずれかに割り当てるように制御可能な共通パッド所有権マルチプレクサユニットをさらに備える、請求項 1 に記載のマイクロコントローラデバイス。

【請求項 12】

各マイクロコントローラは、任意の可読外部ピンを読み取ることができるが、前記第 1 または第 2 のマイクロコントローラに割り当てられたピンのみが、前記それぞれのマイクロコントローラによって書き込まれることができる、請求項 1 に記載のマイクロコントローラデバイス。

【請求項 13】

各マイクロコントローラの周辺機器の各々の少なくともいくつかは、複数の外部ピンの所定の外部ピンに割り当てられる、請求項 1 に記載のマイクロコントローラデバイス。

【請求項 14】

複数の外部ピンと、第 1 の中央処理ユニット (CPU)、前記第 1 の CPU と結合された第 1 のシステムバス、前記第 1 のシステムバスと結合された第 1 のメモリ、および前記第 1 のシステムバスと結合された第 1 の複数の周辺機器デバイスを備える、第 1 のマイクロコントローラと、第 2 の中央処理ユニット (CPU)、前記第 2 の CPU と結合された第 2 のシステムバス、前記第 2 のシステムバスと結合された第 2 のメモリ、および前記第 2 のシステムバスと結合された第 2 の複数の周辺機器デバイスを備える、第 2 のマイクロコントローラとを備える、マイクロコントローラデバイスを動作させる方法であって、第 1 および第 2 のマイクロコントローラは、互いから分離され、それらの周辺機器デバイスのいずれも共有せず、前記方法は、

専用インターフェースを介してのみ、前記第 1 および第 2 のマイクロコントローラ間で

通信することを含み、前記専用インターフェースは、各々がFIFOメモリを備える、一方向性マスタ・スレーブインターフェースおよび一方向性スレーブ・マスタインターフェースを備える、方法。

【請求項 15】

前記専用インターフェースは、双方向性メールボックスインターフェースをさらに備える、請求項 14 に記載の方法。

【請求項 16】

前記第 1 のマイクロコントローラは、マスタであり、前記第 2 のマイクロコントローラは、スレーブである、請求項 14 に記載の方法。

【請求項 17】

前記第 2 のマイクロコントローラのプログラムメモリは、揮発性メモリを備え、前記方法は、前記第 1 のマイクロコントローラによって前記第 2 のマイクロコントローラのプログラムメモリに書き込むステップを含む、請求項 14 に記載の方法。

【請求項 18】

前記第 2 のマイクロコントローラを前記第 1 のマイクロコントローラより高速でクロックすることをさらに含む、請求項 14 に記載の方法。

【請求項 19】

前記第 2 のマイクロコントローラは、低電力モードで前記第 2 のマイクロコントローラを動作させるように構成された電力モード制御ユニットを備え、前記方法はさらに、前記電力モード制御ユニットを通して、第 1 のマイクロコントローラによって、前記第 2 のマイクロコントローラの電力モードを制御するステップを含む、請求項 14 に記載の方法。

【請求項 20】

電力制御モードユニットによって、前記第 2 のマイクロコントローラがいかなる電力も消費しないように、前記第 2 のマイクロコントローラをディスエーブルにするステップを含む、請求項 14 に記載の方法。

【請求項 21】

各マイクロコントローラに対してピン所有権を制御するステップをさらに含み、入力/出力ピンの事前に規定されたセットは、それぞれに、前記第 1 のマイクロコントローラまたは前記第 2 のマイクロコントローラの選択された周辺機器に割り当てられる、請求項 14 に記載の方法。

【請求項 22】

入力/出力ピンの制御を前記第 1 のマイクロコントローラまたは前記第 2 のマイクロコントローラのいずれかに割り当てるように制御可能な共通パッド所有権マルチプレクサユニットをさらに備える、請求項 14 に記載の方法。

【請求項 23】

各マイクロコントローラは、任意の可読外部ピンを読み取ることができるが、前記第 1 または第 2 のマイクロコントローラに割り当てられたピンのみが、前記それぞれのマイクロコントローラによって書き込まれることができる、請求項 14 に記載の方法。

【請求項 24】

前記第 1 のマイクロコントローラによって、複数の外部ピンのうちの 1 つを読み取るステップと、

前記第 2 のマイクロコントローラによって、複数の外部ピンのうちの 1 つを読み取るステップと、

前記専用インターフェースを用いて、前記複数の外部ピンのうちの 1 つから読み取られた値を比較するステップと

をさらに含む、前記方法の請求項 14 - 23 のうちの 1 項に記載の方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正の内容】

【0009】

本方法のさらなる実施形態によると、専用インターフェースは、双方向性メールボックスインターフェース、一方方向性マスタ・スレーブインターフェース、および一方方向性スレーブ・マスタインターフェースを備えてもよい。本方法のさらなる実施形態によると、各一方方向性インターフェースは、FIFOメモリを備えてもよい。本方法のさらなる実施形態によると、第1のマイクロコントローラは、マスタであることができ、第2のマイクロコントローラは、スレーブであることができる。本方法のさらなる実施形態によると、第2のマイクロコントローラのプログラムメモリは、揮発性メモリを備えてもよく、本方法は、第1のマイクロコントローラによって第2のマイクロコントローラのプログラムメモリに書き込むステップを含んでもよい。本方法のさらなる実施形態によると、本方法はさらに、第2のマイクロコントローラを第1のマイクロコントローラより高速でクロックすることを含んでもよい。本方法のさらなる実施形態によると、第2のマイクロコントローラは、低電力モードを備える電力モード制御ユニットを備えてもよく、本方法はさらに、第1のマイクロコントローラによって、第2のマイクロコントローラの電力モードを制御するステップを含んでもよい。本方法のさらなる実施形態によると、本方法は、電力制御モードユニットによって、第2のマイクロコントローラがいかなる電力も消費しないように、第2のマイクロコントローラをディスエーブルにするステップを含んでもよい。本方法のさらなる実施形態によると、本方法はさらに、各マイクロコントローラに対してピン所有権を制御するステップを含んでもよく、入力/出力ピンは、第1のマイクロコントローラまたは第2のマイクロコントローラのいずれかに割り当てられる。本方法のさらなる実施形態によると、各マイクロコントローラは、任意の可読外部ピンを読み取ることができるが、第1または第2のマイクロコントローラに割り当てられたピンのみが、それぞれのマイクロコントローラによって書き込まれることができる。本方法のさらなる実施形態によると、本方法はさらに、第1のマイクロコントローラによって、複数の外部ピンのうちの1つを読み取るステップと、第2のマイクロコントローラによって、複数の外部ピンのうちの1つを読み取るステップと、専用インターフェースを用いて、複数の外部ピンのうちの1つから読み取られた値を比較するステップとを含んでもよい。

本願明細書は、例えば、以下の項目も提供する。

(項目1)

マイクロコントローラデバイスであって、

複数の外部ピンと、

第1の中央処理ユニット(CPU)と、前記第1のCPUと結合された第1のシステムバスと、前記第1のシステムバスと結合された第1のメモリと、前記第1のシステムバスと結合された第1の複数の周辺機器デバイスとを備える、第1のマイクロコントローラと

第2の中央処理ユニット(CPU)と、前記第2のCPUと結合された第2のシステムバスと、前記第2のシステムバスと結合された第2のメモリと、前記第2のシステムバスと結合された第2の複数の周辺機器デバイスとを備える、第2のマイクロコントローラと
を備え、

第1および第2のマイクロコントローラは、専用インターフェースを介してのみ通信する、マイクロコントローラデバイス。

(項目2)

前記専用インターフェースは、双方向性メールボックスインターフェース、一方方向性マスタ・スレーブインターフェース、および一方方向性スレーブ・マスタインターフェースを備える、項目1に記載のマイクロコントローラデバイス。

(項目3)

各一方方向性インターフェースは、FIFOメモリを備える、項目2に記載のマイクロコントローラデバイス。

(項目 4)

前記第 1 のマイクロコントローラは、マスタであり、前記第 2 のマイクロコントローラは、スレーブである、項目 1 または項目 2 に記載のマイクロコントローラデバイス。

(項目 5)

前記第 2 のマイクロコントローラのプログラムメモリは、前記第 1 のマイクロコントローラによって書込可能な揮発性メモリを備える、項目 1 - 4 のうちの 1 項に記載のマイクロコントローラデバイス。

(項目 6)

前記第 2 のマイクロコントローラは、前記第 1 のマイクロコントローラより高速でクロックされる、項目 1 - 5 のうちの 1 項に記載のマイクロコントローラデバイス。

(項目 7)

前記第 2 のマイクロコントローラは、低電力モードを備える電力モード制御ユニットを備え、前記第 1 のマイクロコントローラは、前記第 2 のマイクロコントローラの電力モードを制御するように構成されている、項目 1 - 6 のうちの 1 項に記載のマイクロコントローラデバイス。

(項目 8)

前記電力制御モードユニットは、前記第 2 のマイクロコントローラがいかなる電力も消費しないように、前記第 2 のマイクロコントローラをディスエーブルにするように動作可能である、項目 7 に記載のマイクロコントローラデバイス。

(項目 9)

各マイクロコントローラは、16 ビットのデータバス幅を有する、項目 1 - 8 のうちの 1 項に記載のマイクロコントローラデバイス。

(項目 10)

各マイクロコントローラはさらに、前記マイクロコントローラと関連付けられた前記周辺機器デバイスのための前記複数の外部ピンのうちの少なくともいくつかを選択するようにプログラム可能なピン選択ユニットを備える、項目 1 - 9 のうちの 1 項に記載のマイクロコントローラデバイス。

(項目 11)

各マイクロコントローラはさらに、入力 / 出力ピンの制御を前記第 1 のマイクロコントローラまたは前記第 2 のマイクロコントローラのいずれかに割り当てるように制御可能なパッド所有権マルチプレクサユニットを備える、項目 1 - 10 のうちの 1 項に記載のマイクロコントローラデバイス。

(項目 12)

各マイクロコントローラは、任意の可読外部ピンを読み取ることができるが、前記第 1 または第 2 のマイクロコントローラに割り当てられたピンのみが、前記それぞれのマイクロコントローラによって書き込まれることができる、項目 1 - 11 のうちの 1 項に記載のマイクロコントローラデバイス。

(項目 13)

各マイクロコントローラの周辺機器の各々の少なくともいくつかは、複数の外部ピンの所定の外部ピンに割り当てられる、項目 1 - 12 のうちの 1 項に記載のマイクロコントローラデバイス。

(項目 14)

複数の外部ピンと、第 1 の中央処理ユニット (CPU)、前記第 1 の CPU と結合された第 1 のシステムバス、前記第 1 のシステムバスと結合された第 1 のメモリ、および前記第 1 のシステムバスと結合された第 1 の複数の周辺機器デバイスを備える、第 1 のマイクロコントローラと、第 2 の中央処理ユニット (CPU)、前記第 2 の CPU と結合された第 2 のシステムバス、前記第 2 のシステムバスと結合された第 2 のメモリ、および前記第 2 のシステムバスと結合された第 2 の複数の周辺機器デバイスを備える、第 2 のマイクロコントローラとを備える、マイクロコントローラデバイスを動作させる方法であって、前記方法は、

専用インターフェースを介してのみ、前記第 1 および第 2 のマイクロコントローラ間で通信することを含む、方法。

(項目 1 5)

前記専用インターフェースは、双方向性メールボックスインターフェース、一方向性マスタ - スレーブインターフェース、および一方向性スレーブ - マスタインターフェースを備える、項目 1 4 に記載の方法。

(項目 1 6)

各一方向性インターフェースは、F I F O メモリを備える、項目 1 5 に記載の方法。

(項目 1 7)

前記第 1 のマイクロコントローラは、マスタであり、前記第 2 のマイクロコントローラは、スレーブである、項目 1 4 - 1 6 のうちの 1 項に記載の方法。

(項目 1 8)

前記第 2 のマイクロコントローラのプログラムメモリは、揮発性メモリを備え、前記方法は、前記第 1 のマイクロコントローラによって前記第 2 のマイクロコントローラのプログラムメモリに書き込むステップを含む、項目 1 4 - 1 7 のうちの 1 項に記載の方法。

(項目 1 9)

前記第 2 のマイクロコントローラを前記第 1 のマイクロコントローラより高速でクロックすることをさらに含む、項目 1 4 - 1 8 のうちの 1 項に記載の方法。

(項目 2 0)

前記第 2 のマイクロコントローラは、低電力モードを備える電力モード制御ユニットを備え、前記方法はさらに、第 1 のマイクロコントローラによって、前記第 2 のマイクロコントローラの電力モードを制御するステップを含む、項目 1 4 - 1 9 のうちの 1 項に記載の方法。

(項目 2 1)

電力制御モードユニットによって、前記第 2 のマイクロコントローラがいかなる電力も消費しないように、前記第 2 のマイクロコントローラをディスエーブルにするステップを含む、項目 1 4 - 2 0 のうちの 1 項に記載の方法。

(項目 2 2)

各マイクロコントローラに対してピン所有権を制御するステップをさらに含み、入力 / 出力ピンは、前記第 1 のマイクロコントローラまたは前記第 2 のマイクロコントローラのいずれかに割り当てられる、項目 1 4 - 2 1 のうちの 1 項に記載の方法。

(項目 2 3)

各マイクロコントローラは、任意の可読外部ピンを読み取ることができるが、前記第 1 または第 2 のマイクロコントローラに割り当てられたピンのみが、前記それぞれのマイクロコントローラによって書き込まれることができる、項目 1 4 - 2 2 のうちの 1 項に記載の方法。

(項目 2 4)

前記第 1 のマイクロコントローラによって、複数の外部ピンのうちの 1 つを読み取るステップと、

前記第 2 のマイクロコントローラによって、複数の外部ピンのうちの 1 つを読み取るステップと、

前記専用インターフェースを用いて、前記複数の外部ピンのうちの 1 つから読み取られた値を比較するステップと

をさらに含む、項目 1 4 - 2 3 のうちの 1 項に記載の方法。