

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2014년 3월 20일 (20.03.2014)



(10) 국제공개번호
WO 2014/042413 A1

- (51) 국제특허분류:
B32B 15/08 (2006.01) *H05K 1/09* (2006.01)
- (21) 국제출원번호: PCT/KR2013/008196
- (22) 국제출원일: 2013년 9월 11일 (11.09.2013)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2012-0100882 2012년 9월 12일 (12.09.2012) KR
10-2013-0107900 2013년 9월 9일 (09.09.2013) KR
- (71) 출원인: 주식회사 두산 (DOOSAN CORPORATION)
[KR/KR]; 100-730 서울시 중구 을지로 6가 18-12번지,
Seoul (KR).
- (72) 발명자: 문홍기 (MOON, Hong Gi); 447-762 경기도 수원시 권선구 당수동 한라비발디아파트 204동 1203호,
Gyeonggi-do (KR).
- (74) 대리인: 특허법인 한빛 (HANBEOT PATENT & LAW FIRM); 120-013 서울시 서대문구 충정로 7구세군빌딩 15층, Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KN, KP, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

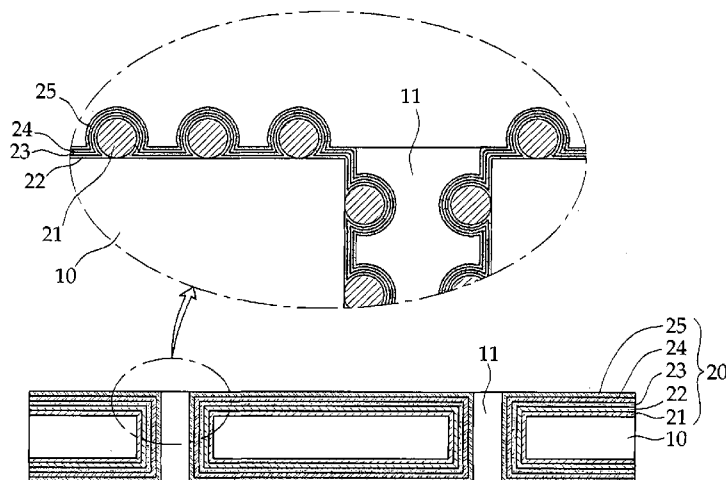
(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제 21 조(3))

(54) Title: HEAT DISSIPATING METAL FOIL, METHOD FOR MANUFACTURING SAME, AND HEAT DISSIPATING METAL-CLAD LAMINATE AND MULTI-LAYER PRINTED CIRCUIT BOARD COMPRISING HEAT DISSIPATING METAL FOIL

(54) 발명의 명칭 : 방열용 금속박, 이의 제조방법, 상기 방열용 금속박을 포함하는 방열용 금속박 적층판 및 다층 인쇄회로기판



(57) Abstract: The present invention relates to a heat dissipating metal foil having superb heat resistant and adhesive properties, a method for manufacturing same, and heat dissipating metal-clad laminate and multi-layer printed circuit board comprising the heat dissipating metal foil.

(57) 요약서: 본 발명은 내열성 및 접착특성이 우수한 방열용 금속박, 이의 제조방법, 상기 방열용 금속박을 포함하는 방열용 금속박 적층판 및 다층 인쇄회로기판에 대한 것이다.

WO 2014/042413 A1

【명세서】**【발명의 명칭】**

방열용 금속박, 이의 제조방법, 상기 방열용 금속박을 포함하는 방열용 금속박 적층판 및 다층 인쇄회로기판

5 【기술분야】

본 발명은 내열성 및 접착특성이 우수한 방열용 금속박, 이의 제조방법, 상기 방열용 금속박을 포함하는 방열용 금속박 적층판 및 다층 인쇄회로기판에 관한 것이다.

【배경기술】

10 산업 발달 및 전자기술의 발달로 모든 전자기기가 얇고, 소형화, 다기능화로 발전하고 있다. 이러한 다기능화 및 고기능화와 LED의 상용화로 인하여 방열 특성이 중요하게 요구되고 있다. 인쇄회로 기판도 부품의 방열을 위하여 방열 특성을 중요하게 요구되어 수지 방열 특성을 개선하고 방열을 위하여 금속을 인쇄회로 기판 내부에 삽입하게 되었다. 특히, 가격이 싸고, 방열 특성이 좋은
15 금속인 알루미늄, 구리가 주로 사용된다.

이러한 금속판을 인쇄회로 기판 중간에 삽입하여 방열재로 사용하고 있는데, 현재 두꺼운 동박이 한쪽 표면에만 표면 처리되어 사용되고 있다. 이로 인해, 동박의 양면에 프리프레그(prepreg)을 접착할 경우, 동박의 미처리 표면과 프리프레그 간의 접착강도, 내열성, 내약품성이 약하여, 인쇄회로 기판의 제조시
20 두께가 두꺼운 동박과 수지 사이에 많은 불량 발생하고 있다. 또한, 두께가 두꺼운 동박을 이용하여 다층 인쇄회로기판의 제조할 경우, 인쇄회로기판의 방열 성능이 향상되더라도, 각 기판의 도금층을 홀(hole)을 통해 연결하여 새로운 회로층을 형성시 동박과 회로층의 단락(short)이 발생하는 문제가 있다.

【발명의 상세한 설명】**25 【기술적 과제】**

본 발명은 두께가 두껍더라도 양 표면이 절연층에 대한 접착 특성이 우수하면서 내열성, 내약품성, 방청성 등의 제반 특성이 모두 우수하여 인쇄회로기판의 신뢰성을 향상시킬 수 있는 방열용 금속박을 제공하는 것을 목적으로 한다.

- 5 또, 본 발명은 상기 방열용 금속박을 포함함으로써, 방열 특성이 우수한 금속박 적층판 및 다층 인쇄회로기판을 제공하는 것을 또 다른 목적으로 한다.

【기술적 해결방법】

- 본 발명은 복수개의 홀이 형성되어 있고, 두께가 35 내지 5000 μm 인 금속박;
 및 상기 금속박의 양면과 상기 홀의 내벽 표면에 각각 형성된 표면 처리층을
 10 포함하는 방열용 금속박을 제공한다.

- 상기 표면 처리층은 상기 금속박의 양면과 상기 홀의 내벽 표면 위에 각각 형성된 노듈층(nodule layer); 상기 각각의 노듈층 위에 형성되고, 니켈(Ni), 코발트(Co), 니오븀(Nb), 지르코늄(Zr), 바나듐(V), 텅스텐(W), 몰리브덴(Mo), Cu-Zn, Ni-P 및 Ni-Co로 이루어진 군에서 선택된 금속 또는 합금으로 형성된 제1 배리어층;
 15 상기 각각의 제1 배리어층 위에 형성되고, 아연(Zn), 주석(Sn) 및 마그네슘(Mg)으로 이루어진 군에서 선택된 금속으로 형성된 제2 배리어층; 상기 각각의 내약품 배리어층 위에 형성되고, 크롬(Cr), 몰리브덴(Mo) 및 Cr-Mo로 이루어진 군에서 선택된 금속 또는 합금으로 형성된 제3 배리어층; 및 상기 각각의 제3 배리어층 위에 각각 형성되고, 실란계 커플링제로 형성된 실란층을 포함하는 것이 바람직하다.

- 20 또, 본 발명은 전술한 방열용 금속박; 상기 방열용 금속박의 양면에 각각 적층된 절연층; 및 상기 각각의 절연층 위에 형성된 금속박을 포함하는 방열용 금속박 적층판을 제공한다.

상기 방열용 금속박(a)에 대한 절연층(b)의 두께 비율(b/a)은 0.01 내지 10이고, 바람직하게는 0.1 내지 2 범위일 수 있다.

- 25 또한, 본 발명은 전술한 방열용 금속박 적층판을 포함하는 다층

인쇄회로기판을 제공한다.

그리고, 본 발명은 두께가 35 내지 5000 μm 인 금속박에 홀을 형성하는 단계; 및 상기 금속박의 양면 및 홀의 내벽 표면을 표면 처리하여 금속박의 양면 및 홀의 내벽 표면에 각각 표면 처리층을 형성하는 단계를 포함하는 방열용 동박의
5 제조방법을 제공한다.

본 발명의 일례에 따르면, 상기 표면 처리층 형성 단계는 금속박의 양면 및 홀의 내벽 표면을 각각 조화 처리하여 금속박의 양면 및 홀의 내벽 표면에 각각 노듈층을 형성하는 단계; 상기 노듈층들을 니켈(Ni), 코발트(Co), 니오븀(Nb), 지르코늄(Zr), 바나듐(V), 텅스텐(W), 몰리브덴(Mo), Cu-Zn, Ni-P 및 Ni-Co로
10 이루어진 군에서 선택된 금속 또는 합금으로 도금하여 각각의 노듈층 위에 제1 배리어층을 형성하는 단계; 상기 제1 배리어층들을 아연(Zn), 주석(Sn) 및 마그네슘(Mg)로 이루어진 군에서 선택된 금속으로 도금하여 각각의 제1 배리어층 위에 제2 배리어층을 형성하는 단계; 상기 제2 배리어층들을 각각 크롬(Cr), 몰리브덴(Mo) 및 Cr-Mo로 이루어진 군에서 선택된 금속 또는 합금으로 도금하여
15 각각의 제2 배리어층 위에 제3 배리어층을 형성하는 단계; 및 상기 제3 배리어층들을 각각 실란계 커플링제로 표면 처리하여 각각의 제3 배리어층 위에 실란층을 형성하는 단계를 포함할 수 있다.

또, 본 발명의 다른 일례에 따르면, 상기 표면 처리층 형성 단계는 (i) 금속박의 일면 및 홀의 내벽 표면을 조화 처리하여 노듈층을 형성하는 단계; (ii)
20 상기 노듈층들을 니켈(Ni), 코발트(Co), 니오븀(Nb), 지르코늄(Zr), 바나듐(V), 텅스텐(W), 몰리브덴(Mo), Cu-Zn, Ni-P 및 Ni-Co로 이루어진 군에서 선택된 금속 또는 합금으로 도금하여 각각의 노듈층 위에 제1 배리어층을 형성하는 단계; (iii) 상기 제1 배리어층들을 아연(Zn), 주석(Sn) 및 마그네슘(Mg)로 이루어진 군에서 선택된 금속으로 도금하여 각각의 제1 배리어층 위에 제2 배리어층을 형성하는
25 단계; (iv) 상기 제2 배리어층들을 크롬(Cr), 몰리브덴(Mo) 및 Cr-Mo로 이루어진

군에서 선택된 금속 또는 합금으로 도금하여 각각의 제2 배리어층 위에 제3 배리어층을 형성하는 단계; (v) 상기 제3 배리어층을 실란계 커플링제로 표면 처리하여 제3 배리어층 위에 실란층을 형성하는 단계; 및 (vi) 상기 금속박의 타면에 상기 (i) 단계 내지 (v) 단계를 수행하여 금속박의 타면 위에 노듈층, 제1 배리어층, 제2 배리어층, 제3 배리어층 및 실란층을 순차적으로 형성하는 단계를 포함할 수 있다.

상기 노듈층 형성 단계 이전에, 금속박 표면의 오염물, 산화막, 또는 이들 모두를 제거하는 전처리 단계를 더 포함할 수 있다.

【유리한 효과】

본 발명은 두께가 두꺼운 금속박의 양면과 금속박에 형성된 홀의 내벽 표면을 표면 처리함으로써, 절연층에 대한 접착 특성이 향상될 수 있을 뿐만 아니라, 내열성, 내약품성, 방청성 등의 제반 특성이 모두 향상될 수 있기 때문에, 다층 인쇄회로기판의 신뢰성을 향상시킬 수 있다.

또한, 본 발명에 따른 방열용 금속박 적층판을 이용하여 다층 인쇄회로기판을 제조할 경우, 각 기판의 도금층을 홀을 통해 연결하여 새로운 회로층을 형성하더라도 홀의 내벽 표면이 표면 처리되어 있어 방열용 동박과 회로층 간의 단락(short) 발생이 방지될 수 있다.

【도면의 간단한 설명】

도 1은 본 발명에 따른 방열용 금속박의 단면도이다.

도 2는 본 발명에 따른 방열용 금속박 적층판의 단면도이다.

도 3은 본 발명의 일례에 따라 연속적으로 금속박을 표면 처리하는 과정을 나타낸 도면이다.

도 4는 본 발명의 다른 일례에 따라 연속적으로 금속박을 표면 처리하는 과정을 나타낸 도면이다.

도 5(a)는 압연 동박을 제조하는 모습을 나타낸 도면이고, 도 5(b)는 전해

동박을 제조하는 모습을 나타낸 도면이다.

도 6은 실시예 1에서 제조된 인쇄회로기판의 단면을 나타낸 광학현미경 사진이다.

도 7(a) 및 도 7(b)는 각각 내열성 측정 전, 후의 비교예 1의 동박 적층판 단면을 나타낸 광학현미경 사진이다.

도 8(a)는 내열성 측정 전의 실시예 1의 동박 적층판 단면을 나타낸 광학현미경 사진으로, 도 8(b)는 실시예 1의 동박 적층판 단면 일부를 확대한 사진이다.

도 9(a)는 내열성 측정 후의 실시예 1의 동박 적층판 단면을 나타낸 광학현미경 사진으로, 도 9(b)는 실시예 1의 동박 적층판 단면 일부를 확대한 사진이다.

**** 부호의 설명 ****

	1: 금속과,	2A, 2B: 압연 롤러
	3: 전해액 처리조,	4: 전극,
15	5: 회전 드럼,	10A: 압연 동박,
	10B: 전해 동박,	10: 금속박
	11: 홀,	20: 표면 처리층
	21: 노즐층,	22: 제1 배리어층,
	23: 제2 배리어층,	24: 제3 배리어층,
20	25: 실란층,	100: 방열용 금속박
	200: 절연층,	300: 금속박,
	900: 전처리조,	1000: 조화처리조,
	1100: 제1 조화처리조,	1200: 제2 조화처리조,
	2000: 내열성 처리조,	3000: 내약품성 처리조,
25	4000: 방청 처리조,	5000: 실란 처리조,

6000: 수세 처리조

【발명의 실시를 위한 최선의 형태】

이하, 본 발명을 상세히 설명한다.

본 발명은 방열용 금속박으로서, 두께가 35 내지 5000 μm 인 금속박의 양면과,
 5 상기 금속박에 형성된 복수개의 홀 내벽 표면에 각각 표면 처리층이 적층됨으로써,
 일면이 표면 처리된 종래 동박과 달리, 금속박의 양면이 모두 절연층과의
 접착강도가 우수하면서, 내열성, 내약품성, 방청성 등의 제반 특성이 모두 우수하여
 다층 인쇄회로기판의 신뢰성을 향상시킬 수 있다. 또한, 본 발명은 상기 방열용
 금속박 적층판을 이용하여 다층 인쇄회로기판을 제조함으로써, 각 기판의 도금층이
 10 홀을 통해 연결되어 새로운 회로층이 형성되더라도 홀의 내벽 표면이 표면
 처리되어 있어 방열용 금속박과 회로층 간의 단락(short) 발생이 방지될 수 있다.

<방열용 금속박 및 이의 제조방법>

도 1은 본 발명에 따른 방열용 금속박(100)의 단면도로, 상기 방열용
 금속박(100)은 금속박(10) 및 표면 처리층(20)을 포함하고, 이때 상기 표면
 15 처리층(20)은 상기 금속박(10)의 양면뿐만 아니라, 상기 금속박(10)에 형성된
 복수개의 홀(11) 내벽 표면에도 적층되어 있다.

본 발명에서 사용되는 금속박(10)은 열전도성이 우수하면서 가공이 용이한
 금속으로 된 것이면 특별히 제한되지 않는다. 상기 금속의 예로는 구리(Cu),
 주석(Sn), 금(Au), 은(Ag), 니켈(Ni), 철(Fe), 알루미늄(Al), Cu 합금, Ni 합금, Fe
 20 합금, Al 합금 등이 있는데, 이에 한정되지 않는다. 바람직하게는 동박일 수 있고,
 이때 압연 동박 또는 전해 동박일 수 있다.

다만, 본 발명에서는 금속박을 통해서 인쇄회로기판 내 열을 외부로 확산 및
 방출시키기 위해서, 상기 금속박(10)의 두께를 약 35 내지 5,000 μm 범위,
 바람직하게는 약 100 내지 2000 μm 범위로 조절한다.

25 이러한 금속박(10)에는 복수개의 홀(11)이 형성되어있다. 상기 홀(11)은

다층 인쇄회로기판에서 각 기판의 도금층을 접속시켜 층간 도통을 확보하기 위한 통로로 이용될 수 있으며, 이러한 홀을 통해 각 도금층이 연결되어 새로운 회로층이 형성될 수 있다. 또한, 상기 홀은 인쇄회로기판에서 발생된 열이 외부로 방출되는 통로로 이용될 수 있으며, 이에 방열 효율이 더 향상될 수 있다.

- 5 상기 홀의 크기(직경)는 특별히 제한되지 않으나, 표면 처리층의 두께 및 도금층의 두께를 고려하여 조절하는 것이 바람직하며, 상기 금속박의 두께 이상일 경우 방열 특성이 더 향상될 수 있다.

또, 상기 홀의 비율은 특별히 제한되지 않으며, 부품 실장, 상하면 회로의 연결 정도 등과 같은 회로 설계를 고려하여 조절하는 것이 바람직하나,
10 전체 면적을 기준으로 35 % 이하일 경우, 인쇄회로기판에서 발생된 열을 효과적으로 외부로 방출시켜 방열 효율을 더 향상시킬 수 있다.

또한, 홀의 형상은 원형, 사각형, 삼각형 등 어떠한 형상이든 제한되지 않는다.

다만, 본 발명에서는 전술한 금속박이 다층 인쇄회로기판의 방열재로 사용될
15 때 상기 금속박과 절연층(예컨대, 프리프레그(prepreg) 등) 간의 접착력을 향상시키면서, 내열성, 내약품성, 방청성 등의 제반 특성을 향상시키고, 나아가 금속박과 회로층 간의 단락(short) 발생을 방지하기 위해서, 종래 금속박과 달리, 금속박(10)의 양 표면에 표면 처리층(20)이 형성될 뿐만 아니라, 상기 금속박(10)에 형성된 복수개의 홀(11) 내부 표면에도 표면 처리층(20)이 형성된다. 이로써, 본
20 발명의 방열용 금속박(100)을 포함하는 다층 인쇄회로기판은 사용시 외부 충격 또는 열적 스트레스가 가해지더라도 blister의 발생에 의한 금속박과 절연층 간의 박리 문제를 최소화시킬 수 있고, 또한 방열용 금속박과 회로층 간의 단락이 방지될 수 있다. 또한, 본 발명의 방열용 금속박을 절연층과 프레스 가공시켜 적층시키더라도 방열용 금속박의 홀 주위에 delamination이 발생되지 않는다.

25 이러한 표면 처리층(20)은 일례로 상기 금속박의 양 표면과 상기 홀의 내벽

표면 위에 각각 순차적으로 적층된 노듈층(nodule layer)(21), 제1 배리어층(22), 제2 배리어층(23), 제3 배리어층(24), 및 실란층(25)을 포함할 수 있다.

상기 노듈층(21)은 노듈(nodule)로 이루어진 층으로서, 금속박(10)의 양 표면 위와, 상기 홀(11)의 내벽 표면 위에 각각 적층되어 있다. 이때, 상기
5 금속박(10)의 일면에 적층된 노듈층(이하, '제1 노듈층'), 금속박(10)의 타면에 적층된 노듈층(이하, '제2 노듈층')과, 홀의 내벽 표면에 적층된 노듈층(이하, '제3 노듈층')은 서로 동일하거나 상이한 성분으로 형성될 수 있다.

상기 노듈은 금속박의 양 표면 및 홀의 내벽 표면에 각각 분상 또는 수지상의 노듈 핵입자가 생성되고, 이러한 노듈 핵입자의 표면이 도금되어
10 캡슐화됨으로써, 노듈 핵입자가 성장하면서 서로 연결 및 고정되고 금속박의 표면에 강하게 부착되어 형성된다. 이러한 노듈로 된 노듈층(21)을 포함함으로써, 본 발명에 따른 방열용 금속박은 금속박 양 표면과 홀 내벽 표면의 조도가 증가되어 접착 표면적이 증가될 뿐만 아니라, 앵커 효과(anchor effect)가 발휘되어 금속박의 양면과 절연층 간, 홀의 내벽 표면과 절연층 간의 기계적 접착력이 향상될 수 있다.

15 상기 노듈층(21)의 성분은 금속박의 금속과 동일하거나 상이할 수 있고, 예컨대 구리(Cu), 주석(Sn), 니켈(Ni), 코발트(Co), 철(Fe), 비소(As), 이들의 합금일 수 있다.

여기서, 상기 금속박의 금속과 동일하거나 유사한 결정 구조를 갖는 금속으로 노듈층(특히, 노듈층의 노듈 핵입자)을 형성할 경우, 노듈층의 노듈
20 핵입자가 더 단단히 금속박의 표면에 부착되어 생성되고, 이로 인해 노듈층과 금속박 간의 접착력이 향상될 수 있으며, 또한 금속박을 에칭할 때 동일한 에칭액을 사용할 수 있어 공정 진행시 액 오염을 줄일 수 있다. 예를 들어, 금속박이 동박이고, 노듈층의 성분이 구리일 경우, 금속박과 노듈층 간의 접착력이 가장 우수하다. 또한, 금속박이 동박인 경우 노듈층을 니켈로 형성하더라도, 니켈의
25 결정 구조가 구리와 유사하기 때문에, 금속박과 노듈층 간의 접착력이 향상될 수

있다. 본 발명의 일례에 따르면, 구리박의 양면에 각각 구리 노들층이 적층되어 있다.

상기 노들층(21)의 표면 조도(Rz)는 특별히 제한되지 않으나, 금속박의 종류, 금속박과 절연층 간의 접착 강도, PCB 제조 후 단락 등의 위험성을 고려하여 1.5 내지 20 μm 정도로 조절하는 것이 바람직하다.

이때, 제1 노들층과 제2 노들층은 표면 조도가 서로 동일하거나 상이할 수 있다. 예를 들어, 금속박(10)이 압연 금속박일 경우, 제1 노들층과 제2 노들층의 표면 조도는 서로 동일할 수 있고, 금속박(10)이 전해 금속박일 경우, 제1 노들층과 제2 노들층의 표면 조도는 서로 상이할 수 있다. 특히, 금속박(10)이 전해 금속박일 경우, 금속박 제조시 회전 드럼과 맞닿는 표면은 표면 조도가 낮아 매끈하고, 반대 표면은 무광으로서 거칠 수 있다. 따라서, 이러한 점과, 방열용 금속박과 접착되는 절연층과의 접착 특성을 고려하여 표면 조도를 조절하여 노들층을 형성하는 것이 적절하다.

상기 표면 처리층(20)은 전술한 노들층들(21) 위에 각각 적층된 제1 배리어층(22)을 포함한다. 상기 제1 배리어층(22)을 포함함으로써, 내열성이 향상되어 금속박과 절연층의 내열 접착강도가 향상될 수 있다.

이러한 제1 배리어층(22)의 성분은 내열성을 부여할 수 있는 것이라면 특별히 한정되지 않으나, 니켈(Ni), 코발트(Co), 니오븀(Nb), 지르코늄(Zr), 바나듐(V), 텅스텐(W), 몰리브덴(Mo), Cu-Zn, Ni-P 및 Ni-Co로 이루어진 군에서 선택된 금속 또는 합금으로 형성될 때 더 우수한 내열성을 부여할 수 있다. 이때, 제1 노들층 위에 적층된 제1 배리어층(이하, '제1A 배리어층'), 제2 노들층 위에 적층된 제1 배리어층(이하, '제1B 배리어층')과, 제3 노들층 위에 적층된 제1 배리어층(이하, '제1C 배리어층')은 서로 동일하거나 상이한 성분(금속 또는 합금)으로 형성될 수 있다.

상기 제1 배리어층(22)의 전착량은 금속의 종류를 고려하여 조절하며, 약 1

mg/dm² 내지 9 g/dm²일 경우, 내열성이 더 향상될 수 있고, 또한 에칭성이 향상되어 원가(가공비)가 절감될 수 있다. 이때, 제1A 배리어층, 제1B 배리어층 및 제1C 배리어층의 두께는 동일하거나 상이할 수 있다.

본 발명에 따른 표면 처리층(20)은 전술한 제1 배리어층들(22) 위에 각각 적층된 제2 배리어층(23)을 포함한다. 상기 제2 배리어층(23)은 인쇄회로기판의 제조시 금속박과 절연층의 계면이 산, 알칼리 등의 화학약품에 의해 침해되는 것을 방지할 수 있다.

상기 제2 배리어층(23)의 성분은 내약품성을 부여할 수 있는 것이라면 특별히 제한되지 않으나, 아연(Zn), 주석(Sn) 및 마그네슘(Mg)으로 이루어진 군에서 선택된 금속으로 형성될 때 더 우수한 내약품성을 부여할 수 있다. 이때, 제1A 배리어층 위에 적층된 제2 배리어층(이하, '제2A 배리어층'), 제1B 배리어층 위에 적층된 제2 배리어층(이하, '제2B 배리어층') 및 제1C 배리어층 위에 적층된 제2 배리어층(이하, '제2C 배리어층')은 서로 동일하거나 상이한 성분으로 형성될 수 있다.

상기 제2 배리어층(23)의 전착량은 금속의 종류를 고려하여 조절하며, 약 1 mg/dm² 내지 9 g/dm²일 경우, 내약품성이 더 향상될 수 있고, 또한 에칭성이 향상되어 원가(가공비)가 절감될 수 있다. 이때, 제2A 배리어층과 제2B 배리어층의 두께는 동일하거나 상이할 수 있다.

상기 표면 처리층(20)은 전술한 각각의 제2 배리어층(23) 위에 각각 적층된 제3 배리어층(24)을 포함한다. 상기 제3 배리어층(24)은 금속박의 보관이나 운송시, 또는 절연층과의 적층 후 금속박의 표면이 공기, 물, 이산화탄소 등과 접촉하여 산화되는 것을 방지하고, 또는 화학적으로 녹이 발생하는 것을 방지할 수 있다.

이러한 제3 배리어층(24)의 성분은 방청성을 부여할 수 있는 것이라면 특별히 제한되지 않으나, 크롬(Cr), 몰리브덴(Mo) 및 Cr-Mo로 이루어진 군에서 선택된 금속 또는 합금으로 형성될 경우 더 우수한 방청성을 부여할 수 있다.

- 비스(2-히드록시에틸)-3-아미노프로필 트리에톡시실란, N-메틸아미노프로필
 트리메톡시실란, N-(3-아크릴옥시-2-히드록시프로필)-3-아미노프로필
 트리에톡시실란, 4-아미노부틸 트리에톡시실란, (아미노에틸 아미노메틸)페네틸
 트리메톡시실란, N-(2-아미노에틸-3-아미노프로필)트리스(2-에틸헥소시)실란,
 5 6-(아미노헥실 아미노프로필)트리메톡시실란, 아미노페닐 트리메톡시실란,
 3-(1-아미노프로폭시)-3,3-디메틸-1-프로페닐 트리메톡시실란,
 3-아미노프로필트리스(메톡시에톡시에톡시)실란, ω -아미노운데실트리메톡시실란,
 3-(2-N-벤질아미노에틸 아미노프로필)트리메톡시실란,
 비스(2-히드록시에틸)-3-아미노프로필트리에톡시실란
 10 3-글리시독시프로필트리에톡시실란, 3-글리시독시프로필메틸디에톡시실란,
 3-트리시독시프로필트리메톡시실란, 3-글리시독시프로필메틸디메톡시실란,
 2-(3,4-에폭시시클로헥실)에틸트리메톡시실란, 비닐트리아세톡시실란,
 비닐트리에톡시실란, 비닐트리메톡시실란, 비닐트라이소프로폭시실란,
 비닐트리클로르실란, 알릴트리메톡시실란, 디알릴디메틸실란,
 15 3-메타크릴옥시프로필트리에톡시실란, 3-메타크릴옥시프로필메틸디에톡시실란,
 3-메타크릴옥시프로필트리메톡시실란, 3-메타크릴옥시프로필메틸디메톡시실란,
 3-아크릴옥시프로필트리메톡시실란, 3-메르캅토프로필트리메톡시실란,
 3-메르캅토프로필트리에톡시실란, 3-메르캅토프로필메틸디메톡시실란,
 3-메르캅토프로필트리메톡시실란,
 20 N-(1,3-디메틸부틸리덴)-3-아미노프로필트리에톡시실란, p-스티릴트리메톡시실란,
 3-우레이드프로필트리에톡시실란, 3-클로로프로필트리메톡시실란,
 3-이소시아네이트프로필트리에톡시실란 등이 있는데, 이에 한정되지 않는다.

상기와 같은 방열용 금속박은 표면 처리층의 표면 조도나 성분을
 조절함으로써 표면 조도, 접촉강도, 내열 접촉강도, 내약품성, 방청성 등의 제반
 25 특성이 제어될 수 있다. 상기 방열용 금속박 양면의 표면 조도(Rz)는 약 1.5 내지

20 μm 로 조절될 수 있다. 다만, 상기 방열용 금속박 양면의 표면 조도(Rz)가 약 3 내지 20 μm 로 조절될 경우, 상기 방열용 금속박은 180 $^{\circ}\text{C}$ 의 온도하에서 절연층(예컨대, 에폭시계 프리프레그 [(주)두산전자의 DS-7402])에 대한 접착 강도가 4.0 kgf/cm 이상, 바람직하게는 4.0 ~ 5 kgf/cm의 우수한 접착력을 얻을 수 있고,

5 내열성도 우수하다.

한편, 본 발명의 방열용 금속박은 두께가 35 내지 5000 μm 인 금속박에 홀을 형성하는 단계; 및 상기 금속박의 양면 및 홀의 내벽 표면을 표면 처리하여 금속박의 양면 및 홀의 내벽 표면에 각각 표면 처리층을 형성하는 단계를 포함하는 제조에 의해 제조된다.

10 먼저, 본 발명은 금속박(10)에 복수개의 홀(11)을 형성한다(이하, 'S100 단계').

상기 홀 형성 방법으로는 드릴이나 레이저 조사 등의 기계적 가공 방법을 이용하거나 또는 화학적 에칭 방법이 있는데, 이 중에서 레이저나 드릴 등의 기계적 가공 방법을 이용하는 것이 바람직하다. 상기 레이저는 엑시머 레이저, UV 레이저
15 및 탄산가스(CO_2) 레이저 등을 사용할 수 있다.

한편, 본 발명은 필요에 따라 도 3에 도시된 바와 같이, 하기 S200 단계 이전에, 전처리조(900)에서 S100 단계에서 얻은 금속박의 표면에서 오염물, 산화막, 또는 이들 모두를 제거하는 전처리 단계를 더 포함할 수 있다.

상기 전처리 단계는 탈지처리, 산세처리 및 금속박 표면의 연마 처리를
20 선택적으로 이용할 수 있다.

상기 탈지처리는 금속박 표면에 잔류하는 압연유를 제거하는 것으로서, 당 업계에 알려진 탈지 용액을 이용하여 침척 또는 스프레이 방식으로 처리할 수 있다. 상기 탈지 용액의 예로는 수산화 나트륨(농도: 3~7g/l 의) 등이 있으며, 상기 침적 시간은 처리 강도에 따라 다르지만, 최소 5초 이상인 것이 바람직하다.

25 또, 산세처리란, 산 용액을 이용하여 금속박의 표면에 존재하는 산화막을

제거하는 것으로서, 상기 산 용액은 공정의 효율성을 위하여 제1 조화처리용액을 이용할 수 있으며, 예를 들어 황산용액(농도: 80 g/ℓ, 25 ℃), 질산용액, 염산 용액 등이 있는데, 이에 한정되지 않는다.

또한, 연마 처리는 당 업계에서 알려진 연마 방법에 의해 금속박의 표면에 존재하는 산화막을 제거하는 것이다. 상기 연마 처리 방법의 예로는 사포 연마, Brush 연마, Sand Blaster 등이 있는데, 이에 한정되지 않는다.

예를 들어, 압연 금속박(10A)의 경우, 도 5(a)에 도시된 바와 같이, 금속괴(예컨대, 동괴)(1)를 압연 롤러들(2A, 2B)로 반복적으로 압연시켜 제조되는데, 압연시 표면 형상 및 압연 작업성을 향상시키기 위해 압연유를 금속박의 표면에 분사하여 압연을 실시하기 때문에, 압연 금속박의 표면에는 압연유가 잔류할 수 있고, 또한 산화막도 존재할 수 있다. 따라서, 본 발명에서 사용되는 금속박이 압연 금속박일 경우, S200 단계를 수행하기 전에 탈지처리 및 산세처리를 수행함으로써, 압연 금속박의 오염물(예컨대, 압연유), 산화막 등을 제거할 수 있다.

또, 전해 금속박(10B)의 경우, 도 5(b)에 도시된 바와 같이, 구리 등의 금속이 용해되어 있는 전해액 처리조(3)에서 Pb, IrO₃ 등의 전극(4)과 Ti, SUS 등으로 이루어진 회전 드럼(5) 사이에서 전기 도금을 실시하여 제조되는데, 이러한 전해 금속박의 표면에 산화막이 존재할 수 있다. 따라서, 본 발명에서 사용되는 금속박이 전해 금속박일 경우, S200 단계를 수행하기 전에 산세처리를 수행함으로써, 전해 금속박의 산화막 등을 제거할 수 있다.

이후, 상기 S100 단계에서 얻은 금속박의 양면 및 홀의 내벽 표면을 표면 처리한다(이하, 'S200 단계'). 이를 통해 금속박의 양면 및 홀의 내벽 표면에는 각각 표면 처리층이 형성됨으로써, 절연층에 대한 방열용 금속박의 접착성뿐만 아니라, 내열성, 내약품성, 방청성 등의 제반 특성이 향상될 수 있다.

본 발명의 제1 구현예에 따르면, 상기 S200단계는 금속박의 양면 및 홀의 내벽 표면을 각각 조화 처리하여 금속박의 양면 및 홀의 내벽 표면에 각각

노듈층을 형성하는 단계; 상기 노듈층들을 니켈(Ni), 코발트(Co), 니오븀(Nb), 지르코늄(Zr), 바나듐(V), 텅스텐(W), 몰리브덴(Mo), Cu-Zn, Ni-P 및 Ni-Co로 이루어진 군에서 선택된 금속 또는 합금으로 도금하여 각각의 노듈층 위에 제1 배리어층을 형성하는 단계; 상기 제1 배리어층들을 아연(Zn), 주석(Sn) 및 마그네슘(Mg)로 이루어진 군에서 선택된 금속으로 도금하여 각각의 제1 배리어층 위에 제2 배리어층을 형성하는 단계; 상기 제2 배리어층들을 각각 크롬(Cr), 몰리브덴(Mo) 및 Cr-Mo로 이루어진 군에서 선택된 금속 또는 합금으로 도금하여 각각의 제2 배리어층 위에 제3 배리어층을 형성하는 단계; 및 상기 제3 배리어층들을 각각 실란계 커플링제로 표면 처리하여 각각의 제3 배리어층 위에 실란층을 형성하는 단계를 포함할 수 있다. 또한, 각 단계들 사이에 수세 단계를 더 포함할 수 있다.

본 발명의 제2 구현예에 따르면, S200 단계는 (i) 금속박의 일면 및 홀의 내벽 표면을 조화 처리하여 노듈층을 형성하는 단계; (ii) 상기 노듈층들을 니켈(Ni), 코발트(Co), 니오븀(Nb), 지르코늄(Zr), 바나듐(V), 텅스텐(W), 몰리브덴(Mo), Cu-Zn, Ni-P 및 Ni-Co로 이루어진 군에서 선택된 금속 또는 합금으로 도금하여 각각의 노듈층 위에 제1 배리어층을 형성하는 단계; (iii) 상기 제1 배리어층들을 아연(Zn), 주석(Sn) 및 마그네슘(Mg)로 이루어진 군에서 선택된 금속으로 도금하여 각각의 제1 배리어층 위에 제2 배리어층을 형성하는 단계; (iv) 상기 제2 배리어층들을 크롬(Cr), 몰리브덴(Mo) 및 Cr-Mo로 이루어진 군에서 선택된 금속 또는 합금으로 도금하여 각각의 제2 배리어층 위에 제3 배리어층을 형성하는 단계; (v) 상기 제3 배리어층을 실란계 커플링제로 표면 처리하여 제3 배리어층 위에 실란층을 형성하는 단계; 및 (vi) 상기 금속박의 타면에 상기 (i) 단계 내지 (v) 단계를 수행하여 금속박의 타면 위에 노듈층, 제1 배리어층, 제2 배리어층, 제3 배리어층 및 실란층을 순차적으로 형성하는 단계를 포함한다. 또한, 각 단계들 사이에 수세 단계를 더 포함할 수 있다.

이하, 본 발명에 따른 표면 처리층 형성 단계를 제1 구현예를 중심으로 설명하면, 다음과 같다. 다만, 하기 예시된 공정만으로 한정되지 않는다.

먼저, 도 3에 도시된 바와 같이, 금속박(10)의 양면 및 홀(11)의 내벽 표면을 각각 조화 처리하여 금속박(10)의 양면 및 홀(11)의 내벽 표면에 각각
5 노들층(21)을 형성한다(이하, 'S210 단계').

구체적으로, 금속박의 일면에는 제1 노들층이 형성되고, 금속박의 반대면에는 제2 노들층이 형성되며, 홀의 내벽 표면에는 제3 노들층이 형성된다.

일례로, 상기 S210 단계는 구리(Cu), 주석(Sn), 니켈(Ni), 코발트(Co), 철(Fe), 비소(As) 및 이들의 합금으로 이루어진 군에서 선택된 1종 이상의 금속이 용해되어
10 있는 제1 조화처리 용액을 이용하여 금속박의 양면에 각각 노들 핵입자를 생성시키는 단계(이하, 'S211 단계'); 및 상기 제1 조화처리 용액의 온도보다 높고 금속 이온 농도가 진한 제2 조화처리 용액을 이용하여 상기 노들 핵입자를 캡슐화하여 노들 핵입자를 성장시키는 단계(이하, 'S212 단계')를 포함한다.

상기 S211 단계는 도 3에 도시된 바와 같이 제1 조화처리조(1100)에서 제1
15 조화처리 용액으로 금속박의 양면을 도금하여 금속박의 양면에 노들 핵입자를 생성한다.

상기 제1 조화처리조(1100)는 금속박의 양쪽으로 마주하는 대칭 위치에 금속박의 폭과 유사한 크기를 갖는 한 쌍의 전극이 설치되어 있되, 각각의 전극이 상기 금속박으로부터 양쪽으로 각각 이격되게 설치되어 있고, 여기에 Cu, Sn, Ni, Co,
20 Fe, As 및 이들의 합금으로 이루어진 군에서 선택된 1종 이상의 금속이 용해되어 있는 제1 조화처리 용액이 담겨 있다. 이와 같은 형태의 제1 조화처리조(1100) 및 하기 제2 조화처리조(1200)를 이용할 경우, 한번의 처리를 통해 금속박(10)의 양면 및 홀(11)의 내벽 표면에 각각 노들층(21)을 형성할 수 있기 때문에, 공정 효율이 향상될 수 있고, 처리 비용 및 Loss가 감소될 수 있으며, 나아가 오염물 및 폐수의
25 발생량도 줄일 수 있다. 다만, 이때 형성되는 제1, 제2 및 제3 노들층의 성분은

모두 동일하다.

본 발명에서 사용되는 제1 조화처리 용액의 금속 이온 농도는 금속의 종류, 노듈층의 두께 등을 고려하여 선택하는 것이 바람직하며, 약 5 내지 15 g/l 일 경우, 노듈 핵입자가 원활하게 생성되어 생산성이 향상될 수 있으며, 도금시
5 금속박으로부터의 노듈층 박리가 방지될 수 있다.

또, 제1 조화처리 용액의 온도는 특별히 제한되지 않으나, 약 20 내지 30 °C 일 경우, 노듈 핵입자가 원활하게 생성되어 생산성이 향상될 수 있으며, 도금시 금속박으로부터의 노듈층 박리가 방지될 수 있다.

또한, 상기 제1 조화처리 용액에는 이종 금속을 투입하여 생성되는 노듈
10 핵입자의 형상을 제어할 수 있다. 예를 들어, 노듈 핵입자의 금속이 Cu일 경우, Sn, Fe, As 등의 이종 금속을 투입하여 구리로 된 노듈 핵입자의 형상을 제어할 수 있다.

이러한 제1 조화처리 용액으로 도금 처리시 전류밀도는 특별히 제한되지 않으나, 약 10 내지 100 A/dm² 일 경우, 금속박으로부터 생성된 노듈 핵입자의 박리
15 없이 노듈 핵입자가 원활하게 생성되어 생산성이 향상될 수 있다.

상기 S212 단계는 상기 S211 단계에서 생성된 노듈 핵입자를 성장시키는 단계로서, 제2 조화처리조(1200)에서 상기 제1 조화처리 용액의 온도보다 높고 금속 이온 농도가 진한 제2 조화처리 용액으로 상기 노듈 핵입자의 표면을 도금하여 캡슐화함으로써, 노듈 핵입자가 성장하면서 서로 연결 및 고정되고 금속박의 표면에
20 강하게 부착되어 노듈층(21)이 형성된다.

상기 제2 조화처리조(1200)는 전술한 제1 조화처리조와 마찬가지로, 한 쌍의 전극이 서로 마주하는 대칭 위치에 이격되어 설치되어 있고, 여기에 Cu, Sn, Ni, Co, Fe, As 및 이들의 합금으로 이루어진 군에서 선택된 1종 이상의 금속이 용해되어 있는 제2 조화처리 용액이 담겨 있다.

25 다만, 상기 제2 조화처리 용액은 S211 단계에서 생성된 노듈 핵입자를

성장시키기 위해서, 제1 조화처리 용액의 금속 이온 농도보다 진하고, 온도가 높은 것이 바람직하다.

예를 들어, 상기 제2 조화처리 용액의 금속 이온 농도는 약 40 내지 50 g/l 일 수 있다. 이때, 제2 조화처리 용액의 온도는 약 40 내지 50 °C 일 수 있다.

- 5 이러한 제2 조화처리 용액으로 도금 처리시 전류밀도는 특별히 제한되지 않으나, 노들 크기 및 형상에 따라 약 20 내지 70A/dm² 범위로 조절하는 것이 바람직하다.

이후, 상기 S210 단계에서 형성된 각각의 노들층(21) 위에 각각 제1 배리어층(22)을 형성한다(이하, 'S220 단계'). 구체적으로, 제1 노들층 위에는 제1A 배리어층이 형성되고, 제2 노들층 위에는 제1B 배리어층이 형성되며, 제3 노들층 위에는 제1C 배리어층이 형성된다.

상기 S220 단계는 내열성 처리조(2000)에서 Ni, Co, Nb, Zr, V, W, Mo, Cu-Zn, Ni-P 및 Ni-Co로 이루어진 군에서 선택된 금속 또는 합금이 용해되어 있는 내열성 처리용액으로 노들층들을 각각 도금한다.

- 15 상기 내열성 처리조(2000)는 전술한 제1 조화처리조와 마찬가지로, 한 쌍의 전극이 서로 마주하는 대칭 위치에 이격되어 설치되어 있고, 여기에 Ni, Co, Nb, Zr, V, W, Mo, Cu-Zn, Ni-P 및 Ni-Co로 이루어진 군에서 선택된 금속 또는 합금이 용해되어 있는 내열성 처리용액이 담겨 있다. 이와 같은 형태의 내열성 처리조를 이용할 경우, 한번의 처리를 통해 각각의 노들층에 제1 배리어층을 형성할 수 있기 때문에, 공정 효율이 향상될 수 있고, 처리 비용 및 Loss가 감소될 수 있으며, 나아가 오염물 및 폐수의 발생량도 줄일 수 있다. 다만, 이때 형성되는 제1A 배리어층, 제1B 배리어층 및 제1C 배리어층의 성분은 동일하다.

상기 내열성 처리용액의 금속 이온 농도는 특별히 한정되지 않으나, 금속의 종류, 제1 배리어층의 두께 등을 고려하여 조절하는 것이 적절하며, 약 0.1 내지 5 g/l 일 경우, 노들층 위에 금속이 균일하게 전착되고, 생산성 및 내열 특성이 더

향상될 수 있을 뿐만 아니라, 에칭성 등의 문제가 발생하지 않고, 비용이 절감될 수 있다.

또, 상기 내열성 처리용액의 온도는 특별히 한정되지 않으나, 약 30 내지 40 °C 일 경우, 균일 적착 특성, 내열 특성 및 생산성이 향상되며, 내열성 처리용액의 온도 유지를 위한 에너지 비용이 절감될 수 있다.

이러한 내열성 처리용액으로 도금 처리시 전류밀도는 특별히 제한되지 않으나, 전착량에 따라 0.1 내지 5 A/dm² 범위로 조절할 경우, 균일 전착 특성 및 내열성이 향상될 수 있고, 가공비가 절감될 수 있다.

이어서, 상기 S220 단계에서 형성된 각각의 제1 배리어층(22) 위에 제2 배리어층(23)을 형성한다(이하, 'S230 단계'). 구체적으로, 제1A 배리어층 위에는 제2A 배리어층이 형성되고, 제1B 배리어층 위에는 제2B 배리어층이 형성되며, 제1C 배리어층 위에는 제2C 배리어층이 형성된다.

상기 S230 단계는 내약품성 처리조(3000)에서 Zn, Sn 및 Mg로 이루어진 군에서 선택된 금속이 용해되어 있는 내약품성 처리용액으로 제1 배리어층들(22)을 각각 도금한다.

상기 내약품성 처리조(3000)는 전술한 제1 조화처리조와 마찬가지로, 한 쌍의 전극이 서로 마주하는 대칭 위치에 이격되어 설치되어 있고, 여기에 Zn, Sn 및 Mg로 이루어진 군에서 선택된 금속이 용해되어 있는 내약품성 처리용액이 담겨 있다. 이와 같은 형태의 내약품성 처리조를 이용할 경우, 한번의 처리를 통해 각각의 제1 배리어층에 제2 배리어층을 동시에 형성할 수 있기 때문에, 공정 효율이 향상될 수 있고, 처리 비용 및 Loss가 감소될 수 있으며, 나아가 오염물 및 폐수의 발생량도 줄일 수 있다. 다만, 이때 형성되는 제2A 배리어층, 제2B 배리어층 및 제2C 배리어층의 성분은 모두 동일하다.

상기 내약품성 처리용액의 금속 이온 농도는 특별히 한정되지 않으나, 제2 배리어층의 두께 등을 고려하여 선택하는 것이 적절하며, 약 1 내지 5 g/l 일 경우,

균일 전착 특성, 생산성 및 내약품 특성이 더 향상될 수 있을 뿐만 아니라, 에칭성 등의 문제가 발생하지 않고, 비용이 절감될 수 있다.

또, 상기 내약품성 처리용액의 온도는 특별히 한정되지 않으나, 약 30 내지 40 °C일 경우, 균일 전착 특성, 내약품 특성 및 생산성이 향상되며, 내약품성 5 처리용액의 온도 유지를 위한 에너지 비용이 절감될 수 있다.

이러한 내약품성 처리용액으로 도금 처리시 전류밀도는 특별히 제한되지 않으나, 전착량에 따라 약 0.1 내지 20 A/dm² 범위로 조절할 경우, 균일 전착 특성 및 내약품성이 더 향상될 수 있고, 가공비가 절감될 수 있다.

이후, 상기 S230 단계에서 형성된 각각의 제2 배리어층(23) 위에 제3 10 배리어층(24)을 형성한다(이하, 'S240 단계'). 구체적으로, 제2A 배리어층 위에는 제3A 배리어층이 형성되고, 제2B 배리어층 위에는 제3B 배리어층이 형성되며, 제2C 배리어층 위에는 제3C 배리어층이 형성된다.

상기 S240 단계는 방청 처리조(4000)에서 Cr, Mo 및 Cr-Mo로 이루어진 균에서 15 선택된 금속 또는 합금이 용해되어 있는 방청 처리용액으로 제2 배리어층들을 각각 도금한다.

상기 방청 처리조(4000)도 전술한 제1 조화처리조와 마찬가지로, 한 쌍의 전극이 서로 마주하는 대칭 위치에 이격되어 설치되어 있고, 여기에 Cr, Mo 및 Cr-Mo로 이루어진 균에서 선택된 금속 또는 합금이 용해되어 있는 방청 처리용액이 담겨 있다. 이와 같은 형태의 방청 처리조를 이용할 경우, 한번의 처리를 통해 20 각각의 제2 배리어층에 제3 배리어층을 동시에 형성할 수 있기 때문에, 공정 효율이 향상될 수 있고, 처리 비용 및 Loss가 감소될 수 있으며, 나아가 오염물 및 폐수의 발생량도 줄일 수 있다. 다만, 이때 형성되는 제3A 배리어층, 제3B 배리어층 및 제3C 배리어층의 성분은 모두 동일하다.

상기 방청 처리용액의 금속 이온 농도는 특별히 한정되지 않으나, 금속의 25 종류, 제3 배리어층의 두께 등을 고려하여 선택하는 것이 적절하며, 약 0.5 내지 5

g/ℓ, 바람직하게는 1 내지 3 g/ℓ 일 경우, 균일 전착 특성, 생산성 및 방청 특성이 더 향상될 수 있을 뿐만 아니라, 에칭성 등의 문제가 발생하지 않고, 비용이 절감될 수 있다.

또, 상기 방청 처리용액의 온도는 특별히 한정되지 않으나, 약 30 내지 40 ℃일 경우, 균일 전착 특성, 방청 특성 및 생산성이 향상되며, 방청 처리용액의 온도 유지를 위한 에너지 비용이 절감될 수 있다.

이러한 방청 처리용액으로 도금 처리시 전류밀도는 특별히 제한되지 않으나, 전착량에 따라 약 0.1 내지 5 A/dm² 범위로 조절할 경우, 균일 전착 특성 및 방청성이 더 향상될 수 있고, 가공비가 절감될 수 있다.

이어서, 상기 S240 단계에서 형성된 각각의 제3 배리어층(24) 위에 실란층(25)을 형성한다(이하, 'S250 단계'). 구체적으로, 제3A 배리어층 위에는 제1 실란층이 형성되고, 제3B 배리어층 위에는 제2 실란층이 형성되고, 제3C 배리어층 위에는 제3 실란층이 형성된다.

상기 S250 단계는 실란계 커플링제를 포함하는 실란 처리용액이 담긴 실란 처리조(5000)에 상기 S240 단계에서 얻은 금속박을 침적한다. 이로써, 제3A, 제3B 및 제3C 배리어층 위에는 각각 제1, 제2 및 제3 실란층이 형성된다.

상기 실란 처리용액에서 실란계 커플링제의 농도는 특별히 한정되지 않으나, 실란계 커플링제의 종류, 실란층의 두께를 고려하여 약 0.5 내지 5 g/ℓ, 바람직하게는 1.5 내지 3 g/ℓ로 조절할 경우, 방열용 금속박 표면에 얼룩이 생기지 않으며, 실란의 이형 작용으로 인한 접착 강도 저하가 발생되지 않아 방열용 금속박과 절연층 간의 접착력이 더 향상될 수 있다.

이러한 실란 처리용액의 온도는 특별히 제한되지 않으며, 약 20 내지 30 ℃일 경우, 실란이 원활하게 용해되어 반응성이 향상될 수 있을 뿐만 아니라, 실란들 간의 반응으로 인한 노후화가 발생하지 않기 때문에, 접착력이 더 향상될 수 있다.

이와 같은 과정을 통해 금속박의 양면 및 홀의 내벽 표면에 표면 처리층을

형성할 때, 도 3에 도시된 바와 같이 각 단계를 수행한 후 수세 처리조(6000)를 통과시켜 수세함으로써, 각 단계에서 사용되는 전해액이 혼입되지 않도록 하는 것이 바람직하다.

한편, 본 발명의 제2 구현예에 따라 금속박의 양면 및 홀의 내벽 표면에 표면 처리층을 형성하는 경우, 도 4에 도시된 바와 같이 금속박(10)의 일면 및 홀의 내벽 표면 일부에 노들층, 제1 배리어층, 제2 배리어층, 제3 배리어층 및 실란층을 순차적으로 형성한 다음, 상기 금속박(10)의 반대 면 및 홀 내벽 표면의 나머지 부위에 노들층, 제1 배리어층, 제2 배리어층, 제3 배리어층 및 실란층을 순차적으로 형성한다.

이때, 각 단계에 사용되는 처리조의 구조(단, 전처리조 및 실란 처리조는 제외)는 제1 구현예에서 사용된 처리조의 구조와 상이하다. 구체적으로, 조화처리조(1000A, 1100A, 1200A), 내열성 처리조(2000A), 내약품성 처리조(3000A) 및 방청 처리조(4000A)는 모두 금속박의 폭과 유사한 크기를 갖는 전극이 금속박의 한쪽 표면으로부터 이격되어 설치되어 있고, 여기에 각 처리용액이 담겨있다. 이러한 구조의 처리조를 이용할 경우, 도 4에 도시된 바와 같이, 금속박(10)의 일면 및 홀의 내벽 표면 일부에 표면 처리층(20)을 형성한 다음, 금속박의 방향(위, 아래면)을 변경하여 금속박(10)의 반대 면 및 홀 내벽 표면의 나머지 부위에 표면 처리층(20)을 형성할 수 있다. 이때, 각 처리조의 처리 용액은 제1 구현예에서 사용된 처리 용액과 같다.

또한, 전극이 금속박의 한쪽 표면으로부터 이격되어 설치되어 있는 일 처리조들(미도시됨)을 이용하여 금속박(10)의 일면 및 홀의 내벽 표면 일부에 표면 처리층(20)을 형성한 다음, 금속박의 반대쪽 표면으로부터 이격되어 설치되어 있는 것과 같이, 동일한 처리를 수행하는 각 처리조의 전극이 금속박을 중심으로 서로 대응되는 위치에 설치되어 있는 다른 처리조들(미도시됨)을 이용하여 금속박(10)의 반대 면 및 홀 내벽 표면의 나머지 부위에 표면 처리층(20)을 형성할 수 있다.

이때, 동일한 처리를 수행하는 각 처리조의 처리용액은 성분이 서로 동일하거나 상이할 수 있다. 이러한 구조의 처리조를 이용할 경우, 제1 구현예에서 사용된 처리조에 비해 공정 효율이 떨어지고, 오염물 및 폐수 발생량이 많고, 처리 비용 및 Loss가 높을 수 있으나, 금속박의 양면에 각각 상이한 성분으로 형성된 층을
5 용이하게 적층시킬 수 있다.

<금속박 적층판 및 다층 인쇄회로기판>

본 발명은 전술한 방열용 금속박을 포함하는 방열용 금속박 적층판을 제공한다.

10 본 발명의 일례에 따르면, 도 2에 도시된 바와 같이, 금속박 적층판은 상기 방열용 금속박(100); 상기 방열용 금속박의 양면에 각각 적층된 절연층(200); 및 상기 각각의 절연층 위에 형성된 금속박(300)을 포함한다.

이때, 상기 방열용 금속박(100)에 형성된 복수개의 홀(11)은 상기 절연층으로 충전된다. 이로써, 상기 방열용 금속박과 회로층 간의 단락(short)
15 발생이 방지될 수 있다.

이러한 금속박 적층판은 절연층에 대한 접착 특성, 방열성, 내열성, 내약품성, 굴곡성이 우수하여 다양한 분야에 사용될 수 있으며, 특히 다층 인쇄회로기판에 사용될 수 있다.

상기 절연층의 재료는 폴리아미드 수지, 에폭시 수지, 페놀 수지, BT
20 수지(Bismaleimide Triazine resin), 액정 폴리머(LCP) 등을 포함하는 절연수지 조성물이거나, 또는 이러한 절연수지 조성물에 섬유 기재가 함침되어 있는 복합기재일 수 있는데, 이에 한정되지 않는다.

상기 섬유 기재로는 당 업계에 공지된 것이라면 특별히 한정되지 않으며, 예를 들어 유리 섬유 등의 무기 섬유; 탄소섬유, 아라미드섬유 등의 유기 섬유가
25 있는데, 이에 한정되지 않는다.

또한, 상기 절연수지 조성물은 무기 충전제를 더 포함할 수 있다. 무기 충전제를 포함함으로써, 방열 특성이 더 향상될 수 있으며, 또한 절연층과 방열용 금속박 간의 열팽창 계수(coefficient of thermal expansion, CTE) 차이나 절연층과 금속박 사이의 CTE 차이를 감소시켜 절연층이 박리되는 것을 방지할 수 있다.

5 이러한 무기 충전제의 비제한적인 예로는 Al_2O_3 , AlN, BN, MgO, SiC, BeO 등이 있다.

상기 절연층(200)의 두께는 특별히 제한되지 않으며, 예를 들어 10 내지 500 μm 범위일 수 있다. 일반적으로 절연층의 두께가 두꺼울수록 열 임피던스가 높아지고, 절연층의 두께가 얇을수록 열 임피던스가 낮아진다. 이에, 본 발명에서는 방열용 금속박(a)에 대한 절연층(b)의 두께 비율(b/a)을 0.01 내지 10
10 범위, 바람직하게는 0.1 내지 2 범위로 조절함으로써, 종래 방열용 금속박 적층판과 달리 낮은 제조단가로 얇고 가벼우며 콤팩트하면서 접착강도의 저하율이 낮고, 내열성 및 방열 특성이 우수한 방열용 금속박 적층판 및 인쇄회로기판을 제조할 수 있다.

본 발명에서 사용되는 금속박(300)으로는 도전성 및 연성을 띠는 금속으로
15 된 것이면 특별히 제한되지 않는다. 상기 금속의 예로는 Cu, Sn, Au, Ag, Ni, Fe, Al, Cu 합금, Ni 합금, Fe 합금, Al 합금 등이 있는데, 이에 제한되지 않는다. 바람직하게는 동박일 수 있으며, 이때 압연 동박 또는 전해 동박일 수 있다.

상기 금속박(300)의 두께는 특별히 한정되지 않으나, 약 5 내지 200 μm 범위이고, 바람직하게는 약 9 내지 105 μm 범위일 수 있다.

20 이와 같은 금속박 적층판은 당 업계에 공지된 다양한 방법에 의해서 제조될 수 있다. 예를 들어, 전술한 방열용 금속박의 양면에 절연수지 조성물 또는 복합 기재를 도포한 다음 열을 가하여 반경화상태의 절연층을 형성한 후, 상기 반경화 상태의 절연층 위에 고온·고압의 프레스 가공을 통해 금속박을 적층하여 제조될 수 있다.

25 나아가, 본 발명은 전술한 방열용 금속박을 포함하는 다층 인쇄회로기판을

제공한다(미도시됨). 이러한 다층 인쇄회로기판은 방열용 금속박과 절연층 간의 박리 없이 방열용 금속박을 통해 방열성, 내열성, 내약품성, 방청성, 수명 특성 등의 우수한 제반 특성을 가질 수 있다.

- 5 이하, 실시예 및 비교예를 통하여 본 발명을 더욱 상세히 설명한다. 다만, 하기 실시예는 본 발명을 예시하기 위한 것이며, 이들에 의하여 본 발명의 범위가 한정되는 것은 아니다.

<실시예 1>

1-1. 방열용 동박의 제조

- 10 압연 동박(두께: 400 μm)을 드릴 가공하여 복수개의 홀을 형성하였다. 이후, 복수개의 홀이 형성된 압연 동박을 50 $^{\circ}\text{C}$ 의 탈지 용액(50 g/l의 수산화 나트륨)에 침지시켜 탈지 처리한 다음, 탈지 처리된 압연 동박을 30 $^{\circ}\text{C}$ 의 황산 용액(농도: 80 g/l)에 침지시켜 산세 처리하였다. 이후, 탈지 및 산세 처리된 압연 동박의 양면 및 홀 내벽을 25 $^{\circ}\text{C}$ 의 황산구리 용액(Cu 이온 농도: 10 g/l)으로 도금 처리한 다음,
- 15 45 $^{\circ}\text{C}$ 의 황산구리 용액(Cu 이온 농도: 45 g/l)으로 도금 처리하여 압연 동박의 양면 및 홀의 내벽 표면에 각각 구리 노듈층을 형성하였다. 이후, 구리 노듈층들이 형성된 압연 동박을 35 $^{\circ}\text{C}$ 의 황산니켈 용액(Ni 이온 농도: 1 g/l)으로 도금 처리하여 각각의 구리 노듈층에 각각 제1 배리어층을 형성한 다음, 이를 35 $^{\circ}\text{C}$ 의 황산아연 용액(Zn 이온 농도: 2 g/l)으로 도금 처리하여 각각의 제1 배리어층에
- 20 각각 제2 배리어층을 형성한 후, 이를 35 $^{\circ}\text{C}$ 의 크롬산으로 도금 처리하여 각각의 제2 배리어층에 각각 제3 배리어층을 형성하고, 상온하에서 상기 제3 배리어층들에 각각 실란 커플링제(농도: 1.5 g/l)를 도포하여 실란층을 형성하여 방열용 동박을 제조하였다.

1-2. 방열용 동박 적층판의 제조

- 25 실시예 1-1에서 제조된 방열용 동박(두께: 400 μm)의 양면에 에폭시계

프리프레그[(주)두산전자의 DS-7402, 두께: 200 μm , Glass 7628]를 적층시킨 후, 양측 절연층 위에 각각 동박(두께: 70 μm)을 적층시킨 다음, 190 $^{\circ}\text{C}$ 의 온도에서 2시간 동안 진공 프레스 가공하여 방열용 동박 적층판을 제조하였다.

1-3. 양면 인쇄회로기판의 제조

- 5 실시예 1-2에서 제조된 동박 적층판에 드릴 가공한 다음, 동도금을 실시하였다. 이후, 최외각의 동박을 소프트 에칭처리한 다음 건조하였다. 이어서, 동박 표면에 포토레지스트 필름(Dry film)을 적층한 다음 노광하고, 현상하며, 에칭한 다음, 드라이 필름을 제거하여 회로층이 형성된 양면 인쇄회로기판을 제조하였다.
- 10 상기에서 제조된 양면 인쇄회로기판의 단면을 광학현미경으로 관찰한 사진이다.

<실시예 2>

2-1. 방열용 동박의 제조

- 15 실시예 1-1에서 사용된 두께가 400 μm 인 압연 동박 대신 두께가 2000 μm 인 압연 동박을 사용하는 것을 제외하고는, 실시예 1-1과 동일하게 수행하여 방열용 동박을 제조하였다.

2-2. 동박 적층판 및 양면 인쇄회로기판의 제조

- 20 실시예 1에서 사용된 실시예 1-1의 방열용 동박 대신 실시예 2-1에서 제조된 방열용 동박을 사용하는 것을 제외하고는, 실시예 1과 동일하게 수행하여 동박 적층판 및 양면 인쇄회로기판을 제조하였다.

<실시예 3>

3-1. 방열용 동박의 제조

실시예 1-1에서 사용된 두께가 400 μm 인 압연 동박 대신 두께가 1000 μm 인 압연 동박을 사용하는 것을 제외하고는, 실시예 1-1과 동일하게 수행하여 방열용 동박을 제조하였다.

3-2. 동박 적층판 및 양면 인쇄회로기판의 제조

5 실시예 1에서 사용된 실시예 1-1의 방열용 동박 대신 실시예 3-1에서 제조된 방열용 동박을 사용하는 것을 제외하고는, 실시예 1과 동일하게 수행하여 동박 적층판 및 양면 인쇄회로기판을 제조하였다.

<실시예 4>

10 4-1. 방열용 동박의 제조

실시예 1-1에서 사용된 두께가 400 μm 인 압연 동박 대신 두께가 210 μm 인 압연 동박을 사용하는 것을 제외하고는, 실시예 1-1과 동일하게 수행하여 방열용 동박을 제조하였다.

3-2. 동박 적층판 및 양면 인쇄회로기판의 제조

15 실시예 1에서 사용된 실시예 1-1의 방열용 동박 대신 실시예 4-1에서 제조된 방열용 동박을 사용하는 것을 제외하고는, 실시예 1과 동일하게 수행하여 동박 적층판 및 양면 인쇄회로기판을 제조하였다.

<실시예 5>

20 5-1. 방열용 동박의 제조

실시예 1-1에서 사용된 두께가 400 μm 인 압연 동박 대신 두께가 105 μm 인 압연 동박을 사용하는 것을 제외하고는, 실시예 1-1과 동일하게 수행하여 방열용 동박을 제조하였다.

5-2. 동박 적층판 및 양면 인쇄회로기판의 제조

25 실시예 1에서 사용된 실시예 1-1의 방열용 동박 대신 실시예 5-1에서 제조된

방열용 동박을 사용하는 것을 제외하고는, 실시예 1과 동일하게 수행하여 동박 적층판 및 양면 인쇄회로기판을 제조하였다.

<실시예 6>

5 6-1. 방열용 동박의 제조

실시예 1-1에서 사용된 두께가 400 μm 인 압연 동박 대신 두께가 35 μm 인 압연 동박을 사용하는 것을 제외하고는, 실시예 1-1과 동일하게 수행하여 방열용 동박을 제조하였다.

6-2. 동박 적층판 및 양면 인쇄회로기판의 제조

10 실시예 1에서 사용된 실시예 1-1의 방열용 동박 대신 실시예 6-1에서 제조된 방열용 동박을 사용하는 것을 제외하고는, 실시예 1과 동일하게 수행하여 동박 적층판 및 양면 인쇄회로기판을 제조하였다.

<실시예 7>

15 7-1. 방열용 동박의 제조

실시예 1-1에서 사용된 두께가 400 μm 인 압연 동박 대신 두께가 5000 μm 인 압연 동박을 사용하는 것을 제외하고는, 실시예 1-1과 동일하게 수행하여 방열용 동박을 제조하였다.

7-2. 동박 적층판 및 양면 인쇄회로기판의 제조

20 실시예 1에서 사용된 실시예 1-1의 방열용 동박 대신 실시예 7-1에서 제조된 방열용 동박을 사용하는 것을 제외하고는, 실시예 1과 동일하게 수행하여 동박 적층판 및 양면 인쇄회로기판을 제조하였다.

<실시예 8>

25 8-1. 방열용 동박의 제조

실시에 1-1에서 사용된 두께가 400 μm 인 압연 동박 대신 두께가 5000 μm 인 압연 동박을 사용하는 것을 제외하고는, 실시에 1-1과 동일하게 수행하여 방열용 동박을 제조하였다.

8-2. 동박 적층판의 제조

5 실시에 1-2에서 사용된 실시에 1-1의 방열용 동박(두께: 400 μm) 대신 실시에 8-1에서 제조된 방열용 동박(두께: 5000 μm)을 사용하고, 두께가 200 μm 인 에폭시계 프리프레그[(주)두산전자의 DS-7402, Glass 7628] 대신 두께가 100 μm 인 에폭시계 프리프레그[(주)두산전자의 DS-7402, Glass 7628]를 사용하는 것을 제외하고는, 실시에 1-2와 동일하게 수행하여 방열용 동박 적층판을 제조하였다.

8-3. 양면 인쇄회로기판의 제조

10 실시에 1-3에서 사용된 실시에 1-2의 방열용 동박 적층판 대신 실시에 8-2의 방열용 동박 적층판을 사용하는 것을 제외하고는, 실시에 1-3과 동일하게 수행하여 양면 인쇄회로기판을 제조하였다.

<비교예 1>

1-1. 방열용 동박의 제조

15 압연 동박(두께: 400 μm)을 드릴 가공하여 홀을 형성한 다음, 압연 동박의 양면에 에폭시계 접착제(다우케미컬사의 D.E.R.TM383와 Junkai Chemical사의 APBN 2 = 5:1 중량비율)를 5 μm 의 두께로 코팅하고, 120 $^{\circ}\text{C}$ 의 온도로 10분 동안 건조하여
20 접착제가 코팅된 방열용 압연 동박을 제조하였다.

1-2. 동박 적층판 및 양면 인쇄회로기판의 제조

실시에 1에서 사용된 방열용 압연 동박 대신에 비교예 1-1에서 제조된 방열용 동박을 사용하는 것을 제외하고는, 실시에 1과 동일하게 수행하여 동박 적층판 및 양면 인쇄회로기판을 제조하였다.

<비교예 2>

2-1. 방열용 동박의 제조

압연 동박(두께: 400 μm)을 드릴 가공하여 홀을 형성한 다음, 압연 동박의 양면을 Sand Paper(#200)로 연마하여 조도면이 형성된 방열용 동박을 제조하였다.

2-2. 동박 적층판 및 양면 인쇄회로기판의 제조

실시에 1에서 사용된 방열용 동박 대신에 비교예 2-1에서 제조된 방열용 동박을 사용하는 것을 제외하고는, 실시에 1과 동일하게 수행하여 동박 적층판 및 양면 인쇄회로기판을 제조하였다.

<비교예 3>

3-1. 방열용 동박의 제조

압연 동박(두께: 400 μm)을 드릴 가공하여 홀을 형성한 다음, 압연 동박의 양면을 Sand Paper(#200)로 연마하여 압연 표면에 조도면을 형성한 후, 조도면에 에폭시계 접착제(다우케미컬사의 D.E.R.TM383와 Junkai Chemical사의 APBN 2 = 5:1 중량비율)를 5 μm 의 두께로 코팅하고, 120 $^{\circ}\text{C}$ 의 온도로 10분 동안 건조하여 접착제가 코팅된 방열용 동박을 제조하였다.

3-2. 동박 적층판 및 양면 인쇄회로기판의 제조

실시에 1에서 사용된 방열용 동박 대신에 비교예 3-1에서 제조된 방열용 동박을 사용하는 것을 제외하고는, 실시에 1과 동일하게 수행하여 동박 적층판 및 양면 인쇄회로기판을 제조하였다.

<비교예 4>

4-1. 방열용 동박의 제조

압연 동박(두께: 400 μm)의 양면을 Brown Oxide로 표면 처리하여 방열용 압연 동박을 제조하였다.

4-2. 동박 적층판 및 양면 인쇄회로기판의 제조

실시에 1에서 사용된 방열용 동박 대신에 비교예 4-1에서 제조된 방열용 동박을 사용하는 것을 제외하고는, 실시예 1과 동일하게 수행하여 동박 적층판 및 양면 인쇄회로기판을 제조하였다.

5

<비교예 5 >

5-1. 방열용 동박의 제조

실시에 1-1에서 사용된 두께가 400 μm 인 압연 동박 대신 두께가 18 μm 인 압연 동박을 사용하는 것을 제외하고는, 실시예 1-1과 동일하게 수행하여 방열용 동박을

10 제조하였다.

5-2. 동박 적층판 및 양면 인쇄회로기판의 제조

실시에 1에서 사용된 방열용 동박 대신에 비교예 5-1에서 제조된 방열용 동박을 사용하는 것을 제외하고는, 실시예 1과 동일하게 수행하여 동박 적층판 및 양면 인쇄회로기판을 제조하였다.

15

<비교예 6 >

6-1. 방열용 동박의 제조

실시에 1-1에서 복수의 홀이 형성된 압연 동박 대신 홀이 형성되지 않은 압연 동박(두께: 400 μm)의 양면에, 실시예 1-1에 기재된 바와 같이 탈지 및 산세

20 처리하고, 노들층, 제1 배리어층, 제2 배리어층, 제3 배리어층 및 실란층을 형성하였다.

이후, 상기 표면 처리층이 형성된 동박(두께: 400 μm)을 드릴 가공하여 복수개의 홀을 형성하여 방열용 동박을 제조하였다.

6-2. 동박 적층판 및 양면 인쇄회로기판의 제조

실시에 1에서 사용된 방열용 동박 대신에 비교예 6-1에서 제조된 방열용

25 동박을 사용하는 것을 제외하고는, 실시예 1과 동일하게 수행하여 동박 적층판 및

양면 인쇄회로기판을 제조하였다.

<비교예 7>

6-1. 방열용 동박의 제조

5 압연 동박(두께: 400 μm)을 드릴 가공하여 복수개의 홀을 형성하였다. 이후, 복수개의 홀이 형성된 압연 동박을 50 $^{\circ}\text{C}$ 의 탈지 용액(50 g/l의 수산화 나트륨)에 침지시켜 탈지 처리한 다음, 탈지 처리된 압연 동박을 30 $^{\circ}\text{C}$ 의 황산 용액(농도: 80 g/l)에 침지시켜 산세 처리하였다. 이후, 탈지 및 산세 처리된 압연 동박의 일면에만 실시예 1-1에 기재된 바와 같이, 노들층, 제1 배리어층, 제2 배리어층, 제3
10 배리어층 및 실란층을 형성하여 방열용 동박을 제조하였다.

7-2. 동박 적층판 및 양면 인쇄회로기판의 제조

 실시예 1에서 사용된 방열용 동박 대신에 비교예 7-1에서 제조된 방열용 동박을 사용하는 것을 제외하고는, 실시예 1과 동일하게 수행하여 동박 적층판 및 양면 인쇄회로기판을 제조하였다.

15

<비교예 8>

8-1. 방열용 동박 적층판의 제조

 실시예 1-2에서 사용된 실시예 1-1의 방열용 동박(두께: 400 μm) 대신 비교예 5-1에서 제조된 방열용 동박(두께: 18 μm)을 사용하고, 두께가 200 μm 인 에폭시계 프리프레그[㈜두산전자의 DS-7402, Glass 7628] 대신 두께가 400 μm 인 에폭시계
20 프리프레그[㈜두산전자의 DS-7402, Glass 7628]를 사용하는 것을 제외하고는, 실시예 1-2와 동일하게 수행하여 방열용 동박 적층판을 제조하였다.

8-2. 양면 인쇄회로기판의 제조

 실시예 1-3에서 사용된 실시예 1-2의 방열용 동박 적층판 대신 비교예 8-1의
25 방열용 동박 적층판을 사용하는 것을 제외하고는, 실시예 1-3과 동일하게 수행하여

양면 인쇄회로기판을 제조하였다.

<실험예 1>

실시에 1 내지 8, 및 비교예 1 내지 8에서 각각 표면 처리된 압연 동박 및
5 동박 적층판에 대하여 다음과 같은 실험을 수행하였고, 이 결과를 표 1에
나타내었다. 하기 표 1에서 두께비율은 방열용 동박(a)에 대한 절연층(b)의
두께비율(b/a)을 나타낸 것이고, Dela.은 프레스 가공 후 홀 주위에 delamination이
발생하였음을 의미하는 것이다.

1-1. 조도(Rz) 측정

10 접촉식 조도측정기(Mitsutoyo사)를 이용하여 방열용 금속박의 표면 처리층을
5 point 측정한 후, 최대/최소 값을 제외한 평균값을 얻었다.

* 측정 조건 *

- Cut-off: 0.8 mm

- 측정 길이: 4.0 mm

15 - 측정 반경: 5 μ m

1-2. 접착 강도 A 측정

UTM을 이용하여 방열용 동박 적층판의 절연층을 적층판의 면에 대하여 90도
방향으로 50 mm/min의 속도로 박리하여, 동박 적층판에서 절연층을 박리하는 데
소요되는 힘의 최저값을 측정하였다.

20 1-3. 접착 강도 B 측정

방열용 동박 적층판을 180 °C의 온도로 1시간 동안 오븐에서
베이킹(baking)하였다. 이후, 상기 접착 강도 A의 측정 방법과 동일하게 수행하여
접착강도 B를 측정하였다.

1-4. 내열성 측정

25 방열용 동박 적층판을 5 cm X 5 cm의 크기로 절단한 후, 288 °C의 납조에

플로팅하여 동박과 절연층 사이에 blister 가 발생하는 시간(s)을 측정하였다. 이때, 내열성 측정 전, 후의 각 동박 적층판 단면을 광학현미경으로 관찰한 사진들도 7 내지 9에 각각 나타내었다.

【표 1】

		두께 비율	표면 조도(Rz)(μm)	접착 강도 A (kgf/cm)	접착 강도 B (kgf/cm)	접착강도 저하율(%)	내열성(s)
비교 예	1	0.5	2.8	5.22	4.14	21	57
	2	0.5	10.8	4.95	2.75	44	25
	3	0.5	9.5	5.83	4.41	24	75
	4	0.5	3.5	3.25	2.96	9	98
	5	11.1	6.2	1.68	1.58	6	169
	6	0.5	-	-	-	-	Dela.
	7	0.5	2.5/9.3	5.53/4.98	4.05/4.88	27/2	62
실시 예	1	0.5	8.7	4.85	4.67	2.6	178
	6	5.7	9.5	1.92	1.87	3.7	185

5

1) 표 1에서 알 수 있는 바와 같이, 실시예 1에서 제조된 방열용 동박의 경우, 표면 조도(Rz)가 약 8.7 μm 로, 비교예 2 및 3의 방열용 동박에 비해 표면 조도가 낮았고, 비교예 1 및 4의 방열용 동박에 비해 표면 조도가 높았다. 또한, 실시예 1에서 제조된 동박 적층판은 상온에서의 접착 강도 A가 비교예 1 및 3의 동박 적층판에 비해 낮았다. 그러나, 실시예 1에서 표면 처리된 압역 동박을 이용하여 제조된 동박 적층판은 180 °C의 온도에서 1시간 동안 베이킹한 후의 접착 강도 B가 가장 높았고, 또한 접착 강도 저하율도 가장 낮았다. 게다가, 실시예 1의 동박 적층판은 비교예 1의 동박 적층판과 달리, 288 °C의 납조에서 가장 오랜 시간 동안

10

blister가 발생하지 않았다(도 7 내지 9 참조).

또한, 방열용 동박의 홀 내벽에 표면 처리층이 형성되어 있지 않은 비교예 6의 방열용 동박 적층판은 프레스 가공 후 홀 주위에 delamination이 발생하여 방열용 동박과 프리프레그가 분리되었다. 이와 달리, 방열용 동박의 홀 내벽에
5 표면 처리층이 형성되어 있는 실시예 1의 방열용 동박 적층판은 프레스 가공 후 홀 주위에 delamination이 발생하지 않았으며, 방열용 동박과 프리프레그가 분리되지 않았고, 방열용 동박과 프리프레그 간의 접착강도가 높았으며, 내열성도 높았다.

또, 방열용 동박의 일면에만 표면 처리층이 형성되어 있는 비교예 7의 방열용 동박 적층판은 표면 처리층이 형성되지 않는 방열용 동박 표면과
10 프리프레그 간의 접착강도 저하율이 27 %로 매우 높았고, 내열성도 낮았다. 반면, 실시예 1의 방열용 동박 적층판은 방열용 동박의 양면 모두 프리프레그와 접착강도 저하율이 4 %로 매우 낮았으며, 내열성도 높았다.

아울러, 실시예 1 및 8의 방열용 동박 적층판은 비교예 5의 방열용 동박 적층판에 비해 방열용 동박에 대한 절연층의 두께비율이 작더라도 내열성이 더
15 높았다.

이와 같이 본 발명에 따라 양(兩) 표면 및 홀 내벽에 표면 처리층이 형성되어 있고, 두께가 35 ~ 5000 μm 로 조절된 방열용 금속박을 이용하여 동박 적층판을 제조할 경우, 프레스 가공 후 홀 주위에 delamination이 발생하지 않았을 뿐만 아니라, 방열용 동박의 표면 조도가 높지 않더라도 열처리 후 내열성 및
20 절연층에 대한 접착특성이 우수하다는 것을 확인할 수 있었다.

<실험예 2>

실시예 1 내지 8, 비교예 5 및 8에서 각각 제조된 방열용 동박 적층판에 대하여 방열용 동박에 대한 절연층의 두께 비율 변화에 따른 열전도율 및 P/S(Peel
25 Strength)를 다음과 같이 측정하였다. 측정 결과를 하기 표 2에 나타내었다.

2-1. 열전도율

ANTER사의 Quickline-10 설비를 이용하여 동박 적층판을 직경 50.8 mm의 원판형태로 시편을 제작하여 열전도율을 측정하였다.

2-2. P/S(접착강도)

- 5 UTM을 이용하여 방열용 동박 적층판의 절연층을 적층판의 면에 대하여 90도 방향으로 50 mm/min의 속도로 박리하여, 동박 적층판에서 절연층을 박리하는 데 소요되는 힘의 최저값을 측정하였다.

【표 2】

	실시에								비교예	
	8	7	2	3	1	4	5	6	5	8
방열용 동박(a)의 두께(μm)	5000	5000	2000	1000	400	210	105	35	18	18
절연층(b)의 두께(μm)	100	200	200	200	200	200	200	200	200	400
두께비율(b/a)	0.02	0.04	0.1	0.2	0.5	1.0	1.9	5.7	11.1	22.2
무게(g)	447.2	449.4	182.4	93.4	40.0	23.1	13.7	7.5	6.0	10.4
무게비율	-	32.7	13.3	6.8	2.9	1.7	1	0.5	0.4	-
적층판의 전체 두께(μm)	5200	5400	2400	1400	800	610	505	435	418	818
열전도율(W/mK)	10.1	5.3	2.4	1.4	0.8	0.6	0.5	0.4	0.4	0.4
P/S(Kgf/cm)	-	-	11.7	6.8	4.7	4.4	4.2	1.8	1.6	1.6

- 10 실험 결과, 방열용 동박의 두께가 두꺼워질수록 방열용 동박 적층판은 열전도율이 높아졌다. 또한, 두께비율이 0.01 내지 10 범위 이내인 실시에 1 ~ 8의

방열용 동박 적층판의 경우, 두께비율이 0.01 내지 10 범위 이외(以外)인 비교예 5 및 8의 방열용 동박 적층판에 비해 열전도율뿐만 아니라, P/S가 모두 높았다. 특히, 실시예 1 ~ 5의 방열용 동박 적층판은 실시예 6 ~ 7의 방열용 동박 적층판에 비해 방열용 동박의 두께가 얇아 열전도율이 다소 낮았으나, 무게가 더 가볍고, 더 5 컴팩트하면서 더 플렉시블하였으며, P/S가 4.2 내지 11.7 Kgf/cm 정도로 높았다.

【청구의 범위】**【청구항 1】**

복수개의 홀이 형성되어 있고, 두께가 35 내지 5000 μm 인 금속박; 및
상기 금속박의 양면과 상기 홀의 내벽 표면에 각각 형성된 표면 처리층
5 을 포함하는 방열용 금속박.

【청구항 2】

제1항에 있어서,

상기 표면 처리층은

상기 금속박의 양면과 상기 홀의 내벽 표면 위에 각각 형성된 노듈층(nodule
10 layer);

상기 각각의 노듈층 위에 형성되고, 니켈(Ni), 코발트(Co), 니오븀(Nb),
지르코늄(Zr), 바나듐(V), 텅스텐(W), 몰리브덴(Mo), Cu-Zn, Ni-P 및 Ni-Co로
이루어진 군에서 선택된 금속 또는 합금으로 형성된 제1 배리어층;

상기 각각의 제1 배리어층 위에 형성되고, 아연(Zn), 주석(Sn) 및
15 마그네슘(Mg)으로 이루어진 군에서 선택된 금속으로 형성된 제2 배리어층;

상기 각각의 내약품 배리어층 위에 형성되고, 크롬(Cr), 몰리브덴(Mo) 및
Cr-Mo로 이루어진 군에서 선택된 금속 또는 합금으로 형성된 제3 배리어층; 및

상기 각각의 제3 배리어층 위에 각각 형성되고, 실란계 커플링제로 형성된
실란층

20 을 포함하는 것이 특징인 방열용 금속박.

【청구항 3】

제1항에 있어서,

상기 방열용 금속박 양면의 표면 조도(Rz)가 표면 처리층에 의해 3 내지 20
 μm 로 조절되어 180 $^{\circ}\text{C}$ 의 온도하에서 절연층인 에폭시계 프리프레그에 대한 접착
25 강도가 4 kgf/cm 이상인 것이 특징인 방열용 금속박.

【청구항 4】

제1항 내지 제3항 중 어느 한 항에 기재된 방열용 금속박;

상기 방열용 금속박의 양면에 각각 적층된 절연층; 및

상기 각각의 절연층 위에 형성된 금속박

5 을 포함하는 방열용 금속박 적층판.

【청구항 5】

제4항에 있어서,

상기 방열용 금속박에 대한 절연층의 두께 비율은 0.01 내지 10 범위인 것이
특징인 방열용 금속박 적층판.

10 **【청구항 6】**

제4항에 기재된 방열용 금속박 적층판을 포함하는 다층 인쇄회로기판.

【청구항 7】

제6항에 있어서,

상기 방열용 금속박 적층판에서 방열용 금속박에 대한 절연층의 두께 비율은
15 0.01 내지 10 범위인 것이 특징인 다층 인쇄회로기판.

【청구항 8】

두께가 35 내지 5000 μm 인 금속박에 홀을 형성하는 단계; 및

상기 금속박의 양면 및 홀의 내벽 표면을 표면 처리하여 금속박의 양면 및
홀의 내벽 표면에 각각 표면 처리층을 형성하는 단계

20 를 포함하는 방열용 동박의 제조방법.

【청구항 9】

제8항에 있어서,

상기 표면 처리층 형성 단계는

금속박의 양면 및 홀의 내벽 표면을 각각 조화 처리하여 금속박의 양면 및
25 홀의 내벽 표면에 각각 노들층을 형성하는 단계;

상기 노듈층들을 니켈(Ni), 코발트(Co), 니오븀(Nb), 지르코늄(Zr), 바나듐(V), 텅스텐(W), 몰리브덴(Mo), Cu-Zn, Ni-P 및 Ni-Co로 이루어진 군에서 선택된 금속 또는 합금으로 도금하여 각각의 노듈층 위에 제1 배리어층을 형성하는 단계;

상기 제1 배리어층들을 아연(Zn), 주석(Sn) 및 마그네슘(Mg)로 이루어진
5 군에서 선택된 금속으로 도금하여 각각의 제1 배리어층 위에 제2 배리어층을 형성하는 단계;

상기 제2 배리어층들을 각각 크롬(Cr), 몰리브덴(Mo) 및 Cr-Mo로 이루어진 군에서 선택된 금속 또는 합금으로 도금하여 각각의 제2 배리어층 위에 제3 배리어층을 형성하는 단계; 및

10 상기 제3 배리어층들을 각각 실란계 커플링제로 표면 처리하여 각각의 제3 배리어층 위에 실란층을 형성하는 단계

를 포함하는 방열용 금속박의 제조방법.

【청구항 10】

제8항에 있어서,

15 상기 표면 처리층 형성 단계는

(i) 금속박의 일면 및 홀의 내벽 표면을 조화 처리하여 노듈층을 형성하는 단계;

(ii) 상기 노듈층들을 니켈(Ni), 코발트(Co), 니오븀(Nb), 지르코늄(Zr), 바나듐(V), 텅스텐(W), 몰리브덴(Mo), Cu-Zn, Ni-P 및 Ni-Co로 이루어진 군에서
20 선택된 금속 또는 합금으로 도금하여 각각의 노듈층 위에 제1 배리어층을 형성하는 단계;

(iii) 상기 제1 배리어층들을 아연(Zn), 주석(Sn) 및 마그네슘(Mg)로 이루어진 군에서 선택된 금속으로 도금하여 각각의 제1 배리어층 위에 제2 배리어층을 형성하는 단계;

25 (iv) 상기 제2 배리어층들을 크롬(Cr), 몰리브덴(Mo) 및 Cr-Mo로 이루어진

군에서 선택된 금속 또는 합금으로 도금하여 각각의 제2 배리어층 위에 제3 배리어층을 형성하는 단계;

(v) 상기 제3 배리어층을 실란계 커플링제로 표면 처리하여 제3 배리어층 위에 실란층을 형성하는 단계; 및

- 5 (vi) 상기 금속박의 타면에 상기 (i) 단계 내지 (v) 단계를 수행하여 금속박의 타면 위에 노듈층, 제1 배리어층, 제2 배리어층, 제3 배리어층 및 실란층을 순차적으로 형성하는 단계

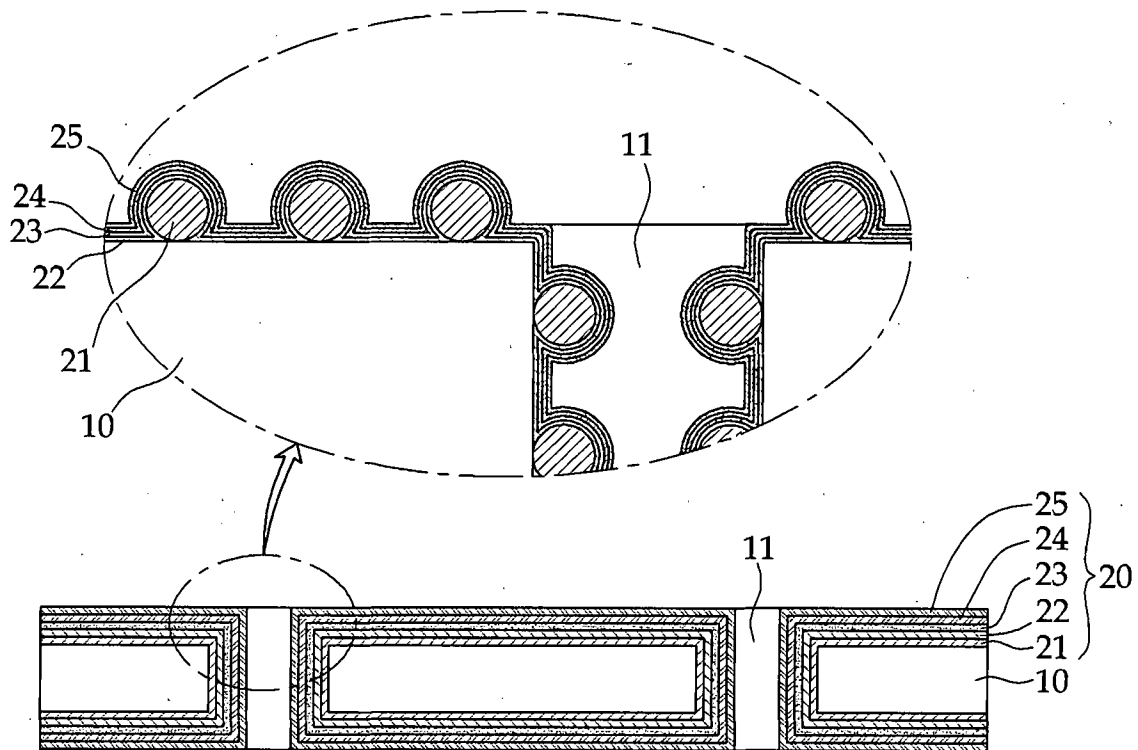
를 포함하는 방열용 금속박의 제조방법.

【청구항 11】

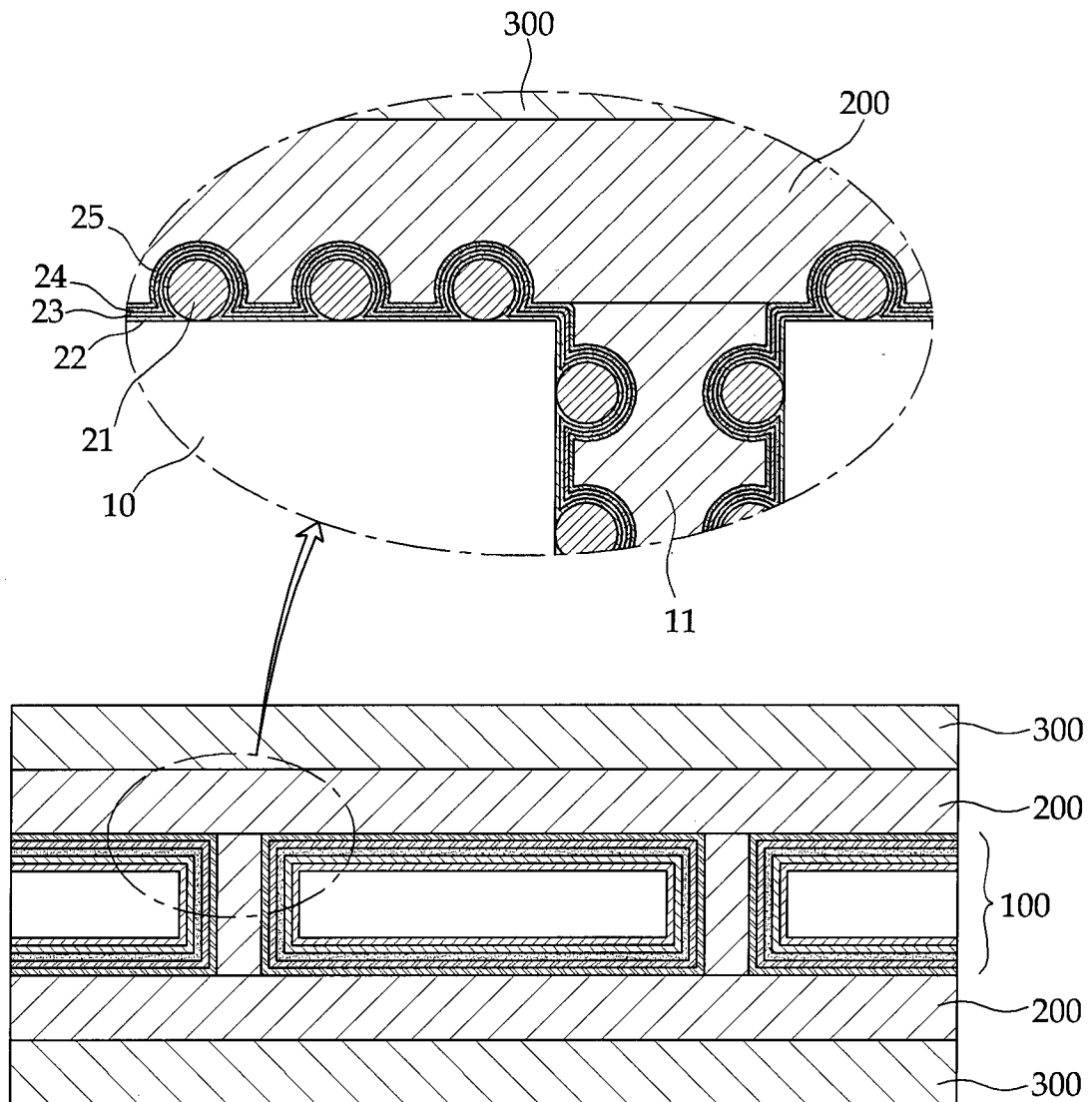
- 10 제9항 또는 제10항에 있어서,

상기 노듈층 형성 단계 이전에, 금속박 표면의 오염물, 산화막, 또는 이들 모두를 제거하는 전처리 단계를 더 포함하는 것이 특징인 방열용 금속박의 제조방법.

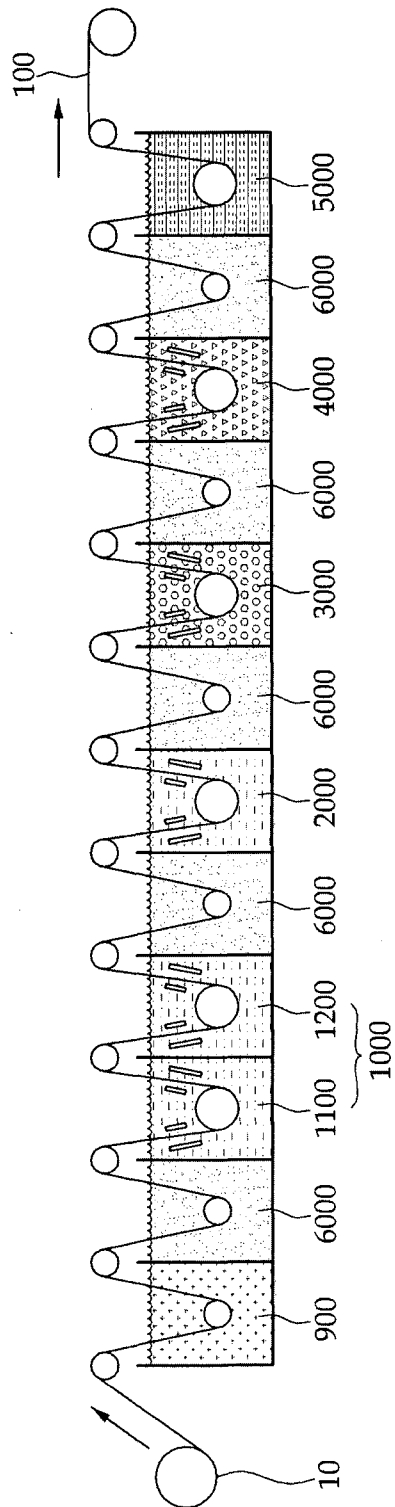
[Fig. 1]



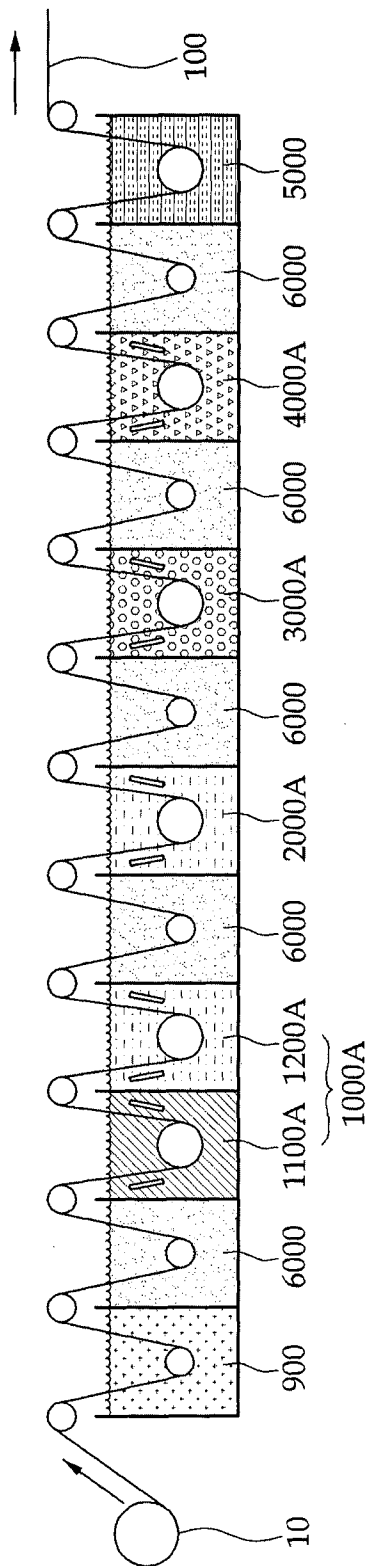
[Fig. 2]



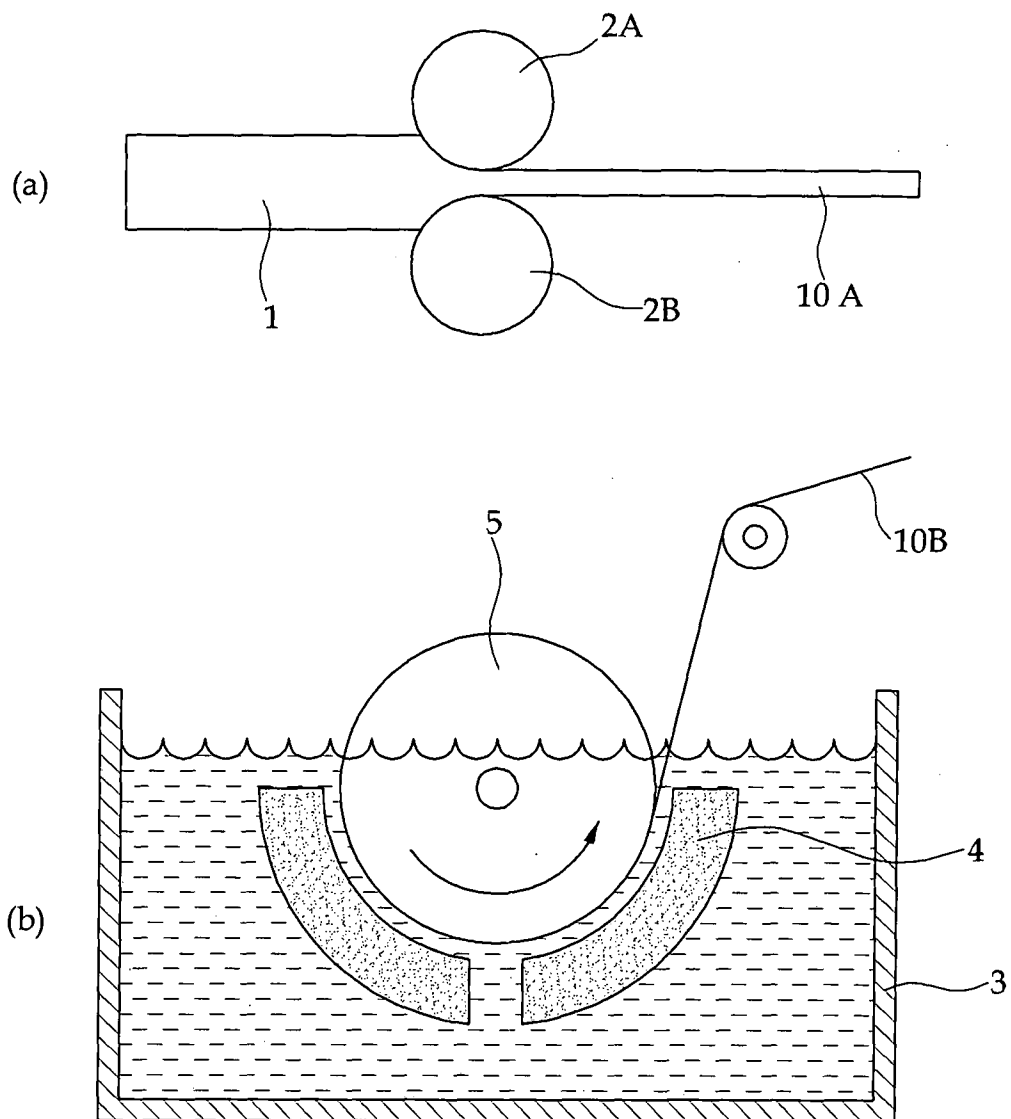
[Fig. 3]



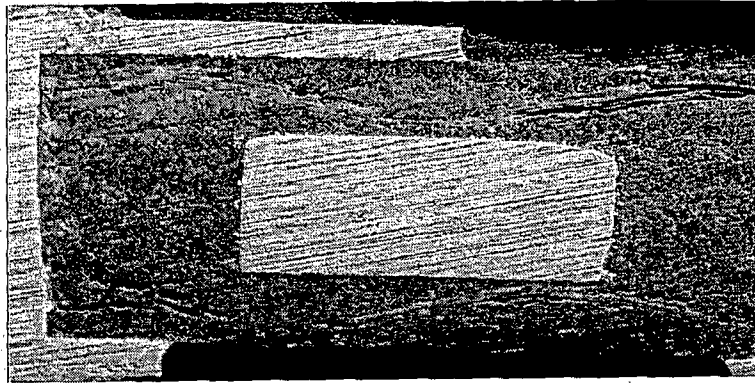
[Fig. 4]



[Fig. 5]

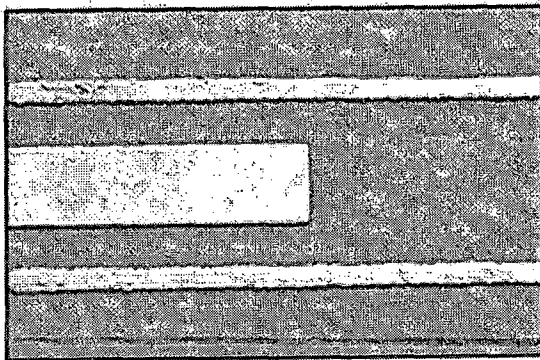


[Fig. 6]

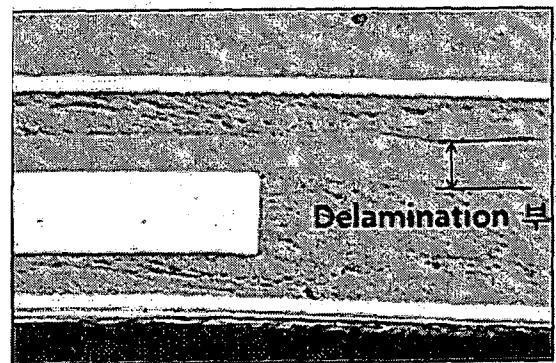


[Fig. 7]

(a)

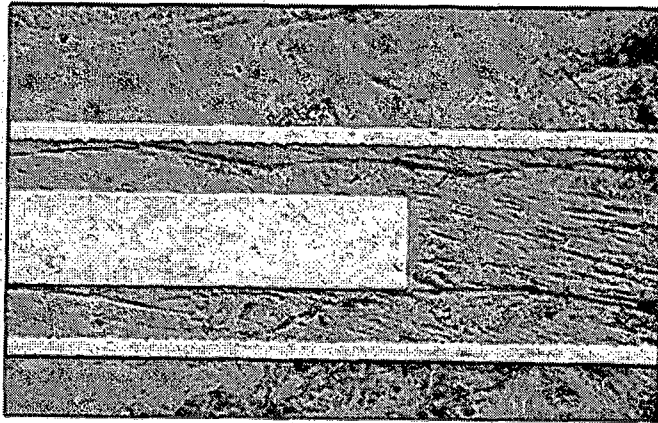


(b)

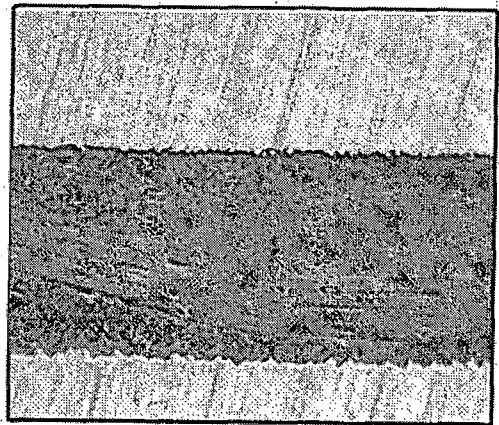


[Fig. 8]

(a)

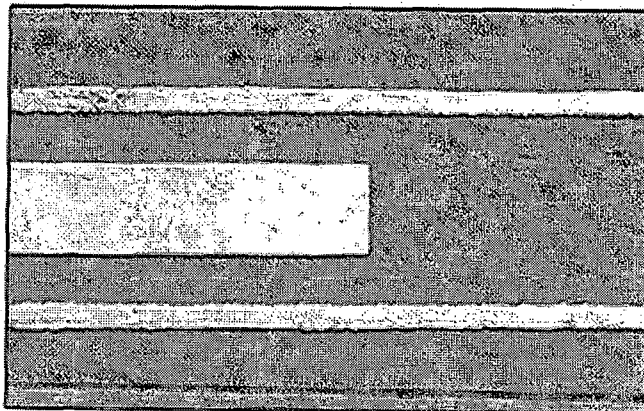


(b)

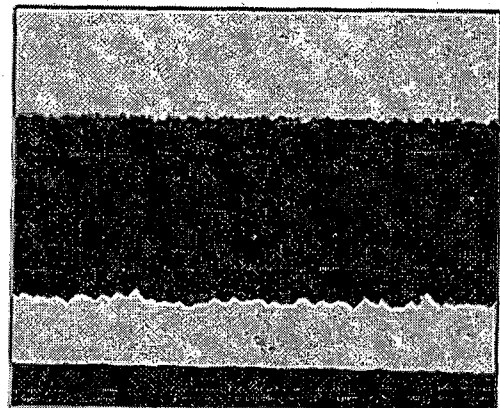


[Fig. 9]

(a)



(b)



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2013/008196**A. CLASSIFICATION OF SUBJECT MATTER****B32B 15/08(2006.01)i, H05K 1/09(2006.01)i**

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

B32B 15/08; C08J 5/04; H05K 3/44; B05D 7/14; B32B 15/20; C23C 22/27; H01L 23/14; C23C 22/07; C08J 5/24; B32B 7/12; H05K 1/09

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Korean Utility models and applications for Utility models: IPC as above
Japanese Utility models and applications for Utility models: IPC as aboveElectronic data base consulted during the international search (name of data base and, where practicable, search terms used)
eKOMPASS (KIPO internal) & Keywords: metal foil, copper foil, hole, hole, heat radiation, surface-treatment**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	KR 10-2012-0062520 A (NEXTRON CORPORATION) 14 June 2012 See paragraphs [0027], [0028]; claims 1-6; and figure 1.	1,3,8
Y		2,4-7,9-11
Y	JP 2001-059181 A (DAINIPPON PRINTING CO., LTD.) 06 March 2001 See abstract; paragraphs [0006]-[0008]; and figures 1, 2.	2,4-7,9-11
A	JP 2000-160357 A (MITSUBISHI SHINDOH CO., LTD.) 13 June 2000 See abstract; paragraphs [0013]-[0015]; and figures 1-3.	1-11
A	JP 08-023165 A (HITACHI CHEM CO., LTD.) 23 January 1996 See abstract; paragraphs [0006]-[0009]; and figure 1.	1-11
A	JP 2006-152261 A (HITACHI CHEM CO., LTD.) 15 June 2006 See abstract; paragraphs [0050]-[0057]; and figures 3, 4.	1-11



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

27 NOVEMBER 2013 (27.11.2013)

Date of mailing of the international search report

27 NOVEMBER 2013 (27.11.2013)

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex-Daejeon, 189 Seonsa-ro, Daejeon 302-701,
Republic of Korea

Facsimile No. 82-42-472-7140

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2013/008196

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-2012-0062520 A	14/06/2012	NONE	
JP 2001-059181 A	06/03/2001	JP 4402211 B2	20/01/2010
JP 2000-160357 A	13/06/2000	NONE	
JP 08-023165 A	23/01/1996	NONE	
JP 2006-152261 A	15/06/2006	NONE	

A. 발명이 속하는 기술분류(국제특허분류(IPC))

B32B 15/08(2006.01)i, H05K 1/09(2006.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

B32B 15/08; C08J 5/04; H05K 3/44; B05D 7/14; B32B 15/20; C23C 22/27; H01L 23/14; C23C 22/07; C08J 5/24; B32B 7/12; H05K 1/09

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC
일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 금속박, 동박, 홀, 구멍, 방열, 표면처리

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
X	KR 10-2012-0062520 A (주식회사 넥스트론) 2012.06.14 단락 [0027],[0028]; 청구항 1-6; 및 도면 1 참조.	1,3,8
Y		2,4-7,9-11
Y	JP 2001-059181 A (DAINIPPON PRINTING CO., LTD.) 2001.03.06 요약; 단락 [0006]-[0008]; 및 도면 1,2 참조.	2,4-7,9-11
A	JP 2000-160357 A (MITSUBISHI SHINDOH CO., LTD.) 2000.06.13 요약; 단락 [0013]-[0015]; 및 도면 1-3 참조.	1-11
A	JP 08-023165 A (HITACHI CHEM CO., LTD.) 1996.01.23 요약; 단락 [0006]-[0009]; 및 도면 1 참조.	1-11
A	JP 2006-152261 A (HITACHI CHEM CO., LTD.) 2006.06.15 요약; 단락 [0050]-[0057]; 및 도면 3,4 참조.	1-11

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.

☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

“T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

“X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

“L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

“Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

“&” 동일한 대응특허문헌에 속하는 문헌

국제조사의 실제 완료일

2013년 11월 27일 (27.11.2013)

국제조사보고서 발송일

2013년 11월 27일 (27.11.2013)

ISA/KR의 명칭 및 우편주소



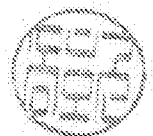
대한민국 특허청
(302-701) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)

팩스 번호 +82-42-472-7140

심사관

송호근

전화번호 +82-42-481-5580



국제조사보고서
대응특허에 관한 정보

국제출원번호

PCT/KR2013/008196

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2012-0062520 A	2012/06/14	없음	
JP 2001-059181 A	2001/03/06	JP 4402211 B2	2010/01/20
JP 2000-160357 A	2000/06/13	없음	
JP 08-023165 A	1996/01/23	없음	
JP 2006-152261 A	2006/06/15	없음	