(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2022년12월22일
(11) 등록번호 10-2480160
(24) 등록일자 2022년12월19일

(51) 국제특허분류(Int. Cl.)
H01L 25/075 (2006.01) *H01L 33/00* (2010.01)
H01L 33/36 (2010.01) *H01L 33/48* (2010.01)
H01L 33/62 (2010.01)
(52) CPC특허분류
H01L 25/0753 (2013.01)
H01L 33/005 (2013.01)
(21) 출원번호 10-2020-7032345
(22) 출원일자(국제) 2019년04월03일
심사청구일자 2022년02월24일
(85) 번역문제출일자 2020년11월09일
(65) 공개번호 10-2020-0131910
(43) 공개일자 2020년11월24일
(86) 국제출원번호 PCT/US2019/025622
(87) 국제공개번호 WO 2019/199547
국제공개일자 2019년10월17일
(30) 우선권주장
15/949,514 2018년04월10일 미국(US)

(56) 선행기술조사문헌
WO2017175051 A1*
Zhao Jun Liu 외 3, 360 PPI Flip-Chip Mounted Active Matrix Addressable Light Emitting Diode on Silicon(LEDoS) Micro-Displays, JOURNAL OF DISPLAY TECHNOLOGY, 2013, pp. 678-682. 1부.*
JP2019511838 A
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
글로 에이비
스웨덴, 룬드 223 63, 쉬일레페겐 22
(72) 발명자
대네쉬, 파리바
미국, 캘리포니아 94089, 서니베일, 보르도 드라이브 1225, 글로-미국 지사, 주식회사.
갤러거, 티모시
미국, 캘리포니아 94089, 서니베일, 보르도 드라이브 1225, 글로-미국 지사, 주식회사.
(뒷면에 계속)
(74) 대리인
박경재

전체 청구항 수 : 총 9 항 심사관 : 이종환

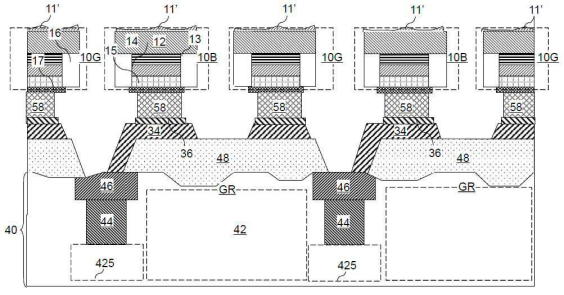
(54) 발명의 명칭 **평면 접합면들을 갖는 LED 백플레인 및 그 제조 방법**

(57) 요 약

백플레인은 비평면의 상면을 가질 수 있다. 동일한 수평면 내에 위치한 평면 상면 영역들을 포함하는 절연 물질부들이 백플레인 위에 형성된다. 금속판 클러스터들의 2차원 어레이가 절연 물질부들 위에 형성된다. 금속판 클러스터들 각각은 복수의 금속판들을 포함한다. 각각의 금속판은 평면 상면 영역 위에 배치된 수평 금속판부와 백

(뒷면에 계속)

대 표 도 - 도14a



플레인의 각각의 금속 상호 연결 구조체에 연결된 연결 금속부를 포함한다. 발광 소자 클러스터들의 2차원 어레이는 각각의 접합 구조체들을 통해 백플레인에 접합된다. 각각의 발광 소자 클러스터는 각각의 금속판 클러스터 위에 배치된 복수의 발광 소자들을 포함한다.

(52) CPC특허분류
H01L 33/36 (2013.01)
H01L 33/483 (2013.01)
H01L 33/62 (2013.01)

(72) 발명자
포크리얄, 애뉴샤
미국, 캘리포니아 94089, 서니베일, 보르도 드라이브 1225, 글로-미국 지사, 주식회사.

라우, 춘
미국, 캘리포니아 94089, 서니베일, 보르도 드라이브 1225, 글로-미국 지사, 주식회사.

명 세 서

청구범위

청구항 1

발광 소자 어셈블리로서,

금속 상호 연결 구조체들(metal interconnect structures)을 포함하는 기판을 포함하는 백플레인;

상기 기판보다 낮은 탄성 계수를 갖는, 절연 메사 구조체들(insulating mesa structures)을 포함하는 절연 물질부들(insulating material portions) - 상기 절연 물질부들은 상기 백플레인 위에 위치하며, 상기 절연 물질부들은 상기 절연 물질부들의 평면 상면 영역들(planar top surface regions)이 동일한 수평면 내에 위치하도록 각각의 평면 상면 영역을 포함함 - ;

금속판 클러스터들(metal plate clusters)의 2차원 어레이 - 상기 금속판 클러스터들 각각은 복수의 금속판들을 포함하되, 각각의 금속판은 각각의 절연 물질부의 평면 상면 영역 위에 배치된 수평 금속판부(horizontal metal plate portion), 및 상기 금속 상호 연결 구조체들 중의 각각의 금속 상호 연결 구조체와 상기 수평 금속판부 사이에서 연장되는 연결 금속부(connection metal portion)를 포함함 - ; 및

각각의 접합 구조체들을 통해 상기 백플레인에 접합된 발광 소자 클러스터들(light emitting device clusters)의 2차원 어레이 - 각각의 발광 소자 클러스터는 각각의 금속판 클러스터 위에 배치되는 복수의 발광 소자들을 포함함 - ;

를 포함하는, 발광 소자 어셈블리.

청구항 2

제 1 항에 있어서,

불규칙한 표면 높이 편차들을 갖고, 발광 소자들의 원위 표면들 상에 위치하는 화합물 반도체 물질부들(compound semiconductor material portions)을 더 포함하며,

상기 원위 표면들은, 상기 백플레인으로부터 멀어지는 쪽으로 향하는 발광 소자들의 표면들인,

발광 소자 어셈블리.

청구항 3

제 1 항에 있어서,

상기 접합 구조체들은, 상기 금속판 클러스터들의 2차원 어레이의 상부에 위치한 백플레인측 접합 패드들의 2차원 어레이를 포함하되,

상기 백플레인측 접합 패드들 각각은, 상기 수평 금속판부들 중의 각각의 수평 금속판부 상에 위치하는,

발광 소자 어셈블리.

청구항 4

제 3 항에 있어서,

상기 발광 소자 클러스터들의 2차원 어레이 내의 발광 소자들 각각은, 솔더 물질부(solder material portion)를 통해 상기 백플레인측 접합 패드들 중의 각각의 접합 패드에 접합되는 소자측 접합 패드를 포함하는,

발광 소자 어셈블리.

청구항 5

제 1 항에 있어서,

상기 금속 상호 연결 구조체들은, 상기 금속 상호 연결 구조체들이 존재하지 않는 갭 구역들(gap regions)의 직사각형 2차원 어레이를 제공하도록 배열되고;

상기 절연 물질부들은 각각의 갭 구역들 위에 위치하며;

상기 복수의 금속판들은 상기 갭 구역들 중의 개별적인 갭 구역 위에 배치되는,

발광 소자 어셈블리.

청구항 6

제 1 항에 있어서,

각각의 발광 소자 클러스터는, 직시형(direct view) 디스플레이 소자의 픽셀을 포함하는,

발광 소자 어셈블리.

청구항 7

제 1 항에 있어서,

상기 발광 소자 클러스터들의 2차원 어레이는, 상기 금속판 클러스터들의 2차원 어레이와 동일한 2차원 주기성(two-dimensional periodicity)을 가지며;

상기 연결 금속부들 각각은, 상기 절연 물질부들 중의 개별적인 절연 물질부의 테이퍼 측벽(tapered sidewall)이나 수직 측벽(vertical sidewall), 및 각각의 금속 상호 연결 구조체의 상면에 접촉하는,

발광 소자 어셈블리.

청구항 8

제 7 항에 있어서,

상기 절연 메사 구조체들은 서로 직접 접촉하지 않고, 상기 금속판 클러스터들의 2차원 어레이와 동일한 2차원 주기성을 갖는 2차원 어레이로 배열되는,

발광 소자 어셈블리.

청구항 9

삭제

청구항 10

제 1 항에 있어서,

상기 백플레인의 기판은, 제1 탄성 계수를 갖는 제1 유전체 물질을 포함하고;

상기 절연 물질부들은, 상기 백플레인의 기판 상에 위치하고, 상기 제1 탄성 계수의 80% 미만인 제2 탄성 계수를 갖는 제2 유전체 물질을 포함하는,

발광 소자 어셈블리.

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

청구항 15

삭제

청구항 16

삭제

청구항 17

삭제

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

발명의 설명

기 술 분 야

[0001] 본 출원은 2018년 4월 10일에 출원된 미국 비-가출원 제15/949,514호로부터의 우선권의 이익을 주장하며, 이는 제반 목적을 위해 그 전체가 본 명세서에 참조로서 포함된다.

[0002] 본 발명의 실시예들은 일반적으로 반도체 발광 소자들을 제조하는 방법에 관한 것이며, 특히, 평면 접합면들을 이용하여 백플레인 및 그에 접합된 발광 소자를 포함하는 발광 소자를 제조하는 방법에 관한 것이다.

배 경 기 술

[0003] 발광 소자들과 같은 발광 소자들은 노트북들이나 LED TV들(televisions)의 액정 디스플레이들과 같은 전자 디스플레이들에 사용된다. 발광 소자들에는 발광 다이오드들(light emitting diodes; LEDs) 및 광을 방출하도록 구성된 다양한 기타 유형의 전자 소자가 포함된다.

발명의 내용

해결하려는 과제

과제의 해결 수단

[0004] 본 개시의 일 양태에 의하면, 금속 상호 연결 구조체들을 포함하는 기판을 포함하는 백플레인; 백플레인 위에 위치한 기판보다 낮은 탄성 계수를 갖는 절연 물질부들- 절연 물질부들은 절연 물질부들의 평면 상면 영역들이 동일한 수평면 내에 위치하도록 각각의 평면 상면 영역을 포함함-; 금속판 클러스터들의 2차원 어레이-금속판 클러스터들 각각은 복수의 금속판들을 포함하고, 각각의 금속판은 각각의 절연 물질부의 평면 상면 영역 위에 배치되는 수평 금속판부, 및 수평 금속판부와 금속 상호 연결 구조체들 중 개별적인 하나 사이로 연장되는 연결 금속부를 포함함-; 및 각각의 접합 구조체들을 통해 백플레인에 접합된 발광 소자 클러스터들의 2차원 어레이-각각의 발광 소자 클러스터는 각각의 금속판 클러스터 위에 배치되는 복수의 발광 소자들을 포함함-;를 포함하는 발광 소자 어셈블리가 제공된다.

[0005] 본 개시의 다른 양태에 의하면, 금속 상호 연결 구조체들을 포함하는 기판을 포함하는 백플레인을 제공하는 단계; 백플레인 위에 각각의 평면 상면 영역을 포함하는 절연 물질부들을 형성하는 단계-절연 물질부들의 평면 상면 영역들은 동일한 수평면 내에 있음-; 절연 물질부들 위에 금속판 클러스터들의 2차원 어레이를 형성하는 단계-금속판 클러스터들 각각은 복수의 금속판들을 포함하고, 각각의 금속판은 각각의 절연 물질부의 평면 상면 영역 위에 배치되는 수평 금속판부, 및 수평 금속판부와 금속 상호 연결 구조체들 중 개별적인 하나 사이에서 연장되는 연결 금속부를 포함함-; 및 각각의 접합 구조체들을 통해 백플레인에 발광 소자 클러스터들의 2차원 어레이를 접합하는 단계-각각의 발광 소자 클러스터는 각각의 금속판 클러스터 위에 배치되는 복수의 발광 소자들을 포함함-;를 포함하는 발광 소자 어셈블리를 형성하는 방법이 제공된다.

도면의 간단한 설명

[0006] 도 1은 본 개시의 일 실시예에 따른 발광 소자들의 다이들을 포함하는 기판을 개략적으로 도시한다.

도 2a 내지 도 2e는 도 1에 도시된 예시적인 전사 패턴에 따른 발광 소자들의 전사를 위한 개략적인 시퀀스이다.

도 3a는 본 개시의 일 실시예에 따른 백플레인을 포함하는 발광 소자의 형성을 위한 도 3b의 A-A' 평면을 따른 예시적인 구조의 수직 단면도이다.

도 3b는 도 3a의 예시적인 구조의 평면도이다.

도 4는 본 개시의 일 실시예에 따른 백플레인 위에 연속 절연 물질층을 형성 한 후의 예시적인 구조의 수직 단면도이다.

도 5a는 본 개시의 제1 및 제2 실시예들에 따른 연속 절연 물질층을 패터닝하여 절연 물질부들을 형성한 후의 예시적인 구조의 수직 단면도이다.

도 5b는 본 개시의 제1 실시예에 따른 도 5a의 예시적인 구조의 평면도이다.

도 5c는 본 개시의 제2 실시예에 따른 도 5a의 예시적인 구조의 평면도이다.

도 6a는 본 개시의 제1 및 제2 실시예들에 따른 금속판 클러스터들의 2차원 어레이를 형성한 후의 예시적인 구조의 수직 단면도이다.

도 6b는 본 개시의 제1 실시예에 따른 도 6a의 예시적인 구조의 평면도이다.

도 6c는 본 개시의 제2 실시예에 따른 도 6a의 예시적인 구조의 평면도이다.

도 7a는 본 개시의 제1 및 제2 실시예들에 따른 백플레인측 접합 패드들의 2차원 어레이를 형성한 후의 예시적인 구조의 수직 단면도이다.

도 7b는 본 개시의 제1 실시예에 따른 도 7a의 예시적인 구조의 평면도이다.

도 7c는 본 개시의 제2 실시예에 따른 도 7a의 예시적인 구조의 평면도이다.

도 8은 본 개시의 제1 및 제2 실시예들에 따른 백플레인측 접합 패드들의 2차원 어레이 상에 백플레인측 솔더 물질부들을 형성한 후의 예시적인 구조의 수직 단면도이다.

도 9는 본 개시의 제1 및 제2 실시예들에 따른 제1 발광 소자들이 백플레인에 대향하도록 백플레인 위에 제1 소스 기판을 배치한 후의 예시적인 구조의 수직 단면도이다.

도 10은 본 개시의 제1 및 제2 실시예들에 따른 레이저 조사 리플로우 공정을 이용하여 백플레인에 제1 발광 소자들의 서브 세트를 선택적으로 접합한 후의 예시적인 구조를 나타내는 수직 단면도이다.

도 11은 본 개시의 제1 및 제2 실시예들에 따른 선택적 레이저 절제 공정을 이용하여 제1 소스 기판으로부터 제1 발광 소자들의 서브 세트를 선택적으로 분리한 후의 예시적인 구조의 수직 단면도이다.

도 12는 본 개시의 제1 및 제2 실시예들에 따른 잔여 제1 발광 소자들 및 제1 소스 기판의 어셈블리로부터 제1 발광 소자들의 서브 세트 및 백플레인의 어셈블리를 분리한 후의 예시적인 구조를 나타내는 수직 단면도이다.

도 13은 본 개시의 제1 및 제2 실시예들에 따른 제2 발광 소자들이 백플레인에 대향하도록 백플레인 위에 제2 소스 기판을 배치한 후의 예시적인 구조의 수직 단면도이다.

도 14a는 본 개시의 제1 및 제2 실시예들에 따른 제1 발광 소자, 제2 발광 소자, 및 제3 발광 소자의 세트를 각각의 금속판 클러스터로 전사한 예시적인 구조의 수직 단면도이다.

도 14b는 본 개시의 제1 실시예에 따른 도 14a의 예시적인 구조의 평면도이다.

도 14c는 본 개시의 제2 실시예에 따른 도 14a의 예시적인 구조의 평면도이다.

발명을 실시하기 위한 구체적인 내용

[0007] 전술한 바와 같이, 본 개시는 공면 접합면들(coplanar bonding surfaces)을 이용하여 백플레인(backplane) 및 그에 접합된 발광 소자를 포함하는 발광 소자를 제조하는 방법, 및 이에 의하여 형성되는 발광 소자들에 관한 것으로서, 다양한 양태들이 후술된다. 도면 전체에 걸쳐 동일한 구성 요소들은 동일한 참조 부호로 설명된다. 도면들은 축척에 맞춰 도시되지 않는다. 구성요소들이 중복되지 않는다고 명시적으로 설명되거나 달리 명확하게 표시되지 않는 한, 단일 예시로서 설명된 구성요소도 여러 예시들에서 중복적으로 설명될 수 있다. "제1", "제2" 및 "제3"과 같은 서수는 단지 유사한 구성요소들을 식별하기 위해 사용되며, 본 개시의 명세서 및 청구 범위에 걸쳐 상이한 서수들이 사용될 수 있다.

[0008] 본 명세서에 사용된 바와 같이, "발광 소자(light emitting device)"는 광을 방출하도록 구성된 임의의 소자를 지칭하며, 발광 소자(light emitting diode; LED), 수직 공동 표면 발광 레이저(vertical-cavity surface-emitting laser; VCSEL)와 같은 레이저, 및 적절한 전기적 바이어스의 인가에 따라 광을 방출하도록 구성된 임의의 기타 전자 소자를 포함하지만, 이에 제한되지 않는다. 발광 소자는 p측과 n측 접점들이 구조체의 반대측들에 위치하는 수직형 구조체(예를 들어, 수직형 LED) 또는 p측과 n측 접점들이 구조체의 동일한 측에 위치하는 수평형 구조체일 수 있다. 본 명세서에 사용된 바와 같이, "발광 소자 어셈블리(light emitting device assembly)"는 적어도 하나의 발광 소자가 캐리어(carrier) 구조에 대해 구조적으로 고정된 어셈블리를 지칭하며, 예를 들어, 기판, 매트릭스(matrix) 또는 적어도 하나의 발광 소자에 안정적인 기계적 지지를 제공하도록 구성된 임의의 기타 구조체를 포함할 수 있다.

[0009] 본 개시에서, 소자들의 어레이(예를 들어, 발광 소자들의 어레이 또는 센서 소자들의 어레이)를 성장 기판(growth substrate)에서 타겟 기판(target substrate)으로 전사(transfer)하는 방법이 제공된다. 타겟 기판은 임의의 구성으로 여러 유형의 소자들이 형성되어야 하는 임의의 기판일 수 있다. 예시적인 예에서, 타겟 기판은 발광 소자들을 구동하기 위한 능동 또는 수동 매트릭스 백플레인 기판과 같은 백플레인 기판 일 수 있다. 본 명세서에 사용된 바와 같이, "백플레인(backplane)"또는 "백플레인 기판(backplane substrate)"은 그 위에 여러 소자들이 부착되도록 구성된 임의의 기판을 지칭한다. 일실시예에서, 백플레인 기판 상의 인접한 발광 소자들의 중심간 간격은 성장 기판 상의 인접한 발광 소자들의 중심간 간격의 정수 배일 수 있다. 발광 소자들은, 하나는 청색 광을 방출하도록 구성되고 하나는 녹색 광을 방출하도록 구성된 2개의 발광 소자들의 그룹과 같은 복수의 발광 소자를 포함할 수 있다. 발광 소자들은, 하나는 청색 광을 방출하도록 구성되고 하나는 녹색 광을 방출하도록 구성되며 하나는 적색 광을 방출하도록 구성된 3개의 발광 소자들의 그룹을 포함할 수 있다. 본 명세서에 사용된 바와 같이, "인접한 발광 소자들(neighboring light emitting devices)"이란 적어도 다른 하나의 발광 소자보다 더 근접하여 위치한 2개 이상의 복수의 발광 소자들을 지칭한다. 본 개시의 방법은 발광 소자들의 서브 세트를 성장 기판 상의 발광 소자 어레이로부터 백플레인 기판으로 선택적으로 전사하는 것을 제공할 수 있다.

[0010] 동일한 유형의 소자들은 각각의 초기 성장 기판들 상에서 제조될 수 있다. 본 명세서에 사용된 바와 같이, "초기 성장 기판(initial growth substrate)"은 그 위에 또는 그 안에 소자들이 형성되도록 처리되는 기판을 지칭한다. 소자들은 발광 소자들 및/또는 센서 소자들(예를 들어, 광 검출기들) 및/또는 임의의 기타 전자 소자들을

포함할 수 있다. 발광 소자들은 임의의 유형의 발광 소자들, 즉, 수직형 발광 다이오드들, 수평형 발광 다이오드들, 또는 이들의 임의의 조합일 수 있다. 동일한 유형의 소자들이 각각의 초기 성장 기판 상에 형성될 수 있으며, 이러한 유형들은 초기 성장 기판마다 다르다. 소자들은 각각의 초기 성장 기판들 상에서 어레이로서 형성될 수 있다.

[0011] 초기 성장 기판 상에 제조된 바와 같은 높은 비율의 발광 소자를 백플레인에 통합하기 위하여 사용하는 것은 직시형(direct view) 발광 소자 어셈블리를 경제적으로 제조하기 위해 필수적인 요소이다. 일반적으로, 초기 성장 기판들은 전형적으로 원형(circular) 소자 영역들을 갖는 반면, 발광 소자 어셈블리는 직사각형의 시야 영역을 제공한다. 초기 성장 기판의 직사각형 영역으로부터 백플레인으로 발광 소자들을 전사한 후, 원형 기판(circular substrate)은 소자들이 전사되지 않은 미활용 영역을 가질 수 있다. 본 개시의 방법은 초기 성장 기판의 직사각형의 중심 영역의 보체(complement)를 활용하는 방법을 제공하거나, 소자들이 전사 기판(transfer substrate)에 전사되는 경우에 전사 기판의 직사각형의 중심 영역의 보체를 활용하기 위한 방법을 제공한다.

[0012] 본 개시의 방법들은 다음 방법들 중 하나 이상을 사용한다. 일부 실시예들에서, 다이들(즉, 발광 소자의 경우)이 임시 지지 시스템으로 전사되어 백플레인에 하나씩 배치될 수 있다. 일부 실시예들에서, 결함 맵들(defect maps)이 임시 수리 템플릿 기판(temporary repair template substrate)에 제공될 수 있으며 백플레인에 병렬로 부착될 수 있다. 일부 실시예에서, 국소 영역 교체(local area replacement) 또는 패턴화된 픽셀 전사(patterned pixel transfer) 사용될 수 있다.

[0013] 도 1을 참조하면, 발광 소자들(10)의 다이들을 포함하는 기판이 도시되어 있다. 기판은 소자들이 형성되지 않은 주변부에 에지 배제 영역(edge exclusion region)(300)을 포함할 수 있다. 기판은 제1 어레이 구성으로 배열된 동일 유형(본 명세서에서는 제1 유형이라고 함)의 발광 소자들을 포함할 수 있다. 제1 유형의 발광 소자들은 동일한 소자의 다중적인 예시들로서, 예를 들어 동일한 피크 파장(peak wavelength)의 광을 방출하는 발광 소자들일 수 있다. 예를 들어, 제1 유형의 발광 소자들은 적색 발광 소자, 녹색 발광 소자 또는 청색 발광 소자일 수 있다.

[0014] 제1 어레이 구성은 각각의 1차 방향(즉, 제1 어레이 구성의 1차 방향)을 따라 1차 방향 피치(Px1)를 가지며, 각각의 2차 방향(즉, 제1 어레이 구성의 2차 방향)을 따라 2차 방향 피치(Py1)를 갖는다. 본 명세서에 사용된 바와 같이, 어레이 구성의 1차 방향 및 2차 방향은 어레이 구성의 단위 셀이 반복되는 2개의 방향들을 지칭한다. 직사각형의 어레이 구성에서, 1차 방향과 2차 방향은 서로 수직일 수 있으며, 각각 x 방향 및 y 방향이라고 지칭된다.

[0015] 기판 상의 발광 소자들(10)은 제2 어레이 구성에서 접합 부위들(bonding sites)을 갖는 다중 백플레인으로 전사될 수 있다. 소정의 전사 패턴 및 소정의 전사 시퀀스(transfer sequence)가 발광 소자들(10)의 전사에 사용될 수 있다. 추가적인 기판들로부터 제공되는 상이한 유형들의 발광 소자들은 기능적인 직시형 발광 소자 어셈블리를 제공하기 위해 기판으로부터의 발광 소자들(10)과 함께 사용될 수 있다.

[0016] 도 2a 내지 도 2e를 참조하면, 3개의 상이한 유형들의 소자들(10B, 10G, 10R)(예를 들어, 각각 청색, 녹색 및 적색 발광 LED)을 4개의 백플레인들(BP1, BP2, BP3, BP4)에 전사하기 위한 예시적인 전사 패턴 및 예시적인 전사 시퀀스가 도시되어 있다. 3개의 상이한 유형들의 소자들(10B, 10G, 10R)은, 3개의 전사 기판들, 3개의 성장 기판들, 또는 이들의 조합들을 포함할 수 있는, 3개의 소스 기판들(B, G, R) 상에 제공될 수 있다. 제1 발광 소자들(10B)은 제1 소스 기판(B) 상에 제공될 수 있고, 제2 발광 소자들(10G)은 제2 소스 기판(G) 상에 제공될 수 있으며, 제3 발광 소자들(10R)은 제3 소스 기판(R) 상에 제공될 수 있다.

[0017] 전사 시퀀스의 각 단계에서 소스 기판들(B, G, R) 및 백플레인들(BP1, BP2, BP3, BP4) 상의 다양한 소자들(10B, 10G, 10R)의 유무에 따른 변화들이 도 2a 내지 도 2e에 도시되어 있다. 도 2a는 소자들(10B, 10G, 10R)을 전사 전의 구성에 대응하고, 도 2b는 전사 단계 1 내지 전사 단계 3을 수행한 후의 구성에 대응하고, 도 2c는 단계 4 내지 단계 6을 수행한 후의 구성에 대응하고, 도 2d는 단계 7 내지 단계 9를 수행한 후의 구성에 대응하며, 도 2e는 단계 10 내지 단계 12를 수행한 후의 구성에 대응한다. 도 2b에 도시된 바와 같은 단계 1 내지 단계 3은 서로 독립적이므로 단계 1 내지 단계 3은 임의로 순서가 바뀔 수 있고, 도 2c에 도시된 바와 같은 단계 4 내지 단계 6은 서로 독립적이므로 단계 4 내지 단계 6은 임의로 순서가 바뀔 수 있고, 도 2d에 도시된 바와 같은 단계 7 내지 단계 9는 서로 독립적이므로 단계 7 내지 단계 9는 임의로 순서가 바뀔 수 있으며, 도 2e에 도시된 바와 같은 단계 10 내지 단계 12는 서로 독립적이므로 단계 10 내지 단계 12는 임의로 순서가 바뀔 수 있다는 점을 유의해야 한다.

[0018] 3개의 소스 기판들(B, G, R) 및 4개의 백플레인들(BP1, BP2, BP3, BP4)이 사용되는 경우들의 예시적인 전사 패턴 및 예시적인 전사 시퀀스가 도시되어 있지만, 본 개시의 방법은 m개의 전사 어셈블리들 및 n개의 백플레인들이 사용되는 어떠한 경우(m은 1보다 큰 정수, n은 1보다 큰 정수, n은 m 이상)에도 적용될 수 있다. n개의 백플레인들은 m개의 전사 어셈블리들로부터의 소자들과 접합되어 n개의 집적 발광 소자 어셈블리들을 형성한다. 일 실시예에서, n은 m 이상일 수 있다.

[0019] 복수의 전사 어셈블리들, 예를 들어, m개의 전사 어셈블리들이 제공된다. m개의 전사 어셈블리들 각각은 동일한 2차원 주기성(two-dimensional periodicity)을 갖는 2차원 어레이 내의 각각의 소스 기판(B, G, R) 및 각각의 소자들(10B, 10G, 10R)을 포함한다. 본 명세서에 사용된 바와 같은, 복수의 구조체들에 대한 동일한 2차원 주기성이란 다음과 같은 구성을 지칭한다. 복수의 구조체들 각각은 각각의 단위 구조체를 가지고, 각각의 단위 구조체는 2개의 독립적인 주기성 방향들(예를 들어, 제1 주기성 방향 및 제2 주기성 방향)을 따라 반복되며, 모든 다중 구조체들에 대해 상기 단위 구조체들은 동일한 제1 피치(pitch)로 각각의 제1 주기성 방향을 따라 반복되고, 동일한 제2 피치로 각각의 제2 주기성 방향을 따라 반복되고, 제1 주기성 방향과 제2 주기성 방향 사이의 각도는 모든 다중 구조체들에 대해 동일하다. n개의 백플레인들 각각은 m개의 유형들의 소자들을 장착하도록 구성된 각각의 단위 전도성 접합 구조체들 패턴(unit conductive bonding structures pattern)의 주기적인 반복을 갖는다.

[0020] m개의 유형들의 소자들 각각은 m개의 전사 어셈블리들 중 각각의 전사 어셈블리 내의 소자들 중 하나일 수 있다. n개의 백플레인들 각각의 2개의 독립적인 방향들을 따르는 각각의 단위 전도성 접합 구조체들 패턴의 피치는 m개의 전사 어셈블리들 각각의 2차원 주기성의 소자들의 각각의 피치의 배수일 수 있다. 예시적인 예에서, 소자들(10B, 10G, 10R) 각각은 제1 방향을 따르는 a의 제1 주기성 및 제2 방향(제1 방향에 수직일 수 있음)을 따르는 b의 제2 주기성을 갖는 각각의 전사 어셈블리 내에서 주기적일 수 있다. 백플레인들 각각 내의 단위 전도성 접합 패드 패턴은 제1 방향을 따라 2a(a의 정수 배)의 제1 주기성 및 제2 방향(제1 방향에 수직일 수 있음)을 따라 2b(b의 정수 배)의 제2 주기성을 가질 수 있다.

[0021] 각각의 전사 어셈블리 상에 존재하는 소자들이 각각의 백플레인(BP1, BP2, BP3, BP4)에 이미 접합된 임의의 소자들(10B, 10G, 10R)(만약 있다면)과 충돌하지 않도록 하는 위치들에서 각각의 백플레인(BP1, BP2, BP3, BP4) 위에 각각의 개별적인 전사 어셈블리를 배치함으로써, m개의 전사 어셈블리들 각각으로부터의 소자들(10B, 10G, 10R)의 서브 세트들은 n개의 백플레인들 중에서 각각의 백플레인(BP1, BP2, BP3, BP4)으로 순차적으로 전사될 수 있다.

[0022] 일 실시예에서, 발광 소자 어셈블리의 제2 어레이 구성의 단위 셀(U1)은 각각의 1차 방향을 따라 제2의 1차 방향 피치(Px2)의 제1 길이를 갖는 한 쌍의 제1 변들 및 각각의 2차 방향을 따라 제2의 2차 방향 피치(Py2)의 제2 길이를 갖는 한 쌍의 제2 변들을 갖는 직사각형으로 정의될 수 있다. 일 실시예에서, 단위 셀(U1)은 제1 유형의 발광 소자(10R)(적색 발광 소자일 수 있음), 제2 유형의 발광 소자(10G)(녹색 발광 소자일 수 있음), 제3 유형의 발광 소자(10B)(청색 발광 소자일 수 있음), 및 각각의 수리(repair) 발광 소자를 수용하도록 구성된 각각의 공백 부위(10E)를 포함할 수 있다.

[0023] 픽셀의 제1, 제2, 및 제3 유형의 발광 소자들(10R, 10G, 10B) 각각이 기능하는 경우, 이러한 픽셀은 기능성 픽셀(functional pixel)이며, 임의의 수리 발광 소자를 해당픽셀에 부착할 필요가 없다. 픽셀의 제1, 제2, 및 제3 유형의 발광 소자들(10R, 10G, 10B) 중 어느 하나가 불량인 경우(즉, 비-기능성(non-functional)), 이러한 픽셀은 불량(즉, 비-기능성) 픽셀이며, 수리 발광 소자를 해당 픽셀에 부착할 필요가 있다. 이 경우, 이러한 불량 픽셀의 공백 부위(10E)는 수리 발광 소자를 부착하기 위해 사용된다. 불량 픽셀들의 각각의 공백 부위(10E)는 수리 발광 소자를 부착할 필요가 있는 수리 부위이다.

[0024] 일반적으로, 발광 소자 어셈블리는 백플레인 및 제2 어레이 구성의 접합 부위들에서의 제1 유형의 발광 소자들을 포함한다. 베이스 피치 영역(base pitch region)(100)을 포함하는 기판으로부터의 발광 소자들을 사용하고/하거나 추가적인 기판들로부터의 발광 소자들을 사용하여 형성될 수 있는 임의의 소정의 발광 소자 어셈블리에 대해 수리 부위들이 식별될 수 있다. 일 실시예에서, 소정 유형의 발광 소자들, 예를 들어 제1 유형의 발광 소자들의 기능성에 기초하여 제1 세트의 수리 부위들이 정의될 수 있다. 제1 세트의 수리 부위들 각각은 각각의 수리 발광 소자를 수용하도록 구성된 공백 부위(10E)일 수 있다. 제1 세트의 수리 부위들 각각은 제1 유형의 발광 소자의 결함 인스턴스(defective instance)를 포함하는 픽셀 내에 위치할 수 있다.

[0025] 도 3a 및 도 3b를 참조하면, 전술한 4개의 백플레인들(BP1, BP2, BP3, BP4) 중 임의의 것으로서 사용될 수 있는 백플레인(40)이 제공된다. 백플레인(40)은, 기판(42) 상에 위치되고/되거나 기판(42) 내에 매설된 금속 상호 연

결 구조체들(metal interconnect structures)(46, 44, 425)을 포함하는 기판(42)을 포함한다. 기판(42)은 광학적으로 투명하거나 광학적으로 불투명할 수 있다. 본 명세서에 사용된 바와 같이, "광학적으로 투명한(optically transparent)" 요소 또는 "투명한(transparent)" 요소는 가시 스펙트럼 범위의 90% 초과, 즉 400 nm 내지 800 nm의 파장 범위에 걸쳐 적어도 50% 의 광을 투과하는 요소를 지칭한다. 기판(42)이 광학적으로 투명하다면, 레이저 리플로우(reflow) 공정을 이용하는 경우에 접합 공정에서 솔더 물질들(solder materials)의 리플로우를 유도하기 위해 후속적으로 사용될 선택적 레이저 빔의 파장에서 50% 초과의 광을 투과시킬 수 있다.

[0026] 일 실시예에서, 기판(42)은 제1 탄성 계수(elastic modulus), 즉, 제1 영률(Young's modulus)을 갖는 제1 유전체 물질을 포함할 수 있다. 일 실시예에서, 기판(42)은 관련 기술 분야에 공지된 인쇄 회로 기판(printed circuit board; PCB)을 제공하기 위해 사용될 수 있는 임의의 유전체 물질을 포함할 수 있다. 일 실시예에서, 금속 상호 연결 구조체들(46, 44, 425)은 금속 상호 연결 구조체들(46, 44, 425)이 존재하지 않는 갭 구역들(gap regions; GR)을 제공하기 위해 기판(42) 상에 및/또는 내에 배치될 수 있다. 일 실시예에서, 갭 구역들(GR)은 주기적인 2차원 어레이로서 배열될 수 있다. 제1 수평 방향(hd1)을 따르는 갭 구역들(GR)의 피치는 전술한 발광 소자들(10)의 1차 방향 피치(Px1)의 정수 M배일 수 있고, 제2 수평 방향(hd2)을 따르는 갭 구역들(GR)의 피치는 전술한 발광 소자들(10)의 2차 방향 피치(Py1)의 정수 M배일 수 있다.

[0027] 금속 상호 연결 구조체들(46, 44, 425)은 백플레인(40)의 앞쪽(front side)에 후속적으로 부착될 발광 소자들에 전기 전도성 경로들을 제공하도록 배열된다. 예시적인 예에서, 금속 상호 연결 구조체들(46, 44, 425)은 백플레인(40)의 앞쪽 상에 물리적으로 노출된 표면들을 갖는 전도성 비아 구조체들(conductive via structures)(46)의 어레이를 포함할 수 있다. 또한, 금속 상호 연결 구조체들(46, 44, 425)은, 추가적 금속 비아 구조들, 추가적 금속 라인 구조들 및/또는 전도성 트레이스들(traces)을 포함할 수 있는 추가적 금속 상호 연결 구조체들(425)과 각각의 전도성 비아 구조들(46) 사이에 측방향의 전기적 연결을 제공하기 위해 수평으로 연장되는 금속 라인들(44)을 포함할 수 있다. 일 실시예에서, 전도성 비아 구조체들(46)과 같은 금속 상호 연결 구조체들(46, 44, 425)의 물리적으로 노출된 구성 요소들이 갭 구역들(GR)의 2차원 어레이처럼 2차원 주기성을 갖는 2차원의 주기적인 어레이로서 배열될 수 있다.

[0028] 백플레인(40)은 의도적으로 형성된 국소적인 딤플들(dimples) 및/또는 돌출들(protrusions)에 의해, 및/또는 기판(42)의 구부러짐, 굽힘 및/또는 휨 등의 의도하지 않은 왜곡에 의해 야기될 수 있는 비평면의 상면(non-planar top surface)을 가질 수 있다. 이러한 비평면의 상면으로 인해 전도성 비아 구조체들(46)의 물리적으로 노출된 표면들이 상이한 레벨들에 위치하고/하거나 경사진 상면들을 갖게 된다. 전도성 비아 구조체들(46)의 수직으로 오프셋된 표면들 및/또는 물리적으로 노출된 경사진 표면들 상에 발광 소자들을 접합하면 접합 품질이 저하 될 수 있으며, 전기적 개방들(electrical opens) 및/또는 기타 구조적 결함들을 유발할 수 있다. 본 개시의 일 실시예에 따르면, 동일한 2차원의 실질적으로 수평면 내에 위치한 수평 접합면들을 제공하기 위해, 발광 소자들을 접합하기 전에 추가적 구조들이 백플레인(40) 위에 형성된다. 본 명세서에 사용된 바와 같은, "2차원(two-dimensional)" 평면은 유클리드 평면(Euclidean plane)을 지칭하며 리만 (곡선) 평면들(Riemannian (curved) planes)을 제외한다.

[0029] 도 4를 참조하면, 제2 탄성 계수를 갖는 제2 유전체 물질이 백플레인(40) 위에 연속 절연 물질층(continuous insulating material layer)(48L)으로서 형성된다. 연속 절연 물질층(48L)은 기판(42) 상에 증착될 수 있다. 제2 유전체 물질은 광학적으로 투명하거나 불투명한 물질일 수 있고, 제1 탄성 계수 미만의 탄성 계수를 가질 수 있다. 예를 들어, 제2 탄성 계수는 제1 탄성 계수의 80% 미만일 수 있고, 후속 접합 공정 중에 접합 패드들에 증가된 수준의 탄성을 제공하도록 제1 탄성 계수의 1% 내지 60% 범위에 있을 수 있다. 예를 들어, 제2 절연 물질층(48L)은 SU-8 네거티브 포토레지스트 물질(SU-8 negative photoresist material)과 같은 에폭시계(epoxy based) 중합체, 실리콘계(silicone-based) 중합체 물질, 벤조사이클로부텐계(benzocyclobutene-based; BCB) 중합체, 또는 기타 유기 중합체 물질들을 포함하거나 필수적으로 포함할 수 있다. 일 실시예에서, 제2 절연 물질층(48L)은 백플레인(40)의 비평면 상면 전체에 걸쳐 연장되는 평면 상면을 제공하도록 도포 및 경화(cured)될 수 있는 자기-평탄화(self-planarizing) 중합체 물질을 포함할 수 있다. 연속 절연 물질층(48L)의 두께는 200 nm 내지 20 미크론(micron)의 범위에 있을 수 있지만, 그 미만 또는 초과일 수도 있다.

[0030] 도 5a 내지 도 5c를 참조하면, 연속 절연 물질층(48L)은 이를 관통하는 적어도 하나의 개구(opening)를 형성하기 위해 패턴화될 수 있다. 도 5a는 제1 실시예 및 제2 실시예와 동일한 수직 단면도이고, 도 5b는 제1 실시예에 따른 평면도이고, 도 5c는 제2 실시예에 따른 평면도이다. 예를 들어, 포토레지스트층(미도시)이 연속 절연 물질층(48L) 위에 도포될 수 있고, 리소그래피 방식으로(lithographically) 패턴화되어 그 내부에 적어도 하나의 개구가 형성될 수 있다. 개구들의 패턴은 패턴화된 포토레지스트층(photoresist layer)에 의해 갭 구역(GR)

의 각 영역이 완전히 덮이도록 선택된다. 패턴화된 포토레지스트층에 의해 덮이지 않은 연속 절연 물질층(48L)의 부분들을 제거하기 위해 식각(etch) 공정이 수행될 수 있다. 식각 공정은 등방성 식각 공정(예를 들어, 습식 식각 공정)이거나 이방성 식각 공정(예를 들어, 반응성 이온 식각 공정)일 수 있다. 연속 절연 물질층(48L)은 백플레인(40)의 기판(42) 상에 위치한 절연 물질부들(insulating material portion)(48)을 제공하기 위하여 식각 공정에 의해 패터닝된다. 각각의 절연 물질부(48)은 각각의 갭 구역(GR) 위에 배치되고, 각각의 갭 구역(GR)을 측방향으로 둘러싸는 주변 영역들을 덮도록 측방향으로 더 연장될 수 있다. 포토레지스트층은 예를 들어 애싱(ashing) 공정에 의해 후속적으로 제거될 수 있다.

[0031] 도 5a 및 도 5b에 도시된 제1 실시예에서, 포토레지스트층을 관통하는 적어도 하나의 개구, 결과적으로 연속 절연 물질층(48L)을 관통하게 형성된 적어도 하나의 개구(49)는 제1 수평 방향(hd1)을 따라 측방향으로 연장되는 제1 세트의 라인 트렌치들(line trenches) 및 제2 수평 방향(hd2)을 따라 측방향으로 연장되는 제2 세트의 라인 트렌치들을 포함할 수 있다. 제2 수평 방향(hd2)은 제1 수평 방향(hd1)에 수직일 수 있고, 제1 세트의 라인 트렌치들 및 제2 세트의 라인 트렌치들의 영역은 갭 구역들(GR)의 영역들 중 임의의 것을 포함하지 않도록 선택될 수 있다. 이 경우, 절연 물질부들(48)은, 절연 물질부들(48)의 모든 수평 상면들이 동일한 수평면 내에 있도록, 각각이 수평 상면을 갖는 절연 메사 구조체들(insulating mesa structures)의 2차원 어레이로서 형성될 수 있다. 중첩되는 금속 상호 연결 구조체들(46, 44, 425)의 상면들은 절연 물질부들(48)의 인접한 쌍들 사이에서 물리적으로 노출될 수 있다. 절연 물질부들(48)은, 서로 직접 접촉하지 않고 갭 구역들(GR)의 2차원 어레이와 동일한 2차원 주기성을 갖는 절연 메사 구조체들의 2차원 어레이로서 배열된다. 절연 물질부들(48)은 테이퍼 측벽들(tapered sidewalls) 또는 수직 측벽들(vertical sidewalls)을 가질 수 있다.

[0032] 도 5a 및 도 5c에 도시된 제2 실시예에서, 포토레지스트층을 관통하는 적어도 하나의 개구, 결과적으로 연속 절연 물질층(48L)을 관통하게 형성된 적어도 하나의 개구(49)는, 전도성 비아 구조체들(46) 중 개별적인 하나 위에 놓인 개별적인 개구들(49)을 포함할 수 있다. 각각의 전도성 비아 구조체(46)의 상면의 중앙 부분은 연속 절연 물질층(48L)을 관통하는 각각의 개별적인 개구 아래에 물리적으로 노출될 수 있다. 이 경우, 절연 물질부들(48)은 갭 구역들(GR) 위에 배치되는 연속 절연 물질층(48L)의 부분들일 수 있다. 즉, 갭 구역들(GR)의 영역들은 연속 절연 물질층(48L) 내에서 다른 절연 물질부들(48)에 연속적으로 연결될 수 있는 절연 물질부들(48)의 영역들을 정의할 수 있다. 절연 물질부들(48)의 평면 수평면 영역들은 동일한 수평면 내에 존재한다. 중첩되는 금속 상호 연결 구조체들(46, 44, 425)의 상면들은 절연 물질부들(48)의 인접한 쌍들 사이에서 물리적으로 노출될 수 있다. 연속 절연 금속층(48L) 내의 각각의 개구는 테이퍼 측벽들 또는 수직 측벽들을 가질 수 있다.

[0033] 도 6a 내지 도 6c를 참조하면, 금속판 클러스터들(metal plate clusters)의 2차원 어레이는 절연 물질부들(48)의 2차원 어레이 위에 형성될 수 있다. 일 실시예에서, 전도성 비아 구조체들(46)의 물리적으로 노출된 상면들과 같은, 개구들(49)에서 물리적으로 노출된 금속 상호 연결 구조체들(46, 44, 425)의 상면들 상에 및 절연 물질부들(48) 위에 연속 금속층(continuous metal layer)이 증착될 수 있다. 연속 금속층은 후속적으로 패턴화되어 금속판 클러스터들의 2차원 어레이가 형성될 수 있다. 또는, 패턴화된 포토레지스트층을 형성하고, 논-컨포멀(non-conformal) 증착 공정(물리적 기상 증착 또는 진공 증착 등)을 이용하여 금속층을 증착한 후, 패턴화된 포토레지스트층을 리프트 오프(lift-off)함으로써, 금속판 클러스터들의 2차원 어레이가 형성될 수 있다.

[0034] 연속 금속층의 각각의 패턴화된 부분이 금속판(34)을 구성한다. 금속판들(34)의 클러스터는 각각의 갭 구역(GR) 위에 배치되는 각각의 절연 물질부(48) 위에 배치된다. 동일한 절연 물질부(48) 위에 배치된 연속 금속층의 패턴화된 부분들의 각각의 세트는 금속판 클러스터를 구성한다. 금속판 클러스터들의 2차원 어레이는 솔더 물질을 리플로우하는 후속 접합 공정 중의 손상을 방지하기 위해 비교적 높은 융점(melting point)을 갖는 장벽 금속 물질(barrier metallic material)일 수 있는 제1 금속 물질을 포함할 수 있다. 예를 들어, 제1 금속 물질은 텅스텐, 티타늄, 탄탈륨, 텅스텐 질화물, 탄탈륨 질화물, 티타늄 질화물, 알루미늄, 백금, 주석, 구리, 이들의 합금, 또는 이들의 조합(예를 들어, 적층체)을 포함하거나 필수적으로 포함할 수 있다. 일 예에서, 제1 금속 물질은 티타늄층 및 알루미늄층의 적층체를 포함하거나 필수적으로 포함할 수 있다. 다른 예에서, 제1 금속 물질은 티타늄층, 백금층 및 주석층의 적층체를 포함하거나 필수적으로 포함할 수 있다. 각 금속판(34)의 두께는 (후속 접합 공정 중에 효율성을 감소시킬 수 있는) 열 질량(thermal mass)을 과도하게 증가시키지 않으면서도 충분히 낮은 전기 저항을 제공하도록 선택될 수 있다. 예를 들어, 각각의 금속판(34)의 두께는 300 nm 내지 12 미크론의 범위에 있을 수 있지만, 그 미만 또는 초과일 수도 있다.

[0035] 일반적으로, 금속판 클러스터들의 2차원 어레이는 동일한 2차원 주기성을 갖는 절연 물질부들(48)의 2차원 어레이 위에 형성된다. 금속판 클러스터들 각각은 복수의 금속판들(34)을 포함한다. 각각의 금속판(34)은 각각의 절연 물질부(48)의 평면 상면 영역(planar top surface region) 위에 배치된 수평 금속판부(horizontal metal

plate portion)(34H) 및 수평 금속판부(34H)와 금속 상호 연결 구조체들(46, 44, 425) 중 개별적인 하나 사이에서 연장되는 연결 금속부(connection metal portions)(34C)를 포함한다. 연결 금속부들(34C) 각각은 절연 물질부들(48) 중 개별적인 하나의 테이퍼 측벽 또는 수직 측벽 상에, 및 각각의 금속 상호 연결 구조체들(46, 44, 425)의 상면, 예를 들어 전도성 비아 구조체(46)의 상면에 직접 형성될 수 있다.

[0036] 도 6a 및 도 6b에 도시된 제1 구성에서, 절연 물질부들(48)은 서로 직접 접촉하지 않고 금속판 클러스터들의 2차원 어레이와 동일한 2차원 주기성을 갖는 절연 메사 구조체들의 2차원 어레이로서 배열된다. 도 6a 및 도 6c에 도시된 제2 구성에서, 각각의 연결 금속부(34C)는, 갭 구역들(GR)의 2차원 어레이와 동일한 2차원 주기성을 가지며 그 위에 놓인 절연 물질부들(48)의 2차원 어레이를 포함하는 연속 절연 물질층을 관통하는 각각의 개구(49)를 통해, 연장된다.

[0037] 도 7a 내지 도 7c를 참조하면, 백플레인측 접합 패드들(backplane-side bonding pads)(36)의 2차원 어레이는 적어도 하나의 제2 금속 물질의 증착 및 패터닝에 의해 형성될 수 있다. 일 실시예에서, 제2 물질층은 연속 금속 물질층으로서 증착될 수 있고, 포토레지스트층이 연속 금속 물질층 위에 도포되고 패턴화될 수 있다. 식각 공정을 수행하여 제1 금속 물질에 대해 선택적인 제2 금속 물질을 제거함으로써, 연속 금속 물질층을 백플레인측 접합 패드들(36)의 2차원 어레이로 패턴화할 수 있다. 또는, 패턴화된 포토레지스트층이 마스크층으로서 사용될 수 있고, 금속판들(34)의 물리적으로 노출된 표면들 상에 그리고 패턴화된 포토레지스트층 위에 제2 금속 물질이 이방성으로 증착될 수 있다. 패턴화된 포토레지스트층 및 그 위의 제2 금속 물질층의 부분들을 제거하기 위해 리프트 오프 공정이 이용될 수 있다. 제2 금속 물질의 잔여 부분들(remaining portions)은 백플레인측 접합 패드들(36)의 2차원 어레이를 구성한다. 백플레인측 접합 패드들(36)의 2차원 어레이는 금속판 클러스터들의 2차원 어레이의 위에 형성된다. 제2 금속 물질은 제1 금속 물질과 동일하거나 상이할 수 있다. 제2 금속 물질은 텅스텐, 티타늄, 탄탈륨, 텅스텐 질화물, 탄탈륨 질화물, 티타늄 질화물, 알루미늄, 백금, 주석, 구리, 이들의 합금, 또는 이들의 조합(예를 들어, 적층체)을 포함하거나 필수적으로 포함할 수 있다. 일 예에서, 제2 금속 물질은 티타늄층 및 알루미늄층의 적층체를 포함하거나 필수적으로 포함할 수 있다. 다른 예에서, 제2 금속 물질은 티타늄층, 백금층 및 주석층의 적층체를 포함하거나 필수적으로 포함할 수 있다. 각각의 백플레이트측 접합 패드(36)의 두께는 (후속 접합 공정 중에 효율성을 감소시킬 수 있는) 열 질량을 과도하게 증가시키지 않으면서도 충분히 낮은 전기 저항을 제공하도록 선택될 수 있다. 예를 들어, 각각의 백플레이트측 접합 패드(36)의 두께는 300 nm 내지 12 미크론의 범위에 있을 수 있지만, 그 미만 또는 초과일 수도 있다. 제2 금속 물질이 제1 금속 물질과 다른 경우, 백플레인측 접합 패드들(36)의 제2 금속 물질은 제1 금속 물질보다 높은 열 전도성을 가질 수 있고 제1 금속 물질보다 낮은 융점을 가질 수 있다.

[0038] 일 실시예에서, 백플레인측 접합 패드들(36)의 각각은 수평 금속판부들(34H) 중 개별적인 하나 상에 형성될 수 있다. M x N 백플레인측 접합 패드들(36)의 세트는 각각의 절연 물질부(48) 위에 M x N 직사각형의 주기성 어레이로서 형성될 수 있다. 일 실시예에서, 제1 수평 방향(hd1)을 따르는 금속판 클러스터들의 2차원 어레이의 피치는 1차 방향 피치(Px1)의 M배일 수 있고, 제2 수평 방향(hd2)을 따르는 금속판 클러스터들의 2차원 어레이의 피치는 2차 방향 피치(Py1)의 N배일 수 있다. 이 경우, 백플레인측 접합 패드들(36)의 전체 세트는, 제1 수평 방향(hd1)을 따르는 1차 방향 피치(Px1)의 주기성을 갖고 제2 수평 방향 방향(hd2)을 따르는 2차 방향 피치(Py1)의 주기성을 갖는 2차원 주기성 어레이로서, 형성될 수 있다.

[0039] 도 8을 참조하면, 선택적인 백플레인측 솔더 물질부들(backplane-side solder material portions)(38)이 백플레인측 접합 패드들(36)의 2차원 어레이 상에 형성될 수 있다. 선택적인 백플레인측 솔더 물질부들(38)은 솔더 물질의 공융점(eutectic point)을 낮추는 주석, 및 선택적으로 구리, 은 및/또는 기타 첨가 금속을 포함할 수 있다. 또는, 백플레인측 접합 패드들(36)은 솔더 물질로 형성 될 수 있고 백플레인측 솔더 물질부들(38)은 생략될 수 있다.

[0040] 도 9을 참조하면, 제1 발광 소자들(10B)을 갖는 제1 소스 기판(8A)이 제공된다. 제1 소스 기판(8A)은 사파이어 등의 광학적으로 투명한 물질을 포함한다. 제1 발광 소자들(10B)의 제조 중에 제1 소스 기판(8A) 상에는 도핑되지 않은 III-V족 화합물 물질층, n-도핑된 III-V족 화합물 물질층, 다중 양자우물층, p-도핑된 화합물 반도체층, 및 투명 전도층을 포함하는 적층체가 순차적으로 형성될 수 있다.

[0041] 유전체 물질(예를 들어, 실리콘 산화물, 실리콘 질화물, 알루미늄 산화물 등)을 포함하는 절연 물질부들(16)은 각각의 제1 발광 소자(10B)의 측방향 범위(lateral extent)를 나타내도록 형성될 수 있다. 다이싱 채널들(dicing channels)(19)은 적층체를 관통하여 적층체를 제1 발광 소자(10B) 및 도핑되지 않은 III-V족 화합물 물질층(11)의 적층체들로 분할할 수 있다. 각각의 제1 발광 소자(10B)는 n-도핑된 III-V족 화합물 물질층(12), 다

중 양자우물(13) 등의 활성 영역, p-도핑된 III-V족 화합물 반도체층(14), 및 투명 전도층(15)의 수직 적층체를 포함할 수 있다. 비제한적인 예시에서, 각각의 도핑되지 않은 III-V족 화합물 물질층(11)은 도핑되지 않은 갈륨 질화물을 포함할 수 있고, 각각의 n-도핑된 III-V족 화합물 물질층(12)은 n-도핑된 갈륨 질화물 또는 인듐 갈륨 질화물을 포함할 수 있고, 각각의 다중 양자우물(13)은 주기적인 반복의 갈륨 질화물층들 및 인듐 갈륨 질화물층들 을 포함할 수 있고, 각각의 p-도핑된 III-V족 화합물 반도체층(14)은 p-도핑된 갈륨 질화물 또는 알루미늄 갈륨 질화물을 포함할 수 있고, 및/또는 각각의 투명 전도층(15)은 인듐 주석 산화물과 같은 투명 전도성 산화물을 포함할 수 있다. 층(12)은 벌크층 또는 복수의 나노 와이어들(nanowires)일 수 있다. 활성 영역(13) 및 층(15)은 평면층들 또는 나노 와이어 쉘들(shells)일 수 있다. 제1 발광 소자들(10B)은 제1 피크 파장(예를 들어, 청색 파장 범위)의 광을 방출한다.

[0042] 소자측 접합 패드(device-side bonding pad)(17)는 각각의 제1 발광 소자(10B) 상에 형성될 수 있다. 각각의 소자측 접합 패드(17)는 니켈(Ni), 금(Au) 및/또는 구리(Cu)와 같은 접합 패드 물질을 포함할 수 있다. 선택적으로, 소자측 솔더 물질부(18)는 각각의 소자측 접합 패드(17) 상에 형성될 수 있다. 소자측 솔더 물질부들(18)은 솔더 물질의 공융점을 낮추는 주석, 및 선택적으로 구리, 은 및/또는 기타 첨가 금속을 포함할 수 있다. 소자측 솔더 물질부들(18)은, 예를 들어, 무연(lead-free) 솔더 물질을 포함할 수 있다.

[0043] 제1 발광 소자들(10B)의 소자측 접합 패드들(17)이 제1 솔더 물질부들(18, 38)을 통해 백플레인측 접합 패드들(36)에 대향하도록, 제1 소스 기판(8A)은 제1 솔더 물질부들(18, 38)을 사이에 두고 백플레인(40) 위에 배치될 수 있다. 제1 소스 기판(8A) 및 제1 발광 소자들(10B)은 소스측 솔더 물질부(18)와 소자측 솔더 물질부(38)의 쌍들이 직접 접촉하게끔 정렬될 수 있거나, 리플로우될 때 이들 사이의 병합을 유도하기에 충분히 근접하게 배치되도록 정렬될 수 있다.

[0044] 도 10을 참조하면, 제1 발광 소자들(10B)의 서브 세트는 백플레인(40)에 선택적으로 접합된다. 임의의 적절한 선택적인 접합 공정이 사용될 수 있다. 예를 들어, 선택적인 레이저 접합 또는 열(thermal)(예를 들어, 용광로) 접합 공정이 솔더 물질부들(18, 38)을 리플로우하기 위해 사용될 수 있다.

[0045] 예를 들어, 도 10에 도시된 바와 같이, 일 실시예에서, 접합 공정은 레이저 조사(laser irradiation) 리플로우 공정을 이용하는 레이저 접합을 포함한다. 제1 발광 소자들(10B)의 선택된 서브 세트를 백플레인(40)에 접합하기 위해 히팅(heating) 레이저가 사용될 수 있다. 제1 발광 소자들(10B)의 선택된 서브 세트에 대해 선택된 패턴은, 예를 들어, 도 2b에 도시 된 패턴일 수 있다. 구체적으로, 제1 레이저 빔(77A 또는 77B)을 적어도 하나의 솔더 물질부(18, 38)에 조사하여 적어도 하나의 솔더 물질부(18, 38)를 리플로우함으로써, 제1 발광 소자들(10B)의 선택된 서브 세트를 백플레인(40)에 접합하는 것이 수행될 수 있다.

[0046] 일 실시예에서, 제1 레이저 빔(77A)이 제1 기판(8A)을 통과하고 제1 발광 소자들(10B)의 선택된 서브 세트를 통해 적어도 하나의 솔더 물질부(18, 38)로 통과하여, 적어도 하나의 솔더 물질부(18, 38)를 리플로우할 수 있다.

[0047] 다른 실시예에서, 백플레인 기판(42)이 광학적으로 투명한 경우, 제1 레이저 빔(77B)은 백플레인을 통과하여 적어도 하나의 솔더 물질부(18, 38)를 가열할 수 있다. 히팅 레이저의 제1 레이저 빔(77B)은 조사된 금속판(34), 조사된 백플레인측 접합 패드(36), 및 조사된 솔더 물질부들(18, 38) 이외의 금속 상호 연결 구조체들(46, 44, 425)이 부수적으로 가열되는 것을 회피하도록 기판(42)의 갭 구역(GR)을 통과할 수 있다. 일 실시예에서, 히팅 레이저는 적외선 파장을 사용할 수 있다. 예를 들어, 히팅 레이저는 적어도 하나의 솔더 물질부(18, 38)를 가열하는 동안 백플레인(40)의 가열을 방지하기 위해 0.4 미크론 내지 20 미크론, 예를 들어, 1 미크론 내지 2 미크론 범위의 파장을 갖는 가시 광선 또는 적외선 레이저일 수 있다. 다른 실시예에서, 이들 두 레이저 빔들(77A, 77B)은 적어도 하나의 솔더 물질부들(18, 38)을 동시에 또는 순차적으로 조사하기 위해 사용될 수 있다.

[0048] 또 다른 실시예에서, 솔더 물질부들(18, 38)을 리플로우하기 위해 레이저 공정이 아닌 열(예를 들어, 용광로) 접합 공정이 사용될 수 있다. 이 실시예에서, 솔더 물질부들(18)은 그 전체가 본원에 참조로서 포함된 미국 특허 번호 제9,893,041 B2호에 설명된 바와 같은, 상이한 조성 및 상이한 융점을 갖는다. 열 접합 공정에서, 최저 융점의 솔더 물질부들(18, 38)은, 그들 각각의 융점보다 높지만 접합되지 않은 다른 솔더 물질부들 각각의 융점 미만의 온도에서, 먼저 리플로우되고 접합된다. 이어서, 그 다음으로 가장 낮은 융점의 솔더 물질부들(18, 38)이, 그들 각각의 융점보다 높지만 접합되지 않은 나머지 높은 융점의 솔더 물질부들의 각각의 융점 미만의 온도에서, 두 번째로 리플로우되고 접합된다. 이러한 공정은 솔더 물질부들의 모든 쌍들을 순차적으로 접합하기 위해 필요한 만큼 반복된다.

[0049] 가열되고 리플로우된 적어도 하나의 솔더 물질부(18, 38)는 접합된 솔더 물질부(58)로 응고되어, 백플레인측 접

합 패드(36), 금속판(34), 소자측 접합 패드(17)를 통해 백플레인(40)과 각각의 제1 발광 소자(10B) 사이의 접합을 제공한다. 제1 솔더 물질부들(18, 38)의 서브 세트를 선택적으로 리플로우함으로써 제1 발광 소자들(10B)의, 전부는 아닌, 서브 세트가 백플레인(40)에 접합될 수 있다.

[0050] 도 11을 참조하면, 백플레인(40)에 접합된 제1 발광 소자들(10B)의 서브 세트는 선택적인 레이저 절제(laser ablation) 공정을 이용하여 제1 소스 기판(8A)으로부터 선택적으로 분리될 수 있다. 제1 소스 기판(8A)을 통과하여 그리고 접합된 제1 발광 소자들(10B)과 접촉하는 III-V족 화합물 물질층(11) 상에 제2 레이저 빔(87)을 조사함으로써, 각각의 접합된 발광 소자(10)가 제1 소스 기판(8A)으로부터 분리될 수 있다. 일 실시예에서, 제1 소스 기판(8A)은 사파이어를 포함하고, III-V족 화합물 물질층(11)은 화합물 반도체 물질(예를 들어, 도핑되지 않은 III-V족 화합물 반도체 물질)을 포함한다. 이 경우, 제2 레이저 빔(87)은 접합된 제1 발광 소자들(10B)과 접촉하는 III-V족 화합물 물질층(11)을 절제한다. 제2 레이저 빔(87)을 제공하기 위하여 사용되는 레이저(본 명세서에서 "절제 레이저(ablation laser)"라고 한다)의 파장은 히팅 레이저의 파장과 상이할 수 있다(예를 들어, 더 짧을 수 있다). 절제 레이저의 파장은, 예를 들어, 0.1 미크론 내지 0.75 미크론의 사이, 예를 들어, 0.25 미크론 내지 0.5 미크론일 수 있다. 일 실시예에서, 절제 레이저의 파장은 자외선 범위, 즉 10 nm 내지 400 nm 범위 내에 있을 수 있다. 각각의 리플로우되고 재응고된 솔더 물질부(58)를 통해 백플레인(40)에 접합된 각각의 제1 발광 소자(10B)는, 백플레인(40)에 접합된 제1 발광 소자(10B)와 제1 소스 기판 (8A)의 사이에 위치하는 화합물 반도체 물질(즉, III-V족 화합물 물질층(11)의 물질)의 레이저 절제를 이용하여 분리될 수 있다.

[0051] 도 12을 참조하면, 백플레인(40)과 그에 접합된 모든 제1 발광 소자들(10B)의 세트의 어셈블리는, 백플레인(40)에 접합되지 않은 모든 제1 발광 소자들(10B)의 세트와 제1 소스 기판(8A)의 어셈블리로부터 분리될 수 있다. 백플레인(40)에 부착된 제1 발광 소자들(10B)의 원위 표면들(distal surfaces) 상에 III-V족 화합물 물질층(11)의 잔여 부분들이 존재할 수 있다. 구체적으로, 불규칙한 표면 높이 편차들(irregular surface height variations)을 갖는 화합물 반도체 물질부들(compound semiconductor material portions)(11')이 제1 발광 다이오드들(10B)의 원위 표면들 상에 위치할 수 있다. 원위 표면들은 백플레인(40)으로부터 먼쪽으로 향하는(facing away) 제1 발광 다이오드들(10B)의 표면들이다.

[0052] 도 13을 참조하면, 제2 발광 다이오드들(10G)이 도 2c에 도시 된 바와 같이 전사될 수 있다. 제2 발광 다이오드들(10G)이 상부에 형성된 제2 소스 기판(8B)이 제공될 수 있다. 제2 발광 소자들(10G)은 제1 파장(예를 들어, 청색 가시 범위)과 상이한 제2 피크 파장(예를 들어, 녹색 가시 범위)의 광을 방출한다. 제2 소스 기판(8B)은 제1 소스 기판(8A)과 동일한 구조적 및 조성적 특성들을 가질 수 있다. 제2 발광 소자들(10G)은 제1 파장으로부터 제2 파장을 시프트(shift)시키기 위해 물질 조성을 변경하여 제1 발광 소자(10B)와 동일한 방식으로 형성될 수 있다. 제2 발광 소자들(10G)의 소자측 접합 패드들(17)이 제2 솔더 물질부들(18, 38)를 통해 백플레인측 접합 패드들(36)의 서브 세트에 대향하도록, 제2 소스 기판(8B)이 제2 솔더 물질부들(38, 18)을 사이에 두고 백플레인(40) 위에 배치될 수 있다. 제2 발광 소자들(10G)의, 전부는 아닌, 서브 세트는 제2 솔더 물질부들(18, 38)의 서브 세트를 선택적으로 리플로우함으로써 백플레인(40)에 접합될 수 있다. 제2 발광 소자들(10G)의 접합된 세트에 대해 선택된 패턴은 도 2c에 도시된 패턴일 수 있다. 도 10의 공정 단계들은 제2 발광 다이오드들(10G)의 서브 세트를 백플레인(40)에 선택적으로 접합하는 접합 공정에 준용할 수 있다.

[0053] 이 후, 도 11의 공정 단계들은 백플레인(40)에 접합된 모든 제2 발광 소자들(10G)을 제2 투명 기판(8B)으로부터 분리하도록 준용하여 수행될 수 있다.

[0054] 도 14a 내지 도 14c를 참조하면, 도 9 내지 도 11의 공정 단계들은 여러 유형들의 발광 다이오드들(10B, 10G, 10R)을 금속판 클러스터들의 2차원 어레이에 접합하기 위해 필요한 변경 사항들과 함께 반복적으로 수행될 수 있다. 예를 들어, 적색 발광 다이오드(10R)는 백플레인(40)에 접합될 수 있다. 금속판 클러스터에 부착된 발광 다이오드들(10B, 10G, 10R)의 각각의 세트는 직시형 디스플레이 소자의 픽셀을 구성할 수 있는 발광 소자 클러스터(light emitting device cluster)(400)를 구성하며, 발광 다이오드들 각각은 직시형 디스플레이 소자의 서브 픽셀일 수 있다. 픽셀(400)은 상이한 강도들을 갖는 복수의 피크 파장들의 광의 조합에 의해 생성될 수 있는 임의의 색상을 제공하도록 구성된다. 픽셀(400)은 임의의 적절한 형상 및 구성을 가질 수 있으며, 임의의 적절한 개수의 발광 소자들(즉, 임의의 적절한 개수의 LED들)(10B, 10G, 10R)을 가질 수 있다. 예를 들어, 각각의 픽셀(400)은 2개의 적색 발광 LED들(10R), 하나의 청색 발광 LED(10B), 및 하나의 녹색 발광 LED(10G)를 포함할 수 있다. 적색 발광 LED들(10R)은 각각의 픽셀(400) 내에서 서로 이웃하여 또는 서로 대각선으로 위치할 수 있다. 따라서, 발광 소자 클러스터들(400)의 2차원 어레이는 각각의 접합 구조체들(bonding structures)(36, 58, 17)을 통해 백플레인(40)에 접합될 수 있다. 각각의 발광 소자 클러스터(400)는 각각의 금속판 클러스터 위

에 놓인 복수의 발광 소자들(10B, 10G, 10R)을 포함한다.

[0055] 본 개시의 모든 도면들 및 다양한 실시예들을 참조하면, 기판(42)을 포함하고 금속 상호 연결 구조체들(46, 44, 425)이 내장된 백플레인(40); 각각의 평면 상면 영역을 포함하고 백플레인(40) 위에 위치하는 절연 물질부들(48)-절연 물질부들의 모든 평면 상면 영역들은 동일한 수평면 내에 있음-; 금속판 클러스터들의 2차원 어레이-금속판 클러스터들 각각은 복수의 금속판들(34)을 포함하고, 각각의 금속판(34)은 각각의 절연 물질부(48)의 평면 상면 영역 위에 배치된 수평 금속판부(34H) 및 수평 금속판부(34H)와 금속 상호 연결 구조체들(46, 44, 425) 중 개별적인 하나 사이에서 연장되는 연결 금속부(34C)를 포함함-; 및 각각의 접합 구조체들(36, 58, 17)을 통해 백플레인(40)에 접합된 발광 소자 클러스터들의 2차원 어레이-각각의 발광 소자 클러스터는 각각의 금속판 클러스터 위에 놓인 복수의 발광 소자들(10B, 10G, 10R)을 포함함;를 포함하는 발광 소자 어셈블리가 제공된다.

[0056] 일 실시예에서, 발광 소자는, 불규칙한 표면 높이 편차들을 가지며 발광 소자들(10B, 10G, 10R)의 원위 표면들 상에 위치하는 화합물 반도체 물질부들(11)을, 포함하며, 원위 표면들은 백플레인(40)으로부터 먼쪽으로 향하는 발광 소자들의 표면들이다. 일 실시예에서, 접합 구조체들(36, 58, 17)은 금속판 클러스터들의 2차원 어레이의 위에 위치한 백플레인측 접합 패드들(36)의 2차원 어레이를 포함하며, 백플레인측 접합 패드들(36) 각각은 수평 금속판부들(34H) 중 개별적인 하나 상에 위치한다. 일 실시예에서, 발광 소자 클러스터들의 2차원 어레이 내의 발광 소자들(10B, 10G, 10R) 각각은 솔더 물질부(58)를 통해 백플레인측 접합 패드들(36) 중 개별적인 하나에 접합되는 소자측 접합 패드(17)를 포함한다.

[0057] 일 실시예에서, 금속 상호 연결 구조체들(46, 44, 425)은 금속 상호 연결 구조체들(46, 44, 425)이 존재하지 않는 갭 구역들(GR)의 직사각형 2차원 어레이를 제공하도록 배열되고; 절연 물질부들(48)은 갭 구역들(GR) 각각의 위에 위치하며; 복수의 금속판들(34)은 갭 구역들(GR) 중 개별적인 하나 위에 배치된다. 일 실시예에서, 발광 소자 클러스터들의 2차원 어레이는 금속판 클러스터들의 2차원 어레이와 동일한 2차원 주기성, 즉, 제1 수평 방향(hd1)을 따르는 제1 주기성(Px1의 M배) 및 제2 수평 방향(hd2)을 따르는 제2 주기성(Py1의 N배)을 가지며, M은 1보다 큰 정수이고 N은 1보다 큰 정수이다.

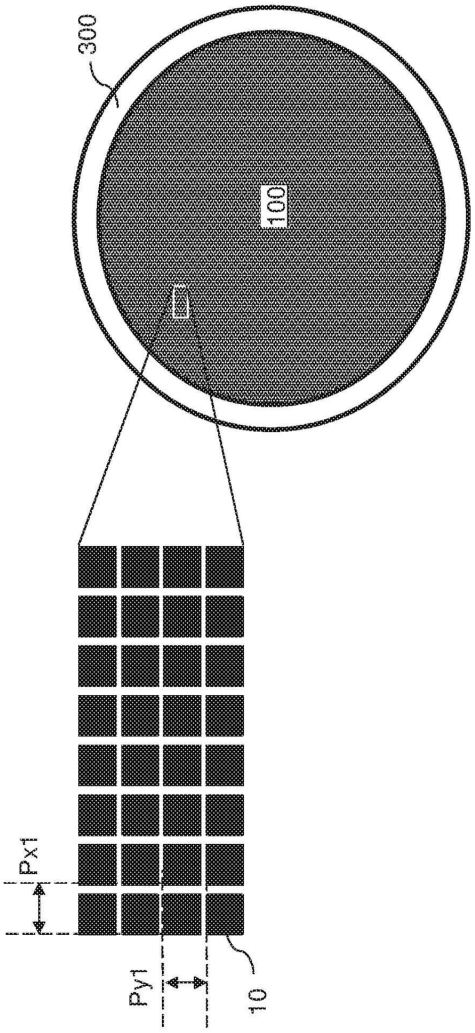
[0058] 일 실시예에서, 연결 금속부들(34C) 각각은 절연 물질부들(48) 중 개별적인 하나의 테이퍼 측벽 또는 수직 측벽, 및 각각의 금속 상호 연결 구조체(46, 44, 425)의 상면에 접촉한다. 제1 실시예에서, 절연 물질부들(48)은, 서로 직접 접촉하지 않고 금속판 클러스터들의 2차원 어레이와 동일한 2차원 주기성을 갖는 절연 메사 구조체들의 2차원 어레이로서, 배열된다. 제2 실시예에서, 절연 물질부들(48)은 백플레인(40)의 상면을 덮는 연속 절연 물질층(48L)의 부분들이고; 각각의 연결 금속부(34C)는 연속 절연 물질층(48L)을 관통하는 각각의 개구를 통해 연장된다.

[0059] 본 개시의 실시예들은 다음과 같은 이점을 제공하지만 이에 제한되지 않는다. 평면 상면 영역들은 백플레인에 대한 LED 접합을 위한 공면들을 제공함으로써 LED의 균일한 접합을 용이하게 한다. 절연 물질부들들이 유연성을 구비함(즉, 백플레인 기판보다 낮은 탄성 계수를 가질 수 있음)으로써 접합 중에 복수의 발광 소자들의 정렬이 개선될 수 있다.

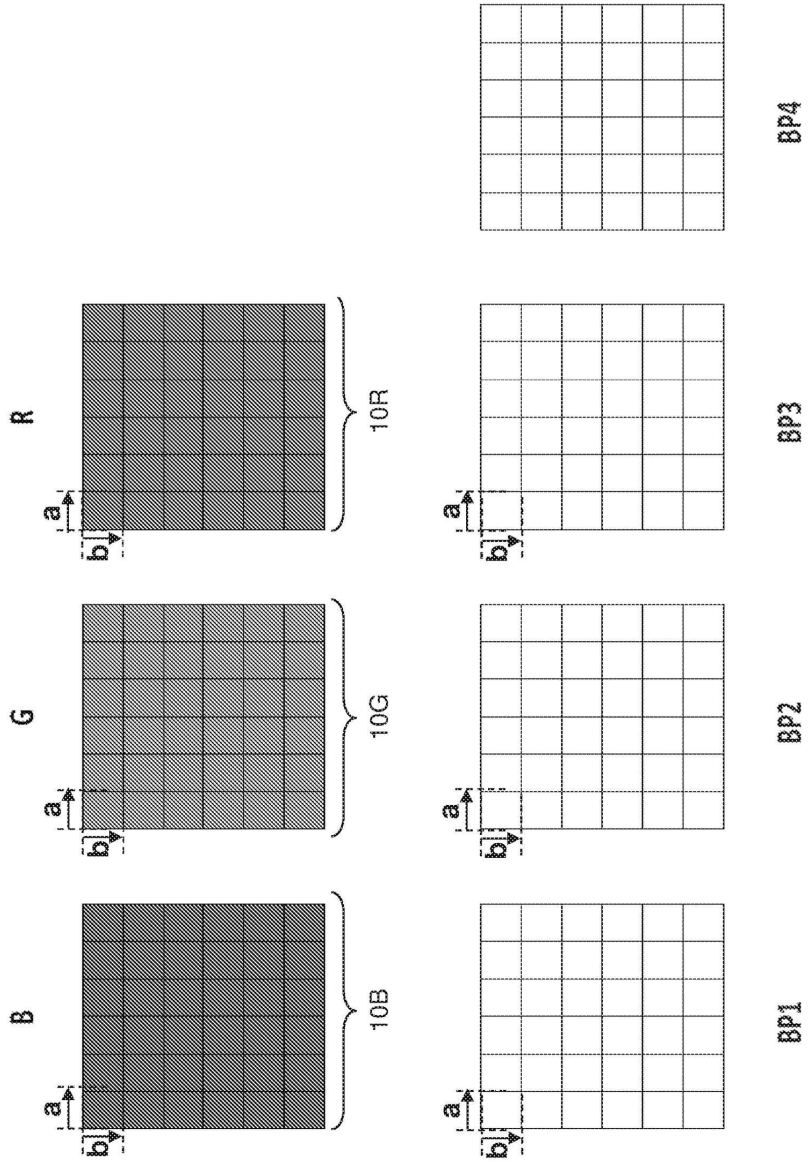
[0060] 전술한 내용은 특정 바람직한 실시예들을 언급하였지만, 본 발명은 이에 제한되지 않음을 유의하여야 한다. 개시된 실시예들에 대해 다양한 변경이 이루어질 수 있으며 그러한 변경은 본 발명의 사상을 벗어나지 않는 범위 내에 있도록 의도된다는 것은 당업자에게 자명하다. 특정 구조 및/또는 구성을 사용하는 실시예가 본 개시에 설명된 경우, 본 발명은 기능적으로 동등한 임의의 기타 호환 가능한 구조 및/또는 구성에 대하여 이러한 치환이 명시적으로 금지되거나 당업자에게 불가능한 것으로 알려져 있는 것이 아니라면 당연히 실행 가능한 것이다.

도면

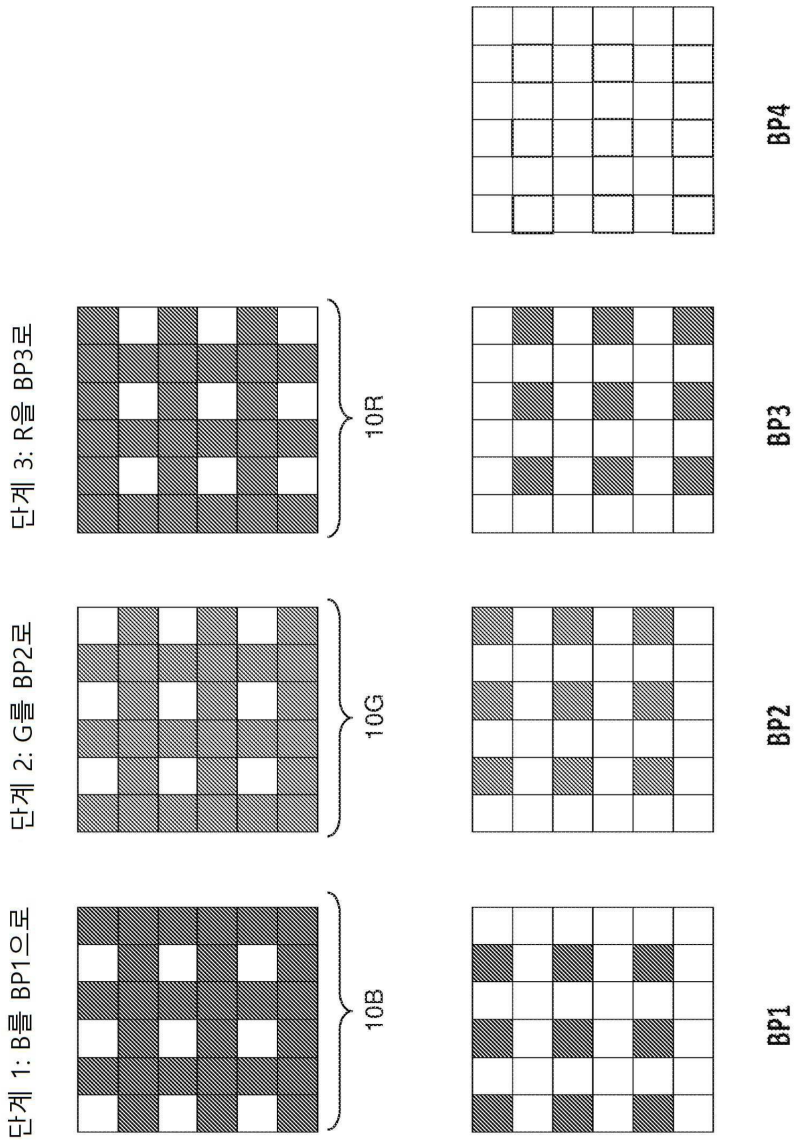
도면1



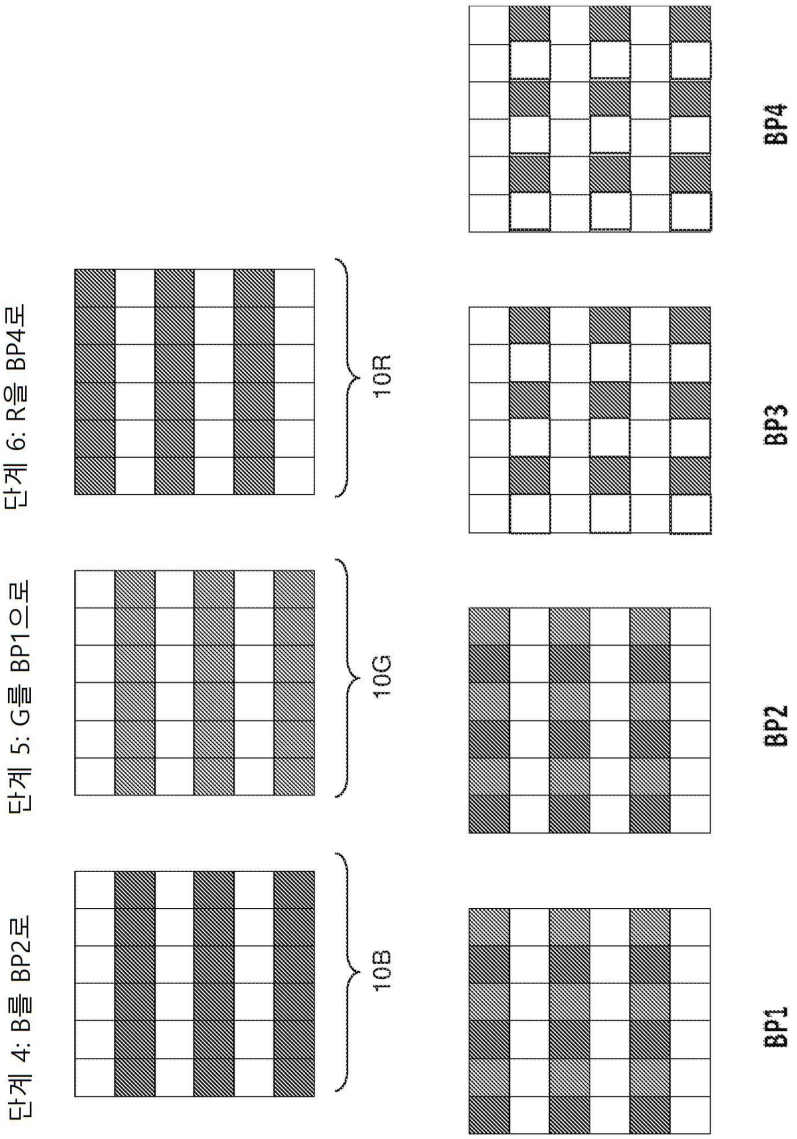
도면2a



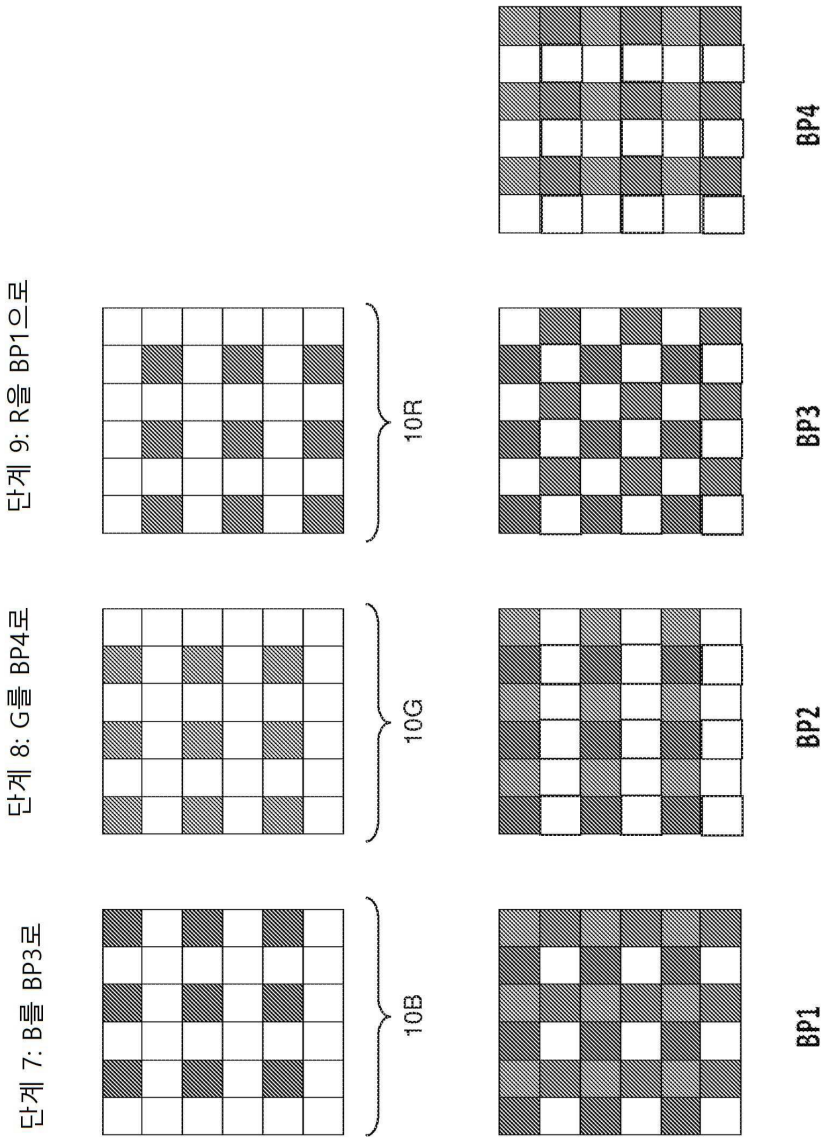
도면2b



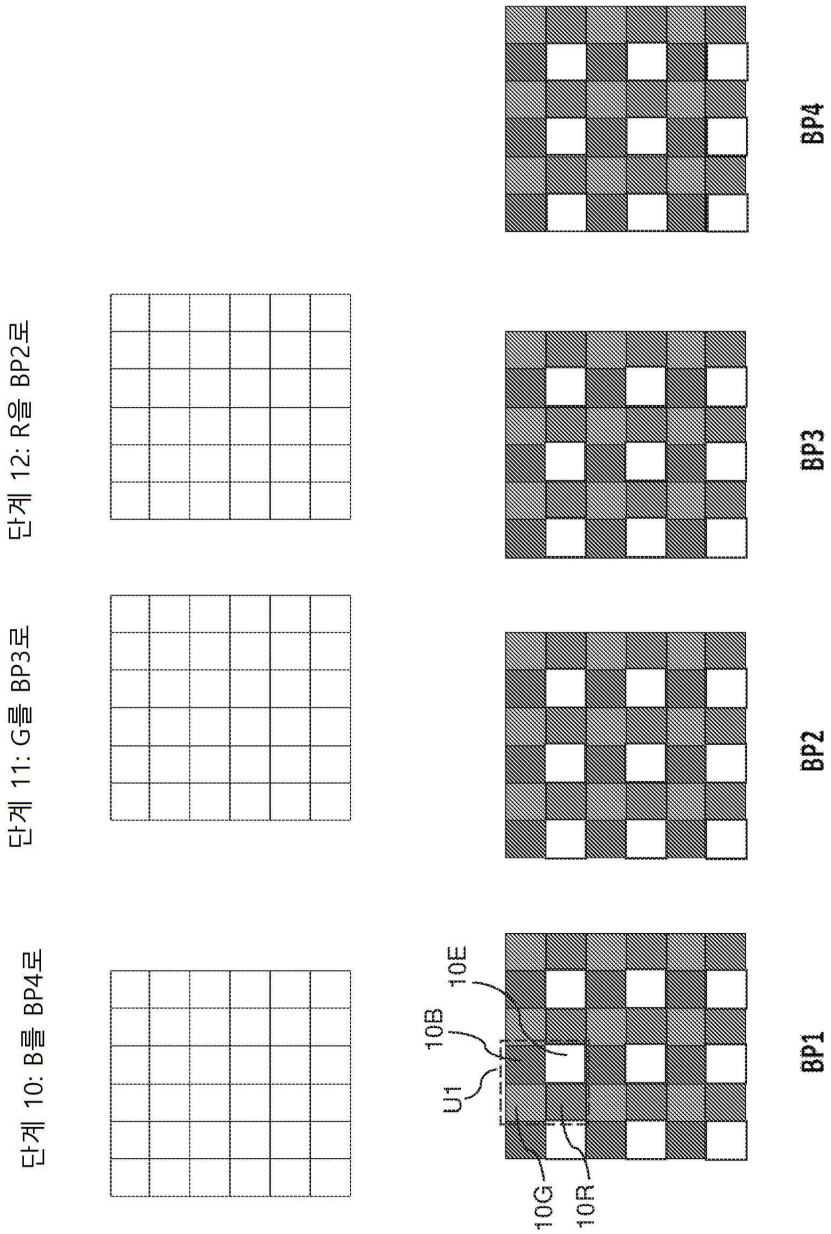
도면2c



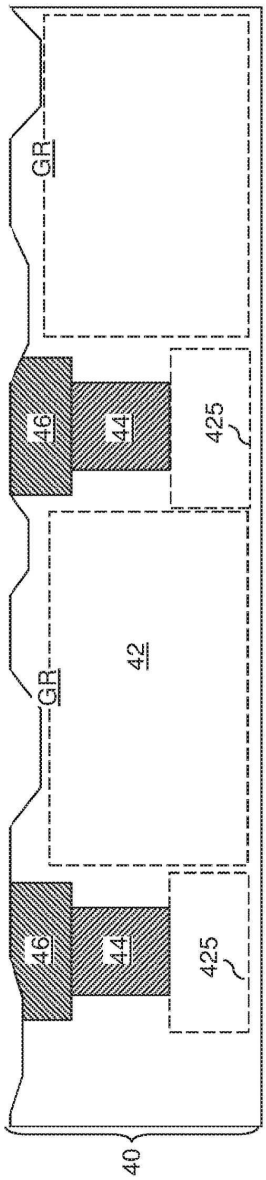
도면2d



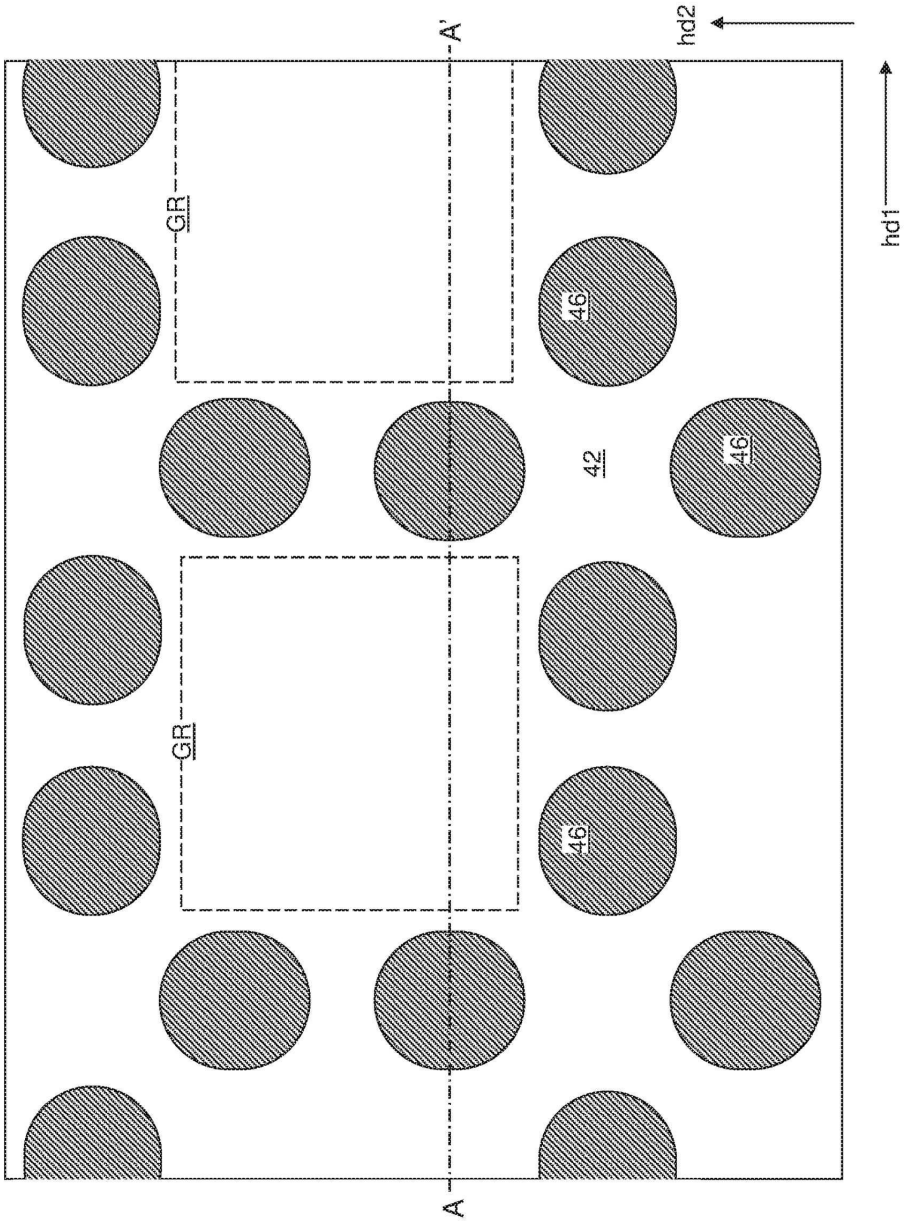
도면2e


단계 10: B를 BP4로
단계 11: G를 BP3로
단계 12: R을 BP2로
BP4
BP3
BP2
BP1
10E
10B
U1
10G
10R

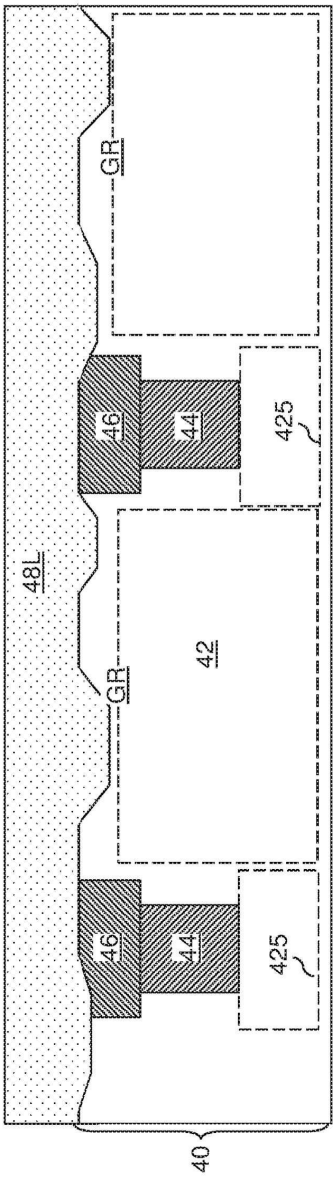
도면3a



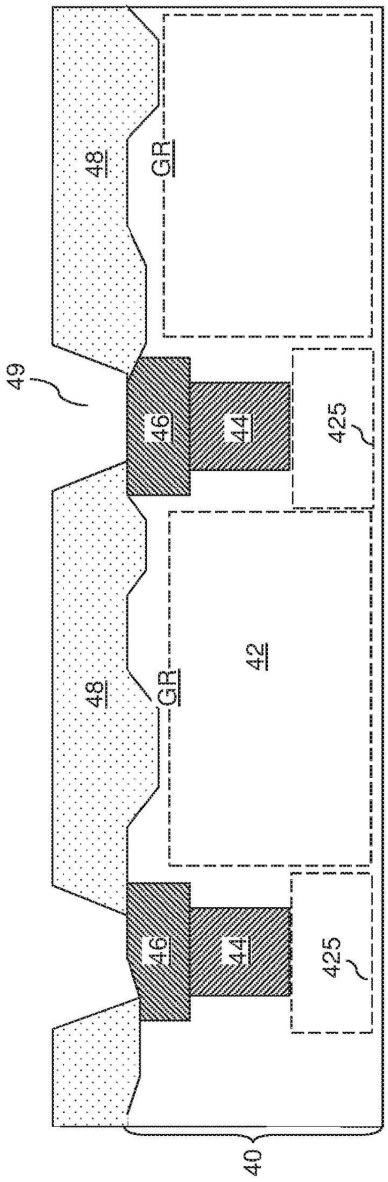
도면3b



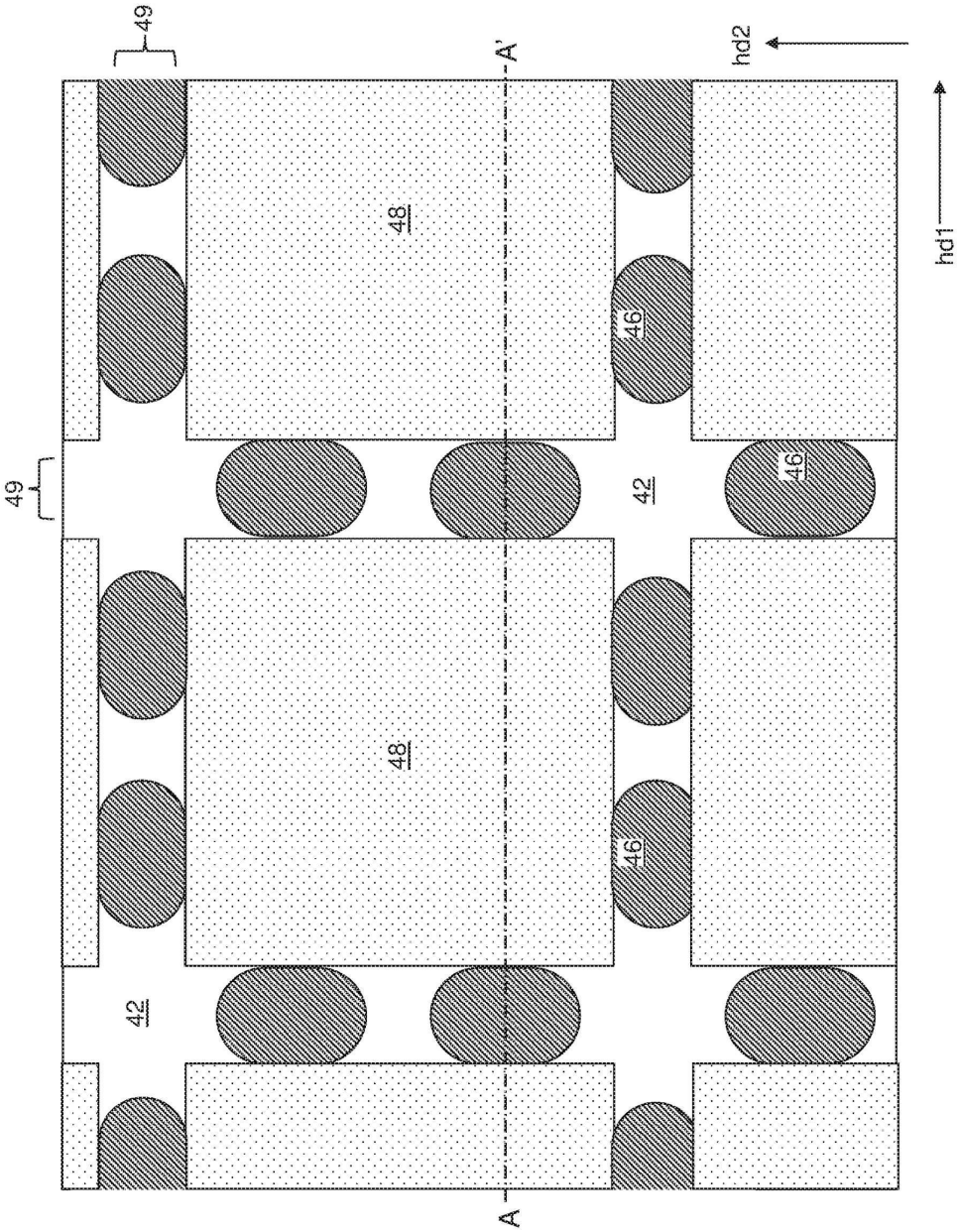
도면4



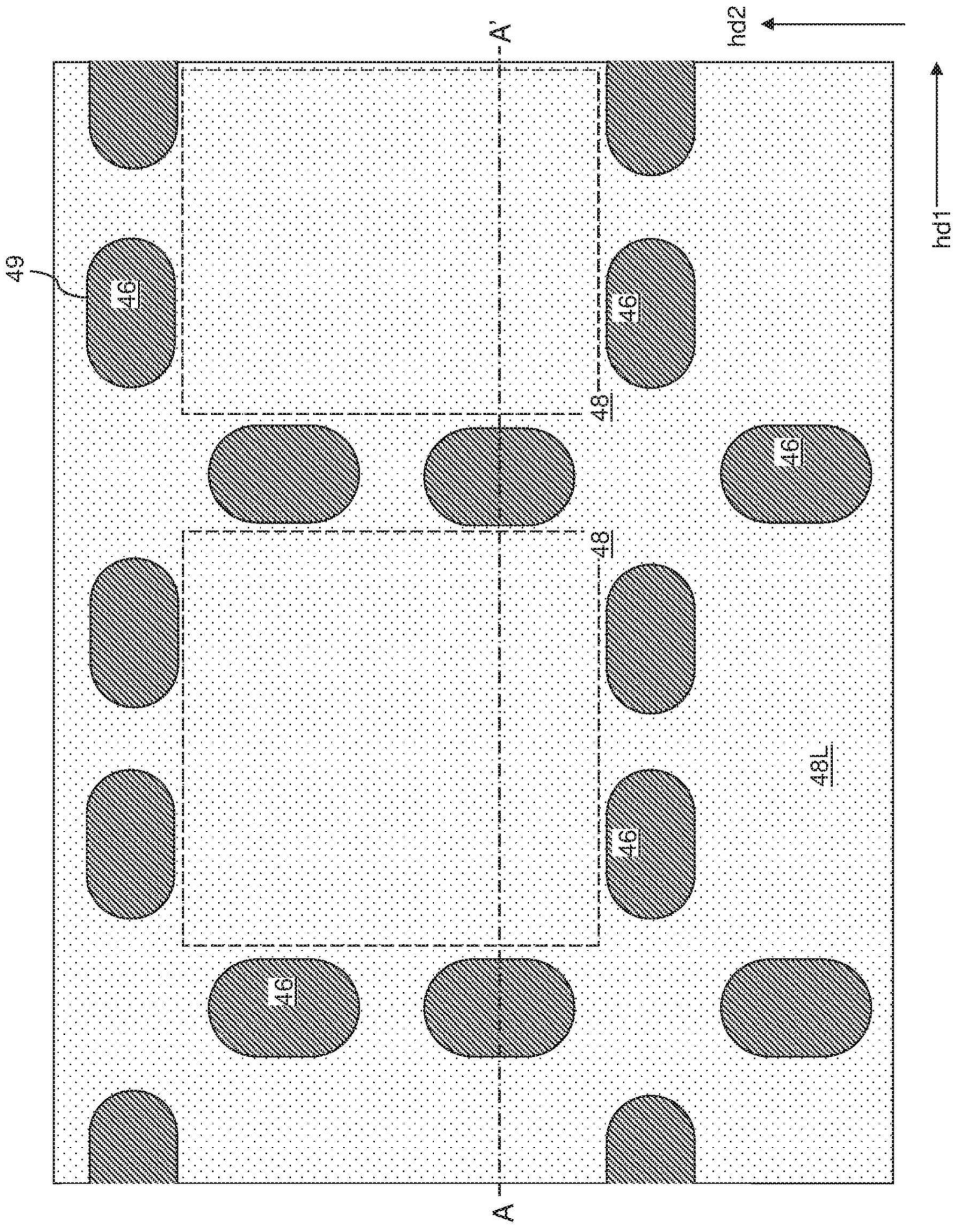
도면5a



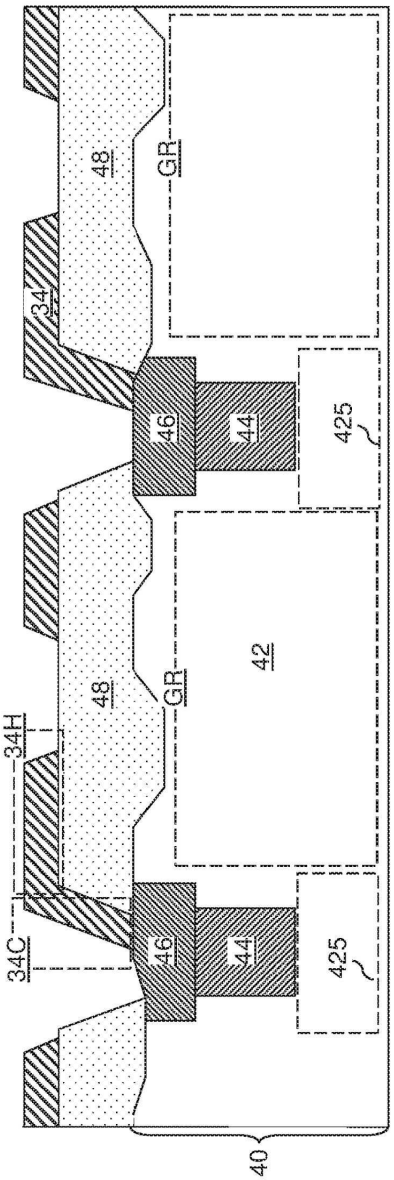
도면5b



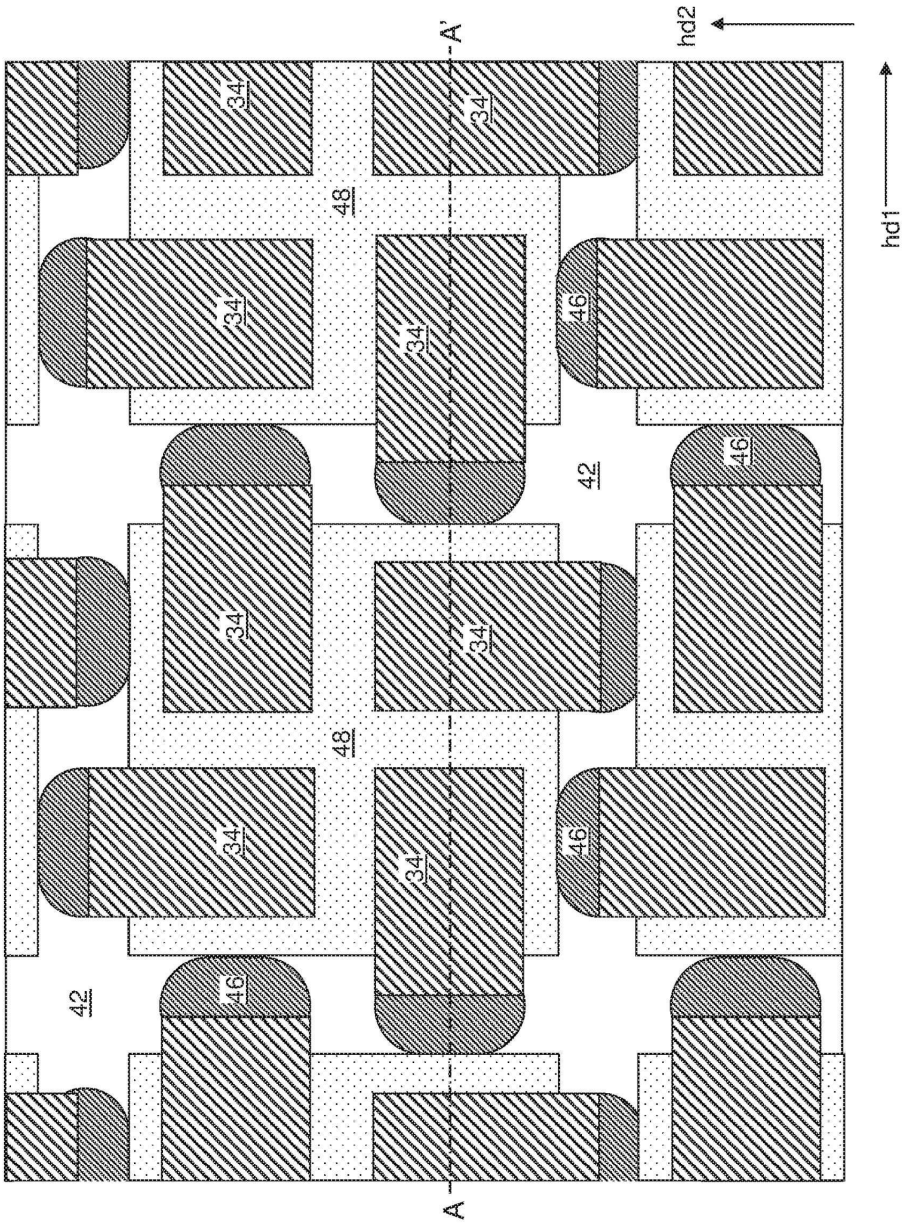
도면5c



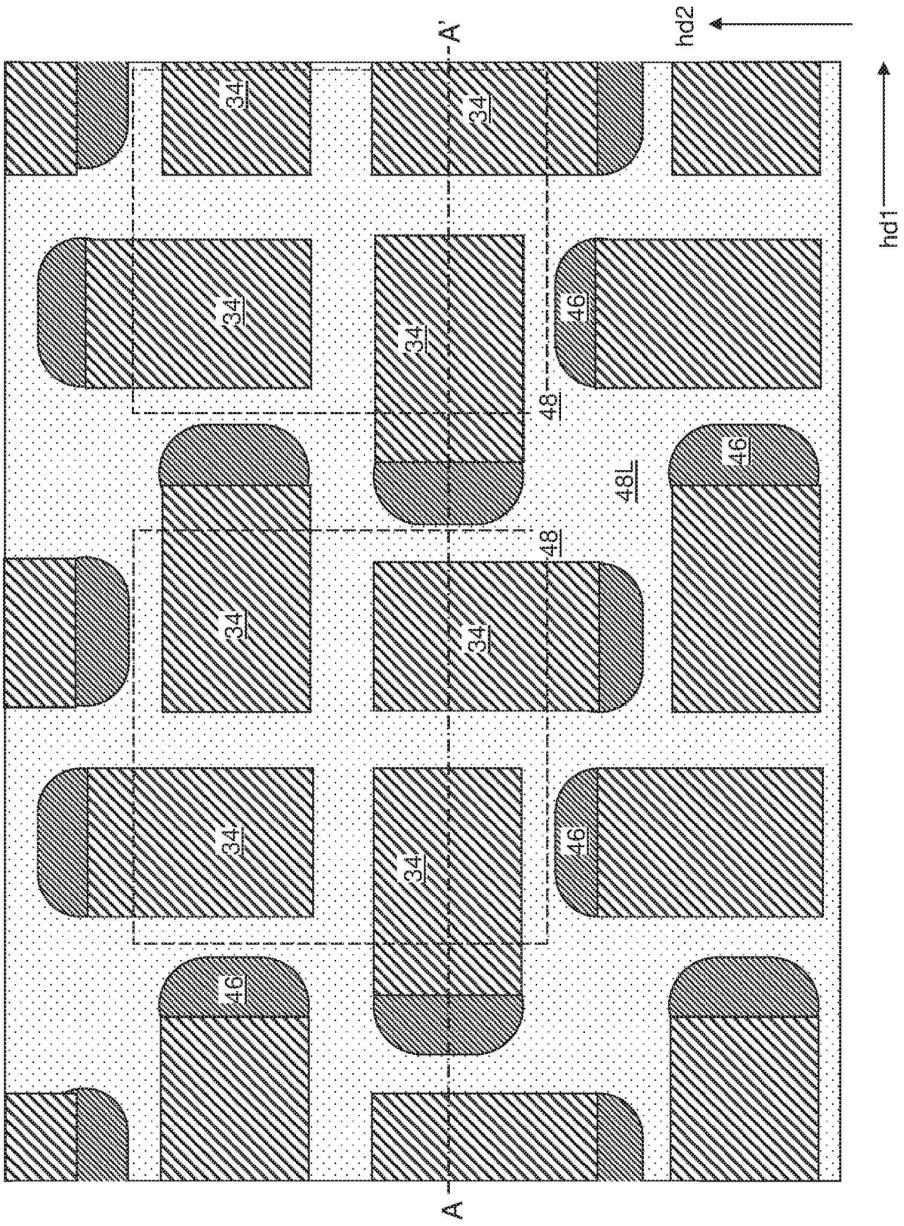
도면6a



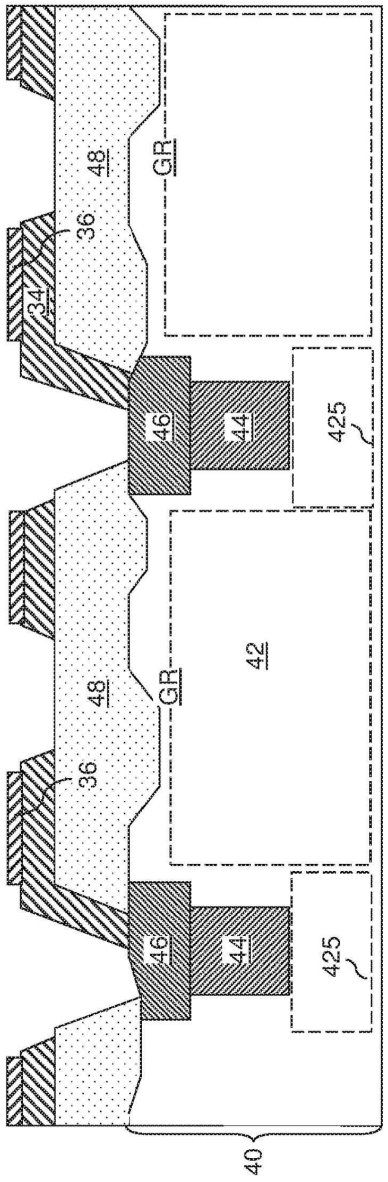
도면6b



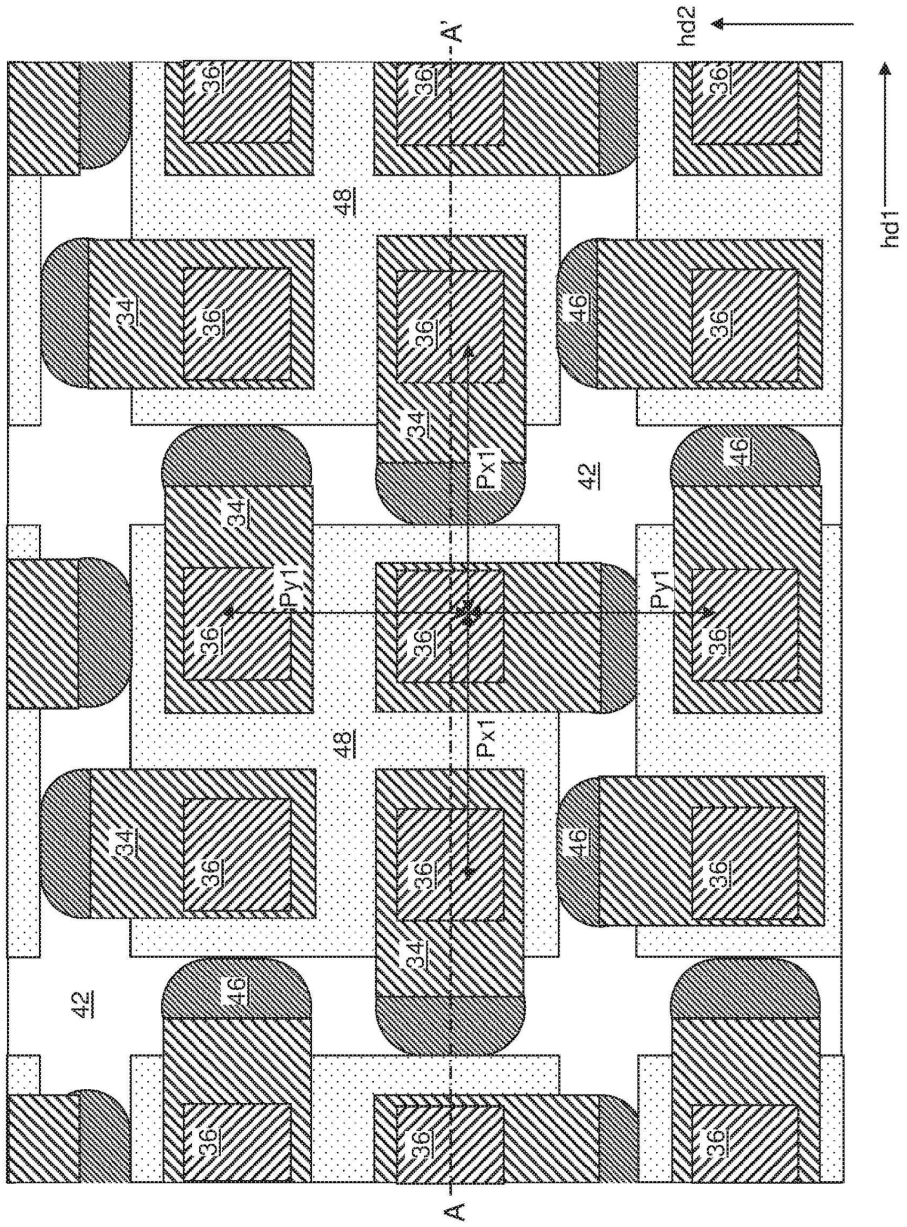
도면6c



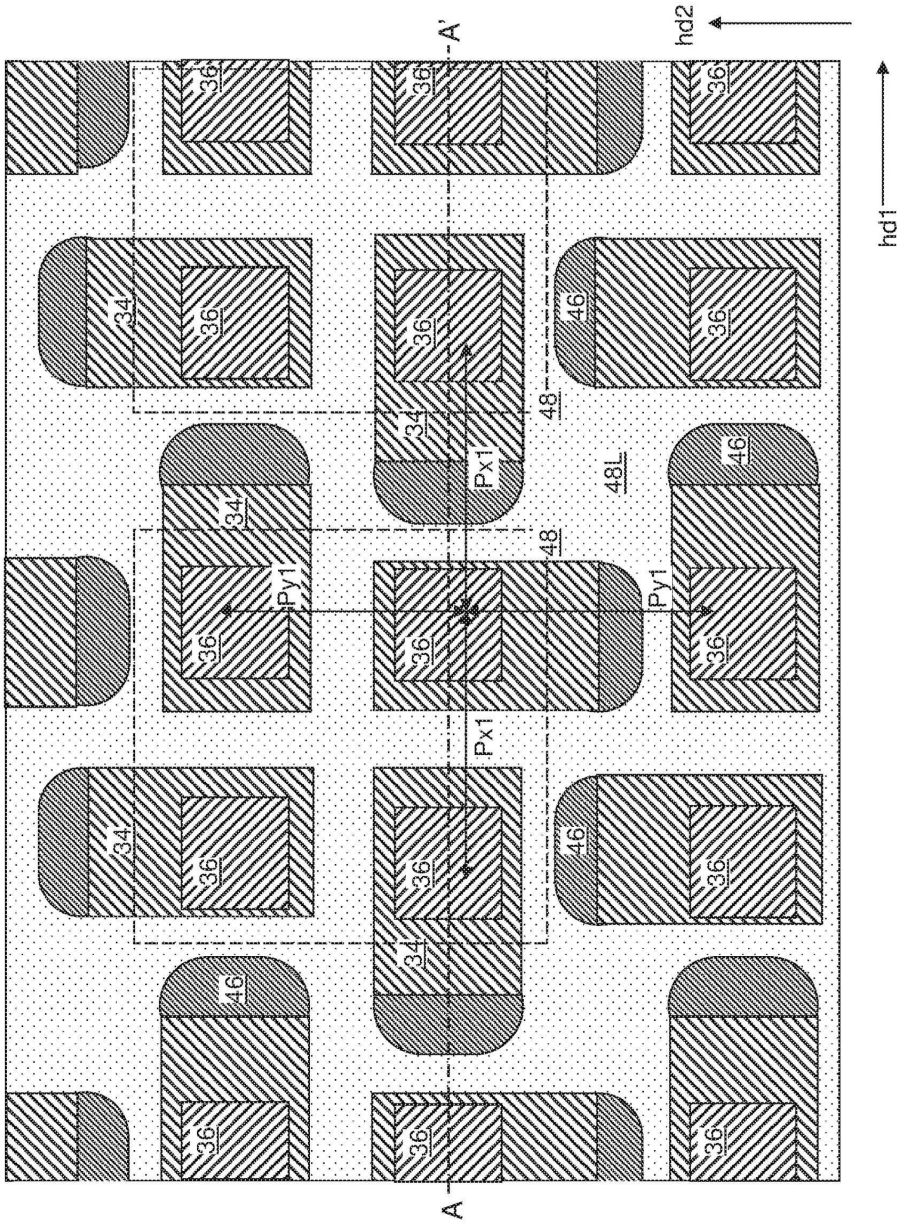
도면7a



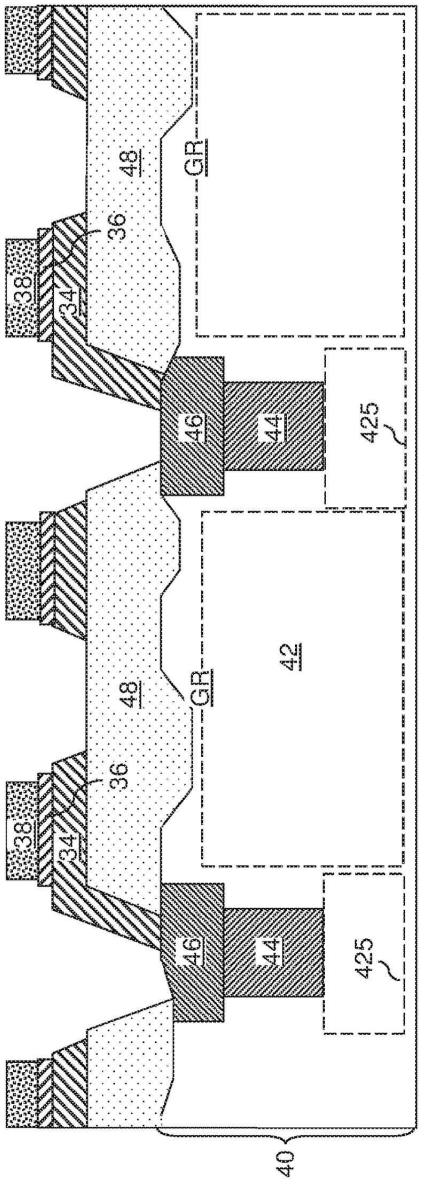
도면7b



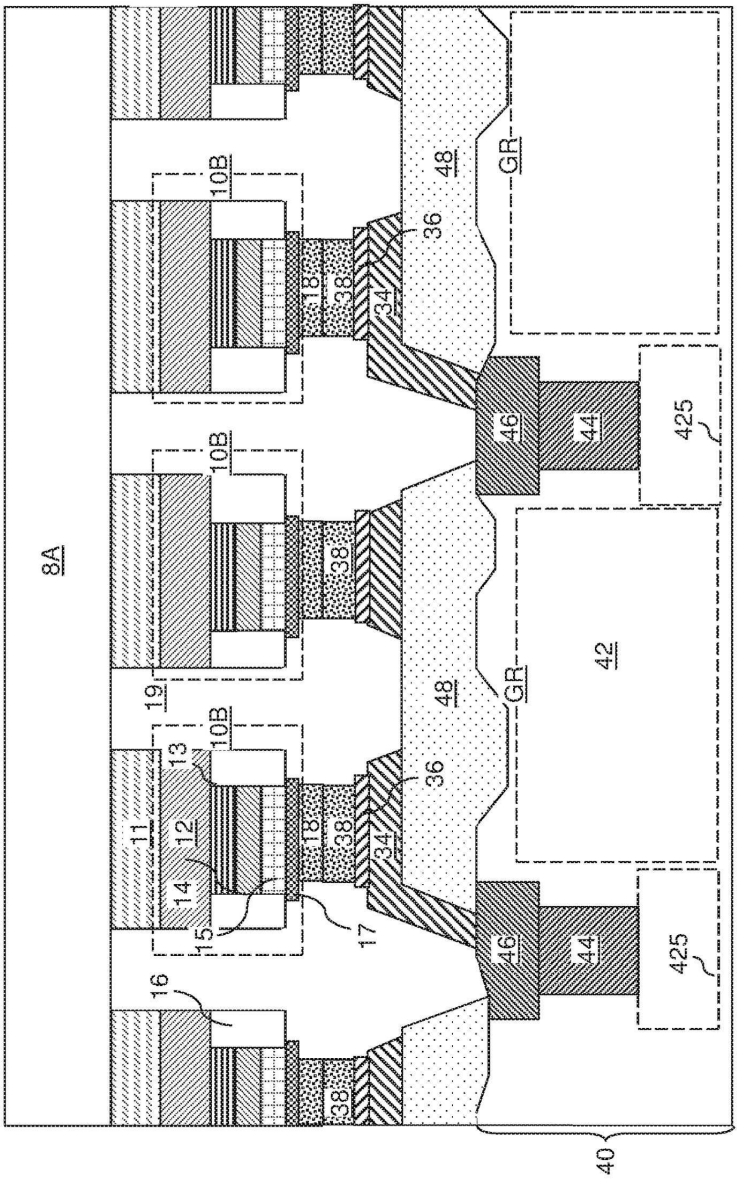
도면7c



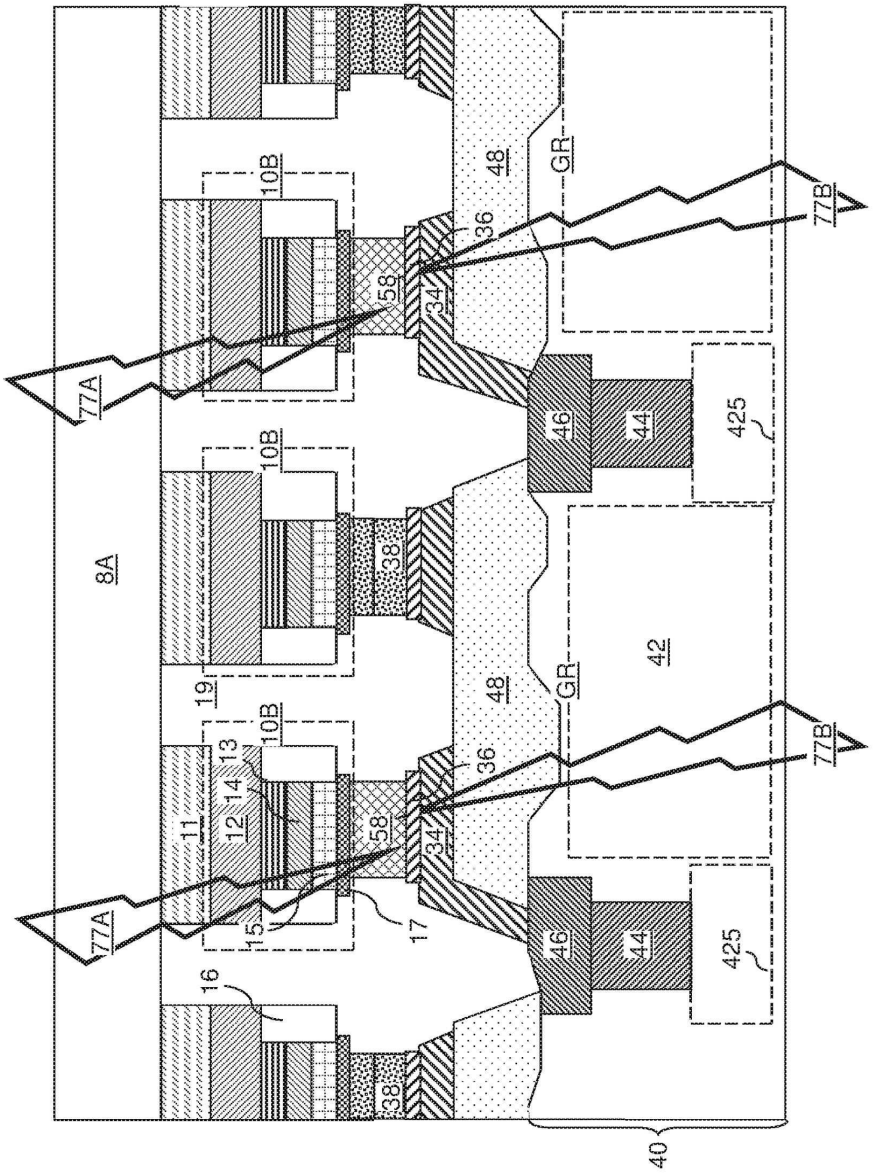
도면8



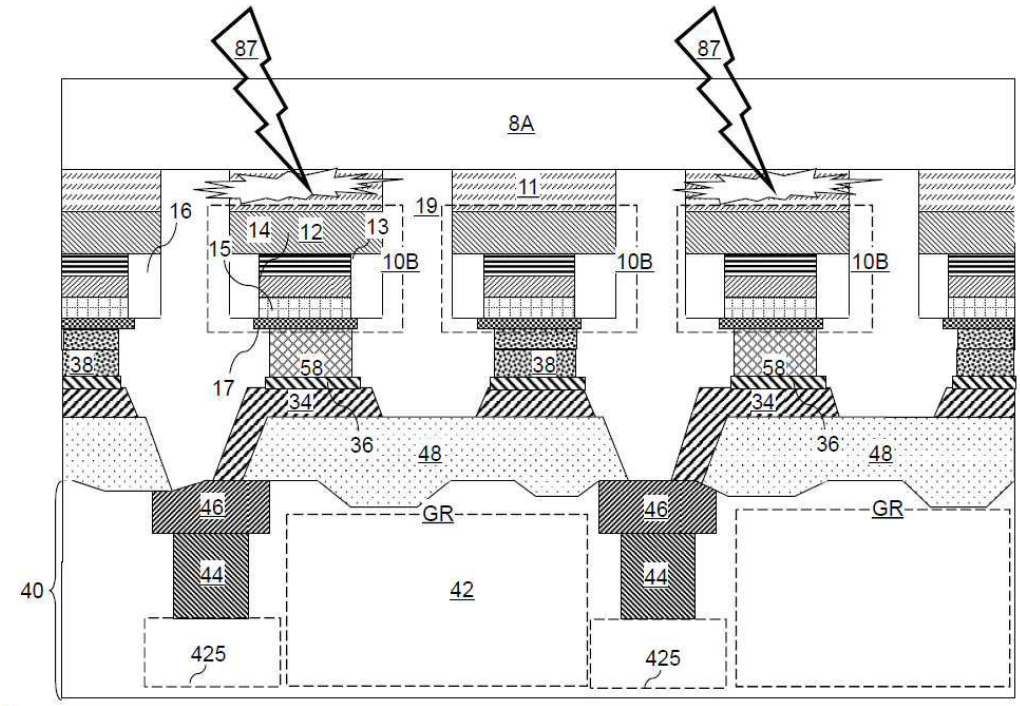
도면9


8A
10B
10B
10B
19
13
11
12
14
15
16
17
18
38
34
36
48
GR
42
46
44
425
40

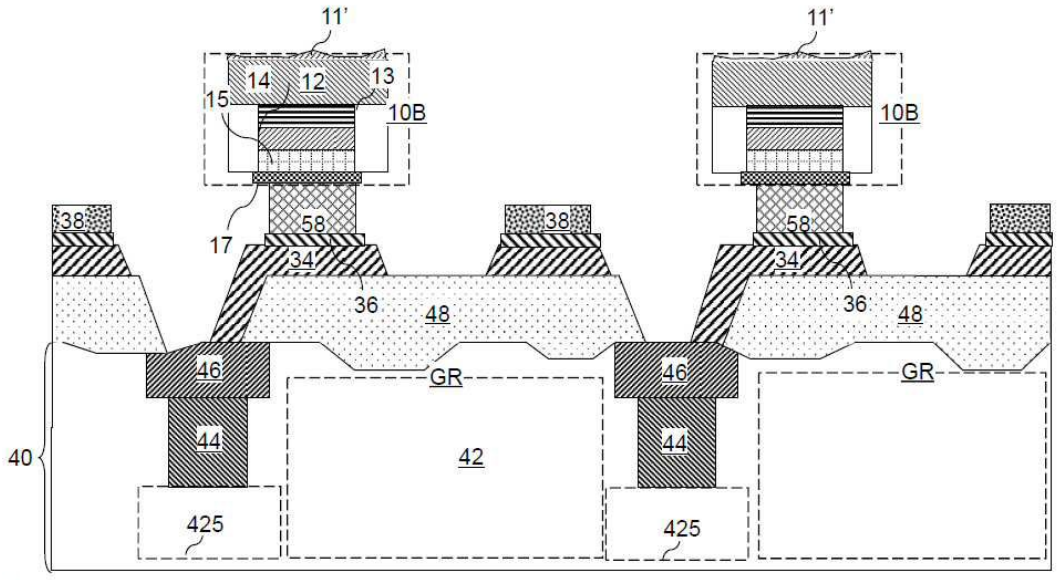
도면10


8A
10B
10B
10B
19
11
12
13
14
15
16
17
34
36
38
58
48
GR
42
46
44
425
77A
77B
40

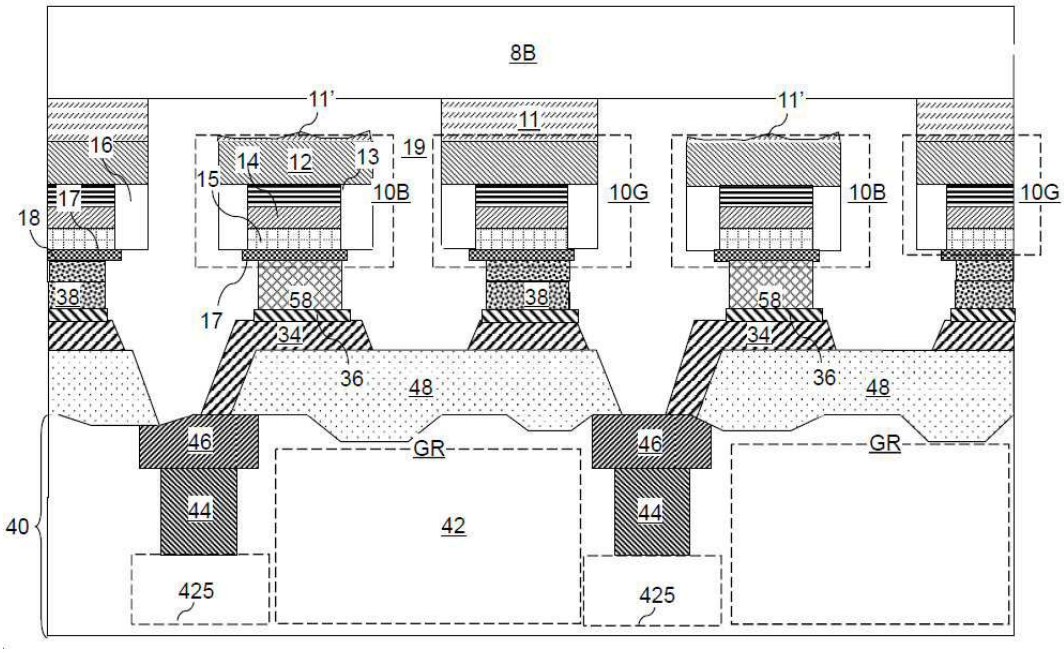
도면11


87
87
8A
11
19
16
14
12
13
15
10B
10B
10B
38
58
38
58
17
34
34
36
36
48
48
46
46
GR
GR
44
42
44
40
425
425

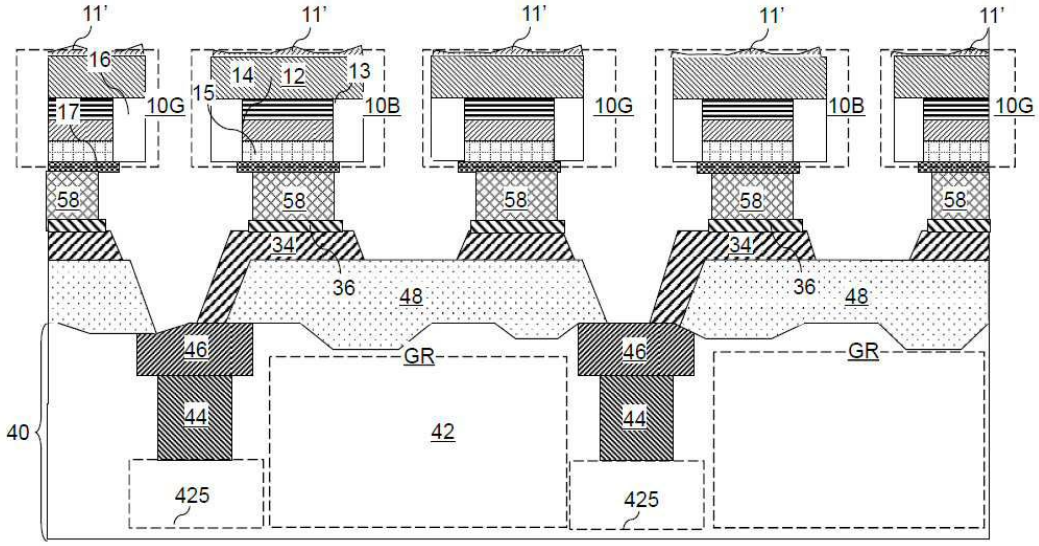
도면12


11'
11'
14
12
13
15
10B
10B
38
58
38
58
17
34
34
36
36
48
48
46
46
GR
GR
44
42
44
40
425
425

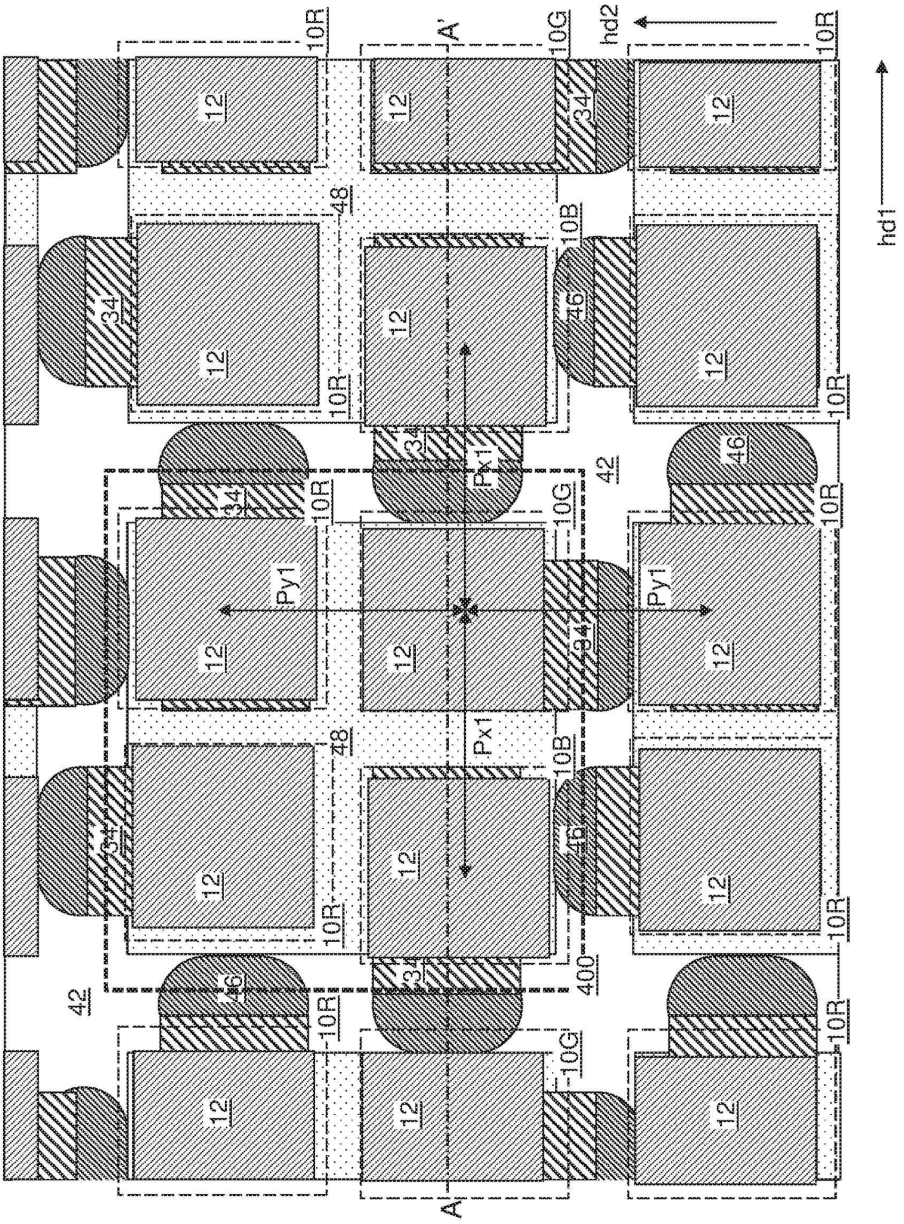
도면13


8B
11'
11
16
14
12
13
19
15
10B
10G
17
18
38
58
34
36
48
46
GR
44
42
40
425

도면14a


11'
16
14
12
13
15
10G
10B
17
58
34
36
48
46
GR
44
42
40
425

도면14b



도면14c

