

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成26年3月20日(2014.3.20)

【公表番号】特表2013-518436(P2013-518436A)

【公表日】平成25年5月20日(2013.5.20)

【年通号数】公開・登録公報2013-025

【出願番号】特願2012-551188(P2012-551188)

【国際特許分類】

H 0 1 L 21/338 (2006.01)

H 0 1 L 29/778 (2006.01)

H 0 1 L 29/812 (2006.01)

H 0 1 L 21/336 (2006.01)

H 0 1 L 29/786 (2006.01)

H 0 1 L 21/318 (2006.01)

H 0 1 L 21/316 (2006.01)

H 0 1 L 21/205 (2006.01)

【F I】

H 0 1 L 29/80 H

H 0 1 L 29/78 6 1 7 V

H 0 1 L 29/78 6 1 7 U

H 0 1 L 29/78 6 1 8 B

H 0 1 L 29/78 6 1 8 F

H 0 1 L 21/318 B

H 0 1 L 21/316 S

H 0 1 L 21/316 M

H 0 1 L 21/205

【手続補正書】

【提出日】平成26年1月28日(2014.1.28)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

エンハンスメント・モード・トランジスタであって、

G a N を含むチャネル層と、

前記チャネル層に接する A l G a N を含む障壁層と、

前記障壁層に接する下位遷移層と、

S i <sub>3</sub> N <sub>4</sub> の領域であって、前記 S i <sub>3</sub> N <sub>4</sub> の下位側で前記下位遷移層に接し、前記 S i <sub>3</sub> N <sub>4</sub> の領域と前記障壁層とが前記下位遷移層を生成するために陰イオンを共有する、前記 S i <sub>3</sub> N <sub>4</sub> の領域と、

前記 S i <sub>3</sub> N <sub>4</sub> の上位側で前記 S i <sub>3</sub> N <sub>4</sub> に接する上位側遷移層であって、前記 S i <sub>3</sub> N <sub>4</sub> の酸化により生成される、前記上位遷移層と、

S i O <sub>2</sub> の領域であって、上面を有し、前記上方遷移層に接して前記 S i <sub>3</sub> N <sub>4</sub> の領域の上に位置する、前記 S i O <sub>2</sub> の領域と、

金属ゲート領域であって、水平面内で前記 S i O <sub>2</sub> の領域の前記上面に接する底面を有し、前記 S i <sub>3</sub> N <sub>4</sub> の領域から間隔を空けて配置され、前記 S i O <sub>2</sub> の領域のどの部分も

前記水平面の上に位置しない、前記金属ゲート領域と、  
 前記障壁層に接する間隔を空けられた金属ソース領域及び金属ドレイン領域と、  
 を含み、  
 前記金属ゲート領域に実質的に 0 V が印加され、前記金属ゲート領域と前記金属ドレイン領域とが異なってバイアスされるときに、実質的に電子が、AlGaIn を含む前記障壁層と GaN を含む前記チャネル層との間に 2 次元電子ガス領域を構成しないように、AlGaIn を含む前記障壁層が厚さのしきい値より下であり、  
 前記エンハンスメント・モード・トランジスタのしきい値電圧を超える電圧が前記金属ゲート領域に印加され、前記金属ソース領域と前記金属ドレイン領域とが異なってバイアスされるときに、AlGaIn を含む前記障壁層と GaN を含む前記チャネル層との間の前記 2 次元電子ガス領域内に電子が蓄積され、前記電子が前記金属ソース領域から前記金属ドレイン領域に流れる、トランジスタ。

【請求項 2】

請求項 1 に記載のエンハンスメント・モード・トランジスタであって、  
 前記障壁層がインジウムを更に含む、トランジスタ。

【請求項 3】

請求項 1 に記載のエンハンスメント・モード・トランジスタであって、  
 前記障壁層に接し、前記障壁層より下に位置するチャネル層を更に含み、  
 前記チャネル層が GaN を含む、トランジスタ。

【請求項 4】

請求項 3 に記載のエンハンスメント・モード・トランジスタであって、  
 前記  $\text{Si}_3\text{N}_4$  の層に接し、前記  $\text{Si}_3\text{N}_4$  の層より下に位置する障壁フィルムを更に含み、

前記障壁フィルムが前記障壁層の最大厚みより薄い厚みを有し、前記障壁フィルムが AlGaIn を含む、トランジスタ。

【請求項 5】

請求項 4 に記載のエンハンスメント・モード・トランジスタであって、  
 前記障壁層が前記  $\text{Si}_3\text{N}_4$  の領域に横方向に近接して位置する、トランジスタ。

【請求項 6】

請求項 5 に記載のエンハンスメント・モード・トランジスタであって、  
 前記障壁層がインジウムを更に含む、トランジスタ。

【請求項 7】

請求項 1 に記載のエンハンスメント・モード・トランジスタであって、  
 前記  $\text{SiO}_2$  の領域が実質的に一定の厚さを有する、トランジスタ。

【請求項 8】

請求項 1 に記載のエンハンスメント・モード・トランジスタであって、  
 前記  $\text{Si}_3\text{N}_4$  の領域と前記 AlGaIn 障壁層との間の前記下位遷移層が実質的に  $1 \times 10^{11} / \text{cm}^2$  より小さい界面状態の密度を有する、トランジスタ。

【請求項 9】

エンハンスメント・モード・トランジスタであって、  
 GaN を含むチャネル層と、  
 前記チャネル層に接する InAlGaIn を含む障壁層と、  
 前記障壁層に接する下位遷移層と、  
 その下位側で前記下位遷移層に接する第 1 の非導電性領域であって、前記下位遷移層を生成するために前記非導電性領域と前記障壁層とが陰イオンを共有する、前記第 1 の非導電性領域と、

$\text{Si}_3\text{N}_4$  の上位側で前記  $\text{Si}_3\text{N}_4$  に接する上位遷移層であって、前記  $\text{Si}_3\text{N}_4$  の酸化により生成される、前記上位遷移層と、

前記上位遷移層に接して前記第 1 の非導電性領域の上に位置する第 2 の非導電性領域であって、上面を有する、前記第 2 の非導電性領域と、

水平面内で前記第 2 の非導電性領域の前記上面に接する底面を有する金属ゲート領域であって、前記第 1 の非導電性領域から間隔を空けて配置されており、前記第 2 の非導電性領域のどの部分も前記水平面の上に位置しない、前記金属ゲート領域と、

前記障壁層に接する金属ソース領域であって、前記金属ゲートから空間を空けて配置されている、前記金属ソース領域と、

前記障壁層に接する金属ドレイン領域であって、前記金属ゲート領域と前記金属ソース領域とから空間を空けて配置されている、前記金属ドレインと、

を含み、

前記金属ゲート領域に実質的に 0 V が印加され、前記金属ゲート領域と前記金属ドレイン領域とが異なってバイアスされるときに、実質的に電子が、 $\text{InAlGaAsN}$  を含む前記障壁層と  $\text{GaAsN}$  を含む前記チャネル層との間に 2 次元電子ガス領域を構成しないように、前記  $\text{InAlGaAsN}$  を含む前記障壁層が厚さのしきい値より下であり、

前記エンハンスメント・モード・トランジスタのしきい値電圧を超える電圧が前記金属ゲート領域に印加され、前記金属ソース領域と前記金属ドレイン領域とが異なってバイアスされるときに、 $\text{InAlGaAsN}$  を含む前記障壁層と  $\text{GaAsN}$  を含む前記チャネル層との間の前記 2 次元電子ガス領域内に電子が蓄積され、前記電子が前記金属ソース領域から前記金属ドレイン領域に流れる、トランジスタ。

#### 【請求項 10】

請求項 9 に記載のエンハンスメント・モード・トランジスタであって、

前記第 2 の非導電性領域が実質的に一定の厚さを有し、

前記第 2 の非導電性領域の前記上面が前記金属ドレイン領域から前記金属ソース領域に延在し、実質的に前記第 2 の非導電性領域の全ての前記上面が前記水平面内に位置する、トランジスタ。

#### 【請求項 11】

請求項 9 に記載のエンハンスメント・モード・トランジスタであって、

前記障壁層がアルミニウムを更に含む、トランジスタ。

#### 【請求項 12】

請求項 9 に記載のエンハンスメント・モード・トランジスタであって、

前記第 1 の非導電性領域が窒化シリコンを含み、前記第 2 の非導電性領域が酸化シリコンを含む、トランジスタ。

#### 【請求項 13】

請求項 9 に記載のエンハンスメント・モード・トランジスタであって、

$\text{Si}_3\text{N}_4$  層と前記  $\text{AlGaAsN}$  障壁層との間の前記下位遷移層が実質的に  $1 \times 10^{11} / \text{cm}^2$  より小さい界面状態の密度を有する、トランジスタ。

#### 【請求項 14】

エンハンスメント・モード・トランジスタであって、

$\text{GaAsN}$  を含むチャネル層と、

$\text{InAlGaAsN}$  を含む障壁層であって、開口を有する前記障壁層と、

前記障壁層に接する下位遷移層と、

前記障壁層に接する金属ソース領域と、

前記障壁層に接する金属ドレイン領域であって、前記金属ソース領域から間隔を空けて配置されている、前記金属ドレイン領域と、

前記開口内に配置され、その下位側で前記下位遷移層に接する第 1 の非導電性領域であって、前記下位遷移層を生成するために前記非導電性領域と前記障壁層とが陰イオンを共有し、前記金属ソース領域と前記金属ドレイン領域から間隔を空けて配置されている、前記第 1 の非導電性領域と、

前記第 1 の非導電性領域の上位側で前記第 1 の非導電性領域に接する上位遷移層であって、前記第 1 の非導電性領域の酸化により生成される、前記上位遷移層と、

前記上位遷移層と前記金属ソース領域と前記金属ドレイン領域とに接する第 2 の非導電性領域であって、前記第 1 の導電性領域の上に位置し、上面を有する、前記第 2 の非導電

性領域と、

前記第2の非導電性領域の前記上面に接する底面を有し、前記開口の上に垂直的に位置し、前記金属ソース領域と前記金属ドレイン領域と前記第1の非導電性領域とから間隔を空けて配置されている、金属ゲート領域と、

前記障壁層に接する金属ソース領域であって、前記金属ゲート領域から空間を空けて配置されている、前記金属ソース領域と、

前記障壁層に接する金属ドレイン領域であって、前記金属ゲート領域と前記金属ソース領域とから空間を空けて配置されている、前記金属ドレイン領域と、

を含み、

前記金属ゲート領域に実質的に0 Vが印加され、前記金属ゲート領域と前記金属ドレイン領域とが異なってバイアスされるときに、実質的に電子が、 $\text{AlGaIn}$ を含む前記障壁層と $\text{GaIn}$ を含む前記チャネル層の間に2次元電子ガス領域を構成しないように、前記 $\text{InAlGaIn}$ を含む前記障壁層が厚さのしきい値より下であり、

前記エンハンスメント・モード・トランジスタのしきい値電圧を超える電圧が前記金属ゲート領域に印加され、前記金属ソース領域と前記金属ガス領域とが異なってバイアスされるときに、 $\text{AlGaIn}$ を含む前記障壁層と $\text{GaIn}$ を含む前記チャネル層との間の前記2次元電子ガス領域内に電子が蓄積され、前記電子が前記金属ソース領域から前記金属ドレイン領域に流れる、トランジスタ。

【請求項15】

請求項14に記載のエンハンスメント・モード・トランジスタであって、  
前記障壁層に接して前記障壁層の下に位置するチャネル層を更に含み、  
前記チャネル層と前記障壁層とが異なる材料を有し、前記開口が前記チャネル層を露出する、トランジスタ。

【請求項16】

請求項15に記載のエンハンスメント・モード・トランジスタであって、  
前記第1の非導電性領域が窒化シリコンを含み、前記第2の非導電性領域が酸化シリコンを含む、トランジスタ。

【請求項17】

請求項14に記載のエンハンスメント・モード・トランジスタであって、  
前記障壁層がアルミニウムを更に含む、トランジスタ。

【請求項18】

請求項17に記載のエンハンスメント・モード・トランジスタであって、  
前記障壁層がインジウムを更に含む、トランジスタ。

【請求項19】

請求項17に記載のエンハンスメント・モード・トランジスタであって、  
前記第1の非導電性領域が窒化シリコンを含み、前記第2の非導電性領域が酸化シリコンを含む、トランジスタ。

【請求項20】

請求項14に記載のエンハンスメント・モード・トランジスタであって、  
前記 $\text{Si}_3\text{N}_4$ の層と前記 $\text{InAlGaIn}$ 障壁層との間の前記下側遷移層が実質的に $1 \times 10^{11} / \text{cm}^2$ より小さい界面状態の密度を有する、トランジスタ。