

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2019 年 5 月 31 日 (31.05.2019)



(10) 国际公布号
WO 2019/100489 A1

- (51) 国际专利分类号:
H01L 21/77 (2017.01) H01L 27/12 (2006.01)
- (21) 国际申请号: PCT/CN2017/117321
- (22) 国际申请日: 2017 年 12 月 20 日 (20.12.2017)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201711167354.5 2017 年 11 月 21 日 (21.11.2017) CN
- (71) 申请人: 深圳市华星光电半导体显示技术有限公司(SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区公明街道塘明大道 9-2 号, Guangdong 518132 (CN)。
- (72) 发明人: 姜春生(JIANG, Chunsheng); 中国广东省深圳市光明新区公明街道塘明大道 9-2 号, Guangdong 518132 (CN)。

- (74) 代理人: 深圳市德力知识产权代理事务所(COMIPS INTELLECTUAL PROPERTY OFFICE); 中国广东省深圳市福田区上步中路深勘大厦 15E, Guangdong 518028 (CN)。
- (81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,

(54) Title: BACK CHANNEL ETCH TYPE TFT SUBSTRATE AND MANUFACTURING METHOD THEREFOR

(54) 发明名称: 背沟道蚀刻型TFT基板及其制作方法

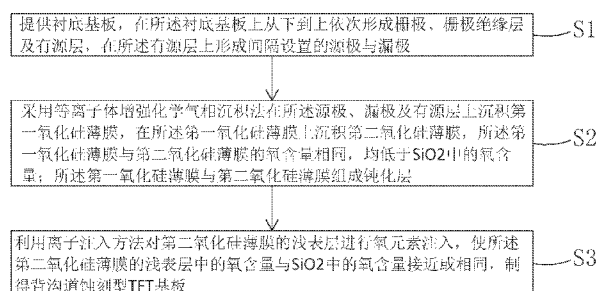


图1

- S1 PROVIDE A BASE SUBSTRATE; SEQUENTIALLY FORM A GATE, A GATE INSULATION LAYER, AND AN ACTIVE LAYER FROM TOP TO BOTTOM ON THE BASE SUBSTRATE; AND FORM A SOURCE AND A DRAIN SPACED APART ON THE ACTIVE LAYER
- S2 DEPOSIT A FIRST SILICON OXIDE THIN FILM ON THE SOURCE, THE DRAIN, AND THE ACTIVE LAYER AND DEPOSIT A SECOND SILICON OXIDE THIN FILM ON THE FIRST SILICON OXIDE THIN FILM USING PLASMA ENHANCED CHEMICAL VAPOR DEPOSITION, THE FIRST SILICON OXIDE THIN FILM AND THE SECOND SILICON OXIDE THIN FILM HAVING A SAME OXYGEN CONTENT LOWER THAN THE OXYGEN CONTENT IN SiO₂; AND THE FIRST SILICON OXIDE THIN FILM AND THE SECOND SILICON OXIDE THIN FILM FORM A PASSIVATION LAYER
- S3 PERFORM OXYGEN ELEMENT IMPLANTATION ON A SUPERFICIAL LAYER OF THE SECOND SILICON OXIDE THIN FILM USING AN ION IMPLANTATION METHOD SO THAT THE OXYGEN CONTENT IN THE SUPERFICIAL LAYER OF THE SECOND SILICON OXIDE THIN FILM IS CLOSE TO OR THE SAME AS THE OXYGEN CONTENT IN SiO₂, SO AS TO OBTAIN A BACK CHANNEL ETCH TYPE TFT SUBSTRATE

(57) Abstract: A back channel etch type TFT substrate and a manufacturing method therefor. The manufacturing method comprises: depositing a first layer of silicon oxide thin film with a low deposition power and a low oxygen content, then depositing a second layer of silicon oxide thin film on the first layer of silicon oxide thin film by increasing the deposition power and maintaining the low oxygen content, the first layer of silicon oxide thin film and the second layer of silicon oxide thin film forming a passivation layer, and finally performing oxygen element implantation on a superficial layer of the second layer of silicon oxide thin film with an ion implantation method so that the atomic ratio of Si: O in the superficial layer of the second layer of silicon oxide thin film is close to or the same as the atomic ratio of Si: O in SiO₂. Thus, it is ensured that a surface of the passivation layer in contact with air has stronger hydrophobicity, preventing external moisture from entering a back channel; and that a surface of the passivation layer in contact with an IGZO active layer has lower oxygen content, reducing the possibility of forming unbalanced O⁻ ions at the interface between the passivation layer and the IGZO active layer.



IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：

— 包括国际检索报告(条约第21条(3))。

(57) 摘要：一种背沟道蚀刻型TFT基板及其制作方法。所述制作方法采用低沉积功率低氧含量沉积第一层氧化硅薄膜，之后提高沉积功率维持低氧含量在第一层氧化硅薄膜上沉积第二层氧化硅薄膜，所述第一层氧化硅薄膜与第二层氧化硅薄膜组成钝化层，最后利用离子注入方法对第二层氧化硅薄膜的浅表层进行氧元素注入，使第二层氧化硅薄膜的浅表层中的Si: O原子比例与SiO₂中的Si: O原子比例接近或相同，保证钝化层与空气接触的一面具有较强的疏水性，防止外界水汽进入背沟道，同时保证钝化层与IGZO有源层接触的一面具有较低氧含量，减少钝化层和IGZO有源层界面形成非平衡O⁻离子的几率。

背沟道蚀刻型 TFT 基板及其制作方法

技术领域

本发明涉及显示技术领域，尤其涉及一种背沟道蚀刻型 TFT 基板及其制作方法。

背景技术

液晶显示装置（Liquid Crystal Display, LCD）具有机身薄、省电、无辐射等众多优点，得到了广泛的应用，如：移动电话、个人数字助理（PDA）、数字相机、计算机屏幕和笔记本电脑屏幕等。

有机发光二极管（Organic Light-Emitting Diode, OLED）显示器，也称为有机电致发光显示器，是一种新兴的平板显示装置，由于其具有制备工艺简单、成本低、功耗低、发光亮度高、工作温度适应范围广、体积轻薄、响应速度快，而且易于实现彩色显示和大屏幕显示、易于实现和集成电路驱动器相匹配、易于实现柔性显示等优点，因而具有广阔的应用前景。

OLED 按照驱动方式可以分为无源矩阵型 OLED（Passive Matrix OLED, PMOLED）和有源矩阵型 OLED（Active Matrix OLED, AMOLED）两大类，即直接寻址和薄膜晶体管矩阵寻址两类。其中，AMOLED 具有呈阵列式排布的像素，属于主动显示类型，发光效能高，通常用作高清晰度的大尺寸显示装置。

薄膜晶体管（Thin Film Transistor, 简称 TFT）是目前液晶显示装置和有源矩阵型 OLED 显示装置中的主要驱动元件，直接关系到高性能平板显示装置的发展方向。薄膜晶体管具有多种结构，制备相应结构的薄膜晶体管的材料也具有多种，非晶硅（a-Si）材料是比较常见的一种。

随着液晶显示装置和 OLED 显示装置朝着大尺寸和高分辨率的方向发展，传统的 a-Si 仅有 $1\text{cm}^2/(\text{Vs})$ 左右的迁移率已经无法满足要求，以铟镓锌氧化物（IGZO）为代表的金属氧化物材料具备超过 $10\text{cm}^2/(\text{Vs})$ 以上的迁移率，而且相应薄膜晶体管的制备与现有的 a-Si 为半导体驱动的产线的兼容性好，近年来迅速成为显示领域研发的重点。

相对于传统的 a-Si TFT，IGZO TFT 具有以下优势：

1、提高显示背板的分辨率，在保证相同透过率的前提下，IGZO TFT 显示背板的分辨率可以做到 a-Si TFT 的 2 倍以上，IGZO 材料中的载流子浓度高，迁移率大，可以缩小 TFT 的体积，保证分辨率的提升；

2、减少显示器件的能耗，IGZO TFT 与 a-Si TFT、LTPS TFT 相比，漏电流小于 1pA；驱动频率由原来的 30-50Hz 减少到 2-5Hz，通过特殊工艺，甚至可以达到 1Hz，虽然减少 TFT 的驱动次数，仍然可以维持液晶分子的配向，不影响画面的质量，从而减少显示背板的耗电量；另外，IGZO 半导体材料的高迁移率使得较小尺寸的 TFT 即可提供足够的充电能力和较高的电容值，而且提高了液晶面板的开口率，光穿透的有效面积变大，可以用较少的背板组件或低功率消耗达到相同的亮度，减少能耗；

3、通过采用间歇式驱动等方式，能够降低液晶显示器驱动电路的噪点对触摸屏检测电路造成的影响，可以实现更高的灵敏度，甚至尖头的圆珠笔笔端也能够响应，而且由于画面无更新时可以切断电源，因此其在节能的效果上表现更为优秀。

目前，IGZO 作为半导体有源层的 TFT 一般采用刻蚀阻挡(ESL)结构，由于有刻蚀阻挡层(Etch Stop Layer, ESL)存在，源漏极(Source/Drain)的蚀刻过程时，刻蚀阻挡层可以有效的保护 IGZO 不受到影响，保证 TFT 具有优异的半导体特性。但是 ESL 结构的 IGZO TFT 的制备过程较为复杂，需要经过 6 次黄光工艺，不利于降低成本，因此业界普遍追求黄光工艺更少的背沟道蚀刻(Back Channel Etching, BCE)结构的 IGZO TFT 的开发。

背沟道蚀刻结构的 IGZO TFT 器件在制备完成后，具有两个平衡：第一个平衡是 H_2O 分解为电子和极性水分子；第二个平衡是非平衡 O^- 离子获得电子形成电子陷阱态。任意一个平衡被破坏时，TFT 器件的性能都会受到影响。针对第一个平衡，当钝化层表面的空气中的 H_2O 增加时，平衡向 H_2O 分解方向移动，电子和极性水分子增加，对于 N 型电子导电性 TFT 器件而言，半导体特性曲线向负向飘移，器件性能受到影响；针对第二个平衡，当钝化层和 IGZO 有源层界面的氧含量过高时，形成非平衡 O^- 离子，平衡向形成电子陷阱态移动并俘获电子，对于 N 型电子导电性 TFT 器件而言，半导体特性曲线向正向飘移，器件性能受到影响。

发明内容

本发明的目的在于提供一种背沟道蚀刻型 TFT 基板的制作方法，能够保证钝化层与空气接触的一面具有较强的疏水性，防止外界水汽进入背沟道，同时保证钝化层与 IGZO 有源层接触的一面具有较低氧含量，减少钝化层和 IGZO 有源层界面形成非平衡 O^- 离子的几率，同时能够防止源漏极被氧化，保证器件性能稳定。

本发明的目的还在于提供一种背沟道蚀刻型 TFT 基板，具有较强的器

件稳定性。

为实现上述目的,本发明提供一种背沟道蚀刻型 TFT 基板的制作方法,包括:

提供衬底基板,在所述衬底基板上从下到上依次形成栅极、栅极绝缘层及有源层,在所述有源层上形成间隔设置的源极与漏极;

采用等离子体增强化学气相沉积法在所述源极、漏极及有源层上沉积第一层氧化硅薄膜,在所述第一层氧化硅薄膜上沉积第二层氧化硅薄膜,所述第一层氧化硅薄膜与第二层氧化硅薄膜中的 Si: O 原子比例相同,均为 1: X,其中 X 小于 2; 所述第一层氧化硅薄膜与第二层氧化硅薄膜组成钝化层;

利用离子注入方法对第二层氧化硅薄膜的浅表层进行氧元素注入,使所述第二层氧化硅薄膜的浅表层中的 Si: O 原子比例与 SiO_2 中的 Si: O 原子比例接近或相同,即所述第二层氧化硅薄膜的浅表层中的 Si: O 原子比例为 1: Y,其中 Y 介于 1.8 与 2 之间,且 Y 大于 X,制得背沟道蚀刻型 TFT 基板。

采用等离子体增强化学气相沉积法沉积第一层氧化硅薄膜与第二层氧化硅薄膜时,所述第二层氧化硅薄膜的沉积功率大于所述第一层氧化硅薄膜的沉积功率,因此所述第二层氧化硅薄膜中 Si-O-Si 键的键角小于所述第一层氧化硅薄膜中 Si-O-Si 键的键角,从而所述第二层氧化硅薄膜的疏水性大于所述第一层氧化硅薄膜的疏水性。

所述第二层氧化硅薄膜的浅表层的疏水性大于所述第二层氧化硅薄膜中除浅表层以外的其它区域的疏水性,所述第二层氧化硅薄膜中除浅表层以外的其它区域的疏水性大于所述第一层氧化硅薄膜的疏水性。

所述第二层氧化硅薄膜的厚度大于所述第一层氧化硅薄膜的厚度。

所述第一层氧化硅薄膜的厚度为 $1000\text{\AA}$,所述第二层氧化硅薄膜的厚度为 $2000\text{\AA}$ 。

本发明提供一种背沟道蚀刻型 TFT 基板,包括: 衬底基板、设于所述衬底基板上的栅极、设于所述栅极上的栅极绝缘层、设于所述栅极绝缘层上的有源层、设于所述有源层上且间隔设置的源极与漏极、以及设于所述源极、漏极及有源层上的钝化层;

所述钝化层包括设于所述源极、漏极及有源层上的第一层氧化硅薄膜与设于所述第一层氧化硅薄膜上的第二层氧化硅薄膜; 所述第二层氧化硅薄膜的浅表层中的 Si: O 原子比例与 SiO_2 中的 Si: O 原子比例接近或相同,即所述第二层氧化硅薄膜的浅表层中的 Si: O 原子比例为 1: Y,其中 Y 介

于 1.8 与 2 之间; 所述第二层氧化硅薄膜中除浅表层以外的其它区域与所述第一层氧化硅薄膜中的 Si: O 原子比例相同, 均为 1: X, 其中 X 小于 Y。

所述第二层氧化硅薄膜中 Si-O-Si 键的键角小于所述第一层氧化硅薄膜中 Si-O-Si 键的键角, 因此所述第二层氧化硅薄膜的疏水性大于所述第一层氧化硅薄膜的疏水性。

所述第二层氧化硅薄膜的浅表层的疏水性大于所述第二层氧化硅薄膜中除浅表层以外的其它区域的疏水性, 所述第二层氧化硅薄膜中除浅表层以外的其它区域的疏水性大于所述第一层氧化硅薄膜的疏水性。

所述第二层氧化硅薄膜的厚度大于所述第一层氧化硅薄膜的厚度。

所述第一层氧化硅薄膜的厚度为 1000Å, 所述第二层氧化硅薄膜的厚度为 2000Å。

本发明还提供一种背沟道蚀刻型 TFT 基板的制作方法, 包括:

提供衬底基板, 在所述衬底基板上从下到上依次形成栅极、栅极绝缘层及有源层, 在所述有源层上形成间隔设置的源极与漏极;

采用等离子体增强化学气相沉积法在所述源极、漏极及有源层上沉积第一层氧化硅薄膜, 在所述第一层氧化硅薄膜上沉积第二层氧化硅薄膜, 所述第一层氧化硅薄膜与第二层氧化硅薄膜中的 Si: O 原子比例相同, 均为 1: X, 其中 X 小于 2; 所述第一层氧化硅薄膜与第二层氧化硅薄膜组成钝化层;

利用离子注入方法对第二层氧化硅薄膜的浅表层进行氧元素注入, 使所述第二层氧化硅薄膜的浅表层中的 Si: O 原子比例与 SiO₂ 中的 Si: O 原子比例接近或相同, 即所述第二层氧化硅薄膜的浅表层中的 Si: O 原子比例为 1: Y, 其中 Y 介于 1.8 与 2 之间, 且 Y 大于 X, 制得背沟道蚀刻型 TFT 基板;

其中, 采用等离子体增强化学气相沉积法沉积第一层氧化硅薄膜与第二层氧化硅薄膜时, 所述第二层氧化硅薄膜的沉积功率大于所述第一层氧化硅薄膜的沉积功率, 因此所述第二层氧化硅薄膜中 Si-O-Si 键的键角小于所述第一层氧化硅薄膜中 Si-O-Si 键的键角, 从而所述第二层氧化硅薄膜的疏水性大于所述第一层氧化硅薄膜的疏水性;

其中, 所述第二层氧化硅薄膜的浅表层的疏水性大于所述第二层氧化硅薄膜中除浅表层以外的其它区域的疏水性, 所述第二层氧化硅薄膜中除浅表层以外的其它区域的疏水性大于所述第一层氧化硅薄膜的疏水性;

其中, 所述第二层氧化硅薄膜的厚度大于所述第一层氧化硅薄膜的厚度;

其中，所述第一层氧化硅薄膜的厚度为 1000Å，所述第二层氧化硅薄膜的厚度为 2000Å。

本发明的有益效果：本发明的背沟道蚀刻型 TFT 基板的制作方法采用低沉积功率低氧含量沉积第一氧化硅薄膜，之后提高沉积功率维持低氧含量在 5 第一层氧化硅薄膜上沉积第二层氧化硅薄膜，所述第一层氧化硅薄膜与第二层氧化硅薄膜组成钝化层，最后利用离子注入方法对第二层氧化硅薄膜的浅表层进行氧元素注入，使第二层氧化硅薄膜的浅表层中的 Si: O 原子比例与 SiO₂ 中的 Si: O 原子比例接近或相同，保证钝化层与空气接触的一面具有较强的疏水性，防止外界水汽进入背沟道，同时保证钝化层与 10 IGZO 有源层接触的一面具有较低氧含量，减少钝化层和 IGZO 有源层界面形成非平衡 O⁻ 离子的几率，同时能够防止源漏极被氧化，保证器件性能稳定。本发明的背沟道蚀刻型 TFT 基板采用上述方法制得，具有较强的器件稳定性。

为了能更进一步了解本发明的特征以及技术内容，请参阅以下有关本 15 发明的详细说明与附图，然而附图仅提供参考与说明用，并非用来对本发明加以限制。

附图说明

下面结合附图，通过对本发明的具体实施方式详细描述，将使本发 20 明的技术方案及其它有益效果显而易见。

附图中，

图 1 为本发明的背沟道蚀刻型 TFT 基板的制作方法的流程图；

图 2 为本发明的背沟道蚀刻型 TFT 基板的制作方法的步骤 S1 的示意图；

图 3 为本发明的背沟道蚀刻型 TFT 基板的制作方法的步骤 S2 的示意图；

25 图 4 与图 5 为本发明的背沟道蚀刻型 TFT 基板的制作方法的步骤 S3 的示意图且图 5 为本发明的背沟道蚀刻型 TFT 基板的结构示意图。

具体实施方式

为更进一步阐述本发明所采取的技术手段及其效果，以下结合本发 30 明的优选实施例及其附图进行详细描述。

请参阅图 1，本发明提供一种背沟道蚀刻型 TFT 基板的制作方法，包括如下步骤：

步骤 S1、如图 2 所示，提供衬底基板 10，在所述衬底基板 10 上从下到上依次形成栅极 20、栅极绝缘层 30 及有源层 40，在所述有源层 40 上形

成间隔设置的源极 51 与漏极 52。

具体的，所述栅极绝缘层 30 的材料包括氧化硅 (SiO_x)；所述有源层 40 的材料包括铟镓锌氧化物 (IGZO)；所述源极 51 与漏极 52 的材料包括铜 (Cu)。

5 步骤 S2、如图 3 所示，采用等离子体增强化学气相沉积法 (PECVD) 在所述源极 51、漏极 52 及有源层 40 上沉积第一层氧化硅薄膜 61，在所述第一层氧化硅薄膜 61 上沉积第二层氧化硅薄膜 62，所述第一层氧化硅薄膜 61 与第二层氧化硅薄膜 62 中的 Si: O 原子比例相同，均为 1: X，其中 X 小于 2；所述第一层氧化硅薄膜 61 与第二层氧化硅薄膜 62 组成钝化层 60。

10 具体的，采用等离子体增强化学气相沉积法沉积第一层氧化硅薄膜 61 与第二层氧化硅薄膜 62 时，所述第二层氧化硅薄膜 62 的沉积功率大于所述第一层氧化硅薄膜 61 的沉积功率，因此所述第二层氧化硅薄膜 62 中 Si-O-Si 键的键角小于所述第一层氧化硅薄膜 61 中 Si-O-Si 键的键角，从而所述第二层氧化硅薄膜 62 的疏水性大于所述第一层氧化硅薄膜 61 的疏水性。理论依据为：随着等离子体增强化学气相沉积的沉积功率的增大，氧化硅薄膜内部 Si-O-Si 键的振动吸收峰发生蓝移，键角逐渐减小，而氧化硅薄膜的接触角（疏水性）逐渐增大，接触角最大时，氧化硅薄膜内部 Si-O-Si 键的键角接近 112° ，这与水分子的键角 105° 非常接近，当 Si-O-Si 键的键角接近水分子的键角时，氧化硅薄膜的接触角（疏水性）最大。

15 具体的，采用较低功率来沉积所述第一层氧化硅薄膜 61 的目的是防止能量过高的等离子体对有源层 40 进行轰击造成有源层 40 表面受到损害。

具体的，采用等离子体增强化学气相沉积法沉积第一层氧化硅薄膜 61 与第二层氧化硅薄膜 62 的过程均保持低氧含量，保证第一层氧化硅薄膜 61 具有较低的氧含量，减少第一层氧化硅薄膜 61 和 IGZO 有源层 40 界面形成非平衡 O⁻离子的几率，保证 TFT 器件性能稳定。

25 具体的，所述第二层氧化硅薄膜 62 的厚度大于所述第一层氧化硅薄膜 61 的厚度。

优选的，所述第一层氧化硅薄膜 61 的厚度为 $1000\text{\AA}$ ，所述第二层氧化硅薄膜 62 的厚度为 $2000\text{\AA}$ 。

30 步骤 S3、如图 4 与图 5 所示，利用离子注入方法对第二层氧化硅薄膜 62 的浅表层 621 进行氧元素注入，使所述第二层氧化硅薄膜 62 的浅表层 621 中的 Si: O 原子比例与 SiO_2 中的 Si: O 原子比例接近或相同，即所述第二层氧化硅薄膜 62 的浅表层 621 中的 Si: O 原子比例为 1: Y，其中 Y 介于 1.8 与 2 之间，且 Y 大于 X，制得背沟道蚀刻型 TFT 基板。

具体的，对第二层氧化硅薄膜 62 进行氧元素注入之前，所述第一层氧化硅薄膜 61 与第二层氧化硅薄膜 62 内部均含有大量的氧空位，当水分子与所述第一层氧化硅薄膜 61 与第二层氧化硅薄膜 62 接触时被氧空位吸引，从而所述第一层氧化硅薄膜 61 与第二层氧化硅薄膜 62 表现为一定程度的亲水性；

对第二层氧化硅薄膜 62 进行氧元素注入之后，由于所述第二层氧化硅薄膜 62 的浅表层 621 中的 Si: O 原子比例与 SiO_2 中的 Si: O 原子比例接近或相同，即所述第二层氧化硅薄膜 62 的浅表层 621 内部没有或含有少量的氧空位，当水分子与第二层氧化硅薄膜 62 接触时晶格氧排斥，所述第二层氧化硅薄膜 62 的浅表层 621 体现出较强的疏水性，保证环境中的 H_2O 无法通过第二层氧化硅薄膜 62 进入 TFT 器件的背沟道，防止环境中水分子的极性对 TFT 性能造成影响；同时，由于第一层氧化硅薄膜 61 中的氧含量较低，减少了第一层氧化硅薄膜 61 和 IGZO 有源层 40 界面形成非平衡 O^- 离子的几率，同时能够防止采用铜制作的源漏极 52 被氧化，保证制得的背沟道蚀刻型 TFT 基板性能稳定。

具体的，所述第二层氧化硅薄膜 62 的浅表层 621 的疏水性大于所述第二层氧化硅薄膜 62 中除浅表层 621 以外的其它区域的疏水性，所述第二层氧化硅薄膜 62 中除浅表层 621 以外的其它区域的疏水性大于所述第一层氧化硅薄膜 61 的疏水性。

本发明的背沟道蚀刻型 TFT 基板的制作方法采用低沉积功率低氧含量沉积第一层氧化硅薄膜 61，之后提高沉积功率维持低氧含量在第一层氧化硅薄膜 61 上沉积第二层氧化硅薄膜 62，所述第一层氧化硅薄膜 61 与第二层氧化硅薄膜 62 组成钝化层 60，最后利用离子注入方法对第二层氧化硅薄膜 62 的浅表层 621 进行氧元素注入，使所述第二层氧化硅薄膜 62 的浅表层 621 中的 Si: O 原子比例与 SiO_2 中的 Si: O 原子比例接近或相同，保证钝化层 60 与空气接触的一面具有较强的疏水性，防止外界水汽进入背沟道，同时保证钝化层 60 与 IGZO 有源层 40 接触的一面具有较低氧含量，减少钝化层 60 和 IGZO 有源层 40 界面形成非平衡 O^- 离子的几率，同时能够防止源漏极 52 被氧化，保证器件性能稳定。

请参阅图 5，基于上述背沟道蚀刻型 TFT 基板的制作方法，本发明还提供一种背沟道蚀刻型 TFT 基板，包括：衬底基板 10、设于所述衬底基板 10 上的栅极 20、设于所述栅极 20 上的栅极绝缘层 30、设于所述栅极绝缘层 30 上的有源层 40、设于所述有源层 40 上且间隔设置的源极 51 与漏极 52、以及设于所述源极 51、漏极 52 及有源层 40 上的钝化层 60；

所述钝化层 60 包括设于所述源极 51、漏极 52 及有源层 40 上的第一层氧化硅薄膜 61 与设于所述第一层氧化硅薄膜 61 上的第二层氧化硅薄膜 62; 所述第二层氧化硅薄膜 62 的浅表层 621 中的 Si: O 原子比例与 SiO_2 中的 Si: O 原子比例接近或相同, 即所述第二层氧化硅薄膜 62 的浅表层 621 中的 Si: O 原子比例为 1: Y, 其中 Y 介于 1.8 与 2 之间; 所述第二层氧化硅薄膜 62 中除浅表层 621 以外的其它区域与所述第一层氧化硅薄膜 61 中的 Si: O 原子比例相同, 均为 1: X, 其中 X 小于 Y。

具体的, 所述第二层氧化硅薄膜 62 中 Si-O-Si 键的键角小于所述第一层氧化硅薄膜 61 中 Si-O-Si 键的键角, 因此所述第二层氧化硅薄膜 62 的疏水性大于所述第一层氧化硅薄膜 61 的疏水性。

具体的, 由于所述第二层氧化硅薄膜 62 的浅表层 621 中的 Si: O 原子比例与 SiO_2 中的 Si: O 原子比例接近或相同, 因此所述第二层氧化硅薄膜 62 的浅表层 621 相较于所述第二层氧化硅薄膜 62 中除浅表层 621 以外的其它区域及第一层氧化硅薄膜 61 表现出较强的疏水性。

具体的, 所述第二层氧化硅薄膜 62 的浅表层 621 的疏水性大于所述第二层氧化硅薄膜 62 中除浅表层 621 以外的其它区域的疏水性, 所述第二层氧化硅薄膜 62 中除浅表层 621 以外的其它区域的疏水性大于所述第一层氧化硅薄膜 61 的疏水性。

具体的, 所述栅极绝缘层 30 的材料包括氧化硅 (SiO_x); 所述有源层 40 的材料包括铟镓锌氧化物 (IGZO); 所述源极 51 与漏极 52 的材料包括铜 (Cu)。

具体的, 所述第二层氧化硅薄膜 62 的厚度大于所述第一层氧化硅薄膜 61 的厚度。

优选的, 所述第一层氧化硅薄膜 61 的厚度为 $1000\text{\AA}$, 所述第二层氧化硅薄膜 62 的厚度为 $2000\text{\AA}$ 。

本发明的背沟道蚀刻型 TFT 基板采用上述方法制得, 其钝化层 60 包括第一层氧化硅薄膜 61 与设于所述第一层氧化硅薄膜 61 上的第二层氧化硅薄膜 62; 所述第二层氧化硅薄膜 62 的浅表层 621 中的 Si: O 原子比例与 SiO_2 中的 Si: O 原子比例接近或相同, 所述第一层氧化硅薄膜 61 的氧含量低于所述第二层氧化硅薄膜 62 的浅表层 621 中的氧含量, 保证钝化层 60 与空气接触的一面具有较强的疏水性, 防止外界水汽进入背沟道, 同时保证钝化层 60 与 IGZO 有源层 40 接触的一面具有较低氧含量, 减少钝化层 60 和 IGZO 有源层 40 界面形成非平衡 O^- 离子的几率, 同时能够防止源漏极 52 被氧化, 保证器件性能稳定。

综上所述，本发明提供一种背沟道蚀刻型 TFT 基板及其制作方法。本发明的背沟道蚀刻型 TFT 基板的制作方法采用低沉积功率低氧含量沉积第一层氧化硅薄膜，之后提高沉积功率维持低氧含量在第一层氧化硅薄膜上沉积第二层氧化硅薄膜，所述第一层氧化硅薄膜与第二层氧化硅薄膜组成钝化层，最后利用离子注入方法对第二层氧化硅薄膜的浅表层进行氧元素注入，使第二层氧化硅薄膜的浅表层中的 Si: O 原子比例与 SiO_2 中的 Si: O 原子比例接近或相同，保证钝化层与空气接触的一面具有较强的疏水性，防止外界水汽进入背沟道，同时保证钝化层与 IGZO 有源层接触的一面具有较低氧含量，减少钝化层和 IGZO 有源层界面形成非平衡 O^- 离子的几率，同时能够防止源漏极被氧化，保证器件性能稳定。本发明的背沟道蚀刻型 TFT 基板采用上述方法制得，具有较强的器件稳定性。

以上所述，对于本领域的普通技术人员来说，可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形，而所有这些改变和变形都应属于本发明权利要求的保护范围。

权 利 要 求

1、一种背沟道蚀刻型 TFT 基板的制作方法，包括：

提供衬底基板，在所述衬底基板上从下到上依次形成栅极、栅极绝缘层及有源层，在所述有源层上形成间隔设置的源极与漏极；

采用等离子体增强化学气相沉积法在所述源极、漏极及有源层上沉积第一层氧化硅薄膜，在所述第一层氧化硅薄膜上沉积第二层氧化硅薄膜，所述第一层氧化硅薄膜与第二层氧化硅薄膜中的 Si: O 原子比例相同，均为 1: X，其中 X 小于 2；所述第一层氧化硅薄膜与第二层氧化硅薄膜组成钝化层；

利用离子注入方法对第二层氧化硅薄膜的浅表层进行氧元素注入，使所述第二层氧化硅薄膜的浅表层中的 Si: O 原子比例与 SiO_2 中的 Si: O 原子比例接近或相同，即所述第二层氧化硅薄膜的浅表层中的 Si: O 原子比例为 1: Y，其中 Y 介于 1.8 与 2 之间，且 Y 大于 X，制得背沟道蚀刻型 TFT 基板。

2、如权利要求 1 所述的背沟道蚀刻型 TFT 基板的制作方法，其中，采用等离子体增强化学气相沉积法沉积第一层氧化硅薄膜与第二层氧化硅薄膜时，所述第二层氧化硅薄膜的沉积功率大于所述第一层氧化硅薄膜的沉积功率，因此所述第二层氧化硅薄膜中 Si-O-Si 键的键角小于所述第一层氧化硅薄膜中 Si-O-Si 键的键角，从而所述第二层氧化硅薄膜的疏水性大于所述第一层氧化硅薄膜的疏水性。

3、如权利要求 2 所述的背沟道蚀刻型 TFT 基板的制作方法，其中，所述第二层氧化硅薄膜的浅表层的疏水性大于所述第二层氧化硅薄膜中除浅表层以外的其它区域的疏水性，所述第二层氧化硅薄膜中除浅表层以外的其它区域的疏水性大于所述第一层氧化硅薄膜的疏水性。

4、如权利要求 1 所述的背沟道蚀刻型 TFT 基板的制作方法，其中，所述第二层氧化硅薄膜的厚度大于所述第一层氧化硅薄膜的厚度。

5、如权利要求 4 所述的背沟道蚀刻型 TFT 基板的制作方法，其中，所述第一层氧化硅薄膜的厚度为 $1000\text{\AA}$ ，所述第二层氧化硅薄膜的厚度为 $2000\text{\AA}$ 。

6、一种背沟道蚀刻型 TFT 基板，包括：衬底基板、设于所述衬底基板上的栅极、设于所述栅极上的栅极绝缘层、设于所述栅极绝缘层上的有源层、设于所述有源层上且间隔设置的源极与漏极、以及设于所述源极、漏

极及有源层上的钝化层；

所述钝化层包括设于所述源极、漏极及有源层上的第一层氧化硅薄膜与设于所述第一层氧化硅薄膜上的第二层氧化硅薄膜；所述第二层氧化硅薄膜的浅表层中的 Si: O 原子比例与 SiO_2 中的 Si: O 原子比例接近或相同，
5 即所述第二层氧化硅薄膜的浅表层中的 Si: O 原子比例为 1: Y，其中 Y 介于 1.8 与 2 之间；所述第二层氧化硅薄膜中除浅表层以外的其它区域与所述第一层氧化硅薄膜中的 Si: O 原子比例相同，均为 1: X，其中 X 小于 Y。

7、如权利要求 6 所述的背沟道蚀刻型 TFT 基板，其中，所述第二层氧化硅薄膜中 Si-O-Si 键的键角小于所述第一层氧化硅薄膜中 Si-O-Si 键的键角，因此所述第二层氧化硅薄膜的疏水性大于所述第一层氧化硅薄膜的疏水性。
10

8、如权利要求 7 所述的背沟道蚀刻型 TFT 基板，其中，所述第二层氧化硅薄膜的浅表层的疏水性大于所述第二层氧化硅薄膜中除浅表层以外的其它区域的疏水性，所述第二层氧化硅薄膜中除浅表层以外的其它区域的疏水性大于所述第一层氧化硅薄膜的疏水性。
15

9、如权利要求 6 所述的背沟道蚀刻型 TFT 基板，其中，所述第二层氧化硅薄膜的厚度大于所述第一层氧化硅薄膜的厚度。

10、如权利要求 9 所述的背沟道蚀刻型 TFT 基板，其中，所述第一层氧化硅薄膜的厚度为 $1000\text{\AA}$ ，所述第二层氧化硅薄膜的厚度为 $2000\text{\AA}$ 。

20 11、一种背沟道蚀刻型 TFT 基板的制作方法，包括：

提供衬底基板，在所述衬底基板上从下到上依次形成栅极、栅极绝缘层及有源层，在所述有源层上形成间隔设置的源极与漏极；

采用等离子体增强化学气相沉积法在所述源极、漏极及有源层上沉积第一层氧化硅薄膜，在所述第一层氧化硅薄膜上沉积第二层氧化硅薄膜，
25 所述第一层氧化硅薄膜与第二层氧化硅薄膜中的 Si: O 原子比例相同，均为 1: X，其中 X 小于 2；所述第一层氧化硅薄膜与第二层氧化硅薄膜组成钝化层；

利用离子注入方法对第二层氧化硅薄膜的浅表层进行氧元素注入，使所述第二层氧化硅薄膜的浅表层中的 Si: O 原子比例与 SiO_2 中的 Si: O 原子比例接近或相同，即所述第二层氧化硅薄膜的浅表层中的 Si: O 原子比例
30 为 1: Y，其中 Y 介于 1.8 与 2 之间，且 Y 大于 X，制得背沟道蚀刻型 TFT 基板；

其中，采用等离子体增强化学气相沉积法沉积第一层氧化硅薄膜与第二层氧化硅薄膜时，所述第二层氧化硅薄膜的沉积功率大于所述第一层氧

化硅薄膜的沉积功率，因此所述第二层氧化硅薄膜中 Si-O-Si 键的键角小于所述第一层氧化硅薄膜中 Si-O-Si 键的键角，从而所述第二层氧化硅薄膜的疏水性大于所述第一层氧化硅薄膜的疏水性；

其中，所述第二层氧化硅薄膜的浅表层的疏水性大于所述第二层氧化硅薄膜中除浅表层以外的其它区域的疏水性，所述第二层氧化硅薄膜中除浅表层以外的其它区域的疏水性大于所述第一层氧化硅薄膜的疏水性；

其中，所述第二层氧化硅薄膜的厚度大于所述第一层氧化硅薄膜的厚度；

其中，所述第一层氧化硅薄膜的厚度为 1000Å，所述第二层氧化硅薄膜的厚度为 2000Å。

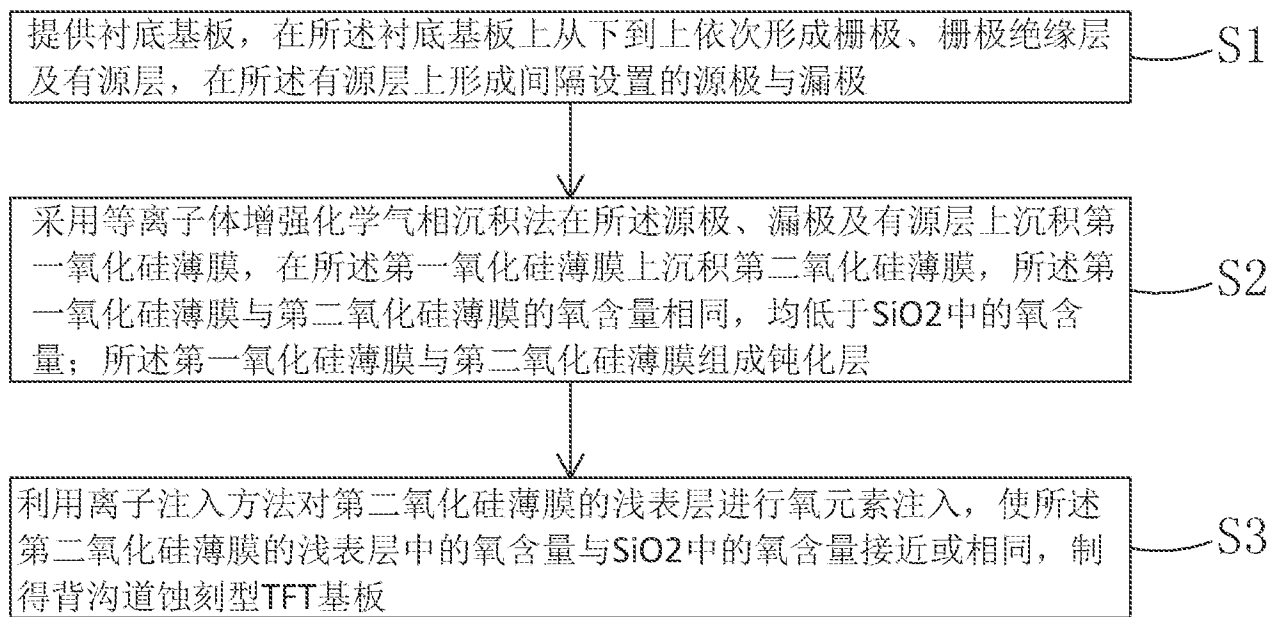


图1

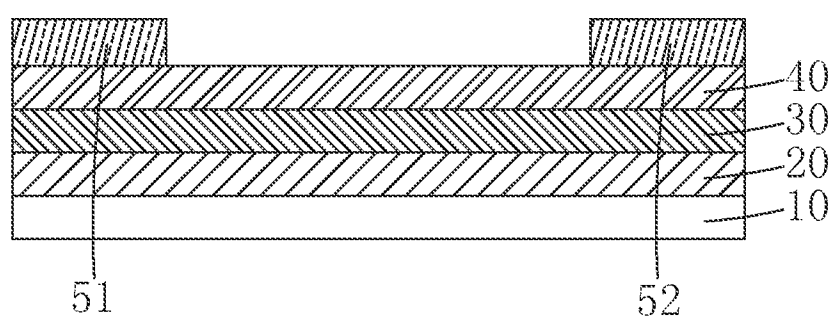


图2

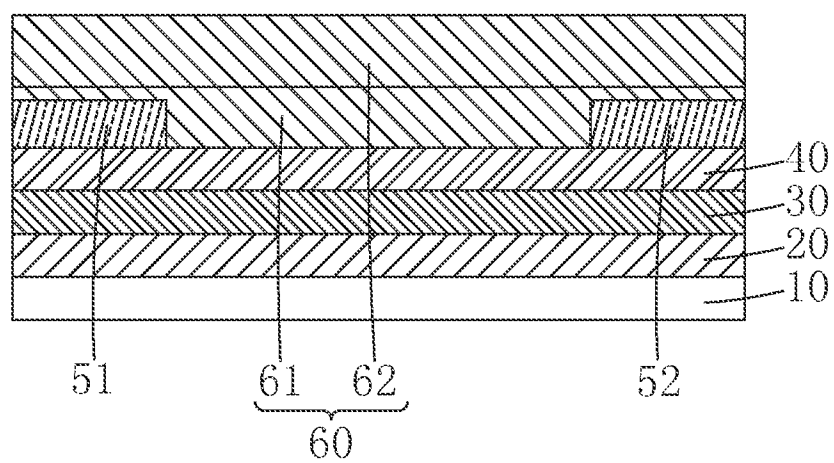


图3

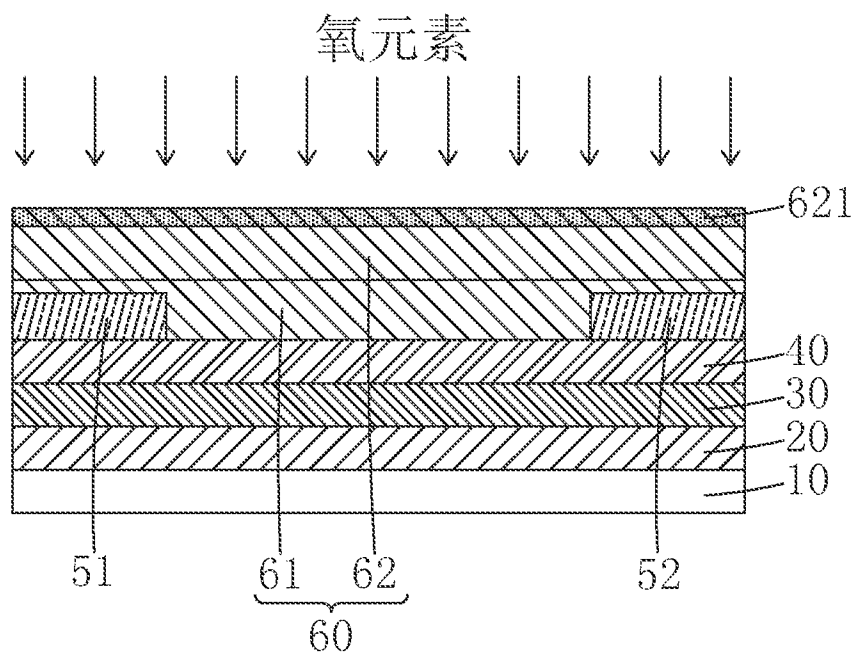


图4

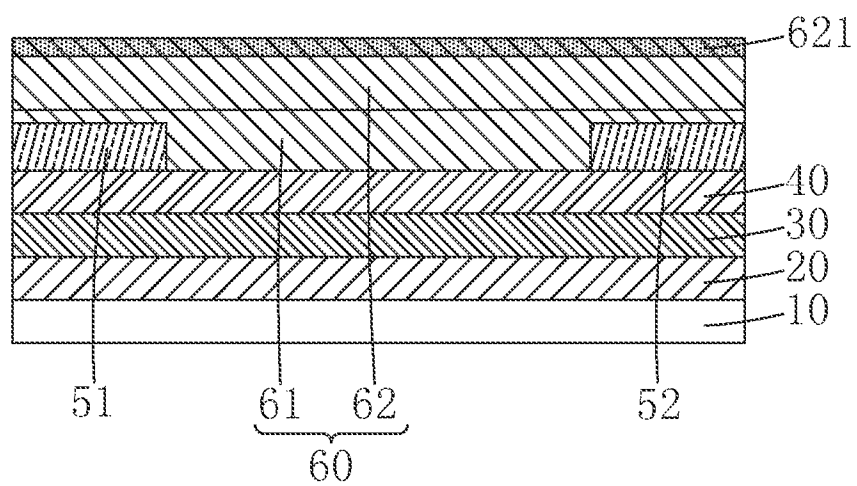


图5

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2017/117321

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/77(2017.01)i; H01L 27/12(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNKI, CNTXT, WPI, EPODOC: 薄膜晶体管, 氧化硅, 钝化, 保护, 富氧, 离子注入, 疏水, 功率, TFT, thin film transistor, silicon oxide, passivation, protect, oxygen rich, plasma, ion, hydrophobic, power

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 107068767 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 18 August 2017 (2017-08-18) description, paragraphs [0237]-[0310] and [0362]-[0365], and figures 1 and 7	1-11
A	CN 103824887 A (INFOVISION OPTOELECTRONICS (KUNSHAN) CO., LTD.) 28 May 2014 (2014-05-28) entire document	1-11
A	CN 105324835 A (KOBEL STEEL LTD.) 10 February 2016 (2016-02-10) entire document	1-11
A	US 9484442 B2 (JOLED INC.) 01 November 2016 (2016-11-01) entire document	1-11

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

01 August 2018

Date of mailing of the international search report

29 August 2018

Name and mailing address of the ISA/CN

State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2017/117321

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	107068767	A	18 August 2017	US	2014138674	A1	22 May 2014
				JP	5948446	B2	06 July 2016
				JP	2015122509	A	02 July 2015
				US	2016035567	A1	04 February 2016
				JP	2018026598	A	15 February 2018
				TW	I613813	B	01 February 2018
				JP	2017120920	A	06 July 2017
				CN	103824886	A	28 May 2014
				US	2016293641	A1	06 October 2016
				TW	I600157	B	21 September 2017
				US	2015270404	A1	24 September 2015
				KR	20170023054	A	02 March 2017
				US	9812583	B2	07 November 2017
				US	9449819	B2	20 September 2016
				JP	6189182	B2	30 August 2017
				TW	201735355	A	01 October 2017
				JP	2014116588	A	26 June 2014
				US	9219165	B2	22 December 2015
				TW	201427014	A	01 July 2014
				US	2018053856	A1	22 February 2018
				KR	20140063444	A	27 May 2014
				JP	6082423	B2	15 February 2017
				JP	2015216377	A	03 December 2015
				US	9087726	B2	21 July 2015
CN	103824887	A	28 May 2014	CN	103824887	B	09 November 2016
CN	105324835	A	10 February 2016	JP	6326270	B2	16 May 2018
				KR	20170128632	A	22 November 2017
				TW	I566414	B	11 January 2017
				WO	2014208520	A1	31 December 2014
				US	9660103	B2	23 May 2017
				US	2016079437	A1	17 March 2016
				JP	2015029051	A	12 February 2015
				TW	201513370	A	01 April 2015
				KR	20160013167	A	03 February 2016
				CN	105324835	B	03 April 2018
US	9484442	B2	01 November 2016	US	2016155828	A1	02 June 2016
				JP	2016103543	A	02 June 2016

国际检索报告

国际申请号

PCT/CN2017/117321

A. 主题的分类

H01L 21/77(2017.01)i; H01L 27/12(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNKI, CNTXT, WPI, EPODOC: 薄膜晶体管, 氧化硅, 钝化, 保护, 富氧, 离子注入, 疏水, 功率, TFT, thin film transistor, silicon oxide, passivation, protect, oxygen rich, plasma, ion, hydrophobic, power

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN 107068767 A (株式会社半导体能源研究所) 2017年 8月 18日 (2017 - 08 - 18) 说明书[0237]-[0310]、[0362]-[0365]段, 附图1、7	1-11
A	CN 103824887 A (昆山龙腾光电有限公司) 2014年 5月 28日 (2014 - 05 - 28) 全文	1-11
A	CN 105324835 A (株式会社神户制钢所) 2016年 2月 10日 (2016 - 02 - 10) 全文	1-11
A	US 9484442 B2 (JOLED INC.) 2016年 11月 1日 (2016 - 11 - 01) 全文	1-11

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2018年 8月 1日

国际检索报告邮寄日期

2018年 8月 29日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

赵世欣

电话号码 86-(10)-53961201

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/117321

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	107068767	A	2017年 8月 18日	US	2014138674	A1	2014年 5月 22日
				JP	5948446	B2	2016年 7月 6日
				JP	2015122509	A	2015年 7月 2日
				US	2016035567	A1	2016年 2月 4日
				JP	2018026598	A	2018年 2月 15日
				TW	I613813	B	2018年 2月 1日
				JP	2017120920	A	2017年 7月 6日
				CN	103824886	A	2014年 5月 28日
				US	2016293641	A1	2016年 10月 6日
				TW	I600157	B	2017年 9月 21日
				US	2015270404	A1	2015年 9月 24日
				KR	20170023054	A	2017年 3月 2日
				US	9812583	B2	2017年 11月 7日
				US	9449819	B2	2016年 9月 20日
				JP	6189182	B2	2017年 8月 30日
				TW	201735355	A	2017年 10月 1日
				JP	2014116588	A	2014年 6月 26日
				US	9219165	B2	2015年 12月 22日
				TW	201427014	A	2014年 7月 1日
				US	2018053856	A1	2018年 2月 22日
				KR	20140063444	A	2014年 5月 27日
				JP	6082423	B2	2017年 2月 15日
				JP	2015216377	A	2015年 12月 3日
				US	9087726	B2	2015年 7月 21日
CN	103824887	A	2014年 5月 28日	CN	103824887	B	2016年 11月 9日
CN	105324835	A	2016年 2月 10日	JP	6326270	B2	2018年 5月 16日
				KR	20170128632	A	2017年 11月 22日
				TW	I566414	B	2017年 1月 11日
				WO	2014208520	A1	2014年 12月 31日
				US	9660103	B2	2017年 5月 23日
				US	2016079437	A1	2016年 3月 17日
				JP	2015029051	A	2015年 2月 12日
				TW	201513370	A	2015年 4月 1日
				KR	20160013167	A	2016年 2月 3日
				CN	105324835	B	2018年 4月 3日
US	9484442	B2	2016年 11月 1日	US	2016155828	A1	2016年 6月 2日
				JP	2016103543	A	2016年 6月 2日

表 PCT/ISA/210 (同族专利附件) (2015年1月)