(19)中华人民共和国国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 103578421 A
(43)申请公布日 2014.02.12

(21)申请号 201310314429.3

(22)申请日 2013.07.24

(30)优先权数据
2012-170369 2012.07.31 JP

(71)申请人 索尼公司
地址 日本东京

(72)发明人 泉岳 甚田诚一郎

(74)专利代理机构 北京康信知识产权代理有限责任公司 11240
代理人 余刚 吴孟秋

(51)Int.Cl.
*G09G 3/32*(2006.01)
*G09G 3/36*(2006.01)

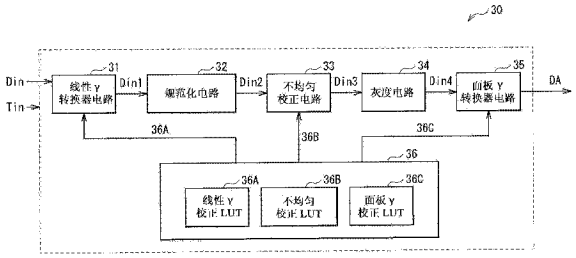
权利要求书2页 说明书15页 附图16页

(54)发明名称

信号处理电路、显示单元、电子设备和信号处理方法

(57)摘要

本发明涉及信号处理电路、显示单元、电子设备和信号处理方法，该信号处理电路对第一图像信号执行校正以在图像中生成有规律性的类噪声图案，并由此生成第二图像信号。因此，即使在第一图像信号被输入到显示面板中的情况下在显示图像中产生条纹或亮度不均匀，也仍允许使条纹和亮度不均匀较不可见的图案被叠加在显示图像上。此外，在显示图像上叠加的图案是在不测量显示面板的发光特性的情况下可获得的有规律性的类噪声图案。因此，不必测量显示面板的发光特性以将上述图案叠加在显示图像上。




CN 103578421 A

1. 一种用于驱动显示面板的驱动电路，包括：

驱动器；以及

信号处理电路，被配置为接收图像信号并向所述驱动器输出校正的图像信号，所述信号处理电路包括：

不均匀校正电路，被配置为将包括在所述图像信号中的灰度信号与校正因数依次相乘，所述校正因数对应于在所述显示面板中的重复像素阵列。

2. 根据权利要求 1 所述的用于驱动显示面板的驱动电路，其中，所述重复像素阵列是规则的重复像素阵列。

3. 根据权利要求 2 所述的用于驱动显示面板的驱动电路，其中，所述规则的重复像素阵列被布置成具有 M 行和 N 列的方格图案，其中，M 和 N 是至少为 2 的整数。

4. 根据权利要求 3 所述的用于驱动显示面板的驱动电路，其中，所述校正因数具有等于或小于 1 的值。

5. 根据权利要求 1 所述的用于驱动显示面板的驱动电路，其中，所述信号处理电路还包括存储部，所述存储部包括：

线性伽马校正查询表，允许输出信号具有线性伽马特性；

不均匀校正查询表，包括所述校正因数；以及

伽马校正查询表，允许所述输出信号具有与所述显示面板的伽马特性互补的伽马特性。

6. 一种具有用于驱动显示面板的驱动电路的电子设备，包括：

驱动器；以及

信号处理电路，被配置为接收图像信号并向所述驱动器输出校正的图像信号，所述信号处理电路包括：

不均匀校正电路，被配置为将包括在所述图像信号中的灰度信号与校正因数依次相乘，所述校正因数对应于在所述显示面板中的重复像素阵列。

7. 根据权利要求 6 所述的电子设备，其中，所述重复像素阵列是规则的重复像素阵列。

8. 根据权利要求 7 所述的电子设备，其中，所述规则的重复像素阵列被布置成具有 M 行和 N 列的方格图案，其中，M 和 N 是至少为 2 的整数。

9. 根据权利要求 8 所述的电子设备，其中，所述校正因数具有等于或小于 1 的值。

10. 一种信号处理电路，包括：

线性伽马转换器电路，被配置为将图像信号的伽马特性转换成线性伽马特性；以及

不均匀校正电路，被配置为从所述线性伽马转换器电路接收转换的图像信号，并将包括在所述转换的图像信号中的灰度信号与校正因数依次相乘，所述校正因数对应于在所述显示面板中的重复像素阵列。

11. 根据权利要求 10 所述的信号处理电路，其中，所述重复像素阵列是规则的重复像素阵列。

12. 根据权利要求 11 所述的信号处理电路，其中，所述规则重复像素阵列被布置成具有 M 行和 N 列的方格图案，其中，M 和 N 是至少为 2 的整数。

13. 根据权利要求 12 所述的信号处理电路，其中，所述校正因数具有等于或小于 1 的值。

14. 一种处理将被提供至显示面板的图像信号的方法，所述方法包括：

将所述图像信号的伽马特性转换成线性伽马特性；以及

将包括在转换的图像信号中的灰度信号与校正因数相乘，所述校正因数对应于在所述显示面板中的重复像素阵列。

15. 根据权利要求 14 所述的处理图像信号的方法，其中，所述重复像素阵列是规则重复像素阵列。

16. 根据权利要求 15 所述的处理图像信号的方法，还包括将所述规则重复像素阵列布置成具有 M 行和 N 列的方格图案，其中，M 和 N 是至少为 2 的整数。

17. 根据权利要求 16 所述的处理图像信号的方法，其中，所述校正因数具有等于或小于 1 的值。

# 信号处理电路、显示单元、电子设备和信号处理方法

## 技术领域

[0001] 本公开涉及一种对图像信号执行校正的信号处理电路，以及各自包括该信号处理电路的显示单元和电子设备。此外，本公开涉及一种对图像信号执行校正的信号处理方法。

## 背景技术

[0002] 近些年，在显示图像的显示单元领域中，已在进行对作为发光像素器件、电流驱动的发光器件(例如，有机 EL 器件)而使用的显示单元的开发和商业化。在电流驱动的发光器件中，发光亮度根据流过其的电流的值而变化。不同于液晶器件，有机 EL 器件是自发光器件；因此，在使用有机 EL 器件的显示单元(有机 EL 显示单元)中，光源(背光)是不必要的，且因此，与使用光源的液晶显示单元相比，其厚度的减小和更高亮度是可实现的。

[0003] 在这种有机 EL 显示单元中，在制造时 TFT 特性上的变化可能导致显示图像中的条纹或亮度不均匀(unevenness)。一般地，为防止这种显示故障，执行自校正(Vth 校正)的技术通常由驱动包括在像素电路中的 TFT (薄膜晶体管)的方法来实施。然而，实际上仅由 Vth 校正不足以防止显示故障，且除 Vth 校正之外，基于 TFT 的迁移率 μ 的量值来校正保持在该 TFT 的栅极与源极之间的电压的 μ 校正可被执行(例如，参考日本待审查专利申请公开第 2008-148055 号)。

## 发明内容

[0004] 在 μ 校正中，使用比在显示时使用的电压更高的电压。因此，当 μ 校正被执行时，与 μ 校正不被执行的情况相比较，更高电压的驱动器 IC 是必需的，且从该驱动器 IC 生成的热量更大。因此，在驱动系统的小型化和功耗的减小为必需的移动设备中，必需实施在不执行 μ 校正的情况下防止显示故障的技术。

[0005] 所提出的这种技术的实例包括在日本待审查专利申请公开第 2004-212557 号、第 2011-53634 号、第 2009-258302 号和第 2004-145257 号中描述的技术。在日本待审查专利申请公开第 2004-212557 号中，公开了在激光退火时旋转衬底以使能量密度的变化均衡的技术。然而，因为由制造时间的增加引起制造成本增加，所以该技术是不利的。此外，在日本待审查专利申请公开第 2011-53634 号、第 2009-258302 号和第 2004-145257 号中，公开了通过测量每个单独显示面板的发光特性以生成测量数据且使用基于测量数据生成的校正数据校正图像信号来防止显示故障的技术。然而，在这些技术中，必需测量每个单独显示面板的发光特性。因此，因为由制造时间的增加引起制造成本增加，所以这些技术也是不利的。

[0006] 应注意，在显示图像中导致的条纹和亮度不均匀不是有机 EL 显示单元特有的问题。例如，在多个 μm 级的 LED 作为显示像素被布置成矩阵的 LED (发光二极管)显示单元中，LED 特性上的变化可能在显示图像中导致条纹或亮度不均匀。

[0007] 期望提供一种能够在不增加制造时间的情况下防止显示故障的信号处理电路，以及各自包括该信号处理电路的显示单元和电子设备。此外，期望提供一种能够在不增加制

造时间的情况下防止显示故障的信号处理方法。

[0008] 根据本公开的实施方式，提供了一种信号处理电路，其对第一图像信号执行校正以在图像中生成带有规律性的类噪声图案，并由此生成第二图像信号。

[0009] 根据本公开的实施方式，提供了一种显示单元，其被设置有显示面板和驱动该显示面板的驱动电路，该驱动电路包括：信号处理电路，该信号处理电路对第一图像信号执行校正，以在图像中生成带有规律性的类噪声图案，并由此生成第二图像信号。

[0010] 根据本公开的实施方式，提供了一种设置有显示单元的电子设备，该显示单元包括显示面板和驱动该显示面板的驱动电路，该驱动电路包括：信号处理电路，该信号处理电路对第一图像信号执行校正，以在图像中生成带有规律性的类噪声图案，并由此生成第二图像信号。

[0011] 根据本公开的实施方式，提供了一种信号处理方法，包括：对第一图像信号执行校正，以在图像中生成带有规律性的类噪声图案，并由此生成第二图像信号。

[0012] 在根据本公开实施方式的信号处理电路、显示单元、电子设备和信号处理方法中，对第一图像信号执行校正，以在图像中生成带有规律性的类噪声图案，并由此生成第二图像信号。因此，即使在第一图像信号被输入到显示面板中的情况下在显示图像中产生条纹或亮度不均匀，也仍允许使条纹和亮度不均匀较不可见的图案被叠加在显示图像上。此外，在本公开的实施方式中，在显示图像上叠加的图案是在不测量显示面板的发光特性的情况下可获得的带有规律性的类噪声图案。因此，不必测量显示面板的发光特性以将上述图案叠加在显示图像上。

[0013] 在根据本公开实施方式的信号处理电路、显示单元、电子设备和信号处理方法中，即使在第一图像信号被输入到显示面板中的情况下在显示图像中产生条纹或亮度不均匀，也仍允许使条纹和亮度不均匀较不可见的图案被叠加在显示图像上；因此，可防止显示故障，诸如条纹和亮度不均匀。此外，不必测量显示面板的发光特性以将该图案叠加在显示图像上；因此，制造时间较不可能增加。因此，在本公开的实施方式中，可在不增加制造时间的情况下防止显示故障。

[0014] 应理解，前述一般性描述和以下详细描述均是示例性的，且旨在提供对所主张权利的技术的进一步解释。

## 附图说明

[0015] 所包括的附图提供了对本技术的进一步理解，且被结合到本说明书中并构成本说明书的一部分。附图示出了实施方式，并与本说明书一起用来解释本技术的原理。

[0016] 图 1 是示出根据本公开实施方式的显示单元的功能块的一个实例的示意图。

[0017] 图 2 是示出图 1 中所示的显示面板的示意配置的一个实例的示意图。

[0018] 图 3 是示出图 1 中所示的信号处理电路的功能块的一个实例的示意图。

[0019] 图 4A 至图 4G 是示出图 3 中所示的不均匀校正 LUT（查询表）的实例的示意图。

[0020] 图 5A 至图 5E 是示出图 3 中所示的不均匀校正 LUT 的其他实例的示意图。

[0021] 图 6A 和图 6B 是示出在图 3 的不均匀校正中于输入图像信号上叠加不均匀校正 LUT 的方法的一个实例的示意图。

[0022] 图 7 是放大地示出当用于显示白色的图像信号被输入到图 3 中所示的不均匀校正

电路中时的输出的第一实例的示意图。

[0023] 图 8 是放大地示出当用于显示白色的图像信号被输入到图 3 中所示的不均匀校正电路中时的输出的第二实例的示意图。

[0024] 图 9 是放大地示出当用于显示白色的图像信号被输入到图 3 中所示的不均匀校正电路中时的输出的第三实例的示意图。

[0025] 图 10 是放大地示出当用于显示白色的图像信号被输入到图 3 中所示的不均匀校正电路中时的输出的第四实例的示意图。

[0026] 图 11 是放大地示出当用于显示白色的图像信号被输入到图 3 中所示的不均匀校正电路中时的输出的第五实例的示意图。

[0027] 图 12 是放大地示出当用于显示白色的图像信号被输入到图 3 中所示的不均匀校正电路中时的输出的第六实例的示意图。

[0028] 图 13 是放大地示出当用于显示白色的图像信号被输入到图 3 中所示的不均匀校正电路中时的输出的第七实例的示意图。

[0029] 图 14 是放大地示出当包括条纹状显示故障的图像信号被输入到图 3 中所示的不均匀校正电路中时的输出的一个实例的示意图。

[0030] 图 15 是示出图 1 中所示的驱动器的功能块的一个实例的示意图。

[0031] 图 16 是示出在图 3 的不均匀校正中于输入图像信号上叠加不均匀校正 LUT 的方法的另一实例的示意图。

[0032] 图 17 是示出图 1 中所示的信号处理电路的功能块的另一实例的示意图。

[0033] 图 18 是示出根据上述实施方式的显示单元的应用实例 1 的外观的透视图。

[0034] 图 19A 和图 19B 分别是示出当从前侧和后侧观看时应用实例 2 的外观的透视图。

[0035] 图 20 是示出应用实例 3 的外观的透视图。

[0036] 图 21 是示出应用实例 4 的外观的透视图。

[0037] 图 22A 至图 22G 示出了应用实例 5，其中，图 22A 和图 22B 分别是应用实例 5 被打开的状态下的前视图和侧视图，以及图 22C、图 22D、图 22E、图 22F 和图 22G 分别是应用实例 5 被闭合的状态下的前视图、左侧视图、右侧视图、顶视图和底视图。

## 具体实施方式

[0038] 以下将参照附图详细描述本公开的一些实施方式。应注意，该描述将按以下顺序给出。

[0039] 1．实施方式(显示单元)

[0040] 2．变形例(显示单元)

[0041] 3．应用实例(电子设备)

[0042] (1．实施方式)

[0043] [配置]

[0044] 图 1 示出了根据本公开实施方式的显示单元 1 的示意性配置。显示单元 1 包括显示面板 10 和基于从外界供应的图像信号 Din 和同步信号 Tin 驱动该显示面板 10 的驱动电路 20。

[0045] (显示面板 10)

[0046] 显示面板 10 通过由电压施加而电学改变光的偏振状态来生成图像光。显示面板 10 基于输入图像信号 Vsig1 至 VsigN 调制入射光以显示图像。如本文中所使用，图像信号 Vsig1 至 VsigN 是指相位扩展的图像信号。在显示面板 10 是用于彩色显示的面板的情况下，图像信号 Vsig1 至 VsigN 可包括例如对应于红色像素的图像信号 VsigR1 至 VsigRN、对应于绿色像素的图像信号 VsigG1 至 VsigGN、以及对应于蓝色像素的图像信号 VsigB1 至 VsigBN。

[0047] 图 2 示出了图 1 中所示的显示面板 10 的示意性配置的一个实例。显示面板 10 包括例如面板部 11 和连接至面板部 11 的柔性印刷电路(FPC)12（下文中被称为“FPC 12”)。面板部 11 包括例如多个像素 14 形成矩阵的像素区 13、数据线驱动电路 15 和扫描线驱动电路 16。面板部 11 基于从外界供应的数字图像信号 Din，通过由数据线驱动电路 15 和扫描线驱动电路 16 有源地驱动像素 14 来显示图像。

[0048] 面板部 11 包括在行方向上延伸的多条写入线 WSL 和在列方向上延伸的多条信号线 DTL。像素 14 被置于每条信号线 DTL 与每条写入线 WSL 的交点处。信号线 DTL 被连接到数据线驱动电路 15 的输出端(未示出)。写入线 WSL 被连接到扫描线驱动电路 16 的输出端(未示出)。

[0049] 数据线驱动电路 15 向像素 14 供应例如从驱动电路 20 供应的用于一条水平线的模拟图像信号作为信号电压。更具体地，数据线驱动电路 15 经由信号线 DTL 向属于由扫描线驱动电路 16 选择的一条水平线的像素 14 供应例如用于一条水平线的模拟图像信号。

[0050] 扫描线驱动电路 16 选择例如基于从驱动电路 20 供应的扫描时序控制信号来驱动的像素 14。更具体地，扫描线驱动电路 16 通过经由写入线 WSL 向像素 14 的选择电路(未示出)施加选择脉冲，从排布成矩阵的多个像素 14 中选择属于一行的像素 14 作为要被驱动的像素。属于一行的这些像素 14 响应于从数据线驱动电路 15 供应的信号电压而对一条水平线执行显示。因此，扫描线驱动电路 16 以时分方式从一条水平线到另一条顺序执行扫描，从而在整个像素区上执行显示。

[0051] (驱动电路 20)

[0052] 例如，如图 1 中所示，驱动电路 20 包括信号处理电路 30、时序生成电路 40 和驱动器 50。

[0053] (信号处理电路 30)

[0054] 信号处理电路 30 基于图像信号 Din 为显示面板 10 生成图像信号 DA。图像信号 Din 是数字图像信号，且是经过预定 γ 校正的信号。在该情况下，预定 γ 校正是指校正图像信号 Din，以在图像信号 Din 被输入到预定显示单元(现有技术中为基于 CRT 的电视机)中时在图像信号 Din 与预定显示单元的亮度之间具有线性关系。

[0055] 信号处理电路 30 对图像信号 Din 执行预定校正，并向驱动器 50 输出已校正的图像信号作为图像信号 DA。信号处理电路 30 基于包括在同步信号 Tin 中的水平同步信号和垂直同步信号以一定时序向驱动器 50 输出图像信号 DA。在该情况下，如下文将描述，预定校正的实例包括线性 γ 校正(或逆 γ 校正)、γ 校正和不均匀校正。应注意，预定校正可包括除上述校正之外的任何校正。在该情况下，线性 γ 校正(或逆 γ 校正)是指通过取消应用于图像信号 Din 的伽马校正来生成带有线性伽马特性的图像信号(第三图像信号)。γ 校正是指校正图像信号的灰度以允许图像信号的特性根据伽马值而具有最优曲线。应注意，

不均匀校正将在下文描述。

[0056] 图 3 示出了信号处理电路 30 的内部配置的一部分。信号处理电路 30 包括例如线性 γ 转换器电路 31、归一化(normalization,标准化)电路 32、不均匀校正电路 33、灰度电路 34、面板 γ 转换器电路 35 以及存储部 36。

[0057] 归一化电路 32 将源自线性 γ 转换器电路 31 的输出信号(图像信号 Din1)归一化,并输出通过将图像信号 Din1 归一化而获得的图像信号 Din2。灰度电路 34 向源自不均匀校正电路 33 的输出信号(图像信号 Din3)提供在灰度电路 34 之后的级中适于 D/A 转换器电路 52 (其将在下文描述)的灰度信息,并输出通过在源自不均匀校正电路 33 的输出信号(图像信号 Din3)上执行预定计算而获得的图像信号 Din4。

[0058] 存储部 36 保存例如线性 γ 校正 LUT 36A、不均匀校正 LUT 36B 和 γ 校正 LUT 36C。线性 γ 校正 LUT 36A 将输入信号与输出信号相关联,以允许该输出信号具有线性 γ 特性。γ 校正 LUT 36C 将输入信号与输出信号相关联,以允许该输出信号具有与显示面板 10 的 γ 特性互补的 γ 特性。应注意,不均匀校正 LUT 36B 将在下文描述。

[0059] 线性 γ 转换器电路 31 通过使用从存储部 36 读取的线性 γ 校正 LUT 36A 将图像信号 Din 转换成图像信号 Din1。线性 γ 转换器电路 31 通过使用线性 γ 校正 LUT 36A 将图像信号 Din 的 γ 特性转换成线性 γ 特性,从而输出带有线性 γ 特性的图像信号作为图像信号 Din1。面板 γ 转换器电路 35 通过使用从存储部 36 读取的 γ 校正 LUT36C 将图像信号 Din4 转换成图像信号 DA。面板 γ 转换器电路 35 通过使用 γ 校正 LUT 36C 将图像信号 Din4 的 γ 特性转换成与显示面板 10 的 γ 特性互补的 γ 特性,从而输出带有与显示面板 10 的 γ 特性互补的 γ 特性的图像信号作为图像信号 DA。

[0060] (不均匀校正 LUT 36B)

[0061] 接下来,下文将描述不均匀校正 LUT 36B。图 4A 至图 4G 概念上示出了不均匀校正 LUT 36B,且更具体地,图 4A 至图 4G 示出了当包括在不均匀校正 LUT 36B 中的全部校正因数均在对应于显示面板 10 中的像素 14 的阵列的矩阵中排布时的状态。包括在不均匀校正 LUT 36B 中的多个校正因数是由预期出现的亮度相乘的亮度比值。在该情况下,预期出现的亮度是指在显示面板 10 是用于彩色显示的面板的情况下从像素 14 发出的每种光颜色的亮度。因此,在显示面板 10 是用于彩色显示的面板的情况下,向每种像素颜色提供一个不均匀校正 LUT 36B。

[0062] 在图 4A 中的不均匀校正 LUT 36B 中,四个校正因数被排布成 2×2 阵列,并以双重旋转对称排列。此外,在图 4A 中的不均匀校正 LUT 36B 中,校正因数被分类成小于 1(更具体地,0.9 和 0.95)的两个值。在图 4A 中,0.95 的校正因数被对角排列,以及 0.9 的校正因数被对角排列。在图 4A 中的阵列在垂直方向和水平方向上重复排列的情况下,0.95 的校正因数在倾斜方向上连续排列,以及 0.9 的校正因数在倾斜方向上连续排列。换言之,0.95 的校正因数和 0.9 的校正因数被排布在方格图案中。因此,设计图 4A 中的阵列是假设由显示面板 10 产生的具体条纹在垂直方向或水平方向上延伸。

[0063] 在图 4B 中的不均匀校正 LUT 36B 中,四个校正因数以 2×2 阵列排列,并以双重旋转对称排列。此外,在图 4B 中的不均匀校正 LUT 36B 中,校正因数被分类成等于或小于 1(更具体地,0.95 和 1)的两个值。在图 4B 中,0.95 的校正因数被对角排列,以及 1 的校正因数被对角排列。在图 4B 中的阵列在垂直方向和水平方向上重复排列的情况下,0.95 的

校正因数在倾斜方向上连续排列，以及 1 的校正因数在倾斜方向上连续排列。换言之，0.95 的校正因数和 1 的校正因数被排布在方格图案中。因此，设计图 4B 中的阵列是假设由显示面板 10 产生的具体条纹在垂直方向或水平方向上延伸。

[0064] 在图 4C 中的不均匀校正 LUT 36B 中，十二个校正因数以 6×2 阵列排列，并以一重旋转对称排列。此外，在图 4C 中的不均匀校正 LUT 36B 中，校正因数被分类成等于或小于 1（更具体地，0.9、0.95 和 1）的三个值。在图 4C 中，0.9 的校正因数在两个水平行中排列，以及包括校正因数 1 的块在倾斜方向上排列，且其间介有 0.9 的校正因数，以及包括 0.95 的校正因数的块在倾斜方向上排列，且其间介有 0.9 的校正因数。在图 4C 中的阵列在垂直方向和水平方向上重复排列的情况下，0.9 的校正因数在水平方向上连续排列，包括校正因数 1 的块在倾斜方向上排列，且包括 0.95 的校正因数的块在倾斜方向上排列。因此，在由显示面板 10 产生的具体条纹在垂直方向上延伸的情况下，该具体条纹正交于 0.9 的校正因数排列的方向，并与包括校正因数 1 的块的排列以及包括 0.95 的校正因数的块的排列相交。因此，设计图 4C 中的阵列是假设由显示面板 10 产生的具体条纹在垂直方向上延伸。

[0065] 在图 4D 中的不均匀校正 LUT 36B 中，十六个校正因数以 4×4 阵列排列，并以一重旋转对称排列。此外，在图 4D 中的不均匀校正 LUT 36B 中，校正因数被分类成等于或小于 1（更具体地，0.9、0.95 和 1）的三个值。在图 4D 中，包括 0.95 和 0.9 的校正因数的块被对角排列，以及包括 1 的校正因数的块被对角排列。在图 4D 中的阵列在垂直方向和水平方向上重复排列的情况下，包括 0.95 和 0.9 的校正因数的块在倾斜方向上连续排列，以及包括 1 的校正因数的块在倾斜方向上连续排列。换言之，包括 0.95 和 0.9 的校正因数的块与包括 1 的校正因数的块被排布在方格图案中。因此，设计图 4D 中的阵列是假设由显示面板 10 产生的具体条纹在垂直方向或水平方向上延伸。

[0066] 在图 4E 中的不均匀校正 LUT 36B 中，十六个校正因数以 4×4 阵列排列，并以一重旋转对称排列。此外，在图 4E 中的不均匀校正 LUT 36B 中，校正因数被分类成小于 1（更具体地，0.9 和 0.95）的两个值。在图 4E 中，大量的 0.95 的校正因数在阵列各处排列，而 0.9 的校正因数在阵列中稀疏（分离）散布。在图 4E 中的阵列在垂直方向和水平方向上重复排列的情况下，大量的 0.95 的校正因数在阵列各处排列，而 0.9 的校正因数在阵列中稀疏（分离）散布。因此，设计图 4E 中的阵列是假设由显示面板 10 产生的具体条纹在垂直方向、水平方向或倾斜方向上延伸。

[0067] 在图 4F 中的不均匀校正 LUT 36B 中，十六个校正因数以 4×4 阵列排列，并以一重旋转对称排列。此外，在图 4F 中的不均匀校正 LUT 36B 中，校正因数被分类成等于或小于 1（更具体地，0.95 和 1）的两个值。在图 4F 中，大量的 0.95 的校正因数在阵列各处排列，而 1 的校正因数在阵列中稀疏（分离）散布。在图 4F 中的阵列在垂直方向和水平方向上重复排列的情况下，大量的 0.95 的校正因数在阵列各处排列，而 1 的校正因数在阵列中稀疏（分离）散布。因此，设计图 4F 中的阵列是假设由显示面板 10 产生的具体条纹在垂直方向、水平方向或倾斜方向上延伸。

[0068] 在图 4G 中的不均匀校正 LUT 36B 中，十六个校正因数以 4×4 阵列排列，并以一重旋转对称排列。此外，在图 4G 中的不均匀校正 LUT 36B 中，校正因数被分类成等于或小于 1（更具体地，0.9、0.95 和 1）的三个值。在图 4G 中，大量的 0.95 的校正因数在阵列各处排列，而 1 的校正因数和 0.9 的校正因数在阵列中稀疏（分离）散布。在图 4G 中的阵列在垂直

方向和水平方向上重复排列的情况下，大量的 0.95 的校正因数在阵列各处排列，而 1 的校正因数和 0.9 的校正因数在阵列中稀疏(分离)散布。因此，设计图 4G 中的阵列是假设由显示面板 10 产生的具体条纹在垂直方向、水平方向或倾斜方向上延伸。

[0069] 应注意，从包括在不均匀校正 LUT 36B 中的多种校正因数中选择的一种可以是大于 1 的整数值。换言之，不均匀校正 LUT 36B 可包括来自小于 1 的整数、1 和大于 1 的整数中的至少 1 和大于 1 的整数作为校正因数。在该情况下，允许抑制由不均匀校正 LUT 36B 的应用导致的亮度下降。图 5A 至图 5E 示出了包括大于 1 的整数值作为校正因数的不均匀校正 LUT 36B 的阵列的实例。

[0070] 在图 5A 中的不均匀校正 LUT 36B 中，四个校正因数以 2×2 阵列排列，并以双重旋转对称排列。此外，在图 5A 中的不均匀校正 LUT 36B 中，校正因数被分类成包括大于 1 的值(更具体地，1.05)和 1 的两个值。在图 5A 中，1 的校正因数和 1.05 的校正因数被对角排列。在图 5A 中的阵列在垂直方向和水平方向上重复排列的情况下，1 的校正因数在倾斜方向上连续排列，以及 1.05 的校正因数在倾斜方向上连续排列。换言之，1 的校正因数和 1.05 的校正因数在方格图案中排列。因此，设计图 5A 中的阵列是假设由显示面板 10 产生的具体条纹在垂直方向或水平方向上延伸。

[0071] 在图 5B 中的不均匀校正 LUT 36B 中，十二个校正因数以 6×2 阵列排列，并以一重旋转对称排列。此外，在图 5B 中的不均匀校正 LUT 36B 中，校正因数被分类成包括大于 1 的值(更具体地，1.05)和等于或小于 1 的值(更具体地，0.95 和 1)的三个值。在图 5B 中，0.95 的校正因数在两个水平行中排列，包括 1 的校正因数的块在倾斜方向上排列，且其间介有 0.95 的校正因数，以及包括 1.05 的校正因数的块在倾斜方向上排列，且其间介有 0.95 的校正因数。在图 5B 中的阵列在垂直方向和水平方向上重复排列的情况下，0.95 的校正因数在水平方向上连续排列，包括 1 的校正因数的块在倾斜方向上排列，以及包括 1.05 的校正因数的块在倾斜方向上排列。因此，在由显示面板 10 产生的具体条纹在垂直方向上延伸的情况下，该具体条纹正交于 0.95 的校正因数排列的方向，并与包括 1 的校正因数的块的排列以及包括 1.05 的校正因数的块的排列相交。因此，设计图 5B 中的阵列是假设由显示面板 10 产生的具体条纹在垂直方向上延伸。

[0072] 在图 5C 中的不均匀校正 LUT 36B 中，十六个校正因数以 4×4 阵列排列，并以一重旋转对称排列。此外，在图 5C 中的不均匀校正 LUT 36B 中，校正因数被分类成包括大于 1 的值(更具体地，1.05)和等于或小于 1 的值(更具体地，0.95 和 1)的三个值。在图 5C 中，在阵列中，包括 1.05 的校正因数的块在倾斜方向上排列，以及包括 1 和 0.95 的校正因数的块被倾斜排列。因此，设计图 5C 中的阵列是假设由显示面板 10 产生的具体条纹在垂直方向或水平方向上延伸。

[0073] 在图 5D 中的不均匀校正 LUT 36B 中，十六个校正因数在 4×4 阵列中排列，并以一重旋转对称排列。此外，在图 5D 中的不均匀校正 LUT 36B 中，校正因数被分类成包括大于 1 的值(更具体地，1.05)和 1 的两个值。在图 5D 中，大量的 1 的校正因数在阵列各处排列，而 1.05 的校正因数在阵列中稀疏(分离)散布。在图 5D 中的阵列在垂直方向和水平方向上重复排列的情况下，大量的 1 的校正因数在阵列各处排列，而 1.05 的校正因数在阵列中稀疏(分离)散布。因此，设计图 5D 中的阵列是假设由显示面板 10 产生的具体条纹在垂直方向、水平方向或倾斜方向上延伸。

[0074] 在图 5E 中的不均匀校正 LUT 36B 中，十六个校正因数以 4×4 阵列排列，并以一重旋转对称排列。此外，在图 5E 中的不均匀校正 LUT 36B 中，校正因数被分类成包括大于 1 的值（更具体地，1.05）和等于或小于 1 的值（更具体地，0.95 和 1）的三个值。在图 5E 中，在阵列中，1 的校正因数被倾斜排列，以及包括 0.95 和 1.05 的校正因数的块被倾斜排列。因此，设计图 5E 中的阵列是假设由显示面板 10 产生的具体条纹在垂直方向、水平方向或倾斜方向上延伸。

[0075] 因此，不均匀校正 LUT 36B 包括在数目上小于显示面板 10 中全部像素的校正因数。在包括在不均匀校正 LUT 36B 中的全部校正因数均在与显示面板 10 中的像素 14 的阵列相对应的矩阵中排列的阵列（下文中被称为“第一阵列”）中，不均匀校正 LUT 36B 包括在数目上小于显示面板 10 中的像素行的列，以及在数目上小于显示面板 10 中的像素列的行。因此，如将在下文描述，在数目上等于包括在不均匀校正 LUT 36B 中的校正因数的灰度信号的群中，不均匀校正电路 33 将对应于显示面板 10 中的全部像素的灰度信号与不均匀校正 LUT 36B 顺序相乘，而不将全部灰度信号共同相乘。

[0076] 在第一阵列中，列的数目可等于显示面板 10 中像素行的数目的约数（参照图 6A），或者可不同于显示面板 10 中像素行的数目的约数（参照图 6B）。此外，在第一阵列中，行的数目可等于或不同于显示面板 10 中像素列的数目的约数。

[0077] 在第一阵列中列的数目不同于显示面板 10 中像素行的数目的约数的情况下，不均匀校正电路 33 不采用源自包括在不均匀校正 LUT 36B 中的全部校正因数中的没有对应像素 14 的校正因数来执行计算。同样，在第一阵列中行的数目不同于显示面板 10 中像素列的数目的约数的情况下，不均匀校正电路 33 不采用源自包括在不均匀校正 LUT 36B 中的全部校正因数中的没有对应像素 14 的校正因数来执行计算。

[0078] 此外，当包括在不均匀校正 LUT 36B 中的全部校准因数均在与显示面板 10 中像素 14 的阵列相对应的矩阵中排列时，不均匀校正 LUT 36B 是点对称排列。不均匀校正 LUT 36B 具有一重旋转对称或二重旋转对称的规律性。应注意，不均匀校正 LUT 36B 可具有包括从在图 4A 至图 4G 和图 5A 至图 5E 中所示的阵列中选择的一种的两个或更多阵列的组合。（不均匀校正电路 33）

[0079] 接下来，将在下文描述不均匀校正电路 33。图 7 至图 13 示意性示出了在不均匀校正电路 33 中的计算。在图 7 至图 13 的每一个中的左侧部分示出了被输入到不均匀校正电路 33 的图像信号 Din2 是对应于白色显示状态的图像信号。

[0080] 此外，在图 7 至图 13 的每一个中的中间部分示出了被输入到不均匀校正电路 33 的图像信号 Din2 乘以不均匀校正 LUT 36B。在该情况下，如上所述，不均匀校正 LUT 36B 包括在数目上少于显示面板 10 中的全部像素的校正因数。因此，在数目上等于包括在不均匀校正 LUT 36B 中的校正因数的灰度信号的群中，不均匀校正电路 33 将对应于显示面板 10 中的全部像素的灰度信号与不均匀校正 LUT 36B 顺序相乘，而不将全部灰度信号共同相乘。

[0081] 此外，在图 7 至图 13 的每一个中的右侧部分示出了由从不均匀校正电路 33 输出的图像信号 Din3 生成的图像具有条纹图案。应注意，显示图像不由不均匀校正电路 33 而是由显示单元 10 生成。尽管带有规律性的类噪声图案在基于图像信号 Din3 生成的图像中被清晰示出，但该类噪声图案被放大地示出，且在实际图像中，带有规律性的类噪声图案的

亮度级别与由显示面板 10 产生的多个条纹的亮度级别相同(参见图 14 中的左侧部分)。

[0082] 应注意,在图 7 中使用图 4A 中示出的不均匀校正 LUT 36B。在图 8 中使用图 4B 中示出的不均匀校正 LUT 36B。在图 9 中使用图 4C 中示出的不均匀校正 LUT 36B。在图 10 中使用图 4D 中示出的不均匀校正 LUT36B。在图 11 中使用图 4E 中示出的不均匀校正 LUT 36B。在图 12 中使用图 4F 中示出的不均匀校正 LUT 36B。在图 13 中使用图 4G 中示出的不均匀校正 LUT 36B。

[0083] 不均匀校正电路 33 对图像信号 Din2 (第一图像信号)执行校正,以在图像中生成带有规律性的类噪声图案,并由此生成图像信号 Din3 (第二图像信号)。更具体地,不均匀校正电路 33 对图像信号 Din2 执行校正,以通过在图像的平面中的第一方向上和在与第一方向相交的第二方向上重复子图案,生成在图像中形成的图案作为类噪声图案,并由此生成图像信号 Din3。

[0084] 在归一化电路 32 将图像信号 Din1 归一化之后,不均匀校正电路 33 对通过以上述方式将图像信号 Din1 归一化而获得的图像信号 Din2 执行校正(即,以便在图像中生成带有规律性的类噪声图案),从而生成图像信号 Din3。在该情况下,图像信号 Din2 包括在数目上等于显示面板 10 中的全部像素的灰度信号。此时,不均匀校正电路 33 通过使用包括在数目上小于显示面板 10 中的全部像素的校正因数的不均匀校正 LUT 36B,对包括在图像信号 Din2 中的灰度信号执行上述校正(下文中被称为“不均匀校正”)。换言之,不均匀校正 LUT 36B 是低位 LUT。

[0085] 例如,在数目上等于包括在不均匀校正 LUT 36B 中的校正因数的灰度信号的群中,不均匀校正电路 33 对包括在图像信号 Din2 中的灰度信号顺序执行上述校正。对包括在图像信号 Din2 中的灰度信号的上述校正涉及将包括在图像信号 Din2 中的灰度信号与包括在不均匀校正 LUT 36B 中的校正因数相乘。结果,如图 7 至图 13 中所示,带有规律性的类噪声图案在对应于图像信号 Din3 的图像中生成。当围绕图案的白色显示状态下的亮度为 1 时,带有规律性的类噪声图案的亮度可以是例如 0.95 或 0.9。

[0086] 图 14 示意性示出了不均匀校正电路 33 中的计算的另一实例。图 14 中的左侧部分示出了被输入到不均匀校正电路 33 的图像信号 Din2 是允许多个条纹在白色显示状态下出现的图像信号。应注意,图 14 示出了在图 4A 中所示的不均匀校正 LUT 36B ;然而,本文所使用的不均匀校正 LUT 36B 不限于在图 4A 中示出的不均匀校正 LUT 36B。此外,当显示图像中的多个条纹在白色显示状态下出现时,这些条纹略微可见。

[0087] 不均匀校正电路 33 对图像信号 Din2 执行校正,以在图像中生成带有规律性的类噪声图案,而不管图像信号 Din2 的灰度的量值或分布,并由此生成图像信号 Din3。在归一化电路 32 将图像信号 Din1 归一化之后,不均匀校正电路 33 对通过将图像信号 Din1 归一化而获得的图像信号 Din2 进一步执行上述校正,无不管图像信号 Din2 的灰度的量值或分布,从而生成图像信号 Din3。

[0088] 在该情况下,图像信号 Din2 包括在数目上等于显示面板 10 中的全部像素的灰度信号。此时,不均匀校正电路 33 通过使用包括在数目上小于显示面板 10 中的全部像素的校正因数的不均匀校正 LUT 36B,对包括在图像信号 Din2 中的灰度信号执行上述校正。例如,在数目上等于包括在不均匀校正 LUT 36B 中的校正因数的灰度信号的群中,不均匀校正电路 33 对包括在图像信号 Din2 中的灰度信号顺序执行上述校正。对包括在图像信号 Din2

中的灰度信号的上述校正涉及将包括在图像信号 Din2 中的灰度信号与包括在不均匀校正 LUT 36B 中的校正因数相乘。

[0089] 结果，如图 14 中所示，带有规律性的类噪声图案在对应于图像信号 Din3 的图像中生成。换言之，带有规律性的类噪声图案被叠加在多个条纹在白色显示状态下出现的图像上。因此，显示图像中的多个条纹的亮度被带有规律性的类噪声图案不均匀降低，且该显示图像中除了多个条纹之外的部分的亮度也被带有规律性的类噪声图案不均匀降低。应注意，在大于 1 的值被用作校正因数的情况下，显示图像中的多个条纹的亮度被带有规律性的类噪声图案不均匀降低和不均匀增大。换言之，多个条纹在白色显示状态下出现的图像被带有规律性的类噪声图案(噪声)扰乱(干扰)。结果，显示图像中的多个条纹被整合进带有规律性的类噪声图案中；因此，显示图像中的多个条纹几乎不可见。

[0090] 现在，除信号处理电路 30 之外的配置(时序生成电路 40 和驱动器 50)将在下文被描述。

[0091] (时序生成电路 40)

[0092] 时序生成电路 40 生成时序脉冲 TP，该时序脉冲 TP 是用于驱动液晶显示面板 10 和用于基于包括在控制信号 Tin 中的水平同步信号和垂直同步信号来控制水平和垂直写入传送的时序脉冲。时序生成电路 40 以预定时序向液晶显示面板 10 输出所生成的时序脉冲 TP。该时序生成电路 40 生成例如用于指示水平扫描开始的水平开始脉冲、作为水平扫描基准的水平时钟、用于指示垂直扫描开始的垂直开始脉冲、以及作为垂直扫描基准的垂直时钟，以作为时序脉冲 TP。时序生成电路 40 为驱动器 50 生成时钟 CLK，并向驱动器 50 输出时钟 CLK。

[0093] (驱动器 50)

[0094] 图 15 示出了驱动器 50 的功能块。驱动器 50 包括例如样本保持电路 51、D/A 转换器电路 52 和驱动器电路 53。样本保持电路 51 将串行数字图像信号 DA 并行化成多个并行图像信号。样本保持电路 51 以基于源自时序生成电路 40 的时钟 CLK 的时序，向 D/A 转换器电路 52 输出相位扩展的图像信号。D/A 转换器电路 52 将从样本保持电路 51 输入的图像信号(相位扩展的图像信号)转换成模拟信号，并将该模拟信号输出到驱动器电路 53。从 D/A 转换器电路 52 向驱动器电路 53 输出的电压的范围对应于显示面板 10 的有效电压范围。换言之，D/A 转换器电路 52 限定了显示面板 10 的有效电压范围。驱动器电路 53 以基于从时序生成电路 40 输出的时钟 CLK 的预定时序将模拟图像信号逆变成 AC 图像信号，并将该 AC 图像信号作为图像信号 Vsig1 至 VsigN 施加至显示面板 10。

[0095] [操作]

[0096] 接下来，将在下文描述显示单元 1 的操作(特别地，信号处理电路 30 的操作)。

[0097] 当图像信号 Din 从外部被输入时，线性 γ 转换器电路 31 通过使用线性 γ 校正 LUT 36A 将图像信号 Din 的 γ 特性转换成线性 γ 特性，并输出带有线性 γ 特性的图像信号作为图像信号 Din1。接下来，归一化电路 32 输出通过将图像信号 Din1 归一化而获得的图像信号 Din2。接下来，不均匀校正电路 33 通过使用包括在数目上小于显示面板 10 中的全部像素的校正因数的不均匀校正 LUT 36B，对包括在图像信号 Din2 中的灰度信号执行校正。更具体地，不均匀校正电路 33 将对应于显示面板 10 中的全部像素的灰度信号在数目上等于包括在不均匀校正 LUT 36B 中的校正因数的灰度信号的群中顺序相乘。此后，不均

匀校正电路 33 输出通过上述校正而获得的图像信号 Din3。

[0098] 接下来，灰度电路 34 在灰度电路 34 之后的级中向图像信号 Din3 提供适合于 D/A 转换器电路 52 的灰度信息。更具体地，灰度电路 34 将图像信号 Din3 与包括在不均匀校正 LUT 36B 中的全部校正因数相乘以获得图像信号 Din4，并输出该图像信号 Din4。面板 γ 转换器电路 35 通过使用 γ 校正 LUT 36C 将图像信号 Din4 转换成图像信号 DA。更具体地，面板 γ 转换器电路 35 通过使用 γ 校正 LUT 36C，将图像信号 Din4 的线性 γ 特性转换成与显示面板 10 的 γ 特性互补的 γ 特性，并输出带有与显示面板 10 的 γ 特性互补的 γ 特性的图像信号作为图像信号 DA。

[0099] [ 效果 ]

[0100] 接下来，将在下文描述显示单元 1 的效果。在显示单元 1 中，对图像信号 Din2 执行校正，以在图像中生成带有规律性的类噪声图案，并由此生成图像信号 Din3。由此，即使在图像信号 Din2 被输入到显示面板 10 中的情况下，在显示图像中产生条纹或亮度不均匀，也仍允许使条纹和亮度不均匀较不可见的图案被叠加在显示图像上。此外，在本公开的实施方式中，在显示图像上叠加的图案是带有规律性的类噪声图案，且是在不测量显示面板 10 的发光特性的情况下获得的图案。因此，不必测量显示面板 10 的发光特性以将上述图案叠加在显示图像上。因此，可防止显示故障，诸如条纹和亮度不均匀。此外，在显示单元 1 中，不必测量显示面板 10 的发光特性以将上述图案叠加在显示图像上 ；因此，制造时间较不可能增加。因此，在本公开的实施方式中，可在不增加制造时间的情况下防止显示故障。

[0101] （2. 变形例）

[0102] [ 变形例 1]

[0103] 在上述实施方式中，不均匀校正电路 33 在数目上等于包括在不均匀校正 LUT36B 中的校正因数的灰度信号的群中，对包括在图像信号 Din2 中的灰度信号顺序执行不均匀校正。此时，例如，如图 6A 或图 6B 中所示，不均匀校正电路 33 可将图像信号 Din2 的共同经过不均匀校正的灰度信号的组合固定，而不管时间的推移。可替换地，不均匀校正电路 33 可以预定时间间隔改变图像信号 Din2 的共同经过不均匀校正的灰度信号的组合。例如，如在图 16 中的部分 (A)、(B)、(C) 和 (D) 中所示，不均匀校正电路 33 可以预定时间间隔将图像信号 Din2 的共同经过不均匀校正的灰度信号的组合在像素 11 阵列的水平方向上移位一个像素。在这种情况下，可防止通过由不均匀校正 LUT 36B 的应用形成的图案导致的叠印 (burn-in)。

[0104] [ 变形例 2]

[0105] 在上述实施方式中，信号处理电路 30 包括线性 γ 转换器电路 31 和 γ 转换器电路 35 ；然而，例如，如图 17 中所示，可不包括这些电路。换言之，信号处理电路 30 可对已经过预定 γ 校正且尚未经过归一化的图像信号 Din 执行不均匀校正。

[0106] （3. 应用实例）

[0107] 接下来，将在下文描述根据上述实施方式及其变形例 ( 下文中被称为 “ 上述实施方式等 ”) 的显示单元 1 的应用实例。根据上述实施方式等的显示单元 1 可在任何领域中应用于电子设备的显示单元，该显示单元显示从外界供应的图像信号或内部产生的图像信号作为图像或照片，该电子设备诸如电视机、数码相机、笔记本个人计算机、便携式终端单元 ( 诸如蜂窝电话 ) 以及视频摄像机。

[0108] (应用实例 1)

[0109] 图 18 示出了应用根据上述实施方式等的显示单元 1 中的任一种的电视机的外观。该电视机包括例如包括前面板 310 和滤光玻璃 320 的图像显示屏部 300，且该图像显示屏部 300 被配置为根据上述实施方式等的显示单元 1 中的任一种。

[0110] (应用实例 2)

[0111] 图 19A 和图 19B 示出了应用根据上述实施方式等的显示单元 1 中的任一种的数码相机的外观。该数码相机包括例如用于闪光灯的发光部 410、显示部 420、菜单开关 430 和快门按钮 440，且该显示部 420 被配置为根据上述实施方式等的显示单元 1 中的任一种。

[0112] (应用实例 3)

[0113] 图 20 示出了应用根据上述实施方式等的显示单元 1 中的任一种的笔记本个人计算机的外观。该笔记本个人计算机包括例如主体 510、用于输入字符等的操作的键盘 520 和用于显示图像的显示部 530，且该显示部 530 被配置为根据上述实施方式等的显示单元 1 中的任一种。

[0114] (应用实例 4)

[0115] 图 21 示出了应用根据上述实施方式等的显示单元 1 中的任一种的视频摄像机的外观。该视频摄像机包括例如主体 610、在主体 610 的前表面上设置并用于拍摄物体图像的透镜 620、拍摄开始 / 停止开关 630 和显示部 640，且该显示部 640 被配置为根据上述实施方式等的显示单元 1 中的任一种。

[0116] (应用实例 5)

[0117] 图 22A 至图 22G 示出了应用根据上述实施方式等的显示单元 1 中的任一种的蜂窝电话的外观。该蜂窝电话具有例如顶侧外壳 710 和底侧外壳 720 通过连接部(铰接部) 730 连接在一起的配置，且该蜂窝电话包括显示器 740、副显示器 750、照片灯 760 和摄像头 770。该显示器 740 或副显示器 750 被配置为根据上述实施方式等的显示单元 1 中的任一种。

[0118] 尽管参照一些实施方式和应用实例描述了本公开，但本公开不限于此，且可被不同方式地修改。

[0119] 例如，在上述实施方式等中，信号处理电路 30 可被配置为硬件(电路) 或软件(程序)。

[0120] 此外，在上述实施方式等中，显示单元 1 是有机 EL 显示单元的情况被描述为一个实例；然而，显示单元 1 可以是多个 μm 级的 LED 在矩阵中被排列为显示像素的 LED 显示单元。同样，在 LED 显示单元中，LED 特性可从一个 LED 到另一 LED 变化，且在该情况下，条纹或亮度不均匀可能在显示图像中产生。因此，本公开的技术也在 LED 显示单元中有效。

[0121] 应注意，允许本技术具有以下配置：

[0122] (1) 一种用于驱动显示面板的驱动电路，包括：

[0123] 驱动器；以及

[0124] 信号处理电路，被配置为接收图像信号并向所述驱动器输出校正的图像信号，所述信号处理电路包括：

[0125] 不均匀校正电路，被配置为将包括在所述图像信号中的灰度信号与校正因数依次相乘，所述校正因数对应于在所述显示面板中的重复像素阵列。

[0126] (2) 根据(1) 所述的用于驱动显示面板的驱动电路，其中，所述重复像素阵列是规

则的重复像素阵列。

[0127] (3)根据(2)所述的用于驱动显示面板的驱动电路,其中,所述规则的重复像素阵列被布置成具有M行和N列的方格图案,其中,M和N是至少为2的整数。

[0128] (4)根据(3)所述的用于驱动显示面板的驱动电路,其中,所述校正因数具有等于或小于1的值。

[0129] (5)一种具有用于驱动显示面板的驱动电路的电子设备,包括:

[0130] 驱动器;以及

[0131] 信号处理电路,被配置为接收图像信号并向所述驱动器输出校正的图像信号,所述信号处理电路包括:

[0132] 不均匀校正电路,被配置为将包括在所述图像信号中的灰度信号与校正因数依次相乘,所述校正因数对应于在所述显示面板中的重复像素阵列。

[0133] (6)根据(5)所述的电子设备,其中,所述重复像素阵列是规则的重复像素阵列。

[0134] (7)根据(6)所述的电子设备,其中,所述规则的重复像素阵列被布置成具有M行和N列的方格图案,其中,M和N是至少为2的整数。

[0135] (8)根据(7)所述的电子设备,其中,所述校正因数具有等于或小于1的值。

[0136] (9)一种信号处理电路,包括:

[0137] 线性伽马转换器电路,被配置为将图像信号的伽马特性转换成线性伽马特性;以及

[0138] 不均匀校正电路,被配置为从所述线性伽马转换器电路接收转换的图像信号,并将包括在所述转换的图像信号中的灰度信号与校正因数依次相乘,所述校正因数对应于在所述显示面板中的重复像素阵列。

[0139] (10)根据(9)所述的信号处理电路,其中,所述重复像素阵列是规则的重复像素阵列。

[0140] (11)根据(10)所述的信号处理电路,其中,所述规则重复像素阵列被布置成具有M行和N列的方格图案,其中,M和N是至少为2的整数。

[0141] (12)根据(11)所述的信号处理电路,其中,所述校正因数具有等于或小于1的值。

[0142] (13)一种处理要向显示面板提供的图像信号的方法,所述方法包括:

[0143] 将所述图像信号的伽马特性转换成线性伽马特性;以及

[0144] 将包括在转换的图像信号中的灰度信号与校正因数相乘,所述校正因数对应于在所述显示面板中的重复像素阵列。

[0145] (14)根据(13)所述的处理图像信号的方法,其中,所述重复像素阵列是规则重复像素阵列。

[0146] (15)根据(14)所述的处理图像信号的方法,还包括将所述规则重复像素阵列布置成具有M行和N列的方格图案,其中,M和N是至少为2的整数。

[0147] (16)根据(15)所述的处理图像信号的方法,其中,所述校正因数具有等于或小于1的值。

[0148] (17)一种信号处理电路,对第一图像信号执行校正以在图像中生成带有规律性的类噪声图案,并由此生成第二图像信号。

[0149] (18)根据(17)所述的信号处理电路,其中,对第一图像信号执行校正以生成通过

在图像的平面中的第一方向上和在与第一方向相交的第二方向上重复排布子图案而形成的图案作为类噪声图案，并由此生成第二图像信号。

[0150] （19）根据（17）或（18）所述的信号处理电路，其中，

[0151] 执行校正以允许类噪声图案的对比度等于、基本等于或低于由显示面板的特性产生的条纹图案的对比度。

[0152] （20）根据（17）至（19）中任一项所述的信号处理电路，其中，第一图像信号被归一化，并随后对归一化的第一图像信号执行校正以生成第二图像信号。

[0153] （21）根据（20）所述的信号处理电路，其中，

[0154] 第一图像信号包括在数目上等于显示面板中的像素的灰度信号，以及

[0155] 信号处理电路通过使用包括在数目上小于显示面板中的全部像素的校正因数的查询表对包括在第一图像中的灰度信号执行校正。

[0156] （22）根据（21）所述的信号处理电路，其中，对包括在第一图像信号中的灰度信号的校正在数目上等于包括在查询表中的校正因数的灰度信号的群中被顺序执行。

[0157] （23）根据（21）或（22）所述的信号处理电路，其中，灰度信号的共同经过校正的两个或更多灰度信号的组合以预定时间间隔改变。

[0158] （24）根据（21）至（23）中任一项所述的信号处理电路，其中，当包括在查询表中的全部校准因数均在与显示面板中像素的阵列相对应的矩阵中排列时，该查询表的阵列处于一重旋转对称或二重旋转对称中。

[0159] （25）根据（21）至（24）中任一项所述的信号处理电路，其中，查询表包括从小于 1 的整数、1 和大于 1 的整数中选择的 1 和大于 1 的整数作为校正因数。

[0160] （26）根据（17）至（25）中任一项所述的信号处理电路，其中，

[0161] 第一图像信号是经过预定伽马校正的图像信号，以及

[0162] 信号处理电路取消应用于第一图像信号的伽马校正以生成带有线性伽马特性的第三图像信号。

[0163] （27）根据（26）所述的信号处理电路，其中，第三图像信号被归一化，并随后对归一化的第三图像信号执行校正以生成第二图像信号。

[0164] （28）一种设置有显示面板和驱动该显示面板的驱动电路的显示单元，该驱动电路包括：

[0165] 信号处理电路，对第一图像信号执行校正以在图像中生成带有规律性的类噪声图案，并由此生成第二图像信号。

[0166] （29）一种设置有显示单元的电子设备，该显示单元包括显示面板和驱动该显示面板的驱动电路，该驱动电路包括：

[0167] 信号处理电路，对第一图像信号执行校正以在图像中生成带有规律性的类噪声图案，并由此生成第二图像信号。

[0168] （30）一种信号处理方法，包括：

[0169] 对第一图像信号执行校正，以在图像中生成带有规律性的类噪声图案，并由此生成第二图像信号。

[0170] 本公开包括涉及于 2012 年 7 月 31 日在日本专利局提交的日本在先专利申请第 2012-170369 号中所公开的主题，将其全部内容结合于此供参考。

[0171] 本领域技术人员应理解，只要在所附权利要求及其等同物的范围内，可根据设计需求和其他因素来进行各种修改、组合、子组合和变更。

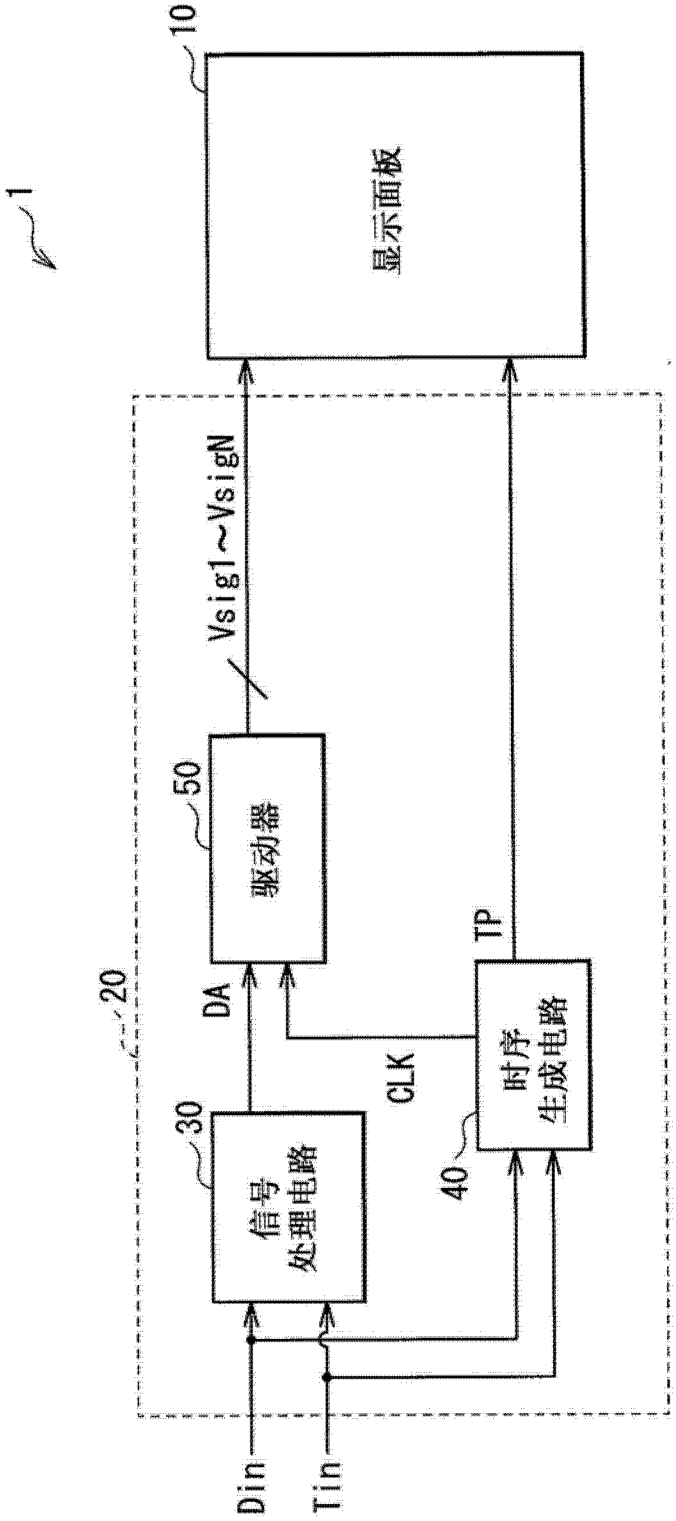

1
10
显示面板
20
50
驱动器
Vsig1～VsigN
DA
CLK
TP
30
信号
处理电路
40
时序
生成电路
Din
Tin

图 1

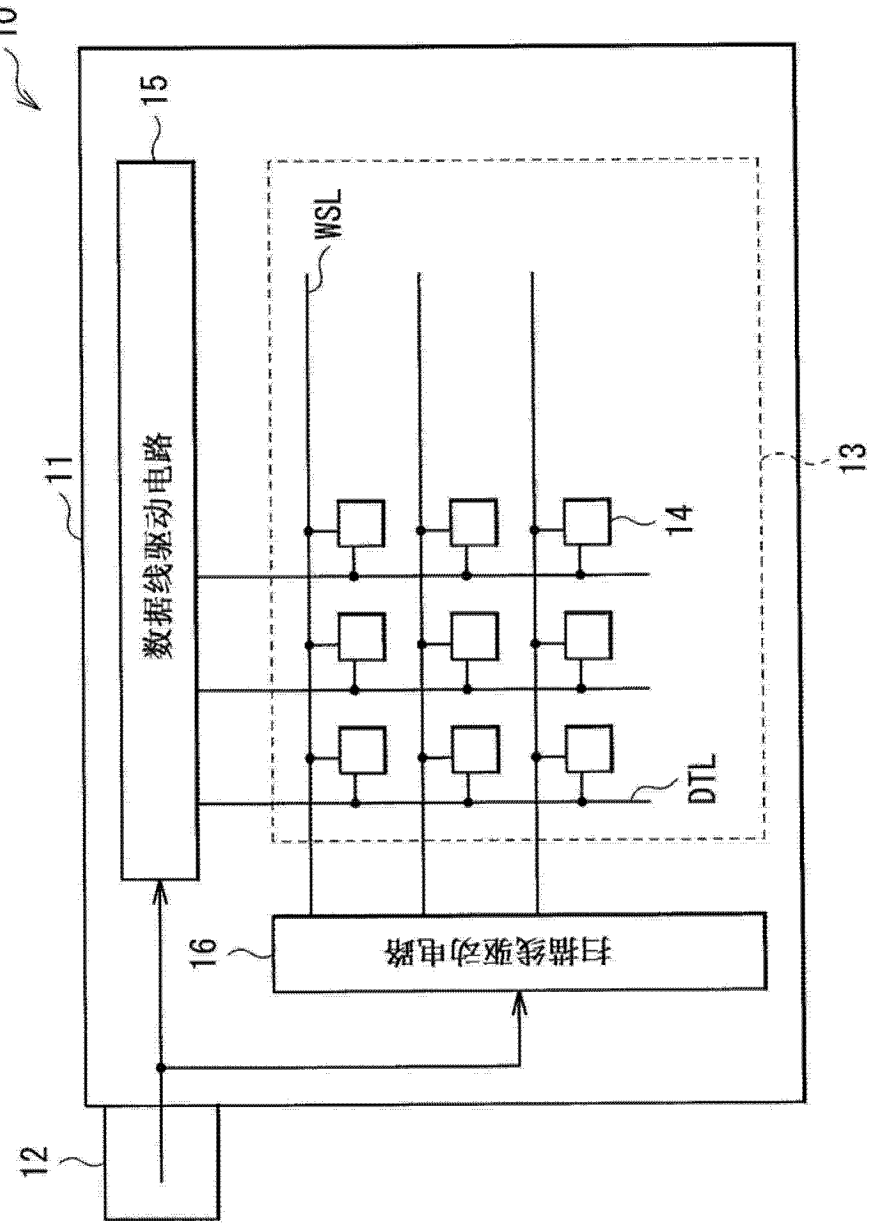



图 2

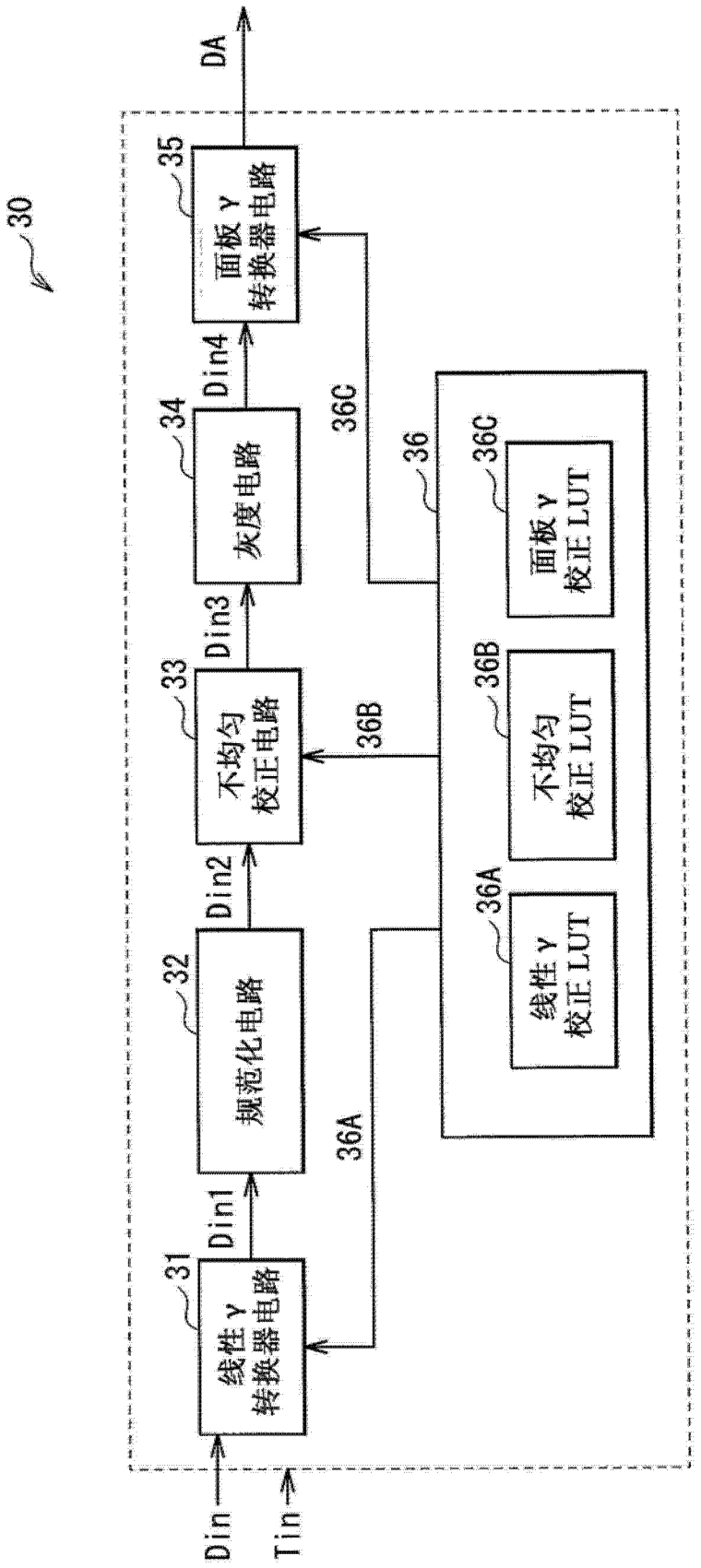



图 3

| | |
|---|---|
| 0.95 | 0.9 |
| 0.9 | 0.95 |

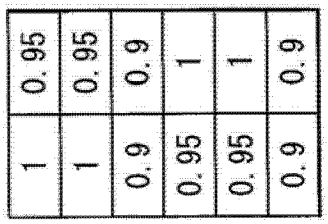
2×2，二重旋转对称，2个值，小于1

图 4A

| | |
|---|---|
| 0.95 | 1 |
| 1 | 0.95 |

2×2，二重旋转对称，2个值，等于和小于1

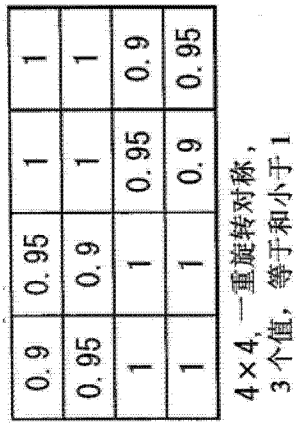
图 4B



| | |
|---|---|
| 1 | 0.95 |
| 1 | 0.95 |
| 0.9 | 0.9 |
| 0.95 | 1 |
| 0.95 | 1 |
| 0.9 | 0.9 |

6×2，一重旋转对称，
3个值，等于和小于1

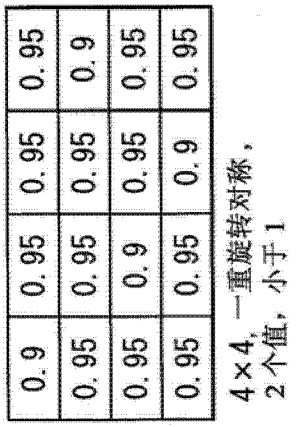
图 4C



| | | | |
|---|---|---|---|
| 0.9 | 0.95 | 1 | 1 |
| 0.95 | 0.9 | 1 | 1 |
| 1 | 1 | 0.95 | 0.9 |
| 1 | 1 | 0.9 | 0.95 |

4×4，一重旋转对称，
3个值，等于和小于1

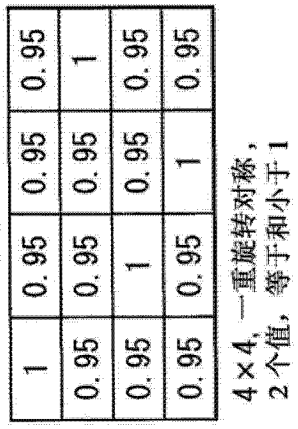
图 4D



| | | | |
|---|---|---|---|
| 0.9 | 0.95 | 0.95 | 0.95 |
| 0.95 | 0.95 | 0.95 | 0.9 |
| 0.95 | 0.9 | 0.95 | 0.95 |
| 0.95 | 0.95 | 0.9 | 0.95 |

4×4，一重旋转对称，
2个值，小于1

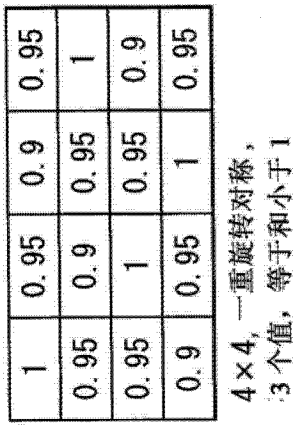
图 4E



| | | | |
|---|---|---|---|
| 1 | 0.95 | 0.95 | 0.95 |
| 0.95 | 0.95 | 0.95 | 1 |
| 0.95 | 1 | 0.95 | 0.95 |
| 0.95 | 0.95 | 1 | 0.95 |

4×4，一重旋转对称，
2个值，等于和小于1

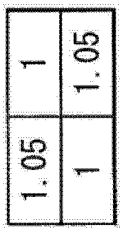
图 4F



| | | | |
|---|---|---|---|
| 1 | 0.95 | 0.9 | 0.95 |
| 0.95 | 0.9 | 0.95 | 1 |
| 0.95 | 1 | 0.95 | 0.9 |
| 0.9 | 0.95 | 1 | 0.95 |

4×4，一重旋转对称，
3个值，等于和小于1

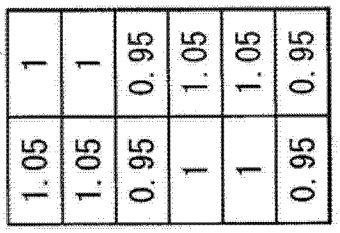
图 4G



| | |
|---|---|
| 1.05 | 1 |
| 1 | 1.05 |

2×2，二重旋转对称，
2个值，包括大于1的值

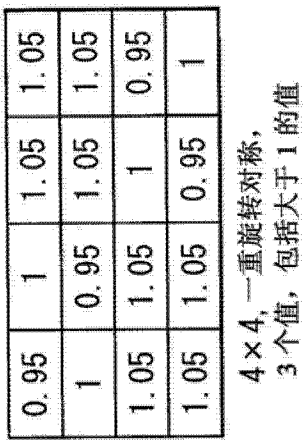
图 5A



| | | |
|---|---|---|
| 1.05 | 1 | |
| 1.05 | 1 | |
| 0.95 | 0.95 | |
| 1 | 1.05 | |
| 1 | 1.05 | |
| 0.95 | 0.95 | |

6×2，一重旋转对称，
3个值，包括大于1的值

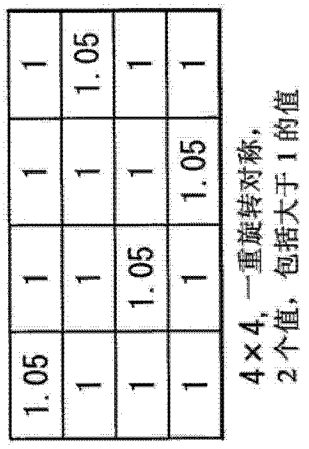
图 5B



| | | | |
|---|---|---|---|
| 0.95 | 1 | 1.05 | 1.05 |
| 1 | 0.95 | 1.05 | 1.05 |
| 1.05 | 1.05 | 1 | 0.95 |
| 1.05 | 1.05 | 0.95 | 1 |

4×4，一重旋转对称，
3个值，包括大于1的值

图 5C



| | | | |
|---|---|---|---|
| 1.05 | 1 | 1 | 1 |
| 1 | 1 | 1 | 1.05 |
| 1 | 1.05 | 1 | 1 |
| 1 | 1 | 1.05 | 1 |

4×4，一重旋转对称，
2个值，包括大于1的值

图 5D

| | | | |
|---|---|---|---|
| 1 | 1.05 | 0.95 | 1 |
| 0.95 | 1 | 1 | 1.05 |
| 1 | 0.95 | 1.05 | 1 |
| 1.05 | 1 | 1 | 0.95 |

4×4，一重旋转对称，
3个值，包括大于1的值

图 5E

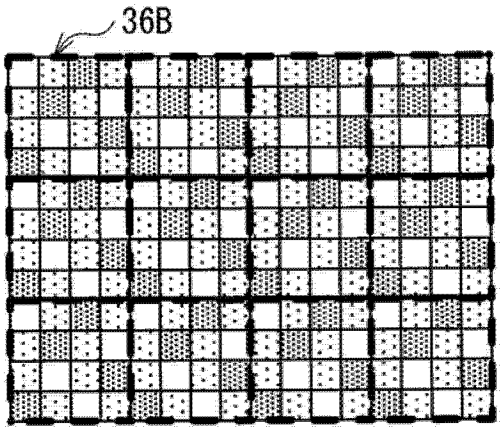



图 6A

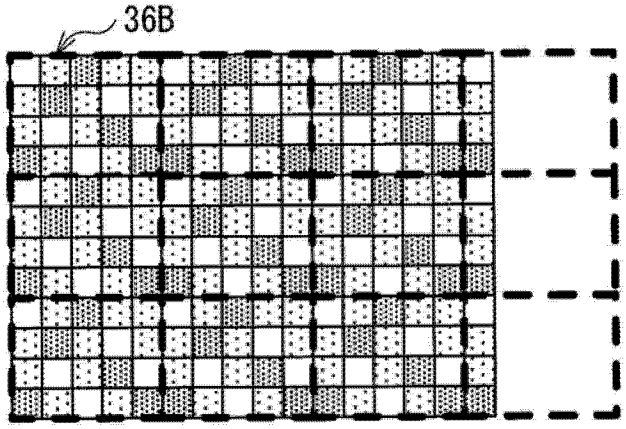



图 6B

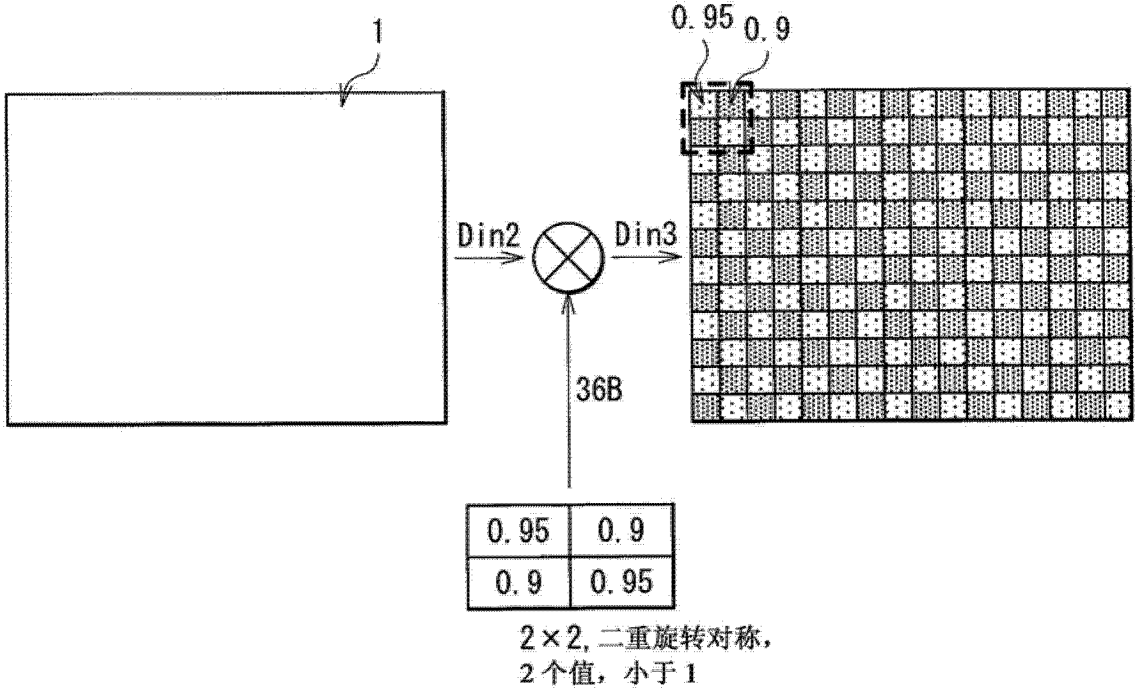

1
0.95
0.9
Din2
Din3
36B
0.95
0.9
0.9
0.95
2×2,二重旋转对称,
2个值,小于1

图 7

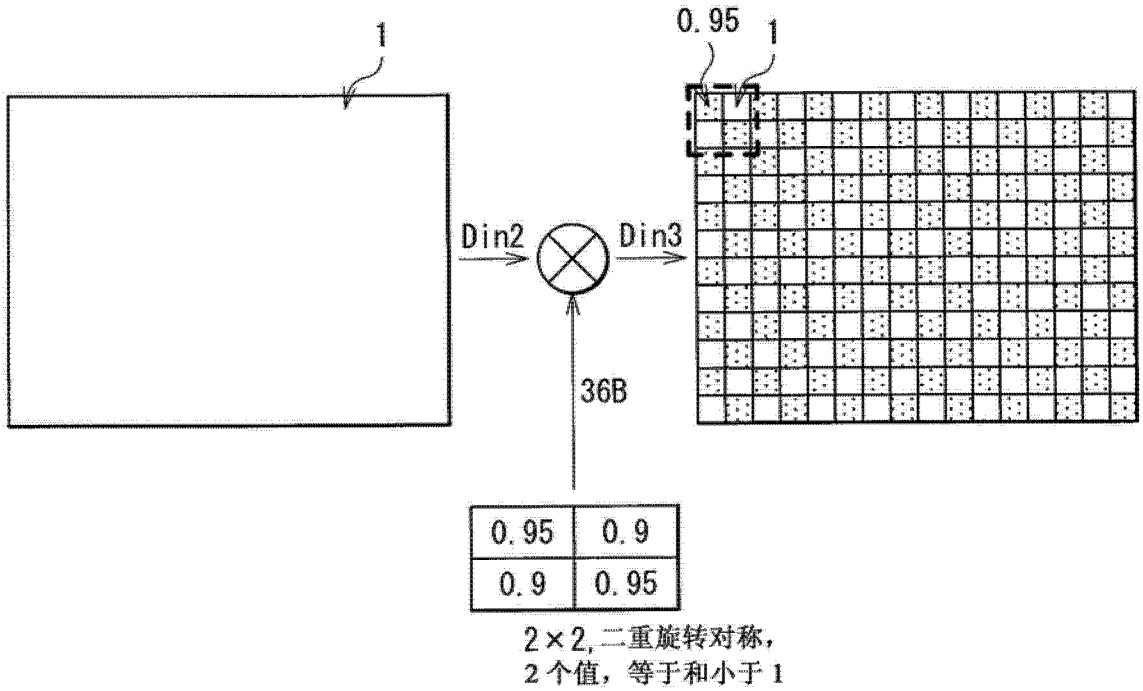

1
0.95
1
Din2
Din3
36B
0.95
0.9
0.9
0.95
2×2,二重旋转对称,
2个值,等于和小于1

图 8

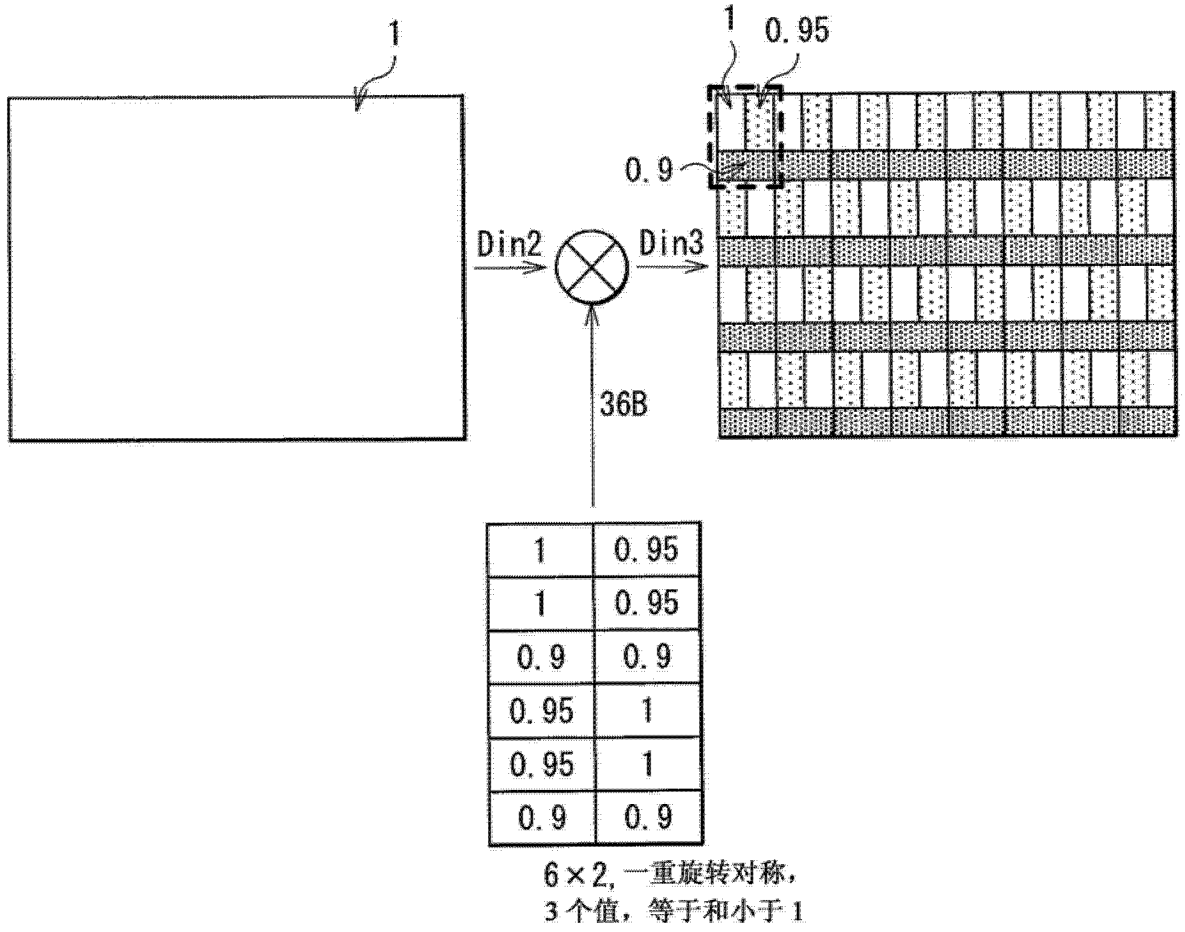
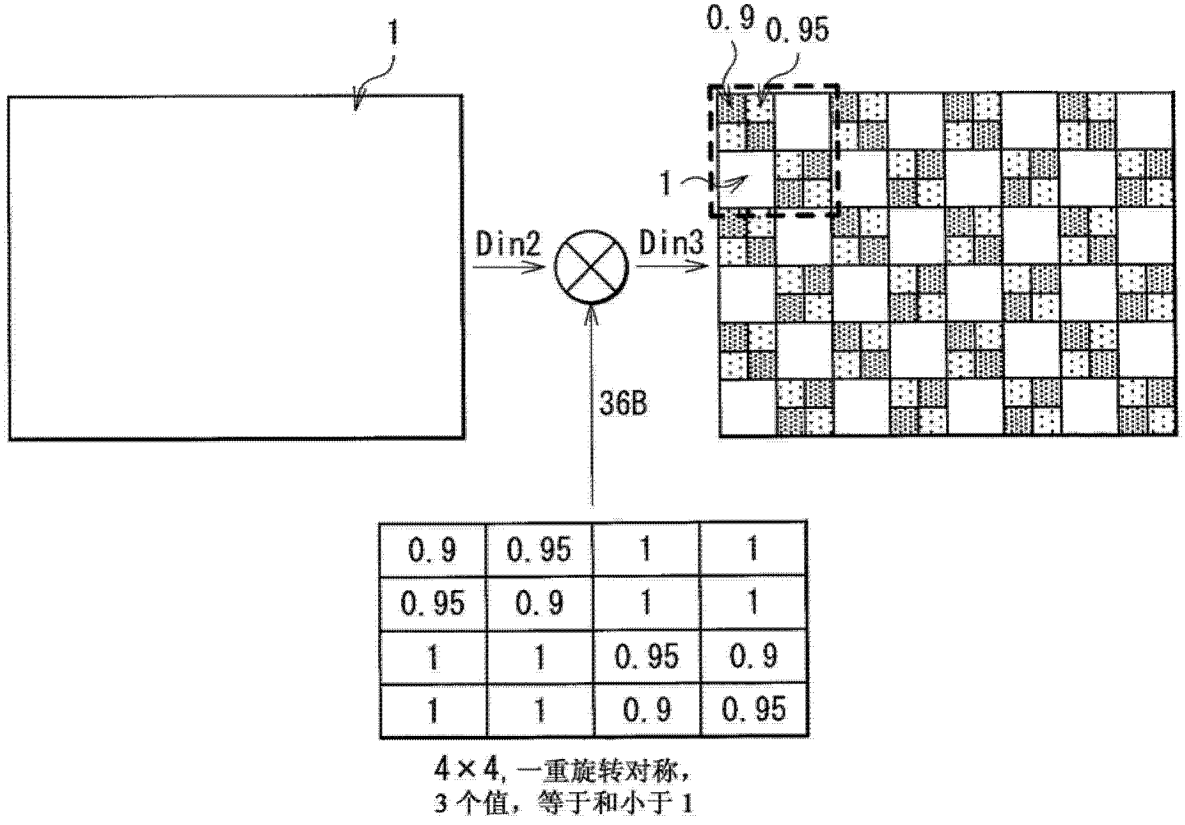

1
1
0.95
0.9
Din2
Din3
36B
1 0.95
1 0.95
0.9 0.9
0.95 1
0.95 1
0.9 0.9
6×2, 一重旋转对称，
3 个值，等于和小于 1

图 9




| | | | |
|---|---|---|---|
| 0.9 | 0.95 | 1 | 1 |
| 0.95 | 0.9 | 1 | 1 |
| 1 | 1 | 0.95 | 0.9 |
| 1 | 1 | 0.9 | 0.95 |

4×4，一重旋转对称，
3 个值，等于和小于 1

图 10

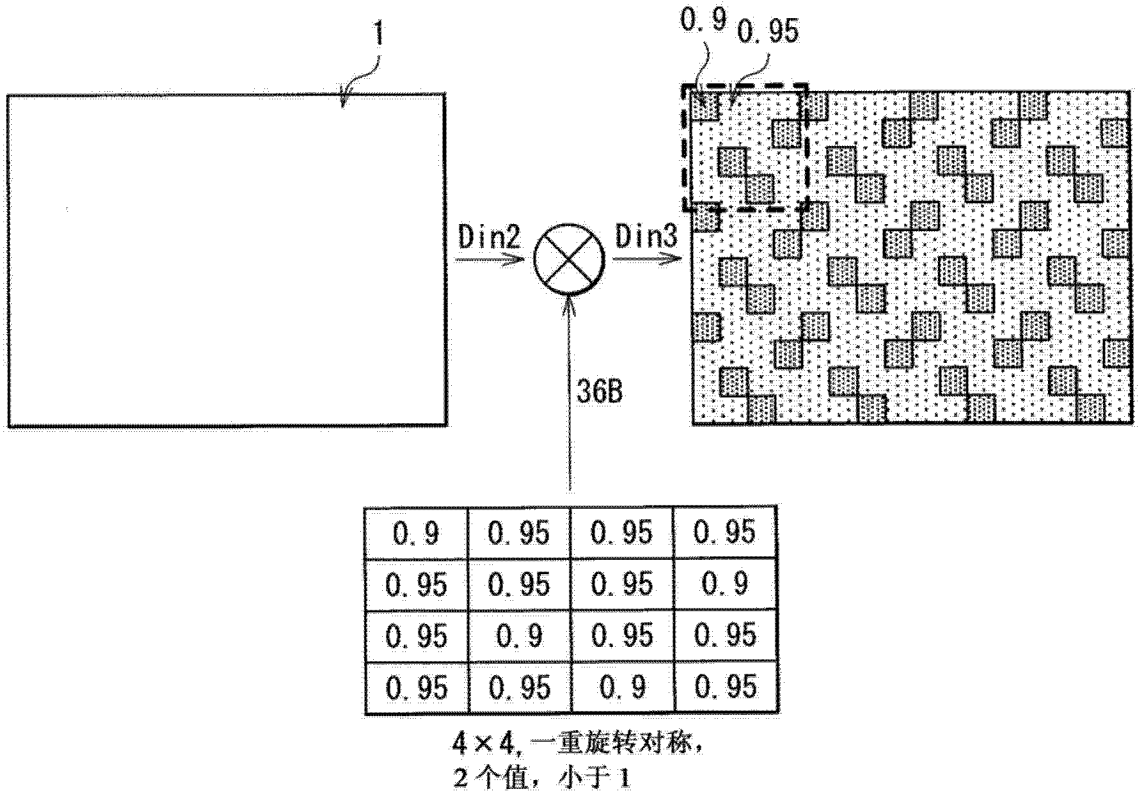
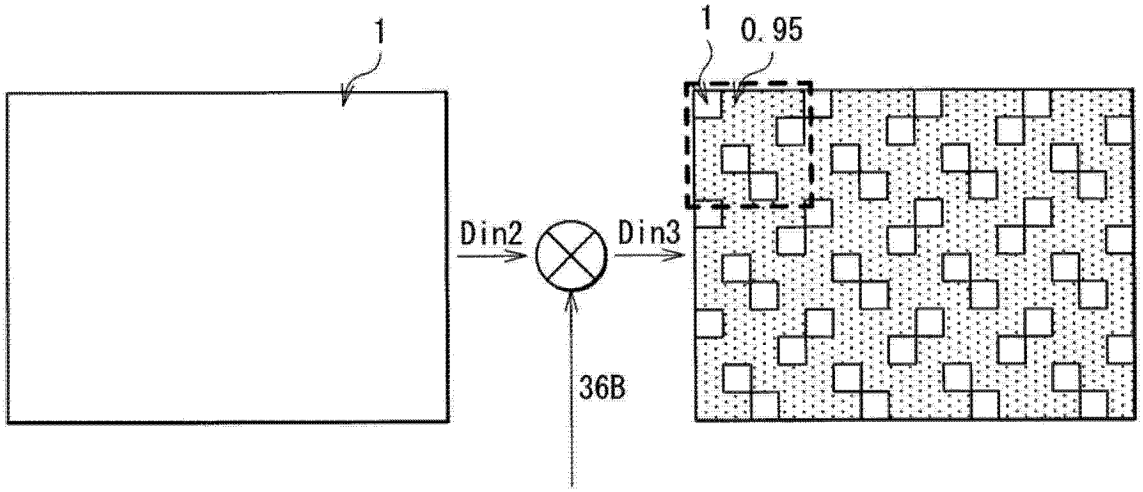

1
0.9
0.95
Din2
Din3
36B
0.9 0.95 0.95 0.95
0.95 0.95 0.95 0.9
0.95 0.9 0.95 0.95
0.95 0.95 0.9 0.95
4×4,一重旋转对称,
2个值,小于1

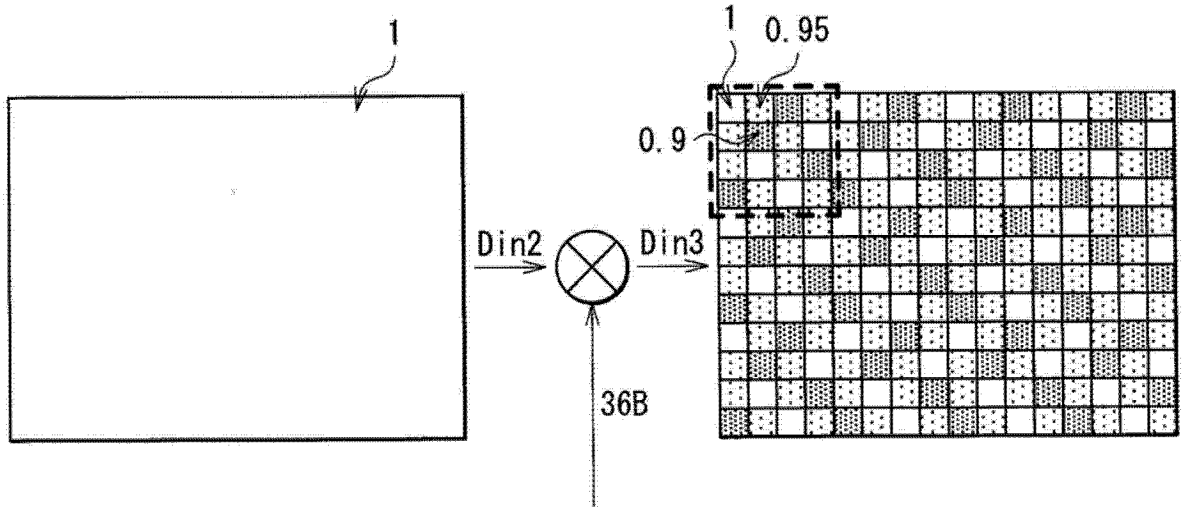
图 11




| | | | |
|---|---|---|---|
| 1 | 0.95 | 0.95 | 0.95 |
| 0.95 | 0.95 | 0.95 | 1 |
| 0.95 | 1 | 0.95 | 0.95 |
| 0.95 | 0.95 | 1 | 0.95 |

4×4, 一重旋转对称，
2 个值，等于和小于 1

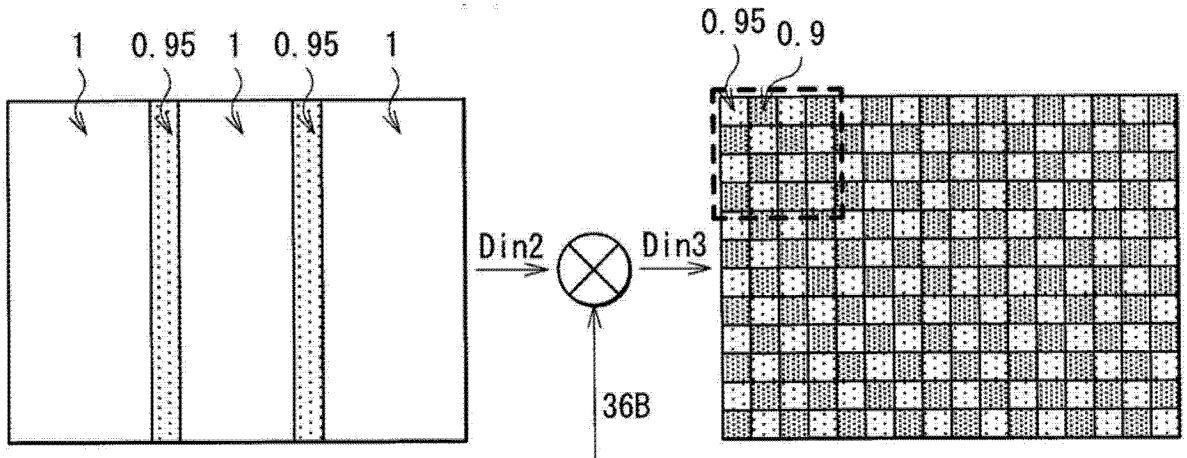
图 12




| | | | |
|---|---|---|---|
| 1 | 0.95 | 0.9 | 0.95 |
| 0.95 | 0.9 | 0.95 | 1 |
| 0.95 | 1 | 0.95 | 0.9 |
| 0.9 | 0.95 | 1 | 0.95 |

4×4, 一重旋转对称，
3 个值，等于和小于 1

图 13




| | |
|---|---|
| 0.95 | 0.9 |
| 0.9 | 0.95 |

2×2, 二重旋转对称，
2 个值，等于和小于 1

图 14

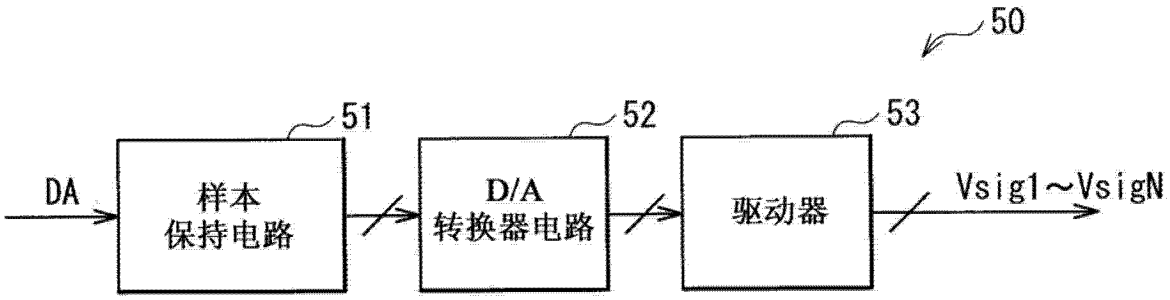



图 15

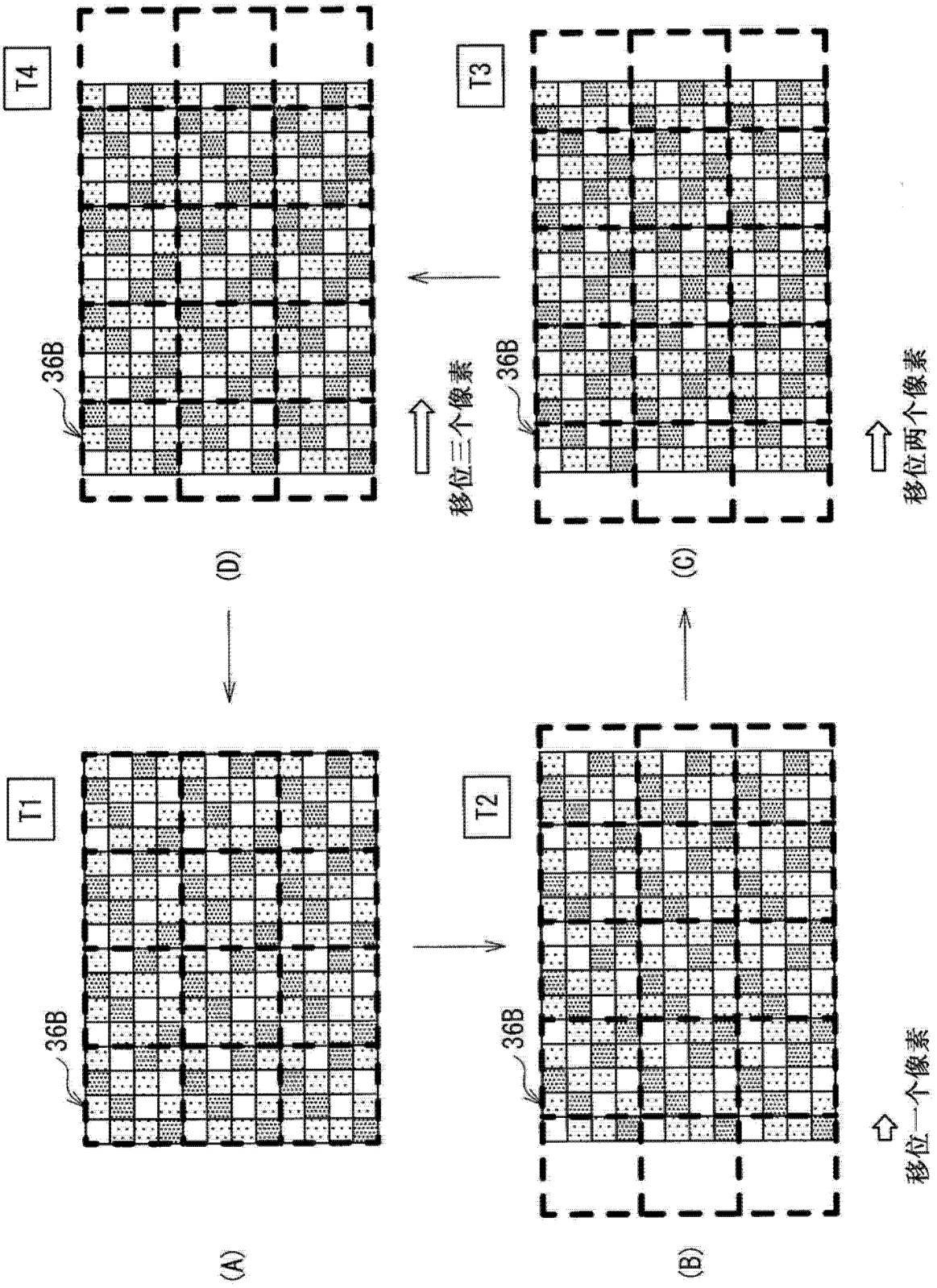



图 16

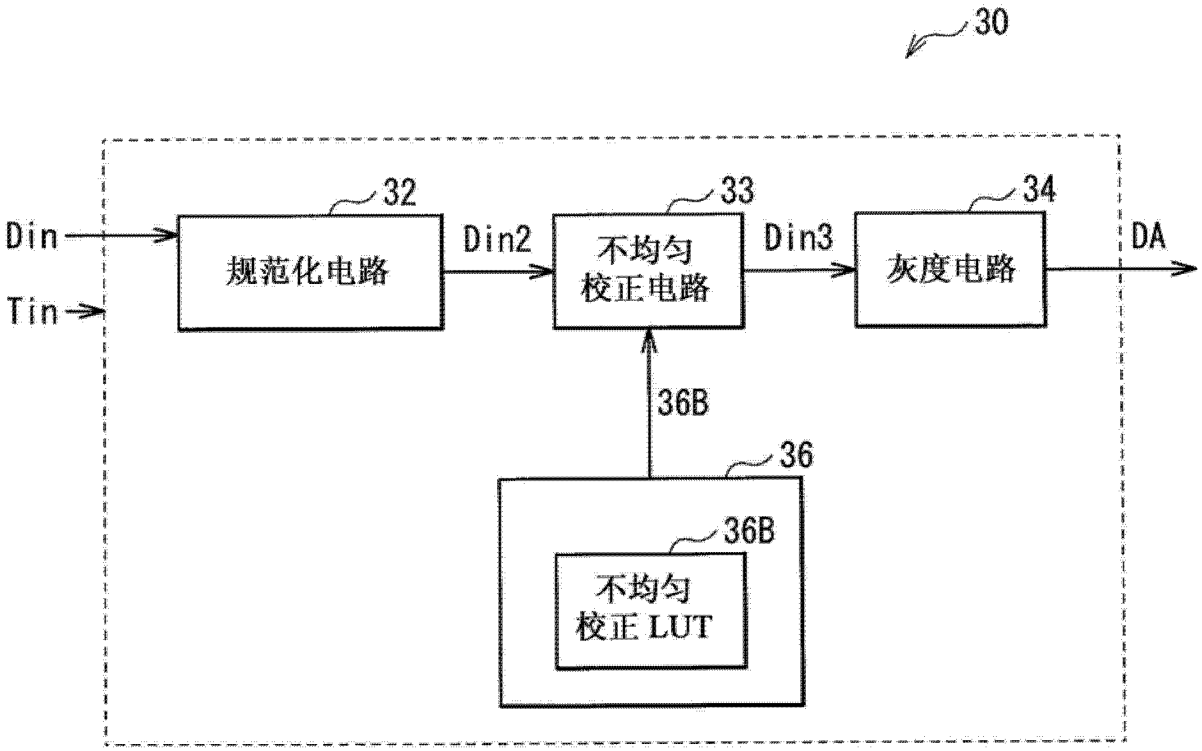

30
32
33
34
Din
Tin
规范化电路
Din2
不均匀
校正电路
Din3
灰度电路
DA
36B
36
36B
不均匀
校正 LUT

图 17

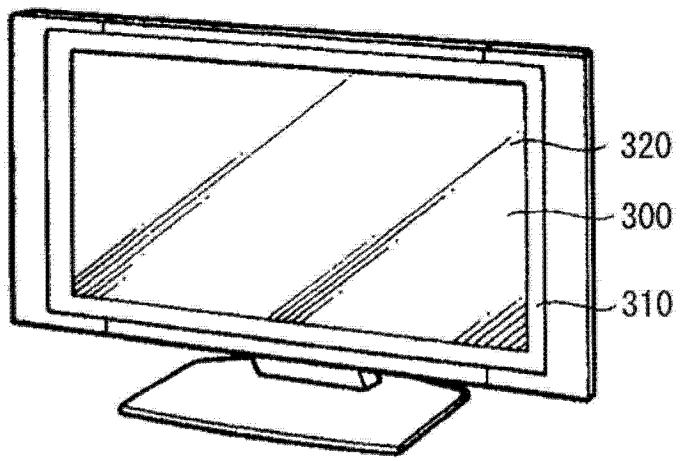

320
300
310

图 18

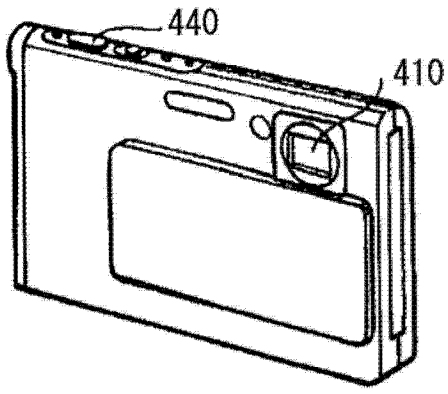

440
410

图 19A

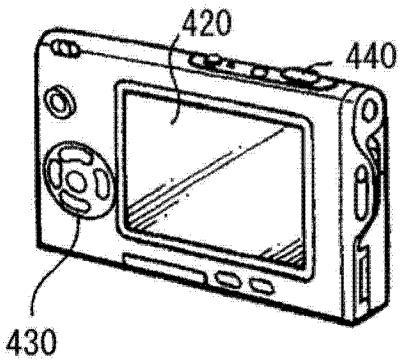



图 19B

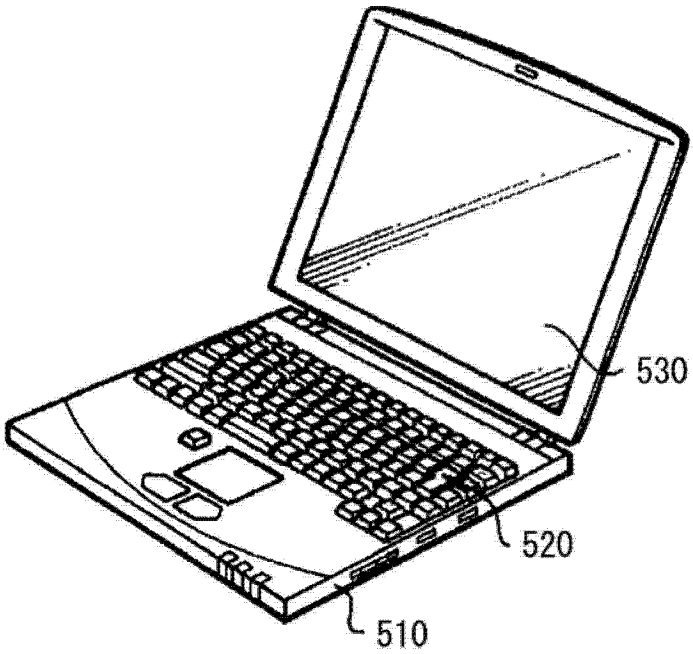



图 20

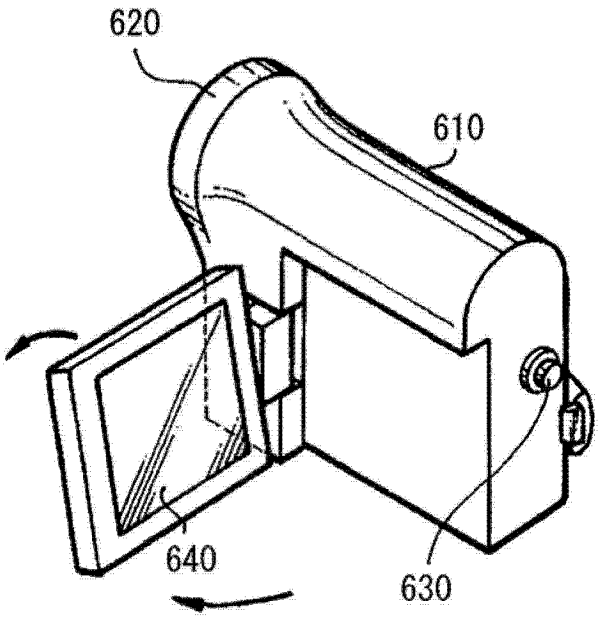



图 21

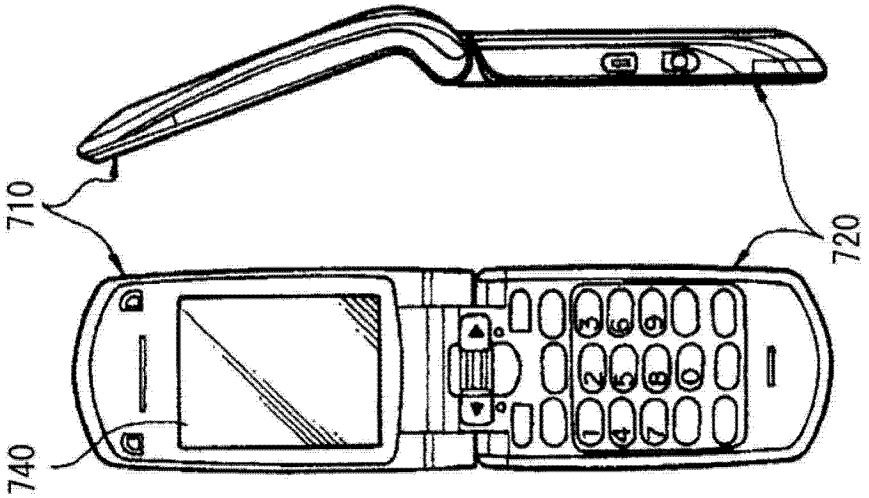



图 22B

图 22A

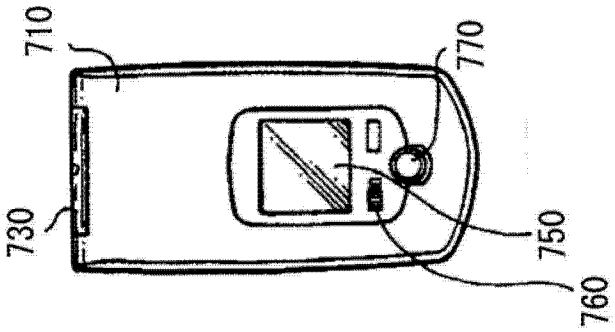



图 22C

图 22D

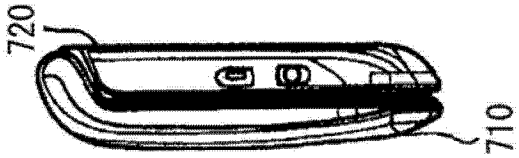



图 22E

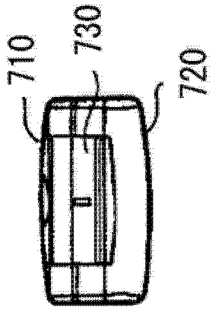



图 22F

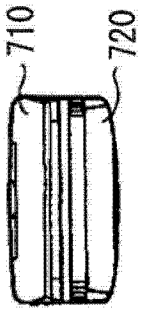



图 22G