[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G05F 1/46 (2006.01)
G05F 3/22 (2006.01)

[12] 发明专利说明书

专利号 ZL 200480036824.9

[45] 授权公告日 2009 年 3 月 25 日

[11] 授权公告号 CN 100472385C

[22] 申请日 2004.12.7
[21] 申请号 200480036824.9
[30] 优先权
[32] 2003.12.9 [33] US [31] 10/731,704
[86] 国际申请 PCT/EP2004/053306 2004.12.7
[87] 国际公布 WO2005/057313 英 2005.6.23
[85] 进入国家阶段日期 2006.6.9
[73] 专利权人 模拟装置公司
地址 美国马萨诸塞州
[72] 发明人 斯特凡·玛林卡
[56] 参考文献
EP1132795A1 2001.9.12
CN1264067A 2000.8.23
CN1162191A 1997.10.15
CN2588431Y 2003.11.26
US3914684A 1975.10.21
US6411158B1 2002.6.25
一种高电源抑制比 CMOS 能隙基准电压源. 刘韬，徐志伟，程君侠. 微电子学，第 29 卷第 2 期. 1999
一种高精度 CMOS 能隙基准电压源. 孙顺根，吴晓波，王旖，冀学美，严晓浪. 微电子学，第 33 卷第 2 期. 2003
审查员 刘志聪
[74] 专利代理机构 北京集佳知识产权代理有限公司
代理人 杨生平 杨红梅

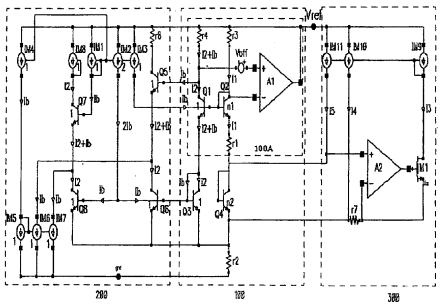
权利要求书 5 页 说明书 14 页 附图 8 页

[54] 发明名称

改进的带隙电压基准

[57] 摘要

本发明描述了一种带隙电压基准，其减少了对噪声和放大器偏移的灵敏度。 通过配置电路元件使得部件晶体管的基极宽度不因偏置的施加而变化，有可能消除早期效应。



1．一种带隙基准电压电路，配置为减少早期效应，该电路包括具有第一和第二输入并且在其输出提供经缓冲的电压基准的第一放大器，该放大器在其第一输入耦合到第一双极晶体管且在第二输入耦合到第二双极晶体管，第二双极晶体管具有比第一双极晶体管的射极区域更大的射极区域，而且其中：

第二双极晶体管在其射极耦合到负载电阻器，该负载电阻器在使用中提供第一与第二双极晶体管之间的基极射极电压差的测量 ΔVbe 用于在带隙基准电压的形成中使用，

每一双极晶体管的基极公共地耦合，使得第一和第二双极晶体管的基极处于相同电势，

第一和第二双极晶体管中的一个提供于二极管连接的配置中，

第一和第二双极晶体管中另一个的基极集极电压通过在反馈环中耦合到每一双极晶体管的集极的放大器来维持于零，以及

该电路还包括第三和第四双极晶体管，第三双极晶体管耦合到第一双极晶体管的射极，而第四双极晶体管经由负载电阻器耦合到第二双极晶体管的射极，第四双极晶体管的射极区域大于第一或第三双极晶体管的射极区域，使得第一和第三双极晶体管比第二和第四双极晶体管工作于更高的电流密度，而且其中经由对放大器的第二输入处的反馈环中的电阻器提供 PTAT 电压，使得放大器的输出处提供的电压是第一和第三双极晶体管的基极射极电压加上该 PTAT 电压的组合。

2．如权利要求 1 所述的电路，其中第三和第四双极晶体管中的每一个提供于二极管连接的配置中。

3．如权利要求 1 所述的电路，其中第三双极晶体管的射极经由第二电阻器耦合到地，该电阻器的值实现基准电压从两倍于固有带隙电压到预期电压的转变，由此允许对电路的偏移调整。

4．如权利要求 2 所述的电路，还包括第三和第四电阻器，分别提供在放大器的输出与第一和第二双极晶体管的集极之间的每一反馈环路径中。

5. 如权利要求 4 所述的电路，其中每一反馈环中提供的电阻器是相同的值。

6. 如权利要求 4 所述的电路，其中每一反馈环中提供的电阻器具有不同的值。

7. 如权利要求 4 所述的电路，其中所述电路还包括偏置电流补偿电路，该偏置电流补偿电路用于为无二极管连接的双极晶体管提供基极电流而且从相同双极晶体管的集极提取该相同电流，由此将第一和第二双极晶体管中每一个的集极电流维持于相同值。

8. 如权利要求 4 所述的电路，其中所述电路还包括补偿电路，该补偿电路用于为无二极管连接的双极晶体管提供基极电流而且从相同双极晶体管的集极提取该相同电流，该补偿电路用于补偿无二极管连接的双极晶体管与第一和第二双极晶体管中的另一双极晶体管之间的基极电流变化，由此减少由双极晶体管的基极电流引起的电路中的误差。

9. 如权利要求 7 所述的电路，其中无二极管连接的双极晶体管是第一双极晶体管，而且用于从第一双极晶体管的集极提取电流的所述偏置电流补偿电路包括由第一和第三双极晶体管限定的电路支路的复制，该复制的支路包括电路的第五和第六双极晶体管，第五双极晶体管的基极耦合到第一双极晶体管的集极，第五双极晶体管的射极耦合到第六双极晶体管的集极，第六双极晶体管的基极耦合到第三双极晶体管的二极管连接的基极，由此提供电流镜，使得基极电流由第五双极晶体管从第一双极晶体管的集极提取。

10. 如权利要求 9 所述的电路，其中第一和第二双极晶体管的基极电流还经由第七和第八双极晶体管以及电流镜来镜像，第六和第八双极晶体管的基极电流由双电流镜从放大器的输出来供给，而第一和第二双极晶体管的基极电流由另一双电流镜供给，使得第一、第二、第三、第六和第八双极晶体管中每一个的集极电流相同。

11. 如权利要求 10 所述的电路，其中第五双极晶体管的集极经由电阻

器耦合到放大器的输出，该电阻器的值为第四电阻器的值，使得第五双极晶体管的基极电流跟踪第一双极晶体管的基极电流。

12. 如权利要求 10 所述的电路，其中第一和第二双极晶体管的基极电流还经由耦合到第五和第七双极晶体管的一连串镜来镜像，使得镜像的电流可从第五和第七双极晶体管的射极提取，由此保证第五和第七双极晶体管的集极电流是相同值，此电流还经由耦合在第七双极晶体管的集极与放大器的输出之间的电流镜来镜像，由此提供 PTAT 电流。

13. 如权利要求 2 所述的电路，其中所述电路还包括曲率校正电路，该曲率校正电路用于提供校正电压，该校正电压适于补偿第一和第三双极晶体管的电压曲率，该校正电压的结合实现曲率的消除。

14. 如权利要求 13 所述的电路，其中所述曲率校正电路用于提供第四双极晶体管中的 PTAT 和 CTAT 电流的混合。

15. 如权利要求 13 所述的电路，其中该校正电压是通过镜像电阻器上第四双极晶体管的基极-射极电压以及通过使用电流镜和放大器实现产生与绝对温度相补 CTAT 电流来提供的，该 CTAT 电流经由至少一个电流镜提供回到第四双极晶体管中，由此在第一电阻器上复制具有反曲率的电压，此复制的电压与先前存在的电压 ΔVbe 的组合实现曲率的消除。

16. 如权利要求 14 所述的电路，其中可通过改变由电流镜和第四双极晶体管提供的电流的斜率来修改具有反曲率的电压的大小。

17. 如权利要求 1 所述的电路，还包括耦合到第三和第四双极晶体管的多个附加晶体管，所述多个附加晶体管提供于栈布局中，由此允许使用具有较高基准电压的基准电路。

18. 一种带隙基准电压电路，配置为减少早期效应，该电路包括具有第一和第二输入并且在其输出提供电压基准的第一放大器，该放大器在其第一输入耦合到第一晶体管且在第二输入耦合到第二晶体管，该放大器在反馈环中耦合到每一晶体管的集极，第二晶体管具有比第一晶体管的射极区域更大的射极区域，该电路还包括每个提供于二极管连接的配置中的第

三和第四晶体管，而且其中：

第二晶体管在其射极耦合到负载电阻器，该负载电阻器在使用中提供第一与第二晶体管之间的基极射极电压差的测量 ΔVbe 用于在带隙基准电压的形成中使用，

第一和第二晶体管的基极公共地耦合，使得第一和第二晶体管的基极处于相同电势，

第一和第二晶体管中的一个提供于二极管连接的配置中，

第三晶体管耦合到第一晶体管的射极，而第四晶体管经由负载电阻器耦合到第二晶体管的射极，第四晶体管的射极区域大于第一或第三晶体管的射极区域，使得第一和第三晶体管比第二和第四晶体管工作于更高的电流密度，而且其中经由对放大器的第二输入处的放大器反馈环中的电阻器提供 PTAT 电压，使得放大器的输出处提供的电压是第一和第三晶体管的基极射极电压加上该 PTAT 电压的组合，以及

第一和第二晶体管中另一个的基极集极电压通过在反馈环中耦合到每一晶体管的集极的放大器来减小到零。

19. 一种提供配置为补偿早期效应的带隙基准电压电路的方法，该方法包括步骤：

提供第一和第二晶体管，每一晶体管适于工作于不同电流密度，第一晶体管提供于二极管连接的配置中，所述晶体管还耦合到放大器的输入，

提供第三和第四晶体管，第三晶体管耦合到第一晶体管的射极，而第四晶体管经由负载电阻器耦合到第二晶体管的射极，第四晶体管的射极区域大于第一或第三晶体管的射极区域，使得第一和第三晶体管比第二和第四晶体管工作于更高的电流密度，

缩放在不同电流密度工作的两个晶体管之间的电压差以便在放大器的输出提供基准电压，

提供反馈环，该反馈环将第一和第二晶体管中的每一个耦合到放大器的输出以便在放大器的输出提供经缓冲的电压基准，使得第一和第二晶体

管中每一个的集极基极电压减少到零，而且其中经由对放大器的第二输入处的反馈环中的电阻器提供 PTAT 电压，使得放大器的输出处提供的电压是第一和第三晶体管的基极射极电压加上该 PTAT 电压的组合。

改进的带隙电压基准

技术领域

本发明涉及电压基准电路，特别地涉及使用带隙技术来实施的电压基准电路。更具体地，本发明涉及提供具有很低温度系数(TC)和降低的对放大器噪声和偏移的灵敏度的方法和电路。

背景技术

带隙电压基准电路是基于具有相等且相反温度系数的两个电压的相加。第一电压是正向偏置双极晶体管的基极-射极电压。此电压具有约-2.2mV/C的负 TC，而且通常表示为与绝对温度相补或 CTAT 电压。作为与绝对温度成比例或 PTAT 电压的第二电压是通过放大在不同电流密度工作的双极晶体管的两个正向偏置的基极射极结的电压基准(ΔVbe)来形成。这些电路类型是公知的，而且它们工作的进一步细节在 Grey 等人的“模拟集成电路的分析和设计”第 4 版第 4 章中给出，通过引用将其内容结合于此。

这样的电压基准电路的经典偏置已知为“Brokaw 单元”，其例子如图 1 中所示。第一和第二晶体管 Q1、Q2 具有耦合到放大器 A1 非反向和反向输入的其相应集极。每一晶体管的基极公共耦合，而且此公共节点经由电阻器 r5 耦合到该放大器的输出。耦合基极和电阻器 r5 的此公共节点经由另一电阻器 r6 耦合到地。Q2 的射极经由电阻器 r1 与晶体管 Q1 的射极耦合到公共节点。此公共节点然后经由第二电阻器 r2 耦合到地。来自 A1 输出节点的反馈环经由电阻器 r3 提供到 Q2 的集极以及经由电阻器 r4 提供到 Q1 的集极。

在图 1 中，晶体管 Q2 提供有相对于晶体管 Q1 的射极区域更大的射极区域，于是两个双极晶体管 Q1 和 Q2 工作在不同的电流密度。在电阻器 r1 上电压 ΔVbe 由如下形式得出：

$$\Delta Vbe = \frac{KT}{q}\ln(n) \qquad (1)$$

其中

k 是玻耳兹曼常数，

q 是电子上的电荷，

T 是以开尔文表示的工作温度，

n 是两个双极晶体管的集极电流密度比。

通常两个电阻器 r3 和 r4 相等，而且集极电流密度比由 Q2 与 Q1 的射极区域比给出。为了减少由于过程变化造成的基准电压变化，可提供 Q2 作为 n 个晶体管的阵列，每个晶体管具有与 Q1 相同的区域。

电压 ΔVbe 产生电流 I1，其也是 PTAT 电流。

Q1 和 Q2 的公共基极节点的电压将是

$$V_b = 2\Delta Vbe * \frac{r2}{r1} + V_{be1} \qquad (2)$$

通过适当地缩放电阻器的比率和电流密度，电压“Vb”在第一阶是温度不敏感的，而且远离受基极-射极电压影响的曲率，能够视为剩余补偿。电压“Vb”通过 r5 与 r6 之比来缩放到放大器的输出作为基准电压 V_{ref}：

$$V_{ref} = (2\Delta V_{be} * \frac{r_2}{r_1} + V_{be1})(1 + \frac{r_5}{r_6}) + (I_b(Q_1) + I_b(Q_2))r_5 \qquad (3)$$

这里 $I_b(Q_1)$和 $I_b(Q_2)$是电流 Q_1 和 Q_2 的基极电流。

虽然广泛应用“Brokaw 单元”，它仍然具有一些缺点。等式 3 中的第二项代表由基极电流引起的误差。为了减小此误差，r5 必须尽量小。因为 r5 减小，经由基准电压从电源电压提取的电流增加而且这是缺点。另一缺点是有关于如下事实：随着工作温度改变，两个晶体管的集极-基极电压也改变。作为早期效应(Early effect)(由于偏置的施加所造成的改变有效基极宽度而对于晶体管工作的效应)的结果，进入两个晶体管的电流受到影响。早期效应的进一步信息可在前述“模拟集成电路的分析和设计”第 4 版中找到，通过引用将其内容结合于此。

如果忽略图 1 电路中的第二阶效应，则放大器的输入偏移电压 V_{off} 反映

到基准电压节点中为：

$$V_{ref-off} = V_{off} * \frac{r2}{r4}(1+\frac{r5}{r6}) \quad (4)$$

放大器的噪声也以相同的增益从输入反映到基准节点：

$$G = \frac{r2}{r4}(1+\frac{r5}{r6}) \quad (5)$$

根据等式 4 和图 1，清楚的是，用以减小“Brokaw 单元”中的偏移和噪声灵敏度的简单方式是使 r4 相比于 r2 更大。但是由于 r4 较大，Q1 和 Q2 的集极-基极电压也较大而且增大早期效应。

“Brokaw 单元”也在与所有未补偿的基准电压受到困扰相同的方式下受到困扰，因为它受到基极-射极电压“曲率”的影响。

在带隙电压基准中用作 CTAT 电压的而且通过 PTAT 集极电流来偏置的双极晶体管基极-射极电压是与温度有关的，如等式 6 所示：

$$V_{be}(T) = V_{G0}\left(1-\frac{T}{T_0}\right) + V_{be0}\frac{T}{T_0} - (\sigma-1)\frac{kT}{q}\ln\left(\frac{T}{T_0}\right) \quad (6)$$

其中：

$V_{be}(T)$是对于在工作温度的双极晶体管的基极-射极电压的温度相关性，

V_{BE0} 是对于在基准温度的双极晶体管的基极-射极电压，

V_{G0} 是在 0K 温度的基极-射极电压或带隙电压，

T_0 是基准温度，

σ 是饱和电流温度指数(有时在计算机附加模拟器中称为 XTI)。

在图 1 中的 r2 上得到的 PTAT 电压只补偿等式 6 中的前两项。最后一项，对于工业温度范围(-40C 至 85C)提供约 2.5mV 阶的“曲率”，保持为未补偿，而且这通过增益因子 G(等式 5)增益到基准电压中。

由于“Brokaw 单元”均衡良好，不容易内部地补偿“曲率”误差。在共同转让给本发明的受让人的美国专利 No.5,352,973 中呈现了用以补偿此误差的一种尝试，通过引用将其公开结合于此。在此美国专利中，虽然补偿了

“曲率”误差，但是在此方法中，通过单独的电路，该电路以恒定电流来偏置额外的双极晶体管，就要求使用附加电路。

带隙基准电路的其他已知例子包括在转让给 RCA 公司的 US 4,399,398 中所述的例子，说明了具有反馈的电压基准电路，该电路适于响应于离开预定值的基准电势来控制在第一与第二输出端之间流动的电流。此电路是实现早期效应减少的简单实施。该电路用于减少基极电流效应，但是以高功率为代价。所以，此电路只适合于相当高电流的应用。这可追溯到如下事实：对于基极电流的补偿受到在比晶体管 T2 更高的电流来操作晶体管 T1 的影响，而且随着功率增加，RS 上的损耗散也增加。根据对该电路的观察也可理解，所实现的功率供给抑制仍是有限的。

因此可理解，虽然图 1 中描述的电路具有很低的偏移和噪声灵敏度，但是仍然需要提供对于偏移和噪声的灵敏度的进一步减少。

发明内容

因此，本发明的第一实施例提供了适于克服现有技术的这些和其他缺点的改进型电压基准电路。本发明提供一种带隙基准电路，该电路通过缩放在不同电流密度工作的两个晶体管之间的电压差，能够在放大器的输出提供电压基准。本发明的电路进一步适于减少两个晶体管的集极-基极区之间的电压差，由此最小化早期效应。

根据优选实施例，提供了一种带隙基准电压电路，包括具有第一和第二输入并且在其输出提供电压基准的第一放大器。该放大器在其第一输入耦合到第一晶体管且在第二输入耦合到第二晶体管，第二晶体管具有比第一晶体管的射极区域更大的射极区域。第二晶体管在其射极耦合到负载电阻器，该负载电阻器在使用中提供第一与第二晶体管之间的基极射极电压差的测量 ΔVbe 用于在带隙基准电压的形成中使用。根据本发明，每一晶体管的基极公共地耦合，使得第一和第二晶体管的基极处于相同电势，第一和第二晶体管中的一个提供于二极管连接的配置中，而且第一和第二晶体管中另一个的

基极集极电压通过在反馈环中耦合到每一晶体管的集极的放大器来维持于零，由此减少早期效应。

还希望该电路包括第三和第四晶体管，第三晶体管耦合到第一晶体管的射极，而第四晶体管经由负载电阻器耦合到第二晶体管的射极，第四晶体管的射极区域大于第一或第三晶体管的射极区域，使得第一和第三晶体管比第二和第四晶体管工作于更高的电流密度，而且其中经由对放大器的第二输入处的反馈环中的电阻器提供 PTAT 电压，使得放大器的输出处提供的电压是第一和第三晶体管的基极射极电压加上 PTAT 电压的组合。

希望第三和第四晶体管中的每一个提供于二极管连接的配置中。第三晶体管的射极优选地经由第二电阻器耦合到地，该电阻器的值实现基准电压从两倍于固有带隙电压到预期电压的转变，由此允许对电路的偏移调整。

第三和第四电阻器典型地分别提供在放大器的输出与第一和第二晶体管的集极之间的每一反馈环路径中。

每一反馈环中提供的电阻器是基本相同的值或者选择位不同的值。

该电路还可以包括如下电路元件，该电路元件适于为无二极管连接的晶体管提供基极电流而且从相同晶体管的集极提取该相同电流，由此将第一和第二晶体管中每一个的集极电流维持于相同值。

这样的电路元件可适于补偿未二极管连接的晶体管与另一晶体管之间的基极电流变化，由此减少由基极电流引起的电路中的误差。

典型地，无二极管连接的晶体管是第一晶体管，而且适于从第一晶体管的集极提取电流的该电路元件包括由第一和第三晶体管限定的电路支路的复制，该复制的支路包括电路的第五和第六晶体管，第五晶体管的基极耦合到第一晶体管的集极，第五晶体管的射极耦合到第六晶体管的集极，第六晶体管的基极耦合到第三晶体管的二极管连接的基极，由此提供电流镜，使得基极电流通过第五晶体管从第一晶体管的集极提取。

第一和第二晶体管的基极电流还可以经由第七和第八晶体管以及双极镜来镜像，第六和第八晶体管的基极电流由双电流镜从放大器的输出来供

给，使得第三、第六和第八晶体管中每一个的集极电流相同。

第五晶体管的集极典型地经由电阻器耦合到放大器的输出，该电阻器的值基本等于第四电阻器的值，使得第五晶体管的基极电流跟踪第一晶体管的基极电流。

第一和第二晶体管的基极电流还可以经由耦合到第五和第七晶体管的一连串镜来镜像，使得镜像的电流可从第五和第七晶体管的射极提取，由此保证第五和第七晶体管的集极电流基本是相同值，此电流还经由耦合在第七晶体管的集极与放大器的输出之间的电流镜来镜像，由此提供 PTAT 电流。

某些实施例还可包括适于提供校正电压的电路元件，该校正电压适于补偿第一和第三晶体管的电压曲率，该校正电压的结合实现曲率的消除。

这种电路元件典型地适于在负载电阻器提供 PTAT 和 CTAT 电压的混合。

该校正电压典型地通过镜像电阻器上第四晶体管的基极-射极电压以及通过使用 MOSFET 器件和放大器实现产生与绝对温度相补(CTAT)来提供，该 CTAT 电流经由至少一个电流镜提供回到第四晶体管中，由此在负载电阻器上复制具有反曲率的电压，此复制的电压与先前存在的电压(ΔVbe)的组合实现曲率的消除。

可通过改变由电流镜和第四晶体管提供的电流的斜率来修改具有反曲率的电压的大小。

对本发明电路的改型可包括耦合到第三和第四晶体管的多个附加晶体管，这多个附加晶体管提供于栈布局中，由此允许使用具有较高基准电压的基准电路。

本发明还提供了一种提供适于补偿早期效应的带隙基准电压电路的方法，该方法包括步骤：

提供第一和第二晶体管，每一晶体管适于工作于不同电流密度，第一晶体管提供于二极管连接的配置中，晶体管还耦合到放大器的输入，

缩放在不同电流密度工作的两个晶体管之间的电压差以便在放大器的

输出提供基准电压，

提供反馈环，该反馈环将第一和第二晶体管中的每一个耦合到放大器的输出以便在放大器的输出提供电压基准，使得第一和第二晶体管中每一个的集极基极电压较少到零。

附图说明

现在将参考附图说明本发明，在附图中：

图 1 是根据现有技术的典型“Brokaw” 单元的例子；

图 2 是根据本发明优选实施例的电路的例子；

图 3 是根据现有技术的电路的性能模拟；

图 4 是对于图 1 电路的通过输出分配器(r5，r6)的电流及其差异(基极电流)的模拟；

图 5 是根据图 2 电路的基准电压的模拟；

图 6 是根据图 2 电路的基极电流(Q1)、校正基极电流(Q5)及其差异的模拟；

图 7 是对于图 2 电路的基极电流、补偿基极电流及其差异的模拟；

图 8 突出了偏移电压如何影响图 2 的电路中 Q1 和 Q2 的集极电流；

图 9 是对权利要求 1 电路的改型，包括在栈布局中提供的附加晶体管；

图 10 是图 9 电路的性能模拟。

具体实施方式

已经参考图 1 说明了现有技术。

图 2 是根据本发明的带隙电压基准的例子。图 2 的电路可细分为三个块：主基准块 100；偏置电流补偿块 200；以及曲率校正块 300，每个块适于避免与现有技术有关的具体问题。如在“背景技术”部分中描述过的，有与现有技术的经典 Brokaw 单元实施有关的许多问题。这些问题可概括为由早期效应引起的问题、由基极电流引起的灵敏度、由偏移引起的灵敏度、来自一个

或多个电阻器上的电压基准输出的输出所产生的功率要求、以及不可能内部地校正曲率的事实。图 2 中所示的配置适于克服这些和其他问题，而且对每个问题的解决方案可追溯到电路内的具体元件或功能。

正如能够从图 2 看到的，此电路是基于使用带隙技术来产生电压基准。公知地，通过使用在不同电流密度工作的两晶体管之间的缩放差异，有可能在放大器组合这些而且在此放大器输出提供电压基准。根据本发明的电路，主块 100 包括具有反向和非反向输入的放大器 A1。第一晶体管 Q1 提供有第一射极区域，而第二晶体管 Q2 提供有 n1 倍于 Q1 第一射极区域的第二射极区域。Q2 提供于二极管连接的配置中，使得集极连到基极。根据标准的工作，放大器 A1 将其两个输入保持于基本相同的电平，因此 Q1 也工作于零基极-集极电压。Q1 和 Q2 二者的基极在相同电势耦合，其方式与图 1 中所述相似。但是根据本发明，放大器的输出在反馈配置中提供到 Q1 和 Q2 的公共基极以及到 Q1 和 Q2 的集极。希望提供此反馈，使得经由电阻器 r3 耦合 Q2 的集极以及经由电阻器 r4 耦合 Q1 的集极。可看出 Q1 和 Q2 具有零集极-基极电压，Q1 是二极管连接的晶体管，并且 Q2 由于放大器 A1 也具有零集极-基极电压且因此消除了“早期”效应。这套电路如图 2 的虚线框 100A 内所示。可理解，尽管框 100A 内的布局图示了 Q1 的基极-集极电压由放大器控制器，而 Q2 的基极-集极电压借助于二极管连接布局来控制，但是等效地，Q1 可以是二极管连接的，而 Q2 由放大器控制。将进一步理解，如果可忽略基极电流，比如在具有高 β 的应用情况中，则不要求用以补偿基极电流的附加电路。

每个晶体管 Q1 和 Q2 的射极典型地分别耦合到另两个晶体管 Q3 和 Q4 的集极(也是二极管连接)。在 Q1 的情况下这是直接连接，而对于 Q2 则是经由电阻器 r1。Q3 提供有与 Q1 相同的射极区域，而 Q4 具有 n2 倍于 Q1 和 Q3 射极区域的射极区域。因此，与 Q2 和 Q4 相比，Q1 和 Q3 工作于更高的电流密度，而且在 r1 上得到 ΔVbe 电压，其是 PTAT 电压。这造成 PTAT 电流从放大器的输出通过 Q1 流到 Q3 以及经由 r1 通过 Q2 到 Q4。Q3 和 Q6 的

公共射极经由电阻器 r2 连接到地节点。此电阻器具有如下作用：对于 r2=0，将基准电压从两倍于固有带隙电压(~2.3v)转变到预期值，例如典型的 2.5v。

偏置电流补偿块 200 具有如下作用：为 Q1 提供基极电流 Ib 以及从其集极提取相同电流。如果是此情况，则经过 r1 和 r3 的电流基本相同并且它们不受基极电流影响。经过 r4 的电流是与 Q1 的射极电流相同的电流。因此，r3 和 r4 上的电压降是 ΔVbe 电压的缩放复制。此块的电路在基极电流的贡献可能引入误差的具有低或中等 β 的应用中是有用的，而且特别地提供用于减少这些误差。可理解，虽然 r1 和 r3 典型地选择为具有相同的值，但是它们对于某些应用可能专门地选择为具有不同的值。使用偏置电流补偿块的优点在于，基极电流将通过基极电流的减去以及随后重新引入到主块 100 中来补偿，不管所选 r1 和 r3 的值是怎样的。

基极电流 Ib 是通过经由 Q5 和 Q6 对电流 I2 进行镜像来从 Q1 的集极提取的。这些晶体管形成了与由 Q1 和 Q3 提供的支路等价的支路。由于块 100 中的 Q3 和块 200 中的 Q6 具有相同的基极-射极电压，它们的集极电流基本同为 I2。基极电流 Ib 也经由 Q8、Q7 以及通常是双极 pnp 二极管连接晶体管的典型双极镜 IM1 来镜像。Q8 和 Q6 的基极电流(2Ib)经由双电流镜 IM2 来往回供给。以此方式，Q3、Q6 和 Q8 将具有完全相同的集极电流，因为它们工作于相同的基极电流。为了最小化从 Q1 到 Q5 的基极电流差异，以与 r4 基本相同的值来提供额外的电阻器 r8，由此保证 Q1 到 Q5 工作在相似条件下，具有相同的集极电流和基本为零的基极-集极电压。因此，Q5 的基极电流将跟踪 Q1 的基极电流。由于 Q1/Q3 和 Q5/Q6 所提供的两个支路之间的相似性，实现的基极电流的跟踪性能是很准确的。

基极电流 Ib 也从电流镜 IM4 镜像到通常是双极 npn 二极管连接晶体管的“主”镜 IM5。此电流从 Q5 和 Q7 的射极经由镜 IM5 和 IM7 来提取，以保证 Q5 和 Q7 的集极电流与 Q3 的集极电流 I2 基本相同。PTAT 电流 I2 经由连接在基准电压与 Q7 的集极之间的“主”镜 IM8 来镜像。以此方式，根据图 2 的单元也可产生 PTAT 电流。

根据对块200的电路部件的观察将进一步理解，一套电路用来拉动基极电流，而另一套电路用来产生和提供基极电流回到块100中。通过使用两套不同的电路部件，有可能更准确地提取基极电流。这是因为此提取电路没有附加功能，特别是与待重新引入的基极电流的产生有关联的功能。第二套电路具有重新提供此基极电流的特别用途。提取基极电流的第一套元件是通过复制的支路来提供的，此支路具有Q5和Q6。其他部件产生可反馈到Q1和Q2的耦合基极的基极电流。

虽然将基极电流提取和重新引入到块 100 能够使用较简单的配置来实现，其中用来从Q1的集极提取基极电流的电路具有将此基极电流重新提供给 Q1 和 Q2 的基极的附加功能，但是这样的电路将不实现对于使用上述布局而言是可能的提取准确性。

第二阶效应或者典型带隙电压的“曲率”是经由块300来补偿。块300的电路适于以与在如下申请中所述相似的方式来发展负的“曲率”电压，该申请是于 2003 年 2 月 27 日提交的共同未决和共同转让的美国申请序列号10/375,359，通过引用将其内容结合于此。该“曲率”校正是通过对电阻器r7上的Q4基极-射极电压进行镜像而且通过经由MOSFET器件M1以及电流镜IM9和IM11产生CTAT电流来执行的。CTAT电流反馈到二极管连接的晶体管Q4中，以便增大其曲率，由此在r1上复制负的电压“曲率”。此该负的电压“曲率”依赖于Q4的集极电流的斜率，而且通过比率r3/r1来增益以便补偿Q3和Q1的正电压“曲率”。

经过r2的电流是从Q3 、Q4、 Q6和Q8流动的PTAT电流与从r7和IM11流动的CTAT电流的组合。从电流镜IM10产生的额外CTAT电流I4保证了r2上的电压降是所要求的转变电压，而且基准电压是预期的补偿基准电压。可理解，产生的CTAT电流的斜率能够通过电流镜IM11和晶体管Q4的选择来变化。已在负载电阻器r1上的CTAT电流和PTAT电流然后通过负载电阻器r1与反馈电阻器r3之比的选择来增益。

如果考虑Q2和Q4的射极区域相同，则n1=n2=n且r3=r4， 那么PTAT

电压 ΔVbe 是：

$$\Delta V_{be} = 2\frac{KT}{q}\ln(n) \qquad (7)$$

基准电压 V_{ref} 为：

$$V_{ref} = V_{shift} + V_{be,Q3} + V_{be,Q1} + I_1 * r_3 = V_{shift} + 2(V_{be1} + \Delta V_{be}\frac{r_3}{r_1}) \qquad (8)$$

其中 V_{shift} 是 PTAT 和 CTAT 电压的组合：

$$V_{shift} = (4I_1 + I_3 + I_4 + I_5)r_2 \qquad (9)$$

这里 V_{be1} 是 Q1 和 Q3 的基极-射极电压。

为了看到放大器的偏移电压对基准电压的影响，考虑忽略基极电流，r3=r4，n1=n2=n，而且放大器 A 具有如图 2 所示的输入偏移电压 V_{off}。如果该偏移电压为零，则两个电流 I1 和 I2 平衡。

对给定的电压 V_{off}，电流变为不平衡，如等式 10 所示：

$$I_1 r_3 = I_2 r_3 + V_{off} \qquad (10)$$

如等式 10 所示，对于正的偏移电压，$I_1 > I_2$。由于进入高电流密度侧(Q1，Q3)的电流 I_2 减少而且进入低电流密度侧(Q2，Q4)的电流 I_1 增加，ΔVbe 减少。这趋向于减少电流 I_1，而且此固有的负反馈具有的作用是重新平衡 r3 上作为主 PTAT 电压的电压降。对于负的偏移电压 $I_1 < I_2$，ΔVbe 增加而且 PTAT 电压减少。

为了看到从根据图 1 的电路到根据图 2 的电路的改进，模拟两个适当的电路。

在根据图 1 的模拟电路中，电阻值为：r1=20k；r2=56.5k；r3=r4=100k；r5=10.1k；r5=10k。Q1 是单位 5×5 微米射极晶体管。Q2 是 50 个相同射极区域的单位晶体管的区域。集极电流 I1 和 I2 是在室温下约 5uA 的 PTAT 电流。模拟的基准电压如图 3 中所示。对于从-40C 到 85C 的温度范围，基准电压变化约为 3mV。这对应于约 10ppm/C 的 TC。

图 4 示出了经过增益电阻器(r5，r6)的电流及其差异(两个基极电流之和)。电流差异能够看作误差，因为因子“beta”或者集极电流对基极电流的比率由于过程变化而具有大的扩展。可看出此误差电流导致在 r5=10k 上发展约为 1.6mV 的误差电压。

为了量化通过使用本发明的电路和方法而可能的改进类型，设计和模拟了根据图 2 的电路。在此示例性模拟电路中，电阻值为：r1=30k；r2=5k；r3=r4=r8=190k；r7=142k。Q1、Q3、Q5、Q6、Q7、Q8 是单位区域双极晶体管；Q2 和 Q4 每个是在 25 个并行单位区域双极晶体管的区域上。从区域的观点来看，两个电路(图 1 和图 2)是可比较的，因为单位双极晶体管的总数接近：图 1 中的 Q2 是 50 个单位，图 2 中的 Q2 和 Q4 每个是 25 个单位。经过 r3、Q2、r1 和 Q4 的电流是在室温下约为 5uA 的 PTAT 电流，这与对于根据图 1 的电路而言是相同的。放大器在两个电路中也是相同的。

根据图 2 的模拟基准电压如图 5 中所示。对于相同的温度范围-40C 到 85C，根据图 4 的总电压变化约为 40uV。这对应于约为 0.15ppm/C 的 TC，而且这是 TC 减少 10/0.15=68。

如果到图 2 的电路中的电压基准的斜率通过精细调谐来补偿，则仅保留剩余电压曲率并且在图 6 中显示。如图 5 所示，剩余的“曲率”电压对应于约为 0.025ppm/C 的 TC。

图 7 示出了 Q1 和 Q5 的基极电流如何相互跟踪。正如所能看到的，这些电流在室温下约为 63nA，而且它们的差异对于整个温度范围是小于 30pA。与由于到图 1 的电路中的基极电流所造成的 1.6mV 电压误差相比，此电流在图 2 中的 r4 上的电压降小于 6uV。

对于两个电路，模拟了放大器输入偏移电压对基准电压的影响。对于根据图 1 的电路，到放大器的输入中的 1mV 偏移电压反映为到基准电压中的 1.88mV 误差。对于根据图 2 的电路，1mV 偏移电压反映为 0.57mV。这对应于电路偏移和噪声灵敏度从图 1 的电路到图 2 减少了多于 3 倍。

图 8 突出了偏移电压如何影响图 2 的电路中的 Q1 和 Q2 集极电流。第

一个图示出了 1mV 偏移电压所造成的 Q1 和 Q3 集极电流变动。下方的图示出了对于相同偏移电压的 Q2 和 Q4 集极电流变动。可看出偏移电压主要反映到高密度电流侧(Q1 和 Q3)中，而且这归因于前面提到的针对偏移电压的固有反馈。

图 2 中第二放大器 A2 的偏移电压对基准电压具有很低的影响。对于 A2 的 1mV 偏移将转换为对于根据图 2 的电路基准电压中的小于 30uV 误差。

根据图 2 的基准电压能够通过堆叠更多双极晶体管来适应于较高的基准电压值。旨在产生 5V 基准电压的一个这样的例子如图 9 中所示。图 9 与图 2 非常相似，仅有的区别在于添加了部件到主基准块 100 以及主基准块 100 与其他两个块 200、300 之间耦合布局的后续改变。

在图 9 中，附加的晶体管 Q9、Q10、Q11 和 Q12 在栈布局中提供为耦合到晶体管 Q3 和 Q4。所有四个新晶体管在二极管连接配置中提供为：Q9 的集极耦合到 Q3 的射极，Q10 的集极耦合到 Q9 的射极。相似地，Q11 的集极耦合到 Q10 的射极，Q12 的集极耦合到 Q10 的射极。Q11 和 Q12 提供与电阻器 r2 与晶体管 Q4 之间。第一块 100 到第三块 300 的耦合是通过 Q11 和 Q12 的公共节点以及 Q12 和 r2 来提供。以相似方式，块 100 到块 200 的耦合是通过耦合到 Q10、Q12 和 r2 的公共节点的连接来实现。如本领域技术人员可理解的，晶体管堆叠的实现能够实现电路在较高电压的工作。由于这样所示晶体管的数目仅用于示例性目的，任何数目的不同属性的堆叠晶体管可等效地加以使用。

图 9 也示出了能够校正曲率的替选方法。在此实施例中，在图 2 的等效块 300 中出现的放大器和 MOSFET 布局由晶体管 qn17 和电阻器 r9 布局所取代。qn17 的基极耦合到 Q4 的射极，集极耦合到电流源 IM9，而射极耦合到电阻器 r9。R9 的第二端子耦合到 Q12 的射极。曲率校正是以与前述相似的方式来提供的。Q4 的基极-射极电压经由 Q12 在电阻器 r9 上耦合，而且使用电流镜 IM9 和 IM11 来产生 CTAT 电流。CTAT 电流反馈到二极管连接的晶体管 Q11 中，以便增大其曲率，由此在 r1 上复制负的电压“曲率”。此布

局是可能的，因为在图 9 的实施例中可使用更大数目的堆叠晶体管，而且将理解到任意数目的不同模式可用来提供曲率校正块 300 的块功能，并且虽然在图 9 和 2 中已经图示了两个示例性实施例，但是这些只是为了说明可以与本发明的其他块一起使用的类型，而且可以做出这样的改型而不脱背离本发明的精神和范围。

模拟了根据图 9 的电路，其模拟结果如图 10 中所示。对于此电路，电阻值为：r1=30k，r2=5k，r3=r4=r8=200k，r7=60k；双极晶体管 Q1、Q3、Q5、Q7、Q8、Q9、Q10 每个是 5u×5u 的单位射极区域；双极晶体管 Q2、Q4、Q11 和 Q12 每个是 12 个 5u×5u 单位射极区域的区域。对于根据图 9 的电路在 25C 的温度执行 1000 次迭代的 MONTE CARLO 分析，以观察由于过程变化所造成的基准电压扩展。如图 10 中所示，分布中的参数“σ”在 5V 基准电压中是 1.25mV。对于 3σ，基准电压的偏离约为 0.075%。

根据本发明电路的带隙电压基准有利之处还在于产生如果执行额外的修整则要求的固有 PTAT 和 CTAT 电流。

可理解，已经参照具体的双极晶体管 NPN 配置说明了本发明，这不表示本发明的应用限于这样的配置。本领域的技术人员可理解，通过在 PNP 架构等等中的实施可以实现许多配置上的改型和变形。可理解，此处所述的是根据本发明的带隙电压基准的示例性实施例。具体的部件、特性和值已经用来详细说明该电路，但是并不以任何方式限制本发明，除根据所附权利而认为必要的除外。进一步可理解，已经使用其常规符号来说明本发明的一些部件，而且已经省略实际的功能说明，例如如何构造放大器。这样的功能对于本领域技术人员是公知的，而且在需要附加细节时，将理解到可以在许多的标准教科书中能够找到。

相似地，此说明书中使用的字眼包括旨在表明所述特性、整数、步骤或部件的存在，但是并不排除一个或多个其他特性、整数、步骤、部件或其分组的存在或添加。

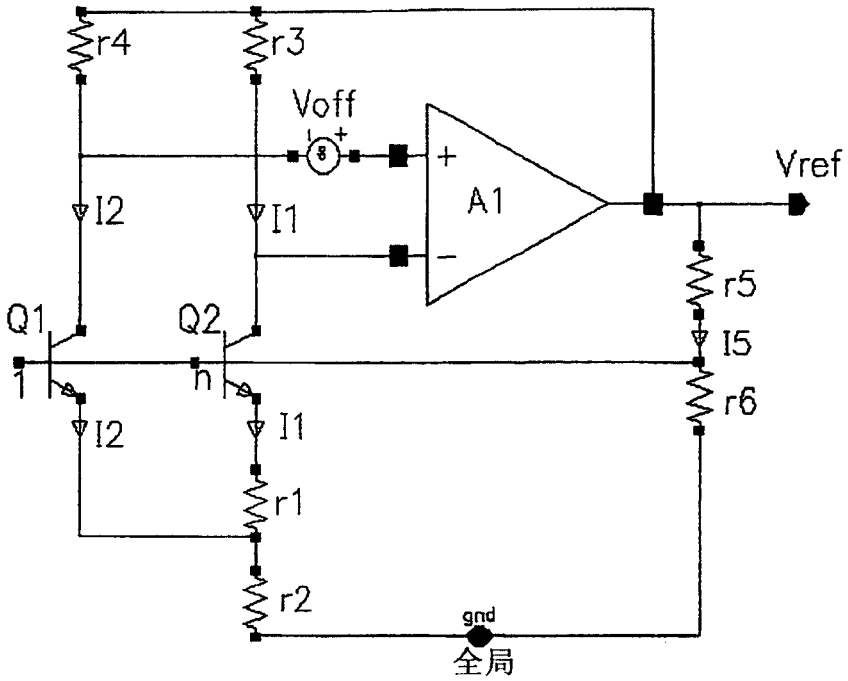

r4
r3
Voff
Vref
A1
I2
I1
r5
I5
Q1
Q2
r6
I2
I1
r1
r2
gnd
全局

图1 现有技术

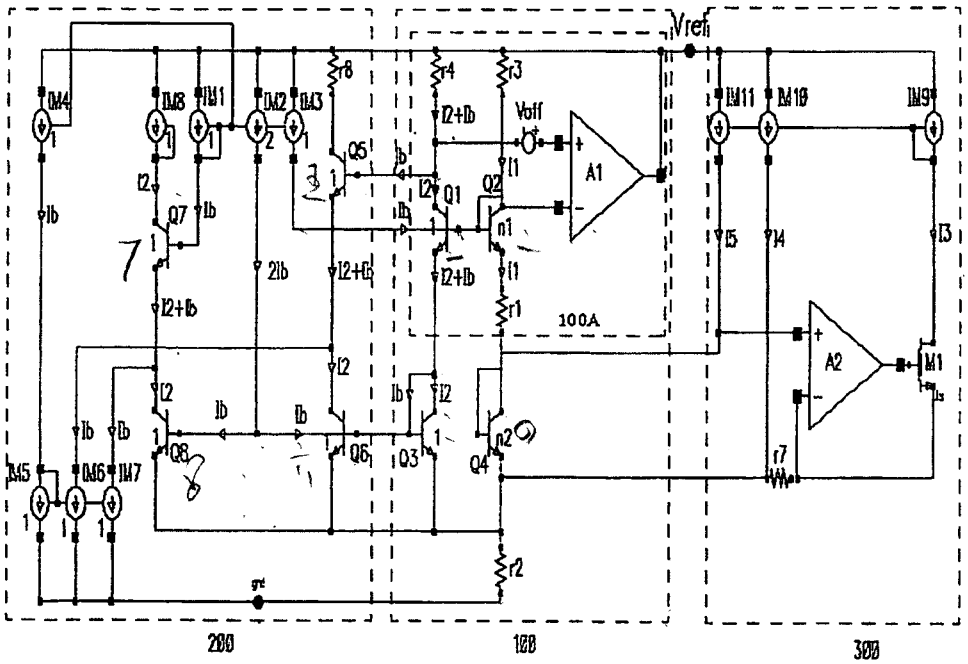

Vref
Voff
A1
A2
100A
200
100
300

图2

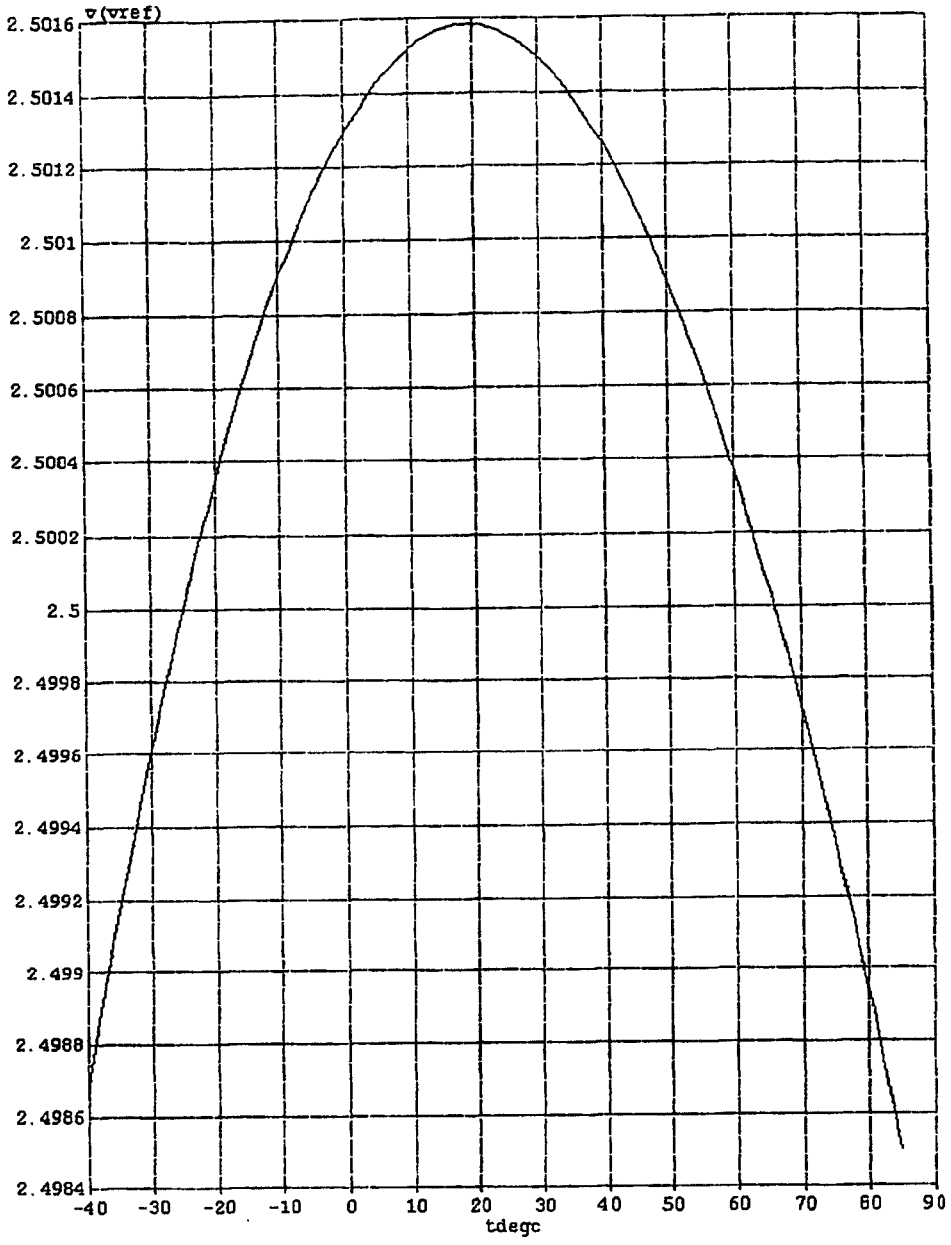

v(vref)
2.5016
2.5014
2.5012
2.501
2.5008
2.5006
2.5004
2.5002
2.5
2.4998
2.4996
2.4994
2.4992
2.499
2.4988
2.4986
2.4984
-40
-30
-20
-10
0
10
20
30
40
50
60
70
80
90
tdegc

图3

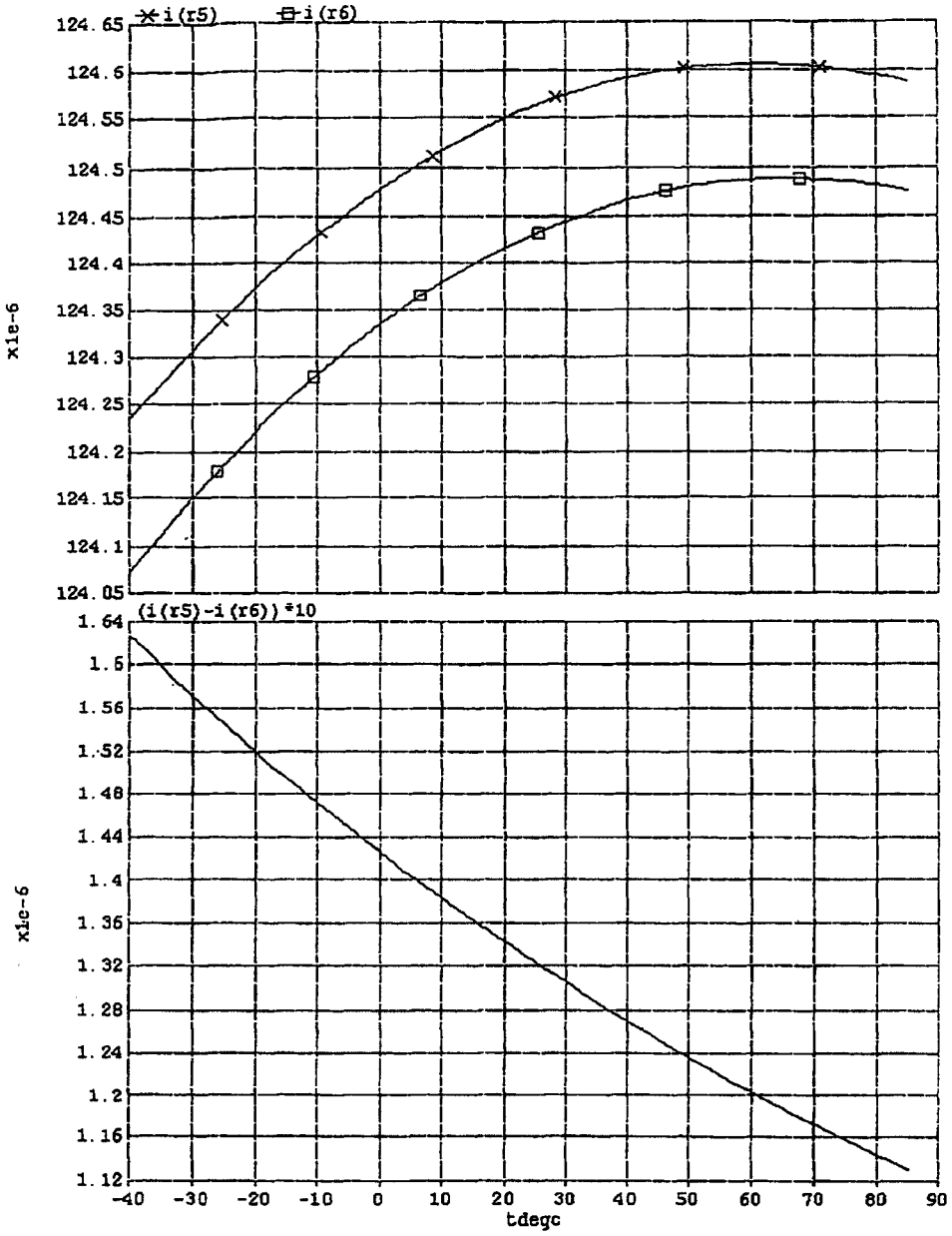

i(r5)
i(r6)
x1e-6
124.65
124.6
124.55
124.5
124.45
124.4
124.35
124.3
124.25
124.2
124.15
124.1
124.05
(i(r5)-i(r6))*10
x1e-6
1.64
1.6
1.56
1.52
1.48
1.44
1.4
1.36
1.32
1.28
1.24
1.2
1.16
1.12
-40
-30
-20
-10
0
10
20
30
40
50
60
70
80
90
tdegc

图4

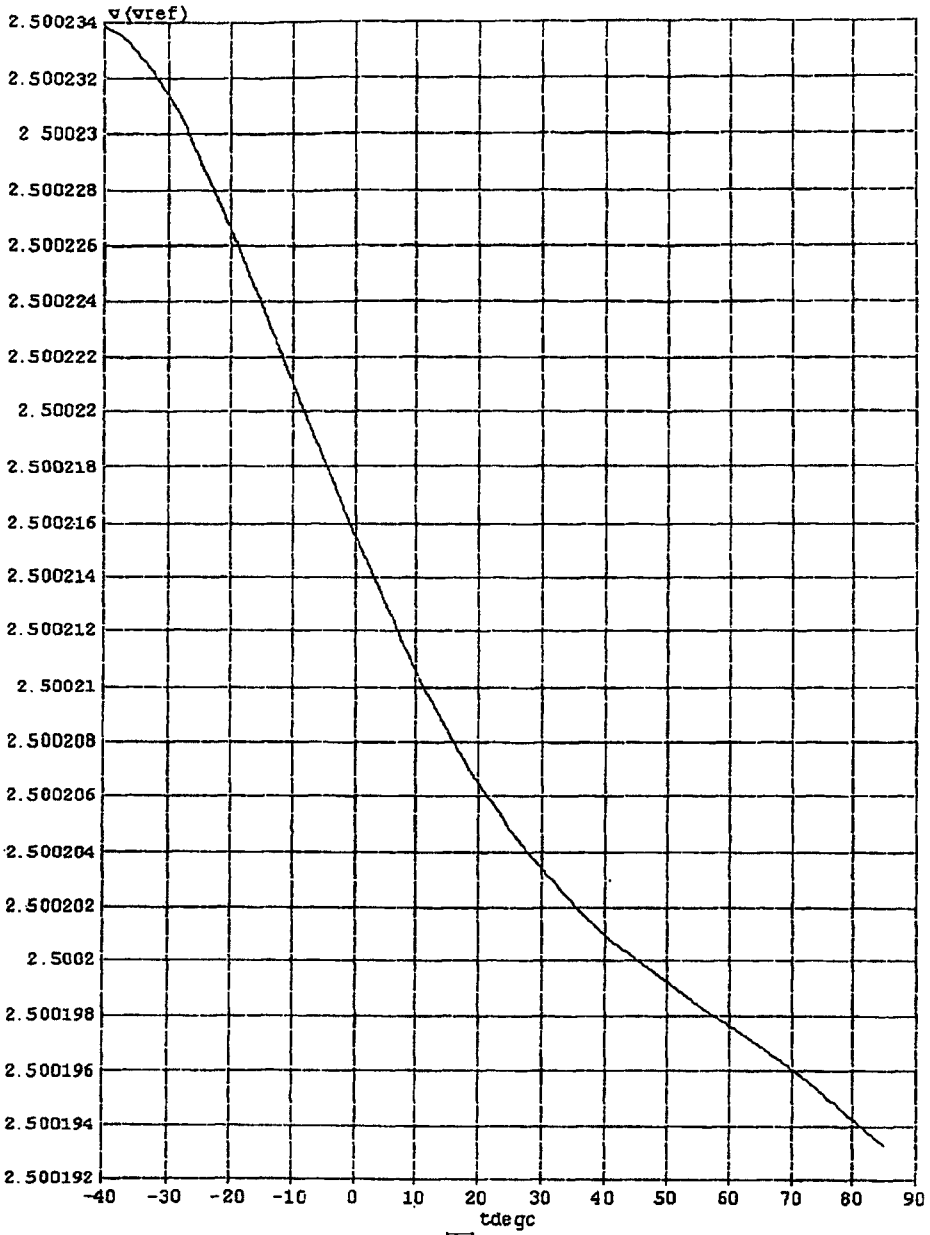

v(vref)
2.500234
2.500232
2 50023
2.500228
2.500226
2.500224
2.500222
2.50022
2.500218
2.500216
2.500214
2.500212
2.50021
2.500208
2.500206
2.500204
2.500202
2.5002
2.500198
2.500196
2.500194
2.500192
-40 -30 -20 -10 0 10 20 30 40 50 60 70 80 90
tdegc

图 5

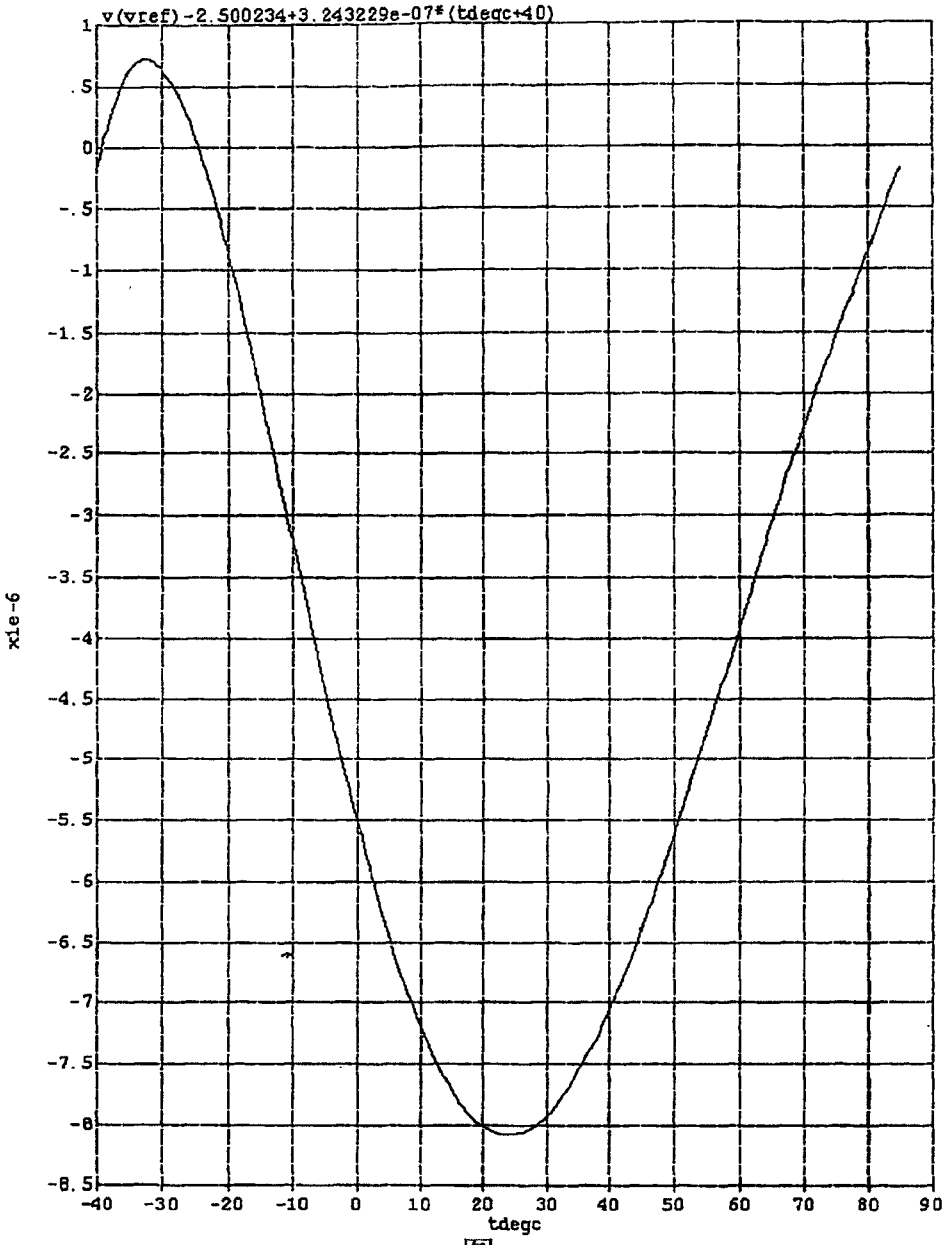

v(vref)-2.500234+3.243229e-07*(tdegc+40)
1
.5
0
-.5
-1
-1.5
-2
-2.5
-3
-3.5
-4
-4.5
-5
-5.5
-6
-6.5
-7
-7.5
-8
-8.5
x1e-6
-40
-30
-20
-10
0
10
20
30
40
50
60
70
80
90
tdegc

图 6

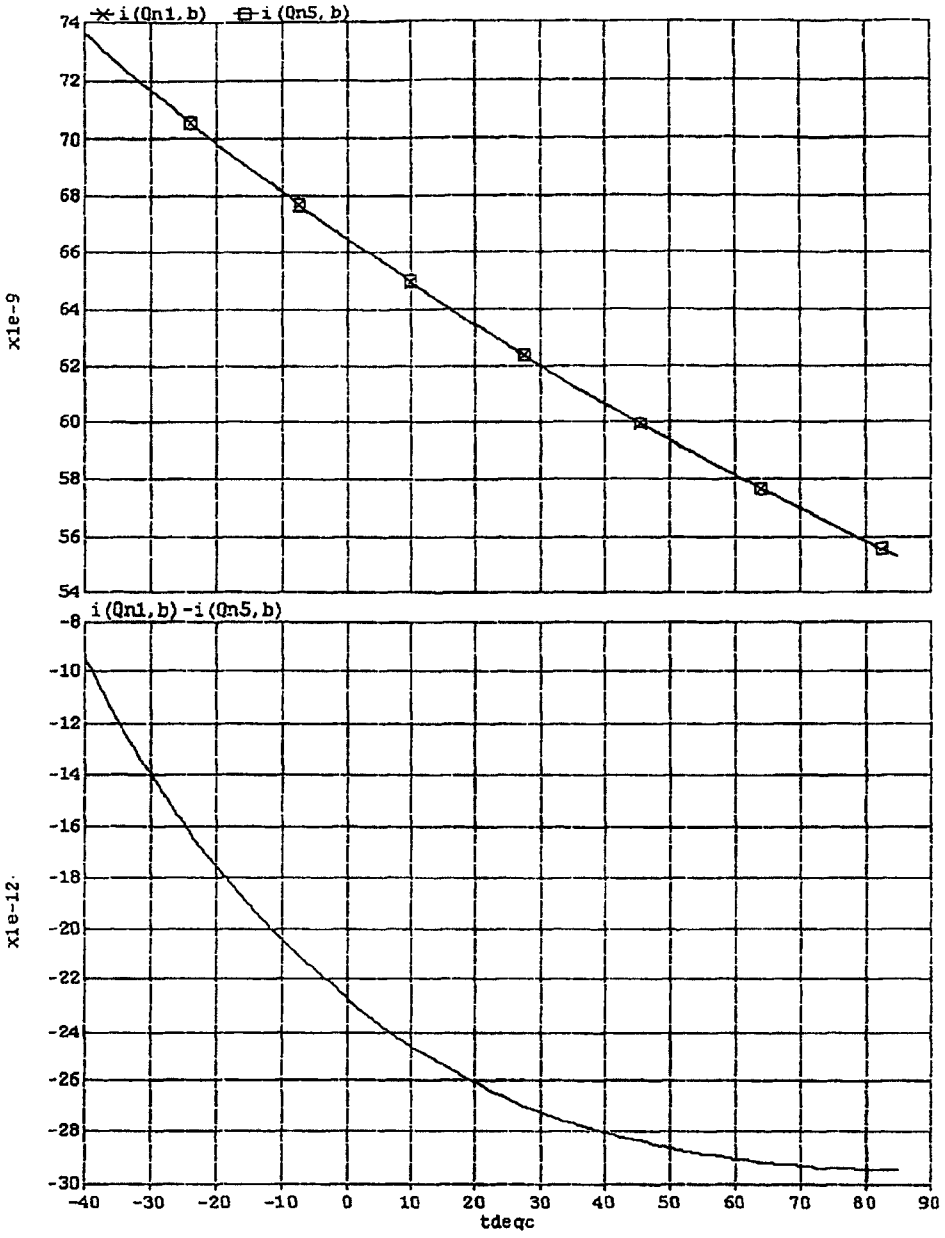

i(Qn1,b)
i(Qn5,b)
x1e-9
74
72
70
68
66
64
62
60
58
56
54
i(Qn1,b)-i(Qn5,b)
x1e-12
-8
-10
-12
-14
-16
-18
-20
-22
-24
-26
-28
-30
-40
-30
-20
-10
0
10
20
30
40
50
60
70
80
90
tdeqc

图 7

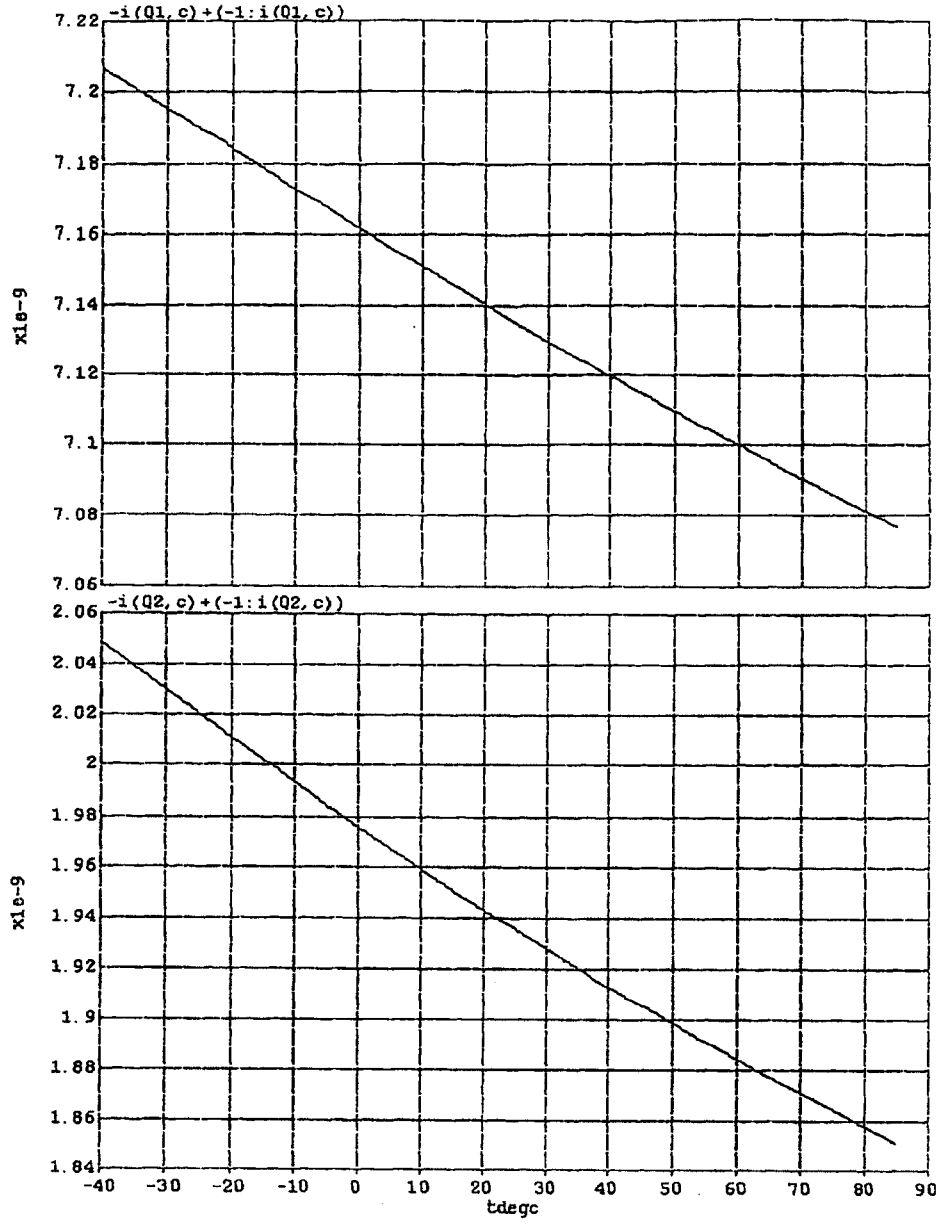

-i(Q1,c)+(-1:i(Q1,c))
7.22
7.2
7.18
7.16
7.14
7.12
7.1
7.08
7.06
x1e-9
-i(Q2,c)+(-1:i(Q2,c))
2.06
2.04
2.02
2
1.98
1.96
1.94
1.92
1.9
1.88
1.86
1.84
x1e-9
-40 -30 -20 -10 0 10 20 30 40 50 60 70 80 90
tdegc

图 8

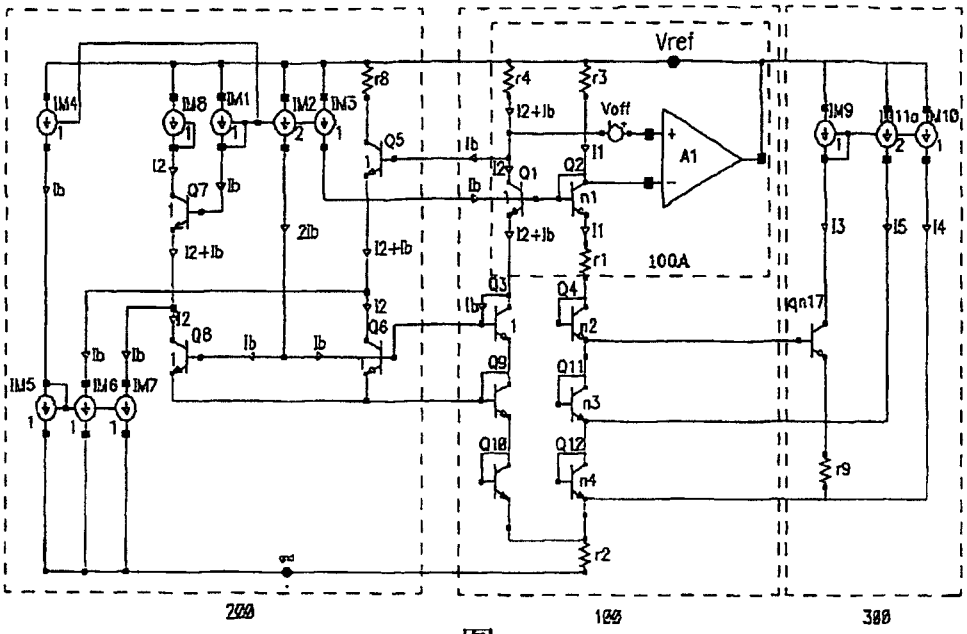

Vref
r8
r4
r3
IM4
IM8
IM1
IM2
IM3
Q5
I2+Ib
Voff
A1
I1
Q1
Q2
n1
IM9
IM11a
IM10
I2
Q7
Ib
2Ib
I2+Ib
r1
100A
I3
I5
I4
Q3
Q4
n2
IM17
I2
Q8
Q6
Q9
Q11
n3
IM5
IM6
IM7
Q10
Q12
n4
r9
r2
gnd
200
100
300

图 9

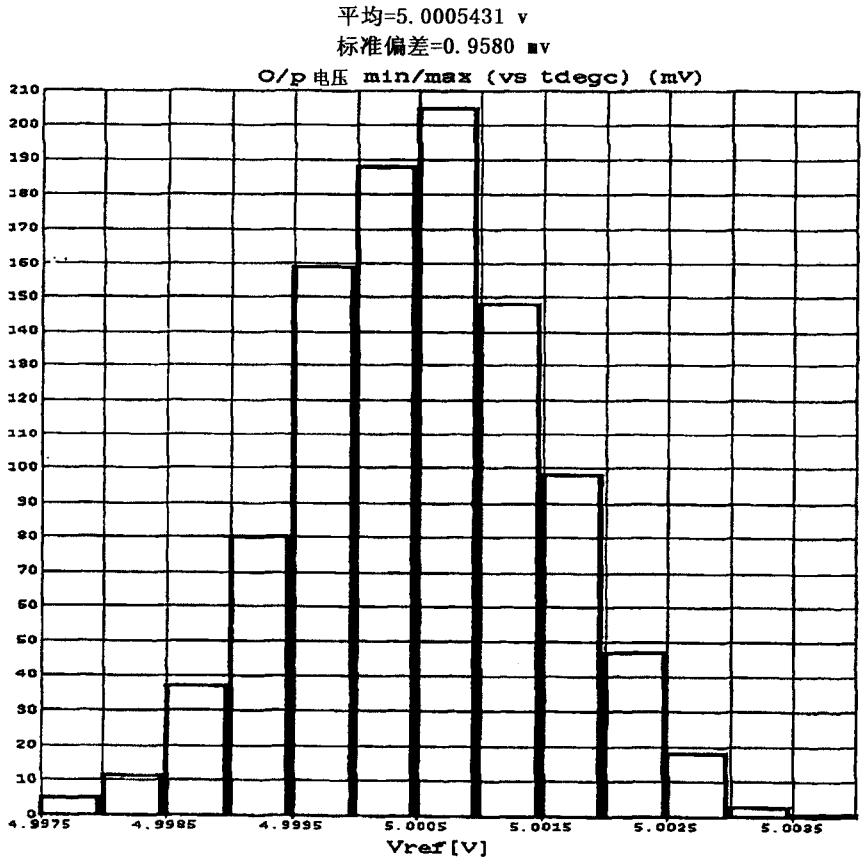

平均=5.0005431 v
标准偏差=0.9580 mv
O/p 电压 min/max (vs tdegc) (mV)
210
200
190
180
170
160
150
140
130
120
110
100
90
80
70
60
50
40
30
20
10
0
4.9975
4.9985
4.9995
5.0005
5.0015
5.0025
5.0035
Vref[V]

图 10