

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5506073号  
(P5506073)

(45) 発行日 平成26年5月28日 (2014. 5. 28)

(24) 登録日 平成26年3月28日 (2014. 3. 28)

|                               |                    |
|-------------------------------|--------------------|
| (51) Int. Cl.                 | F I                |
| <b>H04L 25/02 (2006.01)</b>   | H04L 25/02 V       |
| <b>H03K 19/0175 (2006.01)</b> | H04L 25/02 S       |
|                               | H04L 25/02 R       |
|                               | H03K 19/00 1 O 1 F |
|                               | H03K 19/00 1 O 1 K |

請求項の数 41 (全 17 頁)

|              |                               |           |                                                                           |
|--------------|-------------------------------|-----------|---------------------------------------------------------------------------|
| (21) 出願番号    | 特願2006-120683 (P2006-120683)  | (73) 特許権者 | 505087780                                                                 |
| (22) 出願日     | 平成18年4月25日 (2006. 4. 25)      |           | マグナチップセミコンダクター有限会社                                                        |
| (65) 公開番号    | 特開2006-311551 (P2006-311551A) |           | MAGNACHIP SEMICONDUCTOR LTD                                               |
| (43) 公開日     | 平成18年11月9日 (2006. 11. 9)      |           | 大韓民国忠清北道清州市興徳区香亭洞 1                                                       |
| 審査請求日        | 平成21年4月22日 (2009. 4. 22)      |           | 1 Hyangjeong-dong, Heungduk-gu, Cheongju City, Chung Cheong Bok-do, Korea |
| (31) 優先権主張番号 | 10-2005-0034614               | (74) 代理人  | 110000051                                                                 |
| (32) 優先日     | 平成17年4月26日 (2005. 4. 26)      |           | 特許業務法人共生国際特許事務所                                                           |
| (33) 優先権主張国  | 韓国 (KR)                       | (72) 発明者  | オ ウン テク                                                                   |
|              |                               |           | 大韓民国忠清北道清州市興徳区香亭洞 1                                                       |
|              |                               | (72) 発明者  | キム ジョン キ                                                                  |
|              |                               |           | 大韓民国忠清北道清州市興徳区香亭洞 1                                                       |
|              |                               |           | 最終頁に続く                                                                    |

(54) 【発明の名称】 差動電流駆動方式の送受信機、及び送信システム

(57) 【特許請求の範囲】

【請求項 1】

差動電流を生成するための複数の電流源を含み、送信ライン対をなすトルーライン及びバーラインを介して転送される予定のデータの論理値が反映されるように、前記トルーラインに供給される電流と互いに異なる大きさの電流を前記バーラインに供給する電流供給手段と、

前記データの論理値を受信し、前記受信したデータの論理値を用いて切り替え制御信号を生成して出力し、前記トルーラインと前記バーラインに前記電流を互いに異なるように供給するために前記切り替え制御信号を用いて該電流供給手段を制御する送信制御部と、を備え、

前記電流供給手段は、送信ライン対を相互に連結し、前記送信ライン対の電位を均等化させる均等化スイッチを含み、

前記送信制御部は、

直前のデータ出力期間に送信されたデータビットの論理値と現在のデータ出力期間に送信するデータビットの論理値とが異なる場合は、所定の時間の間、前記均等化スイッチをターンオフして所定の時間後に前記均等化スイッチをターンオンし、直前のデータ出力期間に送信されたデータビットの論理値と現在のデータ出力期間に送信するデータビットの論理値に変化がない場合は、当該期間中ターンオン状態を維持することを特徴とする差動電流駆動方式の送信機。

【請求項 2】

前記電流供給手段が、  
送信ライン対の内、トルーラインに電流を供給するための第1電流源と、  
前記送信ライン対の内、バーラインに電流を供給するための第2電流源と、  
前記送信ライン対の内のいずれかに遷移論理状態を示す、遷移電流を生成するための遷移電流源と、

送信しようとするデータの論理値に応じて、前記遷移電流を前記トルーライン又はバーラインに供給するための遷移スイッチと、

を備えたことを特徴とする請求項1に記載の差動電流駆動方式の送信機。

【請求項3】

前記一つのデータが送信線路に出力される期間がPTであり、  
前記所定の時間がPT/2であることを特徴とする請求項1に記載の差動電流駆動方式の送信機。

【請求項4】

前記送信制御部が、  
送信するデータの論理値の変動がない期間の間には、前記均等化スイッチのターンオン状態を維持させることを特徴とする請求項2に記載の差動電流駆動方式の送信機。

【請求項5】

前記基底電流及び遷移電流生成の基準となる基準電流を通過させ、ドレインとゲートが接続された基準ミラーMOSトランジスタをさらに備えたことを特徴とする請求項4に記載の差動電流駆動方式の送信機。

【請求項6】

前記第1電流源が、ソースが電源電圧の方に接続され、ドレインがトルーラインに接続され、ゲートが前記基準ミラーMOSトランジスタのゲートに接続された第1基底ミラーMOSトランジスタであり、

前記第2電流源が、ソースが電源電圧の方に接続され、ドレインがトルーラインに接続され、ゲートが前記基準ミラーMOSトランジスタのゲートに接続された第2基底ミラーMOSトランジスタであることを特徴とする請求項5に記載の差動電流駆動方式の送信機。

【請求項7】

前記遷移電流源が、  
ソースが電源電圧の方に接続され、ドレインが前記遷移スイッチに接続され、ゲートが前記基準ミラーMOSトランジスタのゲートに接続された遷移ミラーMOSトランジスタであることを特徴とする請求項5に記載の差動電流駆動方式の送信機。

【請求項8】

前記遷移スイッチが、  
ゲートに遷移信号及び反転遷移信号を受信し、一方が前記遷移電流源に接続され、他方がトルーラインに接続された2MOSスイッチである第1遷移スイッチ素子と、

ゲートに遷移信号及び反転遷移信号を受信し、一方が前記遷移電流源に接続され、他方がバーラインに接続された2MOSスイッチである第2遷移スイッチ素子と、

を備えたことを特徴とする請求項4に記載の差動電流駆動方式の送信機。

【請求項9】

前記遷移スイッチが、  
ゲートに遷移信号又は反転遷移信号を受信し、一方が前記遷移電流源に接続され、他方がトルーラインに接続された単一MOSスイッチである第1遷移スイッチ素子と、

ゲートに遷移信号又は反転遷移信号を受信し、一方が前記遷移電流源に接続され、他方がバーラインに接続された単一MOSスイッチである第2遷移スイッチ素子と、

を備えたことを特徴とする請求項4に記載の差動電流駆動方式の送信機。

【請求項10】

前記均等化スイッチが、  
ゲートに均等化信号及び反転均等化信号を受信し、一方が前記トルーラインに接続され

10

20

30

40

50

、他方がバーラインに接続された2 MOSスイッチであることを特徴とする請求項4に記載の差動電流駆動方式の送信機。

【請求項11】

前記均等化スイッチが、

ゲートに均等化信号又は反転均等化信号を受信し、一方が前記トルーラインに接続され、他方がバーラインに接続された単一MOSスイッチであることを特徴とする請求項4に記載の差動電流駆動方式の送信機。

【請求項12】

差動電流を生成するための複数の電流源を有する送信機から送信ラインをなすトルーライン及びバーラインのそれぞれに同時に流れる互いに異なる大きさの電流を受信し、前記受信した互いに異なる大きさの電流のそれぞれをミラーリングして、ミラーリングされた電流それぞれを生成するための電流ミラー手段と、

前記それぞれのミラーリングされた電流をそれぞれの対応する電圧に変換するための電流－電圧変換手段と、

前記それぞれの対応される電圧を比べて、比較結果に応じて前記トルーライン及びバーラインにそれぞれ流れる電流に対応されるデータを生成して出力するデータ受信手段と、を備え、

前記電流ミラー手段は受信した電流を一定倍率増幅したミラーリング電流を生成することを特徴とする差動電流駆動方式の受信機。

【請求項13】

前記電流ミラー手段が、

送信ライン対の内、トルーラインに流れるデータ信号電流をミラーリングして、トルーラインミラーリング電流を生成するためのトルーライン電流ミラーと、

前記送信ライン対の内、バーラインに流れるデータ信号電流をミラーリングして、バーラインミラーリング電流を生成するためのバーライン電流ミラーと、

を備えたことを特徴とする請求項12に記載の差動電流駆動方式の受信機。

【請求項14】

前記電流－電圧変換手段が、

前記トルーラインミラーリング電流値に対応するレベルを有するトルーライン受信電圧を生成するためのトルーラインI/Vコンバーターと、

前記バーラインミラーリング電流値に対応するレベルを有するバーライン受信電圧を生成するためのバーラインI/Vコンバーターと、

を備えたことを特徴とする請求項13に記載の差動電流駆動方式の受信機。

【請求項15】

前記データ受信手段が、

前記トルーライン受信電圧及びバーライン受信電圧のレベル差を増幅させるための差動増幅部を備えたことを特徴とする請求項14に記載の差動電流駆動方式の受信機。

【請求項16】

前記トルーライン電流ミラー及びバーライン電流ミラーが、

ミラーリング対象電流より、2倍以上大きいミラーリング電流を生成することを特徴とする請求項15に記載の差動電流駆動方式の受信機。

【請求項17】

前記トルーライン電流ミラー及びバーライン電流ミラーが、

ミラーリング対象電流を流動させる入力端MOSトランジスタ及びミラーリング電流を流動させる出力端MOSトランジスタを備え、

ミラーリング対象電流の入力端が前記2 MOSトランジスタのゲートに接続される2 MOS電流ミラーであることを特徴とする請求項15に記載の差動電流駆動方式の受信機。

【請求項18】

前記トルーラインI/Vコンバーターが、

前記トルーラインミラーリング電流が流れる経路上に位置し、一方が電源電圧の方に接

10

20

30

40

50

続され、他方がトルーライン変換電圧の出力端に接続される第1抵抗部を備え、

前記バーラインI/Vコンバーターが、

前記バーラインミラーリング電流が流れる経路上に位置し、一方が電源電圧の方に接続され、他方がバーライン変換電圧の出力端に接続される第2抵抗部を備えたことを特徴とする請求項17に記載の差動電流駆動方式の受信機。

【請求項19】

前記トルーラインI/Vコンバーターが、

前記トルーラインミラーリング電流が流れる経路上に位置し、一方が前記トルーライン変換電圧の出力端に接続され、他方が前記トルーラインミラー部に接続される第3抵抗部をさらに備え、

10

前記バーラインI/Vコンバーターが、

前記バーラインミラーリング電流が流れる経路上に位置し、一方が前記バーライン変換電圧の出力端に接続され、他方が前記バーラインミラー部に接続される第4抵抗部をさらに備えたことを特徴とする請求項18に記載の差動電流駆動方式の受信機。

【請求項20】

前記第1抵抗部が、

ソースが電源電圧端の方に接続され、ドレインが前記トルーライン変換電圧出力端に接続され、ゲートにバイアス電圧が印加される第1抵抗MOSトランジスタを備え、

前記第2抵抗部が、

ソースが電源電圧端の方に接続され、ドレインが前記バーライン変換電圧出力端に接続され、ゲートにバイアス電圧が印加される第2抵抗MOSトランジスタを備えたことを特徴とする請求項18に記載の差動電流駆動方式の受信機。

20

【請求項21】

前記第3抵抗部が、

ソースが前記トルーライン電流ミラーに接続され、ドレインが前記トルーライン変換電圧出力端に接続され、ゲートにバイアス電圧が印加される第3抵抗MOSトランジスタを備え、

前記第4抵抗部が、

ソースが前記バーライン電流ミラーに接続され、ドレインが前記バーライン変換電圧出力端に接続され、ゲートにバイアス電圧が印加される第4抵抗MOSトランジスタを備えたことを特徴とする請求項19に記載の差動電流駆動方式の受信機。

30

【請求項22】

前記第3抵抗部が、

ソース及びゲートが前記トルーライン電流ミラーに接続され、ドレインが前記トルーライン変換電圧出力端に接続される第3抵抗MOSトランジスタを備え、

前記第4抵抗部が、

ソース及びゲートが前記バーライン電流ミラーに接続され、ドレインが前記バーライン変換電圧出力端に接続される第4抵抗MOSトランジスタを備えたことを特徴とする請求項19に記載の差動電流駆動方式の受信機。

40

【請求項23】

差動方式によって、信号を送信する送信ライン対と、

送信信号の論理値が反映されるように前記送信ライン対に電流差を与えて、所定のタイミングに応じて、前記送信ライン対を均等化させる送信回路と、

前記論理値を受信し、前記受信した論理値を用いて前記タイミングのための切り替え制御信号を生成して出力し、前記生成した切り替え制御信号を用いて、該送信回路の信号送信及び前記送信ライン対の均等化を制御する送信制御部と、を備える送信機と、

前記送信ライン対の電流差をミラーリングした後、電圧差に変換するためのI/V変換回路と、

該I/V変換回路の電圧差を増幅するための差動増幅器と、を備える受信機と、

を備え、

50

前記送信回路は、送信ライン対を相互に連結し、前記送信ライン対の電位を均等化させる均等化スイッチを含み、

前記送信制御部は、

直前のデータ出力期間に送信されたデータビットの論理値と現在のデータ出力期間に送信するデータビットの論理値とが異なる場合は、所定の時間の間、前記均等化スイッチをターンオフして所定の時間後に前記均等化スイッチをターンオンし、直前のデータ出力期間に送信されたデータビットの論理値と現在のデータ出力期間に送信するデータビットの論理値に変化がない場合は、当該期間中ターンオン状態を維持することを特徴とする差動電流駆動方式の送信システム。

【請求項 2 4】

10

前記送信回路が、

前記送信ライン対の内、トルーラインに基底論理状態を示す基底電流を供給するための第 1 電流源と、

前記送信ライン対の内、バーラインに基底論理状態を示す基底電流を供給するための第 2 電流源と、

前記送信ライン対の内のいずれかに遷移論理状態を示す遷移電流を生成するための遷移電流源と、

送信しようとするデータの論理値に応じて、前記遷移電流を前記トルーライン又はバーラインに供給するための遷移スイッチと、

を備えたことを特徴とする請求項 2 3 に記載の差動電流駆動方式の送信システム。

20

【請求項 2 5】

前記一つのデータが送信線路に出力される期間が  $P T$  であり、

前記所定の時間が  $P T / 2$  であることを特徴とする請求項 2 4 に記載の差動電流駆動方式の送信システム。

【請求項 2 6】

前記送信制御部が、

送信するデータの論理値の変動がない期間の間には、前記均等化スイッチのターンオン状態を維持させることを特徴とする請求項 2 5 に記載の差動電流駆動方式の送信システム。

【請求項 2 7】

30

前記基底電流及び遷移電流の生成の基準となる基準電流を通過させて、ドレインとゲートとが接続された基準ミラー MOS トランジスタをさらに備えたことを特徴とする請求項 2 4 に記載の差動電流駆動方式の送信システム。

【請求項 2 8】

前記第 1 電流源が、ソースが電源電圧の方に接続され、ドレインがトルーラインに接続され、ゲートが前記基準ミラー MOS トランジスタのゲートに接続された第 1 基底ミラー MOS トランジスタであり、

前記第 2 電流源が、ソースが電源電圧の方に接続され、ドレインがトルーラインに接続され、ゲートが前記基準ミラー MOS トランジスタのゲートに接続された第 2 基底ミラー MOS トランジスタであることを特徴とする請求項 2 7 に記載の差動電流駆動方式の送信システム。

40

【請求項 2 9】

前記遷移電流源が、

ソースが電源電圧の方に接続され、ドレインが前記遷移スイッチに接続され、ゲートが前記基準ミラー MOS トランジスタのゲートに接続された遷移ミラー MOS トランジスタであることを特徴とする請求項 2 7 に記載の差動電流駆動方式の送信システム。

【請求項 3 0】

前記遷移スイッチが、

ゲートに遷移信号及び反転遷移信号を受信し、一方が前記遷移電流源に接続され、他方がトルーラインに接続された 2 MOS スイッチである第 1 遷移スイッチ素子と、

50

ゲートに遷移信号及び反転遷移信号を受信し、一方が前記遷移電流源に接続され、他方がバーラインに接続された2 MOSスイッチである第2遷移スイッチ素子と、  
を備えたことを特徴とする請求項29に記載の差動電流駆動方式の送信システム。

【請求項31】

前記遷移スイッチが、

ゲートに遷移信号又は反転遷移信号を受信し、一方が前記遷移電流源に接続され、他方がトルーラインに接続された単一MOSスイッチである第1遷移スイッチ素子と、

ゲートに遷移信号又は反転遷移信号を受信し、一方が前記遷移電流源に接続され、他方がバーラインに接続された単一MOSスイッチである第2遷移スイッチ素子と、

を備えたことを特徴とする請求項29に記載の差動電流駆動方式の送信システム。

10

【請求項32】

前記均等化スイッチが、

ゲートに均等化信号及び反転均等化信号を受信し、一方が前記トルーラインに接続され、他方がバーラインに接続された2 MOSスイッチであることを特徴とする請求項29に記載の差動電流駆動方式の送信システム。

【請求項33】

前記均等化スイッチが、

ゲートに均等化信号又は反転均等化信号を受信し、一方が前記トルーラインに接続され、他方がバーラインに接続された単一MOSスイッチであることを特徴とする請求項29に記載の差動電流駆動方式の送信システム。

20

【請求項34】

前記IV変換回路が、

前記送信ライン対の内、トルーラインに流れるデータ信号電流をミラーリングして、トルーラインミラーリング電流を生成するためのトルーライン電流ミラーと、

前記送信ライン対の内、バーラインに流れるデータ信号電流をミラーリングして、バーラインミラーリング電流を生成するためのバーライン電流ミラーと、

前記トルーラインミラーリング電流値に対応するレベルを有するトルーライン受信電圧を生成するためのトルーラインIVコンバーターと、

前記バーラインミラーリング電流値に対応するレベルを有するバーライン受信電圧を生成するためのバーラインIVコンバーターと、

を備えたことを特徴とする請求項29に記載の差動電流駆動方式の送信システム。

30

【請求項35】

前記トルーライン電流ミラー及びバーライン電流ミラーが、

ミラーリング対象電流より、2倍以上大きいミラーリング電流を生成することを特徴とする請求項34に記載の差動電流駆動方式の送信システム。

【請求項36】

前記トルーライン電流ミラー及びバーライン電流ミラーが、

ミラーリング対象電流を流動させる入力端MOSトランジスタ及びミラーリング電流を流動させる出力端MOSトランジスタを備え、

ミラーリング対象電流の入力端が前記2 MOSトランジスタのゲートに接続される2 MOS電流ミラーであることを特徴とする請求項34に記載の差動電流駆動方式の送信システム。

40

【請求項37】

前記トルーラインIVコンバーターが、

前記トルーラインミラーリング電流が流れる経路上に位置し、一方が電源電圧の方に接続され、他方がトルーライン変換電圧の出力端に接続される第1抵抗部を備え、

前記バーラインIVコンバーターが、

前記バーラインミラーリング電流が流れる経路上に位置し、一方が電源電圧の方に接続され、他方がバーライン変換電圧の出力端に接続される第2抵抗部を備えたことを特徴とする請求項34に記載の差動電流駆動方式の送信システム。

50

## 【請求項 38】

前記トルーライン I V コンバーターが、

前記トルーラインミラーリング電流が流れる経路上に位置し、一方が前記トルーライン変換電圧の出力端に接続され、他方が前記トルーラインミラー部に接続される第 3 抵抗部をさらに備え、

前記バーライン I V コンバーターが、

前記バーラインミラーリング電流が流れる経路上に位置し、一方が前記バーライン変換電圧の出力端に接続され、他方が前記バーラインミラー部に接続される第 4 抵抗部をさらに備えたことを特徴とする請求項 34 に記載の差動電流駆動方式の送信システム。

## 【請求項 39】

10

前記第 1 抵抗部が、

ソースが電源電圧端の方に接続され、ドレインが前記トルーライン変換電圧出力端に接続され、ゲートに所定のバイアス電圧が印加される第 1 抵抗 MOS トランジスタを備え、

前記第 2 抵抗部が、

ソースが電源電圧端の方に接続され、ドレインが前記バーライン変換電圧出力端に接続され、ゲートに前記バイアス電圧が印加される第 2 抵抗 MOS トランジスタを備えたことを特徴とする請求項 37 に記載の差動電流駆動方式の送信システム。

## 【請求項 40】

前記第 3 抵抗部が、

ソースが前記トルーライン電流ミラーに接続され、ドレインが前記トルーライン変換電圧出力端に接続され、ゲートに所定のバイアス電圧が印加される第 3 抵抗 MOS トランジスタを備え、

前記第 4 抵抗部が、

ソースが前記バーライン電流ミラーに接続され、ドレインが前記バーライン変換電圧出力端に接続され、ゲートに前記バイアス電圧が印加される第 4 抵抗 MOS トランジスタを備えたことを特徴とする請求項 38 に記載の差動電流駆動方式の送信システム。

20

## 【請求項 41】

前記第 3 抵抗部が、

ソース及びゲートが前記トルーライン電流ミラーに接続され、ドレインが前記トルーライン変換電圧出力端に接続される第 3 抵抗 MOS トランジスタを備え、

前記第 4 抵抗部が、

ソース及びゲートが前記バーライン電流ミラーに接続され、ドレインが前記バーライン変換電圧出力端に接続される第 4 抵抗 MOS トランジスタを備えたことを特徴とする請求項 38 に記載の差動電流駆動方式の送信システム。

30

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、差動電流にデータを載せて送信するための差動電流方式の送受信機、及び送信システムに関し、特に、半導体チップ外部の送信ラインに対する差動電流方式の送受信機、及び送信システムに関する。

40

## 【背景技術】

## 【0002】

2 つ以上の半導体チップ間に存在する導線などの送信ラインを用いるデータ送信は、従来の技術では、送信側において、データを電圧差に変換して、送信ラインに載せると、受信側では、電圧差を感知して、再びデータに変換する方式により行われる。

## 【0003】

電圧差を利用したデータ送信の場合、比較的に長さが長い送信ラインに適していないという問題点があったため、電流を利用したデータ送信方式が提示された。電流を利用する

50

データ送信方式は、データ信号を送信ラインに出力される電流の大きさの差に変換して送信するものである。

【0004】

直列送信／並列送信に関係なく、1つのビットデータが、転送されるラインの個数に応じて、データ1つ当たり、一つの送信ラインを割り当てして、その送信ライン電流値の大きさとして、データを示す単一電流駆動方式と、データ1つ当たり2つの送信ラインを割り当てして、前記2送信ラインの電流値の優劣として、データを示す、差動電流駆動方式に分けられる。

【0005】

差動電流駆動方式とは、2つの送信ラインに、互いに異なる電流を出力して、これによって、送信ラインの受信端に発生する電圧差にて、送信される信号を検出する方式であって、単一電流駆動方式に比べて、ノイズによる送信信号の歪みは著しく低減される。これに対して、送信ライン間の干渉現象は、送信ライン間の距離が近いほど、より大きな影響をおよぼすようになる。結果的に、差動電流駆動方式では、送信ラインに寄生する、R、L、C成分が大きくなるにつれて、ノイズとラインとの間の干渉による影響が大きくなり、これは、送信する信号の歪みの深化だけでなく、信号の遷移時間の増加や送信速度の低下を招く。

【0006】

前記問題を克服するため、従来の技術では、送信側から送信ラインに、より多くの電流を送信して、受信端での電圧差を大きくすることによって、送信信号の歪みを最小化する方法が用いられていた。しかし、これは、より多くの電力消費を要求して、増加された送信ラインの電流は、送信ライン間のEMI (Electro-Magnetic Interference)を増加させる逆効果を引起すという問題があった。

【0007】

一方、従来の技術による差動電流駆動方式の受信機は、その内部の終端抵抗に送信された電流を印加して発生する電位差にて、信号を復元した。

【0008】

終端抵抗が大きいほど、発生する電位差が大きくなって、信号の復元が容易になるが、最大電力伝達のためのインピーダンスマッチング関係において、一般的な受信機の標準が $50\Omega$ と確定されているため、終端抵抗を任意に大きくさせることはできない。この場合、前記電位差を大きくするために、送信電流を大きくするしかないが、送信電流の増加は、電力の浪費及びEMIを悪化させるという問題を引き起こす。

【0009】

このような問題により、前記終端抵抗が発生させる電位差自体が微弱な場合、信号の敏感度が低くなり、信号の復元においてのエラーの可能性が増加する。このような場合、信号の復元能力を向上させるための他の方法には、前記終端抵抗が発生させた電位差を増幅させ得る高品質の増幅器を用いる方法がある。しかし、高品質の増幅器は、複雑な回路を備えることしかないので、全体受信機の回路の複雑性を増大させ、基板上の広い面積を占めるようになって、レイアウトマージンを悪化させるという問題があった。

【発明の開示】

【発明が解決しようとする課題】

【0010】

本発明は、上記した従来の問題を解決するためになされたものであって、その目的は、送信機の省電力が可能な差動電流駆動方式の送受信機、及び送信システムを提供することにある。

【0011】

また、本発明の他の目的は、送信ライン間の干渉による送信信号の歪みを防止することのできる差動電流駆動方式の送受信機、及び送信システムを提供することにある。

10

20

30

40

50

## 【0012】

また、本発明のさらに他の目的は、送信速度の低下を防止し得る送信機を備えた差動電流駆動方式の送受信機、及び送信システムを提供することにある。

## 【0013】

また、本発明のさらに他の目的は、信号の復元時、エラーの可能性が低く、信号に対する敏感度の高い受信機を備える差動電流駆動方式の送受信機、及び送信システムを提供することにある。

## 【0014】

また、本発明のさらに他の目的は、構造が簡単かつレイアウトにマージンを提供し得る受信機を備える差動電流駆動方式の送受信機、及び送信システムを提供することにある。

## 【課題を解決するための手段】

## 【0015】

そこで、前記問題点を解決するため、本発明のトルーラインとバーラインとからなる送信ラインに、電流差にて、信号の送信を行う差動電流駆動方式の送信システムは、差動方式によって、信号を送信する送信ライン対と、送信信号の論理値が反映されるように前記送信ライン対に電流差を与えて、所定のタイミングに応じて、前記送信ライン対を均等化させる送信回路と、前記論理値を受信し、前記受信した論理値を用いて前記タイミングのための切り替え制御信号を生成して出力し、前記生成した切り替え制御信号を用いて、該送信回路の信号送信及び前記送信ライン対の均等化を制御する送信制御部と、を備え、前記送信制御部が、直前のデータ出力期間に送信されたデータビットの論理値と現在のデータ出力期間に送信するデータビットの論理値とが異なる場合は、所定の時間の間、前記均等化スイッチをターンオフして所定の時間後に前記均等化スイッチをターンオンし、直前のデータ出力期間に送信されたデータビットの論理値と現在のデータ出力期間に送信するデータビットの論理値に変化がない場合は、当該期間中ターンオン状態を維持する送信機と、前記送信ライン対の電流差をミラーリングした後、電圧差に変換するためのI/V変換回路と、該I/V変換回路の電圧差を増幅するための差動増幅器とを備え、前記電流ミラーは受信した電流を一定倍率増幅したミラーリング電流を生成する受信機とを備えたことを特徴とする。

## 【発明の効果】

## 【0016】

本発明によれば、本発明による差動電流駆動方式の送信システムを実施することによって、送信のための電力消費を低減する効果がある。

## 【0017】

また、本発明は、送信ラインの間の干渉による送信信号の歪み及び／又は送信速度の低下を防止できる効果もある。

## 【0018】

また、本発明による差動電流駆動方式の受信機を実施することにより、信号の復元時に、エラーの可能性を低減したり、信号に対する敏感度を高めたりする効果がある。

## 【0019】

また、本発明の受信機は、構造が簡単なので、レイアウトにマージンを提供し得る効果もある。

## 【発明を実施するための最良の形態】

## 【0020】

以下、本発明の最も好ましい実施形態を、添付した図面を参照して詳細に説明する。

## 【0021】

以下では、本発明の思想を適用した送信機構成と受信機構成、及び両方を備える全体送

10

20

30

40

50

信システムを、別の実施形態にして記述する。

#### 【0022】

(第1の実施形態)

図1及び図2に示したように、本実施形態の差動電流駆動方式の送信機は、送信ライン対の内、トルーラインTX+に基底論理状態を示す基底電流を供給するための第1電流源Icc1と、前記送信ライン対の内、バーラインTX-に基底論理状態を示す基底電流を供給するための第2電流源Icc2と、前記送信ライン対の内、いずれかに遷移論理状態を示す遷移電流を生成するための遷移電流源Idcと、データの送信の前に、前記送信ラインの電位を均等化させるための均等化スイッチSWEと、送信しようとするデータの論理値に応じて、前記遷移電流を前記トルーラインTX+又はバーラインTX-に供給するための遷移スイッチSWTと、送信しようとするデータに対応して、前記均等化スイッチSWE及び遷移スイッチSWTの切り替えを制御するための送信制御部10とを備えたことを特徴とする。

10

#### 【0023】

図3は、本実施形態による、差動電流駆動方式の送信回路20をMOSトランジスタ回路で実現したものであって、第1/第2電流源Icc1、Icc2及び遷移電流源Idcは、電流ミラー回路で実現し、均等化スイッチSWE及び遷移スイッチSWTは1対の相補的なP/NMOSトランジスタからなる2MOSスイッチSWE-1、SWT-1で実現した。一方、図4は均等化スイッチSWE及び遷移スイッチSWTを単一MOSスイッチSWE-2、SWT-2で実現したものである。

20

#### 【0024】

前記電流ミラーの実現のために、基準電流を流動させる基準ミラーMOSトランジスタTR1を備える。基準ミラーMOSトランジスタTR1は、ソースが電源電圧端VDDに接続され、ドレイン及びゲートに送信機の外部で生成した基準電流入力端を接続させて、送信機の外部で生成した基準電流Irefをそのソースドレイン経路を介して、流動させる。

#### 【0025】

第1電流源Icc1は、ソースが電源電圧の側に接続され、ドレインがトルーラインTX+に接続され、ゲートが前記基準ミラーMOSトランジスタのゲートに接続された第1基底ミラーMOSトランジスタTR2で実現し、第2電流源Icc2は、ソースが電源電圧の側に接続され、ドレインがトルーラインTX+に接続され、ゲートが前記基準ミラーMOSトランジスタのゲートに接続された第2基底ミラーMOSトランジスタTR3で実現した。また、遷移電流源Idcは、ソースが電源電圧の側に接続され、ドレインが前記遷移スイッチSWTに接続され、ゲートが前記基準ミラーMOSトランジスタTR1のゲートに接続された遷移ミラーMOSトランジスタTR4で実現した。

30

#### 【0026】

前記第1/第2基底ミラーMOSトランジスタTR2、TR3及び遷移ミラーMOSトランジスタTR4のゲートは、全て基準ミラーMOSトランジスタTR1のゲートに接続されているので、前記基底電流Icc1、Icc2及び遷移電流Idcは、前記基準電流Irefに比例する大きさに生成される。

40

#### 【0027】

前記遷移スイッチは、図3のような一対のMOSトランジスタスイッチTR5~TR8で実現でき、図4のように、単一MOSトランジスタスイッチTR11、TR12で実現できる。前者の場合、前記遷移スイッチSWT-1は、ゲートに遷移信号D+及び反転遷移信号D-を受信して、一方が前記遷移電流源Idcに接続され、他方がトルーラインTX+に接続された2MOSスイッチである第1遷移スイッチ素子TR5、TR6とゲートに遷移信号D+及び反転遷移信号を受信し、一方が前記遷移電流源Idcに接続され、他方がバーラインTX-に接続された2MOSスイッチである第2遷移スイッチ素子TR7、TR8を備える。

#### 【0028】

50

後者の場合、前記遷移スイッチSWT-2は、ゲートに遷移信号D+又は反転遷移信号D-を受信し、一方が前記遷移電流源Idcに接続され、他方がトルーラインTX+に接続された単一MOSスイッチである第1遷移スイッチ素子TR11と、ゲートに遷移信号D+又は反転遷移信号D-を受信し、一方が前記遷移電流源Idcに接続され、他方がバーラインTX-に接続された単一MOSスイッチである第2遷移スイッチ素子TR12とを備える。

#### 【0029】

前者の場合には、送信制御部10が出力する遷移スイッチング制御信号は、正(+)制御信号D+と負(-)制御信号D-とからなる。したがって、送信制御部10及び遷移スイッチSWT-1の構造が複雑になるという短所があるが、正確なスイッチングを保障できる長所がある。

10

#### 【0030】

後者の場合には、送信制御部10が出力する遷移スイッチング制御信号は、図4の場合には、正(+)制御信号D+と負(-)制御信号D-とからなり得るが、2つの遷移スイッチ素子の内、いずれかは、NMOSトランジスタで実現し、残り1つは、PMOSトランジスタで実現する場合には、一つの制御信号Dからなることができる。したがって、送信制御部10及び遷移スイッチSWT-2の構造が簡単になるという長所があるが、信号状態に応じて、非対称的なスイッチングの可能性があるという短所がある。

#### 【0031】

前記均等化スイッチSWEも図3のような一對のMOSトランジスタスイッチで実現でき、図4のように単一MOSトランジスタスイッチで実現できる。

20

#### 【0032】

前者の場合、前記均等化スイッチSWE-1は、ゲートに均等化信号NT+及び反転均等化信号NT-を受信し、一方が前記トルーラインTX+に接続され、他方がバーラインTX-に接続された2MOSスイッチTR9、TR10となり、後者の場合、前記均等化スイッチSWE-2は、ゲートに均等化信号NT+又は反転均等化信号NT-を受信して、一方が前記トルーラインTX+に接続され、他方がバーラインTX-に接続された単一MOSスイッチTR13となる。

#### 【0033】

前者の場合には、送信制御部10が出力する均等化スイッチング制御信号は、正(+)制御信号NT+と負(-)制御信号NT-とからなる。したがって、送信制御部10及び均等化スイッチSWEの構造が複雑になるという短所があるが、正確なスイッチングを保障できるという長所がある。

30

#### 【0034】

後者の場合には、送信制御部10が出力する均等化スイッチング制御信号は、1つの制御信号NTとからなる。したがって、送信制御部10及び均等化スイッチSWE-1の構造が簡単になるという長所があるが、信号状態に応じて非対称的なスイッチングの可能性があるという短所がある。

#### 【0035】

図5は、データ信号の入力に応じて、図3の差動電流送信機を制御するために前記送信制御部10が生成する切り替え制御信号を示している。

40

#### 【0036】

遷移スイッチング制御信号D+、D-は、データの変更に際して、その論理状態が変わり、1つのデータに応じる論理状態を1PT期間の間、維持する。一方、送信データビットの変更がない場合、すなわち、前のデータビットの論理値と同じ論理値のデータビットに対しては、前の論理状態をそのまま維持する。

#### 【0037】

均等化スイッチング制御信号NT+、NT-は、前記遷移スイッチング制御信号D+、D-により1つのデータが送信線路に出力される1PT区間の内、データの遷移時点を含むPT/2区間において均等化スイッチSWEに対しターンオフ制御信号を出力する。

50

一方、送信データビットの変更がない場合には、全 1 P T 区間で、均等化スイッチ S W E に対するターンオン制御信号を出力する。

#### 【0038】

これは、同じデータビット信号を出力する場合には、送信ラインが、前の同じ論理値のデータビットを送信することにおいて求められる遷移水準で安定化されているので、この場合には、送信ライン対に対する均等化を行わないのである。しかし、実現によっては、送信データビットの変更がない場合にも、該当データビットが送信ラインに出力される 1 P T 区間の内、データの遷移時点を含む P T / 2 区間で、均等化スイッチ S W E に対するターンオフ制御信号を出力するように構成することができる。

#### 【0039】

送信データビットが 1 である時、トルーライン T X + の電流がより大きく、前記第 1 / 第 2 基底電流源及び遷移電流源の生成電流値が同じ場合を仮定する。反転遷移信号 D - をハイ値に出力し、遷移信号 D + をロー値に出力する。

これによって、前記トルーライン T X + には第 1 基底電流源の生成電流だけでなく、遷移電流源の生成電流も流入されるが、前記データビットによる遷移初期には、均等化信号 N T + は、ロー値に、反転均等化信号 N T - は、ハイ値に変わることによって、トルーライン T X + とバーライン T X - が接続されていないので、バーライン T X - には、電流源の生成電流の大きさの電流が流れ、トルーライン T X + には、その 2 倍の電流が流れるようになる。 P T / 2 の期間が過ぎた後、均等化信号 N T + は、ハイ値に、反転均等化信号 N T - は、ロー値になるので、前記 2 送信ラインの電流差は、発生しない。

#### 【0040】

(第 2 の実施形態)

図 6 に示したように、本実施形態の差動電流駆動方式の受信機は、トルーライン T X + に流れるデータ信号電流 I r x + をミラーリングして、トルーラインミラーリング電流 M × I r x + を生成するためのトルーライン電流ミラー 4 2 と、バーライン T X - に流れるデータ信号電流 I r x - をミラーリングして、バーラインミラーリング電流 M × I r x - を生成するためのバーライン電流ミラー 4 4 と、前記トルーラインミラーリング電流 M × I r x + に対応するレベルを有するトルーライン受信電圧 C d + を生成するためのトルーライン I V コンバーター 4 6 と、前記バーラインミラーリング電流 M × I r x - に対応するレベルを有するバーライン受信電圧 C d - を生成するためのバーライン I V コンバーター 4 8 と前記トルーライン受信電圧 C d + 及びバーライン受信電圧 C d - のレベル差を増幅するための差動増幅部 5 0 とを備えたことを特徴とする。

#### 【0041】

同図に示したトルーライン電流ミラー 4 2 は、トルーライン T X + を介して流れるデータ出力電流を流動させるために、ゲート及びドレインがトルーライン T X + に接続され、ソースが接地電圧端に接続された第 1 入力端 M O S トランジスタ M T 1 と、前記第 1 入力端 M O S トランジスタ M T 1 を介して流れる電流を複写したミラーリング電流を流動させるために、ゲートが前記第 1 入力端 M O S トランジスタ M T 1 のゲートに接続され、ソースが接地電圧端に接続された第 1 出力端 M O S トランジスタ M T 2 とからなる。

#### 【0042】

一方、バーライン電流ミラー 4 4 は、バーライン T X - を介して流れるデータ出力電流を流動させるために、ゲート及びドレインがトルーライン T X + に接続され、ソースが接地電圧端に接続された第 2 入力端 M O S トランジスタ M T 3 と、前記第 2 入力端 M O S トランジスタ M T 3 を介して流れる電流を複写したミラーリング電流を流動させるために、ゲートが前記第 2 入力端 M O S トランジスタ M T 3 のゲートに接続され、ソースが接地電圧端に接続された第 2 出力端 M O S トランジスタ M T 4 とからなる。

#### 【0043】

前記 2 つの電流ミラーを構成する出力端 M O S トランジスタ M T 2 , M T 4 のチャンネルの幅を入力端 M O S トランジスタ M T 1 , M T 3 のチャンネル幅より 2 倍以上、大きくして、送信ラインを介して入力された電流より 2 倍以上、大きい電流値を有するミラーリ

10

20

30

40

50

ング電流を生成することが、次の電流－電圧 I V 変換の精密度を高めるので、好ましい。

【0044】

同図に示したトルーライン I V コンバーター 46 は、前記トルーラインミラーリング電流  $M \times I_{rx} +$  が流れる経路上に位置して、一方が電源電圧の側に接続され、他方がトルーライン変換電圧の出力端に接続される第 1 抵抗部  $R_{0-1}$  と、前記トルーラインミラーリング電流  $M \times I_{rx} +$  が流れる経路上に位置し、一方が前記トルーライン変換電圧の出力端に接続され、他方が前記トルーライン電流ミラー 42 に接続される第 3 抵抗部  $R_{1-1}$  とからなる。

【0045】

同様に、バーライン I V コンバーター 48 は、前記バーラインミラーリング電流  $M \times I_{rx-}$  が流れる経路上に位置し、一方が電源電圧の側に接続され、他方がバーライン変換電圧の出力端に接続される第 2 抵抗部  $R_{0-2}$  と、前記バーラインミラーリング電流  $M \times I_{rx-}$  が流れる経路上に位置し、一方が前記バーライン変換電圧の出力端に接続され、他方が前記バーライン電流ミラー 44 に接続される第 4 抵抗部  $R_{1-2}$  とからなる。

【0046】

図 6 の構造において、トルーラインミラーリング電流  $M \times I_{rx} +$  の経路上での電圧降下は、第 1 抵抗部  $R_{0-1}$ 、第 3 抵抗部  $R_{1-1}$  及び第 1 出力端 MOS トランジスタ  $M_T2$  で発生し、差動増幅器に入力される電圧の導出点は、第 1 抵抗部  $R_{0-1}$  と、第 3 抵抗部  $R_{1-1}$  との接続ノードなので、第 1 抵抗部  $R_{0-1}$  は、必須的だが、第 3 抵抗部  $R_{1-1}$  は、実現によっては、省略できる。同様に、バーライン I V コンバーター 48 の構成要素の内、第 2 抵抗部  $R_{0-2}$  は必須的だが、第 4 抵抗部  $R_{1-2}$  は、実現によっては省略できる。

【0047】

半導体素子内で実現される回路においては、各抵抗要素が物理的抵抗器よりは、MOS トランジスタで実現されることが低コストであるため、一般的に使われる。したがって、本実施例においても、前記第 1 抵抗部ないし第 4 抵抗部の全て又は一部を MOS トランジスタで実現できる。

【0048】

前記第 1 抵抗部  $R_{0-1}$  ないし第 2 抵抗部  $R_{0-2}$  は、電流の大きさによる電圧降下が発生しなければならないので、図 7 に示したように、ゲートに固定されたバイアス電圧  $V_{ref}$  が印加される MOS トランジスタで実現されることが好ましい。したがって、前記第 1 抵抗部は、ソースが電源電圧端の方に接続され、ドレインが前記トルーライン変換電圧出力端に接続され、ゲートにバイアス電圧  $V_{ref}$  が印加される第 1 抵抗 MOS トランジスタ  $R_{T1}$  で実現され、前記第 2 抵抗部は、ソースが電源電圧端の方に接続され、ドレインが前記バーライン変換電圧出力端に接続され、ゲートにバイアス電圧  $V_{ref}$  が印加される第 2 抵抗 MOS トランジスタ  $R_{T2}$  で実現できる。

【0049】

前記バイアス電圧  $V_{ref}$  は、第 1 抵抗 MOS トランジスタ  $R_{T1}$  及び第 2 抵抗 MOS トランジスタ  $R_{T2}$  がリニア（linear）領域で、動作するように強制し、これによって、第 1 抵抗 MOS トランジスタ  $R_{T1}$  及び第 2 抵抗 MOS トランジスタ  $R_{T2}$  は、チャンネルを通過する電流の大きさに比例するチャンネル電圧降下を有する一種の抵抗として動作するようになる。図示の場合、第 1 抵抗 MOS トランジスタ  $R_{T1}$  及び第 2 抵抗 MOS トランジスタ  $R_{T2}$  が PMOS トランジスタであるから、前記バイアス電圧は、 $V_{DD} - V_t$ （ $V_t \leq$  PMOS トランジスタのしきい電圧）になる。すなわち、前記 PMOS トランジスタのゲート電圧をソース電圧で、そのしきい電圧より少し小さな大きさの分降下させたレベルを有するようにして、前記 PMOS トランジスタのリニア（linear）動作を保障することが好ましい。

【0050】

反面、第 3 抵抗部  $R_{1-1}$  及び第 4 抵抗部  $R_{1-2}$  は、電流の大きさによる電圧降下が必要ではないので、ゲートによって固定されたバイアス電圧が印加される MOS トラン

10

20

30

40

50

ジスタで実現する事もでき、ダイオード接続されたMOSトランジスタで実現することもできる。

#### 【0051】

前者の場合、前記第3抵抗部R1-1は、ソースが前記トルーライン電流ミラーに接続され、ドレインが前記トルーライン変換電圧出力端に接続され、ゲートにバイアス電圧が印加される第3抵抗MOSトランジスタ（図示せず）で実現し、前記第4抵抗部R1-2は、ソースが前記バーライン電流ミラーに接続され、ドレインが前記バーライン変換電圧出力端に接続され、ゲートにバイアス電圧が印加される第4抵抗MOSトランジスタ（図示せず）で実現できる。

#### 【0052】

後者の場合、図7に示したように、前記第3抵抗部は、ソース及びゲートが前記トルーライン電流ミラー42に接続され、ドレインが前記トルーライン変換電圧出力端に接続される第3抵抗MOSトランジスタRT3を実現し、前記第4抵抗部は、ソース及びゲートが前記バーライン電流ミラー44に接続され、ドレインが前記バーライン変換電圧出力端に接続される第4抵抗MOSトランジスタRT4で実現できる。

#### 【0053】

（第3の実施形態）

図1に示したように、本実施形態の差動電流駆動方式の送信システムは、差動方式に応じて信号を送信する送信ライン30と、送信信号の論理値に応じて前記送信ライン30に電流差を与え、所定のタイミングに応じて前記送信ラインを均等化させる送信回路20と、前記送信回路20の信号送信及び送信ライン均等化を制御するための送信制御部10とを備える送信機200と、前記送信ライン30の電流差をミラーリングした後、電圧差に変換するためのIV変換回路40と、該IV変換回路40の電圧差を増幅するための差動増幅部50とを備える受信機400とからなる。ここで、前記送信ライン30は、1つ以上の送信ライン対からなり、各送信ライン対を介してある時点に1ビットのデータが転送される。

#### 【0054】

前記送信回路20は、前記送信ライン対の内、トルーラインTX+に基底論理状態を示す基底電流を供給するための第1電流源Icc1と、前記送信ライン対の内、バーラインTX-に基底論理状態を示す、基底電流を供給するための第2電流源Icc2と、遷移論理状態を示す、遷移電流を生成するための遷移電流源Idcと、前記送信ライン対の電位を均等化させるための均等化スイッチSWEと、送信しようとするデータの論理値に応じて、前記遷移電流を前記トルーラインTX+又はバーラインTX-に供給するための遷移スイッチSWTとを備えることができる。この場合、前記送信回路20、該送信制御部10で実現される送信機200は、前記第1実施形態の送信機構成と同じくなる。したがって、送信回路20を構成する第1電流源Icc1、第2電流源Icc2、遷移電流源Idc、均等化スイッチSWE及び遷移スイッチSWTと、送信制御部10に対する詳細な説明は、前記第1実施形態と重複しているので、省略する。

#### 【0055】

また、前記IV変換回路40は、図6に示したように、前記トルーラインTX+に流れるデータ信号電流Irx+をミラーリングして、トルーラインミラーリング電流M×Irx+を生成するためのトルーライン電流ミラー42と、前記バーラインTX-に流れるデータ信号電流Irx-をミラーリングして、バーラインミラーリング電流M×Irx-を生成するためのバーライン電流ミラー44と、前記トルーラインミラーリング電流M×Irx+値に対応するレベルを有するトルーライン受信電圧Cd+を生成するためのトルーラインIVコンバーター46と、前記バーラインミラーリング電流M×Irx-値に対応するレベルを有するバーライン受信電圧Cd-を生成するためのバーラインIVコンバーター48とからなり得る。この場合、前記IV変換回路40及び前記差動増幅器50によって実現される受信機は、前記第2実施例の受信機構成と同じくなる。したがって、IV変換回路40を構成するトルーライン電流ミラー42、バーライン電流ミラー44、トル

10

20

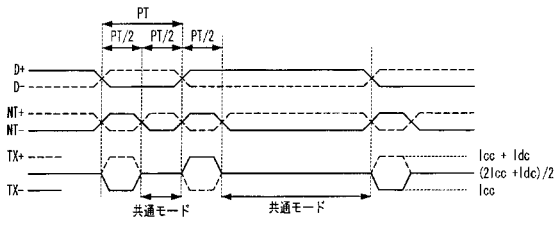
30

40

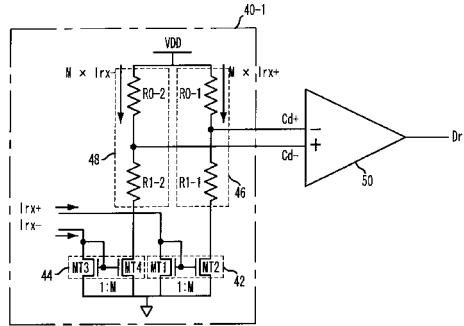
50



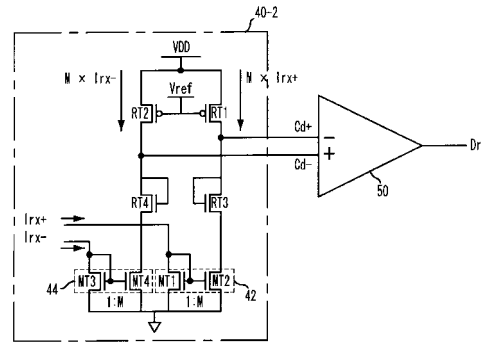
【図 5】



【図 6】



【図 7】



---

フロントページの続き

(72)発明者 ソン ユ チャン  
大韓民国忠清北道清州市興徳区香亭洞1

審査官 阿部 弘

(56)参考文献 特表2004-504771 (JP, A)  
特開2005-064590 (JP, A)  
米国特許第05874837 (US, A)  
米国特許第06396329 (US, B1)  
特表2008-535328 (JP, A)  
特表2004-531909 (JP, A)  
米国特許出願公開第2005/0110529 (US, A1)  
特開2005-191864 (JP, A)  
実開昭52-164413 (JP, U)  
特開2000-354055 (JP, A)

(58)調査した分野(Int.Cl., DB名)  
H04L 25  
H03K 19