

K AUTORSKÉMU OSVĚDČENÍ

(11) (B1)

(61)

(23) Výstavní priorita

(22) Přihlášeno 17 11 73

(21) PV 7890 - 73

(32) (31) (33) Právo přednosti
od 21.11.72 (1847799)
Svaz sovětských socialistických
republik

(51) Int. Cl.³ G 11 C 15/04



ÚŘAD PRO VYNÁLEZY

A OBJEVY

(40) Zveřejněno 24 07 74

(45) Vydáno 01 06 84

(75)

Autor vynálezu

VITALIJEV GEORGIJ VIKTOROVIČ, MOSKVA,
GVINEPADZE ALEXEJ DAVIDOVIČ, LJUBERCI,
KOLCOVA ANASTASIIA ADRIANOVNA,
SMIRNOV REM VASILJEVIČ, MOSKVA (SSSR)

(54) Asociativní paměť

1

Vynález se týká asociativní paměti pro provádění výběrových a logických operací se znakovou informací ve tvaru víceřádkových asociativních slov, tj. souborů o několika dvojkových asociativních znacích, obsahující adresové paměťové moduly pro záznam dvojkové informace a obsahující paměťové prvky spojené adresovými a řádkovými sběrnicemi pro záznam a čtení informace uložené v adresových paměťových modulech, dále obsahující detektory pro indikaci místa uložení informace se zadaným souborem dvojkových asociativních znaků, přičemž vstupy detektorů jsou spojeny s odpovídajícími řádkovými sběrnicemi adresových paměťových modulů, dále obsahující registr dotazu pro uchovávání zadaného souboru dvojkových asociativních znaků, který je kódem dotazu, registr dotazu obsahuje klopné obvody, které jsou rozděleny na skupiny a jejich množství je rovno počtu dvojkových asociativních znaků v kódu dotazu.

Vynález je možno použít ve vyhledávacích počítačích přístrojích a ve vysokorychlostních systémech.

Ve známé asociativní paměti tohoto druhu se uskutečňuje asociativní výběr na principu shody či neshody kódu dotazu a kódů asociativních slov, uložených v paměti ve formě dvouřádkových kódů, tj. takových kódů, ve kterých pro uložení jednoho bitu informace slouží dva paměťové prvky. Pod principem neshody se zde i v dalším rozumí zjištění souhlasu kódu dotazu a kódu daného asociativního slova při plné shodnosti přímého kódu dotazu a inverzního kódu asociativního slova. Pod principem shody se rozumí zjišťování shodnosti přímého kódu dotazu

a přímého kódu asociativního slova, a také inverzního kódu dotazu a inverzního kódu asociativního slova.

Nedostatkem známého provedení je to, že pro výběr na základě principu shody nebo neshody musí být detektor velmi odolný oproti poruchám, protože při vyvolání řádových kódů se mohou vybudit všechny adresové sběrnice. Všechny paměťové prvky připojené k vybuzeným adresovým sběrnicím jsou při shodě kódu dotazu a kódu daného asociativního slova v tomto případě ve stavu 0, signály nulového stavu nebo signály shody mohou být při sečtení na odpovídající řádové sběrnici detektovány detektorem jako jedničkový signál nebo signál neshody. Při nesprávném vyhodnocení detektorem nelze zjistit shodu kódu dotazu a kódu daného asociativního slova.

Uvedený nedostatek způsobuje omezení kapacity a rychlosti známé asociativní paměti a ztěžuje možnosti jejího praktického využívání.

Znamé asociativní paměti s asociativními paměťovými moduly se vyznačují tím, že se zde princip neshody realizuje uvnitř paměťových modulů. Nedostatkem těchto pamětí je složité provedení speciálních modulů, které ztěžuje jejich buzení a výrobu a zvyšuje výrobní náklady.

Cílem vynálezu je odstranit tyto nedostatky a vytvořit asociativní paměť, která by umožňovala nedestruktivní asociativní výběr pomocí levných a jednoduchých adresových paměťových modulů.

Podstata asociativní paměti podle vynálezu spočívá v tom, že obsahuje převodníky dotazu z dvojkového pozičního kódu na kód m z n , jejichž vstupy jsou spojeny s výstupy odpovídající skupiny klopných obvodů registru dotazu a jejich výstupy jsou spojeny s adresovými sběrnicemi odpovídajících adresových paměťových modulů, přičemž detektory pro indikaci místa uložení informace zapojené na výstupní řádové sběrnice adresových paměťových modulů jsou tvořeny obvody shody s počtem vstupů rovným počtem skupin klopných obvodů registru dotazu.

Převodníky dotazu jsou vytvořeny jako dekódéry dotazu pro převod dvojkového pozičního kódu na kód 1 z n .

Převodníky dotazu obsahují permanentní paměťové moduly, opatřené adresovými a řádovými sběrnicemi, přičemž adresové sběrnice každého permanentního paměťového modulu jsou spojeny s výstupy odpovídajícího dekóderu dotazu a řádové sběrnice každého permanentního paměťového modulu jsou připojeny k adresovým sběrnicím odpovídajících adresových paměťových modulů.

Převodníky dotazu dále obsahují sumátory modulo dvě, přičemž každá skupina klopných obvodů registru dotazu je rozdělena na části, z nichž první část obsahuje podskupiny s jedním klopným obvodem, následující části obsahují podskupiny s více klopnými obvody, dekódéry dotazu jsou rovněž rozděleny na části s odpovídajícími podskupinami a sumátory modulo dvě, přitom výstupy dekóderů dotazu každé podskupiny jsou připojeny k prvním vstupům sumátorů modulo dvě náležejících k této podskupině a výstup každého sumátoru modulo dvě je spojen s druhými vstupy sumátorů modulo dvě jedné z podskupin následující části a výstupy sumátorů modulo dvě poslední části jsou spojeny s adresovými sběrnicemi odpovídajících adresových paměťových modulů.

Paměť dále obsahuje přidavný registr masky, obsahující klopné obvody, jejichž množství je rovno počtu dvojkových asociativních znaků v kódu dotazu, a logické součtové obvody, je-

jichž jedny vstupy jsou připojeny k jedničkovým nebo nulovým výstupům odpovídajících klopných obvodů přídavného registru masky a jejichž druhé vstupy jsou připojeny k výstupům odpovídajících klopných obvodů registru dotazu a výstupy logických součtových obvodů jsou spojeny se vstupy odpovídajících převodníků dotazu.

Podle vynálezu obsahuje paměť a výhodou vícevstupové logické součtové obvody a výstupní registr, obsahující klopné obvody, jejichž počet je roven počtu dvojkových asociativních znaků v kódu dotazu, přičemž výstupní registr je rozdělen na skupiny klopných obvodů a ke vstupu každé skupiny klopných obvodů výstupního registru je připojen výstup odpovídajícího vícevstupového logického součtového obvodu, jehož vstupy jsou spojeny s odpovídajícími řádovými sběrnici adresových pamětových modulů, přičemž klopné obvody registru dotazu a klopné obvody přídavného registru masky jsou rozděleny na odpovídající skupiny, v nichž je počet klopných obvodů roven počtu klopných obvodů ve skupinách klopných obvodů výstupního registru.

Dále paměť obsahuje vstupní registr pro uchování víceřádkového dvojkového kódu a pro realizaci libovolné zadané logické operace, který obsahuje klopné obvody, jejichž počet je roven počtu znaků v kódu dotazu, které jsou rozděleny na skupiny klopných obvodů, přičemž kromě toho obsahuje obvody shody, jejichž první vstupy jsou připojeny k jedničkovým nebo nulovým výstupům klopných obvodů odpovídající skupiny vstupního registru, dále obsahuje dekódér operací pro řízení přenosu informace na registr dotazu a výstupní registr, přičemž odpovídající výstupy dekódéru operací jsou připojeny k druhým vstupům obvodů shody, zatímco výstupy částí obvodů shody jsou spojeny se vstupy odpovídajících klopných obvodů registru dotazu a výstupy ostatních obvodů shody jsou připojeny ke vstupům odpovídajících vícevstupových logických součtových obvodů.

Skupiny klopných obvodů vstupního a výstupního registru mohou být podle vynálezu spojeny v posuvné registry a skupiny klopných obvodů přídavného registru masky mohou být spojeny v kruhové posuvné registry.

Paměť může také obsahovat přídavné dekódéry ve funkci několika detektorů pro indikaci místa uložení informace, dále prioritní obvod pro výběr detektorů v zadané posloupnosti, přičemž vstupy prioritního obvodu jsou spojeny s prvními výstupy všech přídavných dekódérů, kromě toho může obsahovat obvody shody pro nulové signály a obvody shody pro jedničkové signály a dále adresové pamětové moduly sdružené v soubory z m adresových pamětových modulů pro uchování m -řádkových dvojkových asociativních znaků, přitom stejnojmenné řádové sběrnice adresových pamětových modulů každého souboru jsou připojeny ke vstupům obvodů shody pro nulové, resp. jedničkové signály, odpovídajícím tomuto souboru, přičemž výstupy obvodů shody pro nulové, resp. jedničkové signály každého souboru jsou připojeny ke vstupům odpovídajících přídavných dekódérů.

Dále paměť obsahuje podle vynálezu informační pamětový blok, sestavený z informačních pamětových prvků spojených adresovými sběrnici, řádovými sběrnici záznamu a řádovými sběrnici čtení a uspořádaných v buňkách po K řádech, kromě toho obsahuje registr informace, sestavený z klopných obvodů, jejichž počet je roven počtu řádů v buňce informačního pamětového bloku, přičemž řádové sběrnice čtení informačního pamětového bloku jsou připojeny ke vstupům odpovídajících klopných obvodů registru informace a řádové sběrnice záznamu in-

formačního paměťového bloku jsou připojeny k výstupům odpovídajících klopných obvodů registru informace a adresové sběrnice informačního paměťového bloku jsou spojeny s výstupy odpovídajících detektorů, přičemž každá buňka informačního paměťového bloku obsahuje přidavné paměťové prvky pro záznam kódu asociativního slova v dané buňce informačního paměťového bloku a registr informace obsahuje přidavné klopné obvody pro uložení kódů přicházejících z registru dotazu a zaznamenávaných do informačního paměťového bloku nebo pro příjem kódů z informačního paměťového bloku, přičemž počet přidavných paměťových prvků v každé buňce informačního paměťového bloku a počet přidavných klopných obvodů registru informace je roven počtu klopných obvodů registru dotazu, přičemž druhé vstupy přidavných klopných obvodů registru informace jsou připojeny k výstupům klopných obvodů registru dotazu, jejichž vstupy jsou připojeny k výstupům přidavných klopných obvodů registru informace.

Paměť může účelně obsahovat řádový srovnávací obvod, jehož jedny vstupy jsou spojeny s výstupy odpovídajících klopných obvodů registru dotazu a jehož druhé vstupy jsou připojeny k výstupům odpovídajících přidavných klopných obvodů registru informace.

Konečně je výhodné, když paměť obsahuje převodník kódu pro stanovení vztahu mezi číslem vybuzeného detektoru a čísly adresových sběrnic informačního paměťového bloku, přičemž vstupy převodníku kódu jsou spojeny s výstupy všech detektorů a výstupy převodníku kódu jsou připojeny k odpovídajícím adresovým sběrnicím informačního paměťového bloku.

Asociativní paměť podle vynálezu umožňuje provádět paralelní asociativní výběr a výběr podle adres pomocí jednoduchých paměťových modulů, má velkou kapacitu a pracuje vysokou rychlostí. Kromě toho se v této paměti dají snadno provádět logické operace i komplikované výběrové operace a řada aritmetických a nearitmetických operací, které lze znázornit jako konečný sled logických a výběrových operací. Efektivita dané paměti může dosáhnout hodnoty jednoho až dvou paměťových prvků pro jeden asociativní znak, tj. řád asociativního slova.

Vynález bude vysvětlen v souvislosti s příkladem provedení znázorněným na výkresu, kde značí obr. 1 celkové blokové schéma asociativní paměti podle vynálezu, obr. 2 blokové schéma jednoho příkladu provedení převodníku dotazu podle vynálezu, obr. 3 blokové schéma druhého příkladu provedení převodníku dotazu podle vynálezu, obr. 4 blokové zapojení dalšího příkladu provedení převodníku dotazu, obr. 5 funkční schéma paměti podle vynálezu, která umožňuje provádět maskování, všechny logické operace i řadu aritmetických operací a složitých výběrových operací, obr. 6 funkční schéma paměti se zvýšenou efektivností využívání součástí paměti a obr. 7 funkční zapojení paměti, vyznačující se vysokou rychlostí při opakovaném záznamu do obsazených asociativních buněk.

Asociativní paměť obsahuje adresové paměťové moduly 1 (obr. 1) s paměťovými prvky 1', spojené s adresovými sběrnicemi 2 a s řádovými sběrnicemi 3, přičemž řádové sběrnice 3 jsou připojeny ke vstupům detektorů 4, z nichž každý je spojen s jednou nebo několika řádovými sběrnicemi 3; paměťové prvky 1' adresových paměťových modulů 1, spojené s řádovými sběrnicemi 3, slouží pro záznam kódu asociativního slova odpovídajícího tomuto detektoru 4. Dále obsahuje paměť registr 5 dotazu, obsahující jeden nebo několik klopných obvodů 6, jejichž výstupy jsou spojeny s odpovídajícími adresovými sběrnicemi 2 adresových paměťových modulů 1 přes převodníky 7 dotazu. Klopné obvody 6 registru 5 dotazu jsou rozděleny na skupiny 8 po jednom ne-

bo několika klopných obvodech 6. Vstupy každého převodníku 7 dotazu jsou spojeny s výstupy klopných obvodů 6 odpovídající skupiny 8 a výstupy převodníků 7 dotazu jsou spojeny s adresovými sběrnicemi 2 odpovídajících paměťových modulů 1. Počet skupin 8 závisí na počtu klopných obvodů 6 v registru 5 dotazu a na počtu adresových sběrnic 2 paměťových modulů 1.

Převodníky 7 dotazu mohou být vytvořeny jako dekódéry 9 (obr. 2), tj. pro převod z normálního dvojkového kódu na kód 1 z n, přičemž v daném případě $n = 8$. V tomto případě převodník 7 dotazu představuje dekódér 9 dotazu, který obsahuje osm obvodů 10 shody se třemi vstupy, z nichž každý vstup je připojen k přímému jedničkovému nebo inverznímu nulovému výstupu jednoho ze tří klopných obvodů 6 odpovídající skupiny 8 registru 5 dotazu (obr. 1).

Příklad provedení převodníku 7 dotazu pro převod na kód m z n je znázorněn na obr. 3. Převodník 7 dotazu obsahuje navíc permanentní paměťový modul 11 s adresovými sběrnicemi 12 a s řádovými sběrnicemi 13; výstupy dekódéru 9 dotazu jsou připojeny k adresovým sběrnicím 12 permanentního paměťového modulu 11 a řádové sběrnice 13 permanentního paměťového modulu 11 jsou spojeny s odpovídajícími adresovými sběrnicemi 2 adresových paměťových modulů 1.

Také další příklad provedení převodníku 7 dotazu (obr. 4) je určen pro převod dvojkového pozičního kódu na kód m z n. Tento převodník 7 dotazu obsahuje sumátory 14 modulo dvě. Každá skupina 8 klopných obvodů 6 registru 5 dotazu (obr. 1) a analogicky i dekódér 9 dotazu jsou rozděleny na části 15 (obr. 4) s podskupinami 16. První část 15 obsahuje podskupiny 16 s jedním klopným obvodem 6, zatímco další části 15 obsahují podskupiny 16 se dvěma nebo více klopnými obvody 6 a s příslušnou podskupinou dekódéru 9 dotazu a s příslušnými sumátory 14 modulo dvě. Dekódéry 9 dotazu každé podskupiny 16 jsou připojeny k prvním vstupům sumátorů 14 modulo dvě patřících k této podskupině 16, výstup každého sumátoru 14 je spojen s druhými vstupy sumátorů 14 jedné podskupiny 16 následující části 15 a výstupy sumátorů 14 poslední části 15 jsou připojeny k adresovým sběrnicím 2 odpovídajících paměťových modulů 1 (obr. 1).

Kromě vyhledávacích operací provádí paměť podle vynálezu také operace maskování, úplný soubor logických operací a všechny pochody, které je možno provést ve formě konečného souboru výběrových a logických operací. Paměť obsahuje přídavný registr 17 masky (obr. 5) určený pro uchovávání kódu masky, v němž umístění jedniček a nul ukazuje na dvojkové asociativní znaky kódu dotazu, které jsou bez významu pro realizovanou vyhledávací operaci. Pod kódem masky se rozumí dvojkový kód, jehož počet řádů je roven počtu řádů v kódu dotazu a umístění jedniček udává znaky dotazu rozhodující pro daný výběr. Přídavný registr 17 masky obsahuje jeden nebo několik klopných obvodů 18 podle počtu dvojkových asociativních znaků v kódu dotazu. Kromě toho obsahuje paměť logické součtové obvody 19, jejichž jedny vstupy jsou připojeny k jedničkovým nebo nulovým výstupům odpovídajících klopných obvodů 18; druhé vstupy logických součtových obvodů 19 jsou připojeny k výstupům odpovídajících klopných obvodů 6 registru 5 dotazu, jejich výstupy jsou spojeny se vstupy odpovídajících převodníků 7 dotazu.

Kromě toho paměť obsahuje vícevstupové logické součtové obvody 20 a výstupní registr 21, který obsahuje jeden nebo několik klopných obvodů 22 podle počtu dvojkových asociativních znaků v kódu dotazu a je rozdělen na skupiny 23 po jednom nebo po více klopných obvodech 22. Vstup každé skupiny 23 klopných obvodů 22 je připojen k výstupu odpovídajícího vícevstupového logického součtového obvodu 20, jehož vstupy jsou spojeny s odpovídajícími řádovými sběrnicemi 3

adresových pamětových modulů 1. Klopné obvody 6 registru 5 dotazu a klopné obvody 18 přídavného registru 17 masky jsou rovněž rozděleny na skupiny 8, 24 v nichž počet klopných obvodů 6, 18 je roven počtu klopných obvodů ve skupinách 23 výstupního registru 21.

Paměť dále obsahuje vstupní registr 25, který se skládá z jednoho nebo z několika klopných obvodů 26 podle počtu dvojkových asociativních znaků v kódu dotazu; klopné obvody 26 vstupního registru 25 jsou rozděleny na skupiny 27 po jednom nebo více klopných obvodech 26. Kromě toho paměť obsahuje obvody 28 shody, jejichž první vstupy jsou připojeny k jedničkovým nebo nulovým výstupům klopných obvodů 26 odpovídající skupiny 27, a dekódér 29 operací, jehož odpovídající výstupy jsou připojeny ke druhým vstupům obvodů 28 shody. Přitom výstupy jedné části obvodů 28 shody jsou spajeny se vstupem odpovídajících klopných obvodů 6 registru 5 dotazu a výstupy druhé části obvodů 28 shody jsou připojeny ke vstupům odpovídajících vícecestových logických součtových obvodů 20.

Skupiny 23, 27 klopných obvodů 22, 26 výstupního registru 21 a vstupního registru 25 jsou spojeny v posuvné registry a skupiny 24 klopných obvodů 18 přídavného registru 17 masky v kruhové posuvné registry.

Paměť dále obsahuje přídavné dekódéry 30 (obč. 6), prioritní obvod 31, obvody 32 shody pro nulové signály a obvody 33 shody pro jedničkové signály. Přitom vstupy prioritního obvodu 31 jsou spojeny s prvními výstupy všech přídavných dekódérů 30. Adresové pamětové moduly 1 jsou sdruženy v soubory po n adresových pamětových modulech 1, přičemž stejnojmenné řádové sběrnice 3 adresových pamětových modulů 1 každého souboru jsou připojeny ke vstupům obvodů 32, 33 shody, odpovídajícím tomuto souboru, a výstupy obvodů 32, 33 shody každého souboru jsou připojeny ke vstupům odpovídajících přídavných dekódérů 30.

Paměť přídavně obsahuje informační pamětový blok 34 (obr. 7) z informačních pamětových prvků 35, které jsou propojeny adresovými sběrnicemi 36, řádovými sběrnicemi 37 záznamu a řádovými sběrnicemi 38 čtení a jsou uspořádány v buňkách po K řádech. Dále paměť obsahuje registr 39 informace, obsahující několik klopných obvodů 40, jejichž počet je roven počtu řádů v buňce informačního pamětového bloku 34, přičemž řádové sběrnice 38 čtení informačního pamětového bloku 34 jsou připojeny ke vstupům odpovídajících klopných obvodů 40, řádové sběrnice 37 záznamu jsou připojeny k výstupům odpovídajících klopných obvodů 40 registru 39 informace a adresové sběrnice 36 informačního pamětového bloku 34 jsou spojeny s výstupy odpovídajících detektorů 4. V každé buňce informačního pamětového bloku 34 jsou také přídavné pamětové prvky 41 pro záznam kódu asociativního slova v buňce, a registr 39 informace obsahuje několik přídavných klopných obvodů 42 pro uložení kódů, přicházejících z registru 5 dotazu a zaznamenávaných do informačního pamětového bloku 34, nebo pro příjem kódů z informačního pamětového bloku 34; přitom počet přídavných pamětových prvků 41 v každé buňce informačního pamětového bloku 34 a počet přídavných klopných obvodů 42 je roven počtu klopných obvodů 6 registru 5 dotazu. Druhé vstupy přídavných klopných obvodů 42 jsou připojeny k výstupům klopných obvodů 6 a vstupy klopných obvodů 6 registru 5 dotazu jsou připojeny k výstupům klopných obvodů 42 registru 39 informace.

Dále obsahuje paměť řádový srovnávací obvod 43, jehož jedny vstupy jsou spojeny s výstupy odpovídajících klopných obvodů 6 registru 5 dotazu a druhé vstupy jsou spojeny s výstupy

odpovídajících přídavných klopných obvodů 42.

Paměť také obsahuje převodník 44 kódu pro stanovení vztahu mezi číslem vybuzeného detektoru 4 a čísly adresových sběrnic 36 informačního paměťového bloku 34; jeho vstupy jsou spojeny s výstupy všech detektorů 4 a výstupy jsou připojeny k odpovídajícím adresovým sběrnicím 36 informačního paměťového bloku 34.

Asociativní paměť podle vynálezu je určena pro provádění vyhledávacích a logických operací s informacemi, které jsou ve tvaru víceřádkových dvojkových asociativních znaků.

Adresové paměťové moduly 1 slouží pro uchovávání dvojkové informace a obsahují paměťové prvky 1 propojené adresovými a řádkovými sběrnicemi 2,3, které jsou určeny pro zápis a čtení informace uložené v adresových paměťových modulech 1. Detektory 4 slouží k indikaci místa uložení informace s daným souborem dvojkových asociativních znaků, jejich vstupy jsou proto spojeny s odpovídajícími výstupními řádkovými sběrnicemi 3 adresových paměťových modulů 1. Registr 5 dotazu je určen pro uložení zadaného souboru dvojkových asociativních znaků, tvořících kód dotazu, a obsahuje klopné obvody 6, jejichž množství je rovno počtu znaků v kódu dotazu a jejich výstupy jsou spojeny s adresovými sběrnicemi 2 odpovídajících adresových paměťových modulů 1.

Převodníky 7 dotazu jsou určeny pro převod kódu dotazu z dvojkového pozičního kódu na kód m z n; přitom vstupy každého převodníku 7 dotazu jsou spojeny s výstupy odpovídající skupiny 8 klopných obvodů 6 registru 5 dotazu a výstupy každého převodníku 7 dotazu jsou spojeny s adresovými sběrnicemi 2 odpovídajících adresových paměťových modulů 1.

Asociativní paměť pracuje tímto způsobem: při zápisu nového asociativního slova postupuje kód tohoto asociativního slova na vstupy klopných obvodů 6 (obr. 1) registru 5 dotazu. V případě, že převodníky 7 dotazu jsou ve tvaru dekódérů 9 dotazu (obr. 2), vybudí se jeden výstup každého dekódéru 9 dotazu v souladu s kódem, přiváděným na vstupy skupiny 8 klopných obvodů 6 spojených s daným dekódérem 9 dotazu. Signály z těchto výstupů budí odpovídající adresové sběrnice 2 adresových paměťových modulů 1 (obr. 1). Pomocí neznázorněných záznamových obvodů se vybudí současně odpovídající řádkové sběrnice 3 adresových paměťových modulů 1, spojené s detektorem 4, který odpovídá asociativní buňce. Pod pojmem asociativní buňka se v tomto případě i v dalším rozumí souhrn paměťových elementů 1 adresových paměťových modulů 1, které jsou propojeny s odpovídajícími řádkovými sběrnicemi 3 připojenými ke vstupům daného detektoru 4. Do paměťových prvků 1 nacházejících se na průsečíku vybuzených adresových a řádkových sběrnic 2, 3 se tedy zaznamenávají nuly nebo jedničky. Zápis nového asociativního slova do paměti spočívá tedy v zápisu stavu každého dekódéru 9 dotazu v odpovídajícím paměťovém modulu 1 ve formě kódu 1 z n, přičemž se jedničky zaznamenávají na průsečíku vybuzených adresových sběrnic 2 a řádkových sběrnic 3, nebo v inverzním tvaru tohoto kódu, přičemž se na průsečíku vybuzených adresových a řádkových sběrnic 2, 3 zaznamenávají nuly.

Při čtení adresových paměťových modulů 1 s cílem zjištění kódu asociativních slov, shodného s kódem dotazu, dochází pouze k vybuzení adresových sběrnic 2. Stejně jako při zápisu se čísla vybuzených adresových sběrnic 2 zjišťují podle kódu dotazu v registru 5 dotazu. Čtení paměťových modulů 1 probíhá paralelně, protože se vybuzují všechny paměťové prvky 1 spojené s vybuzenými adresovými sběrnicemi 2, tj. po jednom paměťovém prvku 1 v každém pamě-

řádovém modulu 1 na řádové sběrnici 3 připojené ke vstupu jednoho z detektorů 4. Při shodě kódu přiváděného na vstup dané skupiny 8 klopných obvodů 6 s kódem zaznamenaným v paměťových prvcích 1' připojených k řádové sběrnici 3 jednoho z paměťových modulů 1 je na výstupu odpovídající řádové sběrnice 3 signál 1 (nebo 0). Při neshodě kódu dotazu a kódu odpovídajícího asociativního slova na výstupech odpovídajících řádových sběrnic 3 je na výstupech řádových sběrnic 3 signál 0 (nebo 1). Při plné shodě kódu dotazu s kódem asociativního slova odpovídajícím jednomu detektoru 4 se na všech řádových sběrnicích 3, spojených s tímto detektorem 4, objeví jedničkové signály (nebo nulové signály), což se zaregistruje detektorem 4 vytvořeným ve formě obvodu shody. Pod plnou shodou se zde i v dalším rozumí shoda kódů přiváděných na vstupy všech skupin 8 klopných obvodů 6 registru 5 dotazu s kódem asociativního slova zaznamenaného v dané asociativní bunce, což je souhrn paměťových prvků 1' paměťových modulů 1, které jsou spojeny s odpovídajícími řádovými sběrnicemi 3 připojenými ke vstupu daného detektoru 4.

Řádové sběrnice 3 paměťových modulů 1 jsou rozděleny na řádové sběrnice záznamu a řádové sběrnice čtení. Na obr. 1 jsou uvedeny všeobecné řádové sběrnice 3, slučující obě uvedené funkce.

V asociativní paměti podle vynálezu se efektivně využívají paměťové moduly 1 při malém počtu adresových sběrnic 2. Při větším počtu adresových sběrnic 2, tedy při větší kapacitě paměťových modulů 1, se ukázalo efektivnějším použití převodníků kódu dotazu z obvyklého pozičního kódu na kód m z n. Nejjednodušší takový převod se uskutečňuje pomocí permanentních paměťových modulů 11 (obr. 3). Funkce paměti v tomto případě je analogická funkci paměti s převodníky 7 dotazu vytvořenými jako dekódéry 9 dotazu, pouze s tím rozdílem, že v obecném případě použití kódu m z n se současně vybavuje několik výstupů každého převodníku 7 dotazu.

Při větším počtu adresových sběrnic 2 je účelnější použít převodník 7 dotazu se sumátory 14 modulo dvě (obr. 4) k převodu dvojkového pozičního kódu na kód m z n. Každá skupina 8 s klopnými obvody 6 registru 5 dotazu je rozdělena na části 15, z nichž první část 15 se skládá z podskupin s jedním klopným obvodem 6 a následující části 15 se skládají z podskupin 16 obsahujících dva nebo více klopných obvodů 6. Dekódéry 9 dotazu a sumátory 14 jsou také rozděleny na části 15 s odpovídajícími podskupinami 16; výstupy dekódérů 9 dotazu každé podskupiny 16 jsou připojeny k prvním vstupům sumátorů 14 modulo dvě, náležejících k této podskupině 16, výstup každého sumátoru 14 je spojen s druhým vstupem sumátorů 14 jedné z podskupin 16 následující části 15 a výstupy sumátorů 14 poslední části 15 jsou připojeny k adresovým sběrnicím 2 odpovídajících adresových paměťových modulů 1.

Funkce asociativní paměti bude vysvětlena příkladem realizace převodníku 7 dotazu na základě vzorců, které udávají vazbu vstupní proměnné a_j převodníku 7 dotazu a výstupní proměnné A_i převodníku 7 dotazu, kde N je počet řádů v asociativní bunce, tj. počet výstupních proměnných nebo počet adresových sběrnic 2, n je počet vstupních proměnných, tj. počet klopných obvodů 6 registru 5 dotazu, $1 \leq i \leq N$; $1 \leq j \leq n$ pro případy:

$$\left. \begin{array}{l} n = 1; N = 2 \\ A_1 = \bar{a}_1; A_2 = a_1 \end{array} \right\} \quad (1)$$

$$n = 5; N = 8$$

$$\left. \begin{aligned} A_1 &= a_1 \oplus a_2 a_3; A_2 = a_1 \oplus a_2 a_3; A_3 = a_1 \oplus a_2 a_3; A_4 = a_1 \oplus a_2 a_3 \\ A_5 &= a_1 \oplus a_4 a_5; A_6 = a_1 \oplus a_4 a_5; A_7 = a_1 \oplus a_4 a_5; A_8 = a_1 \oplus a_4 a_5 \end{aligned} \right\} \quad (2)$$

Výstupní signály $A_1 \dots A_4$ pro $N = 8$ se získávají sčítáním modulo dvě signálu $A_1 = \bar{a}_1$ pro $N = 2$ a signálů z výstupů dekódéru 9 dotazu, na jehož vstup se přivádějí vstupní signály (a_2, a_3); výstupní signály $A_5 \dots A_8$ pro $N = 8$ se získávají sčítáním modulo dvě signálu $A_2 = a_1$ pro $N = 2$ a signálů z výstupů dekódéru 9 dotazu, na jehož výstup se přivádějí signály (a_4, a_5).

Při vyšším počtu výstupů, například při $N = 32$, je $A_1 = \bar{a}_1 + \bar{a}_2 \bar{a}_3 + \bar{a}_6 \bar{a}_7$ atd. Výstupní signály A_i pro $N = 32$ se získávají sčítáním modulo dvě signálů A_1 pro $N = 8$ a signálů z výstupů dekódérů 9 dotazu, na jejichž vstup se přivádějí signály (a_6, a_7), (a_8, a_9), (a_{10}, a_{11}) atd.

Funkce asociativní paměti je analogická funkci paměti, kdy převodník 7 dotazu je vytvořen ve formě dekódérů 9 dotazu nebo ve formě permanentních paměťových modulů 11.

Přídavný registr 17 masky (obr. 5) je určen pro uchování dvojkového kódu masky, u něhož umístění jedniček nebo nul udává znaky kódu dotazu bez významu pro realizovanou vyhledávací operaci; přídavný registr 17 masky obsahuje jeden nebo několik klopných obvodů 18, jejichž počet je roven počtu znaků v kódu dotazu, a také logické součtové obvody 19, jejichž jedny vstupy jsou připojeny k jedničkovým nebo nulovým výstupům odpovídajících klopných obvodů 18 přídavného registru 17 masky, druhé vstupy jsou připojeny k výstupům odpovídajících klopných obvodů 6 registru 5 dotazu a výstupy jsou spojeny se vstupy odpovídajících převodníků 7 dotazu.

Funkce paměti při maskování části znaků kódu dotazu bude popsána v souvislosti s příkladem s použitím kódu 1 z n.

Záznam nových asociativních slov probíhá analogicky jako v asociativní paměti s převodníky 7 dotazu, vytvořenými jako dekódéry 9 dotazu. Vybírání bez maskování se také provádí touto metodou.

Při vybírání s maskováním se na přídavném registru 17 masky stanoví kód masky, v němž například jedničky odpovídají znakům dotazu, které nemají význam pro danou vyhledávací operaci. Kód jednička postupuje z výstupu odpovídajícího klopného obvodu 18 na první vstupy logických součtových obvodů 19, jejichž druhé vstupy jsou spojeny s jedničkovým a nulovým výstupem klopného obvodu 6 registru 5 dotazu, takže se jedničkový signál objeví na výstupech obou logických součtových obvodů 19 spojených s daným klopným obvodem 6. Jestliže jsou druhé klopné obvody 18 této skupiny 24 v nulovém stavu, pak na prvé vstupy ostatních logických součtových obvodů 19 této skupiny 24 přijdou nulové signály, výstup jednoho z logických součtových obvodů 19, spojeného s odpovídajícím klopným obvodem 6, se tedy nachází v jedničkovém stavu a druhý v nulovém stavu. Tím dojde k vybuzení dvou výstupů odpovídajícího dekódéru 9 dotazu, jejichž číslo je dáno číslem maskovaného znaku dotazu. Při dvou maskovaných znacích dotazu se vybudí čtyři určité výstupy dekódéru 9 dotazu, při třech maskovaných znacích osm určitých výstupů atd. Tyto výstupy dekódéru 9 dotazu budí odpovídající adresové sběrnice 2 adresových paměťových modulů 1, a v důsledku toho se současně přičte zadaný počet pa-

měťových prvků 1' podle maskovaných znaků dotazu. Jestliže je přítom na průsečíku libovolné z vybuzených adresových sběrnic 2 s danou řádovou sběrnicí 3 paměťového modulu 1 zaznamenaná jednička, pak se na vstupu odpovídajícího detektoru 4 objeví signál shody, např. ve formě jedničkového signálu. V ostatním je činnost paměti při maskování části znaků dotazu shodná s činností paměti, u níž převodníky 7 dotazu jsou vytvořeny jako dekódéry 9 dotazu.

Více vstupové logické součtové obvody 20 v paměti podle obr. 5 jsou spojeny s vstupním registrem 21, který je určen pro příjem informace přečtené z odpovídajících paměťových modulů 1 a obsahuje několik klopných obvodů 22, jejichž počet je roven počtu znaků v kódu dotazu a které jsou seskupeny ve skupiny 23 po jednom nebo po několika klopných obvodech 22; přitom ke vstupu každé skupiny 23 klopných obvodů 22 výstupního registru 21 je připojen výstup odpovídajícího více vstupového logického součtového obvodu 20, jehož vstupy jsou spojeny s odpovídajícími řádovými sběrnicemi 3 adresových paměťových modulů 1. Klopné obvody 6 registru 5 dotazu a klopné obvody 18 přídatného registru 17 masky jsou také rozděleny na skupiny 8, 24, v nichž počet klopných obvodů 6, 18 je roven počtu klopných obvodů 22 ve skupinách 23 výstupního registru 21.

Kód zaznamenaný v paměťových prvcích 1', spojených s řádovou sběrnicí 3 paměťového modulu 1, se obnovuje ve formě běžného pozičního kódu v tolika taktech, kolik je klopných obvodů 6 v odpovídající skupině 8 registru 5 dotazu. Pro vytvoření prvního řádového místa počátečního pozičního kódu každé skupiny 8 se klopné obvody 6 této skupiny 8 nastaví do jedničkového stavu a klopné obvody 18 každé skupiny 24 do stavu 11...10. Na výstupu odpovídajícího dekóderu 9 dotazu se vybudí všechny adresové sběrnic 2 s lichými čísly (adresami) 1, 3, 5, ...; počáteční adrese je přiřazeno číslo 0. Jestliže tedy byla v libovolném lichém paměťovém prvku 1', spojeném s danou řádovou sběrnicí 3 zvoleného adresového paměťového modulu 1, zaznamenaná jednička, pak se na výstupu této řádové sběrnic 3 objeví signál shody ve tvaru jedničkového signálu. Jestliže byla jednička zaznamenaná v sudém paměťovém prvku 1', pak se na výstupu objeví signál neshody ve tvaru nulového signálu. Tento signál postupuje přes více vstupový logický součtový obvod 20 na vstup odpovídající skupiny 23 klopných obvodů 22 výstupního registru 21. Pro získání druhého řádového místa pozičního kódu se kód ve skupinách 23 výstupního registru 21 posune o jeden krok, ve skupinách 8 klopných obvodů 6 registru 5 dotazu zůstává kód beze změny a ve skupinách 24 se cyklicky posunuje o jeden krok; přitom se budí výstupy dekóderu 9 dotazu s čísly 2, 3, 6, 7 ..., což odpovídá jedničce na druhém řádovém místě libovolného pozičního kódu. Z výstupu zvolené řádové sběrnic 3 paměťového modulu 1 postupuje signál shody nebo neshody přes více vstupový logický součtový obvod 20 na vstup skupin 23 výstupního registru 21 atd.

Výběr zadaného asociativního slova se provádí buzením odpovídajících řádových sběrnic 3, tj. jedné nebo několika řádových sběrnic 3 spojených se vstupy daného detektoru 4, pomocí záznamového proudového obvodu.

S pomocí popsaného zařízení se mohou provádět všechny logické operace se dvěma proměnnými (operandy), z nichž jedna je uchovávána v adresových paměťových modulech 1 ve tvaru asociativního slova, zakódovaného v kódu 1 z n a druhá je na vstupním registru 25 ve tvaru obvyklého pozičního kódu.

Vstupní registr 25 je určen pro uchovávání víceřadového dvojkového kódu, přičemž s tímto kódem a současně i s kódem libovolného asociativního slova, uchovávaného v adresových paměťových modulech 1, může být prováděna libovolná zadaná logická operace. Vstupní registr 25 obsahuje klopné obvody 26, jejichž množství je rovno počtu znaků v kódu dotazu a které jsou rozděleny na skupiny 27 klopných obvodů 26. Obvody 28 shody jsou svými prvními vstupy připojeny k jedničkovým nebo nulovým výstupům klopných obvodů 26 odpovídající skupiny 27 vstupního registru 25. Dekódér 29 operací je určen pro řízení toku informace do registru 5 dotazu a do výstupního registru 21, protože informace se přenáší z výstupů klopných obvodů 26 výstupního registru 25 v přímém nebo inverzním kódu v závislosti na prováděné logické operaci a na kódu uloženém ve vstupním registru 25, přičemž odpovídající výstupy dekodéru 29 operací jsou připojeny k druhým vstupům obvodů 28 shody, výstupy jedné části obvodů 28 shody jsou připojeny ke vstupům odpovídajících klopných obvodů 6 registru 5 dotazu a výstupy druhé části obvodů 28 shody jsou připojeny ke vstupům odpovídajících vícevstupových logických součtových obvodů 20. Skupiny 27, 23 klopných obvodů 26, 22 vstupního a výstupního registru 25, 21 jsou sdruženy v posuvné registry a skupiny klopných obvodů 18 přídavného registru 17 masky v kruhové posuvné registry.

Logické operace se dvěma proměnnými se dělí na tři skupiny:

- a) inverze, výběr v přímém kódu, sčítání modulo dvě a operace shody;
- b) operace logického součtu pro čtyři kombinace dvou proměnných v přímém i inverzním kódu;
- c) operace logického součinu pro stejné čtyři kombinace.

Probereme nyní operace skupiny a) na příkladu sčítání modulo dvě. Jestliže se do klopného obvodu 26 přiřazeného dolnímu řádovému místu skupiny 27, tj. do dolního řádového místa jedné skupiny prvního operandu zaznamenaná nula, pak odpovídající řádové místo druhého operandu musí být zvoleno v přímém kódu. Jestliže se do dolního řádového místa první proměnné zaznamená jednička, pak se výběr provádí v inverzním kódu, tj. inverze vybraného řádu druhé proměnné, přičemž se postupuje ve stejném sledu jako při výběru v přímém kódu pouze s tím rozdílem, že se přes vstupy klopných obvodů 6 registru 5 dotazu z nulového výstupu klopného obvodu 26, příslušejícího dolnímu řádovému místu skupiny 27, přes odpovídající obvody 28 shody přivádí nulový kód. Přitom se vybuzují výstupy dekodéru 9 dotazu odpovídající nulám v řádovém místě pozičního kódu. Analogickým způsobem se tato operace provádí s ostatními řádovými místy obou proměnných. Pro buzení obvodů 28 shody slouží dekodér 29 operací. Operace inverze kódu daného asociativního slova je ekvivalentní sčítání modulo dvě s kódem první proměnné 11...1. Při výběru v přímém kódu je první proměnná rovna 00...0. Operace shody je ekvivalentní operaci sčítání modulo dvě kódu daného asociativního slova a inverzního kódu první proměnné.

Operace logického součtu se uskutečňují následujícím způsobem. Jestliže dané řádové místo první proměnné obsahuje nulu, pak se provádí výběr v přímém nebo inverzním kódu, v závislosti na tom, zda se první operand účastní operace v přímém nebo inverzním kódu. Jestliže však toto řádové místo první proměnné obsahuje jedničku, pak se tento přímý nebo inverzní kód přenáší na výstupní registr 21 přes odpovídající obvody 28 shody a vícevstupové logické součtové obvody 20.

Skupina operací logického součinu vyžaduje použití adresových paměťových modulů 1 při existenci jedničky v daném řádovém místě první proměnné. Je-li na tomto řádovém místě první proměnné 0, dochází k přímému přenosu ze vstupního registru 25 na výstupní registr 21. Výsledek operace se přenesení během jednoho taktu z výstupního registru 21 na vstupní registr 25; dráha pro přenos informace z výstupního registru 21 na vstupní registr 25 není na výkresu znázorněna.

Každý přídavný dekódér 30 (obr. 6) vykonává funkci několika detektorů 4 a je spojen s prioritním obvodem 31, který je určen pro výběr se správnou posloupností těch detektorů 4, které odpovídají zadanému souboru dvojkových asociativních znaků při vícenásobném výběru, tj. současném výběru několika asociativních slov, přičemž vstupy prioritního obvodu 31 jsou spojeny s prvními výstupy všech přídavných dekodérů 30, na jejichž vstupy jsou připojeny obvody 32 shody pro nulové signály a obvody 33 shody pro jedničkové signály. Adresové paměťové moduly 1 jsou sdružené v soubory z m adresových paměťových modulů 1, které slouží pro uchovávání m řádových dvojkových asociativních znaků, což dovolu je zaznamenat v souboru z m adresových paměťových modulů 1 na m řádových sběrnicích 3 až $2^m - 1$ různých asociativních znaků, a tedy až $2^m - 1$ různých asociativních slov; přitom stejnojmenné řádové sběrnice 3 adresových paměťových modulů 1 každého souboru jsou připojeny ke vstupům obvodů 32, 33 shody s nulovými a jedničkovými signály, odpovídajícími tomuto souboru, a výstupy těchto obvodů 32, 33 shody každého souboru jsou připojeny ke vstupům odpovídajících přídavných dekodérů 30.

Pro zvýšení efektivity při používání paměti vybavených adresovými paměťovými moduly 1 může být kód 1 z n modifikován. Aby se na jedné řádové sběrnic 3 mohlo zaznamenat několik různých asociativních slov, se místo znaku 0 nebo 1 s jedním řádovým místem zavádí m -řádový znak 00...01, 00...10, 00...11, atd., který umožňuje zaznamenat až $2^m - 1$ různých asociativních slov v paměťových prvcích 1, spojených se skupinou z m řádových sběrnic 3. Znak 00...00 se používá pro indikaci neobsazené adresové sběrnice 2. Adresové paměťové moduly 1 se rozdělí na skupiny po m paměťových modulech 1, což umožňuje zaznamenat na stejnojmenných řádových sběrnicích 3 adresových paměťových modulů 1 soubor m řádových znaků. Pro indikaci shody znaků, zaznamenaných v souboru paměťových modulů 1, které jsou spojeny s různými skupinami 8 klapných obvodů 6 registru 5 dotazu, slouží obvody 32 shody pro nulové signály a obvody 33 shody pro jedničkové signály. Paměť pracuje tímto způsobem: při dotazu paměťových modulů 1 nabudí kód přiváděný do registru 5 dotazu vždy jednu adresovou sběrnic 2 na výstupu každého převodníku 7 dotazu. Jestliže jsou na průsečíku vybuzených adresových sběrnic 2 a souboru určitých řádových sběrnic 3 zaznamenány stejné m řádové znaky, pak se jejich shoda registruje obvody 32 shody pro nulové signály a obvody 33 shody pro jedničkové signály daného souboru. Přitom se přesně polovina obvodů 32, 33 shody tohoto souboru nachází v jedničkovém stavu a druhá polovina v nulovém stavu. Tím se budí výstup přídavného dekodéru 30, spojeného s obvody 32, 33 shody daného souboru. Číslo výstupu přídavného dekodéru 30 je dáno čísly vybuzených obvodů 32, 33 shody na jeho vstupech. Přídavný dekódér 30 plní funkci detektoru pro několik asociativních slov, zadaných různými m řádovými znaky na jeho vstupech.

Při dotazu adresových paměťových modulů se v případě neshody znaků na vybuzených adresových sběrnicích 2 vybudí méně než polovina obvodů 32, 33 shody příslušného souboru a u přídavných dekodérů 30 nedojde k vybuzení výstupu.

Při dotazu neobsazených asociativních buněk - pozice na řádových sběrnicích 3, kde jsou zaznamenány znaky 00...00 - se vybudí první výstupy odpovídajících přidavných dekódérů 30.

Před záznamem nového asociativního slova je třeba mu přidělit vymezený m-řádový znak. Proto se provádí dotaz kódu, který je třeba zaznamenat do paměti. Dále se registrují neobsazené paměťové moduly 1, přičemž jako znak neobsazenosti slouží vybudení prvního výstupu přidavného dekódéru 30. Za pomoci prioritního obvodu 31 se zvolí jeden z volných přidavných dekódérů 30 a kód odpovídajícího nepoužitého m-řádového znaku, tento znak se zaznamenává do paměťových prvků 1', spojených s odpovídajícími adresovými a řádovými sběrnicemi 2, 3. Jestliže je paměť úplně obsazena, pak se vymaže jedno asociativní slovo, v prioritním obvodu 31 se zaznamená jemu odpovídající m-řádový znak a pak se provede záznam nového asociativního slova uvolněným znakem.

Informační paměťový blok 34 (obr. 7) obsahuje informační paměťové prvky 35, které jsou spojeny adresovými sběrnicemi 36 s řádovými sběrnicemi 37, 38 záznamu a čtení a jsou uspořádány do buněk po K řádech. Tento informační paměťový blok 34 je určen pro záznam informace, z níž každému slovu odpovídá zadáný soubor dvojkových asociativních znaků uchovávaných v adresových paměťových modulech 1, které tedy tvoří paměťový blok pro uchovávání znaků informace. Paměť dále obsahuje registr 39 informace s klopnými obvody 40, je jichž počet je roven počtu řádů v bunce informačního paměťového bloku 34; přitom řádové sběrnice 38 čtení informačního paměťového bloku 34 jsou připojeny ke vstupům klopných obvodů 40 registru 39 informace, řádové sběrnice 37 psaní jsou připojeny k výstupům klopných obvodů 40 registru 39 informace a adresové sběrnice 36 jsou spojeny s výstupy odpovídajících detektorů 4. Každá buňka informačního paměťového bloku 34 má přidavné paměťové prvky 41, které se používají pro záznam kódu asociativního slova, odpovídajícího dané bunce informačního paměťového bloku 34, a registr 39 informace obsahuje přidavné klopné obvody 42, které jsou určeny pro uchovávání kódu vysílaného z registru 5 dotazu pro záznam v informačním paměťovém bloku 34 nebo pro příjem kódů z informačního paměťového bloku 34. Počet přidavných paměťových prvků 41 v každé bunce informačního paměťového bloku 34 a počet přidavných klopných obvodů 42 v registru 39 informace je roven počtu klopných obvodů 6 registru 5 dotazu. Druhé vstupy přidavných klopných obvodů 42 registru 39 informace jsou připojeny k výstupům klopných obvodů 6 registru 5 dotazu a vstupy klopných obvodů 6 registru 5 dotazu jsou připojeny k výstupům klopných obvodů 42 registru 39 informace. Do každého slova informačního paměťového bloku 34 se zaznamenává poziční kód asociativního slova, který se uchovává v odpovídajícím slově souboru paměťových modulů 1 ve formě kódu 1 z n.

Při opakovaném záznamu do vybrané asociativní bunky, tj. asociativního slova, se nejprve vybudí odpovídající detektor 4, čímž dojde k vybudení odpovídajících adresových sběrnic 36 a k výběru z informačního paměťového bloku 34 toho slova, jehož číslo je dáno číslem tohoto detektoru 4. Kód daného asociativního slova, uchovávaný v přidavných paměťových prvcích 41, přichází po řádových sběrnicích 38 čtení do registru 39 informace a z výstupů přidavných klopných obvodů 42 tohoto registru 39 informace na vstupy klopných obvodů 6 registru 5 dotazu. V soulase s kódem se vybudují adresové sběrnice 2 na výstupu převodníků 7 dotazu a dochází k záznamu nulového kódu do paměťových prvků 1', spojených s vybranými adresovými a řádovými

sběrnicemi 2, 3, to znamená, že se asociativní slovo zapsané předtím do odpovídajících paměťových modulů 1 vymaže. Potom se nové asociativní slovo zaznamená do adresových paměťových modulů 1, které jsou určeny pro záznam znaků. Kód nového slova se předává z registru 5 dotazu na vstupy přidavných klopných obvodů 42 registru 39 informace a zaznamenává se do přidavných paměťových prvků 41 spojených s vybranými adresovými sběrnicemi 36 a řádovými sběrnicemi 37 záznamu. Při záznamu do neobsazené buňky je znakem neobsazeného stavu přítomnost nulového kódu v přidavných paměťových prvcích 41 této buňky.

Řádový srovnávací obvod 43 (obr. 7) je jedněmi vstupy spojen s výstupy odpovídajících klopných obvodů 6 registru 5 dotazu, zatímco jeho druhé vstupy jsou připojeny k výstupům odpovídajících přidavných klopných obvodů 42 registru 39 informace.

Při dotazu dochází k přidavné kontrole správnosti funkce paměti, při které se kód asociativního slova, zaznamenaný v odpovídajících přidavných paměťových prvcích 41 informačního paměťového bloku 34, srovnává s kódem dotazu prostřednictvím řádového srovnávacího obvodu 43.

Převodník 44 kódů je určen k tomu, aby uvedl v souhlas číslo vybuzeného detektoru 4 a čísla adresových sběrnic 36 informačního paměťového bloku 34; vstupy převodníku 44 kódů jsou připojeny k odpovídajícím adresovým sběrnicím 36 informačního paměťového bloku 34.

Jestliže informační paměťový blok 34 pracuje na principu výběru podle shody adresových signálů, pak se pro převod čísla vybuzeného detektoru 4 na číslo odpovídajících adresových sběrnic 36 používá převodník 44 kódů.

Probrané asociativní paměť umožňuje několikrát snížit náklady při asociativním výběru ve srovnání se zařízeními se speciálními asociativními prvky v důsledku použití levných paměťových modulů s adresovým výběrem. Paměť je co do možností použití univerzální, protože umožňuje provádět všechny vyhledávací a logické operace i operace, které lze realizovat konečnou posloupností výběrových a logických operací. Tento způsob asociativního výběru umožňuje několikrát zvýšit kapacitu asociativní paměti ve srovnání se známými zařízeními.

PŘEDMĚT VYNÁLEZU

1. Asociativní paměť pro provádění výběrových a logických operací se znakovou informací ve tvaru víceřádkových asociativních slov, tj. souborů o několika dvojkových asociativních znacích, obsahující adresové paměťové moduly pro záznam dvojkové informace a obsahující paměťové prvky spojené adresovými a řádovými sběrnicemi pro záznam a čtení informace uložené v adresových paměťových modulech, dále obsahující detektory pro indikaci místa uložení informace se zadáním souborem dvojkových asociativních znaků, přičemž vstupy detektorů jsou spojeny s odpovídajícími řádovými sběrnicemi adresových paměťových modulů, dále obsahující registr dotazu pro uchovávání zadaného souboru dvojkových asociativních znaků, který je kódem dotazu, registr dotazu obsahuje klopné obvody, které jsou rozděleny na skupiny a jejich množství je rovno počtu dvojkových asociativních znaků v kódu dotazu, vyznačující se tím, že obsahuje převodníky (7) dotazu z dvojkového pozičního kódu na kód m z n, jejichž vstupy jsou spojeny s výstupy odpovídající skupiny (8) klopných obvodů (6) registru (5) dotazu a jejich výstupy jsou spojeny s adresovými sběrnicemi (2) odpovídajících adresových paměťových modulů (1), přičemž detektory (4) pro indikaci místa uložení informace zapojené na výstupní řádové sběr-

nice (3) adresových paměťových modulů (1) jsou tvořeny obvody shody s počtem vstupů rovným počtem skupin (8) klopných obvodů (6) registru (5) dotazu.

2. Asociativní paměť podle bodu 1, vyznačující se tím, že převodníky (7) dotazu jsou vytvořeny jako dekódéry (9) dotazu pro převod dvojkového pozičního kódu na kód $1 \text{ z } n$.

3. Asociativní paměť podle bodu 1 a 2, vyznačující se tím, že převodníky (7) dotazu obsahují permanentní paměťové moduly (11), opatřené adresovými (12) a řádovými (13) sběrnicemi, přičemž adresové sběrnice (12) každého permanentního paměťového modulu (11) jsou spojeny s výstupy odpovídajícího dekóderu (9) dotazu a řádové sběrnice (13) každého permanentního paměťového modulu (11) jsou připajeny k adresovým sběrnicím (2) odpovídajících adresových paměťových modulů (1).

4. Asociativní paměť podle bodu 1 a 2, vyznačující se tím, že převodníky (7) dotazu obsahují sumátory (14) modulo dvě, přičemž každá skupina (8) klopných obvodů (6) registru (5) dotazu je rozdělena na části (15), z nichž první část obsahuje podskupiny (16) s jedním klopným obvodem (6), následující části (15) obsahují podskupiny (16) s více klopnými obvody (6), dekódéry (9) dotazu jsou rovněž rozděleny na části (15) s odpovídajícími podskupinami (16) a sumátory (14) modulo dvě, přitom výstupy dekóderů (9) dotazu každé podskupiny (16) jsou připojeny k prvním vstupům sumátorů (14) modulo dvě náležejících k této podskupině (16) a výstup každého sumátoru (14) modulo dvě je spojen s druhými vstupy sumátorů (14) modulo dvě jedné z podskupin (16) následující části (15) a výstupy sumátorů (14) modulo dvě poslední části (15) jsou spojeny s adresovými sběrnicemi (2) odpovídajících adresových paměťových modulů (1).

5. Asociativní paměť podle bodu 1, vyznačující se tím, že obsahuje přidavný registr (17) masky, obsahující klopné obvody (18), jejichž množství je rovno počtu dvojkových asociativních znaků v kódu dotazu, a logické součtové obvody (19), jejichž jedny vstupy jsou připojeny k jedničkovým nebo nulovým výstupům odpovídajících klopných obvodů (18) přidavného registru (17) masky a jejichž druhé vstupy jsou připojeny k výstupům odpovídajících klopných obvodů (6) registru (5) dotazu a výstupy logických součtových obvodů (19) jsou spojeny se vstupy odpovídajících převodníků (7) dotazu.

6. Asociativní paměť podle bodu 1 a 5, vyznačující se tím, že obsahuje vícevstupové logické součtové obvody (20) a výstupní registr (21), obsahující klopné obvody (22), jejichž počet je roven počtu dvojkových asociativních znaků v kódu dotazu, přičemž výstupní registr (21) je rozdělen na skupiny (23) klopných obvodů (22) a ke vstupu každé skupiny (23) klopných obvodů (22) výstupního registru (21) je připojen výstup odpovídajícího vícevstupového logického součtového obvodu (20), jehož vstupy jsou spojeny s odpovídajícími řádovými sběrnicemi (3) adresových paměťových modulů (1), přičemž klopné obvody (6) registru (5) dotazu a klopné obvody (18) přidavného registru (17) masky jsou rozděleny na odpovídající skupiny (8, 24), v nichž je počet klopných obvodů (6, 18) roven počtu klopných obvodů (22) ve skupinách (23) klopných obvodů výstupního registru (21).

7. Asociativní paměť podle bodu 1, 5 a 6, vyznačující se tím, že obsahuje vstupní registr (25) pro uchování víceřádového dvojkového kódu a pro realizaci libovolné zadané logické operace, který obsahuje klopné obvody (26), jejichž počet je roven počtu znaků v kódu

dotazu, které jsou rozděleny na skupiny (27) klopných obvodů (26), přičemž kromě toho obsahuje obvody (28) shody, jejichž první vstupy jsou připojeny k jedničkovým nebo nulovým výstupům klopných obvodů (26) odpovídající skupiny (27) vstupního registru (25), dále obsahuje dekódér (29) operací pro řízení přenosu informace na registr (5) dotazu a na výstupní registr (21), přičemž odpovídající výstupy dekóderu (29) operací jsou připojeny k druhým vstupům obvodů (28) shody, zatímco výstupy částí obvodů (28) shody jsou spojeny se vstupem odpovídajících klopných obvodů (6) registru (5) dotazu a výstupy ostatních obvodů (28) shody jsou připojeny ke vstupům odpovídajících vícevstupových logických součtových obvodů (20).

8. Asociativní paměť podle bodu 1, 5, 6 a/nebo 7, vyznačující se tím, že skupiny (23,27) klopných obvodů (22,26) výstupního a vstupního registru (21,25) jsou spojeny v posuvné registry a skupiny (24) klopných obvodů (18) přídatného registru (17) masky jsou spojeny v kruhové posuvné registry.

9. Asociativní paměť podle bodu 1, vyznačující se tím, že obsahuje předavné dekódéry (30) ve funkci několika detektorů (4) pro indikaci místa uložení informace, dále prioritní obvod (31) pro výběr detektorů (4) v zadané posloupnosti, přičemž vstupy prioritního obvodu (31) jsou spojeny s prvními výstupy všech přídatných dekódérů (30), kromě toho obsahuje obvody (32) shody pro nulové signály a obvody (33) shody pro jedničkové signály a dále adresové paměťové moduly (1) sdružené v soubory z m adresových paměťových modulů (1) pro uchování m -řádkových dvojkových asociativních znaků, přitom stejnojmenné řádkové sběrnice (3) adresových paměťových modulů (1) každého souboru jsou připojeny ke vstupům obvodů (32,33) shody pro nulové, resp. jedničkové signály, odpovídajícím tomuto souboru, přičemž výstupy obvodů (32,33) shody pro nulové, resp. jedničkové signály každého souboru jsou připojeny ke vstupům odpovídajících přídatných dekódérů (30).

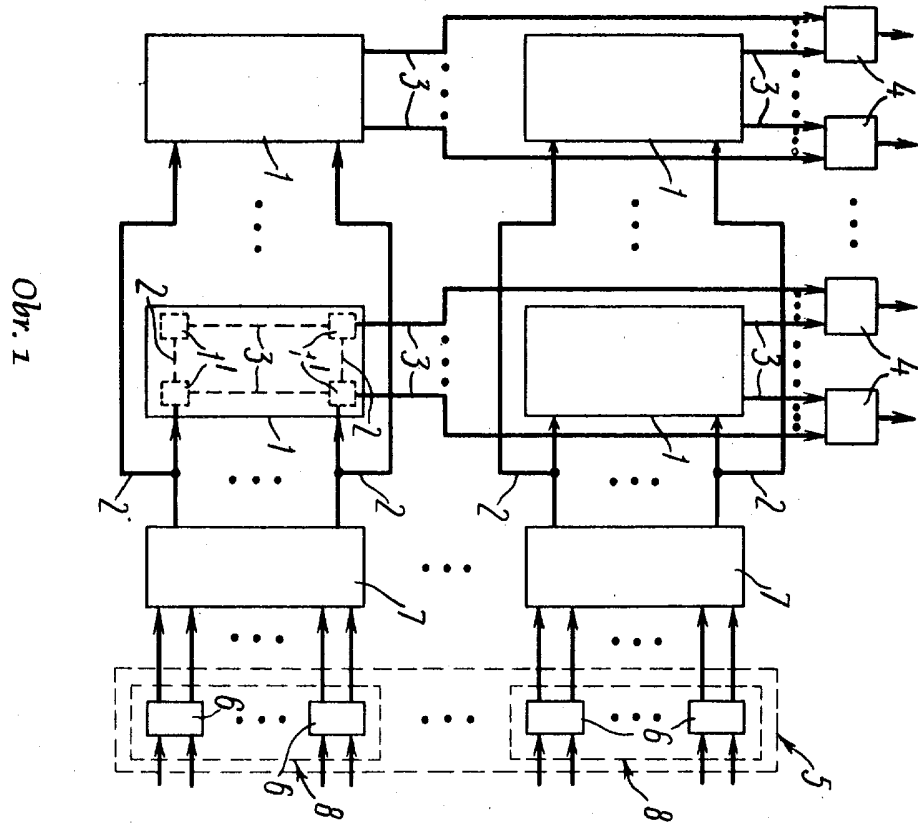
10. Asociativní paměť podle bodu 1, vyznačující se tím, že obsahuje informační paměťový blok (34), sestavený z informačních paměťových prvků (35) spojených adresovými sběrnicemi (36), řádkovými sběrnicemi (37) záznamu a řádkovými sběrnicemi (38) čtení a uspořádaných v buňkách po K řádcích, kromě toho obsahuje registr (39) informace sestavený z klopných obvodů (40), jejichž počet je roven počtu řádů v buňce informačního paměťového bloku (34), přičemž řádkové sběrnice (38) čtení informačního paměťového bloku (34) jsou připojeny ke vstupům odpovídajících klopných obvodů (40) registru (39) informace a řádkové sběrnice (37) záznamu informačního paměťového bloku (34) jsou připojeny k výstupům odpovídajících klopných obvodů (40) registru (39) informace a adresové sběrnice (36) informačního paměťového bloku (34) jsou spojeny s výstupy odpovídajících detektorů (4), přičemž každá buňka informačního paměťového bloku (34) obsahuje přídatné paměťové prvky (41) pro záznam kódu asociativního slova v dané buňce informačního paměťového bloku (34) a registr (39) informace obsahuje přídatné klopné obvody (42) pro uložení kódů přicházejících z registru (5) dotazu a zaznamenávaných do informačního paměťového bloku (34) nebo pro příjem kódů z informačního paměťového bloku (34), přičemž počet přídatných paměťových prvků (41) v každé buňce informačního paměťového bloku (34) a počet přídatných klopných obvodů (42) registru (39) informace je roven počtu klopných obvodů (6) registru (5) dotazu, přičemž druhé vstupy přídatných klopných obvodů (42) registru (39) informace jsou připojeny k výstupům klopných obvodů (6) registru (5) dotazu, jejichž vstupy jsou

připojeny k výstupům přidavných klopných obvodů (42) registru (39) informace.

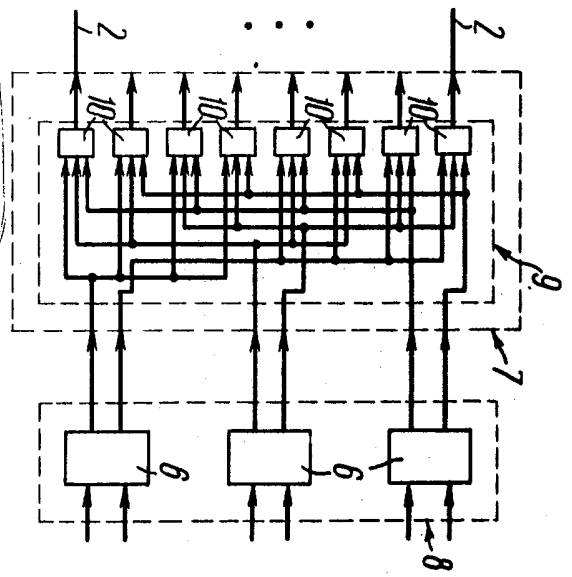
11. Asociativní paměť podle bodu 1 a 10, vyznačující se tím, že obsahuje řádový srovnávací obvod (43), jehož jedny vstupy jsou spojeny s výstupy odpovídajících klopných obvodů (6) registru (5) dotazu a jehož druhé vstupy jsou připojeny k výstupům odpovídajících přidavných klopných obvodů (42) registru (39) informace.

12. Asociativní paměť podle bodu 1, 10 a/nebo 11, vyznačující se tím, že obsahuje převodník (44) kódu pro stanovení vztahu mezi číslem vybuzeného detektoru (4) a čísly adresových sběrnic (36) informačního paměťového bloku (34), přičemž vstupy převodníku (44) kódu jsou spojeny s výstupy všech detektorů (4) a výstupy převodníku (44) kódu jsou připojeny k odpovídajícím adresovým sběrnicím (36) informačního paměťového bloku (34).

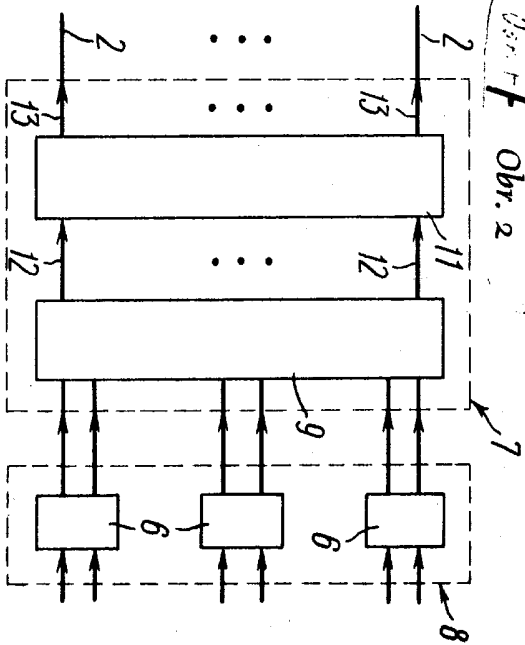
4 výkresy



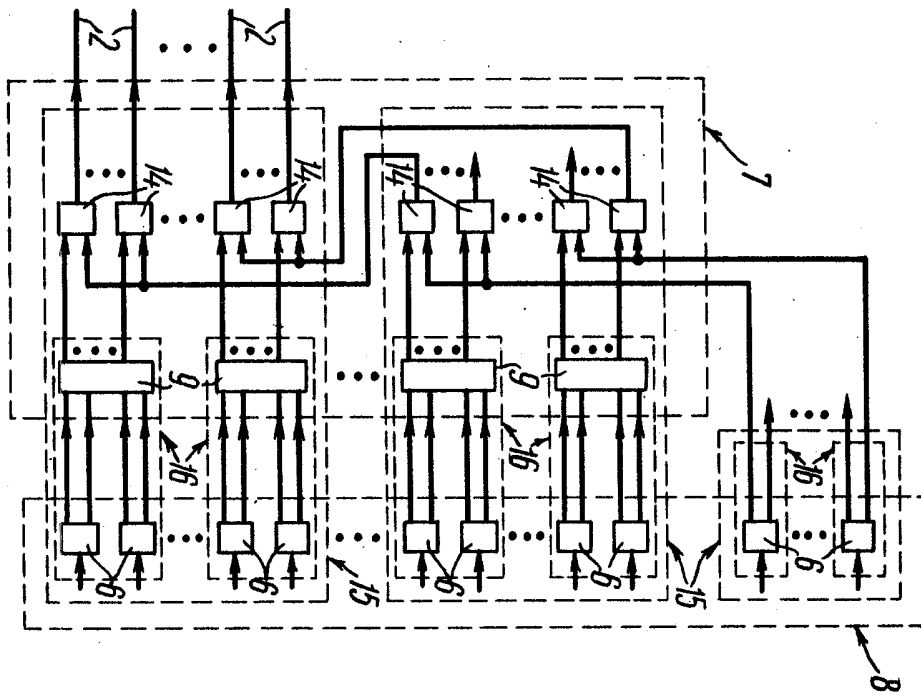
Obr. 1



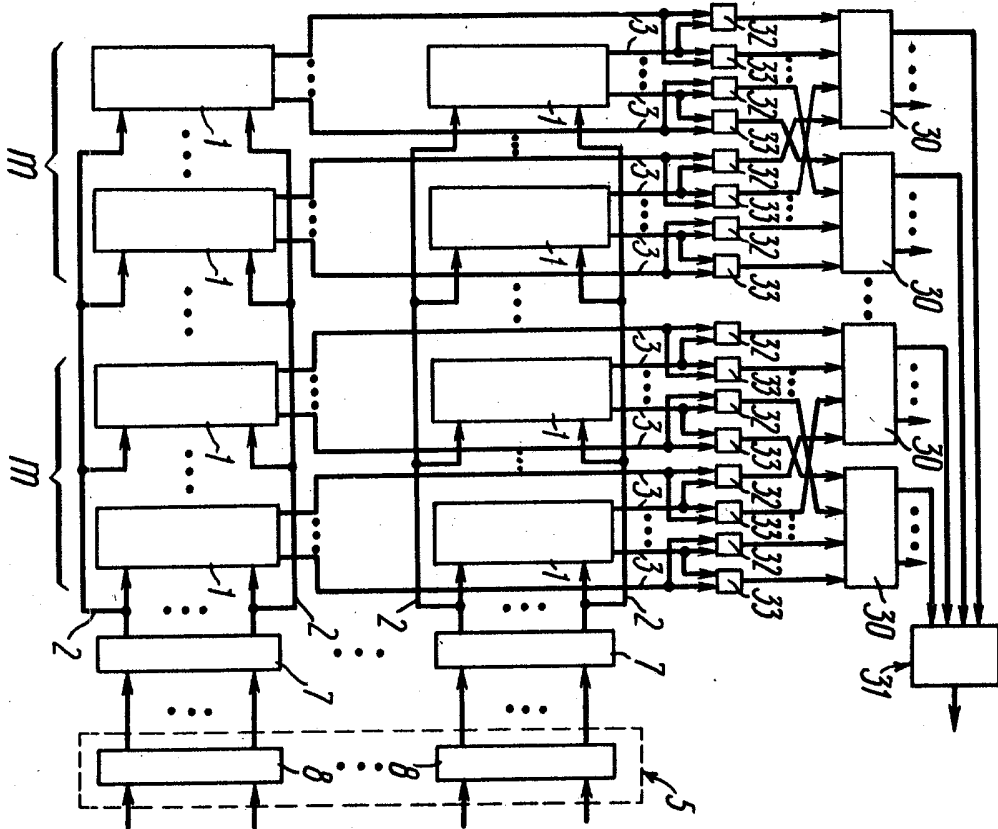
Obr. 2



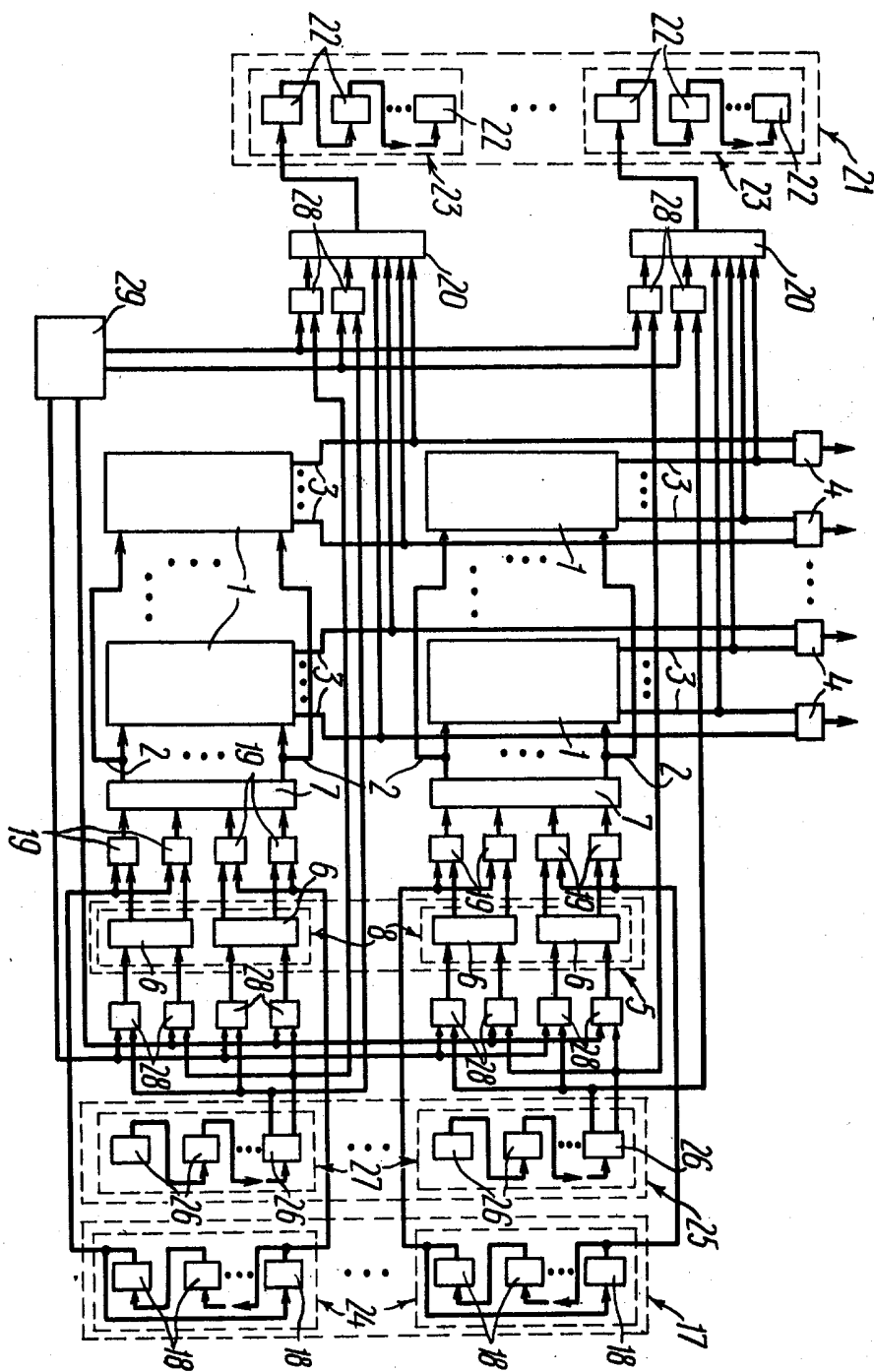
Obr. 3



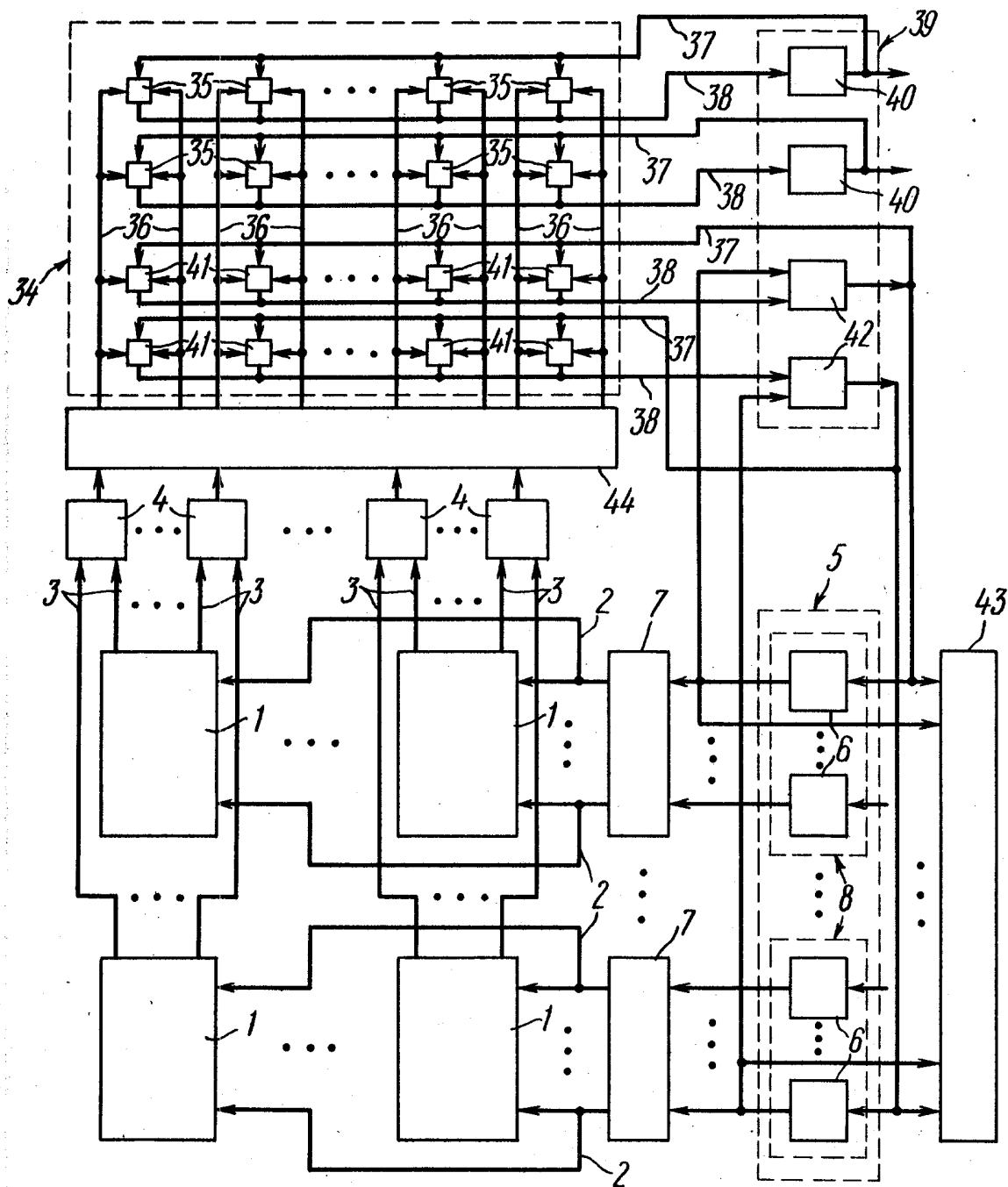
Obz. 4



Obz. 6



Obr. 5



Obr. 7