

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】令和2年1月23日(2020.1.23)

【公開番号】特開2017-121046(P2017-121046A)

【公開日】平成29年7月6日(2017.7.6)

【年通号数】公開・登録公報2017-025

【出願番号】特願2016-243099(P2016-243099)

【国際特許分類】

H 03 K	3/356	(2006.01)
H 01 L	29/786	(2006.01)
H 01 L	21/8242	(2006.01)
H 01 L	27/108	(2006.01)
H 01 L	27/10	(2006.01)
H 03 K	19/00	(2006.01)
H 03 K	19/094	(2006.01)

【F I】

H 03 K	3/356	Z
H 01 L	29/78	6 1 8 B
H 01 L	29/78	6 1 2 B
H 01 L	29/78	6 1 3 B
H 01 L	27/10	3 2 1
H 01 L	27/10	4 8 1
H 01 L	27/10	6 5 1
H 01 L	27/10	6 7 1 Z
H 03 K	19/00	A
H 03 K	19/094	D

【手続補正書】

【提出日】令和1年12月6日(2019.12.6)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1乃至第3トランジスタと、容量素子と、回路と、を有し、
 前記第3トランジスタは、第1ゲート及び第2ゲートを有し、
 前記第1トランジスタのゲートは、前記容量素子の第1端子に電気的に接続され、
 前記第1トランジスタの第1端子は、前記第2ゲートに電気的に接続され、
 前記第1トランジスタの第2端子は、前記回路に電気的に接続され、
 前記第2トランジスタのゲートは、前記第2トランジスタの第1端子に電気的に接続され、
 前記第2トランジスタの第1端子は、前記第2ゲートに電気的に接続され、
 前記第2トランジスタの第2端子は、前記容量素子の第1端子に電気的に接続され、
 前記回路は、負電位を生成する機能を有し、
 前記第1トランジスタのチャネル形成領域は、酸化物半導体を有する半導体装置。

【請求項2】

第1乃至第3トランジスタと、容量素子と、回路と、を有し、

前記第1トランジスタは、第1ゲート及び第2ゲートを有し、
前記第2トランジスタは、第3ゲート及び第4ゲートを有し、
前記第3トランジスタは、第5ゲート及び第6ゲートを有し、
前記第1ゲートは、前記容量素子の第1端子に電気的に接続され、
前記第2ゲートは、前記第1ゲートに電気的に接続され、
前記第1トランジスタの第1端子は、前記第6ゲートに電気的に接続され、
前記第1トランジスタの第2端子は、前記回路に電気的に接続され、
前記第3ゲートは、前記第2トランジスタの第1端子に電気的に接続され、
前記第4ゲートは、前記第2トランジスタの第1端子に電気的に接続され、
前記第2トランジスタの第1端子は、前記第6ゲートに電気的に接続され、
前記第2トランジスタの第2端子は、前記容量素子の第1端子に電気的に接続され、
前記回路は、負電位を生成する機能を有し、
前記第1トランジスタのチャネル形成領域は、酸化物半導体を有する半導体装置。

【請求項3】

第1乃至第3トランジスタと、第1及び第2容量素子と、抵抗素子と、回路と、を有し、
前記第3トランジスタは、第1ゲート及び第2ゲートを有し、
前記第1トランジスタのゲートは、前記第1容量素子の第1端子に電気的に接続され、
前記第1トランジスタの第1端子は、前記第2ゲートに電気的に接続され、
前記第1トランジスタの第2端子は、前記回路に電気的に接続され、
前記第2容量素子の第1端子は、前記第2トランジスタのゲートに電気的に接続され、
前記第2トランジスタのゲートは、前記抵抗素子を介して、前記第2トランジスタの第1端子に電気的に接続され、
前記第2トランジスタの第1端子は、前記第2ゲートに電気的に接続され、
前記第2トランジスタの第2端子は、前記第1容量素子の第1端子に電気的に接続され、
前記回路は、負電位を生成する機能を有し、
前記第1トランジスタのチャネル形成領域は、酸化物半導体を有する半導体装置。

【請求項4】

第1乃至第3トランジスタと、第1及び第2容量素子と、抵抗素子と、回路と、を有し、
前記第1トランジスタは第1ゲート及び第2ゲートを有し、
前記第2トランジスタは第3ゲート及び第4ゲートを有し、
前記第3トランジスタは第5ゲート及び第6ゲートを有し、
前記第1ゲートは、前記第1容量素子の第1端子に電気的に接続され、
前記第2ゲートは、前記第1ゲートに電気的に接続され、
前記第1トランジスタの第1端子は、前記第6ゲートに電気的に接続され、
前記第1トランジスタの第2端子は、前記回路に電気的に接続され、
前記第2容量素子の第1端子は、前記第3ゲートに電気的に接続され、
前記第3ゲートは、前記抵抗素子を介して、前記第2トランジスタの第1端子に電気的に接続され、
前記第4ゲートは、前記第2トランジスタの第1端子に電気的に接続され、
前記第2トランジスタの第1端子は、前記第6ゲートに電気的に接続され、
前記第2トランジスタの第2端子は、前記第1容量素子の第1端子に電気的に接続され、
前記回路は、負電位を生成する機能を有し、
前記第1トランジスタのチャネル形成領域は、酸化物半導体を有する半導体装置。

【請求項5】

請求項1乃至請求項4の何れか一項において、
前記第1トランジスタのチャネル長は、前記第3トランジスタのチャネル長よりも長い

半導体装置。