

發明專利說明書

公告本

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：94143260

※ 申請日期：94.12.7

※IPC 分類：

G05B13/02

一、發明名稱：(中文/英文)

控制一設備中一製程的方法與系統

METHOD AND SYSTEM FOR CONTROLLING A PROCESS IN A
PLANT

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商德士古開發公司

TEXACO DEVELOPMENT CORPORATION

代表人：(中文/英文)

A H 烏佐

UZZELL, A. H.

住居所或營業所地址：(中文/英文)

美國加州聖拉蒙市寶琳格峽谷路 6001 號

6001 BOLLINGER CANYON ROAD, SAN RAMON, CA 94583, U.S.A.

國 籍：(中文/英文)

美國 U.S.A.

三、發明人：(共 3 人)

姓 名：(中文/英文)

1. 孫宏橋
SUN, HONGQIAO
2. W 史賓瑟 懷特
WHEAT, W. SPENCER
3. 費那 R 馬高米克
MIRKOVIC, VESNA R.

國 籍：(中文/英文)

1. 中國大陸 P.R.C.
2. 美國 U.S.A.
3. 塞爾維亞 SERBIA

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 美國；2004 年 12 月 17 日；11/015,376
- 2.

☐ 無主張專利法第二十七條第一項國際優先權：

- 1.
- 2.

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

本發明揭示一種控制一製程之方法與系統，其藉由建立一用於相對於一設定點控制一製程之參數的比例-積分-微分(PID)控制器的控制因數而控制該製程。經由該製程之一感應器及一第一反饋迴路接收關於該製程之該參數的一反饋訊號。基於該反饋訊號自動調整該PID控制器之該控制因數。

六、英文發明摘要：

七、指定代表圖：

(一)本案指定代表圖為：第（ 1 ）圖。

(二)本代表圖之元件符號簡單說明：

100	設備
102	PID控制器
107	使用者介面
110	尾氣燃燒室
112	外部感應器
114	重組器
116	局部氧化床
118	蒸汽重組床
120	氧化鋅床
122	下層水煤氣變換床
124	上層水煤氣變換床
126	氧化(PrOx)反應器
128	熱交換器
130	水分離器
134	壓縮機
136	壓縮機
137	減壓閥
138	壓力變動吸附單元
139	流量控制閥
140	貯槽
142	供水及回水貯槽

144	冷卻管線
146	冷卻管線
154	管線
156	第二供氣管線
158	主供氣管線
160	天然氣供氣管線
162	除硫裝置
164	廢氣出口
166	進水口
168	進氣口
170	進氣口
202	設定點輸入
204	反饋輸入
206	微分加法器
208	PID處理器
218	控制因數處理器
264	用於製程參數控制之輸出訊號

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

九、發明說明：

【發明所屬之技術領域】

本發明揭示控制設備製程之方法與系統。在製程控制系統中，已將比例-積分-微分(PID)控制用於製程反饋控制。製程回應被反饋至用於調整諸如製程溫度、壓力或流速之變量之PID控制器。該PID控制器使用該反饋(例如)以使一輸出指令適合該製程以達到保持該製程穩定之目的。

【先前技術】

使用與製程相關之設定配置PID控制器。舉例而言，在PID控制器之每一路徑(即比例(P)路徑、積分(I)路徑及/或微分(D)路徑)上建立一增益。該等設定藉由該在實際製程上運行試驗而手動選擇。手動選擇包括對該製程之詳細瞭解。藉由再運行該等試驗時常手動更新該等設定。

不即時地及/或使用一受控制之製程之模型執行PID控制器設定的自動更新。為了精確度模型化設備，提供若干PID硬體控制器，其限於個別迴路且專用於設備之一特定製程變量。使用至少部分專用、個別的迴路控制器，因為其簡化該製程之模型化。

【發明內容】

揭示一種用於控制一製程之方法，其包括建立一比例-積分-微分(PID)控制器的控制因數以相對於一設定點控制一製程之參數；經由一過程及一第一反饋迴路接收一關於該製程之參數之反饋訊號；及基於該反饋訊號自動調整該PID控制器之控制因數。

揭示一種用於控制一製程之裝置，其包含接收該製程之

一參數之一設定點的構件；經由該製程之一感應器及一第一反饋迴路接收一關於該製程之該參數之反饋訊號的構件；比較該設定點與該反饋訊號以產生一誤差訊號之構件；在平行PID路徑中處理該誤差訊號之構件；及基於該反饋訊號自動調整該等PID路徑之至少一路徑之一控制因數之構件。

揭示一種用於控制一製程之系統，其包含用於建立一用於控制一製程之參數的比例-積分-微分(PID)控制器之設定點之使用者介面；經由該製程之一感應器接收一關於該製程之該參數之反饋訊號的一反饋迴路；及基於該反饋訊號自動調整該PID控制器之控制因數的一處理器。

【實施方式】

圖1展示了一例示性控制系統，其用於在使用一控制因數用途之自動調整、或自動調節以修正PID控制器之每一路徑中之增益的設備100之一製程中控制一或多個製程參數。此處所指的"設備"為用於處理之任何尺寸之任何系統，其中用於製程控制之變量可受監控及調節。控制該設備中製程之一例示性裝置的代表為一具有比例(P)路徑、積分(I)路徑及微分(D)路徑之PID控制器102。即將參考圖2詳細討論PID控制器102包括一PID處理器208。該PID處理器之每一路徑可具有一修正該路徑增益之控制因數。一控制因數處理器218自動調整或調節該等控制因數。熟習此項技術者應瞭解可包括任何數量之PID控制器。

每一個PID控制器102可調節由設備100執行之製程的一

或多個參數。控制器102經由設定點輸入202接收一設定點訊號並經由一反饋輸入204自該製程接收一反饋訊號。經由一使用者介面107可建立並接收該設定點。該PID控制器之加法器206產生一誤差訊號(例如，提供輸入訊號之任何適當組合)。該加法器之輸出供給至PID處理器208及控制因數處理器218以產生一製程參數控制輸出訊號264。

該設定點可為一用於該製程控制之變量參數，如一實體特徵，其包括(但不侷限於)溫度設定點、壓力設定點、流速設定點或任何所要製程之任何其它所要的設定點。該反饋訊號可為一自一感應器(例如該設備之一在線感應器)接收之實際反饋訊號。熟習此項技術者應瞭解：不需要直接自一感應器接收該反饋訊號且該感應器不必是在線的，而可為適合於該製程及運作條件(如由輸出訊號264控制在該設備中的一指定位置處的溫度)之目標部分的任何製程感應器。

舉例而言，在所展示之製程中，PID控制器102可用於調節位於重組器底部(例如在一部分氧化床中)之一個或若干加熱元件之溫度，或任何所要製程之任何其它所要製程參數。包括於該設備中之重組器具有一回應輸出訊號264之加熱器。該設定點為該重組器溫度之所要運作點。該反饋訊號可為一來自包括於該重組器中或靠近該重組器之一實際在線溫度感應器及來自一反饋迴路之訊號。該反饋提供一對PID控制器102之精確溫度量測，以與該溫度設定點進行比較。在一例示性實施例中，該感應器說明為一外部感應

器 112，儘管可使用任何適當之感應器。

圖 1 例示性實施例中之 PID 控制器產生一在該設定點與該反饋之間之誤差訊號，之後使用 PID 路徑將該誤差訊號處理以產生用於製程控制之輸出訊號 264。亦可設定一穩定狀態誤差限制(例如 $\pm 2\%$ 或任何其它所要限制)。在其容量之某一百分比處可以打開或關閉該加熱器以保持溫度盡可能地接近其設定點。

在相對於該設定點控制該製程之參數過程中建立該 PID 控制器之一控制因數。該 PID 控制因數最初可設定為預設值(例如經由使用者介面建立或以任何所要方式建立)。當該製程回應該加熱器輸出而啟動時，該 PID 控制因數可基於在當前設定下之製程特徵的分析開始自動調整(即自動調節)。當該製程回應達成該預定設定點及該穩定狀態誤差限制時可鎖定該 PID 控制因數。

根據例示性實施例，該 PID 控制器之控制因數可基於該反饋訊號自動調整。根據例示性實施例，該自動調整可使用來自該設備製程之實際反饋訊號即時執行。可單獨地調整為該 PID 控制器之每一路徑提供之一獨立控制因數。

在一反饋控制系統中，對於一動態製程而言，製程誤差可為週期性的。根據例示性實施例，該 PID 控制器可動態地分析一製程回應以提取製程特徵，如過沖(overshooting)、不足(undershooting)、上升時間(rising time)、下降時間(falling time)及穩定狀態誤差。然而可考慮任何其它所要製程特徵。使用該等製程特徵，該 PID 控制器自動調整該等 PID

路徑之控制因數以改良製程回應。舉例而言，可使用過沖及不足調整該等PID控制因數。可使用上升時間及下降時間計算製程振盪週期，並確定應用於每一控制因數前一值之遞增變化或調整之比率。穩定狀態誤差可由過沖、不足、上升時間及下降時間確定且可用來確定何時停止PID控制因數之自動調整。

在例示性實施例中，設定點變化可用來初始化自當前PID控制因數值開始的一自動調節製程。可根據指定要求(如對於過沖、不足、穩定誤差狀態、上升時間、下降時間及/或其它所要實體特徵之已建立的限制)進行自動調整。或者或另外，執行使用一預設設定的通用自動調節而無特殊限制。

根據例示性實施例，可由一給定PID控制器控制任何數目個製程參數及/或可提供任何數目個PID控制器。對於每一額外PID控制器，可建立一額外控制因數。可經由一額外感應器及一額外反饋迴路接收關於該設備製程之每一額外參數的反饋訊號。該額外控制因數，如已經討論之控制因數，可基於該反饋訊號自動調整。當使用一額外PID控制器時，該PID控制器與該額外PID控制器之參數可互相依賴。

在運作中，該PID控制器每一路徑之控制因數的自動調整可(例如)由該設定點之變化而觸發。根據例示性實施例，該PID控制器之一輸出訊號作為該設定點之一函數(例如，僅當該製程設定點為非零時)發送至該設備製程之一致動器。當該誤差訊號及該設定點滿足預定準則時允許調整。舉例而言，在處理該設定點及該誤差訊號以自動調整該PID

控制器中之路徑之每一者中之控制因數時，經由該在線感應器接收之反饋訊號可用來確定由PID控制器102控制之參數的下降時間、上升時間、過沖、不足及穩定狀態誤差之至少一者。該預定準則可包括判定超出該設定點之誤差訊號過沖峰值處於一新的最大值處。該預定準則可在該誤差訊號振盪週期上進行評估。當該穩定狀態誤差在一特定範圍內時該自動調整結束。

該誤差訊號可在該PID控制器中調節以輸入至該設備製程之致動器。該調節可包括將該等誤差訊號值動態映射至該致動器。該調節可包括(例如)俘獲該輸出訊號之上限及下限，併合並該上限及下限以在該動態映射中使用。

當期望調整控制因數時，可使用由經驗確定之權重因數對調整量權重。該等權重因數(例如)可儲存於一檢查表中，當滿足該預定準則時存取該檢查表。

根據例示性實施例，PID控制器之運作可使用預設值初始化。該等預設值可為待自動調整之每一控制因數選定，且可(例如)為PID控制器之比例路徑、積分路徑及微分路徑之每一者而選定。

在討論使用該反饋及設定點產生在PID處理器中處理之一誤差訊號之細節之前，描述一圖1之設備100實施之例示性製程。

圖1之例示性控制器102展示為與一氫產生製程設備100關聯。在圖1設備中，一尾氣燃燒室110用來預加熱反應物，如天然氣、水及空氣，且燃燒某些廢氣。一重組器114為一

自熱重組器其按描述之升序包括一局部氧化床116、一蒸汽重組床118、一用於去除含硫化合物之氧化鋅床120及一用於去除一氧化碳之下水煤氣變換床及上水煤氣變換床122、124。提供一可選較佳氧化(PrOx)反應器126以去除來自重組物之一氧化碳。提供一熱交換器128以冷卻來自於該重組器之重組物。

圖1之製程設備100亦包括壓縮機134、136，用於在引入一壓力變動吸附單元138之前壓縮重組物，壓力變動吸附單元138具有各種關聯減壓閥137及流量控制閥139。提供水分離器130以去除水。提供一貯槽140以在分配或儲存氫氣之前儲存離開壓力變動吸附單元138之氫氣。

圖1之設備中包括一供水及回水貯槽142，該貯槽142包括一用於冷卻回流水之散熱器系統。該供水系統包括冷卻管線144及146。管線154為尾氣燃燒室110之供水管線。提供獨立供氣管線，分別為空氣用於燃燒並表示為第二供氣管線156及空氣用作反應物，向尾氣燃燒室110供氣並表示為主供氣管線158。天然氣供氣管線160經由一除硫裝置162向尾氣燃燒室110供給天然氣。亦沿進水口166提供廢氣出口164及進氣口168、170。

相對於圖2-圖7描述圖1設備中之例示性控制器102之細節。圖2展示了一例示性PID控制器102之功能方塊圖。

參看圖2，PID控制器102構成了一控制該製程之裝置，且其包括一構件，如設定點輸入202，其用於接收一如該設備製程之溫度之參數的設定點。該PID控制器亦包括一構件，

如輸入204，其經由該製程之一感應器及一第一反饋迴路接收一關於該設備製程參數之反饋訊號。提供一構件，如微分加法器206以比較該設定點與該反饋訊號以產生一誤差訊號。提供一構件，如一PID處理器208以處理平行PID路徑中之誤差訊號；即一比例路徑210、一具有包含於其中之一一積分器之積分路徑212、一具有包含於其中之一一微分器之微分路徑214。此三個PID路徑與加法器216連接以產生PID處理器208之輸出。

提供一構件，如控制因數處理器218以基於該反饋訊號自動調整該等PID路徑之至少一個之控制因數。在圖2例示性實施例中，控制因數處理器218向增益調整乘法器220、222及224中之一或多個供給輸出。

圖2 PID控制器可包括一構件，如一標準化器226，其用於使誤差訊號標準化。在所示實例中，標準化器226可包括數學函數方塊228及230。乘法器方塊228將該誤差訊號乘以一反相常數232以將該誤差訊號反相用於訊號格式化。在數學函數方塊230中該經反相之誤差訊號除以該設定點。歸因於加法器234及一在常數方塊236中陳述之常數，在標準化該誤差訊號時避免了被零除。數學函數方塊230之輸出表示相對於該設定點訊號標準化之誤差訊號，且該輸出供給至限幅器238以限制該標準化值並避免飽和。該限幅器之輸出經由與控制因數處理器218關聯之乘法器220、222及224供給至PID處理器208。

PID控制器102包括一用於調節該PID處理器之輸出"X"之

構件，表示為一下限俘獲方塊240及一上限俘獲方塊242。該兩方塊之輸出俘獲該PID控制器輸出之上限及下限，且經由合併函數246合併。該下限俘獲方塊及上限俘獲方塊可儲存來自PID處理器208之上輸出訊號及下輸出訊號，使得由該PID處理器產生之誤差訊號之量值範圍可被調適至該處理設備中使用之實際致動器的範圍。

該合併功能可將該下限及上限俘獲方塊之限幅輸出合併為一X資料值，該值可由一構件用於格式化，該構件表示為一動態映射方塊248。動態映射方塊248將該PID處理器之輸出映射至致動器電壓之一設定範圍。舉例而言，當由該下限及上限俘獲方塊供給之輸出在0伏至10伏之範圍中時，該等輸出可被動態映射至0至1之範圍，此時後面之範圍為輸入至該設備製程之一致動器所要求。

如圖2所示，該PID處理器之"X"輸出供給至動態映射方塊248。來自該下限及上限俘獲方塊之合併輸出供給至動態映射方塊之"xdat"輸入。該動態映射中一Y值之飽和限制經由一飽和方塊250供給至該動態映射方塊之一"ydat"輸入。該動態映射方塊之一輸出供給至轉換器方塊252以提供一適合輸入至該設備之一致動器之值。

PID控制器102包括一構件，如一偵測器254，其用於基於該設定點之變化初始化該PID處理器中該等控制器因數之自動調整。該初始化構件可包括一偵測器256以偵測何時該設定點變化了一預定量。該量可經由一轉換器258轉換為一適合輸入至控制因數處理器218及輸入至下限及上限俘獲

方塊 240、242 之位準，使得當該設定點已變化該預定量時發生重置操作。該預定量可(例如)由使用者組態(例如，經由該使用者介面)。

PID 控制器 102 亦包括一構件，如一開關 260，其用於控制該裝置之一輸出。開關 260 用於在該 PID 處理器之一輸出與諸如零之一常數之間選擇。一關係運算器 262 經組態以監控該設定點並確保在該設定點自零改變之後該開關僅允許該處理器之一輸出被路由至輸出 264。

圖 3 非常詳細地展示了控制因數處理器 218 之一例示性建構。如圖示，該控制因數處理器自微分加法器 206 接收誤差訊號作為誤差訊號 302。該控制因數處理器亦接收設定點 202、及經由偵測器 254 產生之重置 PID 輸入 304。控制因數處理器 218 包括一構件，表示為 PID 參數處理器 306，其用於產生該等 PID 路徑之任意一個或全部之控制因數。該等控制因數對於比例路徑、積分路徑及微分路徑分別標記為 308、310 及 312。

當該設定點已經改變時重置 PID 輸入 304 供給至 PID 參數處理器 306 之一輸入 314 以重置該控制因數調整處理器。設定點 202 供給至處理器 306 之一設定點輸入 316。誤差訊號 302 供給至處理器 306 之一輸入 318。亦經由一檢測交叉點方塊 322 及一邏輯運算器(如一 "OR" 運算器 324)供應該誤差訊號以產生處理器 306 之一重置計數器輸入 320。處理器 306 之一計數器判定該誤差訊號之半振盪週期以監控穩定狀態誤差。邏輯 OR 運算器 324 亦自重置 PID 輸入 304 接收一輸入。

當該誤差訊號已超過正向峰值處之設定點值且之後降低至由檢測交叉點方塊322偵測與該設定點值交叉之值時，邏輯"1"供至OR運算器324。此經由處理器306之重置計數器輸入320重置該計數器。類似地，當該重置PID輸入304轉換為邏輯1時，重置計數器輸入320用於經由OR運算器324重置處理器306之計數器。因此，OR運算器324界定一時間週期，當該設定點已經改變時該時間週期開始，且其當該誤差訊號與該設定點交叉以開始一繞該設定點之新振盪週期時被重置。

處理器306包括一啟用輸入326以啟用該處理器之運作使得在輸出308、310及/或312處可產生一或多個之控制因數。一用於啟用PID參數處理器306之構件包括一關係運算器328，其確保處理器306不被啟用除非該設定點自零變化。在該設定點變化之前，一常數330(如零)供給至鎖存器332之時脈輸入以防止啟用處理器306。該鎖存器(如一D正反器332)當該設定點由關係運算器328偵測到自零改變時自輸入334產生一時脈：邏輯"1"。正反器332之被鎖存之Q輸出觸發PID參數處理器306之啟用輸入326。

關於PID參數處理器306之細節在圖4A中說明，且確定了基於輸入314、316、318、320及326分別自動調整PID路徑308、310、312之控制因數的條件。在一例示性實施例中，啟用輸入326圖示表示在發生一脈衝時啟用處理器306。

處理器306包括一Delta參數(P)處理器408，其用於俘獲被監控之參數的誤差訊號之變化，使得可偵測過沖及不足。

提供一Delta時間週期(T)處理器406以俘獲作為該誤差訊號之上升時間及下降時間之函數之製程振盪週期。使用該過沖、不足、上升時間及下降時間可計算穩定狀態誤差，使得當穩定狀態誤差減至一所要(例如，一可接受的)位準時可停止該等PID控制因數之自動調整。

Delta P處理器408開始於一諸如0之預設值416，並俘獲一誤差訊號之量值，該誤差訊號在一對應於繞該設定點之誤差訊號之半振盪之間隔內超出該設定點。當該重置計數器訊號走高時Delta P處理器406重置，表示在完成繞該設定點之振盪的整個週期完成時該誤差訊號已經返回至該設定點值以開始一新的振盪週期。當繞該設定點之振盪週期增加時，提供一指示表明正發生一不穩定條件且可自動調整對控制因數之修正使得將減少該誤差訊號之振盪週期。

PID參數處理器306經組態以回應該設定點之變化且在發生預定準則時自動調整控制因數308、310及312。邏輯運算器可用來要求在使用者指定之時間點處存在多個準則。可用及閘402及404表示之邏輯組合構件執行該等邏輯運算，儘管可使用任何所要之邏輯(經軟體或硬體建構)。

一般而言，使用表示為Delta T處理器406之俘獲Delta時間間隔之構件產生關於該誤差訊號振盪之資訊。用於俘獲受控參數之變化之獨立構件(表示為Delta P處理器408)在判定何時更新在輸出308、310及312上之控制因數時起作用。將相對於圖4B之及閘402及404詳細討論更新該等控制因數之條件。

當在過沖設定點之後該誤差訊號交叉低於該設定點時(由偵測器412偵測)及閘402之一第一輸入410為一邏輯"1"。及閘402之一第二輸入412對應於一關係運算器414之輸出。關係運算器414比較在誤差訊號中偵測到之峰值變化(即表示該設定點與該反饋訊號之間的峰值差)與一常數(如"零")。如果該峰值誤差大於零,則該及閘之第二輸入412為邏輯1。如上所述之峰值誤差訊號經由Delta P處理器408偵測到。

在運作中,在該誤差訊號中偵測到之峰值經由一儲存一先前Delta P之峰值的Delta P鎖420自Delta P處理器408輸出至一峰值Delta P鎖存器418之輸入。Delta P處理器408之輸出供給至鎖420之輸入,使得其可被保存以輸入至鎖存器418,其中可將當前Delta P峰值與一先前Delta P峰值進行比較。

只要當前Delta P峰值超過一先前最大Delta P峰值,則該新的峰值被儲存在鎖420中用於與在所討論之當前週期中累計的後續Delta峰值進行比較。回應重置PID訊號314經由Delta P鎖存器418之重置輸入重置所討論之當前週期。如上所述,只要該Delta峰值超過一常數(如零),則關係運算器414向及閘402供應一邏輯"1"以表示一過沖調節。

及閘402之一第三輸入422對應於一關係運算器426之一輸出。當在關係運算器426之第一輸入處接收之當前Delta P峰值超過一先前峰值時,關係運算器426向及閘402之第三輸入供給一邏輯"1",表示過沖不穩定。

最後，及閘 402 之第四輸入 424 對應於 Delta P 峰值鎖 420 之一輸出。因此，在當前鎖 Delta P 峰值大於零時，將向及閘 402 之第四輸入供給一邏輯 "1"

當及閘 402 之所有四個輸入為邏輯 "1" 時，自及閘 402 向一第二及閘 404 供給一輸出。在及閘 404 之第一輸入 428 處供給來自及閘 402 之輸出。

及閘 404 之一第二輸入 430 對應於及閘 432 之輸出。及閘 422 接收兩個輸入。一第一輸入 434 對應於關係運算器 436 之輸出，該關係運算器比較方塊 438 中之可重置累計器值與常數 440 (諸如 1)。該累計器計數自一設定點變化已經發生 (即，重置 PID 升高) 且來自一不足調節之誤差訊號之交叉超過該設定點 (見圖 3 中之 OR 運算器 324 之輸出) 時發生之脈衝之數量。當該可重置累計器之計數輸出超過預定常數 440 時，向及閘 432 供給 "1" 值。可重置累計器方塊 438 接收重置計數器訊號 320 並接收經由單元延遲器 442 延遲的及閘 404 之一輸出作為一啟用訊號。因此，假定該啟用訊號在可重置累計器方塊 438 處有效，超過該常數之重置計數器訊號 320 之值將啟用該關係運算器以產生一邏輯 "1" 並藉此啟用及閘 432。

回到及閘 432，一第二輸入經由一關係運算器 444 接收，其比較來自 Delta P 鎖存器 418 之經鎖存的峰值 Delta P 值與一乘法器方塊 446 之一輸出。乘法器方塊 446 將設定點 316 乘以一 Delta P 範圍值，如 0.05 或任何其它所要值以確保僅當該設定點變化達到至少 5% 時供給邏輯 1 以啟用及閘 432 且

藉此啟用及閘404。換言之，對於一給定之週期，當該設定點未變化達到一最小預定量時(例如0.05)，將不啟用及閘404，且將不自動調整PID輸出308、310及312之控制因數。

及閘404之一第三輸入448經由一關係運算器450接收，該關係運算器比較一常數452(如0)與設定點316。因此當該設定點超過0時，向及閘404之輸入448供給邏輯1以啟用PID控制因數308、310及312之自動調整。

及閘404之第四例示性輸入454對應於一與Delta T處理器406相關聯之啟用訊號，Delta T處理器406用來基於其上升及下降時間確定該誤差訊號之振盪週期。第四輸入454對應於及閘456之輸出。

及閘456接收三個輸入。及閘456之一第一輸入458對應於關係運算器460之輸出，該關係運算器460比較Delta T處理器406之輸出與一常數462(諸如零)。當該Delta T輸出超過零時，在第一輸入458上供給邏輯"1"以啟用及閘456。

及閘456之一第二輸入464對應於諸如儲存在鎖466中之Delta T處理器的一鎖存值。當存在Delta T之一值以表示正發生一誤差振盪時，經由該輸入啟用及閘456。

及閘456之一第三輸入468對應於一關係運算器470之輸出。該關係運算器比較Delta T處理器406之當前輸出與在Delta T鎖存器468中儲存並俘獲之前一輸出。當該Delta T俘獲之當前值超過鎖存在Delta T鎖存器468中之前一儲存值時，表示該振盪週期在增加，經由關係運算器470向及閘456之第三輸入供給邏輯值1。當存在及閘456之三種調節

時，經由第四輸入454啟用及閘404。

當及閘404之所有四種調節存在時，更新處理器472、474及476用來自動調整PID輸出308、310及312之中之一或多個的控制因數。及閘404之輸出用作該等更新處理器之每一個之啟用訊號。

參考比例路徑(即處理器472)之第一更新處理器，及閘404之輸出可看成為第一輸入478以開始定位比例路徑輸出308之控制參數的調整值。處理器472之一第二輸入對應於一重置訊號480。重置訊號480對應於重置PID訊號314。更新處理器472之一第三預設輸入482對應於一初始比例增益，該初始比例增益可(例如)由使用者建立並儲存在一記憶體中。此比例增益之值表示為方塊484。更新處理器472之一第四輸入486對應於用於藉由修改比例路徑308之輸出而自動調整該比例路徑中之增益的控制因數。在一例示性實施例中，控制因數486可使用檢查表488產生。該檢查表之輸出適於經由一飽和方塊490向該等更新處理器輸入，飽和方塊490限制自該檢查表輸出之值。

為了定址檢查表488，自數學運算器492供給一輸入，數學控制器492自鎖存器418接收Delta P峰值之輸出且其自一加法器494接收一輸入。加法器494將設定點316與方塊496中之一常數"C"合併。該常數確保在數學運算器492中不發生被零除之情形，數學運算器492將該Delta P輸出中之峰值除以該設定點。

可由經驗確定儲存在該檢查表中之值，藉由Delta P峰值

與該設定點之比率存取該檢查表。對於一給定之製程確定該等值使得對於一給定之設定點及誤差訊號可發生PID控制因數308、310、312之適當修改。對於積分及微分路徑310、312，使用對應於上述相對於該比例路徑之更新處理器472之輸入的更新處理器474及476之輸入，可產生類似控制因數。

為確定在Delta T處理器406中俘獲之一時間間隔之目的，參考該處理器406之三個輸入。第一輸入498對應於離散時間積分器499之輸出。經由重置計數器訊號320重置離散時間積分器499，且其啟用之後隨即累計自一脈衝產生器497經由一單元延遲器495接收之脈衝。與離散時間積分器相同，經由重置計數器訊號320重置Delta T處理器406。在方塊494中之預設值(諸如零)確保Delta T處理器406之輸出不降至零以下。

Delta T處理器406之輸出供給至鎖存器468，其中其可被儲存以在關係運算器470中與之後的Delta T值比較。該Delta T俘獲路徑之目的在於確保繞該設定點之誤差訊號的振盪隨時間降低。然而，如果該振盪週期增加，則可確定該誤差訊號沒有繞該設定點固定使得可對輸出308、310及312上之控制因數進行適當修改。

圖5說明了關於Delta P處理器408之細節。如其所示，輸入對應於預設訊號416、重置計數器訊號320及誤差訊號318，其已經由一資料儲存讀取方塊502作為一上誤差訊號讀取並儲存。資料儲存讀取方塊502之輸出供給至一單元延

遲器 504。一 MinMax 方塊 506 將該經延遲之資料儲存讀取之輸出與邏輯 1 比較。

MinMax 方塊 506 作為輸入供給至由重置訊號 320 控制之一開關 508。重置時，來自該 MinMax 方塊之輸出供給至一資料儲存寫入方塊 510 以確保儲存該新的 MinMax 值。否則，向資料儲存寫入方塊 510 供給一預設值。

表示為輸出 512 之來自 Delta P 處理器 408 之訊號輸出經由亦由重置訊號 320 控制之開關 514 接收。當接收該重置訊號時，在資料儲存讀取方塊 502 中之資料儲存讀取值(如單元延遲)供給至輸出 512。否則，向輸出 512 供給一預設值 416。

圖 6 展示了峰值 Delta P 鎖存器 418 之例示性功能建構。提供一諸如 D 正反器之鎖存器 600 以產生代表峰值 Delta P 值之經時控之輸出。鎖存器 600 經由一開關 602 進行時控，開關 602 通常處於邏輯 "1"，但發生重置訊號 320 時向該時脈輸入供給方塊 420 中之鎖存峰值。一開關 604 通常處於邏輯 "零"，但發生該重置訊號時向該 D 輸入供給自 Delta P 處理器 408 輸出之 Delta 峰值。如果該值大於零，則邏輯 1 被時控至 D 鎖存器 600 之輸出。

圖 7 展示了產生控制因數 308 之例示性更新處理器(諸如更新處理器 472)之例示性建構。可組態類似處理器用於積分及微分控制因數 310 及 312。

參看圖 7，其說明了定位輸入 478、重置輸入 480、預設重置 482 及因數輸入 486。比例路徑 408 之控制因數 308 展示為可供給至一資料儲存記憶體之輸出。控制因數 308 經由通常

接收預設值402之開關700輸出。在發生重置值380時，該開關轉換以自一資料儲存器702經由一單元延遲器704提供一輸出。

在調整週期內，在更新值308之前，在Delta T俘獲週期內確定一新值。該俘獲值經由通常向記憶體供給預設482之開關706寫入該記憶體。在發生重置時，一新的值供給至資料儲存器。資料儲存讀取702之輸出經由一單元延遲器704供給至乘法器708之一輸入，其中其乘以經由圖4B之檢查表488供給之控制因數。因此，儲存於記憶體中之比例路徑的當前值乘以來自該檢查表之因數且經由輸入710進行權重(例如10%權重)。該權重可基於該製程。當該製程誤差顯著時，可調整其至(例如)100%或任何所要的量。

數學運算器708之輸出亦供給至另一數學運算器712(例如，一加法器)以與自資料儲存器702之輸出組合。在缺乏PID定位訊號478時，該輸出經由開關706供給至記憶體作為比例輸出308之一自動調整控制因數。如上所述，亦可為該等積分及微分路徑之每一者提供圖7中說明之類似組態。

熟習該項技術者應瞭解上述在圖1-圖7中說明之實施例之描述僅為舉例，對於熟習該項技術者許多變化顯而易見。舉例而言，熟習此項技術者應瞭解所描述功能方塊圖可在軟體及/或硬體、類比、數位或其任何組合中建構。另外，熟習此項技術者應瞭解歸屬於各種處理器之獨立功能當然可在一單個處理器中組合，或本文所描述之任何或所有功能可分為數量增多之專用處理器以執行指定功能。本

文描述之每一處理器可(例如)建構為一微處理器或其它電腦，及/或可組態為一硬體、軟體及韌體組件之組合。熟習此項技術者應瞭解本文描述之邏輯功能之任一者可以各種方式建構。另外，本文所描述的所有的值皆僅為舉例，且熟習此項技術者應瞭解該等值之任一者可適合於一特定製程及/或控制器之所要運作。

熟習此項技術者應瞭解在不背離本發明之精神或本質特徵之條件下本發明可體現為其它特定形式。因此本文揭示之實施例在所有方面可視為說明性的而非限制性的。本發明之範疇由所附之申請專利範圍而非上述描述揭示且本發明期望包含在其涵義及範圍內之所有變化及其均等物。

【圖式簡單說明】

圖1展示了根據一例示性實施例之用於控制設備中一或多個製程參數之方法與系統；

圖2展示了可用於圖1製程之控制之一例示性PID控制器的功能方塊圖；

圖3展示了用於自動確定圖2之PID控制器之控制因數之調整的一例示性處理器之功能方塊圖；

圖4A及4B展示了用於調整圖3之處理器之PID控制因數的一處理器之功能方塊圖。

圖5展示了圖4之處理器之一部分之功能方塊圖，該部分用於俘獲由設定點控制之製程參數之變化量值；

圖6展示了圖4之處理器之一部分之功能方塊圖，該部分用於確定由圖5之處理器偵測到之變化峰值；及

圖 7 展示了圖 4 之處理器之一部分之功能方塊圖，該部分用於確定一 PID 控制因數之調整。

【主要元件符號說明】

100	設備
102	PID 控制器
107	使用者介面
110	尾氣燃燒室
112	外部感應器
114	重組器
116	局部氧化床
118	蒸汽重組床
120	氧化鋅床
122	下層水煤氣變換床
124	上層水煤氣變換床
126	氧化 (PrOx) 反應器
128	熱交換器
130	水分離器
134	壓縮機
136	壓縮機
137	減壓閥
138	壓力變動吸附單元
139	流量控制閥
140	貯槽
142	供水及回水貯槽

144	冷卻管線
146	冷卻管線
154	管線
156	第二供氣管線
158	主供氣管線
160	天然氣供氣管線
162	除硫裝置
164	廢氣出口
166	進水口
168	進氣口
170	進氣口
202	設定點輸入
204	反饋輸入
206	微分加法器
208	PID處理器
212	積分路徑
214	微分路徑
216	加法器
218	控制因數處理器
220	乘法器
222	乘法器
224	乘法器
226	標準化器
228	數學函數方塊

230	數學函數方塊
232	反相常數
234	加法器
236	常數方塊
238	限幅器
240	下限俘獲方塊
242	上限俘獲方塊
246	合併函數
248	動態映射方塊
250	飽和方塊
252	轉換器方塊
254	偵測器
256	偵測器
258	轉換器
260	開關
264	用於製程參數控制之輸出訊號
302	誤差訊號
304	重置PID輸入
306	PID參數處理器
308	比例路徑
310	積分路徑
312	微分路徑
314	重置PID訊號
316	設定點輸入

318	誤差訊號
320	重置計數器輸入
322	檢測交叉點方塊
324	"OR"運算器
326	啟用輸入
328	關係運算器
330	常數
332	正反器
334	輸入
402	及閘
404	第二及閘
406	Delta T處理器
408	Delta P處理器
410	及閘之第一輸入
412	及閘之第二輸入(圖4B)/偵測器(圖4A)
414	關係運算器
416	預設值
418	峰值Delta P鎖存器
420	Delta P峰值鎖
422	及閘之第三輸入
424	及閘之第四輸入
426	關係運算器
428	及閘之第一輸入
430	及閘之第二輸入

432	及 閘
434	第一輸入
436	關係運算器
438	比較方塊/累計器方塊
440	預定常數
442	單元延遲器
444	關係運算器
446	乘法器方塊
448	及 閘之第三輸入
450	關係運算器
452	常數
454	及 閘之第四例示性輸入
456	及 閘
458	及 閘之第一輸入
460	關係運算器
462	常數
464	及 閘之第二輸入
466	鎖
468	及 閘之第三輸入/鎖存器
470	關係運算器
472	更新處理器
474	更新處理器
476	更新處理器
478	第一輸入/PID定位訊號

480	重置訊號
482	第三預設輸入
484	方塊
486	更新處理器之第四輸入
488	檢查表
490	飽和方塊
492	數學運算器
494	加法器
495	單元延遲器
496	方塊
497	脈衝產生器
498	第一輸入
499	離散時間積分器
502	資料儲存讀取方塊
504	單元延遲器
506	MinMax方塊
508	開關
510	資料儲存寫入方塊
512	輸出
514	開關
600	D鎖存器
602	開關
604	開關
700	開關

702	資 料 儲 存 器
704	單 元 延 遲 器
706	開 關
708	乘 法 器
710	輸 入
712	數 學 運 算 器

十、申請專利範圍：

1. 一種用於控制一製程之方法，其包含：

建立一用於相對於一設定點控制一設備製程之一參數之一比例-積分-微分(PID)控制器的控制因數；

經由該製程之一感應器及一第一反饋迴路接收一關於該製程之該參數之反饋訊號；及

基於該反饋訊號自動調整該PID控制器之該控制因數。

2. 如請求項1之方法，其中該參數為該製程之一實體特徵。
3. 如請求項1之方法，其中即時執行該自動調整。
4. 如請求項1之方法，其包含：

建立一用於控制該製程之一額外PID控制器之額外控制因數；

經由一額外感應器及一額外反饋迴路接收關於該製程之一額外參數之一反饋訊號；及

基於該反饋訊號自動調整該額外控制因數。

5. 如請求項4之方法，其中該參數與該額外參數相互依賴。
6. 如請求項1之方法，其包含：

使用經由該感應器接收之該反饋訊號偵測該參數之下降時間、上升時間、過沖、不足及穩定狀態誤差中之至少一者。

7. 如請求項1之方法，其包含：

建立該參數之一設定點；及

將經由該感應器接收之該反饋訊號與該設定點比較以產生一誤差訊號。

8. 如請求項7之方法，其包含：

調節在該PID控制器中之誤差訊號以輸入至該設備製程之一致動器，其中該調節包括將該誤差訊號動態映射至該致動器。

9. 如請求項8之方法，其中該調節包括：

俘獲該誤差訊號之一上限及一下限；及

合併該上限及該下限以用於該動態映射。

10. 如請求項1之方法，其包含：

將該PID控制器之一輸出訊號作為該參數之一設定點之函數發送至該製程之一致動器。

11. 如請求項10之方法，其中該PID控制器之該輸出訊號僅在該設定點為非零時發送至該致動器。

12. 如請求項7之方法，其中該PID控制器之該控制因數之該自動調整在偵測到該設定點發生一變化時執行。

13. 如請求項12之方法，其中當滿足預定準則時執行該控制因數之該自動調整，其中該預定準則包括判定過沖超出該設定點之誤差訊號之一峰值位於一新的最大值處。

14. 如請求項12之方法，其中在該誤差訊號之一振盪週期上相對於該設定點確定該預定準則。

15. 如請求項12之方法，其中當該參數之一穩定狀態誤差相對於該設定點下降至一所要水平時該自動調整停止。

16. 如請求項12之方法，其中使用經驗確定之權重因數對該調整之量進行權重。

17. 如請求項16之方法，其中該等權重因數儲存於一檢查表

中。

18. 如請求項17之方法，其中對於該PID控制器之該比例、積分及微分路徑之每一者單獨調整獨立控制因數。

19. 如請求項12之方法，其中為該比例、積分及微分路徑之每一者選定一初始預設值。

20. 一種控制一製程之裝置，其包含：

接收該製程之一參數之一設定點的構件；

經由該製程之一感應器及一第一反饋迴路接收一關於該製程之該參數之反饋訊號的構件；

將該設定點與該反饋訊號比較以產生一誤差訊號之構件；

處理在平行PID路徑中之該誤差訊號之構件；及

基於該反饋訊號自動調整該等PID路徑之至少一者之一控制因數之構件。

21. 如請求項20之裝置，其包含：

標準化該誤差訊號之構件。

22. 如請求項20之裝置，其包含：

用於調節該誤差訊號處理構件之一輸出以產生一經調節之輸出訊號之構件。

23. 如請求項22之裝置，其包含：

藉由動態映射該經調節之輸出訊號至一製程致動器來格式化該經調節之輸出訊號之構件。

24. 如請求項20之裝置，其包含：

當偵測到該設定點發生一變化時起始該自動調整之構件。

25. 如請求項24之裝置，其包含：

基於該設定點之一變化控制該裝置之一輸出之構件。

26. 如請求項20之裝置，其中該用於自動調整之構件包括：

用於產生至少一PID路徑之一控制因數之構件。

27. 如請求項26之裝置，其中該用於產生一控制因數之構件包括：

用於在一給定之時間週期內俘獲該誤差訊號中之一峰值變化之構件。

28. 如請求項24之裝置，其中當滿足預定準則時該用於自動調整之構件執行一控制因數之一調整，且其中該預定準則包括判定過沖超過該設定點之誤差訊號之一峰值處於一新的最大值。

29. 如請求項28之裝置，其中

當已超過一誤差訊號之一預定振盪週期時，發生由該調整構件自動調整該控制因數。

30. 如請求項28之裝置，其中在以下情況時，發生該調整構件之自動調整：

該設定點超過零；及

該誤差訊號之一振盪週期增加。

31. 如請求項27之裝置，其中使用儲存在一檢查表中之經驗資料調整一控制因數，該檢查表作為該設定點與該反饋訊號相對於該設定點之一峰值誤差的函數進行存取。

32. 一種用於控制一製程之系統，其包含：

一使用者介面，其用於建立用於控制一製程之一參數

之一比例-積分-微分(PID)控制器之一設定點；

一反饋迴路，其用於經由該製程之一感應器接收一關於該製程之該參數的反饋訊號；及

一處理器，其基於該反饋訊號自動調整該PID控制器之該控制因數。

33. 如請求項32之系統，其包含：

一用於偵測該設定點之一變化之偵測器。

34. 如請求項32之系統，其中該處理器包含：

一第一處理器，其用於確定該反饋訊號相對於該設定點之一峰值誤差訊號；及

一時間處理器，其用於確定該誤差訊號相對於該設定點之一振盪週期。

35. 如請求項32之系統，其包含：

用於判定何時滿足預定準則，及當該預定準則得到滿足時啟用該控制因數之自動調整的邏輯。

36. 如請求項35之系統，其中該邏輯包括至少一及閘。

37. 如請求項32之系統，其包含：

一用於儲存由經驗確定之該設備製程之控制因數的檢查表。

38. 如請求項37之系統，其中使用該設定點與該反饋訊號相對於該設定點之一偵測到的峰值誤差存取該檢查表。

39. 如請求項32之系統，其包含：

一用於調節該處理器之一輸出以輸入至該製程之一致動器之電路。

40. 如請求項39之系統，其中該電路藉由偵測包括於該PID控制器中之一PID處理器之一輸出的下限及上限動態映射該處理器輸出至該致動器輸入。

41. 如請求項32之系統，其包含：

一開關，其僅當該設定點大於零時切換該PID控制器之一輸出至一設備之一致動器。

十一、圖式：

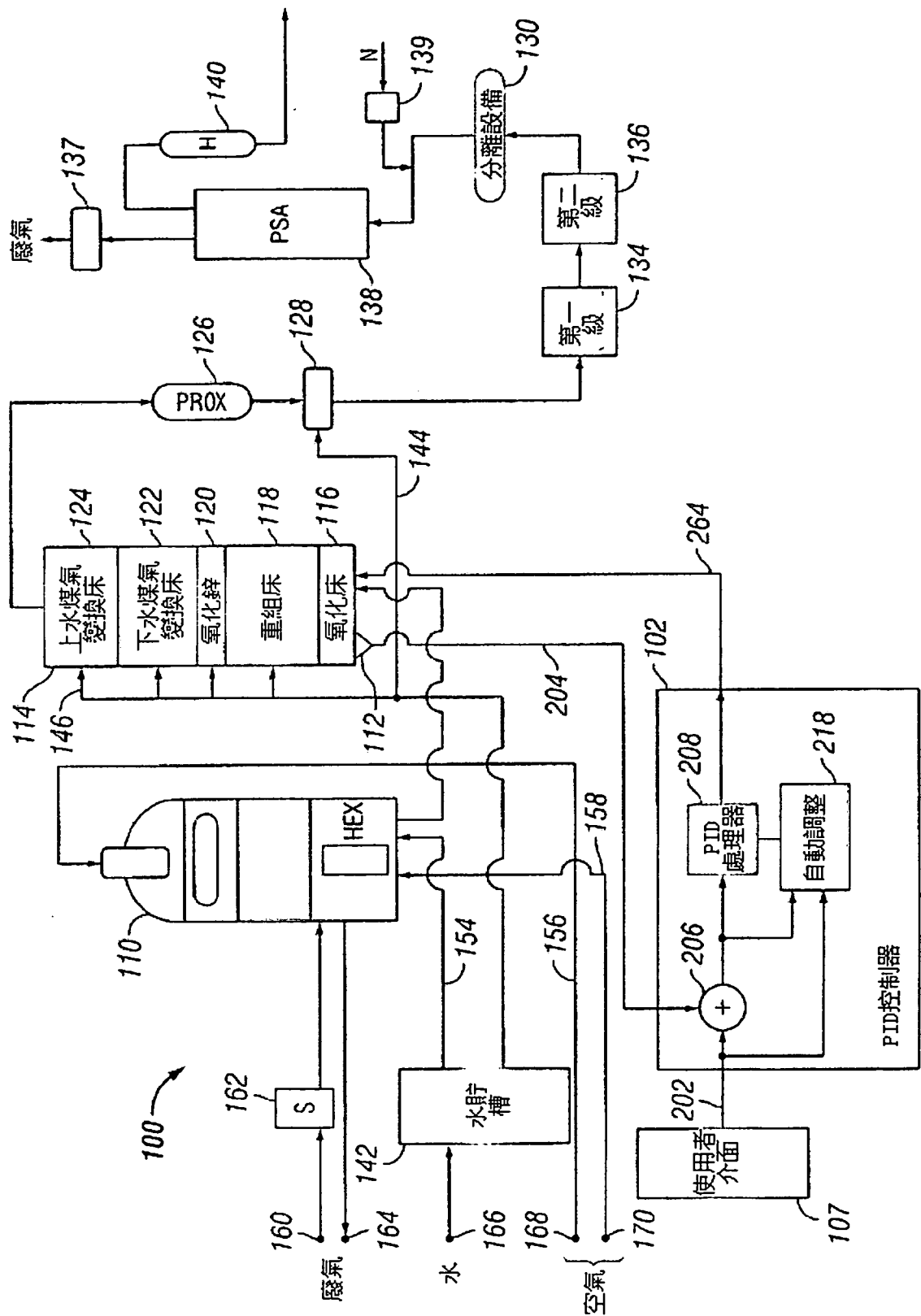


圖1





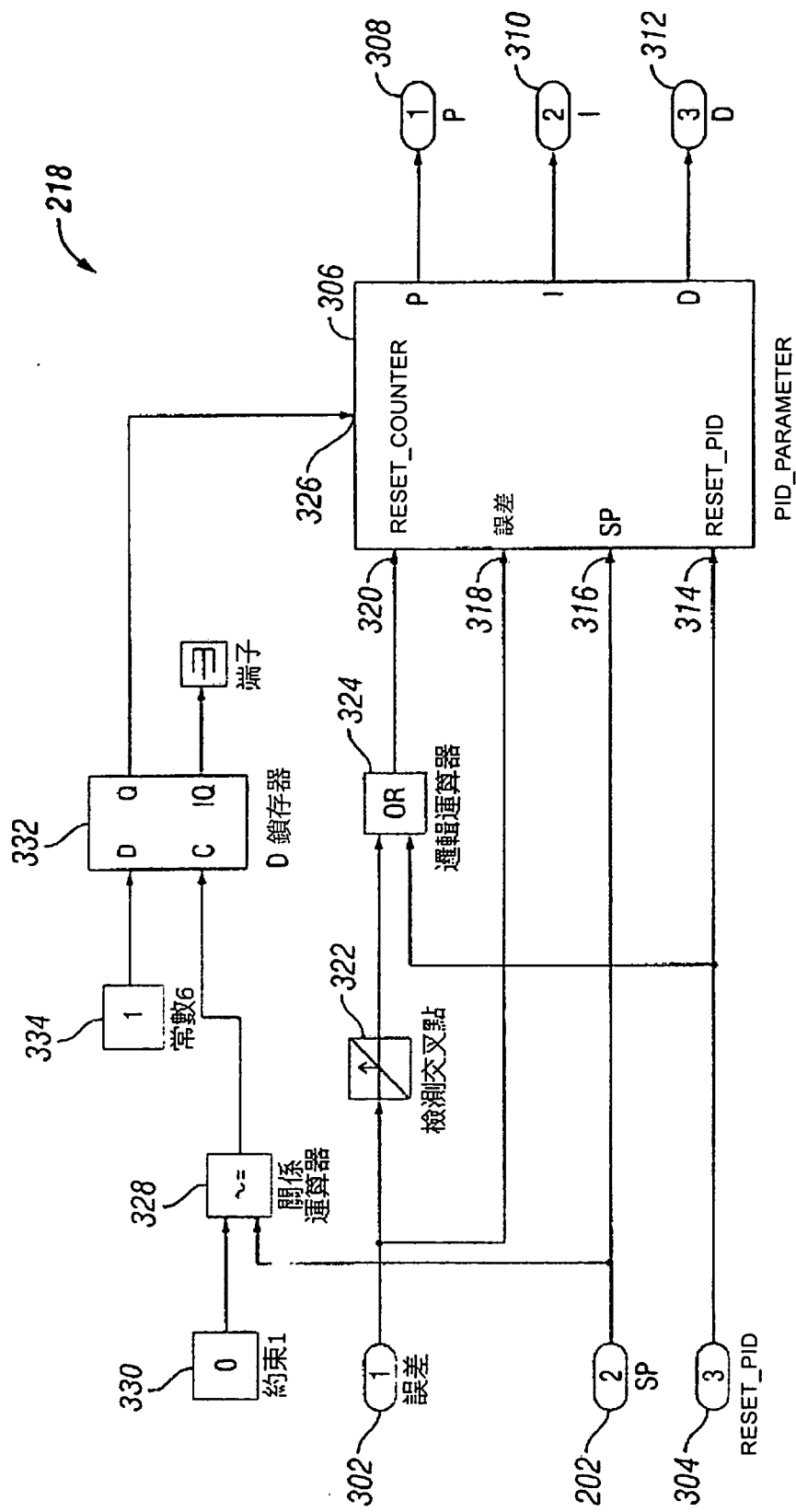


圖3

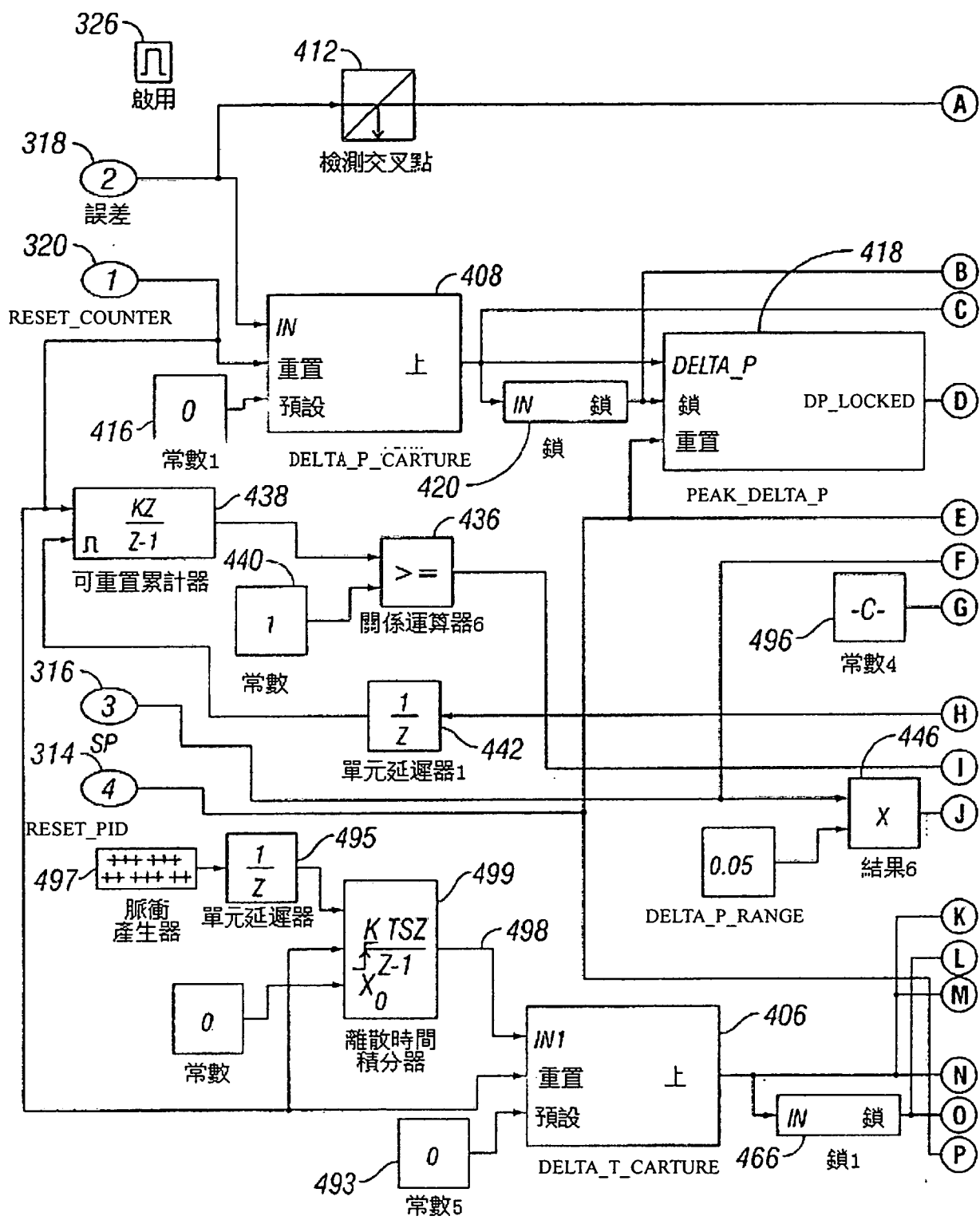


圖 4A

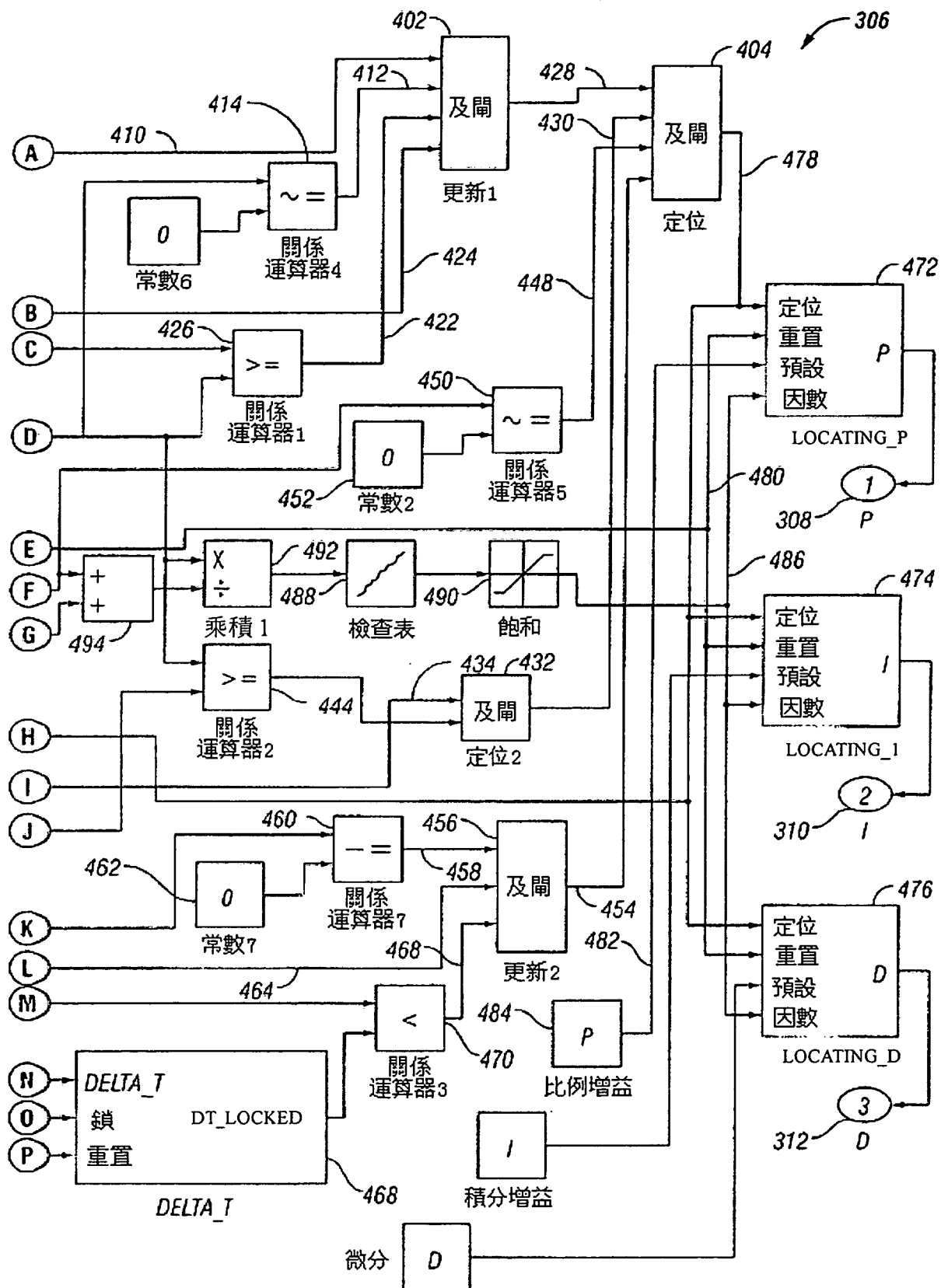


圖 4B



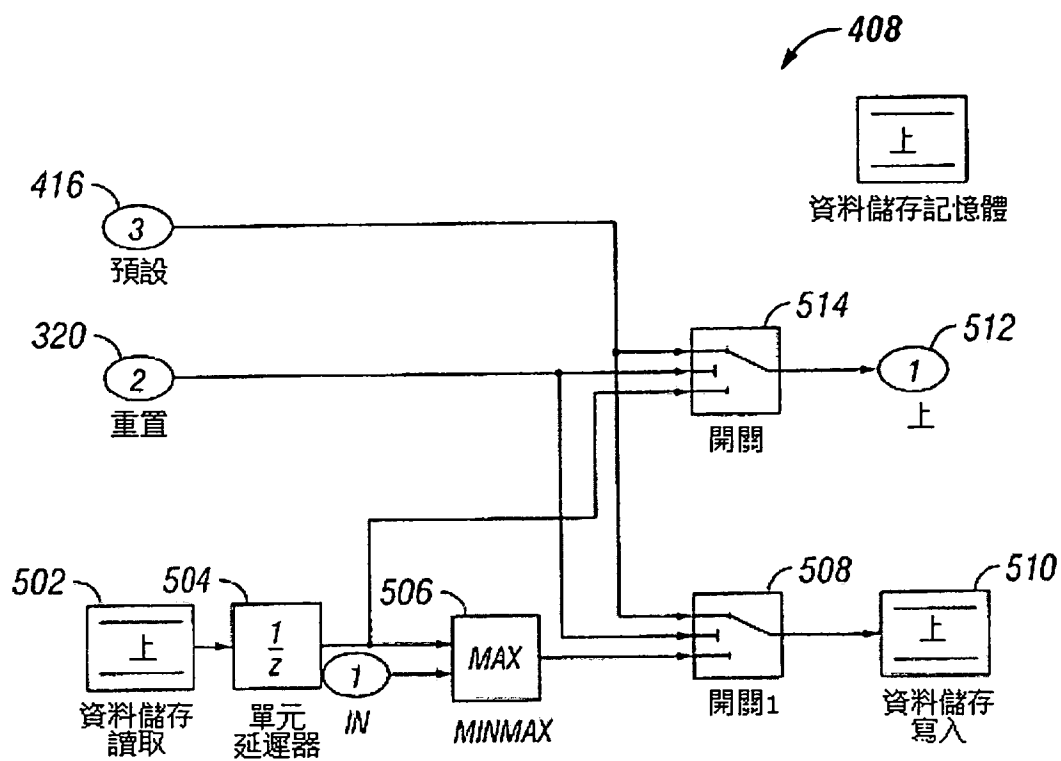


圖5

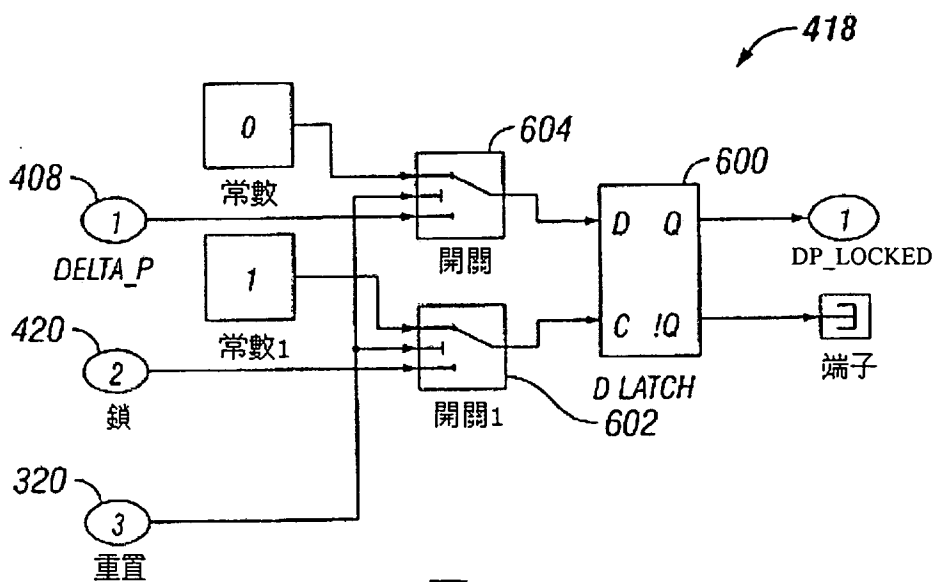


圖6

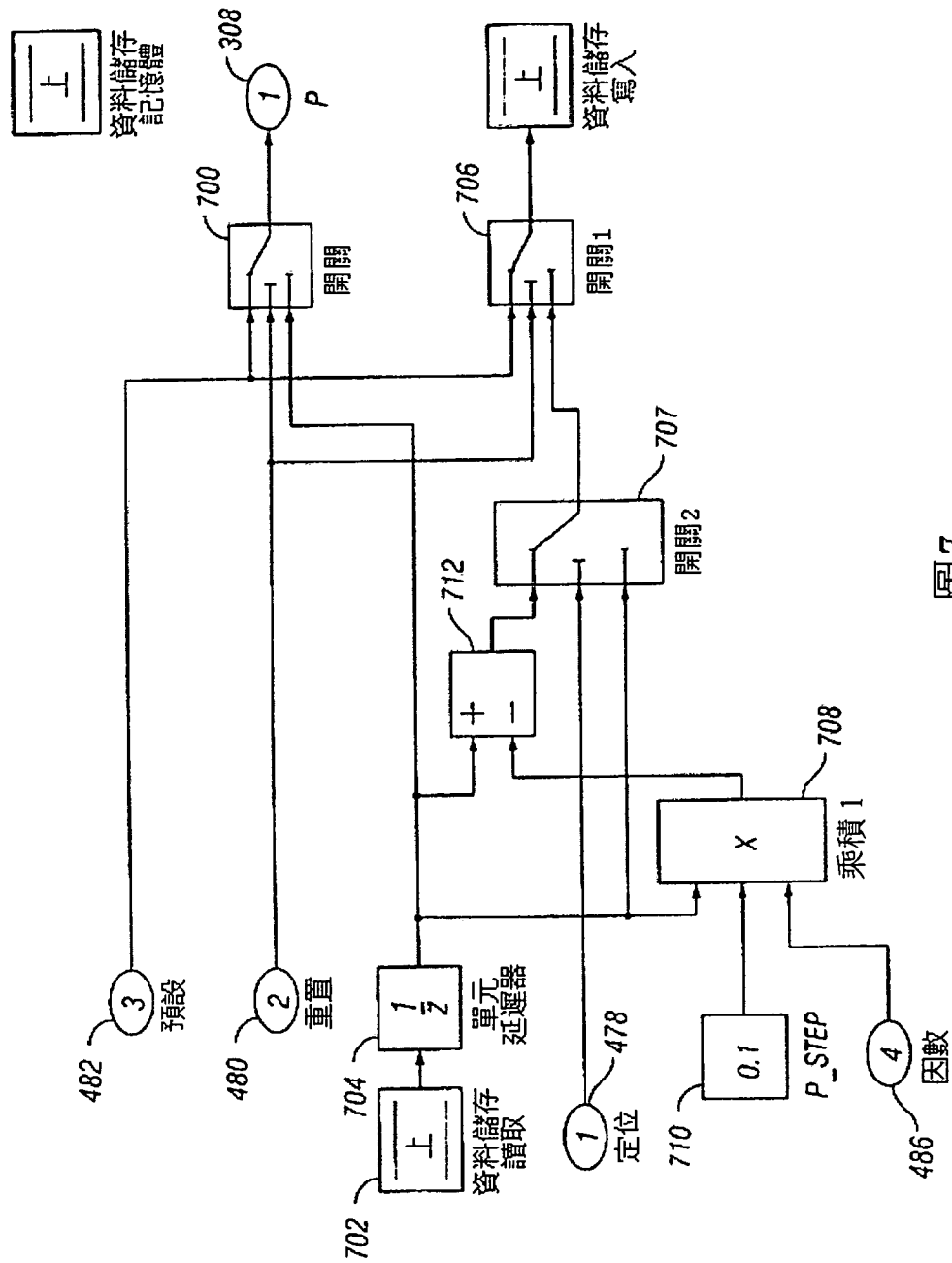


圖 7

