

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 97105846

※ 申請日期：

※IPC 分類：H01L 33/00

23/48

(2006.01)

一、發明名稱：(中文/英文)

化合物半導體元件之封裝結構及其製造方法

PACKAGING STRUCTURE OF CHEMICAL COMPOUND

SEMICONDUCTOR DEVICE AND FABRICATING METHOD THEREOF

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

先進開發光電股份有限公司

ADVANCED OPTOELECTRONIC TECHNOLOGY INC.

代表人：(中文/英文)

曹治中/TSAO, CHIH CHUNG

住居所或營業所地址：(中文/英文)

新竹縣湖口鄉新竹工業區工業五路 13 號

NO. 13, GONGYE 5TH RD., HSINCHU INDUSTRIAL PARK, HUKOU TOWNSHIP, HSINCHU COUNTY 303, TAIWAN, R. O. C.

國籍：(中文/英文)

中華民國 REPUBLIC OF CHINA

三、發明人：(共 2 人)

姓名：(中文/英文)

1. 陳濱全/CHEN, PIN CHUAN

2. 林昇柏/LIN, SHEN BO

國籍：(中文/英文)

1.-2.均中華民國 REPUBLIC OF CHINA

四、聲明事項：

主張專利法第二十二條第二項第一款或第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

1.

2.

無主張專利法第二十七條第一項國際優先權：

1. 本案在向中華民國提出申請前未曾向其他國家提出申請專利。

2.

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係關於一種化合物半導體元件之封裝結構及其製造方法，尤係關於一種光電半導體元件之薄型封裝結構及其製造方法。

【先前技術】

由於光電元件中發光二極體（light emitting diode；LED）有體積小、發光效率高及壽命長等優點，因此被認為是次世代綠色節能照明的最佳光源。另外液晶顯示器的快速發展及全彩螢幕的流行趨勢，使白光系發光二極體除了應用於指示燈及大型顯示幕等用途外，更切入廣大之消費性電子產品，例如：手機及個人數位助理(PDA)。

圖 1 係習知表面黏著（SMD）元件之發光二極體元件之剖面示意圖。發光二極體晶粒 12 係藉由固晶膠 11 固定於絕緣層 13c 上 N 型導電銅箔 13b 之表面，並藉由金屬導線 15 與 P 型導電銅箔 13a 和 N 型導電銅箔 13b 電性相連，其中 P 型導電銅箔 13a、N 型導電銅箔 13b 及絕緣層 13c 構成具有電路之基板 13。另外，透明封膠材料 14 覆蓋於基板 13、金屬導線 15 及晶粒 12 上，可以保護整個發光二極體元件 10 不受環境及外力之破壞。

發光二極體元件 10 係使用一般印刷電路板作為基板 13，因此其整體厚度因受限於基板 13 中絕緣層 13c 厚度而無法更薄。然消費性電子產品趨向於輕、薄、短、小之外型，因此其內部之各元件或外部殼體都需要小型化。另一方面，絕緣層 13c

多係散熱性較差之樹脂材料製成，因此不利於高功率發光化合物半導體元件作為傳導熱量之散熱途徑。

圖 2 係美國公開專利第 US20040090756 號揭露一高積集封裝結構之剖面示意圖。此種結構係在一暫時基材上塗佈絕緣層，並且在絕緣層上設計並佈局出需要的線路。接著，發光二極體晶粒 221、222 被黏著在基板 23 上，並利用打線技術(或覆晶(flip chip))技術將晶粒 221、222 與基板 23 內部導線藉由金屬導線 25 相互導通。晶粒 221、222 上方係利用模壓(molding)製程將傳統的環氧樹脂(epoxy)覆蓋在晶粒 221、222 上。為了要使整體晶片達到薄型化，把暫時基材利用雷射或紫外光(UV)光照射使其與絕緣層分離，並在預留的焊墊上黏著錫球 26，如此即可達到高積集度與薄型化的目的。唯此製程較為複雜，並且亦會增加成本。

綜上所述，市場上亟需要一種薄型光電化合物半導體元件，除了元件之厚度要更薄而能節省所佔空間，並且還要改善散熱不佳之問題，將更有利應用於高功率元件之製作。

【發明內容】

本發明係提供一種化合物半導體元件之封裝結構及其製造方法，該半導體元件係將外部電極或接點直接露出於封膠材料，而不需要一印刷電路板介於晶粒及外部電極間傳遞電氣訊號，因此可改善散熱不佳之問題。

本發明係提供一種超薄型半導體元件之封裝結構及其製造方法，由於使用薄型基板或金屬膜層，故此元件之厚度可以更薄而能節省所佔空間。

為達上述目的，本發明揭示一種化合物半導體元件之封裝結構，其包含一薄膜基板、一晶粒及一透明封膠材料。該薄膜基板包含一第一導電膜、一第二導電膜及一絕緣介電材料。該晶粒係固定於該第一導電膜之表面。該透明封膠材料係覆蓋於該第一導電膜、該第二導電膜及該晶粒上。該第一導電膜及該第二導電膜相對於該透明封膠之表面分別作為電極，該絕緣介電材料介於該第一導電膜及該第二導電膜之間。

該薄膜基板之厚度較佳地係為 $20\sim 50\ \mu\text{m}$ 。

該絕緣介電材料係氧化矽(SiO)、氮化矽(SiN)、氮氧化矽(SiON)、氧化鈮(TaO)、氧化鋁(AlO)、氧化鈦(TiO)、氮化鋁(AlN)、氮化鈦(TiN)、環氧樹脂(epoxy)、矽樹脂(silicone)或高分子絕緣材料。

該晶粒可為發光二極體晶粒、雷射二極體或光感測晶粒。

該化合物半導體元件之封裝結構另包含至少一電性連接該晶粒與該薄膜基板之金屬導線。該第一導電膜另包含一可供該金屬導線熔接之第一打線凹槽。又該第二導電膜另包含一可供該金屬導線熔接之第二打線凹槽。

該化合物半導體元件之封裝結構另包含複數個電性連接該晶粒與該薄膜基板之凸塊。

該第一導電膜另包含一固晶凹槽，該晶粒係固定於該固晶凹槽內。該固晶凹槽內批覆一反光層。

該化合物半導體元件之封裝結構另包含一疊置於該薄膜基板上被圖案化之絕緣材料層，其中該絕緣材料層包括一

供該晶粒固定之固晶凹槽及至少一可供該金屬導線熔接之打線凹槽。

本發明另揭示一種化合物半導體元件封裝結構之製造方法，包含下列步驟：提供一薄膜基板，其包括一第一導電膜、一第二導電膜及一絕緣介電材料；將一晶粒固接於該第一導電膜上，使得該晶粒的正極電性連接至該第一導電膜，而該晶粒的負極電性連接至該第二導電膜；以及將一透明膠材包覆該晶粒。

該薄膜基板係由下列步驟製成：提供一薄板；於該薄板上形成至少一溝槽以分隔該第一導電膜及該第二導電膜；以及在該溝槽中填入一絕緣介電材料。

該溝槽係利用鑽孔製程、蝕刻製程或是金屬沖壓製程所形成。

該製造方法另包含於該第一導電膜形成一固晶凹槽之步驟。

該製造方法另包含於該第一導電膜及該第二導電膜形成複數個打線凹槽之步驟，其中該打線凹槽係可供至少一金屬導線熔接之處。

該製造方法另包含於該薄膜基板上疊置被圖案化之絕緣材料層，其中該絕緣材料層包括一供該晶粒固定之固晶凹槽及可供至少一金屬導線熔接之複數個打線凹槽。

該將該晶粒固接於該薄膜基板之步驟包含以打線接合或是覆晶接合方式將該晶粒電性連接至該薄膜基板。

【實施方式】

圖 3A~3C 係本發明薄膜基板之製造方法之步驟示意圖。如圖 3A 所示，提供一厚度為 $20\sim 50\ \mu\text{m}$ 之薄板 34，例如：銅箔或傳導佳之金屬薄膜。再利用鑽孔製程、蝕刻製程或是金屬沖壓等製程於薄板 34 上形成一溝槽 33，藉由該溝槽 33 使兩側之第一導電膜 31 及第二導電膜 32 相互無法導通，亦即電性獨立，如圖 3B 所示。並且在溝槽 33 中填入絕緣介電材料 35 就可完成薄膜基板 30 之製作，例如：氧化矽 (SiO_2)、氮化矽 (Si_3N_4)、氮氧化矽 ($\text{Si}_3\text{N}_2\text{O}_2$)、氧化鉭 (Ta_2O_5)、氧化鋁 (Al_2O_3)、氧化鈦 (TiO_2)、氮化鋁 (Al_3N)、氮化鈦 (Ti_3N_2)、環氧樹脂 (epoxy)、矽樹脂 (silicone) 或高分子絕緣材料等，藉此可增加第一導電膜 31 及第二導電膜 32 間絕緣性與薄膜基板 30 之支撐剛性，如圖 3C 所示。

圖 4A 係本發明化合物半導體元件封裝結構之剖面示意圖。化合物半導體元件 40 係利用固晶或黏晶 (die bonding) 技術把化合物半導體晶粒 43 黏著在薄膜基板 30 之第一導電膜 31 上，亦即晶粒 43 藉由固晶膠 47 固定於第一導電膜 31 之表面。該化合物半導體晶粒 43 可為發光二極體晶粒、雷射二極體晶粒或光感測晶粒。再經由金屬導線 44 使晶粒 43 與薄膜基板 30 電性連接，如此薄膜基板 30 即成為晶粒 43 及金屬導線 44 之封裝載體。最後再利用模壓製程使透明封膠材料 46 覆蓋晶粒 43、金屬導線 44 及薄膜基板 30 上，從而達到防濕氣與保護的效果，該透明膠材料 46 可為環氧樹脂 (epoxy) 或是矽氧烷 (silicone)。

圖 4B 係圖 4A 之化合物半導體元件之上視圖。使透明封

膠材料 46 局部被移除，可以更清楚看晶粒 43、金屬導線 44 及薄膜基板 30 之連結關係，兩金屬導線 44 分別自晶粒 43 表面向第一導電膜 31 及第二導電膜 32 延伸並連接。

圖 5 係係本發明另一實施例化合物半導體元件封裝結構之剖面示意圖。化合物半導體元件 50 係利用覆晶製程將晶粒 43 藉由凸塊(bump)54 固定在薄膜基板 30 上。與圖 4A 不同係該晶粒 43 之主動面翻轉朝向薄膜基板 30，並利用錫球與晶粒 43 上之焊墊相接合而成為凸塊 54，再經過迴焊後則凸塊 54 與薄膜基板 30 會因錫膏融熔後又固化而電性相導通。最後再利用模壓製程使透明封膠材料 46 覆蓋晶粒 43 及薄膜基板 30 上，從而達到防濕氣與保護的效果。本實施例之優點係電流路徑較短及散熱佳，相較於前一個實施例並可以減少金屬導線之線弧高度(loop height)。

圖 6 係係本發明再一實施例化合物半導體元件封裝結構之剖面示意圖。本實施例可更進一步減少封裝結構之厚度與增加封裝元件之亮度，其係在薄膜基板 30a 之第一導電膜 31'上形成一固晶凹槽 411，並且在固晶凹槽 411 之四周側壁與底部沈積一反光層 412。可以利用光微影蝕刻、電鑄製程或是鑽孔製程來形成該固晶凹槽 411。晶粒 43 黏著在該固晶凹槽 411 之底部，如此可形成一種類似杯狀反射腔體。該晶粒 43 發出的側向光線能夠有效的經由反光層 412 朝向上方反射，以增加化合物半導體元件封 60 之發光亮度。本實施例另一優點為：當晶粒 43 被放置在固晶凹槽 411 中，對於利用金屬導線 44 使晶粒 43 與薄膜基板 30a 間電

性連接，將會有效的降低金線的線弧高度，而可以更加達到整體封裝結構的薄型化。

圖 7 係係本發明再一實施例化合物半導體元件封裝結構之剖面示意圖。相較於上述實施例，本實施例可再進一步減少封裝結構之厚度。於薄膜基板 30b 之第一導電膜 31'' 上形成一打線凹槽 413，可提供金屬導線 44 第二焊點之熔接位置；同樣，第二導電膜 32' 上亦形成一打線凹槽 421，可提供另一金屬導線 44 第二焊點之熔接位置。由於金屬導線 44 第二焊點之位置下降，因此可減少化合物半導體元件封 70 之封裝結構的厚度。

前述實施例係採光微影蝕刻、電鑄製程或是鑽孔製程來形成固晶凹槽或打線凹槽，亦可以於薄膜基板 30 上形成一圖案化之絕緣材料層 36，其係利用光微影蝕刻於絕緣層 36 上形成固晶凹槽 411 及打線凹槽 413、421，如圖 8 所示。如此不僅可減少化合物半導體元件封 80 之封裝結構的厚度，尚可以避免連接第二導電膜 32 之金屬導線 44 與第一導電膜 31 間有不當接觸而短路。

圖 9A-9D 係本發明採電鑄製程形成固晶凹槽或打線凹槽之示意圖。於薄膜基板 30 上形成一圖案化之緣材料層 36'，例如：光阻材料。利用電鑄製程於第一導電膜 31 及第二導電膜 32 露出之表面成長一金屬層 37，再去除緣材料層 36' (例如：去光阻步驟) 以形成固晶凹槽 411 及打線凹槽 413、421。

本發明之技術內容及技術特點已揭示如上，然而熟悉本

項技術之人士仍可能基於本發明之教示及揭示而作種種不背離本發明精神之替換及修飾。因此，本發明之保護範圍應不限於實施例所揭示者，而應包括各種不背離本發明之替換及修飾，並為以下之申請專利範圍所涵蓋。

【圖式簡單說明】

圖 1 係習知表面黏著 (SMD) 元件之發光二極體元件之剖面示意圖；

圖 2 係美國公開專利第 US20040090756 號揭露一高積集封裝結構之剖面示意圖；

圖 3A~3C 係本發明薄膜基板之製造方法之步驟示意圖；

圖 4A 係本發明化合物半導體元件封裝結構之剖面示意圖；

圖 4B 係圖 4A 之化合物半導體元件之上視圖；

圖 5 係係本發明另一實施例化合物半導體元件封裝結構之剖面示意圖；

圖 6 係係本發明再一實施例化合物半導體元件封裝結構之剖面示意圖；

圖 7 係係本發明再一實施例化合物半導體元件封裝結構之剖面示意圖；

圖 8 係係本發明再一實施例化合物半導體元件封裝結構之剖面示意圖；以及

圖 9A-9D 係本發明採電鑄製程形成固晶凹槽或打線凹槽之示意圖。

【主要元件符號說明】

- | | | | |
|-------------|----------|------------|----------|
| 10 | 發光二極體元件 | 11 | 固晶膠 |
| 12、221、222 | 晶粒 | 13 | 基板 |
| 13a | P型導電銅箔 | 13b | N型導電銅箔 |
| 13c | 絕緣層 | 14 | 透明封膠材料 |
| 15 | 金屬導線 | 20 | 化合物半導體元件 |
| 23 | 基板 | 25 | 金屬導線 |
| 26 | 錫球 | 30、30a~30c | 薄膜基板 |
| 31、31' | 第一導電膜 | 32 | 第二導電膜 |
| 33 | 溝槽 | 34 | 薄板 |
| 35 | 絕緣介電材料 | 36、36' | 絕緣層 |
| 37 | 金屬層 | | |
| 40 | 化合物半導體元件 | 43 | 晶粒 |
| 44 | 金屬導線 | 46 | 透明封膠材料 |
| 47 | 固晶膠 | | |
| 50、60、70、80 | 化合物半導體元件 | | |
| 54 | 凸塊 | | |
| 411 | 固晶凹槽 | 412 | 反光層 |
| 413、421 | 打線凹槽 | | |

五、中文發明摘要：

本發明揭示一種化合物半導體元件之封裝結構，其包含一薄膜基板、一晶粒、至少一個金屬導線及一透明封膠材料。該薄膜基板包含一第一導電膜、一第二導電膜及一絕緣介電材料。該晶粒係固定於該第一導電膜之表面，並藉由該金屬導線與該第一導電膜或該第二導電膜電性連接。該透明封膠材料係覆蓋於該第一導電膜、該第二導電膜及該晶粒上。該第一導電膜及該第二導電膜相對於該透明封膠之表面分別作為電極，該絕緣介電材料介於該第一導電膜及該第二導電膜之間。

六、英文發明摘要：

十、申請專利範圍：

1. 一種化合物半導體元件之封裝結構，包含：

一薄膜基板，包含一第一導電膜、一第二導電膜及一絕緣介電材料，其中該絕緣介電材料介於該第一導電膜及該第二導電膜之間；

一晶粒，固定於該第一導電膜之表面；以及

一透明封膠材料，係覆蓋於該第一導電膜、該第二導電膜及該晶粒。

2. 根據請求項1之化合物半導體元件之封裝結構，其中該薄膜基板之厚度為 $20\sim 50\mu\text{m}$ 。

3. 根據請求項1之化合物半導體元件之封裝結構，其中該絕緣介電材料係氧化矽(SiO)、氮化矽(SiN)、氮氧化矽(SiON)、氧化鉭(TaO)、氧化鋁(AlO)、氧化鈦(TiO)、氮化鋁(AlN)、氮化鈦(TiN)、環氧樹脂(epoxy)、矽樹脂(silicone)或高分子絕緣材料。

4. 根據請求項1之化合物半導體元件之封裝結構，其中該晶粒可為發光二極體晶粒、雷射二極體或光感測晶粒。

5. 根據請求項1之化合物光電元件的封裝結構，其另包含至少一電性連接該晶粒與該薄膜基板之金屬導線。

6. 根據請求項1之化合物光電元件的封裝結構，其另包含複數個電性連接該晶粒與該薄膜基板之凸塊。

7. 根據請求項1之化合物光電元件的封裝結構，其中該第一導電膜另包含一固晶凹槽，該晶粒係固定於該固晶凹槽內。

8. 根據請求項7之化合物光電元件的封裝結構，其中該固晶凹槽內批覆一反光層。
9. 根據請求項5之化合物光電元件的封裝結構，其中該第一導電膜另包含一可供該金屬導線熔接之第一打線凹槽。
10. 根據請求項9之化合物光電元件的封裝結構，其中該第二導電膜另包含一可供該金屬導線熔接之第二打線凹槽。
11. 根據請求項1之化合物光電元件的封裝結構，其另包含一疊置於該薄膜基板上被圖案化之絕緣材料層，其中該絕緣材料層包括一供該晶粒固定之固晶凹槽。
12. 根據請求項5之化合物光電元件的封裝結構，其另包含一疊置於該薄膜基板上被圖案化之絕緣材料層，其中該絕緣材料層包括一供該晶粒固定之固晶凹槽及至少一可供該金屬導線熔接之打線凹槽。
13. 一種化合物光電元件封裝結構的製造方法，其步驟包含：
提供一薄膜基板，其包括一第一導電膜、一第二導電膜及一絕緣介電材料；
將一晶粒固接於該第一導電膜上，使得該晶粒的正極電性連接至該第一導電膜，而該晶粒的負極電性連接至該第二導電膜；以及
將一透明膠材包覆該晶粒。
14. 根據請求項13之化合物光電元件封裝結構的製造方法，其中該薄膜基板係由下列步驟製成：
提供一薄板；
於該薄板上形成至少一溝槽以分隔該第一導電膜及該

第二導電膜；以及

在該溝槽中填入一絕緣介電材料。

15. 根據請求項14之化合物光電元件封裝結構的製造方法，其中該溝槽係利用鑽孔製程、蝕刻製程或是金屬沖壓製程所形成。
16. 根據請求項14之化合物光電元件封裝結構的製造方法，其另包含於該第一導電膜形成一固晶凹槽之步驟。
17. 根據請求項16之化合物光電元件封裝結構的製造方法，其中該晶粒係固定於該固晶凹槽內
18. 根據請求項14之化合物光電元件封裝結構的製造方法，其另包含於該第一導電膜及該第二導電膜形成複數個打線凹槽之步驟，其中該打線凹槽係可供至少一金屬導線熔接之處。
19. 根據請求項14之化合物光電元件封裝結構的製造方法，其另包含於該薄膜基板上疊置被圖案化之絕緣材料層，其中該絕緣材料層包括一供該晶粒固定之固晶凹槽及可供至少一金屬導線熔接之複數個打線凹槽。
20. 根據請求項13之化合物光電元件封裝結構的製造方法，該將該晶粒固接於該薄膜基板之步驟包含以打線接合或是覆晶接合方式將該晶粒電性連接至該薄膜基板。
21. 根據請求項16或18之化合物光電元件封裝結構的製造方法，其中該固晶凹槽或該打線凹槽係藉由光微影蝕刻、電鑄製程或是鑽孔製程所形成。

十一、圖式：

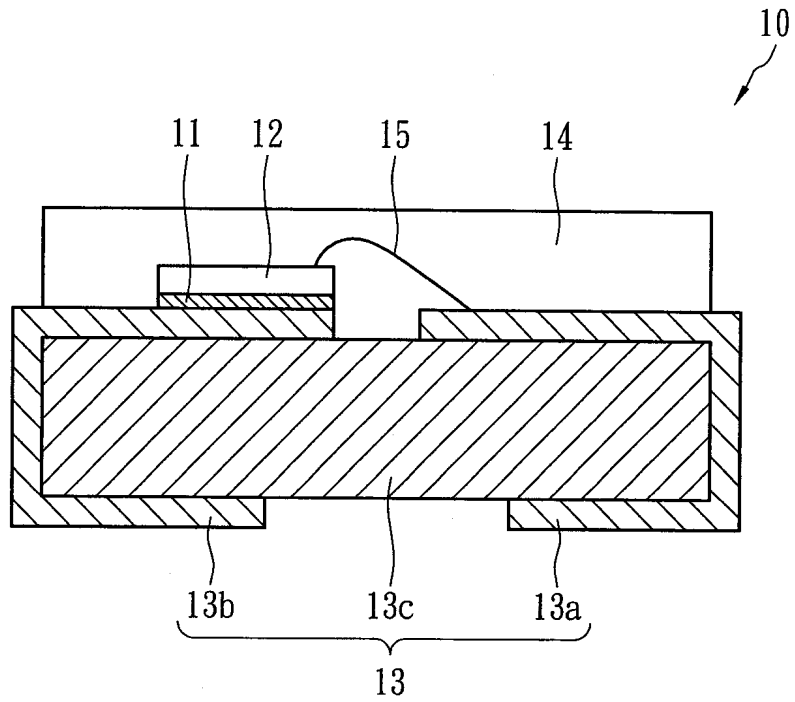


圖 1 (習知技藝)

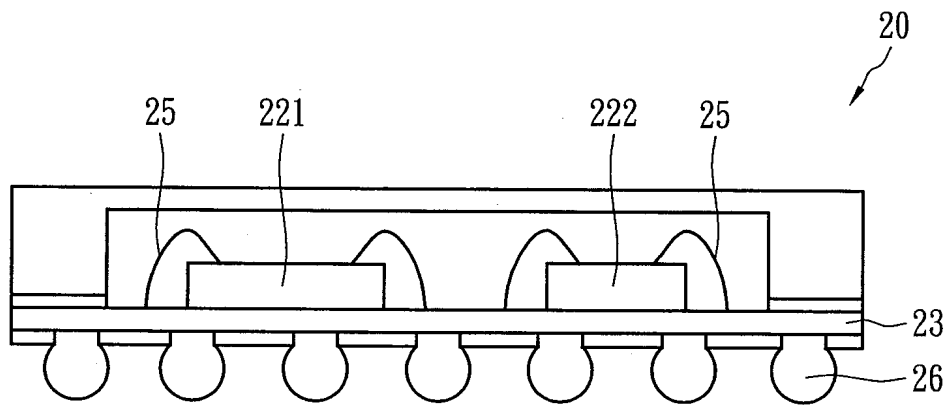


圖 2 (習知技藝)



圖 3A

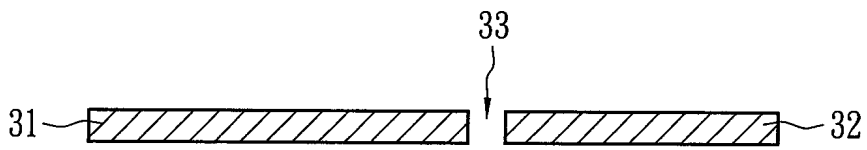


圖 3B

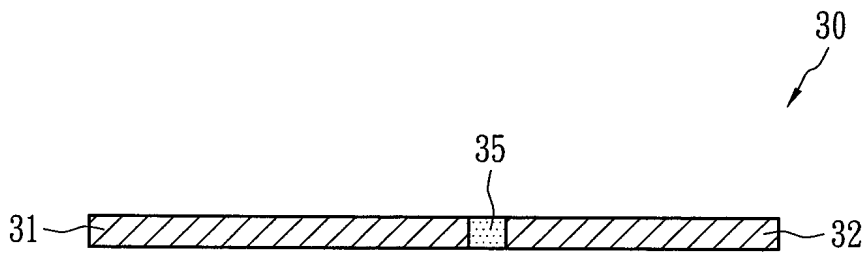


圖 3C

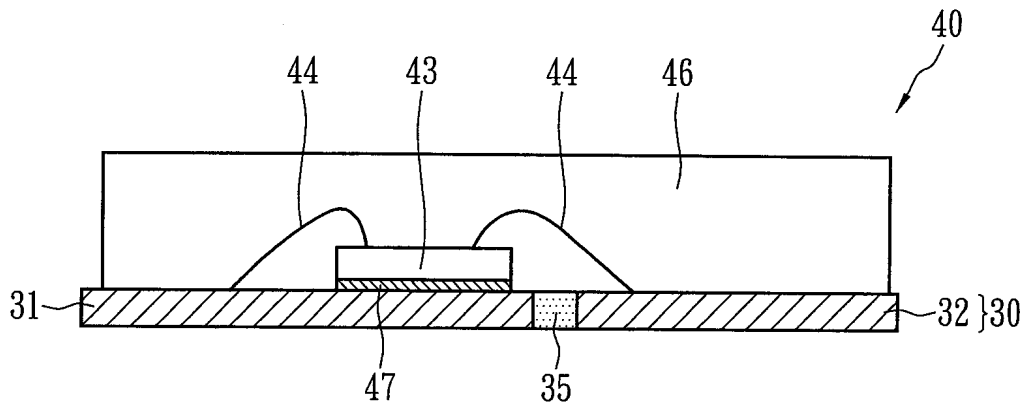


圖 4A

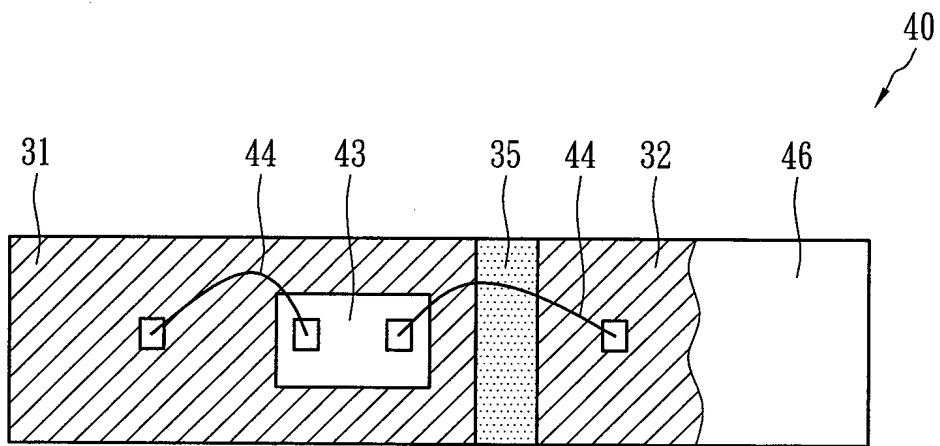


圖 4B

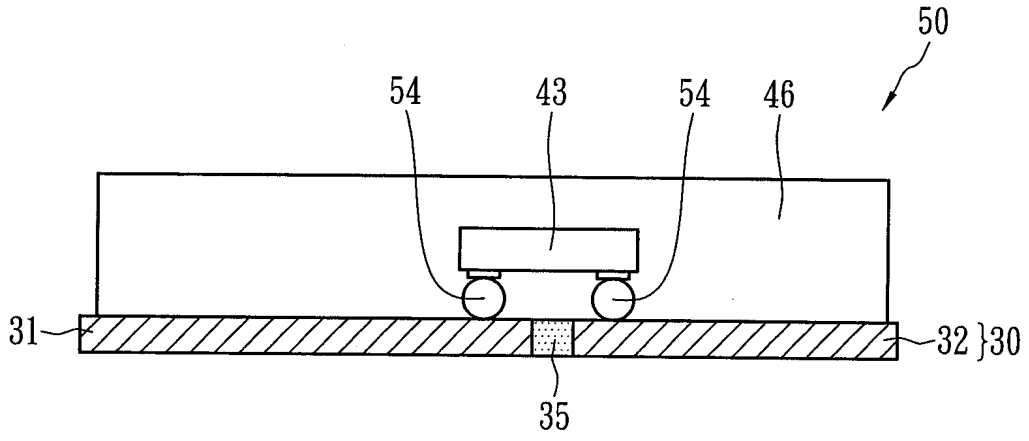


圖 5

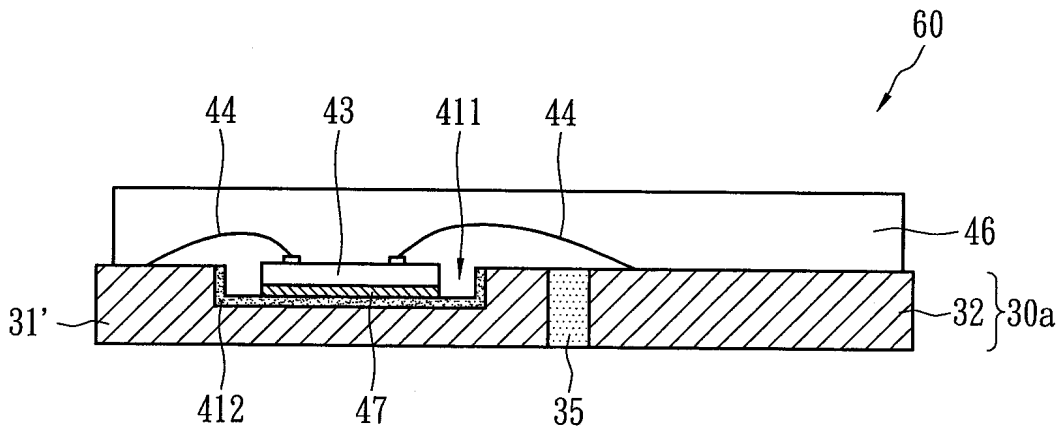


圖 6

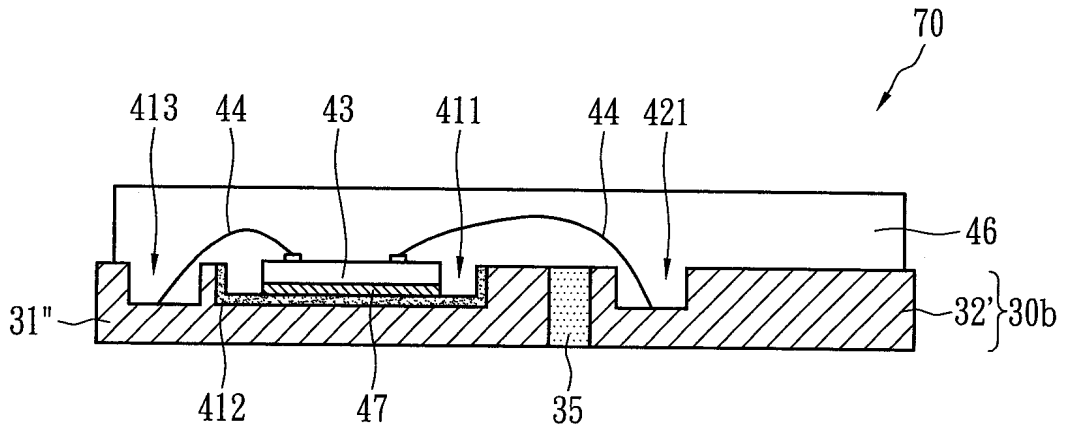


圖 7

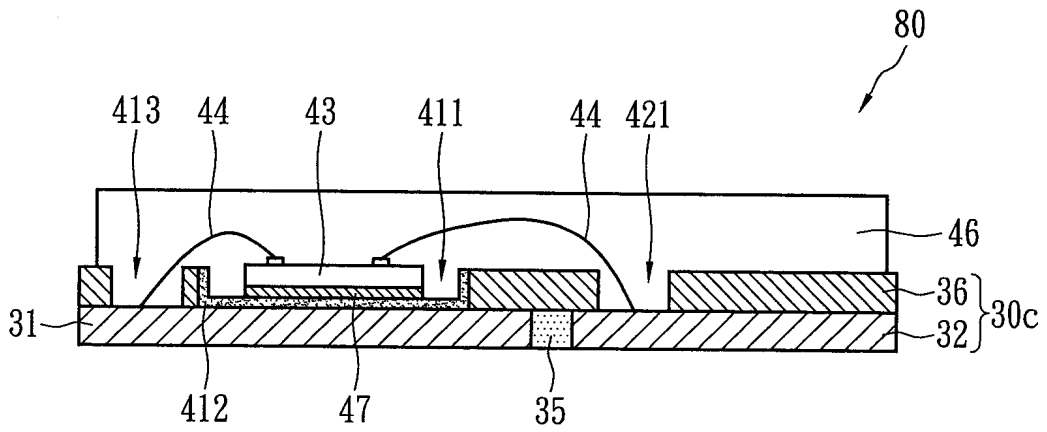


圖 8

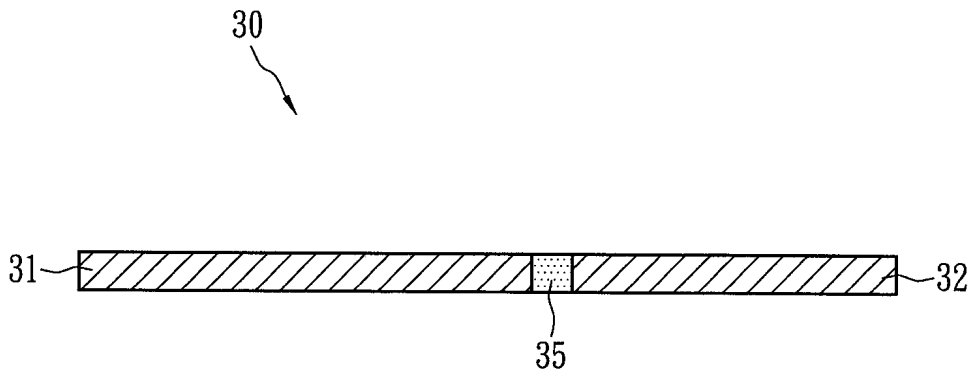


圖 9A

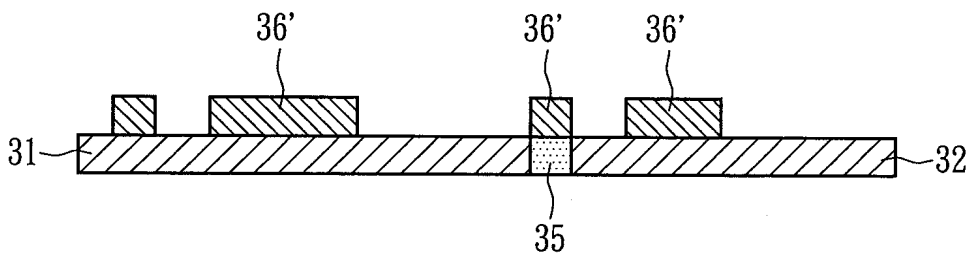


圖 9B

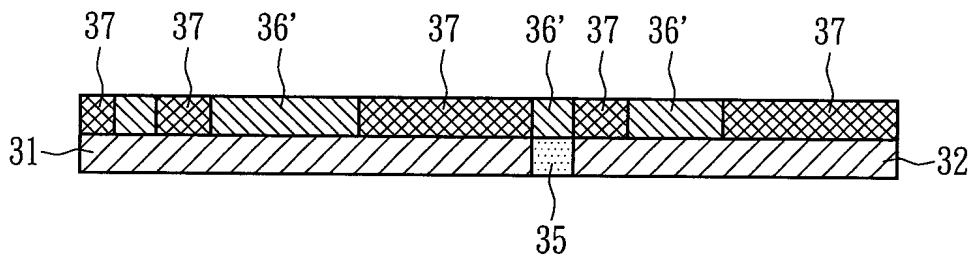


圖 9C

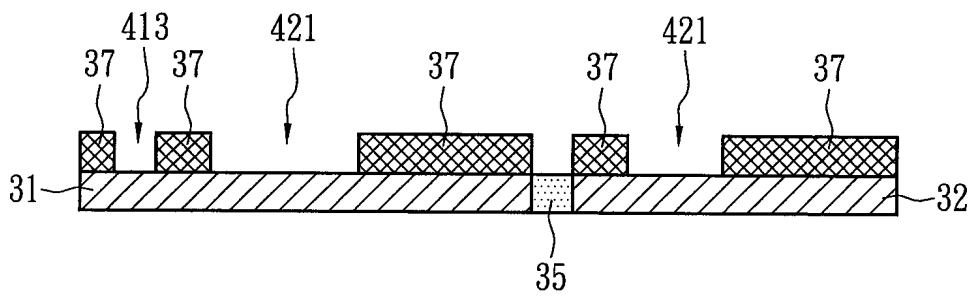


圖 9D

七、指定代表圖：

(一)本案指定代表圖為：第(4A)圖。

(二)本代表圖之元件代表符號簡單說明：

- 30 薄膜基板
- 31 第一導電膜
- 32 第二導電膜
- 35 絕緣介電材料
- 40 化合物半導體元件
- 43 晶粒
- 44 金屬導線
- 46 透明封膠材料
- 47 固晶膠

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)