(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2024-0013097
(43) 공개일자 2024년01월30일

(51) 국제특허분류(Int. Cl.)
H01L 25/065 (2023.01) *H01L 23/31* (2006.01)
H01L 23/538 (2006.01) *H01L 23/58* (2006.01)
H01L 25/00 (2014.01) *H01L 25/10* (2006.01)
(52) CPC특허분류
H01L 25/0655 (2023.08)
H01L 23/3185 (2013.01)
(21) 출원번호 10-2023-7036533
(22) 출원일자(국제) 2022년04월25일
심사청구일자 없음
(85) 번역문제출일자 2023년10월24일
(86) 국제출원번호 PCT/US2022/026200
(87) 국제공개번호 WO 2022/250821
국제공개일자 2022년12월01일
(30) 우선권주장
17/328,666 2021년05월24일 미국(US)

(71) 출원인
퀄컴 인코포레이티드
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
(72) 발명자
위, 홍 복
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
파틸, 애니켓
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
(뒷면에 계속)
(74) 대리인
특허법인 남앤남

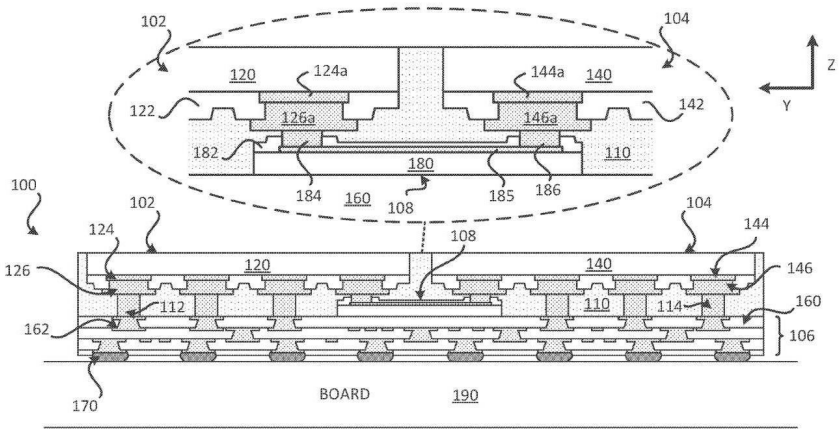
전체 청구항 수 : 총 30 항

(54) 발명의 명칭 **브리지를 통해 결합된 통합 디바이스들을 포함한 패키지**

(57) 요 약

복수의 언더 범프 금속화 상호연결부들을 포함하는 제1 통합 디바이스; 복수의 언더 범프 금속화 상호연결부들을 포함하는 제2 통합 디바이스; 제1 통합 디바이스 및 제2 통합 디바이스에 결합된 브리지; 제1 통합 디바이스, 제2 통합 디바이스 및 브리지를 적어도 부분적으로 캡슐화시키는 캡슐화 층을 포함하는 패키지; 제1 통합 디바이스, 제2 통합 디바이스, 브리지 및 캡슐화 층 위에 위치하는 금속화 부분, 여기서 금속화 부분은 적어도 하나의 유전체 층 및 복수의 금속화 상호연결부들; 제1 복수의 언더 범프 금속화 상호연결부들에 결합된 제1 복수의 필러 상호연결부들, 캡슐화 층에 위치한 제1 복수의 필러 상호연결부들; 및 제2 복수의 언더 범프 금속화 상호연결부들, 캡슐화 층에 위치한 제2 복수의 필러 상호연결부들에 결합된 제2 복수의 필러 상호연결부들.

대 표 도



측단면도

(52) CPC특허분류
H01L 23/5385 (2013.01)
H01L 23/5389 (2013.01)
H01L 23/585 (2013.01)
H01L 24/16 (2013.01)
H01L 24/20 (2013.01)
H01L 24/73 (2013.01)
H01L 25/105 (2013.01)
H01L 25/50 (2013.01)
H01L 2224/16227 (2013.01)
(72) 발명자
왕, 지지에
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
수, 마커스
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775

명 세 서

청구범위

청구항 1

패키지로서,

제1 복수의 언더 범프 금속화 상호연결부들을 포함하는 제1 통합 디바이스;

제2 복수의 언더 범프 금속화 상호연결부들을 포함하는 제2 통합 디바이스;

상기 제1 통합 디바이스 및 상기 제2 통합 디바이스에 결합된 브리지;

상기 제1 통합 디바이스, 상기 제2 통합 디바이스 및 상기 브리지를 적어도 부분적으로 캡슐화하는 캡슐화 층;

상기 제1 통합 디바이스, 상기 제2 통합 디바이스, 상기 브리지 및 상기 캡슐화 층 위에 위치하고, 적어도 하나의 유전체 층 및 복수의 금속화 상호연결부들을 포함하는 금속화 부분;

상기 제1 복수의 언더 범프 금속화 상호연결부들 및 상기 금속화 부분에 결합되고, 상기 캡슐화 층에 위치되는 제1 복수의 필러 상호연결부들; 및

상기 제2 복수의 언더 범프 금속화 상호연결부들 및 상기 금속화 부분에 결합되고, 상기 캡슐화 층에 위치되는 제2 복수의 필러 상호연결부들

을 포함하는, 패키지.

청구항 2

제1 항에 있어서,

상기 브리지는 상기 제1 통합 디바이스 및 상기 제2 통합 디바이스에 결합된 복수의 브리지 상호연결부들을 포함하는, 패키지.

청구항 3

제2 항에 있어서,

상기 복수의 브리지 상호연결부들은 상기 제1 통합 디바이스로부터의 적어도 하나의 언더 범프 금속화 상호연결부 및 상기 제2 통합 디바이스로부터의 적어도 하나의 언더 범프 금속화 상호연결부에 결합되는, 패키지.

청구항 4

제2 항에 있어서,

상기 복수의 브리지 상호연결부들은 복수의 브리지 언더 범프 금속화 상호연결부들을 포함하는, 패키지.

청구항 5

제4 항에 있어서,

상기 복수의 브리지 언더 범프 금속화 상호연결부들은 상기 제1 통합 디바이스로부터의 적어도 하나의 언더 범프 금속화 상호연결부 및 상기 제2 통합 디바이스로부터의 적어도 하나의 언더 범프 금속화 상호연결부에 결합되는, 패키지.

청구항 6

제2 항에 있어서,

상기 복수의 브리지 상호연결부들은 하이브리드 접합을 통해 상기 제1 복수의 언더 범프 금속화 상호연결부들 및 상기 제2 복수의 언더 범프 금속화 상호연결부들에 결합되는, 패키지.

청구항 7

제2 항에 있어서,

상기 복수의 브리지 상호연결부들은 적어도 하나의 솔더 상호연결부를 통해 상기 제1 복수의 언더 범프 금속화 상호연결부들 및 상기 제2 복수의 언더 범프 금속화 상호연결부들에 결합되는, 패키지.

청구항 8

제2 항에 있어서,

상기 복수의 브리지 상호연결부들은 최소 0.5 마이크로미터의 폭을 포함하는, 패키지.

청구항 9

제2 항에 있어서,

상기 복수의 브리지 상호연결부들은 약 0.5 내지 1 마이크로미터 범위의 폭을 포함하는, 패키지.

청구항 10

제1 항에 있어서,

상기 제1 통합 디바이스의 배면 및 상기 제2 통합 디바이스의 배면 위에 위치한 제2 금속화 부분을 더 포함하며, 상기 제2 금속화 부분은 적어도 하나의 제2 유전체 층 및 제2 복수의 금속화 상호연결부들을 포함하는, 패키지.

청구항 11

제10 항에 있어서,

상기 금속화 부분 및 상기 제2 금속화 부분에 결합된 제3 복수의 필러 상호연결부들을 더 포함하며, 상기 제3 복수의 필러 상호연결부들은 상기 캡슐화 층에 위치되는, 패키지.

청구항 12

장치로서,

제1 복수의 언더 범프 금속화 상호연결부들을 포함하는 제1 통합 디바이스;

제2 복수의 언더 범프 금속화 상호연결부들을 포함하는 제2 통합 디바이스;

상기 제1 통합 디바이스 및 상기 제2 통합 디바이스에 결합된 브리지 상호연결용 수단;

상기 제1 통합 디바이스, 상기 제2 통합 디바이스 및 상기 브리지 상호연결용 수단을 적어도 부분적으로 캡슐화하는 캡슐화 수단;

상기 제1 통합 디바이스, 상기 제2 통합 디바이스, 상기 브리지 상호연결용 수단 및 상기 캡슐화 수단 위에 위치되고, 적어도 하나의 유전체 층 및 금속화 상호연결용 수단을 포함하는 금속화 부분;

상기 제1 복수의 언더 범프 금속화 상호연결부들 및 상기 금속화 부분에 결합되고, 상기 캡슐화 수단 내에 위치되는 제1 복수의 필러 상호연결부들; 및

상기 제2 복수의 언더 범프 금속화 상호연결부들 및 상기 금속화 부분에 결합되고, 상기 캡슐화 수단 내에 위치되는 제2 복수의 필러 상호연결부들

을 포함하는, 장치.

청구항 13

제12 항에 있어서,

상기 브리지 상호연결용 수단은 상기 제1 통합 디바이스 및 상기 제2 통합 디바이스에 결합된 복수의 브리지 상호연결부들을 포함하는, 장치.

청구항 14

제13 항에 있어서,

상기 복수의 브리지 상호연결부들은 상기 제1 통합 디바이스로부터의 적어도 하나의 언더 범프 금속화 상호연결부 및 상기 제2 통합 디바이스로부터의 적어도 하나의 언더 범프 금속화 상호연결부에 결합되는, 장치.

청구항 15

제13 항에 있어서,

상기 복수의 브리지 상호연결부들은 복수의 브리지 언더 범프 금속화 상호연결부들을 포함하는, 장치.

청구항 16

제15 항에 있어서,

상기 복수의 브리지 언더 범프 금속화 상호연결부들은 상기 제1 통합 디바이스로부터의 적어도 하나의 언더 범프 금속화 상호연결부 및 상기 제2 통합 디바이스로부터의 적어도 하나의 언더 범프 금속화 상호연결부에 결합되는, 장치.

청구항 17

제13 항에 있어서,

상기 복수의 브리지 상호연결부들은 하이브리드 접합을 통해 상기 제1 복수의 언더 범프 금속화 상호연결부들 및 상기 제2 복수의 언더 범프 금속화 상호연결부들에 결합되는, 장치.

청구항 18

제13 항에 있어서,

상기 복수의 브리지 상호연결부들은 적어도 하나의 솔더 상호연결부를 통해 상기 제1 복수의 언더 범프 금속화 상호연결부들 및 상기 제2 복수의 언더 범프 금속화 상호연결부들에 결합되는, 장치.

청구항 19

제13 항에 있어서,

상기 복수의 브리지 상호연결부들은 최소 0.5 마이크로미터의 폭을 포함하는, 장치.

청구항 20

제13 항에 있어서,

상기 복수의 브리지 상호연결부들은 약 0.5 내지 1 마이크로미터 범위의 폭을 포함하는, 장치.

청구항 21

제12 항에 있어서,

상기 제1 통합 디바이스의 배면 및 상기 제2 통합 디바이스의 배면 위에 위치한 제2 금속화 부분을 더 포함하며, 상기 제2 금속화 부분은 적어도 하나의 제2 유전체 층 및 제2 금속화 상호연결용 수단을 포함하는, 장치.

청구항 22

제21 항에 있어서,

상기 금속화 부분 및 상기 제2 금속화 부분에 결합된 제3 복수의 필러 상호연결부들을 더 포함하며, 상기 제3 복수의 필러 상호연결부들은 상기 캡슐화 수단에 위치되는, 장치.

청구항 23

제12 항에 있어서,

상기 장치는 음악 플레이어, 비디오 플레이어, 엔터테인먼트 유닛, 내비게이션 디바이스, 통신 디바이스, 모바일 디바이스, 휴대폰, 스마트폰, 개인 디지털 비서, 고정 위치 단말기, 태블릿 컴퓨터, 컴퓨터, 웨어러블 디바이스, 랩톱 컴퓨터, 서버 및 자동차 차량 내 디바이스로 구성된 그룹으로부터 선택된 디바이스를 포함하는, 장치.

청구항 24

패키지를 제조하기 위한 방법으로서,

제1 통합 디바이스 및 제2 통합 디바이스에 결합되도록 브리지를 결합하는 단계 - 상기 제1 통합 디바이스는 제1 복수의 언더 범프 금속화 상호연결부들을 포함하고, 상기 제2 통합 디바이스는 제2 복수의 언더 범프 금속화 상호연결부들을 포함함 -;

상기 제1 복수의 언더 범프 금속화 상호연결부들 위에 제1 복수의 상호연결부들을 형성하는 단계;

상기 제2 복수의 언더 범프 금속화 상호연결부들 위에 제2 복수의 상호연결부들을 형성하는 단계;

상기 제1 통합 디바이스, 상기 제2 통합 디바이스, 상기 브리지, 상기 제1 복수의 상호연결부들 및 상기 제2 복수의 상호연결부들을 적어도 부분적으로 캡슐화하는 캡슐화 층을 형성하는 단계; 및

상기 제1 통합 디바이스, 상기 제2 통합 디바이스, 상기 브리지 및 상기 캡슐화 층 위에 금속화 부분을 형성하는 단계 - 금속화 부분을 형성하는 단계는 적어도 하나의 유전체 층을 형성하는 단계 및 복수의 금속화 상호연결부들을 형성하는 단계를 포함함 -

를 포함하는, 패키지 제조 방법.

청구항 25

제24 항에 있어서,

제2 금속화 부분을 형성하는 단계를 더 포함하며, 상기 제2 금속화 부분을 형성하는 단계는 적어도 하나의 제2 유전체 층을 형성하는 단계 및 제2 복수의 금속화 상호연결부들을 형성하는 단계를 포함하는, 패키지 제조 방법.

청구항 26

제25 항에 있어서,

상기 제1 통합 디바이스의 배면 및 상기 제2 통합 디바이스의 배면을 상기 제2 금속화 부분에 결합시키는 단계를 더 포함하는, 패키지 제조 방법.

청구항 27

제26 항에 있어서,

상기 제1 통합 디바이스의 배면 및 상기 제2 통합 디바이스의 배면은 접착제를 통해 상기 제2 금속화 부분에 결합되는, 패키지 제조 방법.

청구항 28

제24 항에 있어서,

상기 브리지는 상기 제1 통합 디바이스 및 상기 제2 통합 디바이스에 결합된 복수의 브리지 상호연결부들을 포함하는, 패키지 제조 방법.

청구항 29

제28 항에 있어서,

상기 복수의 브리지 상호연결부들은 최소 0.5 마이크로미터의 폭을 포함하는, 패키지 제조 방법.

청구항 30

제28 항에 있어서,

상기 복수의 브리지 상호연결부들은 약 0.5 내지 1 마이크로미터 범위의 폭을 포함하는, 패키지 제조 방법.

발명의 설명

기 술 분 야

[0001] [0001] 본 출원은 2021년 5월 24일자로 미국 특허청에 출원된 정규 출원 제17/328,666호에 대한 우선권 및 이익을 주장하며, 그 전체 내용은 전체적으로 아래에 완전히 명시된 것처럼 그리고 모든 적용 가능한 목적들을 위해 본 명세서에 참고로 포함된다.

배 경 기 술

[0002] [0002] 다양한 특징들은 통합 디바이스들을 포함하는 패키지와 관련된다.

발명의 내용

[0003] [0003] 패키지는 기판 및 기판 상에 장착되는 다수의 통합 디바이스들을 포함할 수 있다. 통합 디바이스들은 기판을 통해 서로 연통하도록 구성될 수 있다. 통합 디바이스들 사이의 연통 성능들이 향상된 통합 디바이스들을 갖는 패키지를 제공해야 할 필요성이 지속적으로 제기되고 있다. 이러한 패키지들은 더 작은 풋프린트들과 더 낮은 프로파일들을 가질 수 있다.

[0004] [0004] 다양한 특징들은 통합 디바이스들을 포함하는 패키지와 관련된다.

[0005] [0005] 일 예는, 제1 복수의 언더 범프 금속화 상호연결부들을 포함하는 제1 통합 디바이스; 제2 복수의 언더 범프 금속화 상호연결부들을 포함하는 제2 통합 디바이스; 제1 통합 디바이스 및 제2 통합 디바이스에 결합된 브리지; 제1 통합 디바이스, 제2 통합 디바이스 및 브리지를 적어도 부분적으로 캡슐화하는 캡슐화 층; 제1 통합 디바이스, 제2 통합 디바이스, 브리지 및 캡슐화 층 위에 위치하는 금속화 부분 - 금속화 부분은 적어도 하나의 유전체 층 및 복수의 금속화 상호연결부들을 포함함 -; 제1 복수의 언더 범프 금속화 상호연결부들 및 금속화 부분에 결합되고 캡슐화 층에 위치되는 제1 복수의 필러 상호연결부들; 및 제2 복수의 언더 범프 금속화 상호연결부들 및 금속화 부분에 결합되고 캡슐화 층에 위치되는 제2 복수의 필러 상호연결부들을 포함하는 패키지를 제공한다.

[0006] [0006] 또 다른 예는, 제1 복수의 언더 범프 금속화 상호연결부들을 포함하는 제1 통합 디바이스; 제2 복수의 언더 범프 금속화 상호연결부들을 포함하는 제2 통합 디바이스; 제1 통합 디바이스 및 제2 통합 디바이스에 결합된 브리지 상호연결용 수단; 제1 통합 디바이스, 제2 통합 디바이스 및 브리지 상호연결용 수단을 적어도 부분적으로 캡슐화하는 캡슐화 수단; 및 제1 통합 디바이스, 제2 통합 디바이스, 브리지 상호연결용 수단 및 캡슐화 수단 위에 위치되고, 적어도 하나의 유전체 층 및 복수의 금속화 상호연결부들을 포함하는 금속화 부분; 제1 복수의 언더 범프 금속화 상호연결부들 및 금속화 부분에 결합되고, 캡슐화 수단에 위치되는 제1 복수의 필러 상호연결부들; 및 제2 복수의 언더 범프 금속화 상호연결부들 및 금속화 부분에 결합되고, 캡슐화 수단에 위치되는 제2 복수의 필러 상호연결부들을 포함하는 장치를 제공한다.

[0007] [0007] 또 다른 예는 패키지를 제조하기 위한 방법을 제공한다. 이 방법은 브리지를 제1 통합 디바이스 및 제2 통합 디바이스에 결합시킨다. 제1 통합 디바이스는 제1 복수의 언더 범프 금속화 상호연결부들을 포함한다. 제2 통합 디바이스는 제2 복수의 언더 범프 금속화 상호연결부들을 포함한다. 이 방법은 제1 복수의 언더 범프 금속화 상호연결부들 위에 제1 복수의 필러 상호연결부들을 형성한다. 이 방법은 제2 복수의 언더 범프 금속화 상호연결부들 위에 제2 복수의 필러 상호연결부들을 형성한다. 이 방법은 제1 통합 디바이스, 제2 통합 디바이스, 브리지, 제1 복수의 필러 상호연결부들 및 제2 복수의 필러 상호연결부들을 적어도 부분적으로 캡슐화하는 캡슐화 층을 형성한다. 이 방법은 제1 통합 디바이스, 제2 통합 디바이스, 브리지 및 캡슐화 층 위에 금속화 부분을 형성하며, 여기서 금속화 부분을 형성하는 것은 적어도 하나의 유전체 층을 형성하고 복수의 금속화 상호연결부들을 형성하는 것을 포함한다.

도면의 간단한 설명

[0008] [0008] 다양한 특징들, 성질 및 장점들은, 동일한 참조 부호들이 전체에 걸쳐 대응적으로 식별되는 도면들과 함께 고려될 때, 아래에 개시된 상세한 설명으로부터 명백해질 수 있다.

[0009] 도 1은 브리지를 통해 결합된 통합 디바이스들을 포함하는 패키지를 예시한다.

[0010] 도 2는 브리지를 통해 결합된 통합 디바이스들을 포함하는 패키지를 예시한다.

[0011] 도 3은 브리지를 통해 결합된 통합 디바이스들을 포함하는 패키지를 갖는 패키지 온 패키지(PoP)를 예시한다.

[0012] 도 4는 복수의 브리지들을 통해 결합된 통합 디바이스들을 포함하는 패키지를 예시한다.

[0013] 도 5a 내지 도 5d는 브리지를 통해 결합된 통합 디바이스들을 포함하는 패키지를 제조하기 위한 예시적인 시퀀스를 예시한다.

[0014] 도 6은 브리지를 통해 결합된 통합 디바이스들을 포함하는 패키지를 제조하기 위한 방법의 예시적인 흐름도를 예시한다.

[0015] 도 7a 내지 도 7c는 브리지를 통해 결합된 통합 디바이스들을 포함하는 패키지를 제조하기 위한 예시적인 시퀀스를 예시한다.

[0016] 도 8은 브리지를 통해 결합된 통합 디바이스들을 포함하는 패키지를 제조하기 위한 방법의 예시적인 흐름도를 예시한다.

[0017] 도 9는 본 명세서에 설명된 다이, 통합 디바이스, 통합 수동 디바이스(IPD), 디바이스 패키지, 패키지, 집적 회로 및/또는 PCB를 통합할 수 있는 다양한 전자 디바이스들을 예시한다.

발명을 실시하기 위한 구체적인 내용

[0009] [0018] 이하의 설명에서는, 본 개시의 다양한 양태들에 대한 완전한 이해를 제공하기 위해 구체적인 세부 사항들이 제공된다. 그러나, 당업자에게는 이러한 특정 세부 사항들 없이도 양태들이 실시될 수 있다는 것이 이해될 것이다. 예를 들어, 회로들은 불필요하게 상세하게 양태들을 모호하게 하지 않기 위해 블록도들로 도시될 수 있다. 다른 예들에서, 본 개시의 양태들을 모호하게 하지 않기 위해, 잘 알려진 회로들, 구조들 및 기술들은 상세하게 제시되지 않을 수 있다.

[0010] [0019] 본 개시는, 제1 복수의 언더 범프 금속화 상호연결부들을 포함하는 제1 통합 디바이스; 제2 복수의 언더 범프 금속화 상호연결부들을 포함하는 제2 통합 디바이스; 제1 통합 디바이스 및 제2 통합 디바이스에 결합된 브리지; 제1 통합 디바이스, 제2 통합 디바이스 및 브리지를 적어도 부분적으로 캡슐화하는 캡슐화 층; 제1 통합 디바이스, 제2 통합 디바이스, 브리지 및 캡슐화 층 위에 위치되고, 적어도 하나의 유전체 층 및 복수의 금속화 상호연결부들을 포함하는 금속화 부분; 제1 복수의 언더 범프 금속화 상호연결부들 및 금속화 부분에 결합되고, 캡슐화 층에 위치되는 제1 복수의 필러 상호연결부들; 및 제2 복수의 언더 범프 금속화 상호연결부들 및 금속화 부분에 연결되고, 캡슐화 층에 위치되는 제2 복수의 필러 상호연결부들을 포함하는 패키지를 설명한다. 브리지의 사용은 통합 디바이스들 사이의 전기적 경로를 짧게 하는 데 도움이 되어 통합 디바이스들 및 패키지의 성능을 향상시키는 데 도움이 될 수 있다.

[0011] **브리지를 통해 결합된 통합 디바이스들을 포함하는 예시적인 패키지**

[0012] [0020] 도 1은 브리지를 통해 결합된 통합 디바이스들을 포함하는 패키지(100)의 일 예를 예시한다. 패키지(100)는 복수의 솔더 상호연결부들(170)을 통해 기판(190)(예를 들어, 인쇄 회로 기판)에 결합된다. 패키지(100)는 통합 디바이스(102), 통합 디바이스(104), 금속화 부분(106), 브리지(108) 및 캡슐화 층(110)을 포함한다.

[0013] [0021] 금속화 부분(106)은 적어도 하나의 유전체 층(160) 및 복수의 금속화 상호연결부들(162)을 포함한다. 브리지(108)의 배면은 금속화 부분(106)을 향한다. 브리지(108)의 배면은 금속화 부분(106)에 결합될 수 있다. 금속화 부분(106)은 캡슐화 층(110)에 결합된다. 캡슐화 층(110)은 적어도 부분적으로 브리지(108)를 캡슐화할 수 있다. 캡슐화 층(110)은 캡슐화 수단일 수 있다. 통합 디바이스(102) 및 통합 디바이스(104)는 브리지(108)에 결합될 수 있다. 통합 디바이스(102)의 전면은 브리지(108)의 전면을 향할 수 있다. 통합 디바이스(102)의 전면은 금속화 부분(106)을 향할 수도 있다. 금속화 부분(106)은 제1 금속화 부재일 수 있다. 통합 디바이스(102)는 복수의 필러 상호연결부들(112)을 통해 금속화 부분(106)에 결합(예를 들어, 기계적으로 결합,

전기적으로 결합)될 수 있다. 복수의 필러 상호연결부들(112)은 복수의 관통 몰드 비아들(예를 들어, TMV들) 및/또는 복수의 관통 몰드 상호연결부들일 수 있다.

[0014] [0022] 마찬가지로, 통합 디바이스(104)의 전면은 브리지(108)의 전면을 향할 수 있다. 통합 디바이스(104)의 전면은 금속화 부분(106)을 향할 수도 있다. 통합 디바이스(104)는 복수의 필러 상호연결부들(114)을 통해 금속화 부분(106)에 결합(예를 들어, 기계적으로 결합, 전기적으로 결합)될 수 있다. 복수의 필러 상호연결부들(114)은 복수의 관통 몰드 비아들(예를 들어, TMV들) 및/또는 복수의 관통 몰드 상호연결부들일 수 있다. 통합 디바이스(102) 및 통합 디바이스(104)는 패키지(100)의 배면의 일부일 수 있다.

[0015] [0023] 금속화 부분(106)은 브리지(108), 복수의 필러 상호연결부들(112), 복수의 필러 상호연결부들(114), 통합 디바이스(102) 및/또는 통합 디바이스(104)를 적어도 부분적으로 캡슐화할 수 있다. 금속화 부분(106)은 패키지(100)의 전면에 일부일 수 있고, 그리고/또는 상기 전면에 위치될 수 있다.

[0016] [0024] 통합 디바이스(102)는 브리지(108)를 통해 통합 디바이스(104)에 전기적으로 결합되도록 구성될 수 있다. 브리지(108)의 한 가지 장점은, 브리지(108)가 통합 디바이스(102)와 통합 디바이스(104) 사이의 전류들(예를 들어, 전기 신호들, 입/출력 신호들)에 대한 더 짧은 전기 경로들을 제공함으로써, 패키지(100)의 전반적인 성능과 통합 디바이스(102) 및 통합 디바이스(104)의 성능들을 향상시키는 데 도움이 된다는 것이다. 브리지(108)를 통해 이동하는 통합 디바이스(102)와 통합 디바이스(104) 사이의 전류들은 복수의 필러 상호 접속부들(112), 복수의 필러 상호접속부들(114) 및 금속화 부분(106)을 통과할 필요가 없다. 또한, 이하에서 상세히 설명되는 바와 같이, 브리지(108)는 1 마이크로미터 이하(예를 들어, 0.5 내지 1 마이크로미터)의 폭을 포함하는 복수의 브리지 상호연결부들을 포함하도록 구성될 수 있다. 브리지(108)의 브리지 상호연결부들은 금속화 부분(106)의 복수의 금속화 상호연결부들(162)의 폭들보다 더 작은 폭들을 가질 수 있다. 브리지 상호연결부들의 폭이 작을수록, 통합 디바이스(102)와 통합 디바이스(104) 사이의 주어진 영역에서 더 많은 전기 경로들을 제공하는 데 도움이 될 수 있으며, 이는 통합 디바이스(102)와 통합 디바이스(104) 사이의 더 빠른 연통 및 더 많은 연통 경로들을 가능하게 하는 데 도움이 될 수 있다.

[0017] [0025] 통합 디바이스(102)(예를 들어, 제1 통합 디바이스)는 다이(예를 들어, 베어 반도체 다이)를 포함할 수 있다. 통합 디바이스(102)는 다이 기판(120), 패시베이션 층(122) 및 복수의 패드들(124)을 포함한다. 통합 디바이스(102)는 복수의 언더 범프 금속화 상호연결부들(126)을 포함할 수 있다. 다이 기판(120)은 실리콘을 포함할 수 있다. 다이 기판(120)은 복수의 활성 디바이스들(예를 들어, 트랜지스터들)을 포함할 수 있다. 다이 기판(120)을 제조하기 위해 프런트 엔드 오브 라인(FEOL) 공정이 사용될 수 있다. 복수의 패드들(124)은 다이 기판(120) 위에 위치될 수 있다. 복수의 패드들(124)은 통합 디바이스(102)의 최상부 층일 수 있다. 복수의 패드들(124)은 능동 디바이스들(예를 들어, 트랜지스터들)에 전기적으로 결합되도록 구성될 수 있다. 패시베이션 층(122)은 복수의 패드들(124) 및 다이 기판(120) 위에 위치될 수 있다. 통합 디바이스(102)는 전면 및 배면을 포함할 수 있다. 통합 디바이스(102)의 전면은 복수의 언더 범프 금속화 상호연결부들(126), 복수의 패드들(124) 및/또는 패시베이션 층(122)을 포함하는 통합 디바이스(102)의 측면을 포함할 수 있다. 통합 디바이스(102)의 배면은 복수의 패드들(124)로부터 반대쪽을 향하는 측면을 포함할 수 있다. 통합 디바이스(102)의 배면은 다이 기판(120)을 포함하는 측면을 포함할 수 있다. 복수의 언더 범프 금속화 상호연결부들(126)은 복수의 패드들(124)에 결합된다.

[0018] [0026] 통합 디바이스(104)(예를 들어, 제2 통합 디바이스)는 다이(예를 들어, 베어 반도체 다이)를 포함할 수 있다. 통합 디바이스(104)는 다이 기판(140), 패시베이션 층(142) 및 복수의 패드들(144)을 포함한다. 통합 디바이스(104)는 복수의 언더 범프 금속화 상호연결부들(146)을 포함할 수 있다. 다이 기판(140)은 실리콘을 포함할 수 있다. 다이 기판(140)은 복수의 활성 디바이스들(예를 들어, 트랜지스터들)을 포함할 수 있다. 다이 기판(140)을 제조하기 위해 프런트 엔드 오브 라인(FEOL) 공정이 사용될 수 있다. 복수의 패드들(144)은 다이 기판(140) 위에 위치할 수 있다. 복수의 패드들(144)은 통합 디바이스(104)의 최상부 층일 수 있다. 복수의 패드들(144)은 능동 디바이스들(예를 들어, 트랜지스터들)에 전기적으로 결합되도록 구성될 수 있다. 패시베이션 층(142)은 복수의 패드들(144) 및 다이 기판(140) 위에 위치할 수 있다. 통합 디바이스(104)는 전면 및 배면을 포함할 수 있다. 통합 디바이스(104)의 전면은 복수의 언더 범프 금속화 상호연결부들(146), 복수의 패드들(144) 및/또는 패시베이션 층(142)을 포함하는 통합 디바이스(104)의 측면을 포함할 수 있다. 통합 디바이스(104)의 배면은 복수의 패드들(144)로부터 반대쪽을 향하는 측면을 포함할 수 있다. 통합 디바이스(104)의 배면은 다이 기판(140)을 포함하는 측면을 포함할 수 있다. 복수의 언더 범프 금속화 상호연결부들(146)은 복수의 패드들(144)에 결합된다.

[0019] [0027] 일부 구현예들에서, 통합 디바이스(102) 및/또는 통합 디바이스(104)는 다이 기판(예를 들어, 120, 140) 위에 위치하는 하나 이상의 상호연결부들 및 하나 이상의 유전체 층을 포함할 수 있다. 하나 이상의 상호연결부들 및 하나 이상의 유전체 층들은 다이 기판(예를 들어, 120, 140)과 패시베이션 층(예를 들어, 122, 142) 사이에 위치할 수 있다. 이러한 경우들에서, 복수의 패드들(예를 들어, 124, 144)은 하나 이상의 상호연결부들에 결합될 수 있다. 하나 이상의 상호연결부들은 하나 이상의 활성 디바이스들(예를 들어, 트랜지스터들)에 결합될 수 있다. 하나 이상의 상호연결부들 및 하나 이상의 유전체 층들을 제조하기 위해 백엔드 오브 라인(BEOL) 공정이 사용될 수 있다.

[0020] [0028] 브리지(108)는 기판(180)(예를 들어, 다이 기판), 패시베이션 층(182), 복수의 브리지 상호연결부들(185), 복수의 브리지 상호연결부들(184) 및 복수의 브리지 상호연결부들(186)을 포함한다. 브리지(108)는 브리지 상호연결용 수단일 수 있다. 브리지(108)는 브리지 다이일 수 있다. 브리지(108)는 수동 다이일 수 있다. 기판(180)은 실리콘을 포함할 수 있다. 복수의 브리지 상호연결부들(185)이 형성되고 기판(180) 위에 위치한다. 패시베이션 층(182)은 복수의 브리지 상호연결부들(185) 위에 위치할 수 있다. 복수의 브리지 상호연결부들(184)은 복수의 브리지 상호연결부들(185)에 결합된다. 복수의 브리지 상호연결부들(186)은 복수의 브리지 상호연결부들(185)에 결합된다. 복수의 브리지 상호연결부들(184) 및/또는 복수의 브리지 상호연결부들(186)은 복수의 브리지 언더 범프 금속화 상호연결부들 및/또는 복수의 브리지들 포스트 상호연결부들을 포함할 수 있다. 복수의 브리지 상호연결부들(185)은 브리지 상호연결부들의 행들로 배열될 수 있다. 일부 구현예들에서, 복수의 브리지 상호연결부들(185)로부터의 하나 이상의 브리지 상호연결부들은 1 마이크로미터 이하(예를 들어, 0.5 내지 1 마이크로미터)의 폭을 가질 수 있다. 일부 구현예들에서, 복수의 브리지 상호연결부들(185)로부터의 하나 이상의 브리지 상호연결부들은 최소 폭이 0.5 마이크로미터일 수 있다. 일부 구현예들에서, 복수의 브리지 상호연결부들(185)로부터의 인접한 두 브리지 상호연결부들 사이의 간격은 1 마이크로미터 이하(예를 들어, 0.5 내지 1 마이크로미터)일 수 있다. 일부 구현예들에서, 복수의 브리지 상호연결부들(185)로부터의 인접한 두 개의 브리지 상호연결부들 사이의 최소 간격은 0.5 마이크로미터일 수 있다.

[0021] [0029] 브리지(108)는 복수의 언더 범프 금속화 상호연결부들(126)이 복수의 브리지 상호연결부들(184)에 결합되도록 통합 디바이스(102)에 결합된다. 복수의 언더 범프 금속화 상호연결부들(126)과 복수의 브리지 상호연결부들(184) 사이에는 인터페이스가 있을 수도 있고 없을 수도 있다. 브리지(108)는 복수의 언더 범프 금속화 상호연결부들(146)이 복수의 브리지 상호연결부들(186)에 결합되도록 통합 디바이스(104)에 결합된다. 복수의 언더 범프 금속화 상호연결부들(146)과 복수의 브리지 상호연결부들(186) 사이에는 인터페이스가 있을 수도 있고 없을 수도 있다.

[0022] [0030] 통합 디바이스(102)와 통합 디바이스(104) 사이의 전기 경로는 패드(124a), 언더 범프 금속화 상호연결부(126a), 복수의 브리지 상호연결부들(184)로부터의 브리지 상호연결부, 복수의 브리지 상호연결부들(185)로부터의 브리지 상호연결부, 복수의 브리지 상호연결부들(186)로부터의 브리지 상호연결부, 언더 범프 금속화 상호연결부(146a) 및 패드(144a)를 포함할 수 있다. 브리지(108)는 브리지 상호연결부들의 행들에 배열될 수 있는 다수의 전기 경로들을 포함할 수 있다. 전기 경로는 통합 디바이스(102)와 통합 디바이스(104) 사이에 전류들(예를 들어, 입력/출력 신호들)을 허용하도록 구성될 수 있다.

[0023] [0031] 도 1은 언더 범프 금속화 상호연결부(126a)와 복수의 브리지 상호연결부들(184)로부터의 브리지 상호연결부 사이의 인터페이스를 예시한다. 그러나, 일부 구현예들에서, 언더 범프 금속화 상호연결부(126a)와 복수의 브리지 상호연결부들(184)로부터의 브리지 상호연결부 사이에는 인터페이스가 없을 수도 있다. 일부 구현예들에서, 언더 범프 금속화 상호연결부(126a)의 전면은 복수의 브리지 상호연결부들(184)로부터의 브리지 상호연결부에 결합된다. 언더 범프 금속화 상호연결부의 전면은 언더 범프 금속화 상호연결부에서 가장 넓은 부분인 측면일 수 있다. 금속 대 금속 산화물 접합 공정 및/또는 하이브리드 접합 공정은 언더 범프 금속화 상호연결부(126a)의 전면을 복수의 브리지 상호연결부들(184)로부터의 브리지 상호연결부에 결합시키는 데 사용될 수 있다.

[0024] [0032] 도 1은 또한 언더 범프 금속화 상호연결부(146a)와 복수의 브리지 상호연결부들(186)로부터의 브리지 상호연결부 사이의 인터페이스를 예시한다. 그러나, 일부 구현예들에서, 언더 범프 금속화 상호연결부(146a)와 복수의 브리지 상호연결부들(186)로부터의 브리지 상호연결부 사이에는 인터페이스가 존재하지 않을 수도 있다. 일부 구현예들에서, 언더 범프 금속화 상호연결부(146a)의 전면은 복수의 브리지 상호연결부들(186)로부터의 브리지 상호연결부에 결합된다. 금속 대 금속 산화물 접합 공정 및/또는 하이브리드 접합 공정은 언더 범프 금속화 상호연결부(146a)의 전면을 복수의 브리지 상호연결부들(186)로부터의 브리지 상호연결부에 결합시키는 데

사용될 수 있다.

[0025] [0033] 패키지(100)의 서로 다른 구성요소들은 서로 다른 크기들 및/또는 형상들을 가질 수 있다. 예를 들어, 통합 디바이스(들)(예를 들어, 102, 104)는 약 140 마이크로미터의 두께를 가질 수 있다. 패시베이션 층(예를 들어, 122, 142)은 약 5 마이크로미터의 두께를 가질 수 있다. 복수의 언더 범프 금속화 상호연결부들(예를 들어, 126, 146)은 약 50 마이크로미터의 폭을 가질 수 있다. 브리지(108)는 약 25 마이크로미터의 두께를 가질 수 있다. 복수의 브리지 상호연결부들(예를 들어, 184, 186)은 약 30 마이크로미터의 폭을 가질 수 있다. 복수의 금속화 상호연결부들(162)의 금속 층들 각각은 약 4 내지 5 마이크로미터의 두께를 가질 수 있다. 서로 다른 실시예들은 브리지(108)를 통합 디바이스(102) 및 통합 디바이스(104)에 서로 다르게 결합시킬 수 있다.

[0026] [0034] 도 2는 브리지를 통해 결합되는 통합 디바이스들을 포함하는 패키지(200)의 일 예를 예시한다. 패키지(200)는 복수의 솔더 상호연결부들(170)을 통해 기판(190)(예를 들어, 인쇄 회로 기판)에 결합된다. 패키지(200)는 패키지(100)와 유사하며, 따라서 패키지(100)와 유사한 구성요소들을 포함한다. 패키지(200)는 통합 디바이스(102), 통합 디바이스(104), 금속화 부분(106), 브리지(108) 및 캡슐화 층(110)을 포함한다.

[0027] [0035] 도 2는 브리지(108)가 복수의 솔더 상호연결부들(284)을 통해 통합 디바이스(102)에 결합되는 것을 예시한다. 도 2는 또한 브리지(108)가 복수의 솔더 상호연결부들(286)을 통해 통합 디바이스(104)에 결합되는 것을 예시한다. 복수의 솔더 상호연결부들(284)은 복수의 언더 범프 금속화 상호연결부들(126)로부터의 적어도 하나의 언더 범프 금속화 상호연결부(예를 들어, 126a) 및 복수의 브리지 상호연결부들(184)에 결합된다. 복수의 솔더 상호연결부들(286)은 복수의 언더 범프 금속화 상호연결부들(146)로부터 적어도 하나의 언더 범프 금속화 상호연결부(예를 들어, 146a) 및 복수의 브리지 상호연결부들(186)에 결합된다.

[0028] [0036] 통합 디바이스(102)와 통합 디바이스(104) 사이의 전기 경로는 패드(124a), 언더 범프 금속화 상호연결부(126a), 복수의 솔더 상호연결부들(284)로부터의 솔더 상호연결부, 복수의 브리지 상호연결부들(184)로부터의 브리지 상호연결부, 복수의 브리지 상호연결부들(185)로부터의 브리지 상호연결부, 복수의 브리지 상호연결부들(186)로부터의 브리지 상호연결부, 복수의 솔더 상호연결부(286)로부터의 솔더 상호연결부, 언더 범프 금속화 상호연결부(146a) 및 패드(144a)를 포함할 수 있다. 브리지(108)는 브리지 상호연결부들의 행들에 배열될 수 있는 다수의 전기 경로들을 포함할 수 있다. 전기 경로는 통합 디바이스(102)와 통합 디바이스(104) 사이에 전류들(예를 들어, 입력/출력 신호들)을 허용하도록 구성될 수 있다.

[0029] [0037] 일부 구현예들에서, 도 1 및 도 2의 패키지들은 패키지 온 패키지(PoP)의 일부로서 구현될 수 있다. 도 3은 브리지를 통해 결합되는 통합 디바이스들을 포함하는 패키지(300)를 예시한다. 패키지(300)는 복수의 솔더 상호연결부들(170)을 통해 기판(190)(예를 들어, 인쇄 회로 기판)에 결합된다. 패키지(300)는 패키지(100)와 유사하며, 따라서 패키지(100)와 유사한 구성요소들을 포함할 수 있다. 패키지(300)는 추가 구성요소들을 더 포함할 수 있다. 패키지(300)는 통합 디바이스(102), 통합 디바이스(104), 금속화 부분(106), 브리지(108), 캡슐화 층(110) 및 금속화 부분(306)을 포함한다. 통합 디바이스(302) 및 통합 디바이스(304)가 패키지(300)에 결합된다. 패키지(300), 통합 디바이스(302) 및 통합 디바이스(304)는 패키지 온 패키지(PoP)로서 구현될 수 있다. 일부 구현예들에서, 금속화 부분(106)은 제1 금속화 부분(106)일 수 있고, 금속화 부분(306)은 제2 금속화 부분일 수 있다.

[0030] [0038] 통합 디바이스(102), 통합 디바이스(104), 금속화 부분(106), 브리지(108) 및 캡슐화 층(110)은 패키지(100)에 대해 설명된 것과 유사한 방식으로 서로 결합될 수 있다. 통합 디바이스(102)는 도 1의 패키지(100) 및/또는 도 2의 패키지(200)에 대해 설명된 것과 유사한 방식으로, 브리지(108)를 통해 통합 디바이스(104)에 결합되도록 구성될 수 있다. 금속화 부분(306)은 캡슐화 층(110), 통합 디바이스(102)의 배면 및 통합 디바이스(104)의 배면에 결합될 수 있다. 일부 구현예들에서, 하나 이상의 접착제(도시되지 않음)가 통합 디바이스(102)의 배면 및/또는 통합 디바이스(104)의 배면을 금속화 부재(306)에 결합하기 위해 사용될 수 있다. 접착제의 사용은 적어도 도 7a 내지 도 7c에서 후술된다. 금속화 부분(306)은 패키지(300)의 배면의 일부로 간주될 수 있다. 금속화 부분(306)은 적어도 하나의 유전체 층(360)(예를 들어, 적어도 하나의 제2 유전체 층) 및 복수의 상호연결부들(362)을 포함한다. 복수의 상호연결부들(362)은 복수의 금속화 상호연결부들(예를 들어, 제2 복수의 금속화 상호연결부들)를 포함할 수 있다. 금속화 부분(306)은 복수의 필러 상호연결부들(312)을 통해 금속화 부분(106)에 전기적으로 결합되도록 구성될 수 있다. 복수의 필러 상호연결부들(312)은 복수의 금속화 상호연결부들(162) 및 복수의 상호연결부들(362)에 결합될 수 있다. 복수의 필러 상호연결부들(312)은 캡슐화 층(110) 내에 위치할 수 있다. 복수의 필러 상호연결부들(312)은 복수의 관통 몰드 비아들(예를 들어, TMV들) 및/또는 복수의 관통 몰드 상호연결부들일 수 있다. 캡슐화 층(110)은 몰드, 수지, 에폭시 및/또는 폴리머를

포함할 수 있다. 캡슐화 층(110)은 캡슐화 수단일 수 있다.

[0031] [0039] 통합 디바이스(302)는 복수의 필러 상호연결부들(322) 및/또는 복수의 솔더 상호연결부들(320)을 통해 금속화 부분(306)에 결합된다. 예를 들어, 통합 디바이스(302)는 복수의 필러 상호연결부들(322) 및/또는 복수의 솔더 상호연결부들(320)을 통해 복수의 상호연결부들(362)에 결합된다. 통합 디바이스(304)는 복수의 필러 상호연결부들(342) 및/또는 복수의 솔더 상호연결부들(340)을 통해 금속화 부분(306)에 결합된다. 예를 들어, 통합 디바이스(304)는 복수의 필러 상호연결부들(342) 및/또는 복수의 솔더 상호연결부들(340)을 통해 복수의 상호연결부들(362)에 결합된다. 통합 디바이스(302) 및/또는 통합 디바이스(304)는 통합 디바이스(102) 및/또는 통합 디바이스(104)와 유사할 수 있다.

[0032] [0040] 일부 구현예들에서, 통합 디바이스(302)는 복수의 필러 상호연결부들(322), 복수의 솔더 상호연결부들(320), 금속화 부분(306)의 복수의 상호연결부들(362), 복수의 필러 상호연결부들(312), 금속화 부분(106)의 복수의 금속화 상호연결부들(162) 및 복수의 필러 상호연결부들(112)을 통해 통합 디바이스(102)에 전기적으로 결합되도록 구성될 수 있다.

[0033] [0041] 일부 구현예들에서, 통합 디바이스(304)는 복수의 필러 상호연결부들(342), 복수의 솔더 상호연결부들(340), 금속화 부분(306)의 복수의 상호연결부들(362), 복수의 필러 상호연결부들(312), 금속화 부분(106)의 복수의 금속화 상호연결부들(162) 및 복수의 필러 상호연결부들(114)을 통해 통합 디바이스(104)에 전기적으로 결합되도록 구성될 수 있다.

[0034] [0042] 복수의 금속화 상호연결부들(162)은 금속화 상호연결용 수단일 수 있다. 복수의 금속화 상호연결부들(362)은 금속화 상호연결용 수단일 수 있다. 복수의 금속화 상호연결부들(162 및/또는 362)은 적어도 하나의 재분배 층(RDL) 상호연결부들(예를 들어, 재분배 상호연결부들)을 포함할 수 있다. 재분배 층 상호연결부는 U자형 또는 V자형을 포함할 수 있다. "U자형" 및" V자형"이란 용어들은 서로 바꿔 사용할 수 있다. "U자형" 및 "V자형"이란 용어들은 상호연결부들 및/또는 재분배 층 상호연결부들의 측면 프로파일 모양을 지칭할 수 있다. U자형 상호연결부(예를 들어, U자형 측면 프로파일 상호연결부) 및 V자형 상호연결부(예를 들어, V자형 측면 프로파일 상호연결부)는 최상부 부분 및 저부 부분을 가질 수 있다. U자형 상호연결부(또는 V자형 상호연결부)의 저부 부분은 다른 U자형 상호연결부(또는 V자형 상호연결부)의 최상부 부분에 결합될 수 있다.

[0035] [0043] 패키지는 둘 초과의 통합 디바이스들 및 하나 초과의 브리지를 포함할 수 있음에 유의한다. 도 4는 브리지를 통해 결합된 다수의 통합 디바이스들을 포함하는 패키지(400)의 평면도를 예시한다. 패키지(400)는 통합 디바이스(102), 통합 디바이스(104), 통합 디바이스(402), 통합 디바이스(404), 브리지(108), 브리지(408), 브리지(420) 및 브리지(440)를 포함한다. 일부 구현예들에서, 패키지들(100, 200 및/또는 300)은 패키지(400)로 표시될 수 있다.

[0036] [0044] 도 4에 도시된 바와 같이, 통합 디바이스(102)는 브리지(108)를 통해 통합 디바이스(104)에 결합된다. 통합 디바이스(102)는 브리지(108)를 통해 통합 디바이스(104)와 연통할 수 있다. 통합 디바이스(102)는 브리지(420)를 통해 통합 디바이스(402)에 결합된다. 통합 디바이스(102)는 브리지(420)를 통해 통합 디바이스(402)와 연통할 수 있다. 통합 디바이스(402)는 브리지(408)를 통해 통합 디바이스(404)에 결합된다. 통합 디바이스(402)는 브리지(408)를 통해 통합 디바이스(404)와 연통할 수 있다. 통합 디바이스(404)는 브리지(440)를 통해 통합 디바이스(104)에 결합된다. 통합 디바이스(404)는 브리지(440)를 통해 통합 디바이스(104)와 연통할 수 있다. 브리지(408)는 복수의 브리지 상호연결부들(485)을 포함한다. 브리지(420)는 복수의 브리지 상호연결부들(422)을 포함한다. 브리지(440)는 복수의 브리지 상호연결부들(442)을 포함한다. 브리지(408), 브리지(420) 및/또는 브리지(440)는 브리지(108)와 유사할 수 있다. 그러나, 브리지(408), 브리지(420) 및/또는 브리지(440)는 서로 다른 크기들, 형상들 및/또는 서로 다른 수들의 브리지 상호연결부들을 가질 수 있다.

[0037] [0045] 통합 디바이스(예를 들어, 102, 104, 302, 304, 402, 404)는 다이(예를 들어, 베어 다이)를 포함할 수 있다. 본 개시에 설명된 통합 디바이스들 중 임의의 디바이스는 통합 디바이스들(102 및/또는 104)에 대해 설명된 것과 유사한 구조를 가질 수 있다. 통합 디바이스는 무선 주파수(RF) 디바이스, 아날로그 디바이스, 수동 디바이스, 필터, 커패시터, 인덕터, 안테나, 송신기, 수신기, 표면 음향파(SAW) 필터들, 벌크 음향파(BAW) 필터, 발광 다이오드(LED) 통합 디바이스, 실리콘(Si) 기반 통합 디바이스, 실리콘 카바이드(SiC) 기반 통합 디바이스, GaAs 기반 통합 디바이스, GaN 기반 통합 디바이스, 메모리, 전력 관리 프로세서 및/또는 이들의 조합들을 포함할 수 있다.

[0038] [0046] 다양한 패키지들을 설명한 후, 패키지를 제조하기 위한 시퀀스 및 공정을 이하에서 설명한다.

[0039] **브리지를 통해 결합된 통합 디바이스들을 포함하는 패키지를 제조하기 위한 예시적인 시퀀스**

[0040] [0047] 일부 구현예들에서, 패키지를 제조하는 것은 여러 공정들을 포함한다. 도 5a 내지 도 5d는 패키지를 제공하거나 제조하기 위한 예시적인 시퀀스를 예시한다. 일부 구현예들에서, 도 5a 내지 도 5d의 시퀀스는 도 1의 패키지(100) 및/또는 본 개시에 설명된 다른 패키지들을 제공하거나 제조하는 데 사용될 수 있다.

[0041] [0048] 도 5a 내지 도 5d의 시퀀스는 패키지를 제공하거나 제조하기 위한 시퀀스를 단순화 및/또는 명확히 하기 위해 하나 이상의 스테이지들을 결합할 수 있음에 유의해야 한다. 일부 구현예들에서, 공정들의 순서는 변경되거나 수정될 수 있다. 일부 구현예들에서, 공정들 중 하나 이상이 본 개시의 사상을 벗어나지 않고 대체되거나 치환될 수 있다.

[0042] [0049] 도 5a에 도시된 바와 같이, 스테이지 1은 통합 디바이스(102)(예를 들어, 제1 통합 디바이스) 및 통합 디바이스(104)(예를 들어, 제2 통합 디바이스)가 캐리어(500)에 결합된 이후의 상태를 예시한다. 통합 디바이스(예를 들어, 102, 104)는 다이 기판(예를 들어, 120, 140), 복수의 패드들(예를 들어, 124, 144) 및 패시베이션 층(예를 들어, 122, 142)을 포함할 수 있다. 통합 디바이스(예를 들어, 102, 104)는 복수의 언더 범프 금속화 상호연결부들(예를 들어, 126, 146)을 더 포함할 수 있다. 통합 디바이스(예를 들어, 102, 104)는 다이(예를 들어, 베어 다이, 제1 다이)를 포함할 수 있다. 일부 구현예들에서, 통합 디바이스 또는 통합 디바이스의 일부를 제조하기 위해 프런트 엔드 오브 라인(FEOL) 공정이 사용될 수 있다.

[0043] [0050] 스테이지 2는 브리지(108)가 통합 디바이스(102) 및 통합 디바이스(104)에 결합된 후의 상태를 예시한다. 브리지(108)는 통합 디바이스(102) 및 통합 디바이스(104)에 결합되어, 브리지(108)의 전면이 통합 디바이스(102)의 전면 및 통합 디바이스(104)의 전면을 향하도록 결합될 수 있다. 일부 구현예들에서, 금속 대 금속 산화물 접합 공정 및/또는 하이브리드 접합 공정이 브리지(108)를 통합 디바이스들(102 및 104)에 결합시키는 데 사용될 수 있다. 그 결과, 도 1의 패키지(100)에 대해 설명된 것과 유사한 방식으로 통합 디바이스들(102 및 104)에 결합되는 브리지(108)가 형성될 수 있다. 일부 구현예들에서, 브리지(108)는 솔더 리플로우 공정에 의해 복수의 솔더 상호연결부들을 통해 통합 디바이스(102) 및 통합 디바이스(104)에 결합될 수 있다. 그 결과, 브리지(108)는 도 2의 패키지(200)에 대해 설명된 것과 유사한 방식으로 통합 디바이스들(102 및 104)에 결합될 수 있다.

[0044] [0051] 스테이지 3은 복수의 필러 상호연결부들(112)이 통합 디바이스(102) 위에 형성된 후의 상태를 예시한다. 복수의 필러 상호연결부들(112)(예를 들어, 제1 복수의 필러 상호연결부들)은 통합 디바이스(102)의 일부로 간주될 수 있다. 복수의 필러 상호연결부들(112)은 복수의 패드들(124) 위에 형성될 수 있다. 도금 공정은 복수의 필러 상호연결부들(112)을 형성하는 데 사용될 수 있다. 또한, 스테이지 2는 복수의 필러 상호연결부들(114)이 통합 디바이스(104) 위에 형성된 후의 상태를 예시한다. 복수의 필러 상호연결부들(114)(예를 들어, 제2 복수의 필러 상호연결부들)은 통합 디바이스(104)의 일부로 간주될 수 있다. 복수의 필러 상호연결부들(114)은 복수의 패드들(144) 위에 형성될 수 있다. 도금 공정은 복수의 필러 상호연결부들(114)을 형성하는 데 사용될 수 있다.

[0045] [0052] 스테이지 4는 캐리어(500), 통합 디바이스(102), 통합 디바이스(104), 브리지(108), 복수의 필러 상호연결부들(112) 및 복수의 필러 상호연결부들(114) 위에 캡슐화 층(110)이 형성된 후의 상태를 예시한다. 캡슐화 층(110)은 몰드, 수지, 에폭시 및/또는 폴리머를 포함할 수 있다. 캡슐화 층(110)은 캡슐화 수단일 수 있다. 캡슐화 층(110)을 형성 및/또는 배치하는 공정은 압축 및 트랜스퍼 성형 공정, 시트 성형 공정 또는 액상 성형 공정을 사용하는 것을 포함할 수 있다.

[0046] [0053] 도 5b에 도시된 바와 같이, 스테이지 5는 캡슐화 층(110)의 부분들, 브리지(108)의 부분들, 복수의 필러 상호연결부들(112)의 부분들 및/또는 복수의 필러 상호연결부들(114)의 부분들이 제거된 이후의 상태를 예시한다. 연삭 공정 및/또는 연마 공정은 캡슐화 층(110)의 부분들, 브리지(108)의 부분들, 복수의 필러 상호연결부들(112)의 부분들 및/또는 복수의 필러 상호연결부들(114)의 부분들을 제거하기 위해 사용될 수 있다. 연삭 공정 및/또는 연마 공정 후에, 캡슐화 층(110)의 표면(예를 들어, 최상부 표면)은 복수의 필러 상호연결부들(112)의 표면(예를 들어, 최상부 표면), 복수의 필러 상호연결부들(114)의 표면 및/또는 브리지(108)의 배면의 표면과 평평할 수 있다. 연삭 및/또는 연마 공정은 패키지의 전체 두께를 감소시키는 데 도움이 될 수 있다.

[0047] [0054] 스테이지 6은 복수의 금속화 상호연결부들(503)이 복수의 필러 상호연결부들(112), 복수의 필러 상호연결부들(114) 및 캡슐화 층(110) 위에 형성된 후의 상태를 예시한다. 금속화 상호연결부(503)는 복수의 재분배 층 상호연결부들을 포함할 수 있다. 복수의 금속화 상호연결부들(503)은 U자형 상호연결부들 또는 V자형 상호

연결부들을 포함하는 재분배 층 상호연결부들을 포함할 수 있다. 증착 공정(예를 들어, 도금 공정)은 복수의 금속화 상호연결부들(503)을 형성하는 데 사용될 수 있다. 금속화 상호연결부들(503)을 형성하는 것은 시드 층 형성, 리소그래피 공정, 도금 공정, 박리 공정 및/또는 에칭 공정의 수행을 포함할 수 있다.

[0048] [0055] 스테이지 7은 유전체 층(510)이 금속화 상호연결부들(503) 위에 형성된 후의 상태를 예시한다. 유전체 층(510)을 형성하기 위해 증착 공정이 사용될 수 있다.

[0049] [0056] 스테이지 8은 유전체 층(510)에 개구부(들)(511)가 형성된 후의 상태를 예시한다. 에칭 공정은 개구부(들)(511)를 형성하기 위해 사용될 수 있다.

[0050] [0057] 도 5c에 도시된 바와 같이, 스테이지 9는 복수의 금속화 상호연결부들(513)이 유전체 층(510) 내부 및 그 위에 형성된 후의 상태를 예시한다. 복수의 금속화 상호연결부들(513) 중 일부는 유전체 층(510)의 캐비티(예를 들어, 511) 내에 형성될 수 있다. 복수의 금속화 상호연결부들(513)은 복수의 금속화 상호연결부들(503)에 결합될 수 있다. 복수의 금속화 상호연결부들(513)을 형성하는 것은 시드 층을 형성하는 것, 리소그래피 공정, 도금 공정, 박리 공정 및/또는 에칭 공정을 수행하는 것을 포함할 수 있다.

[0051] [0058] 도 10은 유전체 층(520) 및 복수의 금속화 상호연결부들(523)이 유전체 층(510) 및 복수의 금속화 상호연결부들(513) 위에 형성된 후의 상태를 예시한다. 복수의 금속화 상호연결부들(523)은 복수의 금속화 상호연결부들(513)에 결합될 수 있다. 증착 공정은 유전체 층(520)을 형성하기 위해 사용될 수 있다. 복수의 금속화 상호연결부들(523)을 형성하는 것은 시드 층을 형성하는 것, 리소그래피 공정, 도금 공정, 박리 공정 및/또는 에칭 공정을 수행하는 것을 포함할 수 있다.

[0052] [0059] 스테이지 11은 유전체 층(530), 복수의 금속화 상호연결부들(533) 및 유전체 층(540)이 유전체 층(520) 및 복수의 금속화 상호연결부들(523) 위에 형성된 후의 상태를 예시하고 있다. 복수의 금속화 상호연결부들(533)은 복수의 금속화 상호연결부들(523)에 결합될 수 있다. 증착 공정은 유전체 층(530)을 형성하기 위해 사용될 수 있다. 복수의 금속화 상호연결부들(533)을 형성하는 것은 시드 층 형성, 리소그래피 공정, 도금 공정, 박리 공정 및/또는 에칭 공정의 수행을 포함할 수 있다. 증착 공정 및 에칭 공정은 유전체 층(540)을 형성하는 데 사용될 수 있다. 스테이지 11은 적어도 하나의 유전체 층(160) 및 복수의 금속화 상호연결부들(162)을 포함하는 금속화 부분(106)을 예시할 수 있다. 적어도 하나의 유전체 층(160)은 유전체 층(510), 유전체 층(520), 유전체 층(530) 및/또는 유전체 층(540)을 나타낼 수 있다. 복수의 금속화 상호연결부들(162)은 복수의 금속화 상호연결부들(503, 513, 523 및/또는 533)을 나타낼 수 있다.

[0053] [0060] 도 5d에 도시된 바와 같이, 스테이지 12는 캐리어(500)가 제거된 후의 상태를 예시한다. 캐리어(500)를 제거하는 것은, 캐리어(500)를 통합 디바이스(102)의 배면 및 통합 디바이스(104)의 배면으로부터 분리하는 것을 포함할 수 있다. 캐리어(500)는 통합 디바이스(102), 통합 디바이스(104) 및 캡슐화 층(110)으로부터 제거, 연마 및/또는 박리될 수 있다.

[0054] [0061] 스테이지 13은 복수의 솔더 상호연결부들(170)이 복수의 금속화 상호연결부들(162)에 결합된 후를 예시한다. 스테이지 13은 통합 디바이스(102), 통합 디바이스(104), 브리지(108), 캡슐화 층(110) 및 금속화 부분(106)을 포함하는 패키지(100)를 예시할 수 있다.

[0055] **브리지를 통해 결합된 통합 디바이스들을 포함하는 패키지를 제조하기 위한 방법의 예시적인 흐름도**

[0056] [0062] 일부 구현예들에서, 패키지를 제조하는 것은 여러 공정들을 포함한다. 도 6은 패키지를 제공하거나 제조하기 위한 방법(600)의 예시적인 흐름도를 예시한다. 일부 구현예들에서, 도 6의 방법(600)은 도 1 내지 도 2의 패키지들 및/또는 본 개시에 설명된 다른 패키지들을 제공하거나 제조하는 데 사용될 수 있다.

[0057] [0063] 도 6의 방법(600)은 패키지를 제공하거나 제조하기 위한 방법을 단순화 및/또는 명확화하기 위해 하나 이상의 공정들을 결합할 수 있다는 점에 유의해야 한다. 일부 구현예들에서, 공정들의 순서는 변경되거나 수정될 수 있다.

[0058] [0064] 방법은 (605에서) 통합 디바이스(102)(예를 들어, 제1 통합 디바이스) 및 통합 디바이스(104)(예를 들어, 제2 통합 디바이스)를 캐리어(예를 들어, 500)에 결합한다. 통합 디바이스(예를 들어, 102, 104)는 다이 기판(예를 들어, 120, 140), 복수의 패드들(예를 들어, 124, 144) 및 패시베이션 층(예를 들어, 122, 142)을 포함할 수 있다. 통합 디바이스(예를 들어, 102, 104)는 복수의 언더 범프 금속화 상호연결부들(예를 들어, 126, 146)을 더 포함할 수 있다. 통합 디바이스(예를 들어, 102, 104)는 다이(예를 들어, 베어 다이, 제1 다이)를 포함할 수 있다. 일부 구현예들에서, 통합 디바이스 또는 통합 디바이스의 일부를 제조하기 위해 프런

트 엔드 오브 라인(FEOL) 공정이 사용될 수 있다. 도 5a의 스테이지 1은 통합 디바이스들을 캐리어에 결합시키는 일 예를 예시하고 설명한다.

[0059] [0065] 이 방법은 (610에서) 브리지(예를 들어, 108)를 통합 디바이스들(예를 들어, 102, 104)에 결합한다. 브리지(108)는 통합 디바이스(102) 및 통합 디바이스(104)에 결합되어, 브리지(108)의 전면이 통합 디바이스(102)의 전면 및 통합 디바이스(104)의 전면을 향하도록 결합될 수 있다. 일부 구현예들에서, 금속 대 금속 산화물 접합 공정 및/또는 하이브리드 접합 공정이 브리지(108)를 통합 디바이스(102) 및 통합 디바이스(104)에 결합시키는 데 사용될 수 있다. 그 결과, 도 1의 패키지(100)에 대해 설명된 것과 유사한 방식으로 통합 디바이스들(102 및 104)에 결합되는 브리지(108)가 형성될 수 있다. 일부 구현예들에서, 브리지(108)는 솔더 리플로우 공정에 의해 복수의 솔더 상호연결부들을 통해 통합 디바이스(102) 및 통합 디바이스(104)에 결합될 수 있다. 그 결과, 브리지(108)는 도 2의 패키지(200)에 대해 설명된 것과 유사한 방식으로 통합 디바이스(102) 및 통합 디바이스(104)에 결합될 수 있다. 도 5a의 스테이지 2는 통합 디바이스들에 결합된 브리지의 일 예를 예시하고 설명한다.

[0060] [0066] 이 방법은 (615에서) 복수의 필러 상호연결부들(예를 들어, 112, 114)을 통합 디바이스들(예를 들어, 102, 104)에 결합시킨다. 예를 들어, 이 방법은 통합 디바이스(102)의 복수의 언더 범프 금속화 상호연결부들(126) 위에 복수의 필러 상호연결부들(112)을 형성하고, 통합 디바이스(104)의 복수의 언더 범프 금속화 상호연결부들(146) 위에 복수의 필러 상호연결부들(114)을 형성할 수 있다. 도금 공정은 복수의 필러 상호연결부들(112 및 114)을 형성하는 데 사용될 수 있다. 도 5a의 스테이지 3은 통합 디바이스들 위에 필러 상호연결부들을 형성하는 일 예를 예시하고 설명한다.

[0061] [0067] 이 방법은 (620에서) 캐리어(500), 통합 디바이스(102), 통합 디바이스(104), 브리지(108), 복수의 필러 상호연결부들(112) 및 복수의 필러 상호연결부들(114) 위에 캡슐화 층(110)을 형성한다. 캡슐화 층(110)은 몰드, 수지, 에폭시 및/또는 폴리머를 포함할 수 있다. 캡슐화 층(110)은 캡슐화 수단일 수 있다. 캡슐화 층(110)을 형성 및/또는 배치하는 공정은 압축 및 트랜스퍼 성형 공정, 시트 성형 공정, 또는 액상 성형 공정을 사용하는 것을 포함할 수 있다. 도 5a의 스테이지 4는 캡슐화 층을 형성하는 일 예를 예시하고 설명한다.

[0062] [0068] 이 방법은 (625에서) 캡슐화 층(110)의 부분들, 브리지(108)의 부분들, 복수의 필러 상호연결부들(112)의 부분들 및/또는 복수의 필러 상호연결부들(114)의 부분들을 제거한다. 연삭 공정 및/또는 연마 공정은 캡슐화 층(110)의 부분들, 브리지(108)의 부분들, 복수의 필러 상호연결부들(112)의 부분들 및/또는 복수의 필러 상호연결부들(114)의 부분들을 제거하기 위해 사용될 수 있다. 연삭 공정 및/또는 연마 공정 후에, 캡슐화 층(110)의 표면(예를 들어, 최상부 표면)은 복수의 필러 상호연결부들(112)의 표면(예를 들어, 최상부 표면), 복수의 필러 상호연결부들(114)의 표면 및/또는 브리지(108)의 배면의 표면과 평탄할 수 있다. 도 5b의 스테이지 5는 캡슐화 층의 부분들, 브리지의 부분들 및 복수의 필러 상호연결부들의 부분들을 제거하는 일 예를 예시하고 설명한다.

[0063] [0069] 이 방법은 (630에서) 금속화 부분(예를 들어, 106)을 형성한다. 금속화 부분(106)은 제1 금속화 부분일 수 있다. 금속화 부분(106)을 형성하는 것은 적어도 하나의 유전체 층(예를 들어, 160)을 형성하고 복수의 금속화 상호연결부들(예를 들어, 162)을 형성하는 것을 포함할 수 있다. 적어도 하나의 유전체 층을 형성하는 것은 증착 공정을 포함할 수 있다. 복수의 금속화 상호연결부들을 형성하는 것은 시드 층 형성, 리소그래피 공정, 도금 공정, 스트리핑 공정 및/또는 에칭 공정 수행을 포함할 수 있다. 일부 구현예들에서, 금속화 부분을 형성하는 것은 복수의 금속화 상호연결부들을 반복적으로 형성하고 유전체 층을 형성하는 것을 포함할 수 있다. 도 5b의 스테이지 6 내지 도 5c의 스테이지 11은 금속화 부분을 형성하는 일 예를 예시하고 설명한다.

[0064] [0070] 이 방법은 (635에서) 캐리어(예를 들어, 500)를 통합 디바이스의 배면으로부터 분리한다. 캐리어(500)를 분리하는 것은 통합 디바이스(102)의 배면 및 통합 디바이스(104)의 배면으로부터 캐리어(500)를 제거하는 것을 포함할 수 있다. 캐리어(500)는 통합 디바이스(102), 통합 디바이스(104) 및 캡슐화 층(110)으로부터 제거, 연마 및/또는 박리될 수 있다. 도 5d의 스테이지 12는, 분리된 캐리어의 일 예를 예시하고 설명한다.

[0065] [0071] 이 방법은 (640에서) 복수의 솔더 상호연결부들(예를 들어, 170)을 금속화 부분(예를 들어, 106)에 결합시킨다. 솔더 리플로우 공정은 복수의 솔더 상호연결부들(170)을 복수의 금속화 상호연결부들(162)에 결합시키는 데 사용될 수 있다. 도 5d의 스테이지 13은 복수의 솔더 상호연결부들을 패키지의 금속화 부분의 복수의 금속화 상호연결부들에 결합하는 일 예를 예시하고 설명한다.

[0066] **브리지를 통해 결합된 통합 디바이스들을 포함하는 패키지를 제조하기 위한 예시적인 시퀀스**

[0067] [0072] 일부 구현예들에서, 패키지를 제조하는 것은 여러 공정들을 포함한다. 도 7a 내지 도 7c는 패키지를 제공하거나 제조하기 위한 예시적인 시퀀스를 예시한다. 일부 구현예들에서, 도 7a 내지 도 7c의 시퀀스는 도 3의 패키지(300) 및/또는 본 개시에 설명된 다른 패키지들을 제공하거나 제조하는 데 사용될 수 있다.

[0068] [0073] 도 7a 내지 도 7c의 시퀀스는 패키지를 제공하거나 제조하기 위한 시퀀스를 단순화 및/또는 명확히 하기 위해 하나 이상의 스테이지들을 결합할 수 있음에 유의해야 한다. 일부 구현예들에서, 공정들의 순서는 변경되거나 수정될 수 있다. 일부 구현예들에서, 공정들 중 하나 이상이 본 개시의 사상을 벗어나지 않고 대체되거나 치환될 수 있다.

[0069] [0074] 도 7a에 도시된 바와 같이, 스테이지 1은 캐리어(700) 위에 형성되는 금속화 부분(306)을 예시한다. 금속화 부분(306)은 적어도 하나의 유전체 층(360) 및 복수의 금속화 상호연결부들(362)을 포함한다. 금속화 부분(306)은 제2 금속화 부분일 수 있다. 증착 공정은 적어도 하나의 유전체 층(360)을 형성하는 데 사용될 수 있다. 복수의 금속화 상호연결부들(362)을 형성하는 것은 시드 층 형성, 리소그래피 공정, 도금 공정, 박리 공정 및/또는 에칭 공정의 수행을 포함할 수 있다. 도 5b의 스테이지 6 내지 도 5c의 스테이지 11의 공정과 유사한 공정이 금속화 부분(306)을 형성하는 데 사용될 수 있다.

[0070] [0075] 스테이지 2는 통합 디바이스(102)(예를 들어, 제1 통합 디바이스) 및 통합 디바이스(104)(예를 들어, 제2 통합 디바이스)가 금속화 부분(306)에 결합된 후의 상태를 예시한다. 일부 구현예들에서, 접착제(예를 들어, 702, 704)가 통합 디바이스들을 금속화 부분(306)에 결합시키는 데 사용될 수 있다. 예를 들어, (ⅰ) 접착제(702)는 금속화 부분(306) 및 통합 디바이스(102)의 배면에 결합될 수 있고, (ⅱ) 접착제(704)는 금속화 부분(306) 및 통합 디바이스(104)의 배면에 결합될 수 있다. 통합 디바이스(예를 들어, 102, 104)는 다이 기판(예를 들어, 120, 140), 복수의 패드들(예를 들어, 124, 144), 복수의 언더 범프 금속화 상호연결부들(예를 들어, 126, 146) 및 패시베이션 층(예를 들어, 122, 142)을 포함할 수 있다. 통합 디바이스(예를 들어, 102, 104)는 다이(예를 들어, 베어 다이, 제1 다이)를 포함할 수 있다. 일부 구현예들에서, 통합 디바이스 또는 통합 디바이스의 일부를 제조하기 위해 프런트 엔드 오브 라인(FEOL) 공정이 사용될 수 있다.

[0071] [0076] 스테이지 3은 복수의 필러 상호연결부들(112)이 통합 디바이스(102) 위에 형성된 후의 상태를 예시한다. 복수의 필러 상호연결부들(112)(예를 들어, 제1 복수의 필러 상호연결부들)은 통합 디바이스(102)의 일부로 간주될 수 있다. 복수의 필러 상호연결부들(112)은 복수의 언더 범프 금속화 상호연결부들(126) 위에 형성될 수 있다. 도금 공정은 복수의 필러 상호연결부들(112)을 형성하는 데 사용될 수 있다. 또한, 스테이지 3은 복수의 필러 상호연결부들(114)이 통합 디바이스(104) 위에 형성된 후의 상태를 예시한다. 복수의 필러 상호연결부들(114)(예를 들어, 제2 복수의 필러 상호연결부들)은 통합 디바이스(104)의 일부로 간주될 수 있다. 복수의 필러 상호연결부들(114)은 복수의 언더 범프 금속화 상호연결부들(146) 위에 형성될 수 있다. 도금 공정은 복수의 필러 상호연결부들(114)을 형성하는 데 사용될 수 있다.

[0072] [0077] 스테이지 4는 브리지(108)가 통합 디바이스(102) 및 통합 디바이스(104)에 결합된 후의 상태를 예시한다. 브리지(108)는 통합 디바이스(102) 및 통합 디바이스(104)에 결합되어, 브리지(108)의 전면이 통합 디바이스(102)의 전면 및 통합 디바이스(104)의 전면을 향하도록 결합될 수 있다. 일부 구현예들에서, 금속 대 금속 산화물 접합 공정 및/또는 하이브리드 접합 공정이 브리지(108)를 통합 디바이스들(102 및 104)에 결합시키는 데 사용될 수 있다. 그 결과, 도 1의 패키지(100)에 대해 설명된 것과 유사한 방식으로 통합 디바이스들(102 및 104)에 결합되는 브리지(108)가 형성될 수 있다. 일부 구현예들에서, 브리지(108)는 솔더 리플로우 공정에 의해 복수의 솔더 상호연결부들을 통해 통합 디바이스(102) 및 통합 디바이스(104)에 결합될 수 있다. 그 결과, 브리지(108)는 도 2의 패키지(200)에 대해 설명된 것과 유사한 방식으로 통합 디바이스들(102 및 104)에 결합될 수 있다.

[0073] [0078] 도 7b에 도시된 바와 같이, 스테이지 5는 금속화 부분(306), 통합 디바이스(102), 통합 디바이스(104), 브리지(108), 복수의 필러 상호연결부들(112) 및 복수의 필러 상호연결부들(114) 위에 캡슐화 층(110)이 형성된 이후의 상태를 예시한다. 캡슐화 층(110)은 몰드, 수지, 에폭시 및/또는 폴리머를 포함할 수 있다. 캡슐화 층(110)은 캡슐화 수단일 수 있다. 캡슐화 층(110)을 형성 및/또는 배치하는 공정은 압축 및 트랜스퍼 성형 공정, 시트 성형 공정, 또는 액체 성형 공정을 사용하는 것을 포함할 수 있다.

[0074] [0079] 스테이지 6은 캡슐화 층(110)의 부분들, 브리지(108)의 부분들, 복수의 필러 상호연결부들(112)의 부분들 및/또는 복수의 필러 상호연결부들(114)의 부분들이 제거된 후의 상태를 예시한다. 연삭 공정 및/또는 연마 공정은 캡슐화 층(110)의 부분들, 브리지(108)의 부부들, 복수의 필러 상호연결부들(112)의 부분들 및/또는 복수의 필러 상호연결부들(114)의 부분들을 제거하는 데 사용될 수 있다. 연삭 공정 및/또는 연마 공정 후에, 캡

슐화 층(110)의 표면(예를 들어, 최상부 표면)은 복수의 필러 상호연결부들(112)의 표면(예를 들어, 최상부 표면), 복수의 필러 상호연결부들(114)의 표면 및/또는 브리지(108)의 배면의 표면과 평평할 수 있다.

[0075] [0080] 스테이지 7은 캡슐화 층(110)에 복수의 캐비티들(710)이 형성된 후의 상태를 예시한다. 캡슐화 층(110) 내에 캐비티들(710)을 형성하기 위해 레이저 공정(예를 들어, 레이저 어블레이션)이 사용될 수 있다. 복수의 캐비티들(710)은 복수의 금속화 상호연결부들(362)의 부분들을 노출시킬 수 있다.

[0076] [0081] 스테이지 8은 캡슐화 층(110)의 캐비티들(710) 내에 복수의 필러 상호연결부들(312)이 형성된 후의 상태를 예시한다. 도금 공정은 복수의 필러 상호연결부들(312)을 형성하는 데 사용될 수 있다. 복수의 필러 상호연결부들(312)은 복수의 금속화 상호연결부들(362)에 결합될 수 있다.

[0077] [0082] 도 7c에 도시된 바와 같이, 스테이지 9는 캡슐화 층(110), 복수의 필러 상호연결부들(312), 복수의 필러 상호연결부들(112), 복수의 필러 상호연결부들(114) 및 브리지(108)의 배면 위에 형성되는 금속화 부분(106)을 예시한다. 금속화 부분(106)은 적어도 하나의 유전체 층(160) 및 복수의 금속화 상호연결부들(162)을 포함한다. 증착 공정은 적어도 하나의 유전체 층(160)을 형성하는 데 사용될 수 있다. 복수의 금속화 상호연결부들(162)을 형성하는 것은 시드 층 형성, 리소그래피 공정, 도금 공정, 박리 공정 및/또는 에칭 공정의 수행을 포함할 수 있다. 도 5b의 스테이지 6 내지 도 5c의 스테이지 11의 공정과 유사한 공정이 금속화 부분(106)을 형성하는 데 사용될 수 있다.

[0078] [0083] 스테이지 10은 캐리어(700)가 제거된 후의 상태를 예시한다. 캐리어(700)를 제거하는 것은 캐리어(700)를 금속화 부분(306)으로부터 분리하는 것을 포함할 수 있다. 캐리어(700)는 금속화 부분(306)으로부터 제거되거나, 연마되거나 및/또는 박리될 수 있다.

[0079] [0084] 스테이지 11은 복수의 솔더 상호연결부들(170)이 금속화 부분(106)의 복수의 금속화 상호연결부들(162)에 결합된 후를 예시한다. 스테이지 13은 통합 디바이스(102), 통합 디바이스(104), 브리지(108), 캡슐화 층(110), 금속화 부분(106)(예를 들어, 제1 금속화 부분) 및 금속화 부분(306)(예를 들어, 제2 금속화 부분)을 포함하는 패키지(300)를 예시할 수 있다. 스테이지 11은 패키지(300)를 예시할 수 있다. 일부 구현예들에서, 통합 디바이스(302) 및/또는 통합 디바이스(304)는 패키지(300)의 금속화 부분(306)에 결합되어 패키지 온 패키지(PoP)를 형성할 수 있다.

[0080] **브리지를 통해 결합된 통합 디바이스들을 포함하는 패키지를 제조하기 위한 방법의 예시적인 흐름도**

[0081] [0085] 일부 구현예들에서, 패키지를 제조하는 것은 여러 공정들을 포함한다. 도 8은 패키지를 제공하거나 제조하기 위한 방법(800)의 예시적인 흐름도를 예시한다. 일부 구현예들에서, 도 8의 방법(800)은 도 3의 패키지(300) 및/또는 본 개시에 설명된 다른 패키지들을 제공하거나 제조하는 데 사용될 수 있다.

[0082] [0086] 도 8의 방법(800)은 패키지를 제공하거나 제조하기 위한 방법을 단순화 및/또는 명확화하기 위해 하나 이상의 공정들을 결합할 수 있다는 점에 유의해야 한다. 일부 구현예들에서, 공정들의 순서는 변경되거나 수정될 수 있다.

[0083] [0087] 방법은 (805에서) 캐리어(예를 들어, 700) 위에 금속화 부분(예를 들어, 306)을 형성한다. 금속화 부분(306)은 제2 금속화 부분일 수 있다. 금속화 부분(306)을 형성하는 것은 적어도 하나의 유전체 층(예를 들어, 360)을 형성하고 복수의 금속화 상호연결부들(예를 들어, 362)을 형성하는 것을 포함할 수 있다. 적어도 하나의 유전체 층을 형성하는 것은 증착 공정을 포함할 수 있다. 복수의 금속화 상호연결부들을 형성하는 것은 시드 층 형성, 리소그래피 공정, 도금 공정, 스트리핑 공정 및/또는 에칭 공정의 수행을 포함할 수 있다. 일부 구현예들에서, 금속화 부분을 형성하는 것은 유전체 층의 형성 및 복수의 금속화 상호연결부들의 형성을 반복적으로 수행하는 것을 포함할 수 있다. 도 7a의 스테이지 1은 금속화 부분을 형성하는 일 예를 예시하고 설명한다.

[0084] [0088] 이 방법은 (810에서) 통합 디바이스(102)(예를 들어, 제1 통합 디바이스) 및 통합 디바이스(104)(예를 들어, 제2 통합 디바이스)를 금속화 부분(예를 들어, 306)에 결합시킨다. 접착제(예를 들어, 702, 704)는 통합 디바이스(102)의 배면 및 통합 디바이스(104)의 배면을 금속화 부분(306)에 결합시키는 데 사용될 수 있다. 통합 디바이스(예를 들어, 102, 104)는 다이 기판(예를 들어, 120, 140), 복수의 패드들(예를 들어, 124, 144), 복수의 언더 범프 금속화 상호연결부들(예를 들어, 126, 146) 및 패시베이션 층(예를 들어, 122, 142)을 포함할 수 있다. 통합 디바이스(예를 들어, 102, 104)는 다이(예를 들어, 베어 다이, 제1 다이)를 포함할 수 있다. 일부 구현예들에서, 통합 디바이스 또는 통합 디바이스의 일부를 제조하기 위해 프런트 엔드 오브 라인(FEOL) 공정이 사용될 수 있다. 도 7a의 스테이지 2는 통합 디바이스를 금속화 부분에 결합시키는 일 예를 예시하고

설명한다.

[0085] [0089] 이 방법은 (815에서) 필러 상호연결부들(예를 들어, 112, 114)을 통합 디바이스들(예를 들어, 102, 104)에 결합시킨다. 예를 들어, 이 방법은 통합 디바이스(102)의 복수의 언더 범프 금속화 상호연결부들(126) 위에 복수의 필러 상호연결부들(112)을 형성할 수 있고, 통합 디바이스(104)의 복수의 언더 범프 금속화 상호연결부들(146) 위에 복수의 필러 상호연결부들(114)을 형성할 수 있다. 도금 공정은 복수의 필러 상호연결부들(112 및 114)을 형성하는 데 사용될 수 있다. 도 7a의 스테이지 3은 통합 디바이스들 위에 필러 상호연결부들을 형성하는 일 예를 예시하고 설명한다.

[0086] [0090] 이 방법은 (820에서) 브리지(예를 들어, 108)를 통합 디바이스들(예를 들어, 102, 104)에 결합시킨다. 브리지(108)는 통합 디바이스(102) 및 통합 디바이스(104)에 결합되어, 브리지(108)의 전면이 통합 디바이스(102)의 전면 및 통합 디바이스(104)의 전면을 향하도록 결합될 수 있다. 일부 구현예들에서, 금속 대 금속 산화물 접합 공정 및/또는 하이브리드 접합 공정이 브리지(108)를 통합 디바이스들(102 및 104)에 결합시키는 데 사용될 수 있다. 그 결과, 도 1의 패키지(100)에 대해 설명된 것과 유사한 방식으로 통합 디바이스들(102 및 104)에 결합되는 브리지(108)가 형성될 수 있다. 일부 구현예들에서, 브리지(108)는 솔더 리플로우 공정에 의해 복수의 솔더 상호연결부들을 통해 통합 디바이스(102) 및 통합 디바이스(104)에 결합될 수 있다. 그 결과, 브리지(108)는 도 2의 패키지(200)에 대해 설명된 것과 유사한 방식으로 통합 디바이스들(102 및 104)에 결합될 수 있다. 도 7a의 스테이지 4는 통합 디바이스들에 결합된 브리지의 일 예를 예시한다.

[0087] [0091] 이 방법은 (825에서) 금속화 부분(306), 통합 디바이스(102), 통합 디바이스(104), 브리지(108), 복수의 필러 상호연결부들(112) 및 복수의 필러 상호연결부들(114) 위에 캡슐화 층(110)을 형성한다. 캡슐화 층(110)은 몰드, 수지, 에폭시 및/또는 폴리머를 포함할 수 있다. 캡슐화 층(110)은 캡슐화 수단일 수 있다. 캡슐화 층(110)을 형성 및/또는 배치하는 공정은 압축 및 트랜스퍼 성형 공정, 시트 성형 공정, 또는 액상 성형 공정을 사용하는 것을 포함할 수 있다. 도 7b의 스테이지 5는 캡슐화 층을 형성하는 일 예를 예시하고 설명한다.

[0088] [0092] 이 방법은 (830에서) 캡슐화 층(110)의 부분들, 브리지(108)의 부분들, 복수의 필러 상호연결부들(112)의 부분들 및/또는 복수의 필러 상호연결부들(114)의 부분들을 제거한다. 연삭 공정 및/또는 연마 공정은 캡슐화 층(110)의 부분들, 브리지(108)의 부분들, 복수의 필러 상호연결부들(112)의 부분들 및/또는 복수의 필러 상호연결부들(114)의 부분들을 제거하기 위해 사용될 수 있다. 연삭 공정 및/또는 연마 공정 후에, 캡슐화 층(110)의 표면(예를 들어, 최상부 표면)은 복수의 필러 상호연결부들(112)의 표면(예를 들어, 최상부 표면), 복수의 필러 상호연결부들(114)의 표면 및/또는 브리지(108)의 배면의 표면과 평탄할 수 있다. 도 7b의 스테이지 6은 캡슐화 층의 부분들, 브리지의 부분들 및 복수의 필러 상호연결의 부분들을 제거하는 일 예를 예시한다.

[0089] [0093] 방법은 (835에서) 캡슐화 층(110) 내에 복수의 필러 상호연결부들(예를 들어, 312)을 형성한다. (835에서) 복수의 필러 상호연결부들(312)을 형성하는 것은 캡슐화 층(110) 내에 캐비티들(예를 들어, 710)을 형성하고, 캡슐화 층(110)의 캐비티들(710) 내에 복수의 필러 상호연결부들(312)을 형성하는 것을 포함할 수 있다. 레이저 공정(예를 들어, 레이저 어블레이션)이 캐비티(710)를 형성하는 데 사용될 수 있다. 도금 공정은 캡슐화 층(110)의 캐비티들(710) 내에 복수의 필러 상호연결부들(312)을 형성하는 데 사용될 수 있다. 도 7b의 스테이지 7 내지 8은 캡슐화 층에서 캐비티들 및 상호연결부들을 형성하는 일 예를 예시한다.

[0090] [0094] 방법은 (840에서) 금속화 부분(예를 들어, 106)을 형성한다. 금속화 부분(106)은 제1 금속화 부분일 수 있다. 금속화 부분(106)을 형성하는 것은 적어도 하나의 유전체 층(예를 들어, 160)을 형성하고 복수의 금속화 상호연결부들(예를 들어, 162)을 형성하는 것을 포함할 수 있다. 적어도 하나의 유전체 층을 형성하는 것은 증착 공정을 포함할 수 있다. 복수의 금속화 상호연결부들을 형성하는 것은 시드 층 형성, 리소그래피 공정, 도금 공정, 스트리핑 공정 및/또는 에칭 공정의 수행을 포함할 수 있다. 일부 구현예들에서, 금속화 부분을 형성하는 것은 유전체 층의 형성 및 복수의 금속화 상호연결부들의 형성을 반복적으로 수행하는 것을 포함할 수 있다. 도 7c의 스테이지 9는 금속화 부분을 형성하는 일 예를 예시하고 설명한다.

[0091] [0095] 방법은 (845에서) 캐리어(예를 들어, 700)를 금속화 부분(306)으로부터 분리한다. 캐리어(700)를 분리하는 것은 캐리어(700)를 금속화 부분(306)으로부터 제거하는 것을 포함할 수 있다. 캐리어(700)는 금속화 부분(306)으로부터 제거되거나, 연마되거나 및/또는 박리될 수 있다. 도 7c의 스테이지 10은 캐리어가 분리된 후의 패키지의 일 예를 예시하고 설명한다.

[0092] [0096] 방법은 (850에서) 복수의 솔더 상호연결부들(예를 들어, 170)을 금속화 부분(예를 들어, 106)에 결합시

킨다. 솔더 리플로우 공정은 복수의 솔더 상호연결부들(170)을 복수의 금속화 상호연결부들(162)에 결합시키는 데 사용될 수 있다. 도 7c의 스테이지 11은 금속화 부분의 복수의 금속화 상호연결부들에 결합된 복수의 솔더 상호연결부들의 일 예를 예시하고 설명한다.

[0093] **예시적인 전자 디바이스들**

[0094] [0097] 도 9는 전술한 디바이스, 통합 디바이스, 집적 회로(IC) 패키지, 집적 회로(IC) 디바이스, 반도체 디바이스, 집적 회로, 다이, 인터포저, 패키지, 패키지-온-패키지(PoP), 시스템 인 패키지(SiP) 또는 시스템 온 칩(SoC) 중 어느 하나와 통합될 수 있는 다양한 전자 디바이스들을 예시한다. 예를 들어, 휴대 전화 디바이스(902), 랩톱 컴퓨터 디바이스(904), 고정 위치 단말 디바이스(1006), 웨어러블 디바이스(908) 또는 자동차 차량(910)은 본 명세서에 설명된 바와 같은 디바이스(900)를 포함할 수 있다. 디바이스(900)는 예를 들어, 본 명세서에 설명된 디바이스들 및/또는 집적 회로(IC) 패키지들 중 임의의 것일 수 있다. 도 9에 예시된 디바이스들(902, 904, 906 및 908) 및 차량(910)은 단지 예시적인 것일 뿐이다. 다른 전자 디바이스들 또한 모바일 디바이스들, 휴대용 개인 연통 시스템들(PCS)의 유닛들, 개인 디지털 비서들, 위성 위치 확인 시스템(GPS) 지원 디바이스들, 내비게이션 디바이스들, 셋톱 박스들, 음악 플레이어들, 비디오 플레이어들, 엔터테인먼트 유닛들, 검침 장비와 같은 고정 위치 데이터 유닛들, 통신 디바이스들, 스마트폰들, 태블릿 컴퓨터들, 컴퓨터들, 웨어러블 디바이스들(예를 들어, 시계들, 안경들), 사물 인터넷(IoT) 디바이스들, 서버들, 라우터들, 자동차 차량들(예를 들어, 자율주행 차량들)에 구현된 전자 디바이스들, 또는 데이터 또는 컴퓨터 명령들을 저장 또는 검색하는 임의의 다른 디바이스, 또는 이들의 임의의 조합을 포함하는 디바이스들(예를 들어 전자 디바이스들)의 그룹을 포함하는(그러나, 이에 제한되지 않음) 디바이스(900)를 특징으로 할 수 있다.

[0095] [0098] 도 1 내지 도 4, 도 5a 내지 도 5d, 도 6, 도 7a 내지 도 7c 및 도 8 내지 도 9에 예시된 구성요소들, 공정들, 특징들 및/또는 기능들 중 하나 이상은 단일 구성요소, 공정, 특징 또는 기능으로 재배열 및/또는 결합될 수도 있고, 여러 구성요소들, 공정들 또는 기능들로 구체화될 수도 있다. 본 개시를 벗어나지 않고 추가의 요소들, 구성요소들, 공정들 및/또는 기능들이 추가될 수도 있다. 또한, 도 1 내지 도 4, 도 5a 내지 도 5d, 도 6, 도 7a 내지 도 7c 및 도 8 내지 도 9 및 본 개시의 해당 설명은 다이들 및/또는 IC들에 제한되지 않는다는 점에 유의해야 한다. 일부 구현예들에서, 도 1 내지 도 4, 도 5a 내지 도 5d, 도 6, 도 7a 내지 도 7c 및 도 8 내지 도 9 및 그 대응하는 설명은 디바이스들 및/또는 통합 디바이스들을 제조, 생성, 제공 및/또는 생산하기 위해 사용될 수 있다. 일부 구현예들에서, 디바이스는 다이(예를 들어, 로직 다이), 통합 디바이스, 통합 수동 디바이스(IPD)(예를 들어, 수동 다이), 다이 패키지, 집적 회로(IC) 디바이스, 디바이스 패키지, 집적 회로(IC) 패키지, 웨이퍼, 반도체 디바이스, 패키지 온 패키지(PoP) 디바이스 및/또는 인터포저를 포함할 수 있다.

[0096] [0099] 본 개시의 도면들은 다양한 부품들, 구성요소들, 객체들, 디바이스들, 패키지들, 통합 디바이스들, 집적 회로들 및/또는 트랜지스터들의 실제 표현들 및/또는 개념적 표현들을 나타낼 수 있음에 유의한다. 일부 예들에서, 도면들은 실척대로 그려지지 않을 수 있다. 일부 예들에서, 명확성을 위해 모든 구성요소들 및/또는 부품들이 도시되는 것은 아닐 수 있다. 일부 예들에서, 도면들의 다양한 부품들 및/또는 구성요소들의 포지션, 위치, 크기들 및/또는 모양들은 예시적인 것일 수 있다. 일부 구현예들에서, 도면들 내의 다양한 구성요소들 및/또는 부품들은 선택적일 수 있다.

[0097] [00100] 본 명세서에서 "예시적"이라는 단어는 "일 예, 실례 또는 예시로서의 역할"을 의미하는 의미로 사용된다. 본 명세서에서 "예시적"인 것으로 설명된 임의의 구현예 또는 양태는 반드시 본 개시의 다른 양태들보다 선호되거나 유리한 것으로 해석되어서는 안 된다. 마찬가지로, "양태들"이라는 용어는 본 개시의 모든 양태들이 논의된 특징, 이점 또는 작동 모드를 포함할 것을 요구하지 않는다. 본 명세서에서 "결합된"이라는 용어는 두 객체들 사이의 직접적 또는 간접적 결합(예를 들어, 기계적 결합)을 지칭하는 데 사용된다. 예를 들어, 객체(A)가 객체(B)에 물리적으로 닿아 있고, 객체(B)가 객체(C)에 닿아 있는 경우, 객체들(A와 C)은—서로 직접 물리적으로 닿지 않더라도—서로 결합된 것으로 간주될 수 있다. "전기적으로 결합"이라는 용어는 두 객체들이 직접 또는 간접적으로 서로 결합되어 전류(예를 들어, 신호, 전원, 접지)가 두 객체들 사이를 이동할 수 있음을 의미할 수 있다. 전기적으로 결합된 두 객체들은 두 객체들 사이에 전류가 흐르거나 흐르지 않을 수 있다. "제1", "제2", "제3" 및 "제4"(및/또는 제4를 초과하는 임의의 것)라는 용어의 사용은 임의적이다. 설명된 구성요소들 중 임의의 구성요소가 제1 구성요소, 제2 구성요소, 제3 구성요소 또는 제4 구성요소일 수 있다. 예를 들어, 제2 구성요소를 지칭하는 구성요소는 제1 구성요소, 제2 구성요소, 제3 구성요소 또는 제4 구성요소일 수 있다. "캡슐화"라는 용어는 객체가 다른 객체를 부분적으로 캡슐화하거나 완전히 캡슐화할 수 있음을 의미한다. "최상부"와 "저부"라는 용어는 임의적이다. 최상부에 위치한 구성요소는 저부에 위치한 구성요소

위에 위치할 수 있다. 최상부 구성요소는 저부 구성요소로 간주될 수 있으며, 그 반대의 경우도 마찬가지이다. 본 개시에 설명된 바와 같이, 제2 구성요소 "위에" 위치하는 제1 구성요소는, 저부 또는 최상부가 임의로 정의되는 방식에 따라, 제1 구성요소가 제2 구성요소의 위 또는 아래에 위치한다는 것을 의미할 수 있다. 다른 예에서, 제1 구성요소는 제2 구성요소의 제1 표면 위(예를 들어, 윗쪽)에 위치할 수 있고, 제3 구성요소는 제2 구성요소의 제2 표면 위(예를 들어, 아랫쪽)에 위치할 수 있으며, 여기서 제2 표면은 제1 표면과 반대이다. 또한, 본 출원에서 다른 구성요소 위에 위치한 하나의 구성요소의 맥락에서 사용되는 "위에"라는 용어는 다른 구성요소 및/또는 다른 구성요소 내에 있는(예를 들어, 구성요소의 표면 상에 있거나 구성요소에 내장된) 구성요소를 의미하는 것으로 사용될 수 있음에 유의해야 한다. 예를 들어, 제2 구성요소 위에 있는 제1 구성요소는 (1) 제1 구성요소가 제2 구성요소 위에 있지만 제2 구성요소에 직접 닿지 않고, (2) 제1 구성요소가 제2 구성요소 상에 (예를 들어, 표면 상에) 있고, 및/또는 (3) 제1 구성요소가 제2 구성요소 내에 (예를 들어, 매립되어) 있음을 의미할 수 있다. 제2 구성요소 "내에" 위치한 제1 구성요소는 제2 구성요소 내에 부분적으로 위치하거나 제2 구성요소 내에 완전히 위치할 수 있다. 본 개시에서 사용되는 바와 같이, "약 '값 X'" 또는 "대략 값 X"라는 용어는 '값 X'의 10 퍼센트 이내를 의미한다. 예를 들어, 약 1 또는 대략 1의 값은 0.9 내지 1.1 범위의 값을 의미한다.

[0098] [00101] 일부 구현예들에서, 상호연결부는 두 지점들, 요소들 및/또는 구성요소들 사이의 전기적 연결을 허용하거나 용이하게 하는 디바이스 또는 패키지의 요소 또는 구성요소이다. 일부 구현예들에서, 상호연결부는 트레이스, 비아, 패드, 필러, 금속화 층, 재분배 층 및/또는 언더 범프 금속화(UBM) 층 / 상호연결부를 포함할 수 있다. 일부 구현예들에서, 상호연결부는 신호(예를 들어, 데이터 신호), 접지 및/또는 전력에 대한 전기 경로를 제공하도록 구성될 수 있는 전기 전도성 재료를 포함할 수 있다. 상호연결부는 하나를 초과하는 요소 또는 구성요소를 포함할 수 있다. 상호연결부는 하나 이상의 상호연결부들로 정의될 수 있다. 상호연결부는 하나 이상의 금속 층들을 포함할 수 있다. 상호연결부는 회로의 일부일 수 있다. 서로 다른 구현예들은 상호연결부들을 형성하기 위해 서로 다른 공정들 및/또는 시퀀스들을 사용할 수 있다. 일부 구현예들에서, 화학적 기상 증착(CVD) 공정, 물리적 기상 증착(PVD) 공정, 스퍼터링 공정, 스프레이 코팅 및/또는 도금 공정이 상호연결부들을 형성하기 위해 사용될 수 있다.

[0099] [00102] 또한, 본 명세서에 포함되는 다양한 개시들은 순서도, 흐름도, 구조도 또는 블록도로 묘사된 공정으로서 설명될 수 있음에 유의한다. 순서도는 동작들을 순차적인 공정으로서 설명할 수 있지만, 많은 동작들이 병렬적으로 또는 동시에 수행될 수 있다. 또한, 동작들의 순서는 재조정될 수 있다. 공정은 그 동작들이 완료되면 종료된다.

[0100] [00103] 다음은 본 개시의 양태들에 대한 개요를 제공한다:

[0101] [00104] 양태 1: 제1 복수의 언더 범프 금속화 상호연결부들을 포함하는 제1 통합 디바이스; 제2 복수의 언더 범프 금속화 상호연결부들을 포함하는 제2 통합 디바이스; 제1 통합 디바이스 및 제2 통합 디바이스에 결합된 브리지; 제1 통합 디바이스, 제2 통합 디바이스 및 브리지를 적어도 부분적으로 캡슐화하는 캡슐화 층; 제1 통합 디바이스, 제2 통합 디바이스, 브리지 및 캡슐화 층 위에 위치하고, 적어도 하나의 유전체 층 및 복수의 금속화 상호연결부들을 포함하는 금속화 부분; 제1 복수의 언더 범프 금속화 상호연결부들 및 금속화 부분에 결합되고, 캡슐화 층에 위치되는 제1 복수의 필러 상호연결부들; 및 제2 복수의 언더 범프 금속화 상호연결부들 및 금속화 부분에 결합되고, 캡슐화 층에 위치되는 제2 복수의 필러 상호연결부들을 포함하는, 패키지.

[0102] [00105] 양태 2: 양태 1에 있어서, 브리지는 제1 통합 디바이스 및 제2 통합 디바이스에 결합된 복수의 브리지 상호연결부들을 포함하는, 패키지.

[0103] [00106] 양태 3: 양태 2에 있어서, 복수의 브리지 상호연결부들은 제1 통합 디바이스로부터의 적어도 하나의 언더 범프 금속화 상호연결부 및 제2 통합 디바이스로부터의 적어도 하나의 언더 범프 금속화 상호연결부에 결합되는, 패키지.

[0104] [00107] 양태 4: 양태 2 또는 양태 3에 있어서, 복수의 브리지 상호연결부들은 복수의 브리지 언더 범프 금속화 상호연결부들을 포함하는, 패키지.

[0105] [00108] 양태 5: 양태 4에 있어서, 복수의 브리지 언더 범프 금속화 상호연결부들은 제1 통합 디바이스로부터의 적어도 하나의 언더 범프 금속화 상호연결부 및 제2 통합 디바이스로부터의 적어도 하나의 언더 범프 금속화 상호연결부에 결합되는, 패키지.

[0106] [00109] 양태 6: 양태 2 내지 양태 5에 있어서, 복수의 브리지 상호연결부들은 하이브리드 접합을 통해 제1 복

수의 언더 범프 금속화 상호연결부들 및 제2 복수의 언더 범프 금속화 상호연결부들에 결합되는, 패키지.

[0107] [00110] 양태 7: 양태 2 내지 양태 5에 있어서, 복수의 브리지 상호연결부들은 적어도 하나의 솔더 상호연결부를 통해 제1 복수의 언더 범프 금속화 상호연결부들 및 제2 복수의 언더 범프 금속화 상호연결부들에 결합되는, 패키지.

[0108] [00111] 양태 8: 양태 2 내지 양태 7에 있어서, 복수의 브리지 상호연결부들은 최소 0.5 마이크로미터의 폭을 포함하는, 패키지.

[0109] [00112] 양태 9: 양태 2 내지 양태 8에 있어서, 복수의 브리지 상호연결부들은 약 0.5 내지 1 마이크로미터 범위의 폭을 포함하는, 패키지.

[0110] [00113] 양태 10: 양태 1 내지 양태 9에 있어서, 제1 통합 디바이스의 배면 및 제2 통합 디바이스의 배면 위에 위치한 제2 금속화 부분을 더 포함하며, 제2 금속화 부분은 적어도 하나의 제2 유전체 층 및 제2 복수의 금속화 상호연결부들을 포함하는, 패키지.

[0111] [00114] 양태 11: 양태 10에 있어서, 금속화 부분 및 제2 금속화 부분에 결합된 제3 복수의 필러 상호연결부들을 더 포함하며, 제3 복수의 필러 상호연결부들은 캡슐화 층에 위치되는, 패키지.

[0112] [00115] 양태 12: 제1 복수의 언더 범프 금속화 상호연결부들을 포함하는 제1 통합 디바이스; 제2 복수의 언더 범프 금속화 상호연결부들을 포함하는 제2 통합 디바이스; 제1 통합 디바이스 및 제2 통합 디바이스에 결합된 브리지 상호연결용 수단; 제1 통합 디바이스, 제2 통합 디바이스 및 브리지 상호연결용 수단을 적어도 부분적으로 캡슐화하는 캡슐화 수단; 제1 통합 디바이스, 제2 통합 디바이스, 브리지 상호연결용 수단 및 캡슐화 수단 위에 위치되고, 적어도 하나의 유전체 층 및 금속화 상호연결용 수단을 포함하는 금속화 부분; 제1 복수의 언더 범프 금속화 상호연결부들 및 금속화 부분에 결합되고, 캡슐화 수단 내에 위치되는 제1 복수의 필러 상호연결부들; 및 제2 복수의 언더 범프 금속화 상호연결부들 및 금속화 부분에 결합되고, 캡슐화 수단 내에 위치되는 제2 복수의 필러 상호연결부들을 포함하는, 장치.

[0113] [00116] 양태 13: 양태 12에 있어서, 브리지 상호연결용 수단은 제1 통합 디바이스 및 제2 통합 디바이스에 결합된 복수의 브리지 상호연결부들을 포함하는, 장치.

[0114] [00117] 양태 14: 양태 13에 있어서, 복수의 브리지 상호연결부들은 제1 통합 디바이스로부터의 적어도 하나의 언더 범프 금속화 상호연결부 및 제2 통합 디바이스로부터의 적어도 하나의 언더 범프 금속화 상호연결부에 결합되는, 장치.

[0115] [00118] 양태 15: 양태 13 내지 양태 14에 있어서, 복수의 브리지 상호연결부들은 복수의 브리지 언더 범프 금속화 상호연결부들을 포함하는, 장치.

[0116] [00119] 양태 16: 양태 15에 있어서, 복수의 브리지 언더 범프 금속화 상호연결부들은 제1 통합 디바이스로부터의 적어도 하나의 언더 범프 금속화 상호연결부 및 제2 통합 디바이스로부터의 적어도 하나의 언더 범프 금속화 상호연결부에 결합되는, 장치.

[0117] [00120] 양태 17: 양태 13 내지 양태 16에 있어서, 복수의 브리지 상호연결부들은 하이브리드 접합을 통해 제1 복수의 언더 범프 금속화 상호연결부들 및 제2 복수의 언더 범프 금속화 상호연결부들에 결합되는, 장치.

[0118] [00121] 양태 18: 양태 13 내지 양태 16에 있어서, 복수의 브리지 상호연결부들은 적어도 하나의 솔더 상호연결부를 통해 제1 복수의 언더 범프 금속화 상호연결부들 및 제2 복수의 언더 범프 금속화 상호연결부들에 결합되는, 장치.

[0119] [00122] 양태 19: 양태 13 내지 양태 18에 있어서, 복수의 브리지 상호연결부들은 최소 0.5 마이크로미터의 폭을 포함하는, 장치.

[0120] [00123] 양태 20: 양태 13 내지 양태 19에 있어서, 복수의 브리지 상호연결부들은 약 0.5 내지 1 마이크로미터 범위의 폭을 포함하는, 장치.

[0121] [00124] 양태 21: 양태 12 내지 양태 20에 있어서, 제1 통합 디바이스의 배면 및 제2 통합 디바이스의 배면 위에 위치한 제2 금속화 부분을 더 포함하며, 제2 금속화 부분은 적어도 하나의 제2 유전체 층 및 제2 금속화 상호연결용 수단을 포함하는, 장치.

[0122] [00125] 양태 22: 양태 21에 있어서, 금속화 부분 및 제2 금속화 부분에 결합된 제3 복수의 필러 상호연결부들

을 더 포함하며, 제3 복수의 필러 상호연결부들은 캡슐화 수단에 위치되는, 장치.

[0123] [00126] 양태 23: 양태 12 내지 양태 22에 있어서, 장치는 음악 플레이어, 비디오 플레이어, 엔터테인먼트 유닛, 내비게이션 디바이스, 통신 디바이스, 모바일 디바이스, 휴대폰, 스마트폰, 개인 디지털 비서, 고정 위치 단말기, 태블릿 컴퓨터, 컴퓨터, 웨어러블 디바이스, 랩톱 컴퓨터, 서버 및 자동차 차량 내 디바이스로 구성된 그룹으로부터 선택된 디바이스를 포함하는, 장치.

[0124] [00127] 양태 24: 패키지를 제조하기 위한 방법. 방법은 제1 통합 디바이스 및 제2 통합 디바이스에 결합되도록 브리지를 결합한다. 제1 통합 디바이스는 제1 복수의 언더 범프 금속화 상호연결부들을 포함한다. 제2 통합 디바이스는 제2 복수의 언더 범프 금속화 상호연결부들을 포함한다. 방법은 제1 복수의 언더 범프 금속화 상호연결부들 위에 제1 복수의 상호연결부들을 형성한다. 방법은 제2 복수의 언더 범프 금속화 상호연결부들 위에 제2 복수의 상호연결부들을 형성한다. 방법은 제1 통합 디바이스, 제2 통합 디바이스, 브리지, 제1 복수의 상호연결부들 및 제2 복수의 상호연결부들을 적어도 부분적으로 캡슐화하는 캡슐화 층을 형성한다. 방법은 제1 통합 디바이스, 제2 통합 디바이스, 브리지 및 캡슐화 층 위에 금속화 부분을 형성한다. 금속화 부분을 형성하는 단계는 적어도 하나의 유전체 층을 형성하는 단계 및 복수의 금속화 상호연결부들을 형성하는 단계를 포함한다.

[0125] [00128] 양태 25: 양태 24에 있어서, 제2 금속화 부분을 형성하는 단계를 더 포함하며, 제2 금속화 부분을 형성하는 단계는 적어도 하나의 제2 유전체 층을 형성하는 단계 및 제2 복수의 금속화 상호연결부들을 형성하는 단계를 포함하는, 패키지 제조 방법.

[0126] [00129] 양태 26: 양태 25에 있어서, 제1 통합 디바이스의 배면 및 제2 통합 디바이스의 배면을 제2 금속화 부분에 결합시키는 단계를 더 포함하는, 패키지 제조 방법.

[0127] [00130] 양태 27: 양태 26에 있어서, 제1 통합 디바이스의 배면 및 제2 통합 디바이스의 배면은 접착제를 통해 제2 금속화 부분에 결합되는, 패키지 제조 방법.

[0128] [00131] 양태 28: 양태 24 내지 양태 27에 있어서, 브리지는 제1 통합 디바이스 및 제2 통합 디바이스에 결합된 복수의 브리지 상호연결부들을 포함하는, 패키지 제조 방법.

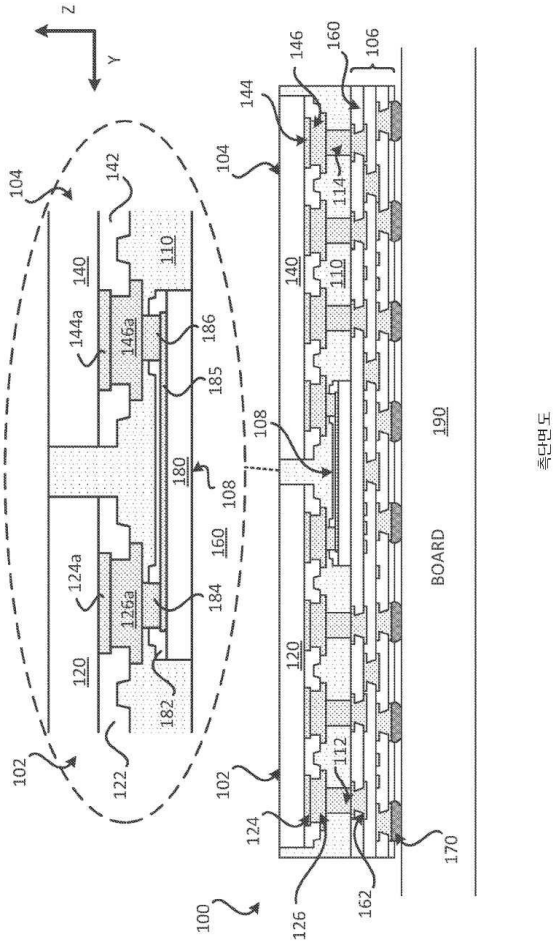
[0129] [00132] 양태 29: 양태 28에 있어서, 복수의 브리지 상호연결부들은 최소 0.5 마이크로미터의 폭을 포함하는, 패키지 제조 방법.

[0130] [00133] 양태 30: 양태 28 내지 양태 29에 있어서, 복수의 브리지 상호연결부들은 약 0.5 내지 1 마이크로미터 범위의 폭을 포함하는, 패키지 제조 방법.

[0131] [00134] 본 명세서에 설명된 본 개시의 다양한 특징들은 본 개시의 범위를 벗어나지 않고 서로 다른 시스템들에서 구현될 수 있다. 전술한 본 개시의 양태들은 단지 예들일 뿐이며, 본 개시를 제한하는 것으로 해석되어서는 안 된다는 점에 유의해야 한다. 본 개시의 양태들에 대한 설명은 예시적인 것이며 청구항들의 범위를 제한하기 위한 것이 아니다. 따라서, 본 교시내용들은 다른 유형들의 장치들에 쉽게 적용될 수 있으며, 당업자들에게는 많은 대안들, 수정들 및 변형들이 명백할 것이다.

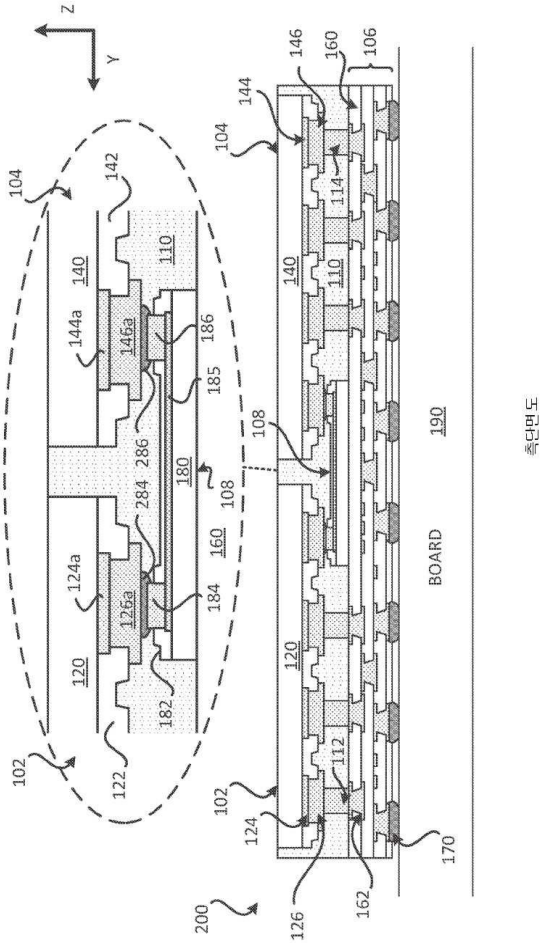
도면

도면1


Z
Y
104
142
110
140
144a
146a
186
185
180
108
160
184
124a
126a
120
182
122
102
144
146
160
106
114
112
124
126
162
100
170
BOARD
190

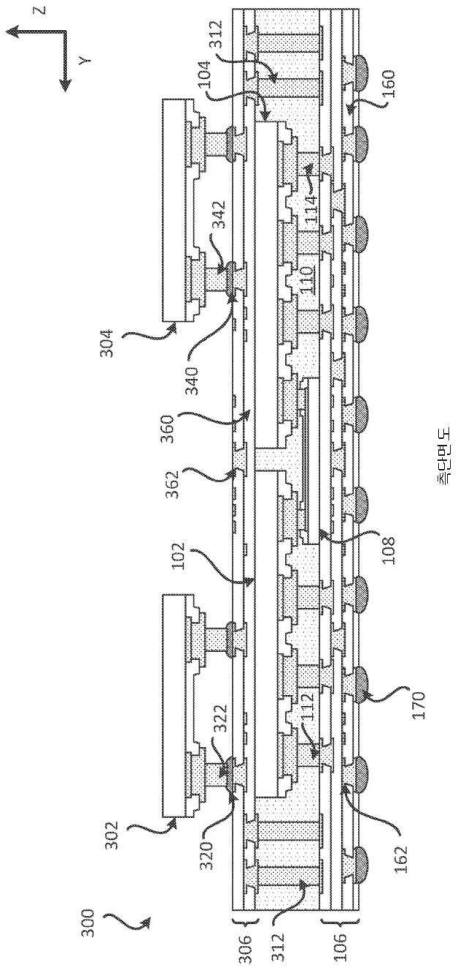
측단면도

도면2

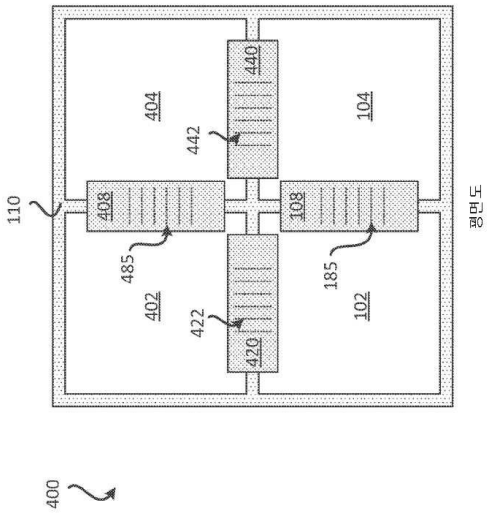

Z
Y
104
142
110
140
144a
146a
186
185
286
284
180
108
160
124a
126a
184
120
182
122
102
200
124
126
102
104
144
146
160
106
114
140
110
108
190
BOARD
120
112
162
170

측단면도

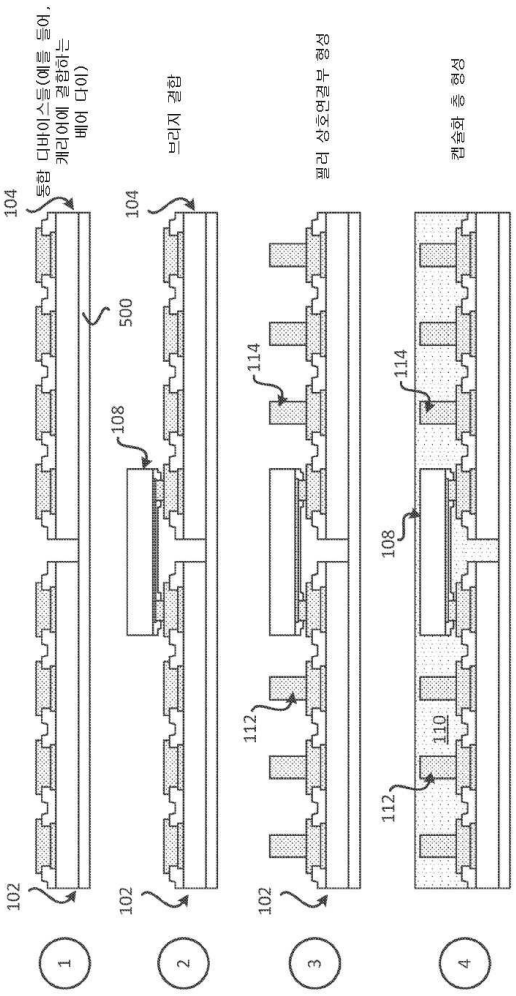
도면3


Z
Y
312
104
160
342
114
110
304
340
360
362
102
108
322
112
170
302
320
162
300
306
312
106
측단면도

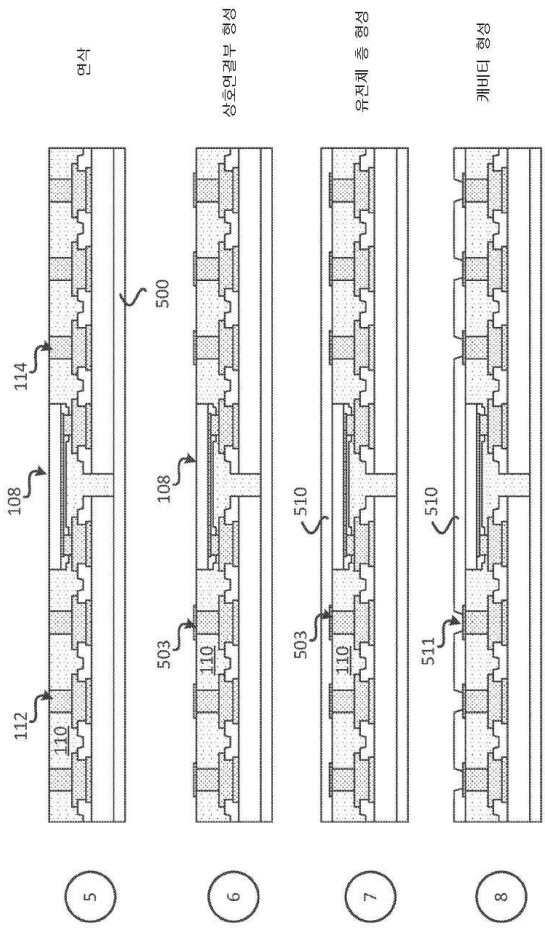
도면4


110
404
440
442
104
408
108
485
185
402
102
422
420
400
평면도

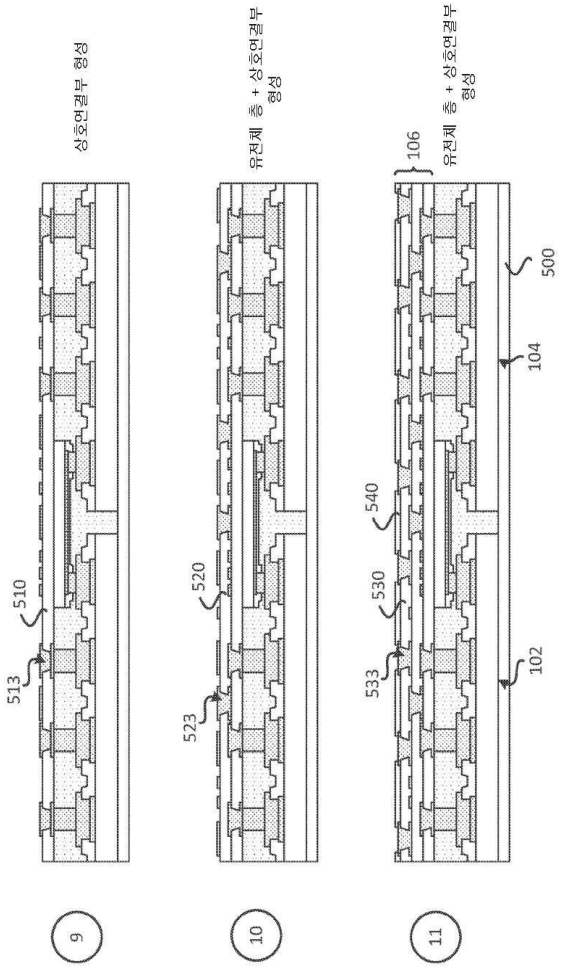
도면5a


통합 디바이스들(예를 들어, 캐리어에 결합하는 베이 다이)
브리지 결합
필러 상호연결부 형성
캡슐화 층 형성
102
104
108
110
112
114
500
1
2
3
4

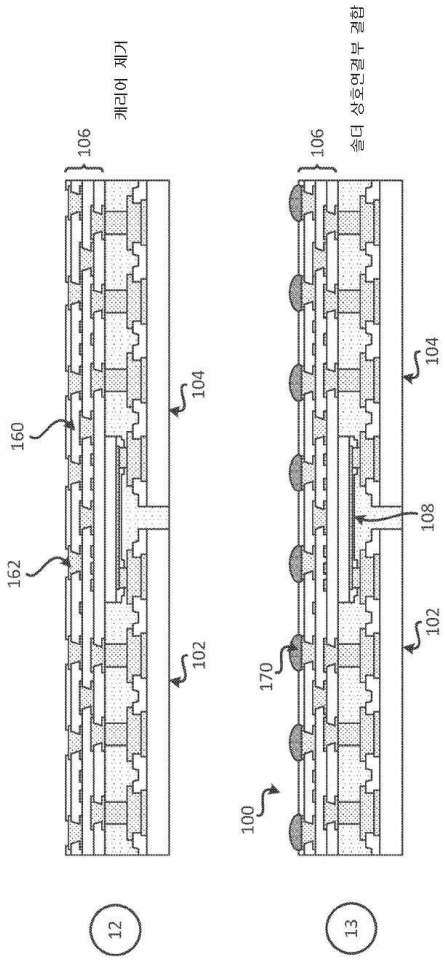
도면5b


연삭
상호연결부 형성
유전체 층 형성
캐비티 형성
112
110
108
114
500
503
110
108
510
503
110
510
511
5
6
7
8

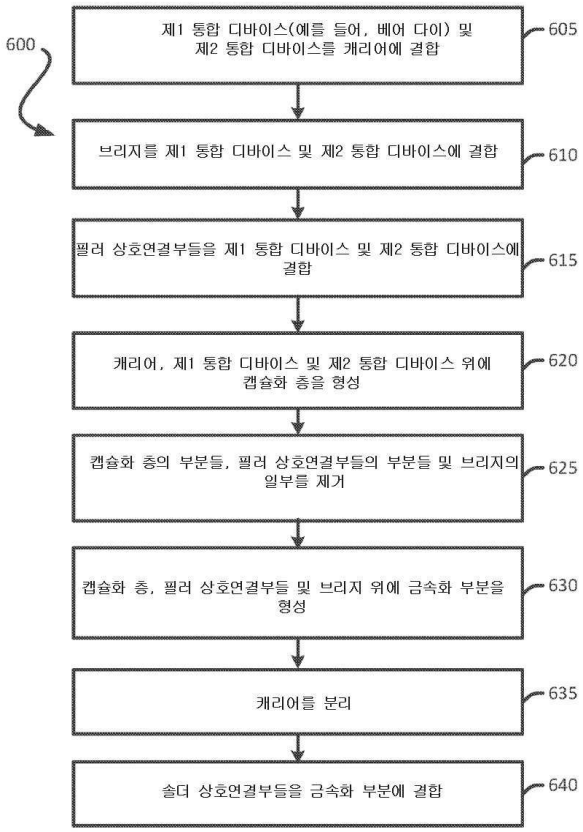
도면5c


상호연결부 형성
513
510
9
유전체 층 + 상호연결부 형성
523
520
10
유전체 층 + 상호연결부 형성
106
533
530
540
102
104
500
11

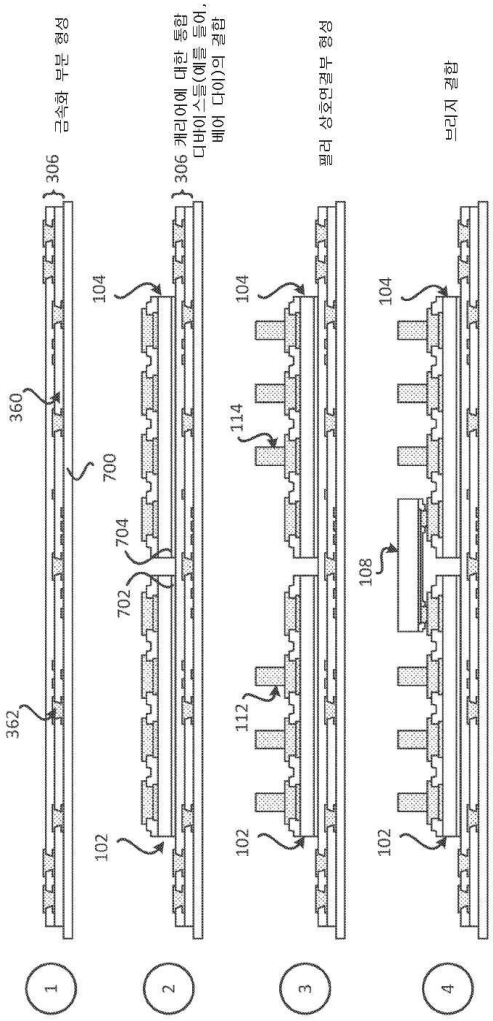
도면5d


캐리어 제거
106
160
162
104
102
12
슬더 상호연결부 결합
106
104
108
102
170
100
13

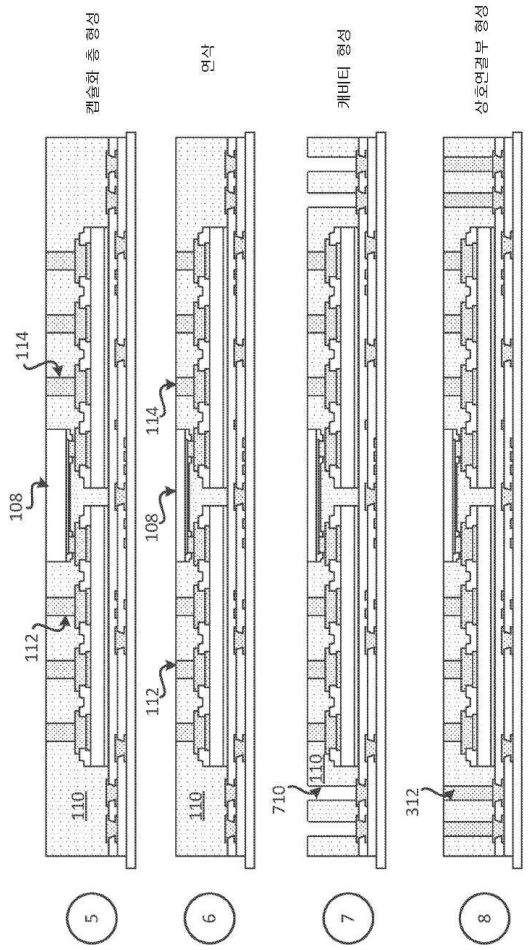
도면6


600
제1 통합 디바이스(예를 들어, 베어 다이) 및 제2 통합 디바이스를 캐리어에 결합
605
브리지를 제1 통합 디바이스 및 제2 통합 디바이스에 결합
610
필러 상호연결부들을 제1 통합 디바이스 및 제2 통합 디바이스에 결합
615
캐리어, 제1 통합 디바이스 및 제2 통합 디바이스 위에 캡슐화 층을 형성
620
캡슐화 층의 부분들, 필러 상호연결부들의 부분들 및 브리지의 일부를 제거
625
캡슐화 층, 필러 상호연결부들 및 브리지 위에 금속화 부분을 형성
630
캐리어를 분리
635
솔더 상호연결부들을 금속화 부분에 결합
640

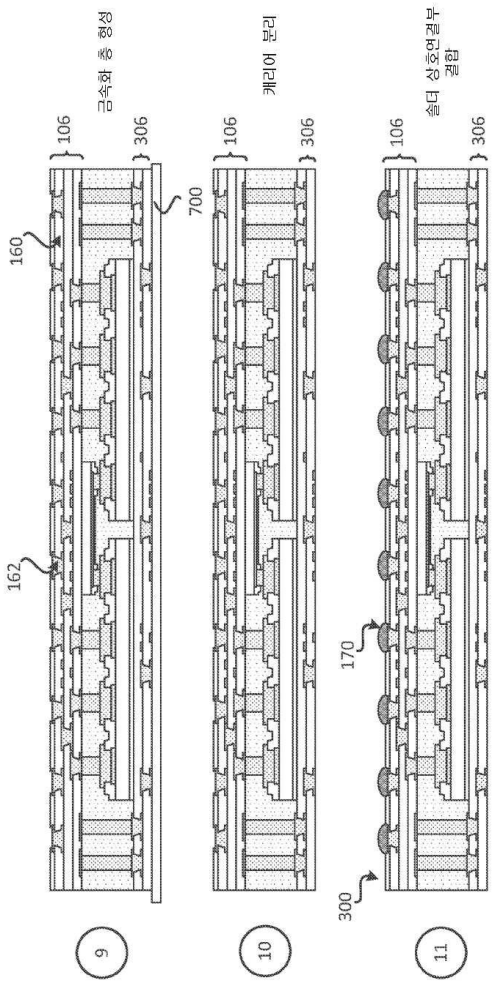
도면7a


금속화 부분 형성
306
360
362
700
104
102
704
702
306 캐리어에 대한 통합 디바이스들(예를 들어, 베어 다이)의 결합
112
114
108
필러 상호연결부 형성
브리지 결합
1
2
3
4

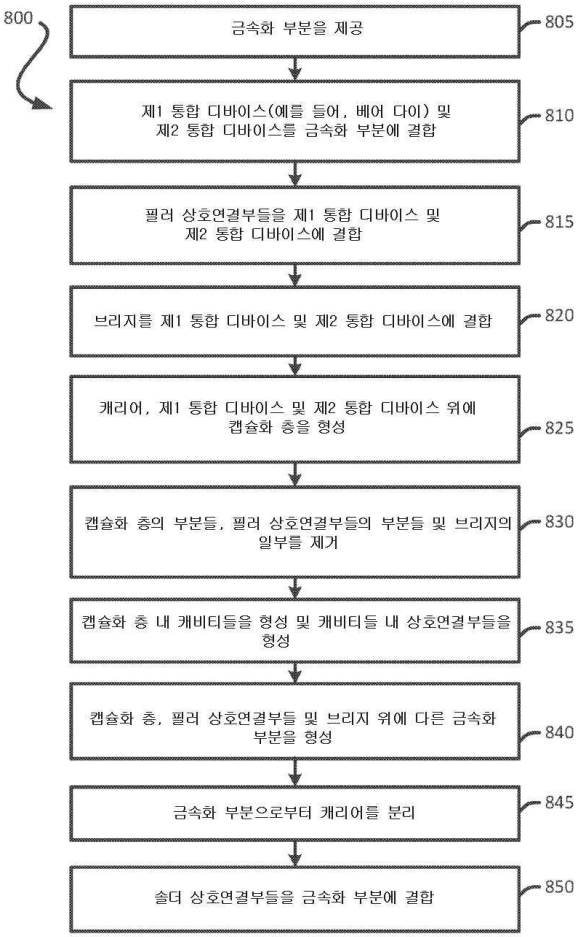
도면7b



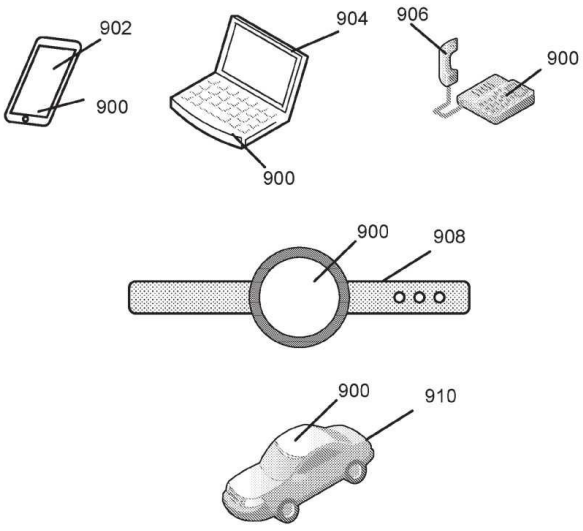
도면7c



도면8


800
금속화 부분을 제공
805
제1 통합 디바이스(예를 들어, 베어 다이) 및 제2 통합 디바이스를 금속화 부분에 결합
810
필러 상호연결부들을 제1 통합 디바이스 및 제2 통합 디바이스에 결합
815
브리지를 제1 통합 디바이스 및 제2 통합 디바이스에 결합
820
캐리어, 제1 통합 디바이스 및 제2 통합 디바이스 위에 캡슐화 층을 형성
825
캡슐화 층의 부분들, 필러 상호연결부들의 부분들 및 브리지의 일부를 제거
830
캡슐화 층 내 캐비티들을 형성 및 캐비티들 내 상호연결부들을 형성
835
캡슐화 층, 필러 상호연결부들 및 브리지 위에 다른 금속화 부분을 형성
840
금속화 부분으로부터 캐리어를 분리
845
솔더 상호연결부들을 금속화 부분에 결합
850

도면9


902
900
904
900
906
900
900
908
900
910