

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第4区分

【発行日】平成23年6月23日(2011.6.23)

【公開番号】特開2010-55699(P2010-55699A)

【公開日】平成22年3月11日(2010.3.11)

【年通号数】公開・登録公報2010-010

【出願番号】特願2008-220785(P2008-220785)

【国際特許分類】

G 11 C 13/00 (2006.01)

【F I】

G 11 C 13/00 A

【手続補正書】

【提出日】平成23年5月11日(2011.5.11)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

複数の第1メモリセルを有する第1領域と、複数の第2メモリセルを有する第2領域とを有する第1メモリアレイと、前記第1メモリアレイに対する書き込みの条件を記憶する条件設定レジスタと、を有するメモリデバイスと、

前記メモリデバイスに接続され、前記メモリデバイスへコマンドを発行するコントローラと、

複数の試し書き条件が保持される条件管理テーブルとを具備し、

前記複数の第1メモリセルのそれぞれは、相変化素子を有し、

前記コントローラは、前記メモリデバイスおよび前記コントローラに電源が投入される度に、前記条件管理テーブルに保持された前記複数の試し書き条件に基づいて前記複数の第2メモリセルへ複数回試し書きを行い、その結果に基づいて、前記複数の第1メモリセルへの書き込み条件を前記条件設定レジスタに登録し、

前記メモリデバイスは、前記条件設定レジスタに登録された前記書き込み条件により前記複数の第1メモリセルへの書き込みを行うことを特徴とする半導体装置。

【請求項2】

請求項1において、

前記条件管理テーブルは、前記複数の第2メモリセルのアドレスを保持するとともに、前記複数の試し書き条件を実施する順序を保持することを特徴とする半導体装置。

【請求項3】

請求項1において、

前記メモリアレイは、複数の第3メモリセルを有する第3領域を更に有し、

前記条件管理テーブルは、前記複数の第2メモリセルに対する前記複数の試し書き条件による書き込み結果と、前記複数の第3メモリセルに対する前記複数の試し書き条件による書き込み結果を保持することを特徴とする半導体装置。

【請求項4】

請求項1において、

前記メモリデバイスは、前記第1メモリアレイの上層に形成された第2メモリアレイを有し、

前記第2メモリアレイは、複数の第4メモリセルを有する第4領域と、複数の第5メモリセ

ルを有する第5領域を有し、

前記メモリデバイスは、前記第1メモリアレイと前記第2メモリアレイの夫々に対して書き込み条件を保持することを特徴とする半導体装置。

【請求項 5】

請求項 1において、

前記コントローラは、周囲温度の変化を検出する温度計を更に有し、前記温度計により所定量の温度変化があった際に、前記複数の第2メモリセルに対して前記複数の試し書き条件により書き込みを行い、前記書き込み条件を再度決定することを特徴とする半導体装置。

【請求項 6】

請求項 1において、

前記複数の試し書き条件のそれぞれは、書き込み時の電流量及びパルス幅の少なくとも一方が異なることを特徴とする半導体装置。

【請求項 7】

請求項 1において、

前記コントローラは、前記複数の試し書き条件に基づいて行った試し書きの結果の履歴を保持し、前記保持された履歴に基づいて、前記複数の試し書き条件のうち前記試し書きに使用する試し書き条件を決定することを特徴とする半導体装置。

【請求項 8】

請求項 1において、

前記条件管理テーブルは、前記複数の試し書き条件のうち、いずれの試し書き条件を用いるかを保持することを特徴とする半導体装置。

【請求項 9】

請求項 3において、

前記第2領域は、前記第1メモリアレイの端部に設けられ、前記第3領域は、前記第1メモリアレイの中央部に設けられることを特徴とする半導体装置。

【請求項 10】

請求項 1において、

前記メモリデバイスは、前記複数の第1メモリセルへの書き込み際に、ベリファイ動作を行い、ベリファイに失敗した際に行う再書き込み時に供給される電圧を変化させ、

前記電圧の変化量は、前記メモリデバイスに含まれるレジスタにより設定されることを特徴とする半導体装置。

【請求項 11】

請求項 1において、

前記コントローラは、周囲温度の変化を検出する温度計を更に有し、前記温度計により検出された温度と、前記試し書きの結果を関連付けて保持することを特徴とする半導体装置。

【請求項 12】

請求項 1において、

前記コントローラは、前記複数の第1メモリセルへの書き込み回数を計数し、保持すると共に、前記書き込み条件を決定することを特徴とする半導体装置。

【請求項 13】

請求項 1において、

前記書き込み条件は、前記相変化素子をセット状態とする場合とリセット状態とする場合の夫々の場合において、決定されることを特徴とする半導体装置。

【請求項 14】

請求項 1において

前記条件管理テーブルは、前記メモリデバイスに保持され、

前記コントローラは、RAMを内蔵すると共に、前記条件管理テーブルを前記RAMに読み出して用いることを特徴とする半導体装置。

【請求項 1 5】

請求項 1 において、

前記コントローラは、ユーザー情報が書き込まれていない領域を管理すると共に、前記ユーザー情報が書き込まれていない領域を前記第2領域として用いることを特徴とする半導体装置。

【請求項 1 6】

請求項 1 において、

前記コントローラは、前記試し書きによって得られた情報を情報センターに送信することを特徴とする半導体装置。

【請求項 1 7】

請求項 1 6 において、

前記コントローラは、前記情報センターから他のメモリデバイスの試し書き結果を受け取り、前記他のメモリデバイスの試し書き結果を用いて前記書き込み条件を決定することを特徴とする半導体装置。