

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5154819号
(P5154819)

(45) 発行日 平成25年2月27日(2013.2.27)

(24) 登録日 平成24年12月14日(2012.12.14)

(51) Int.Cl.		F I		
HO 1 L 23/04	(2006.01)	HO 1 L 23/04	E	
HO 1 L 23/12	(2006.01)	HO 1 L 23/12	L	
HO 1 L 33/62	(2010.01)	HO 1 L 23/12	K	
		HO 1 L 33/00	4 4 0	

請求項の数 23 (全 20 頁)

(21) 出願番号	特願2007-97614 (P2007-97614)	(73) 特許権者	000190688 新光電気工業株式会社 長野県長野市小島田町80番地
(22) 出願日	平成19年4月3日(2007.4.3)	(74) 代理人	100070150 弁理士 伊東 忠彦
(65) 公開番号	特開2008-258322 (P2008-258322A)	(72) 発明者	白石 晶紀 長野県長野市小島田町80番地 新光電気 工業株式会社内
(43) 公開日	平成20年10月23日(2008.10.23)	(72) 発明者	村山 啓 長野県長野市小島田町80番地 新光電気 工業株式会社内
審査請求日	平成22年1月19日(2010.1.19)	(72) 発明者	春原 昌宏 長野県長野市小島田町80番地 新光電気 工業株式会社内

最終頁に続く

(54) 【発明の名称】 基板及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

貫通電極を有する基板の製造方法において、
前記貫通電極の端部周辺に位置する前記基板表面に少なくとも凹部または凸部の何れか一方を含む凹凸部を形成する工程と、
前記貫通電極の端部表面及び前記凹凸部の表面に外部接続用の電極層を形成する工程と
、
を有することを特徴とする基板の製造方法。

【請求項2】

前記凹凸部は、前記貫通電極の周囲を囲むように形成されることを特徴とする請求項1
に記載の基板の製造方法。 10

【請求項3】

前記凹凸部は、少なくとも前記凹部または前記凸部の何れか一方が複数配置され、前記複数の凹部または前記複数の凸部が前記貫通電極の中心から周辺方向の異なる位置に形成されることを特徴とする請求項1 または2に記載の基板の製造方法。

【請求項4】

前記外部接続用の電極層を形成する工程において、前記凹凸部の全表面に前記外部接続用の電極層を形成することを特徴とする請求項1乃至3の何れかに記載の基板の製造方法

。 【請求項5】

前記基板表面に絶縁層を形成する工程と、
前記凹凸部の表面に前記絶縁層に対する密着性及び導電性を有する密着層を形成する工程と、をさらに有することを特徴とする請求項 1 乃至 4 の何れかに記載の基板の製造方法
。

【請求項 6】

前記凹部の深さは 1 μm ~ 50 μm であり、前記凸部の高さは 1 μm ~ 10 μm であることを特徴とする請求項 1 乃至 5 の何れかに記載の基板の製造方法。

【請求項 7】

前記貫通電極の外周と、該貫通電極の外周に最も近接している凹凸部との間の距離が 10 μm ~ 100 μm であることを特徴とする請求項 1 乃至 6 の何れかに記載の基板の製造方法。

10

【請求項 8】

前記外部接続用の電極層上にバンプが形成されていることを特徴とする請求項 1 乃至 7 の何れかに記載の基板の製造方法。

【請求項 9】

前記基板はシリコンからなることを特徴とする請求項 1 乃至 8 の何れかに記載の基板の製造方法。

【請求項 10】

前記貫通電極及び前記外部接続用の電極層が電解めっきにより形成されていることを特徴とする請求項 1 乃至 9 の何れかに記載の基板の製造方法。

20

【請求項 11】

前記貫通電極を形成するための貫通孔を形成する工程と、
前記貫通孔内の途中まで前記貫通電極を形成する工程と、をさらに有することを特徴とする請求項 1 乃至 10 の何れかに記載の基板の製造方法。

【請求項 12】

前記貫通孔の開口内壁に粗化处理を施す工程を有することを特徴とする前記請求項 11 に記載の基板の製造方法。

【請求項 13】

貫通電極を有する基板において、
基板表面の前記貫通電極の端部周辺に形成され、少なくとも凹部または凸部の何れか一方を含む凹凸部と、
前記貫通電極の端部表面及び前記凹凸部の表面に形成される外部接続用の電極層とを備えたことを特徴とする基板。

30

【請求項 14】

前記凹凸部は、前記貫通電極の周囲を囲むように形成されていることを特徴とする請求項 13 に記載の基板。

【請求項 15】

前記凹凸部は、少なくとも前記凹部または前記凸部の何れか一方が複数配置され、前記複数の凹部または前記複数の凸部が前記貫通電極の中心から周辺方向の異なる位置に配置されていることを特徴とする請求項 13 または 14 に記載の基板。

40

【請求項 16】

前記貫通電極が形成される貫通孔の内壁の少なくとも一部が微小な凹凸を有する粗面であることを特徴とする請求項 13 乃至 15 の何れかに記載の基板。

【請求項 17】

前記外部接続用の電極層は、前記凹凸部の全表面に形成されることを特徴とする請求項 13 乃至 16 の何れかに記載の基板。

【請求項 18】

前記基板表面には絶縁層が形成されており、
前記凹凸部の表面に積層され、前記絶縁層に対する密着性及び導電性を有する密着層を有することを特徴とする請求項 13 乃至 17 の何れかに記載の基板。

50

【請求項 19】

前記凹部の深さは $1\ \mu\text{m}$ ~ $50\ \mu\text{m}$ であり、前記凸部の高さは $1\ \mu\text{m}$ ~ $10\ \mu\text{m}$ であることを特徴とする請求項 13 乃至 18 の何れかに記載の基板。

【請求項 20】

前記貫通電極の外周と、該貫通電極の外周に最も近接している凹凸部との間の距離が $10\ \mu\text{m}$ ~ $100\ \mu\text{m}$ であることを特徴とする請求項 13 乃至 19 の何れかに記載の基板。

【請求項 21】

前記外部接続用の電極層上にバンプが形成されていることを特徴とする請求項 13 乃至 20 の何れかに記載の基板。

【請求項 22】

前記基板はシリコンからなることを特徴とする請求項 13 乃至 21 の何れかに記載の基板。

【請求項 23】

前記貫通電極及び前記外部接続用の電極層が電解めっきにより形成されていることを特徴とする請求項 13 乃至 22 の何れかに記載の基板。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は基板及びその製造方法に係り、特に気密封止されるパッケージに用いられ、貫通電極を有する基板及びその製造方法に関する。

【背景技術】

【0002】

基板上に形成される、または基板上に搭載される素子には、様々な種類のものが存在するが、当該素子の種類によっては、基板上で封止された状態で用いられることが好ましい場合がある。

【0003】

例えば、LED (light emitting diode) などの光機能素子、あるいはマイクロ・エレクトロ・メカニカル・システム (Micro Electro Mechanical System、MEMS と呼ばれる場合がある) を用いた素子 (以下文中では「MEMS 素子」と称する) は、微細で精密な構成であるので、構造上基板上で封止されて用いられることが好ましい。

【0004】

このような素子としては、光機能素子の他に、例えば圧力センサ、加速度センサ、ジャイロなどがある。このような素子は、真空状態や減圧状態、または不活性ガスで置換された雰囲気を用いられることが好ましく、外気及び外気に含まれる塵埃の影響を受けない封止構造体により封止された空間に収納されていることが好ましい。

【0005】

この種の気密封止のパッケージとしては、シリコンウェハを張り合わせることにより、半導体素子を封止する方法が提案されている (例えば、特許文献 1 参照)。

【0006】

一方、上記のような気密封止構造を用いた構成においては、素子の電極がシリコン基板 (以下「基板」と称する) を貫通する貫通電極に接合されて電氣的な接続を行なうように構成することで、パッケージの小型化及び薄型化が図られている。

【0007】

また、貫通電極を有するパッケージでは、基板の貫通孔の内壁に形成された絶縁層と貫通電極との密着性の低下あるいは劣化が生じると、外気が貫通孔から気密封止された空間に侵入するおそれがある。このような貫通孔における気密性の低下を防ぐ手段として、例えば、貫通孔に形成された貫通電極の端部及び貫通電極周辺の基板表面に導電層を積層して当該導電層と基板表面との密着性により気密性を確保する方法がある (例えば、特許文献 2 参照)。

【特許文献 1】特開 2005 - 19966 号公報

10

20

30

40

50

【特許文献2】特開2005-11987号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

しかしながら、上記方法では、当該導電層と基板表面との密着性を得るため、貫通電極を中心とする半径方向に導電層を大きく形成する必要があるため、パッケージ自体が大型化するという問題があった。

また、各素子の小型化に伴って隣接する貫通電極間の距離が狭くなるにつれて導電層の設置スペースが制限されると、十分な気密性を確保することが難しくなる。

【0009】

そこで、本発明は上記事情に鑑み、上記課題を解決した基板及びその製造方法を提供することを目的とする。

【課題を解決するための手段】

【0010】

上記課題を解決するため、本発明は以下のような手段を有する。

【0011】

本発明の一観点によれば、貫通電極を有する基板の製造方法において、前記貫通電極の端部周辺に位置する前記基板表面に少なくとも凹部または凸部の何れか一方を含む凹凸部を形成する工程と、前記貫通電極の端部表面及び前記凹凸部の表面に外部接続用の電極層を形成する工程と、を有することを特徴とする基板の製造方法により、上記課題を解決するものである。

【0013】

本発明の他の観点によれば、貫通電極を有する基板において、基板表面の前記貫通電極の端部周辺に形成され、少なくとも凹部または凸部の何れか一方を含む凹凸部と、前記貫通電極の端部表面及び前記凹凸部の表面に形成される外部接続用の電極層とを備えたことを特徴とする基板により、上記課題を解決するものである。

【発明の効果】

【0014】

本発明によれば、貫通電極の端部周辺に位置する基板表面に少なくとも凹部または凸部の何れか一方を含む凹凸部を形成し、凹凸部の表面に電極層を形成するため、基板表面と電極層との接合距離を凹部または凸部の形状によって実質的に延長することが可能になり、貫通電極周辺での気密性をより高めることができると共に、電極層の設置スペースが小さくても気密性を確保することができるので、パッケージの小型化にも対応することが可能になる。

【発明を実施するための最良の形態】

【0015】

以下、図面を参照して本発明を実施するための最良の形態について説明する。

【実施例1】

【0016】

図1は、本発明の実施例1による基板を用いたパッケージ100を模式的に示す縦断面図である。図1を参照するに、パッケージ100は、例えばSiよりなる基板101に、光機能素子として、例えばLEDよりなる発光素子102が実装されてなる半導体装置である。発光素子102は、サファイア(Al_2O_3)を基材としてP層、N層、電極などが形成されている。

【0017】

尚、本実施例では、発光素子102が基板101に実装される構成について説明しているが、発光素子のみではなく、例えば、受光素子あるいはMEMS素子を実装した構成の半導体装置にも本発明を適用することができるのは、勿論である。

【0018】

また、発光素子102上には光透過性の、例えばガラスよりなる平板状のカバー103

10

20

30

40

50

が設置される。

【0019】

また、基板101には、発光素子102を実装するためのベース101Aと、ベース101A上に起立する壁部101Bとにより画成された収納部101Cが設けられている。この収納部101Cは、基板101の上面側が開口となる向きで形成されている。そして、パッケージ100は、収納部101Cの周囲を囲むように形成された壁部101Bの上端がカバー103と接合されることで発光素子102を封止する構成となる。すなわち、発光素子102は、気密に封止された密閉空間である収納部101Cに実装される。このため、収納部101Cを、例えば減圧状態としたり、または不活性ガスで満たすことが可能となり、発光素子102の性能の維持と長寿命化を図ることが可能となる。

10

【0020】

また、基板101とカバー103とが陽極接合により接続されていると、例えば樹脂などの有機材料により接合される場合に比べて発光素子102が封止される空間が清浄に保持されるため、発光素子102の品質が良好となり、好ましい。

【0021】

また、発光素子102は、例えばAuよりなるバンプ106上に設置され、当該バンプ106は例えばAu層が表面となるようにNi層とAu層が積層されてなる接続層106Aを介して基板101の底面を貫通するように形成される貫通電極107と電気的に接続されている。また、接続層106Aは、Ni/Pd/Auめっき層(Auが表面になる)あるいは他のめっき層を用いても良い。

20

【0022】

貫通電極107の、発光素子102が接続される側の反対側(図1中、下端側)には、例えばAu層が表面となるようにNi層とAu層が積層されてなる接続層108Aが形成され、さらに当該接続層108Aに半田バンプ108が形成されている。すなわち、貫通電極107が形成されることによって、発光素子102と、当該発光素子102が封止される空間の外側の接続対象とを、容易に接続することが可能になっている。また、半田バンプ108と貫通電極107の間にも、例えばNi/Auメッキ層よりなる接続層が形成されていてもよいが、本図では図示を省略している。

【0023】

また、基板101の下面には、絶縁層(シリコン酸化膜)110が形成され、例えば当該基板101と、貫通電極107との間や、バンプ106との間は絶縁層110によって絶縁されている。

30

【0024】

ここで、基板101のベース101Aを貫通する貫通孔120及び貫通孔120に形成された貫通電極107の封止構造について説明する。図1において、拡大して示す部分が、基板101の封止構造130である。この封止構造130は、貫通孔120の内部の円筒状空間にCuまたはNiを電解めっき法などにより成長させてなる貫通電極107と貫通孔120の内壁に積層された絶縁層(シリコン酸化膜)110との間での密着性が劣化した場合に微小な隙間が生じ、この隙間によって収納部101Cに外気が侵入したり、あるいは収納部101Cに加圧された不活性ガスが外部に漏れたりすることを防止するための封止構造である。

40

【0025】

封止構造130は、ベース101Aの下面側表面に形成された凹凸部140と、この凹凸部140の表面に積層された密着層150と、密着層150に積層された給電層160と、給電層160の表面に積層された電極層170とから構成されている。

【0026】

凹凸部140は、貫通電極107の外周または貫通孔120の内壁から半径方向に所定距離L1(例えば、10 μ m~100 μ m)離間した位置に形成された第1凹部180と、第1凹部180よりさらに外側へ所定距離L2(例えば、10 μ m~100 μ m)離間した位置に形成された第2凹部190とを有する。

50

【 0 0 2 7 】

また、第1凹部180と第2凹部190の間には、凸部200が形成されている。凸部200の半径方向の幅L3（例えば、10 μ m～100 μ m）は、第1凹部180と第2凹部190との間隔（離間距離）に等しい。尚、本実施例では、各距離L1, L2, L3が等間隔となるように設定されているが、夫々異なる距離にして不均一な間隔で配置されるようにしても良い。

【 0 0 2 8 】

このように貫通電極107の外周または貫通孔120の内壁から半径方向の異なる位置に第1凹部180、凸部200、第2凹部190が形成されることで凹凸部140に対する密着層150の接合長さLは、電極層170の半径Rに半径方向及び垂直方向の段差部分の長さH（第1凹部180、第2凹部190の深さ）の4倍を加算した長さとなる（ $L = R + 4H$ ）。そのため、電極層170の半径Rよりも第1凹部180、第2凹部190の段差数分だけ接合距離が延長されたことになり、ベース101Aと電極層170との接合強度が高まると共に、ベース101Aの下面側表面での気密性が格段に高められている。

10

【 0 0 2 9 】

この第1凹部180、第2凹部190の深さHは、電極層170の半径Rや貫通孔120の内径などに対応する所定値（例えば、1 μ m～50 μ m）に設定される。第1凹部180、第2凹部190の深さHは、同一寸法でも良いし、夫々が異なる寸法となるようにしても良い。

20

【 0 0 3 0 】

尚、第1凹部180、第2凹部190の半径方向の位置、及び深さは、上記括弧内の数値に限るものではなく、夫々貫通電極107の直径（貫通孔120の内径）や基板101またはベース101Aの厚さ等によって任意に選択される数値が設定される。

【 0 0 3 1 】

ここで、上記パッケージ100に用いられる封止構造130を製造する製造方法の一例について、図2A～図2Kに基づき、手順（その1～11）を説明する。ただし、以下の図中、先に説明した部分には同一の参照符号を付し、説明を省略する場合がある。

【 0 0 3 2 】

まず、図2Aに示す工程において、例えばSiよりなる基板101の上面側をエッチングしてパターンニングし、発光素子102（図1参照）を設置するための収納部101Cを形成する。尚、本実施例では、基板101の上面側からエッチングして発光素子102を収納する収納部101Cを形成する製造方法について説明するが、基板101の厚さが薄い場合には、平板状に形成された基板の表面に発光素子102の周囲を囲むための壁を積層して収納部を形成する製造方法を用いて良い。

30

【 0 0 3 3 】

次に、図2Bに示す工程において、貫通電極107を形成するための貫通孔120を、エッチングにより基板101のベース101Aを上下方向に貫通するように形成する。この後の工程では、図2B中に示す貫通孔120及びその周辺を囲むA部に封止構造130を形成する際の手順について説明する。

40

【 0 0 3 4 】

次に、図2Cに示す工程において、ベース101Aの下面側（図2Cでは説明の便宜上下方向を逆向きに示す）の表面101Dにドライフィルムレジスト等のレジスト210を積層する。

【 0 0 3 5 】

次に、図2Dに示す工程において、レジスト210をパターンニング（露光、現像）して前述した第1凹部180、第2凹部190の形成位置に対応する箇所から除去する。パターンニングによりレジスト210に形成された開口212、214は、第1凹部180、第2凹部190の輪郭形状に対応しており、夫々貫通孔120から半径方向に所定距離離間した位置で貫通孔120を囲むように同心円状、または貫通孔120を中心とする四角形

50

状の枠状に形成される。

【0036】

次に、図2Eに示す工程において、パターンニングされたレジスト210の開口212、214内に露出するベース101Aの表面101Dにエッチング処理を施し、第1凹部180、第2凹部190からなる環状溝(上方からみて環状)または四角枠状溝(上方からみて四角形)を形成する。実際は、ベース101Aの上面側の面がレジスト210等によりマスクされた状態でエッチングが行なわれるため、ベース101Aの表面101Dに開口212、214のパターン形状(上方からみた形状)に応じた形状の第1凹部180、第2凹部190がエッチングされる。従って、レジスト210の開口212、214の各寸法や間隔を換えることにより、第1凹部180、第2凹部190を任意の寸法及び間隔に形成することが可能になる。

10

【0037】

次に、図2Fに示す工程において、剥離液により膨潤、軟化させ、ブラッシングによりレジスト210を除去する。これにより、ベース101Aの表面101Dに、貫通孔120の周囲を囲むように第1凹部180、第2凹部190、凸部200が同心円状または四角枠状に形成された状態の基板101が得られる。

【0038】

次に、図2Gに示す工程において、ベース101Aの下面(第1凹部180、第2凹部190、凸部200の表面を含む)、収納部101Cの内壁面や貫通孔120の内壁面を含む基板101の表面に、例えば熱CVD法などにより、酸化膜(シリコン酸化膜、または熱酸化膜と呼ぶ場合もある)からなる絶縁層110を形成する。

20

【0039】

次に、図2Hに示す工程において、例えば基板101のベース101Aの下面側に導電性テープ220(図2H中、一点鎖線で示す)を貼り付ける。そして、この導電性テープ220を給電層として電解めっき法等により貫通孔120にCu層またはNi層を成長させる。これにより、貫通孔120には、CuまたはNiが析出して得られた貫通電極107が形成される。そして、貫通孔120に貫通電極107が形成された後は、導電性テープ220をベース101Aの下面から剥がして除去する。

【0040】

次に、図2Iに示す工程において、PVD(Physical Vapor Deposition)法またはCVD(Chemical Vapor Deposition)法により絶縁層110に対して良好な密着性を有する密着メタル(例えば、Ti, Ta, Crなど)を第1凹部180、第2凹部190、凸部200、貫通電極107を含むベース101Aの表面101D全体に蒸着させて密着層150を積層する。

30

【0041】

そのため、密着層150の表面は、貫通孔120の内壁(または貫通電極107の外周)からの周縁部までの半径方向(周辺方向)の長さ、第1凹部180、第2凹部190、凸部200の上下方向の深さ(または高さ)を加算した距離を有する。このように密着層150は、第1凹部180、第2凹部190、凸部200の表面(半径方向及び上下方向の壁面を含む)に接合されるため、絶縁層110との間の気密性が高められており、絶縁層110に対して強固に積層される。

40

【0042】

次に、図2Jに示す工程において、PVD法または無電解めっき法により一例としてCu等からなる給電層160を密着層150の表面に積層する。給電層160は、密着性の高い密着層150に接合されると共に、第1凹部180、第2凹部190、凸部200の表面(上下方向の壁面を含む)にも接合されるため、平坦面に接合する場合よりも接合距離が大幅に延長されることにより、密着層150と給電層160との間の気密性が高められており、密着層150に対して強固に積層される。

【0043】

次に、図2Kに示す工程において、給電層160の表面にめっきレジスト230を形成

50

し、次いでめっきレジスト230をパターニング（露光、現像）して前述した電極層170の形成位置に対応する箇所を除去して電極層形成用開口232を形成する。電極層形成用開口232は、第1凹部180、第2凹部190、凸部200が露出するように上方からみて貫通電極107の軸心を中心とする円形または四角形状に形成される。

【0044】

次に、図2Lに示す工程において、セミアディティブ法により給電層160からの給電による電解めっきを施して給電層160の表面にCuめっき層からなる電極層170を積層する。また、電極層170はサブトラクティブ法などセミアディティブ法以外の方法で形成するようにしても良い。

【0045】

このように、電極層170は、第1凹部180、第2凹部190、凸部200の表面に絶縁層110、密着層150、給電層160を介して接合されるため、平坦面に接合する場合よりも接合距離が大幅に延長されることにより、給電層160との間の気密性が高められており、給電層160に対して強固に積層される。

【0046】

次に、図2Mに示す工程において、レジスト230を除去し、次いで電極層170の下方部分を除く領域（電極層170の外側の領域）の密着層150と給電層160をエッチングにより除去する。これで、図1に示す封止構造130が完成する。

【0047】

このように、封止構造130は、ベース101Aの表面に形成された第1凹部180、第2凹部190、凸部200の表面（上下方向の壁面を含む）に絶縁層110、密着層150、給電層160、電極層170を積層する構成であるので、貫通孔120の内壁と貫通電極107の外周との間に微細な隙間が発生した場合でも、貫通電極107の周囲の気密性を高めることができると共に、平坦面のものよりも接合強度をより一層高めることが可能になる。

【0048】

続いて、上記封止構造130を有する基板101の収納部101Cに発光素子102を実装する手順（その1～9）について図3A～図3Iに基づいて説明する。ただし、以下の図中、先に説明した部分には同一の参照符号を付し、説明を省略する場合がある。

【0049】

まず、図3Aに示す工程において、ベース101Aの下面側には、複数の収納部101Cの夫々に設けられた貫通電極107の周辺に気密性が確保された封止構造130が形成されている。

【0050】

次に、図3Bに示す工程において、例えばメッキ法により、例えばNi/Auよりなる接続層106A、108Aを形成する。この場合、接続層106Aは、それぞれ貫通電極107の上端側（収納部101C側）に形成される。また、接続層108Aは、それぞれ貫通電極107の反対側（下端側）の電極層170上に形成される。

【0051】

次に、図3Cに示す工程において、接続層106A上に、一例としてAuワイヤのワイヤボンディングにより、それぞれバンプ106を形成する。なお、本図以降では、接続層106Aの図示を省略している。

【0052】

次に、図3Dに示す工程において、収納部101Cの周囲の壁部101Bの上端側表面に形成された絶縁層110を、例えばマスクエッチにより剥離する。本工程によって絶縁層110が除去された壁部101Bの上端には、後の工程においてガラスよりなるカバーを接合することが可能になる。

【0053】

次に、図3Eに示す工程において、発光素子102を収納部101C内に設置する。この場合、例えば熱圧着、または超音波接合などを用いて、発光素子102の電極とバンプ

10

20

30

40

50

106を電氣的に接合し、パンプ106を介して発光素子102と貫通電極107が電氣的に接続されるように構成する。

【0054】

次に、図3Fに示す工程において、例えばホウケイ酸ガラスよりなる、透過性を有する平板状のカバー103と基板101の壁部101Bの上端面を、例えば陽極接合法により接合し、発光素子102を基板101の収納部101C内に封止する構造が形成される。この場合、陽極接合法では、カバー103と基板101との間に高電圧を印加し、カバー103と基板101を昇温することでカバー103と壁部101Bの上端面とを接合する。

【0055】

上記の陽極接合が行われると、基板を構成するSiと、カバーを構成するガラス中の酸素が結合し、接合力が良好で安定した接合が行われる。また、樹脂材料を用いた接合と異なり、発光素子102が封止される空間を汚染するようなガス、不純物などが殆ど発生することがない。

【0056】

次に、図3Gに示す工程において、接続層108Aに半田パンプ108を形成する。

【0057】

次に、図3Hに示す工程において、基板101とカバー103をダイシングにより切断し、個片化することで、先に説明したパッケージ100(図1を参照)が完成する。

【実施例2】

【0058】

図4は実施例2による基板に用いられた封止構造を模式的に示す縦断面図である。パッケージ100に用いられる封止構造の実施例2について、図4に基づき説明する。以下の図中、先に説明した部分には同一の参照符号を付し、説明を省略する場合がある。

【0059】

図4に示されるように、実施例2の封止構造330は、ベース101Aの下面側表面に形成された凹凸部340と、この凹凸部340の表面に積層された密着層150と、密着層150に積層された給電層160と、給電層160の表面に積層された電極層170とから構成されている。

【0060】

凹凸部340は、貫通電極107の外周または貫通孔120の内壁に対して半径方向に所定距離L1(例えば、10 μ m~100 μ m)離間した位置に形成された第1凸部380と、第1凸部380よりさらに外側へ所定距離L2(例えば、10 μ m~100 μ m)離間した位置に形成された第2凸部390とを有する。

【0061】

また、第1凸部380と第2凸部390との間には、凹部400が形成されている。凹部400の半径方向の幅L3(例えば、10 μ m~100 μ m)は、第1凸部380と第2凸部390との間隔(離間距離)に等しい。尚、本実施例では、各距離L1, L2, L3が等間隔となるように設定されているが、夫々異なる距離にして不均一な間隔で配置されるようにしても良い。

【0062】

このように貫通電極107の外周または貫通孔120の内壁から半径方向の異なる位置に第1凸部380、凹部400、第2凸部390が形成されることで凹凸部340に対する密着層150の接合長さLは、電極層170の半径Rに半径方向及び垂直方向の段差部分の長さH(第1凸部380、第2凸部390の高さ)の4倍を加算した長さとなる(L=R+4H)。そのため、電極層170の半径Rよりも第1凸部380、第2凸部390の段差数分だけ接合距離が延長されたことになり、ベース101Aと電極層170との接合強度が高まると共に、ベース101Aの下面側表面での気密性が格段に高められている。

【0063】

この第1凸部380、第2凸部390の高さHは、電極層170の半径Rや貫通孔120の内径などに対応する所定値(例えば、 $1\mu\text{m} \sim 10\mu\text{m}$)に設定される。第1凸部380、第2凸部390の高さHは、同一寸法でも良いし、夫々が異なる寸法となるようにしても良い。

【0064】

尚、第1凸部380、第2凸部390の半径方向の位置、及び高さは、上記括弧内の数値に限るものではなく、夫々貫通電極107の直径(貫通孔120の内径)や基板101またはベース101Aの厚さ等によって任意に選択される数値が設定される。

【0065】

次に、上記の封止構造330を製造する製造方法について、図5A~図5Iに基づき、手順(その1~9)を説明する。尚、図5A~図5Iに示す各工程は、前述した図2C~図2Kに示す工程の別の実施例に相当する。以下の図中、先に説明した部分には同一の参照符号を付し、説明を省略する場合がある。

10

【0066】

まず、図5Aに示す工程において、ベース101Aの下面側(図5Aでは説明の便宜上下方向を逆向きに示す)の表面101Dにドライフィルムレジスト等のレジスト210を積層する。

【0067】

次に、図5Bに示す工程において、レジスト210をパターニング(露光、現像)して前述した第1凸部380、第2凸部390の形成位置に対応する箇所を除く部分から除去して第1凸部380、第2凸部390の形成位置に対応する箇所にレジスト210を残す。ベース101Aの表面101Dに残されたレジスト210のパターンは、第1凸部380、第2凸部390の輪郭形状に対応しており、夫々貫通孔120から半径方向に所定距離離れた位置で貫通孔120を囲むように同心円状、または貫通孔120を中心とする四角形状の枠状に形成される。

20

【0068】

次に、図5Cに示す工程において、パターニングされたレジスト210の間に形成された開口216、217、218内に露出するベース101Aの表面101Dにエッチング処理を施す。これにより、レジスト210が積層されていない部分の表面101Dが除去されるため、相対的に第1凸部380、第2凸部390からなる環状凸部(上方からみて環状)または四角枠状凸部(上方からみて四角形)、及び凹部400が形成される。

30

【0069】

実際は、ベース101Aの上面側の面がレジスト210等によりマスクされた状態でエッチングが行なわれるため、開口216、217、218のパターン形状(上方からみた形状)に応じた貫通孔120の周囲及びその外側に位置する凹部400がエッチングされる。従って、レジスト210の開口216、217、218の各寸法や間隔を換えることにより、第1凸部380、第2凸部390を任意の寸法及び間隔に形成することが可能になる。

【0070】

次に、図5Dに示す工程において、剥離液により膨潤、軟化させ、ブラッシングによりレジスト210を除去する。これにより、ベース101Aの表面101Dに、貫通孔120の周囲を囲むように第1凸部380、第2凸部390、凹部400が上方からみて同心円状または四角枠状に形成された状態の基板101が得られる。

40

【0071】

次に、図5Eに示す工程において、ベース101Aの下面(第1凸部380、第2凸部390、凹部400の表面を含む)、収納部101Cの内壁面や貫通孔120の内壁面を含む基板101の表面に、例えば熱CVD法などにより、酸化膜(シリコン酸化膜、または熱酸化膜と呼ぶ場合もある)からなる絶縁層110を形成する。

【0072】

次に、図5Fに示す工程において、例えば基板101のベース101Aの下面側に導電

50

性テープ 220 (図 5 F 中、一点鎖線で示す) を貼り付ける。そして、この導電性テープ 220 を給電層として電解めっき法等により貫通孔 120 に Cu 層または Ni 層を成長させる。これにより、貫通孔 120 には、Cu または Ni が析出して得られた貫通電極 107 が形成される。そして、貫通孔 120 に貫通電極 107 が形成された後は、導電性テープ 220 をベース 101 A の下面から剥がして除去する。

【0073】

次に、図 5 G に示す工程において、PVD (Physical Vapor Deposition) 法または CVD (Chemical Vapor Deposition) 法により絶縁層 110 に対して良好な密着性を有する密着メタル(例えば、Ti, Ta, Cr など)を第 1 凸部 380、第 2 凸部 390、凹部 400 貫通電極 107 を含むベース 101 A の表面全体に蒸着させて密着層 150 を積層する。

10

そのため、密着層 150 の表面は、貫通孔 120 の内壁(または貫通電極 107 の外周)からの周縁部までの半径方向(周辺方向)の長さ、第 1 凸部 380、第 2 凸部 390、凹部 400 の上下方向の深さ(または高さ)を加算した距離を有する。このように密着層 150 は、第 1 凸部 380、第 2 凸部 390、凹部 400 の表面(半径方向及び上下方向の壁面を含む)に接合されるため、絶縁層 110 との間の気密性が高められており、絶縁層 110 に対して強固に積層される。

【0074】

次に、図 5 H に示す工程において、PVD 法または無電解めっき法により一例として Cu 等からなる給電層 160 を密着層 150 の表面に積層する。給電層 160 は、密着性の高い密着層 150 に接合されると共に、第 1 凸部 380、第 2 凸部 390、凹部 400 の表面(上下方向の壁面を含む)にも接合されるため、平坦面に接合する場合よりも接合距離が大幅に延長されることにより、密着層 150 と給電層 160 との間の気密性が高められており、密着層 150 に対して強固に積層される。

20

【0075】

次に、図 5 I に示す工程において、給電層 160 の表面にめっきレジスト 230 を形成し、次いでめっきレジスト 230 をパターンニング(露光、現像)して前述した電極層 170 の形成位置に対応する箇所を除去して電極層形成用開口 232 を形成する。電極層形成用開口 232 は、第 1 凹部 180、第 2 凹部 190、凸部 200 が露出するように上方からみて貫通電極 107 の軸心を中心とする円形または四角形状に形成される。

30

【0076】

次に、図 5 J に示す工程において、セミアディティブ法により給電層 160 からの給電による電解めっきを施して給電層 160 の表面に Cu めっき層からなる電極層 170 を積層する。また、電極層 170 はサブトラクティブ法などセミアディティブ法以外の方法で形成するようにしても良い。このように、電極層 170 は、第 1 凸部 380、第 2 凸部 390、凹部 400 の表面に絶縁層 110、密着層 150、給電層 160 を介して接合されるため、平坦面に接合する場合よりも接合距離が大幅に延長されることにより、給電層 160 との間の気密性が高められており、給電層 160 に対して強固に積層される。

【0077】

次に、図 5 K に示す工程において、レジスト 230 を除去し、次いで電極層 170 の下方部分を除く領域(電極層 170 の外側の領域)の密着層 150 と給電層 160 をエッチングにより除去する。これで、図 4 に示す封止構造 330 が完成する。

40

【0078】

このように、封止構造 330 は、ベース 101 A の表面に形成された第 1 凸部 380、第 2 凸部 390、凹部 400 の表面(上下方向の壁面を含む)に絶縁層 110、密着層 150、給電層 160、電極層 170 を積層する構成であるので、貫通孔 120 の内壁と貫通電極 107 の外周との間に微細な隙間が発生した場合でも、貫通電極 107 の周囲の気密性を高めることができると共に、平坦面のものよりも接合強度をより一層高めることが可能になる。

【実施例 3】

50

【 0 0 7 9 】

図 6 は実施例 3 による基板に用いられた封止構造を模式的に示す縦断面図である。パッケージ 1 0 0 に用いられる封止構造の実施例 3 について、図 6 に基づき説明する。以下の図中、先に説明した部分には同一の参照符号を付し、説明を省略する場合がある。

【 0 0 8 0 】

図 6 に示されるように、実施例 3 の封止構造 4 3 0 は、貫通孔 1 2 0 の開口の内壁に微小な凹凸による粗面 4 4 0 が形成されている。この粗面 4 4 0 は、前述した実施例 1 の図 2 B の工程において、エッチングにより基板 1 0 1 のベース 1 0 1 A を上下方向に貫通する貫通孔 1 2 0 を形成した後、貫通孔 1 2 0 の内壁全面または貫通孔 1 2 0 の一部（開口端側）の内壁にハーフエッチングによる粗化处理を施すことにより形成される。

10

【 0 0 8 1 】

その後、前述した実施例 1 の図 2 G、図 2 I、図 2 J、図 2 L の工程により、ベース 1 0 1 A の全面及び貫通孔 1 2 0 の内壁（粗面 4 4 0 を含む）に絶縁層 1 1 0、密着層 1 5 0、給電層 1 6 0 を積層し、レジスト 2 3 0 の電極層形成用開口 2 3 2 に電極層 1 7 0 を形成する。また、図 2 H の工程により貫通電極 1 0 7 を形成する際は、電解めっき時間を短縮することにより、貫通孔 1 2 0 の開口の一端側の内壁が露出するように貫通電極 1 0 7 の一端が貫通孔 1 2 0 の開口端より低くなるように貫通電極 1 0 7 を形成する。

【 0 0 8 2 】

さらに、密着層 1 5 0 は、粗面 4 4 0 の表面に均一な膜厚で積層されることが望ましい。この密着層 1 5 0 は、例えば、分子レベルでの均一な薄膜形成が可能な A L D（アトムック・レイア・デポジジョン）で行なうことが好ましい。そして、微小な凹凸を有する密着層 1 5 0 の表面には、均一な膜厚を有する給電層 1 6 0 が積層されることが望ましい。

20

【 0 0 8 3 】

さらに、セミアディティブ法により給電層 1 6 0 からの給電による電解めっきを施して給電層 1 6 0 の表面に C u めっき層からなる電極層 1 7 0 を積層する。また、電極層 1 7 0 はサブトラクティブ法などセミアディティブ法以外の方法で形成するようにしても良い。

【 0 0 8 4 】

これにより、電極層 1 7 0 は、実施例 1、2 と同様に、実施例 1 の第 1 凹部 1 8 0、第 2 凹部 1 9 0（あるいは実施例 2 の第 1 凸部 3 8 0、第 2 凸部 3 9 0）の表面に積層されると共に、貫通孔 1 2 0 の開口の一端側の内壁に形成された微小な凹凸を有する粗面 4 4 0 の表面に絶縁層 1 1 0、密着層 1 5 0、給電層 1 6 0 を介して接合される。そのため、電極層 1 7 0 は、給電層 1 6 0 との間の気密性がより高められており、給電層 1 6 0 に対して強固に積層される。

30

【 0 0 8 5 】

また、実施例 3 では、貫通孔 1 2 0 の内壁に粗面 4 4 0 と、実施例 1 の第 1 凹部 1 8 0、第 2 凹部 1 9 0 あるいは実施例 2 の第 1 凸部 3 8 0、第 2 凸部 3 9 0 とを組み合わせるため、上記実施例 1、2 よりも密着層 1 5 0、給電層 1 6 0、電極層 1 7 0 との間の気密性がより一層高められており、給電層 1 6 0 に対して強固に積層される。

【 産業上の利用可能性 】

40

【 0 0 8 6 】

上記実施例では、基板 1 0 1 の収納部 1 0 1 C に発光素子 1 0 2 が実装された場合を例に挙げて説明したが、これに限らず、発光素子 1 0 2 以外の素子（例えば、MEMS 素子など）が実装される基板の封止構造にも本発明が適用できるのは勿論である。

また、上記各実施例では、基板 1 0 1 の下面側だけに第 1 凹部 1 8 0、第 2 凹部 1 9 0 あるいは第 1 凸部 3 8 0、第 2 凸部 3 9 0 を設ける構成について説明したが、これに限らず、基板 1 0 1 の上面側及び下面側（貫通電極 1 0 7 の両端側）に第 1 凹部 1 8 0、第 2 凹部 1 9 0 あるいは第 1 凸部 3 8 0、第 2 凸部 3 9 0 を設けるようにしても良いのは勿論である。また、上記実施例 3 の粗面 4 0 0 を貫通電極 1 0 7 の両端側の開口内壁に形成し、絶縁層 1 1 0、密着層 1 5 0、給電層 1 6 0 を介して電極層 1 7 0 を積層するようにし

50

ても良い。

【0087】

また、上記各実施例では、発光素子102が実装される基板101に貫通電極107を設ける構成を一例として説明したが、これに限らず、例えば、集積回路が形成されたシリコン基板に貫通電極107を設けると共に、上記実施例1の封止構造130、または実施例2の封止構造530、または貫通孔120の開口内壁に粗面440を形成し、粗面440に絶縁層110、密着層150、給電層160を介して電極層170を積層する構成を適用することも可能である。

【図面の簡単な説明】

【0088】

【図1】本発明の実施例1による基板を用いたパッケージ100を模式的に示す縦断面図である。

【図2A】実施例1の基板の製造方法(その1)を説明するための図である。

【図2B】実施例1の基板の製造方法(その2)を説明するための図である。

【図2C】実施例1の基板の製造方法(その3)を説明するための図である。

【図2D】実施例1の基板の製造方法(その4)を説明するための図である。

【図2E】実施例1の基板の製造方法(その5)を説明するための図である。

【図2F】実施例1の基板の製造方法(その6)を説明するための図である。

【図2G】実施例1の基板の製造方法(その7)を説明するための図である。

【図2H】実施例1の基板の製造方法(その8)を説明するための図である。

【図2I】実施例1の基板の製造方法(その9)を説明するための図である。

【図2J】実施例1の基板の製造方法(その10)を説明するための図である。

【図2K】実施例1の基板の製造方法(その11)を説明するための図である。

【図2L】実施例1の基板の製造方法(その12)を説明するための図である。

【図2M】実施例1の基板の製造方法(その13)を説明するための図である。

【図3A】実施例1の基板に発光素子を実装する製造方法(その1)を説明するための図である。

【図3B】実施例1の基板に発光素子を実装する製造方法(その2)を説明するための図である。

【図3C】実施例1の基板に発光素子を実装する製造方法(その3)を説明するための図である。

【図3D】実施例1の基板に発光素子を実装する製造方法(その4)を説明するための図である。

【図3E】実施例1の基板に発光素子を実装する製造方法(その5)を説明するための図である。

【図3F】実施例1の基板に発光素子を実装する製造方法(その6)を説明するための図である。

【図3G】実施例1の基板に発光素子を実装する製造方法(その7)を説明するための図である。

【図3H】実施例1の基板に発光素子を実装する製造方法(その8)を説明するための図である。

【図4】実施例2による基板に用いられた封止構造を模式的に示す縦断面図である。

【図5A】実施例2の基板の製造方法(その1)を説明するための図である。

【図5B】実施例2の基板の製造方法(その2)を説明するための図である。

【図5C】実施例2の基板の製造方法(その3)を説明するための図である。

【図5D】実施例2の基板の製造方法(その4)を説明するための図である。

【図5E】実施例2の基板の製造方法(その5)を説明するための図である。

【図5F】実施例2の基板の製造方法(その6)を説明するための図である。

【図5G】実施例2の基板の製造方法(その7)を説明するための図である。

【図5H】実施例2の基板の製造方法(その8)を説明するための図である。

10

20

30

40

50

【図 5 I】実施例 2 の基板の製造方法（その 9）を説明するための図である。

【図 5 J】実施例 2 の基板の製造方法（その 10）を説明するための図である。

【図 5 K】実施例 2 の基板の製造方法（その 11）を説明するための図である。

【図 6】実施例 3 による基板に用いられた封止構造を模式的に示す縦断面図である。

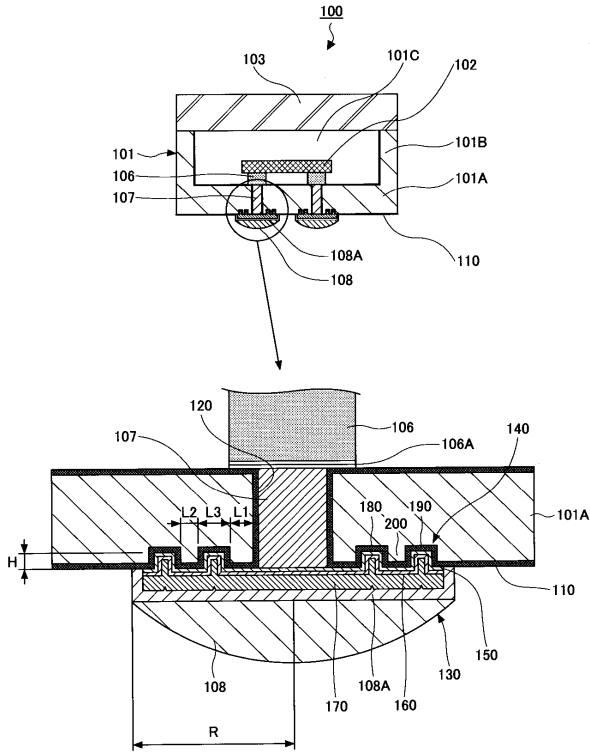
【符号の説明】

【 0 0 8 9 】

1 0 0	パッケージ	
1 0 1	基板	
1 0 1 A	ベース	
1 0 1 B	壁部	10
1 0 1 C	収納部	
1 0 2	発光素子	
1 0 3	カバー	
1 0 7	貫通電極	
1 0 8	半田バンプ	
1 1 0	絶縁層	
1 2 0	貫通孔	
1 3 0 , 3 3 0 , 4 3 0	封止構造	
1 4 0	凹凸部	
1 5 0	密着層	20
1 6 0	給電層	
1 7 0	電極層	
1 8 0	第 1 凹部	
1 9 0	第 2 凹部	
2 0 0	凸部	
3 8 0	第 1 凸部	
3 9 0	第 2 凸部	
4 0 0	凹部	
4 4 0	粗面	

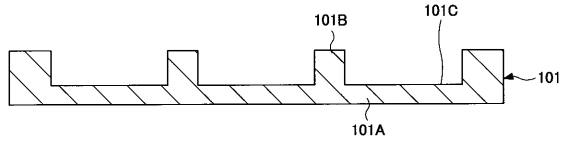
【図1】

本発明の実施例1による
基板を用いたパッケージ100を模式的に示す縦断面図



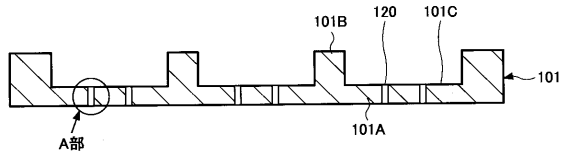
【図2A】

実施例1の基板の製造方法(その1)を説明するための図



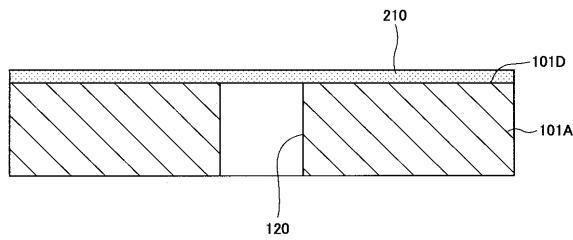
【図2B】

実施例1の基板の製造方法(その2)を説明するための図



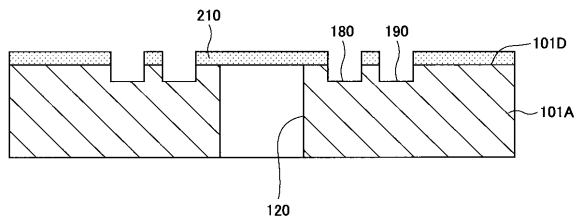
【図2C】

実施例1の基板の製造方法(その3)を説明するための図



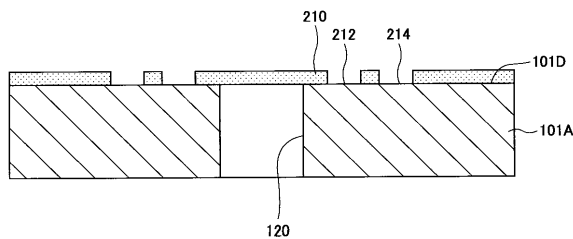
【図2E】

実施例1の基板の製造方法(その5)を説明するための図



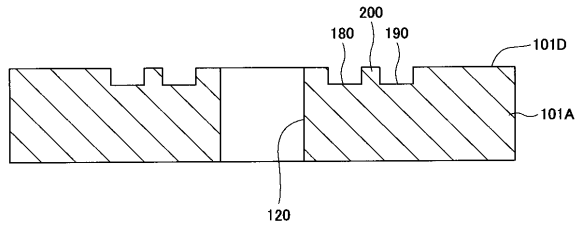
【図2D】

実施例1の基板の製造方法(その4)を説明するための図



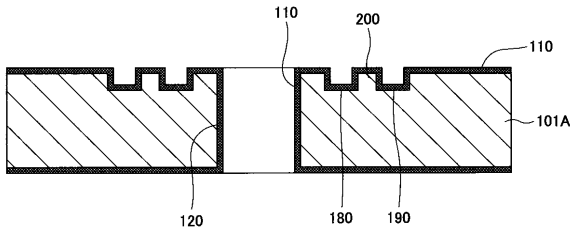
【図2F】

実施例1の基板の製造方法(その6)を説明するための図



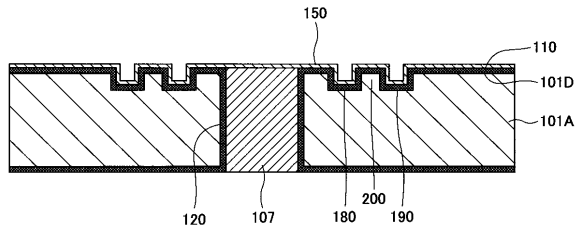
【図 2 G】

実施例1の基板の製造方法(その7)を説明するための図



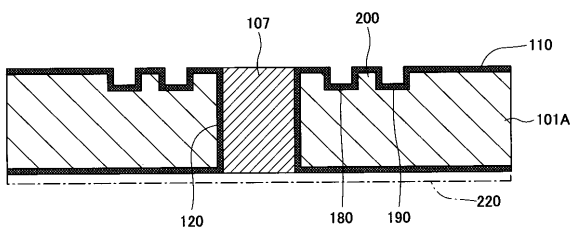
【図 2 I】

実施例1の基板の製造方法(その9)を説明するための図



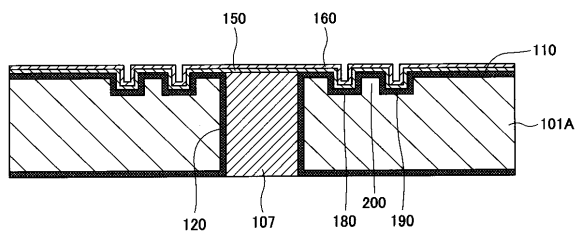
【図 2 H】

実施例1の基板の製造方法(その8)を説明するための図



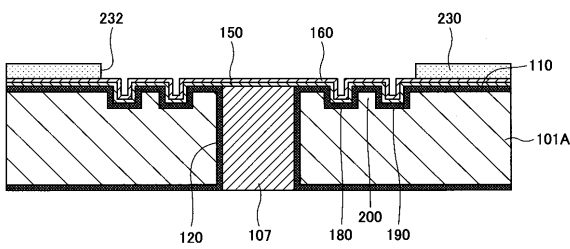
【図 2 J】

実施例1の基板の製造方法(その10)を説明するための図



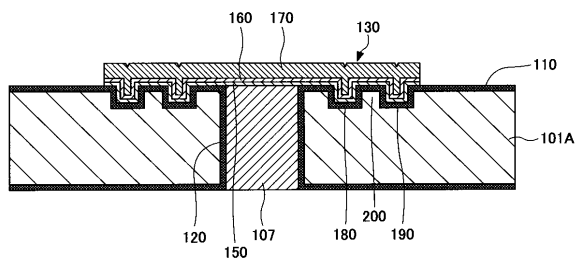
【図 2 K】

実施例1の基板の製造方法(その11)を説明するための図



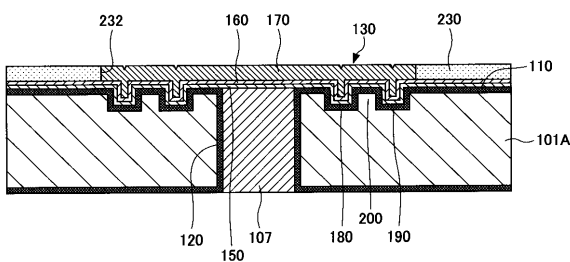
【図 2 M】

実施例1の基板の製造方法(その13)を説明するための図



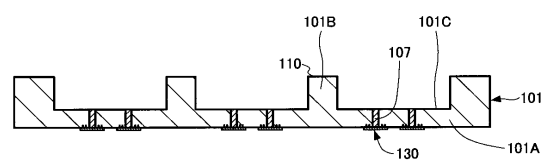
【図 2 L】

実施例1の基板の製造方法(その12)を説明するための図



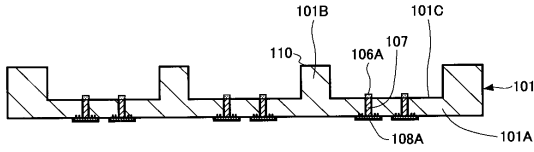
【図 3 A】

実施例1の基板に発光素子を実装する製造方法(その1)を説明するための図



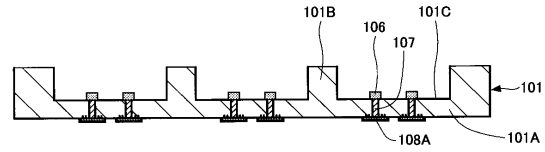
【図3B】

実施例1の基板に発光素子を実装する製造方法(その2)を説明するための図



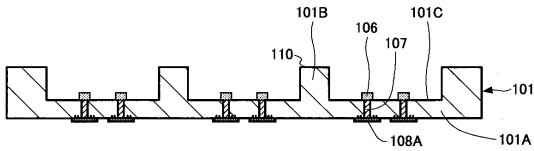
【図3D】

実施例1の基板に発光素子を実装する製造方法(その4)を説明するための図



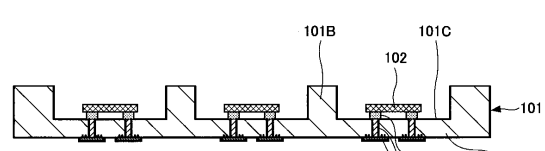
【図3C】

実施例1の基板に発光素子を実装する製造方法(その3)を説明するための図



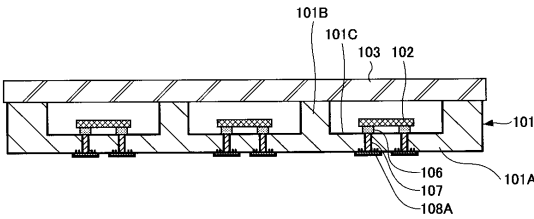
【図3E】

実施例1の基板に発光素子を実装する製造方法(その5)を説明するための図



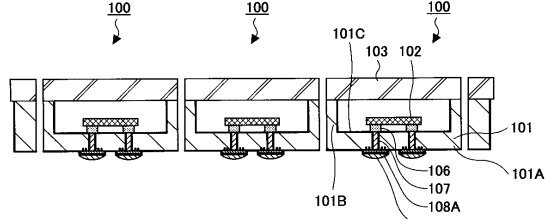
【図3F】

実施例1の基板に発光素子を実装する製造方法(その6)を説明するための図



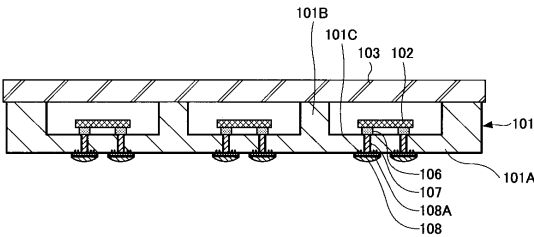
【図3H】

実施例1の基板に発光素子を実装する製造方法(その8)を説明するための図



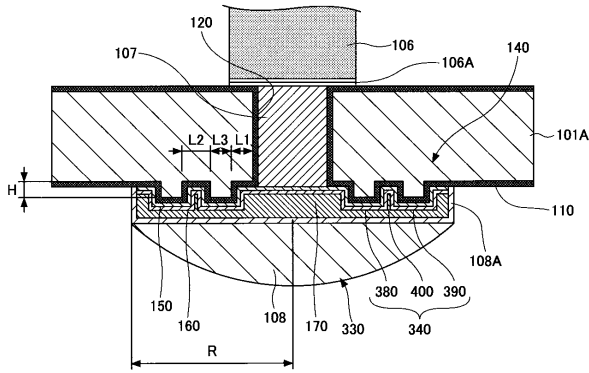
【図3G】

実施例1の基板に発光素子を実装する製造方法(その7)を説明するための図



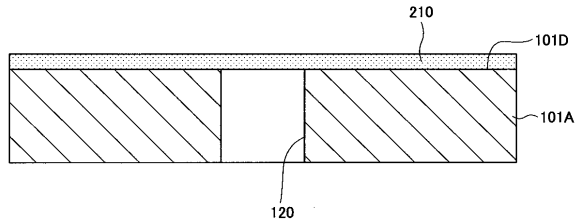
【図4】

実施例2による基板に用いられた封止構造を模式的に示す縦断面図



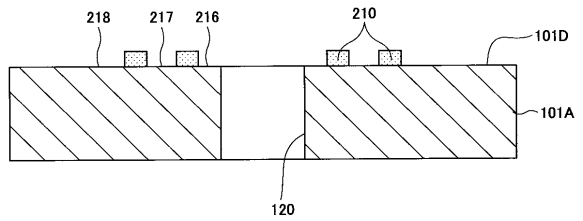
【図5A】

実施例2の基板の製造方法(その1)を説明するための図



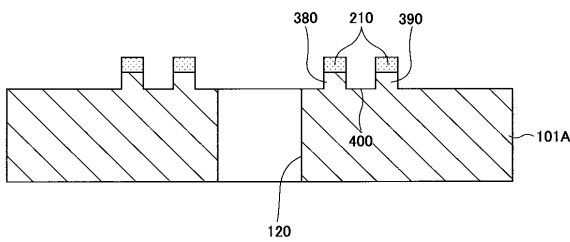
【図5B】

実施例2の基板の製造方法(その2)を説明するための図



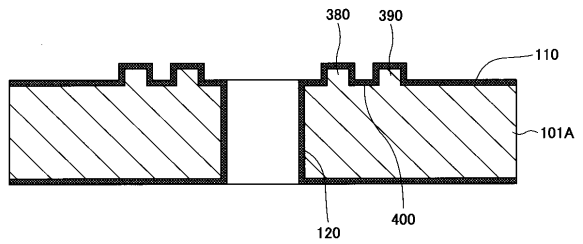
【図5C】

実施例2の基板の製造方法(その3)を説明するための図



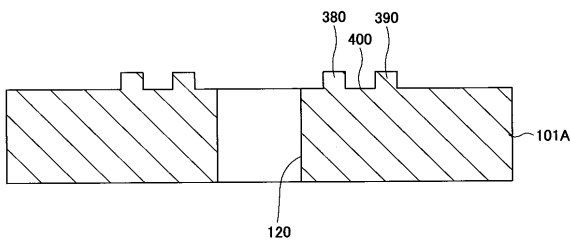
【図5E】

実施例2の基板の製造方法(その5)を説明するための図



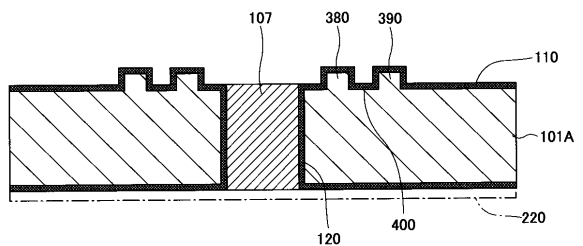
【図5D】

実施例2の基板の製造方法(その4)を説明するための図



【図5F】

実施例2の基板の製造方法(その6)を説明するための図



フロントページの続き

- (72)発明者 小泉 直幸
長野県長野市小島田町80番地 新光電気工業株式会社内
- (72)発明者 東 光敏
長野県長野市小島田町80番地 新光電気工業株式会社内

審査官 萩原 周治

- (56)参考文献 特開平11-026629(JP,A)
特開2002-118338(JP,A)
特開2007-027279(JP,A)
特許第3751625(JP,B2)
特開2000-353776(JP,A)
特開2005-019966(JP,A)
特開2005-011987(JP,A)

- (58)調査した分野(Int.Cl., DB名)
- | | |
|------|---------------|
| H01L | 23/00 - 23/26 |
| H01L | 33/44 - 33/64 |