



(12) 发明专利

(10) 授权公告号 CN 108701682 B

(45) 授权公告日 2021.07.30

(21) 申请号 201680078376.1

(22) 申请日 2016.11.29

(65) 同一申请的已公布的文献号
申请公布号 CN 108701682 A

(43) 申请公布日 2018.10.23

(30) 优先权数据
62/277,451 2016.01.11 US
15/151,285 2016.05.10 US

(85) PCT国际申请进入国家阶段日
2018.07.09

(86) PCT国际申请的申请数据
PCT/US2016/063973 2016.11.29

(87) PCT国际申请的公布数据
W02017/123332 EN 2017.07.20

(73) 专利权人 高通股份有限公司
地址 美国加利福尼亚州

(72) 发明人 S·顾 C·左 S·法内利 T·吉
Y·K·宋

(74) 专利代理机构 上海专利商标事务所有限公
司 31100

代理人 陈炜 袁逸

(51) Int.Cl.
H01L 23/66 (2006.01)
H01L 21/768 (2006.01)
H01L 23/522 (2006.01)
H01L 49/02 (2006.01)

(56) 对比文件
CN 101110431 A, 2008.01.23
CN 101044618 A, 2007.09.26
CN 101783894 A, 2010.07.21
CN 103765579 A, 2014.04.30
JP 2003224195 A, 2003.08.08

审查员 亢心洁

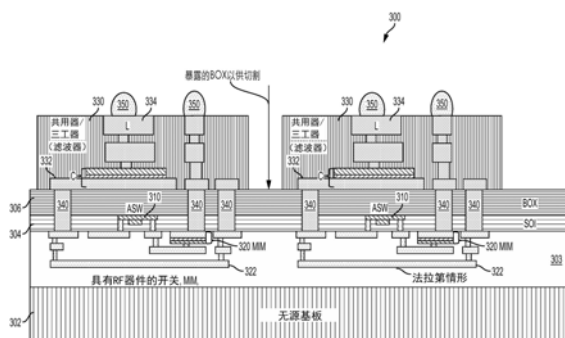
权利要求书3页 说明书9页 附图18页

(54) 发明名称

天线开关和共用器的单片集成

(57) 摘要

集成射频(RF)电路结构可包括电阻性基板材料和开关。开关可被安排在由电阻性基板材料支撑的绝缘体上覆硅(SOI)层中。集成RF电路结构还可以包括被耦合到SOI层的隔离层。集成RF电路结构还可以包括包含电感器和电容器的滤波器。滤波器可被安排在集成RF电路结构的与电阻性基板材料相对的表面上。另外,开关可被安排在隔离层的第一表面上。



1. 一种集成射频 (RF) 电路结构, 包括:
电阻性基板材料;
在由所述电阻性基板材料支撑的绝缘体上覆硅 (SOI) 层中的天线开关;
被耦合到所述SOI层的隔离层; 以及
包括电感器和电容器的滤波器, 其被安排在所述集成RF电路结构的与所述电阻性基板材料相对的表面上, 其中所述天线开关被安排在所述隔离层的面对所述电阻性基板材料的第一表面上, 而所述滤波器直接在所述隔离层的第二表面上, 该第二表面与直接支撑所述隔离层的第一表面的所述SOI层相对。
2. 如权利要求1所述的集成RF电路结构, 其中所述滤波器包括被安排在与所述隔离层的第一表面相对的所述第二表面上的共用器、三工器、低通滤波器、平衡非平衡滤波器和/或陷波滤波器。
3. 如权利要求1所述的集成RF电路结构, 进一步包括通孔, 所述通孔将所述隔离层的第一表面上的所述天线开关耦合到与所述第一表面相对的所述第二表面上的所述滤波器并穿过所述隔离层。
4. 如权利要求1所述的集成RF电路结构, 进一步包括接触所述天线开关的焊盘以及通过所述焊盘耦合到所述滤波器的互连。
5. 如权利要求1所述的集成RF电路结构, 其中所述天线开关直接在所述隔离层的第一表面上, 而所述SOI层由介电层直接支撑。
6. 如权利要求1所述的集成RF电路结构, 进一步包括法拉第笼, 所述法拉第笼在介电层中围绕所述天线开关。
7. 如权利要求1所述的集成RF电路结构, 进一步包括耦合到所述SOI层中的所述天线开关的金属绝缘体金属 (MIM) 电容器, 所述MIM电容器被安排在支撑所述SOI层的介电层中。
8. 如权利要求1所述的集成RF电路结构, 其中所述集成RF电路结构被集成到RF前端模块中, 所述RF前端模块被纳入到以下至少一者中: 音乐播放器、视频播放器、娱乐单元、导航设备、通信设备、个人数字助理 (PDA)、固定位置数据单元、移动电话以及便携式计算机。
9. 一种构建集成射频 (RF) 电路结构的方法, 包括:
在由电阻性基板材料支撑的绝缘体上覆硅 (SOI) 层中制造天线开关;
直接在与所述SOI层相对的隔离层的介电材料上制造由所述天线开关支撑的包括电感器和电容器的滤波器; 以及
制造通过与SOI层相对的所述隔离层的所述介电材料耦合所述滤波器和所述天线开关的通孔。
10. 如权利要求9所述的方法, 进一步包括:
沉积第一导电材料作为接触所述天线开关的焊盘; 以及
沉积第二导电材料作为通过所述焊盘耦合到所述滤波器的互连。
11. 如权利要求9所述的方法, 进一步包括:
将包括支撑所述SOI层的所述隔离层的块状晶片附连到所述电阻性基板材料上; 以及
移除所述块状晶片。
12. 如权利要求9所述的方法, 其中所述天线开关被直接制造在由所述SOI层支撑的所述隔离层的所述介电材料上。

13. 如权利要求9所述的方法,进一步包括在支撑所述SOI层的介电层中制造围绕所述天线开关的笼状结构。

14. 如权利要求9所述的方法,进一步包括将RF集成电路结构集成到RF前端模块中,所述RF前端模块被纳入到以下至少一者中:音乐播放器、视频播放器、娱乐单元、导航设备、通信设备、个人数字助理(PDA)、固定位置数据单元、移动电话以及便携式计算机。

15. 一种集成射频(RF)电路结构,包括:

电阻性基板材料;

被安排在由所述电阻性基板材料支撑的绝缘体上覆硅(SOI)层中的用于切换天线的装置;

被耦合到所述SOI层的隔离层;以及

包括电感器和电容器的滤波器,其被安排在所述集成RF电路结构的与所述电阻性基板材料相对的表面上,其中所述切换装置被安排在所述隔离层的面对所述电阻性基板材料的第一表面上,所述滤波器直接在所述隔离层的第二表面上,该第二表面与直接支撑所述隔离层的第一表面的所述SOI层相对。

16. 如权利要求15所述的集成RF电路结构,其中所述滤波器包括被安排在与所述隔离层的第一表面相对的所述第二表面上的共用器、三工器、低通滤波器、平衡非平衡滤波器和/或陷波滤波器。

17. 如权利要求15所述的集成RF电路结构,进一步包括通孔,所述通孔将所述隔离层的第一表面上的所述切换装置耦合到与所述第一表面相对的所述第二表面上的所述滤波器并穿过所述隔离层。

18. 如权利要求15所述的集成RF电路结构,进一步包括接触所述切换装置的焊盘以及通过所述焊盘耦合到所述滤波器的互连。

19. 如权利要求15所述的集成RF电路结构,其中所述切换装置直接在所述隔离层的第一表面上,而所述SOI层由介电层直接支撑。

20. 如权利要求15所述的集成RF电路结构,进一步包括法拉第笼,所述法拉第笼在介电层中围绕所述切换装置。

21. 如权利要求15所述的集成RF电路结构,进一步包括耦合到所述切换装置的金属绝缘体金属(MIM)电容器,所述MIM电容器被安排在支撑所述SOI层的介电层中。

22. 如权利要求15所述的集成RF电路结构,其中所述集成RF电路结构被集成到RF前端模块中,所述RF前端模块被纳入到以下至少一者中:音乐播放器、视频播放器、娱乐单元、导航设备、通信设备、个人数字助理(PDA)、固定位置数据单元、移动电话以及便携式计算机。

23. 一种射频(RF)前端模块,包括:

集成射频(RF)电路结构,包括由电阻性基板材料支撑的绝缘体上覆硅(SOI)层中的天线开关、被耦合到所述SOI层的隔离层、以及包括电感器和电容器的被安排在所述集成RF电路结构的与所述电阻性基板材料相对的表面上的滤波器,其中所述天线开关被安排在所述隔离层的面对所述电阻性基板材料的第一表面上,而所述滤波器直接在所述隔离层的第二表面上,该第二表面与直接支撑所述隔离层的第一表面的所述SOI层相对;以及

被耦合到所述天线开关的输出的天线。

24. 如权利要求23所述的RF前端模块,进一步包括通孔,所述通孔将所述隔离层的第一

表面上的所述天线开关耦合到与所述第一表面相对的所述第二表面上的所述滤波器并穿过所述隔离层。

25. 如权利要求23所述的RF前端模块,其中所述天线开关直接在所述隔离层的第一表面上,而所述SOI层由介电层直接支撑。

26. 如权利要求23所述的RF前端模块,其中所述RF前端模块被纳入到以下至少一者中: 音乐播放器、视频播放器、娱乐单元、导航设备、通信设备、个人数字助理(PDA)、固定位置数据单元以及计算机。

天线开关和共用器的单片集成

[0001] 相关申请的交叉引用

[0002] 本申请根据35U.S.C.§119(e) 要求于2016年1月11日提交的题为“MONOLITHIC INTEGRATION OF ANTENNA SWITCH AND DIPLEXER(天线开关和共用器的单片集成)”的美国临时专利申请No.62/277,451的权益,其公开内容通过援引全部明确纳入于此。

技术领域

[0003] 本公开一般涉及集成电路(IC)。更具体地,本公开涉及天线开关和共用器的单片集成。

[0004] 背景

[0005] 对于无线通信,共用器可以帮助处理载波聚集系统中所承载的信号。在载波聚集系统中,以高频带频率和低频带频率两者来传达信号。在芯片组中,共用器通常被插在天线和调谐器(或射频(RF)开关)之间以确保高性能。通常,共用器设计包括电感器和电容器。共用器能够通过使用具有高品质(Q)因数的电感器和电容器来获得高性能。高性能共用器还可通过减少各组件间的电磁耦合来获得,这可通过对各组件的几何设计和方向的布置来达成。可通过测量特定频率处的插入损耗和抑制(例如,以分贝(dB)来表达的量)来量化共用器性能。

[0006] 共用器制造工艺可与标准半导体工艺(诸如,用于制造压控电容器(变抗器)、开关阵列电容器、或其他类似电容器的工艺)兼容。在单个基板上制造共用器设计的组件可以是有益的。在单个基板上的制造还可以实现通过各种不同的参数进行调谐的可调谐共用器。

[0007] 以有效且成本高效的方式制造高性能共用器是有问题的。增加共用器中的电感器和电容器的Q因数也是一个问题。降低共用器中的各个组件之间的电磁耦合而同时又减小该共用器的大小并且最经济地使用资源将是有益的。

[0008] 概述

[0009] 集成射频(RF)电路结构可包括电阻性基板材料和开关。开关可被安排在由电阻性基板材料支撑的绝缘体上覆硅(SOI)层中。集成RF电路结构还可以包括被耦合到SOI层的隔离层。集成RF电路结构还可以包括包含电感器和电容器的滤波器。滤波器可被安排在集成RF电路结构的与电阻性基板材料相对的表面上。另外,开关可被安排在隔离层的第一表面上。

[0010] 构造集成射频(RF)电路结构的方法可以包括在由电阻性基板材料支撑的绝缘体上覆硅(SOI)层中制造开关。该方法还可以包括制造由开关支撑的包括电感器和电容器的滤波器。该方法可进一步包括制造通过介电材料耦合滤波器和开关的通孔。

[0011] 集成射频(RF)电路结构可包括电阻性基板材料和用于切换的装置。该切换装置可被安排在由电阻性基板材料支撑的绝缘体上覆硅(SOI)层中。集成RF电路结构还可以包括被耦合到SOI层的隔离层。集成RF电路结构还可以包括包含电感器和电容器的滤波器。滤波器可被安排在集成RF电路结构的与电阻性基板材料相对的表面上。另外,该切换装置可被安排在隔离层的第一表面上。

[0012] 射频 (RF) 前端模块可以包括集成射频 (RF) 电路结构。集成RF电路结构可包括电阻性基板材料和开关。开关可被安排在由电阻性基板材料支撑的绝缘体上覆硅 (SOI) 层中。集成RF电路结构还可以包括被耦合到SOI层的隔离层。集成RF电路结构还可以包括包含电感器和电容器的滤波器。滤波器可被安排在集成RF电路结构的与电阻性基板材料相对的表面。另外,开关可被安排在隔离层的第一表面上。RF前端模块还可以包括被耦合到开关的输出天线。

[0013] 这已较宽泛地勾勒出本公开的特征和技术优势以便下面的详细描述可以被更好地理解。本公开的附加特征和优点将在下文描述。本领域技术人员应当领会,本公开可容易被用作修改或设计用于实施与本公开相同的目的的其他结构的基础。本领域技术人员还应认识到,这样的等效构造并不脱离所附权利要求中所阐述的本公开的教导。被认为是本公开的特性的新颖特征在其组织和操作方法两方面连同进一步的优点和优点在结合附图来考虑以下描述时将被更好地理解。然而,要清楚理解的是,提供每一幅附图均仅用于解说和描述目的,且无意作为对本公开的限定的定义。

[0014] 附图简述

[0015] 为了更全面地理解本公开,现在结合附图参阅以下描述。

[0016] 图1A是根据本公开的一方面的采用共用器的射频 (RF) 前端 (RFFE) 模块的示意图。

[0017] 图1B是根据本公开的各方面的采用用于芯片集的共用器以提供载波聚集的射频 (RF) 前端 (RFFE) 模块的示意图。

[0018] 图2A是根据本公开的一方面的共用器设计的示意图。

[0019] 图2B是根据本公开的一方面的射频 (RF) 前端模块的示意图。

[0020] 图3解说了根据本公开的一方面的集成射频 (RF) 电路结构。

[0021] 图4A至4F解说了根据本公开的各方面的图3的集成射频 (RF) 电路结构的制造。

[0022] 图5解说了根据本公开的进一步方面的集成射频 (RF) 电路结构。

[0023] 图6A至6D解说了根据本公开的各方面的图5的集成射频 (RF) 电路结构的制造。

[0024] 图7是解说根据本公开的各方面的构造集成射频 (RF) 电路结构的方法的工艺流程图。

[0025] 图8是示出其中可有利地采用本公开的配置的示例性无线通信系统的框图。

[0026] 图9是解说根据一种配置的用于半导体组件的电路、布局、以及逻辑设计的设计工作站的框图。

[0027] 详细描述

[0028] 以下结合附图阐述的详细描述旨在作为各种配置的描述,而无意表示可实践本文中所描述的概念的仅有配置。本详细描述包括具体细节以便提供对各种概念的透彻理解。然而,对于本领域技术人员将显而易见的是,没有这些具体细节也可实践这些概念。在一些实例中,以框图形式示出众所周知的结构和组件以避免湮没此类概念。如本文所述的,术语“和/或”的使用旨在代表“可兼性或”,而术语“或”的使用旨在代表“排他性或”。

[0029] 由于成本和功耗的考虑,移动射频 (RF) 芯片设计 (例如,移动RF收发机) 已经迁移到深亚微米工艺节点。通过添加用于支持通信增强 (诸如载波聚集) 的电路功能而使移动RF收发机的设计复杂度进一步复杂化。移动RF收发机的进一步设计挑战包括模拟/RF性能考量,包括失配、噪声、以及其他性能考量。这些移动RF收发机的设计包括无源器件的使用,以

例如抑制谐振和/或执行滤波、旁路和耦合。

[0030] 现代半导体芯片产品的成功制造涉及所采用的材料和工艺之间的相互作用。具体地,用于后端制程 (BEOL) 工艺中的半导体制造的导电材料镀敷的形成是工艺流程中日益挑战的部分。这在保持小特征大小方面尤其如此。保持小特征大小的同样挑战也适用于玻璃基无源 (POG) 技术,其中高性能组件 (诸如,电感器和电容器) 被构建在也可非常低损耗的高度绝缘基板上。

[0031] 玻璃基无源器件涉及与其他技术 (诸如,表面安装技术或多层陶瓷芯片) 相比具有各种优点的高性能电感器和电容器组件。这些优点包括大小更紧凑以及制造工艺变化更小。玻璃基无源器件还具有满足严格的低插入损耗和低功耗规范的更高品质 (Q) 因数。可用玻璃基无源技术将器件 (诸如,电感器) 实现为3D结构。由于其3D实现,3D穿板电感器或其他3D器件也可经历数个设计约束。

[0032] 电感器是被用于根据电感值暂时存储线圈内磁场中的能量的器件的示例。该电感值提供了电压与通过电感器的电流的变化率的比率的量度。当流经电感器的电流变化时,能量被暂时存储在线圈中的磁场中。除了它们的磁场存储能力之外,电感器通常被用于交流 (AC) 电子装备中,诸如,无线电装备。例如,移动RF收发机的设计包括使用具有经改进的电感密度的电感器,同时减少高频处的磁损耗。

[0033] 本公开的各方面提供了用于在集成RF电路结构中天线开关和共用器/滤波器的单片集成的技术。用于集成RF电路结构的半导体制造的工艺流程可包括前端制程 (FEOL) 工艺、中部制程 (MOL) 工艺和后端制程 (BEOL) 工艺。将理解,术语“层”包括膜且不应被解读为指示纵向或横向厚度,除非另外声明。如本文中所描述的,术语“基板”可指代已切割晶片的基板或可指代尚未切割的晶片的基板。类似地,术语芯片和管芯可被可互换地使用,除非这种互换将难以置信。

[0034] 本公开的各方面描述了用于高品质 (Q) 因数RF应用的集成RF电路结构中的天线开关和共用器/滤波器的单片集成。在一种安排中,集成RF电路结构包括被安排在由电阻性基板材料支撑的绝缘体上覆硅 (SOI) 层上的开关。该集成RF电路结构可以进一步包括由开关支撑的包括电感器和电容器的滤波器。在本发明的一方面,电阻性材料是包括直接在处置基板上的隔离层 (例如,埋氧化物 (BOX) 层) 并且支撑SOI层的处置基板。在该安排中,滤波器被直接堆叠在由SOI层支撑的介电层上,并通过介电层被耦合到开关。在本公开的另一方面,开关和滤波器被安排在隔离层的相对表面上。在该安排中,SOI层由高电阻性载体晶片支撑,该载体晶片由玻璃、蓝宝石、富陷阱高电阻硅或其他类似材料组成。

[0035] 图1A是根据本公开的一方面的采用共用器200的射频 (RF) 前端 (RFFE) 模块100的示意图。RF前端模块100包括功率放大器102、双工器/滤波器104和射频 (RF) 开关模块106。功率放大器102将 (诸) 信号放大到特定功率水平以供传输。双工器/滤波器104根据各种不同参数 (包括频率、插入损耗、抑制或其它类似参数等) 对输入/输出信号进行滤波。另外,RF开关模块106可选择输入信号的特定部分以传递到RF前端模块100的其余部分上。

[0036] RF前端模块100还包括调谐器电路系统112 (例如,第一调谐器电路系统112A和第二调谐器电路系统112B)、共用器200、电容器116、电感器118、接地端子115和天线114。调谐器电路系统112 (例如,第一调谐器电路系统112A和第二调谐器电路系统112B) 包括各种组件,诸如调谐器、便携式数据录入终端 (PDET) 以及内务模数转换器 (HKADC)。调谐器电路系

统112可针对天线114执行阻抗调谐(例如,电压驻波比(VSWR)优化)。RF前端模块100还包括耦合到无线收发机(WTR)120的无源组合器108。无源组合器108将检测到的来自第一调谐器电路系统112A和第二调谐器电路系统112B的功率组合起来。无线收发机120处理来自无源组合器108的信息,并将该信息提供给调制解调器130(例如,移动站调制解调器(MSM))。调制解调器130向应用处理器(AP)140提供数字信号。

[0037] 如图1A中所示,共用器200位于调谐器电路系统112的调谐器组件与电容器116、电感器118及天线114之间。共用器200可被放置在天线114和调谐器电路系统112之间以提供从RF前端模块100到包括无线收发机120、调制解调器130和应用处理器140的芯片组的高系统性能。共用器200还对高频带频率和低频带频率两者执行频域复用。在共用器200对输入信号执行其频率复用功能之后,共用器200的输出被馈送给可任选的LC(电感器/电容器)网络,该LC网络包括电容器116和电感器118。该LC网络可提供针对天线114的额外阻抗匹配组件(在需要的情况下)。随后,具有特定频率的信号由天线114发射或接收。尽管示出了单个电容器和电感器,但也可以构想多个组件。

[0038] 图1B是根据本发明的一方面的用于芯片组160的包括第一共用器200-1的WiFi模块170和包括第二共用器200-2的RF前端模块150以提供载波聚集的示意图。WiFi模块170包括可将天线192通信地耦合到无线局域网模块(例如,WLAN模块172)的第一共用器200-1。RF前端模块150包括通过双工器180可将天线194通信地耦合到无线收发机(WTR)120的第二共用器200-2。无线收发机120和WiFi模块170的WLAN模块172被耦合到由电源152通过电源管理集成电路(PMIC)156供电的调制解调器(MSM,例如,基带调制解调器)130。芯片组160还包括电容器162和164,以及(诸)电感器166以提供信号完整性。PMIC 156、调制解调器130、无线收发机120和WLAN模块172各自包括电容器(例如,158、132、122和174)并且根据时钟154操作。芯片组160中各种电感器和电容器组件的几何设计和安排可以减少各组件之间的电磁耦合。

[0039] 图2A是根据本公开的一方面的共用器200的示图。共用器200包括高频带(HB)输入端口212、低频带(LB)输入端口214和天线216。共用器200的高频带路径包括高频带天线开关210-1。共用器200的低频带路径包括低频带天线开关210-2。包括RF前端模块的无线设备可以使用天线开关210和共用器200来实现对无线设备的RF输入和RF输出的宽范围频带。另外,天线216可以是多输入、多输出(MIMO)天线。多输入多输出天线将被广泛地用于无线设备的RF前端以支持诸如载波聚集等特征。

[0040] 图2B是根据本公开的一方面的RF前端模块250的示图。RF前端模块250包括天线开关(ASW)210和共用器200(或三工器),以实现图2A中所示的宽范围频带。另外,RF前端模块250包括由基板202支撑的滤波器230、RF开关220和功率放大器218。滤波器230可包括各种LC滤波器,其具有沿基板202安排的电感器(L)和电容器(C),以用于形成共用器、三工器、低通滤波器、平衡非平衡滤波器、和/或陷波滤波器以防止RF前端模块250中的高次谐波。

[0041] 在该安排中,共用器200被实现为在系统板201(例如,印刷电路板(PCB)或封装基板)上的表面安装器件(SMD)。相反,天线开关210被实现为在由RF前端模块250的系统板201支撑的基板202上。另外,滤波器230各种LC滤波器也被实现为RF前端模块250的基板202上的表面安装器件。虽然被示为滤波器230,但是LC滤波器包括使用拾取和放置技术在整个基板中安排的低通滤波器和/或陷波滤波器,以防止RF前端模块250中的高次谐波。

[0042] 不幸的是,在系统板201上各种LC滤波器的安排(例如,使用SMD附连)消耗了宝贵的RF前端基板面。另外,使用SMD附连的滤波器230的LC滤波器的实现涉及提供各种LC滤波器的单独表面安装连接的附加成本。此外,复杂的基板设计对于确保系统板201上的共用器200与基板202上的天线开关210之间的电连接是必要的。也就是说,使用SMD附连在系统板201上共用器200的实现涉及提供与基板202上的天线开关210的单独连接的附加成本。

[0043] 本公开的各个方面提供了用于通过晶片级工艺在RF前端封装上集成共用器/滤波器和天线开关的技术。本公开的各方面涉及用于高Q因数RF应用的滤波器/共用器和天线开关的3D集成。在一种安排中,描述了绝缘体上覆硅(SOI)实现,其中在SOI层中制造天线开关。该安排包括在天线开关上单片构建共用器,以节省制造共用器封装中的成本。在该安排中,LC滤波器和/或共用器被制造在SOI层上的隔离层上,该SOI层由玻璃基板上的介电层支撑,如图3所示。

[0044] 天线开关可以由提供天线开关和共用器之间的隔离的笼状结构(例如,法拉第笼)围绕。该笼可被安排在介电层303内,以提供部件之间的连接而很少有失配或没有失配。替换地,集成RF电路结构的较低性能实现包括支撑隔离层(例如,埋氧化物(BOX))、SOI层和介电层的块状半导体封装。在该安排中,开关被直接制造在隔离层的表面上,而SOI层直接由介电层支撑。另外,共用器/滤波器形成在由SOI层支撑的介电层上,如图5所示。

[0045] 图3解说了根据本公开的一方面的集成射频(RF)电路结构300。集成RF电路结构300通过晶片级工艺在RF前端封装上集成共用器/滤波器330和天线开关(ASW)310。具体而言,各组件在无源基板302中(或在其上)被实现。如本文中所描述的,术语“无源基板”可指代已切割晶片或面板的基板,或者可指代尚未切割的晶片/面板的基板。在一种安排中,无源基板由玻璃、空气、石英、蓝宝石、高电阻率硅或其他类似的无源材料构成。无源基板可以是无核基板。

[0046] 集成RF电路结构300涉及用于高Q因数RF应用的共用器/滤波器330和天线开关310的3D集成。在一种安排中,描述了绝缘体上覆硅(SOI)实现,其中在SOI层304中制造天线开关310。该安排包括在天线开关上单片构建包括电容器332和电感器33的共用器/滤波器330,以节省制造共用器封装中的成本。

[0047] 在该安排中,共用器/滤波器330被制造在SOI层304上的隔离层306(例如,埋氧化物(BOX)层)上,该SOI由无源基板302上的介电层303支撑。天线开关310可以被笼状结构322围绕,该笼状结构提供天线开关310和共用器/滤波器330之间的隔离,同时提供部件之间的连接而很少有失配或没有失配。焊盘可以接触开关(例如,天线开关),并且互连(例如,笼状结构322的互连)可以通过焊盘被耦合到滤波器(例如,共用器/滤波器330)。金属绝缘体金属(MIM)电容器320可以被耦合到天线开关310。另外,例如,导电凸块350和通孔340使得集成RF电路结构300能够集成在如图1A或1B所示的RF前端模块中。如可图4A至4F所示制造集成RF电路结构300。

[0048] 图4A示出了根据本发明的各方面的图3的集成RF电路结构300的第一制造阶段400。代表性地,SOI实现包括在处置基板301(例如,块状晶片)上形成隔离层306(BOX)。隔离层306支撑绝缘体覆硅(SOI)层304和介电层303。如图3所示,绝缘体上覆硅层304包括隔离层306的与处置基板301相对的第一表面上的天线开关310(ASW)。另外,天线开关310被耦合到MIM电容器320并由介电层303内的笼状结构322围绕。

[0049] 图4B示出了根据本发明的各方面的图3的集成RF电路结构300的第二制造阶段410。代表性地,无源基板302被附连到绝缘体上覆硅层304上的介电层303。一旦附连,就从隔离层306 (BOX) 移除处置基板301以暴露隔离层306的第二表面使得共用器/滤波器330能够形成,如图4C至4E所示。

[0050] 图4C示出了根据本发明的各方面的图3的集成RF电路结构300的第三制造阶段420。代表性地,第一开口308 (308-1、308-2、308-3、308-4、308-5和308-6) 被形成在隔离层306和绝缘体上覆硅层304中。第一开口308暴露在电介质层303内的笼状结构322的互连以及MIM电容器320的极板。

[0051] 图4D示出了根据本发明的各方面的图3的集成RF电路结构300的第四制造阶段430。代表性地,用第一导电材料来填充隔离层306和绝缘体上覆硅层304中的第一开口308以形成通孔340。另外,共用器/滤波器330的MIM电容器332被形成在隔离层306的第二表面上。在该安排中,形成在例如共用器/滤波器330的介电层(例如,聚酰亚胺)中的第二开口342 (342-1、342-2、342-3和342-4),以暴露MIM电容器332的极板。

[0052] 图4E示出了根据本发明的各方面的图3的集成RF电路结构300的第五制造阶段440。代表性地,用第二导电材料来填充介电层中的第二开口342,以形成被耦合到MIM电容器332的电感器334。另外,形成在共用器/滤波器330的介电层中的第三开口344 (344-1、344-2、344-3和344-4),以暴露电感器334。

[0053] 图4F示出了根据本发明的各方面的图3的集成RF电路结构300的最终制造阶段450。代表性地,用导电材料来填充共用器/滤波器330的介电层中的第三开口344,以形成被耦合到电感器334的导电凸块350(例如,球栅阵列)。另外,例如,集成RF电路结构300被切割以提供集成RF电路管芯以实现如图1A或1B所示的RF前端模块内的集成,。

[0054] 图5解说了根据本公开的另一方面的集成RF电路结构500。集成RF电路结构500也通过晶片级工艺在RF前端封装上集成共用器/滤波器530和天线开关 (ASW) 510。然而,该安排可以提供较低性能的实现,其包括支撑隔离层504(例如,埋氧化物 (BOX)) 的处置半导体封装(例如,块状基板),介电层503和在介电层503上的SOI层506。在该安排中,天线开关510被制造在隔离层504上并被SOI层503包围。另外,共用器/滤波器530被形成在由SOI层506支撑的介电层503上。金属绝缘体金属 (MIM) 电容器520可以被耦合到天线开关510。另外,例如,导电凸块550使得集成RF电路结构500能够集成在如图1A或1B所示的RF前端模块中。可如图6A至6D所示制造集成RF电路结构500。

[0055] 图6A示出了根据本发明的各方面的图5的集成RF电路结构500的第一制造阶段600。代表性地,处置基板502支撑隔离层504 (BOX)。另外,绝缘体上覆硅层506被安排在隔离层504的表面上并支撑介电层503。SOI层503包括在隔离层504的表面上并被耦合到介电层503上的MIM电容器520的天线开关510。在该安排中,第一开口508 (508-1、508-2、508-3、508-4、508-4和508-6) 被形成在介电层503中。第一开口508暴露天线开关510的一个或多个互连以及MIM电容器520的极板。

[0056] 图6B示出了根据本发明的各方面的图5的集成RF电路结构500的第二制造阶段610。代表性地,用导电材料来填充介电层503中的第一开口508以形成通孔540。另外,共用器/滤波器530的MIM电容器532被形成在介电层503的第二表面上。在该安排中,形成在例如共用器/滤波器530的介电层(例如,聚酰亚胺)中的第二开口542 (542-1、542-2、542-3和

542-4),以暴露MIM电容器532的极板。

[0057] 图6C示出了根据本发明的各方面的图5的集成RF电路结构500的第三制造阶段620。代表性地,用导电材料来填充介电层中的第二开口542,以形成被耦合到MIM电容器532的电感器534。另外,形成在共用器/滤波器530的介电层中的第三开口544(544-1、544-2、544-3和544-4),以暴露电感器534。

[0058] 图6D示出了根据本发明的各方面的图5的集成RF电路结构500的最终制造阶段630。代表性地,用导电材料来填充共用器/滤波器530的介电层中的第三开口544,以形成被耦合到电感器534的导电凸块550(例如,球栅阵列)。另外,例如,集成RF电路结构500被切割以提供集成RF电路管芯以实现如图1A或1B所示的RF前端模块内的集成。

[0059] 图7是解说根据本公开的一方面的构造集成射频(RF)电路结构的方法700的工艺流程图。在框702中,开关被制造在由电阻性基板材料支撑的绝缘体上覆硅(SOI)层中。例如,如图4A所示,天线开关(ASW)310被制造在绝缘体上覆硅(SOI)层304上。在该安排中,天线开关310被安排在隔离层306(例如,埋氧化物(BOX)层)的第一表面上。另外,处置基板301支撑隔离层306、绝缘体上覆硅层304和介电层303。替换地,如图6A所示,天线开关被制造在隔离层504(BOX)的第一表面上,其中隔离层的相对表面由处置基板502支撑。

[0060] 再次参考图7,在框704中,包括电感器和电容器的滤波器被制造在开关上。例如,如图4D所示,电容器332被形成在隔离层306的相对表面上。在图4E中,电感器334被形成并被耦合到电容器332以形成共用器/滤波器330。替换地,如图6C所示,电容器532被形成在介电层503的与隔离层504上的绝缘体上覆硅层506的表面相对的表面上。在图6D中,电感器534被形成并被耦合到电容器532以形成共用器/滤波器530。

[0061] 在图7的框706中,通孔被制造以通过介电材料耦合滤波器和开关。如图4C所示,介电层303中的互连通过第一开口308被暴露。在图4D中,用导电材料来填充第一开口308,以形成延伸通过耦合天线开关310和电容器332的隔离层306的通孔340。替换地,在图6A中,介电层503中的互连通过第一开口508被暴露。在图6B中,用导电材料来填充第一开口508,以形成耦合天线开关510和电容器532的通孔540。

[0062] 根据本公开的进一步方面,描述了使用绝缘体上覆硅技术和高电阻晶片技术两者的集成RF电路结构。集成RF电路结构包括被安排在绝缘体上覆硅(SOI)层中并由电阻性基板材料支撑的用于切换天线的装置。该集成RF电路结构还可包括包含电感器和电容器并且由切换装置支撑的滤波器。切换装置可以是天线开关(ASW)310/510,如图3和5所示。在另一方面,前述装置可以是被配置成执行由前述装置叙述的功能的任何模块或任何设备。

[0063] 多输入多输出天线将被广泛用于无线设备的射频(RF)前端。RF前端通常使用天线开关(ASW)和共用器来实现对RF输入和输出的宽范围频带。此外,LC滤波器(包括电感器(L)和电容器(C))也用于RF前端,以用于形成低通和/或陷波滤波器以防止RF前端的高次谐波。常规地,共用器被实现为在系统板(例如,印刷电路板(PCB)或封装基板)上的表面安装器件(SMD)。相反,LC滤波器被实现为由系统板支撑的RF前端基板上的表面安装器件。RF前端基板通常包括功率放大器、RF开关、滤波器(例如,LC滤波器)和天线开关。

[0064] 不幸的是,各种LC滤波器沿着RF前端基板的实现(例如,使用SMD附连)消耗了宝贵的RF前端基板面。另外,使用SMD附连的LC滤波器和/或共用器的实现涉及提供LC滤波器和/或共用器的单独表面安装连接的附加成本。此外,复杂的基板设计对于确保系统板上的共

用器与RF前端基板上的天线开关之间的电连接是必要的。也就是说,使用SMD附连在系统板上的共用器的实现涉及提供与RF前端基板上的天线开关的单独连接的附加成本。

[0065] 本公开的各个方面提供了用于通过晶片级工艺制造在RF前端封装上集成共用器/滤波器和天线开关的技术。本公开的各方面涉及用于高Q因数RF应用的LC滤波器/共用器和天线开关的3D集成。在一种安排中,描述了绝缘体上覆硅(SOI)实现,其中在SOI层中制造天线开关。该安排包括在天线开关上单片构建共用器,以节省制造共用器封装中的成本。在该安排中,LC滤波器和/或共用器被制造在由SOI层支撑的隔离层上,该SOI由无源基板支撑。天线开关可以被在介电层中笼状结构围绕,该笼状结构提供天线开关和共用器/滤波器之间的隔离,并且提供部件之间的连接而很少有失配或没有失配。替换地,较低性能实现包括支撑隔离层(例如,埋氧化物(BOX))、SOI层和由SOI层支撑的介电层的块状半导体封装。在该安排中,开关被制造在隔离层上并被SOI层包围。另外,共用器被形成在由SOI层支撑的介电层上。

[0066] 图8是示出其中可有利地采用本公开的一方面的示例性无线通信系统800的框图。出于解说目的,图8示出了三个远程单元820、830和850以及两个基站840。将认识到,无线通信系统可具有远多于此的远程单元和基站。远程单元820、830和850包括IC设备825A、825C和825B,这些IC设备包括所公开的RF器件。将认识到,其他设备也可包括所公开的RF器件,诸如基站、交换设备、和网络装备。图8示出了从基站840到远程单元820、830和850的前向链路信号880,以及从远程单元820、830和850到基站840的反向链路信号890。

[0067] 在图8中,远程单元820被示为移动电话,远程单元830被示为便携式计算机,而远程单元850被示为无线本地环路系统中的固定位置远程单元。例如,远程单元可以是移动电话、手持式个人通信系统(PCS)单元、便携式数据单元(诸如,个人数据助理(PDA))、启用GPS的设备、导航设备、机顶盒、音乐播放器、视频播放器、娱乐单元、固定位置数据单元(诸如仪表读数装备)、或者存储或检索数据或计算机指令的其他通信设备、或者其组合。尽管图8解说了根据本公开的各方面的远程单元,但本公开不限于所解说的这些示例性单元。本公开的各方面可以合适地在包括所公开的RF器件的许多设备中被采用。

[0068] 图9是解说用于半导体组件(诸如以上所公开的RF器件)的电路、布局和逻辑设计的设计工作站的框图。设计工作站900包括硬盘901,该硬盘包含操作系统软件、支持文件、以及设计软件(诸如Cadence或OrCAD)。设计工作站900还包括促成电路910或半导体组件912(诸如RF器件)的设计的显示器902。提供存储介质904以用于有形地存储电路设计910或半导体组件912。电路设计910或半导体组件912可以文件格式(诸如GDSII或GERBER)存储在存储介质904上。存储介质904可以是CD-ROM、DVD、硬盘、闪存、或者其他合适的设备。此外,设计工作站900包括用于从存储介质904接受输入或者将输出写到存储介质904的驱动装置903。

[0069] 存储介质904上记录的数据可指定逻辑电路配置、用于光刻掩模的图案数据、或者用于串写工具(诸如电子束光刻)的掩模图案数据。该数据可进一步包括与逻辑仿真相关联的逻辑验证数据,诸如时序图或网电路。在存储介质904上提供数据通过减少用于设计半导体晶片的工艺数目来促成电路设计910或半导体组件912的设计。

[0070] 对于固件和/或软件实现,这些方法体系可以用执行本文中所描述功能的模块(例如,规程、函数等等)来实现。有形地体现指令的机器可读介质可被用来实现本文所述的方

法体系。例如,软件代码可被存储在存储器中并由处理器单元来执行。存储器可以在处理器单元内或在处理器单元外部实现。如本文所用的,术语“存储器”是指长期、短期、易失性、非易失性类型存储器、或其他存储器,而并不限于特定类型的存储器或存储器数目、或记忆存储在其上的介质的类型。

[0071] 如果以固件和/或软件实现,则功能可作为一条或多条指令或代码存储在计算机可读介质上。示例包括编码有数据结构的计算机可读介质和编码有计算机程序的计算机可读介质。计算机可读介质包括物理计算机存储介质。存储介质可以是能被计算机存取的可用介质。作为示例而非限定,此类计算机可读介质可包括RAM、ROM、EEPROM、CD-ROM或其他光盘存储、磁盘存储或其他磁存储设备、或能被用来存储指令或数据结构形式的期望程序代码且能被计算机访问的其他介质;如本文中所使用的盘(disk)和碟(disc)包括压缩碟(CD)、激光碟、光碟、数字多用碟(DVD)、软盘和蓝光碟,其中盘常常磁性地再现数据,而碟用激光光学地再现数据。上述的组合应当也被包括在计算机可读介质的范围内。

[0072] 除了存储在计算机可读介质上,指令和/或数据还可作为包括在通信装置中的传输介质上的信号来提供。例如,通信装备可包括具有指示指令和数据的信号的收发机。这些指令和数据被配置成使一个或多个处理器实现权利要求中叙述的功能。

[0073] 尽管已详细描述了本公开及其优势,但是应当理解,可在本文中作出各种改变、替代和变更而不会脱离如由所附权利要求所定义的本公开的技术。例如,诸如“上方”和“下方”之类的关系术语是关于基板或电子器件使用的。当然,如果该基板或电子器件被颠倒,则上方变成下方,反之亦然。此外,如果是侧面取向的,则上方和下方可指代基板或电子器件的侧面。而且,本申请的范围并非旨在被限定于说明书中所描述的过程、机器、制造、以及物质组成、装置、方法以及步骤的特定配置。如本领域的普通技术人员将容易从本公开领会到的,根据本公开,可以利用现存或今后开发的与本文所描述的相应配置执行基本相同的功能或实现基本相同结果的过程、机器、制造、物质组成、装置、方法或步骤。因此,所附权利要求旨在将这样的过程、机器、制造、物质组成、装置、方法或步骤包括在其范围内。

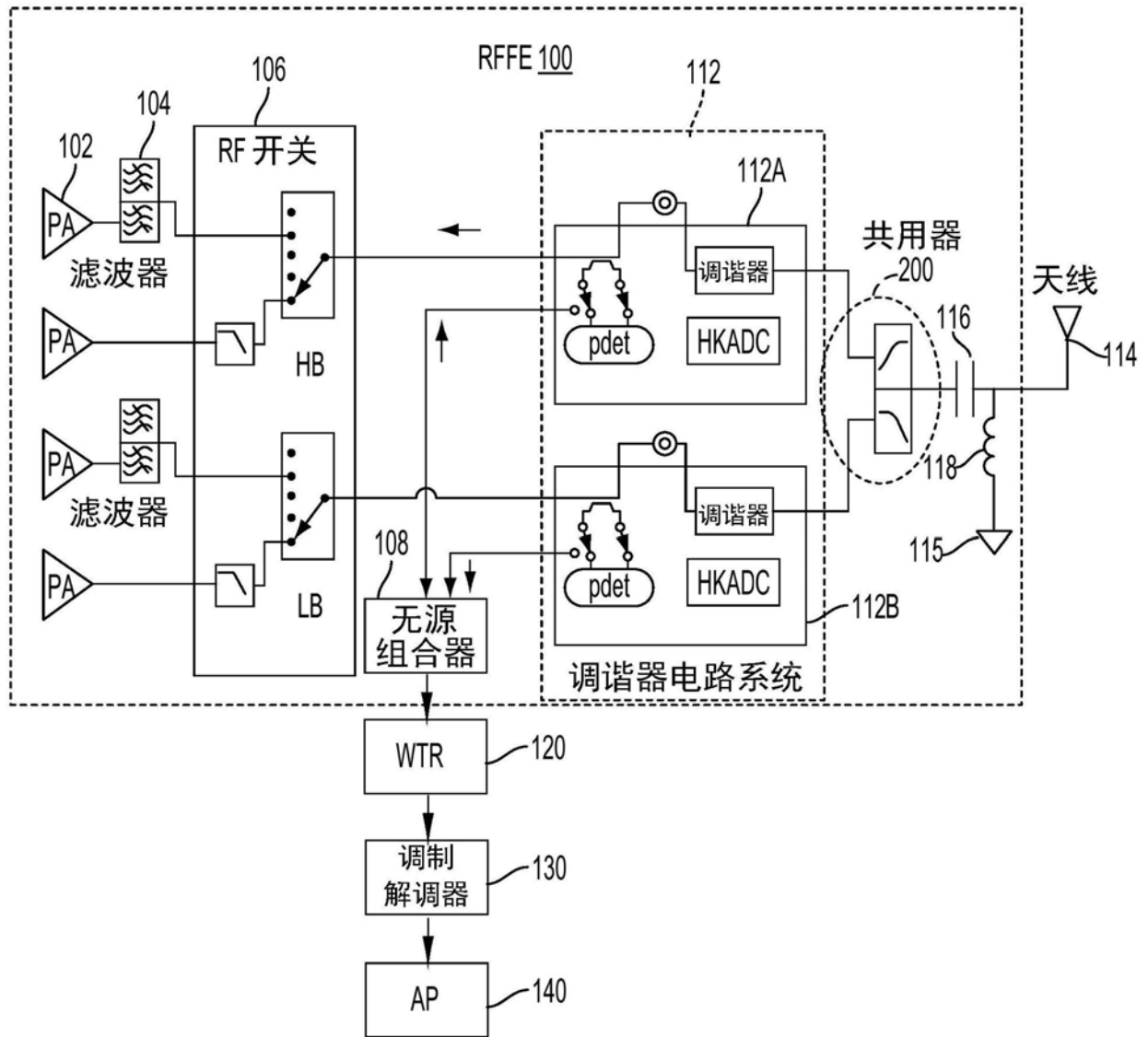


图1A

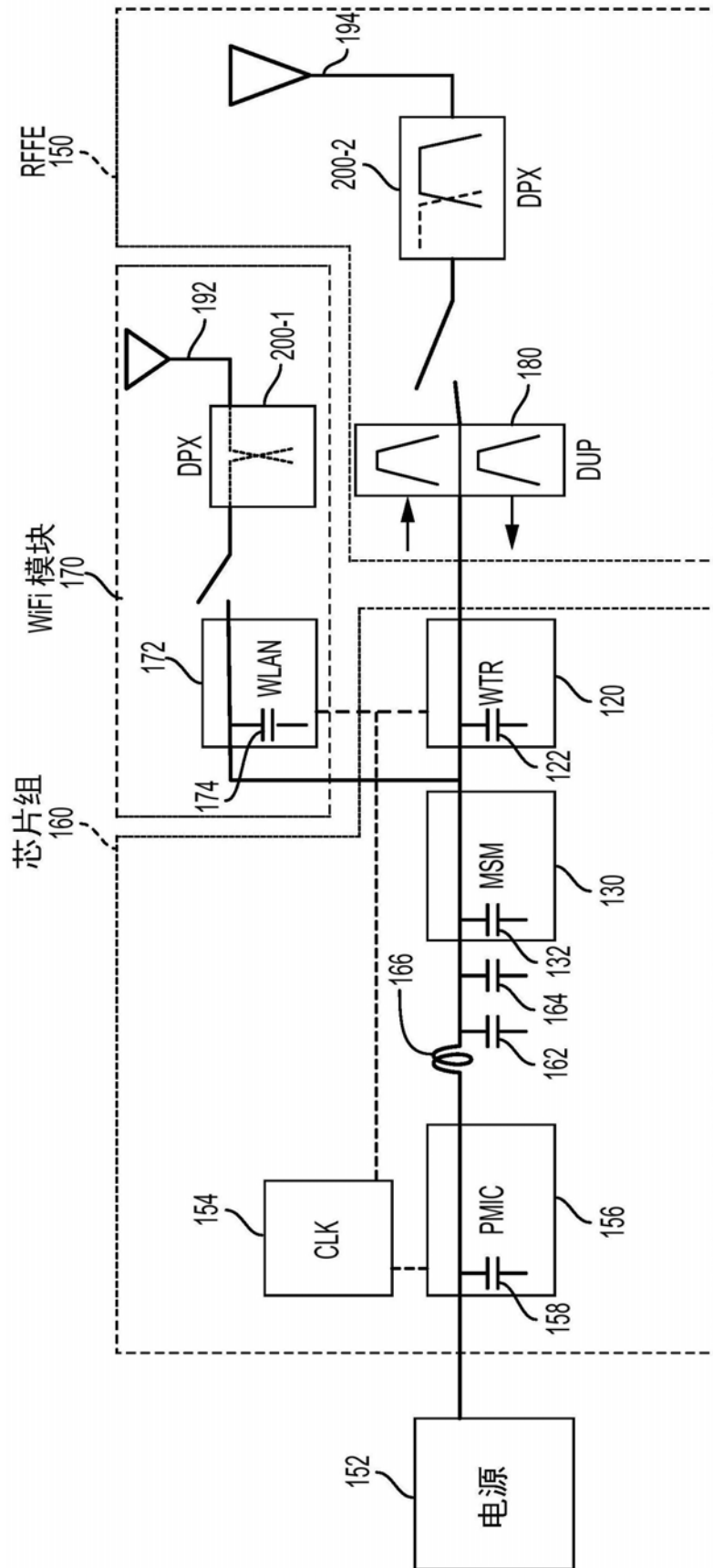


图1B

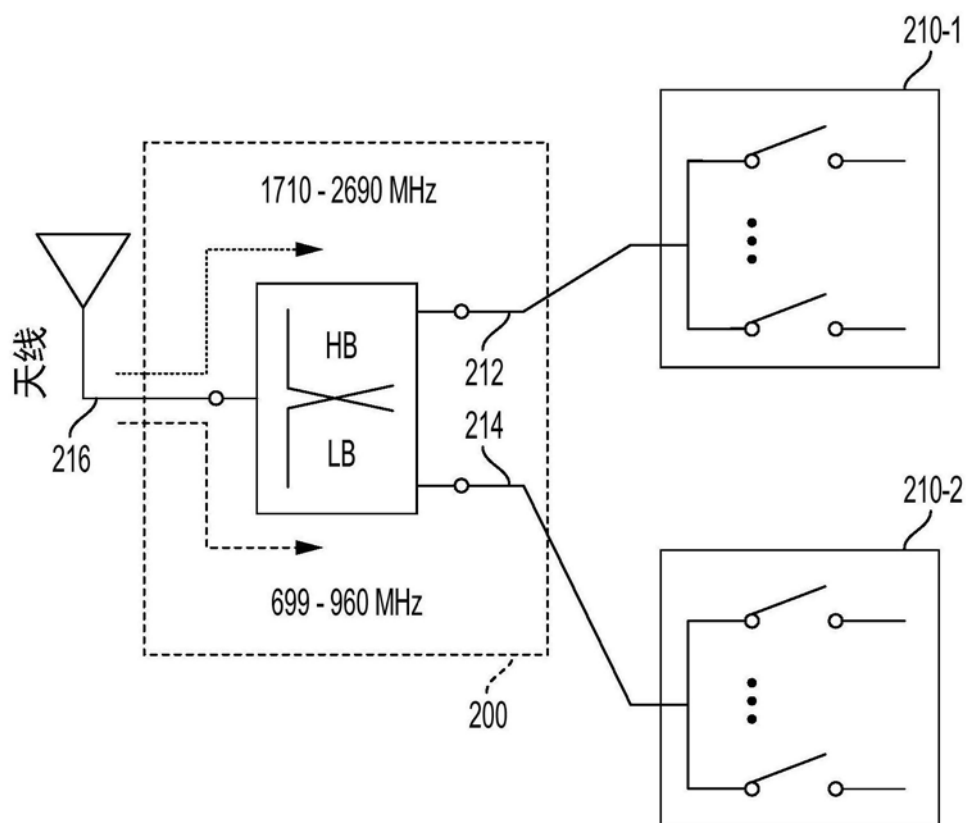


图2A

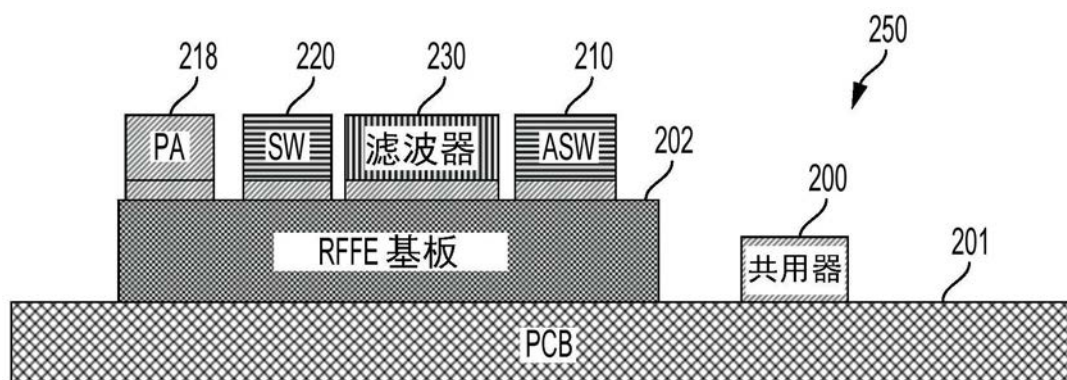


图2B

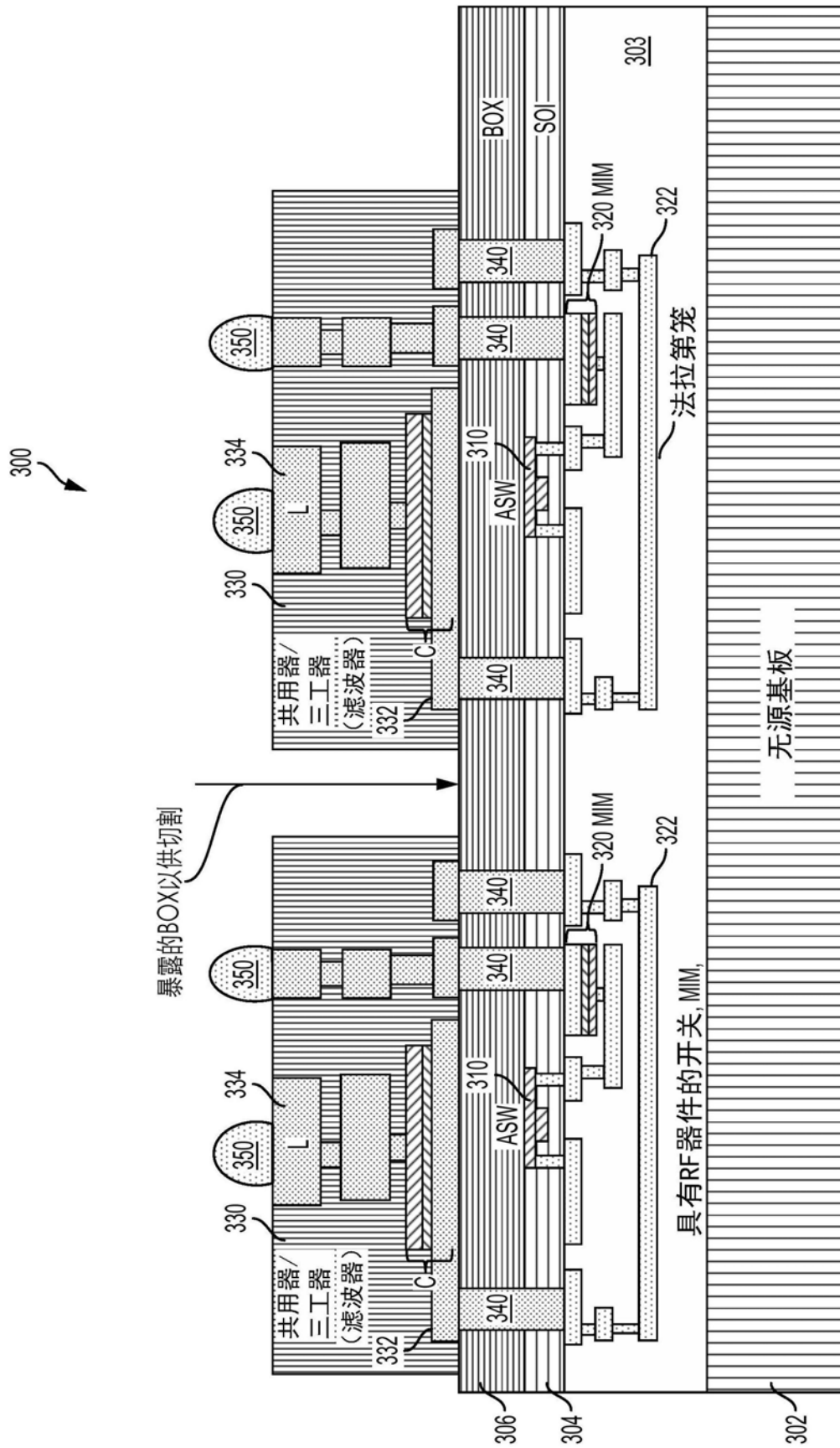


图3

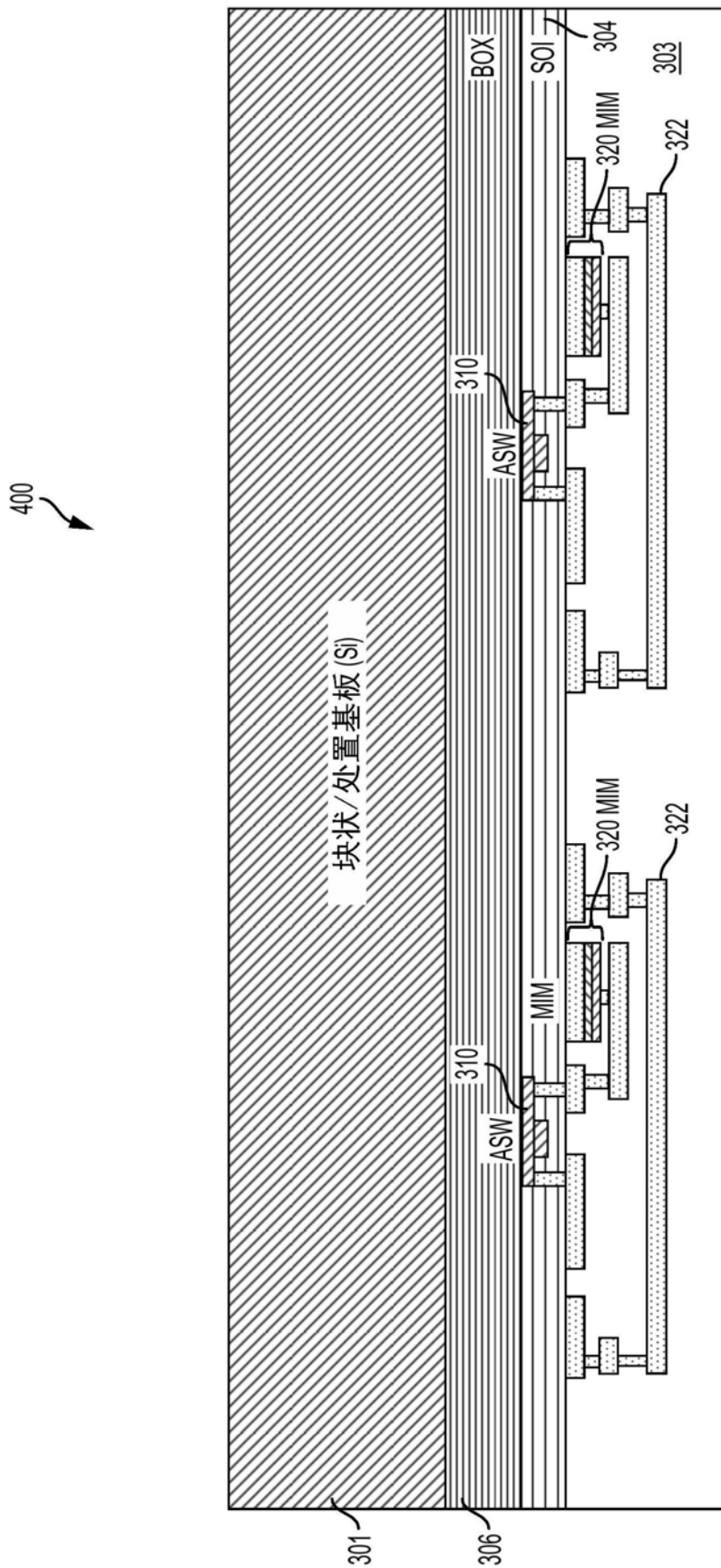


图4A

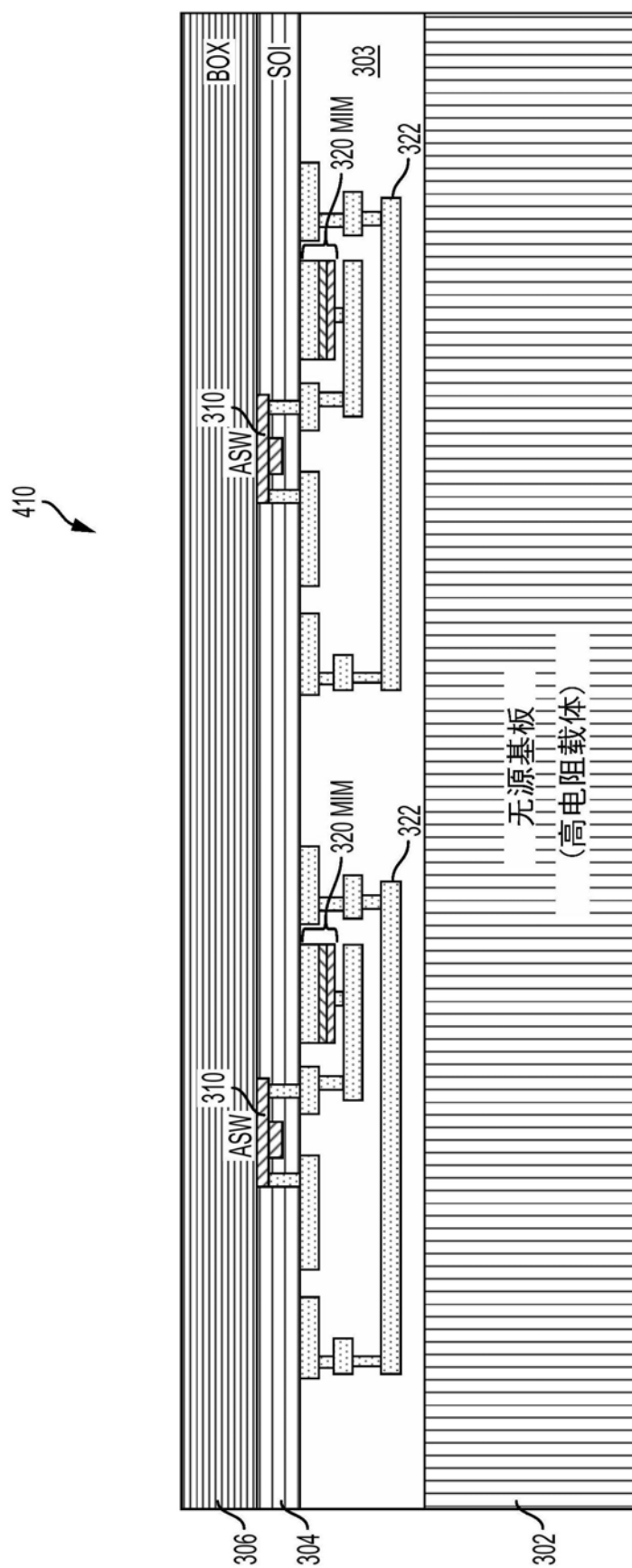


图4B

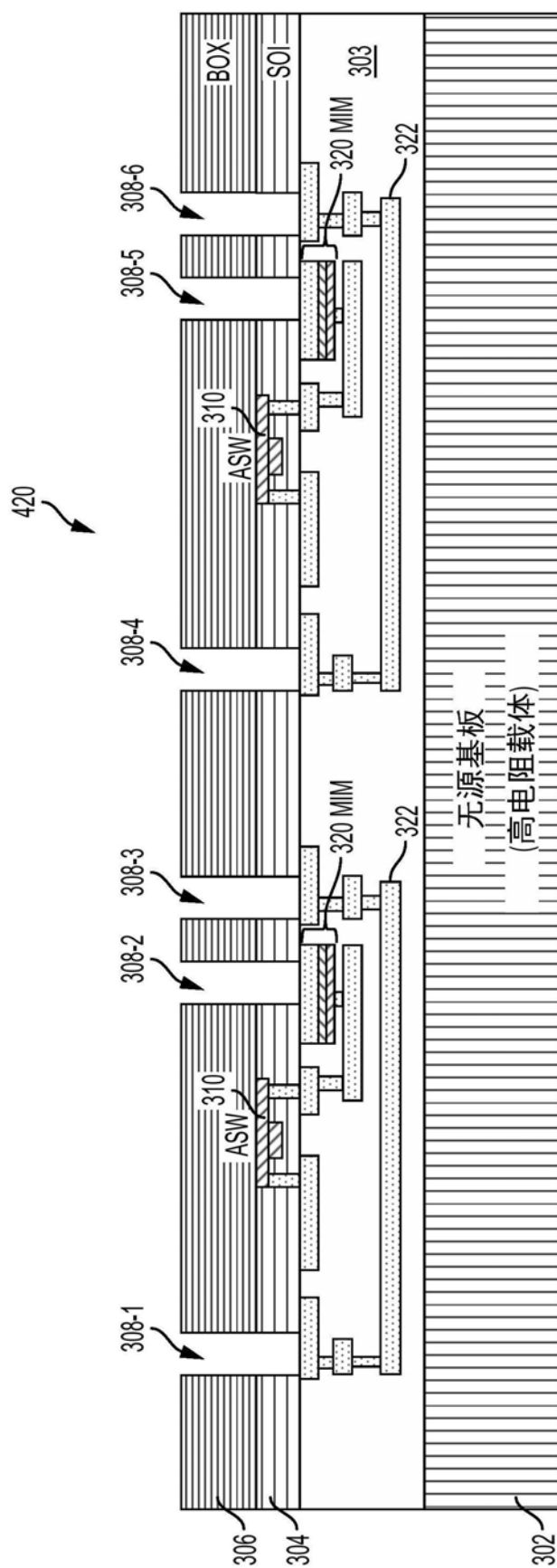


图4C

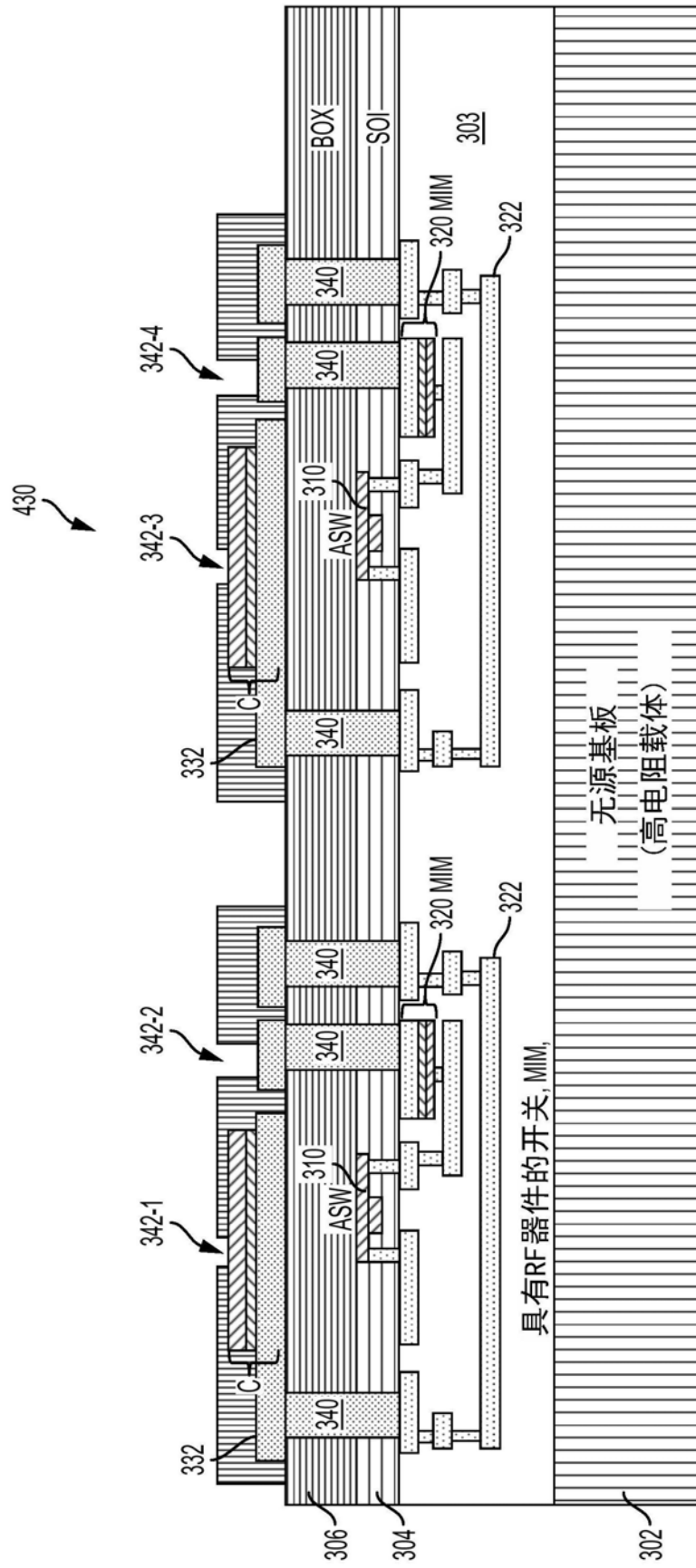


图4D

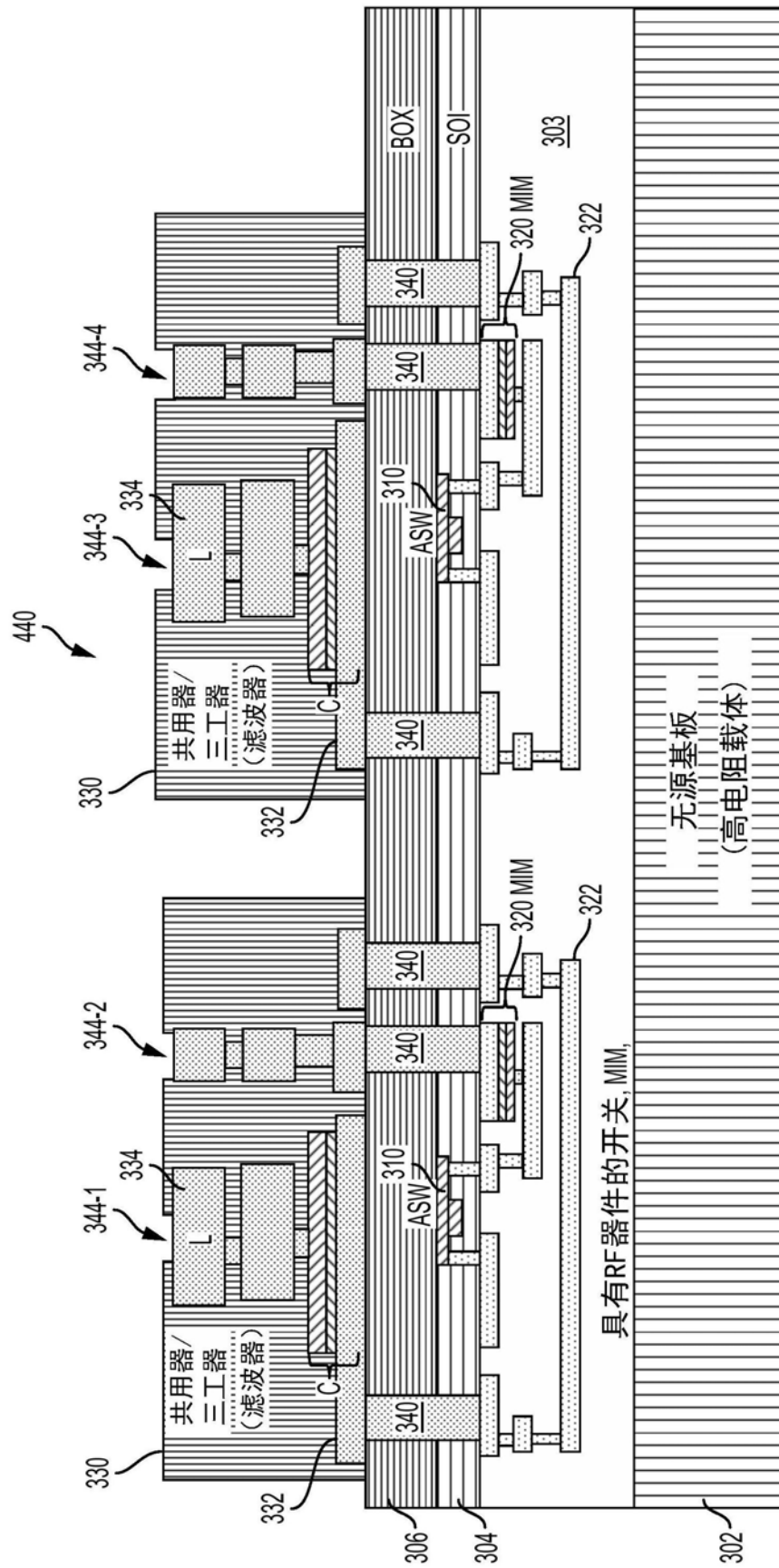


图4E

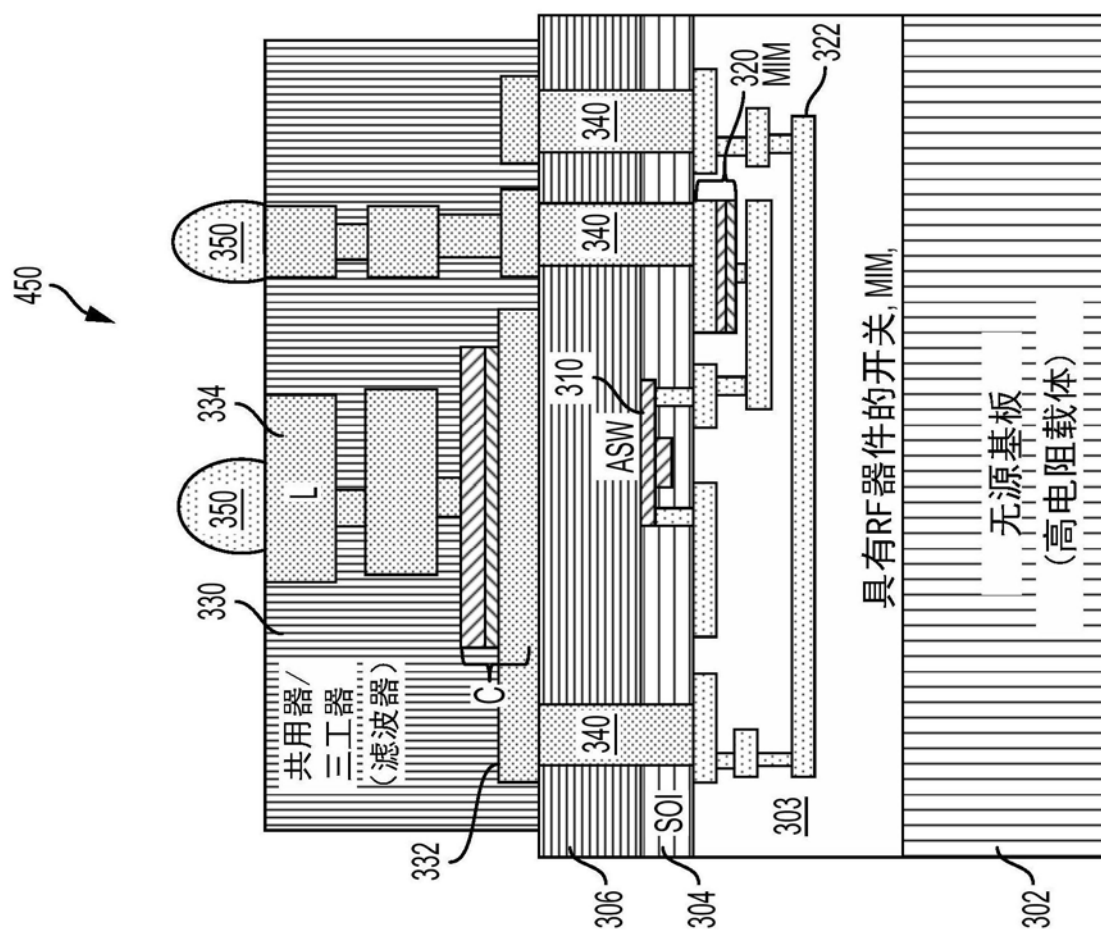


图4F

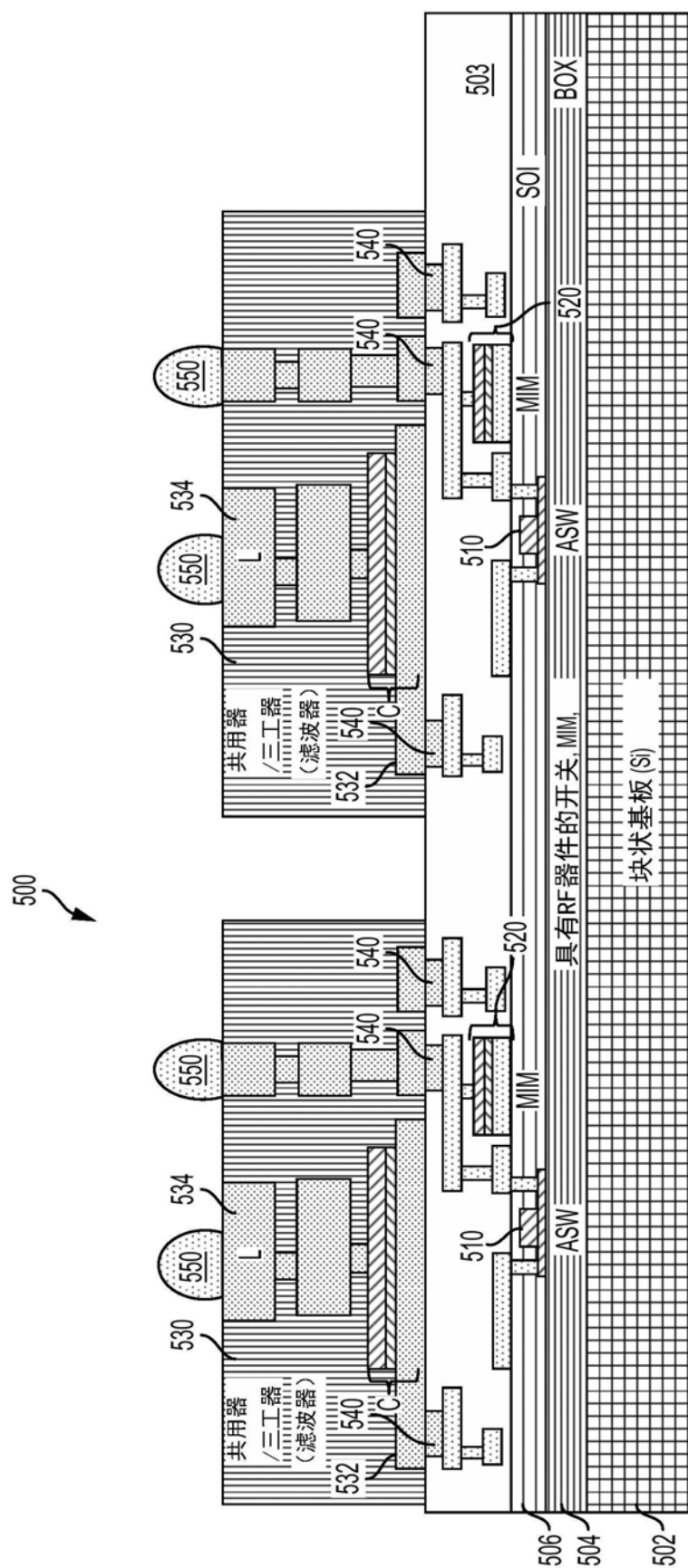


图5

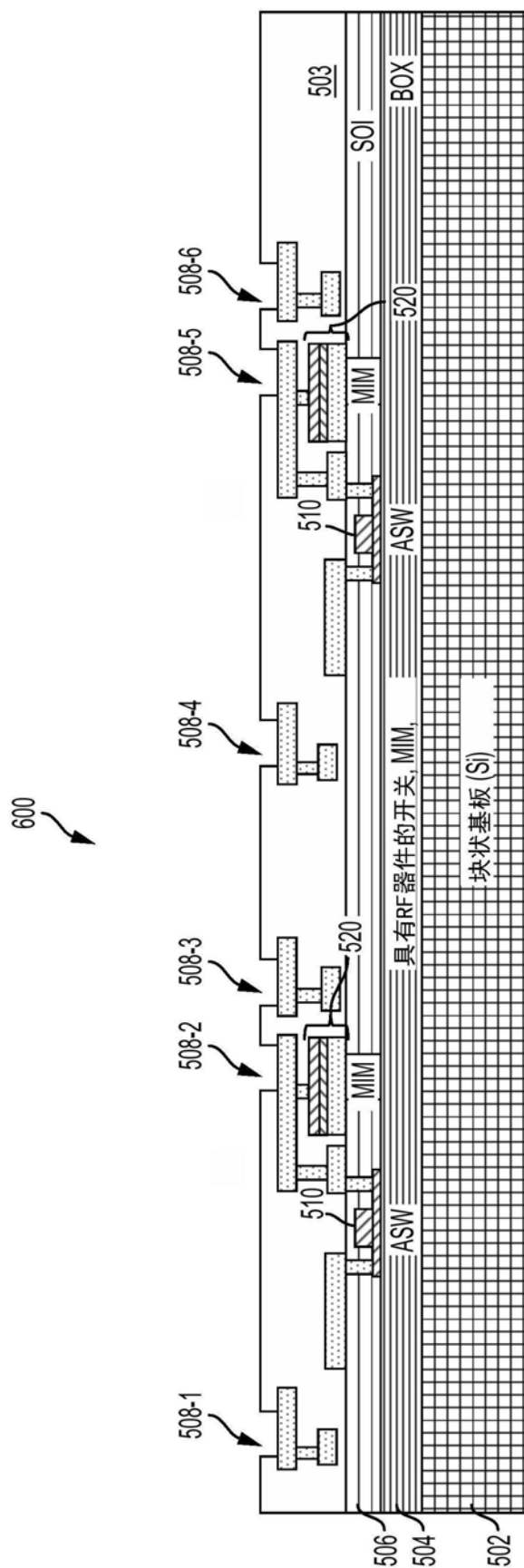


图6A

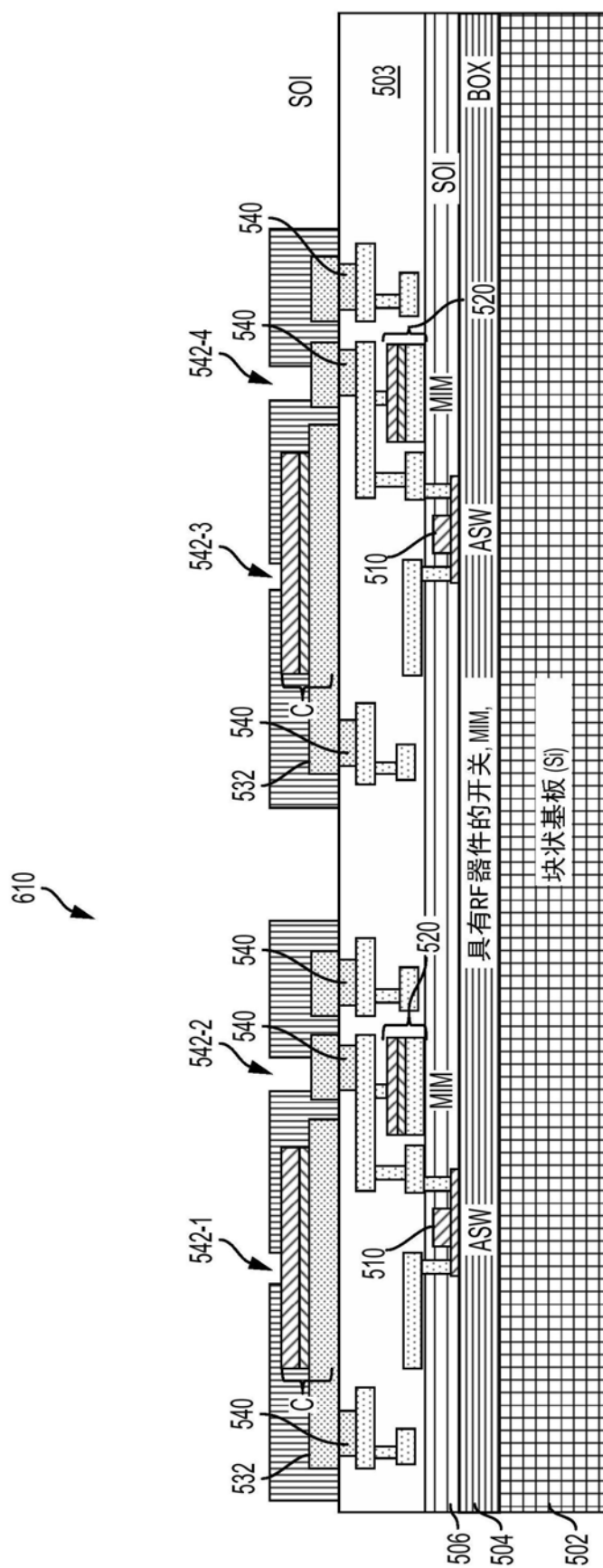


图6B

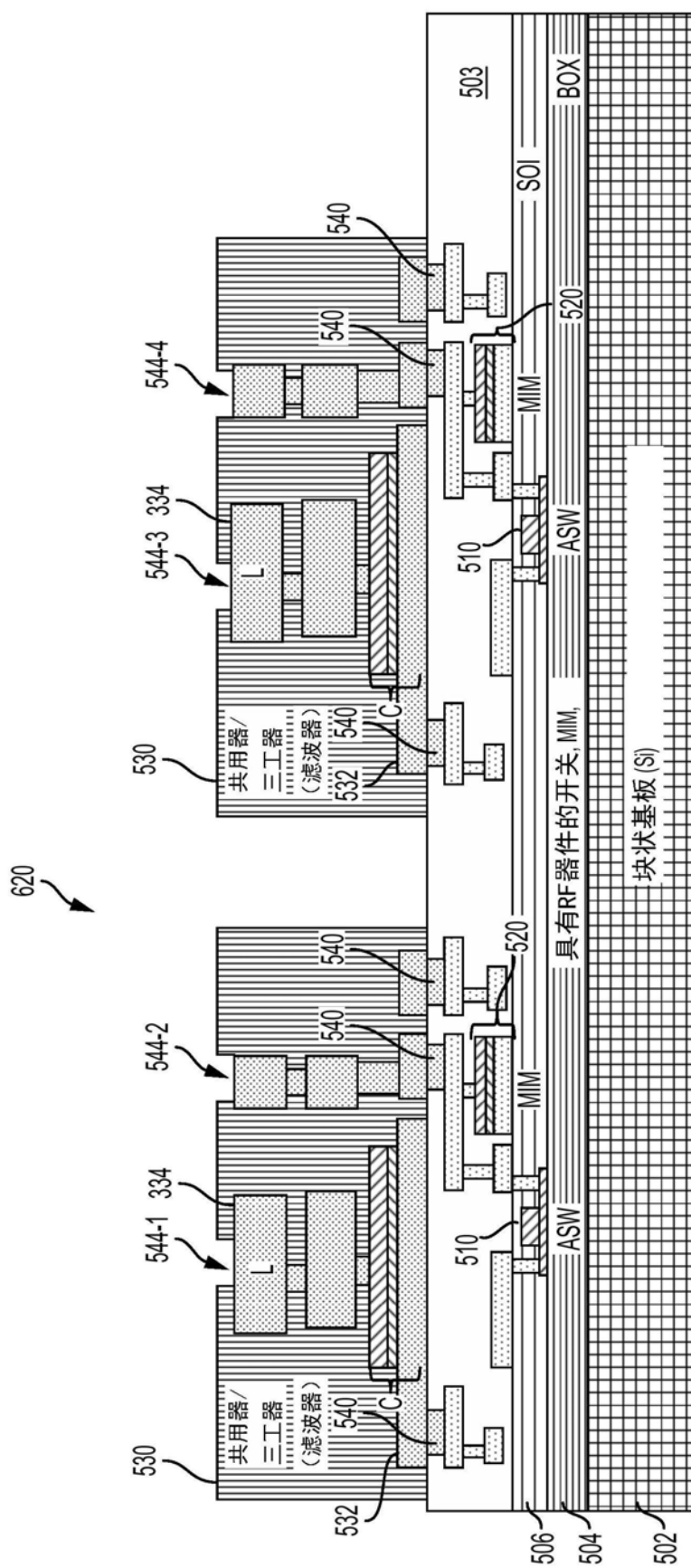


图6C

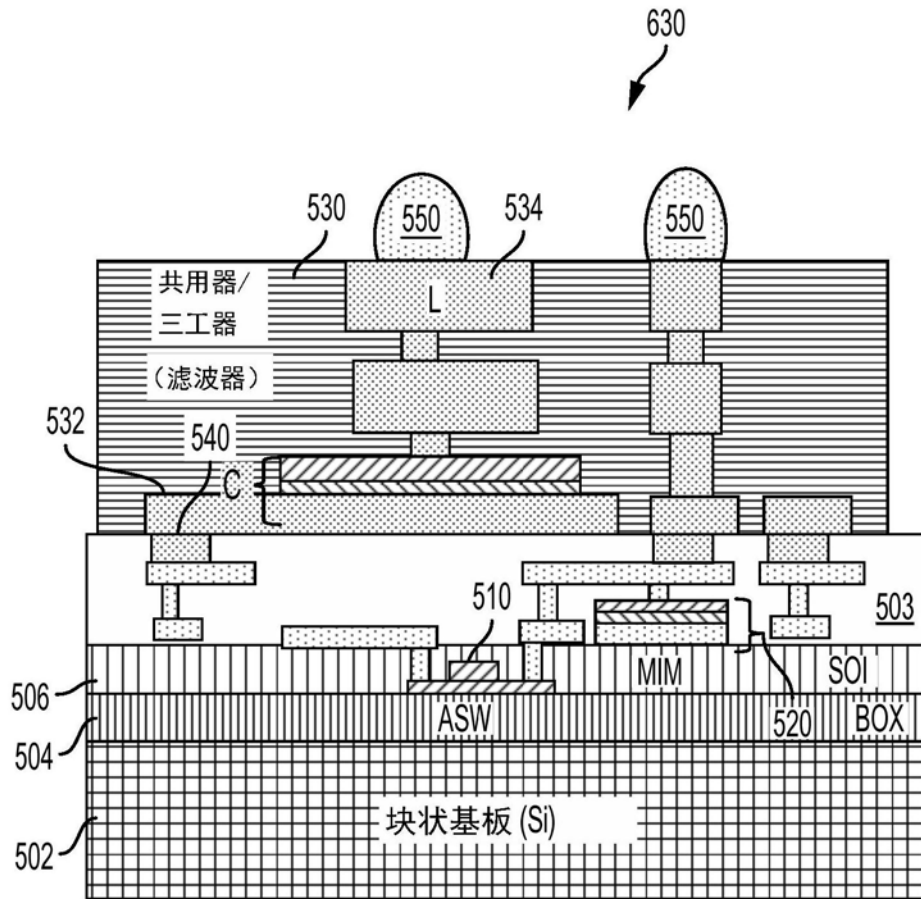


图6D

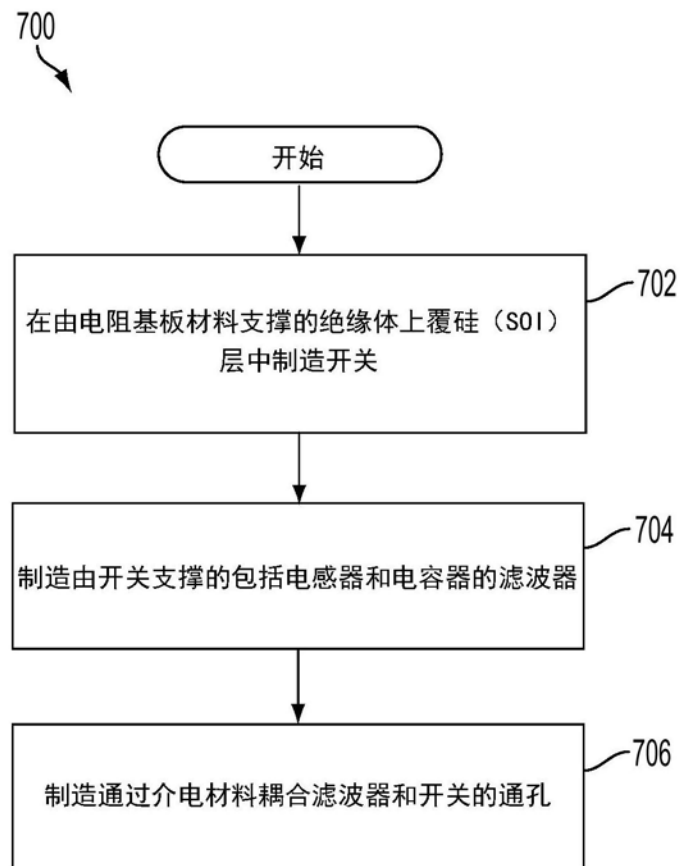


图7

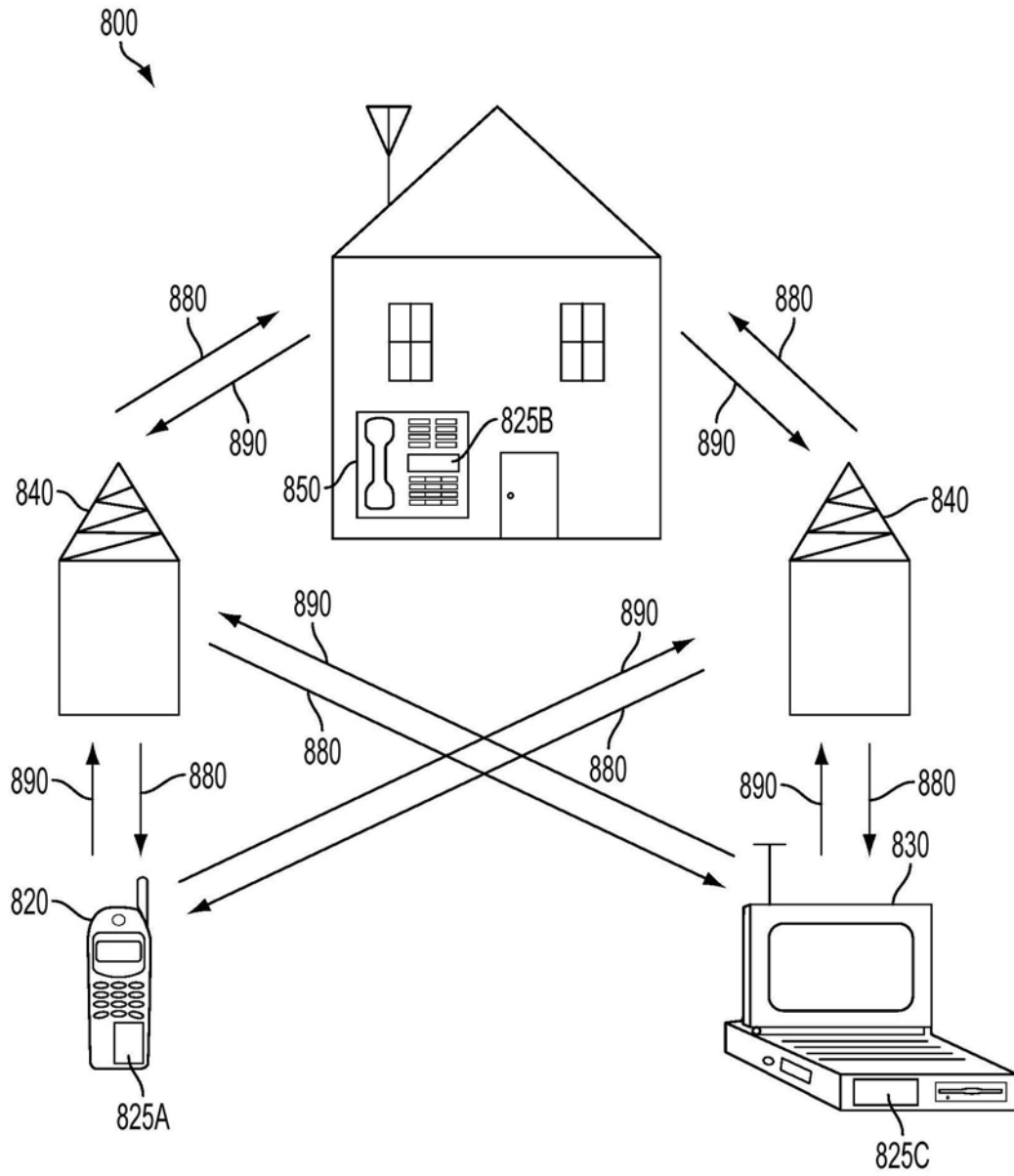


图8

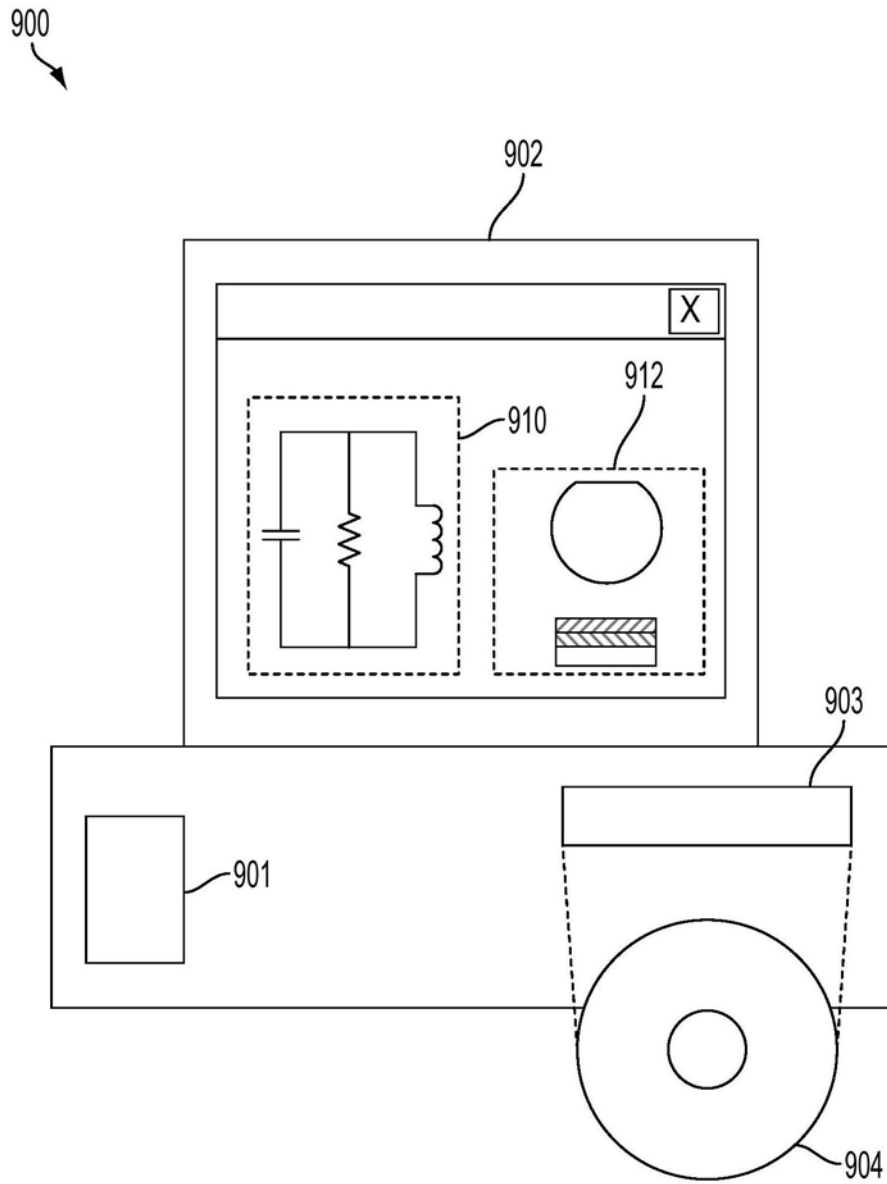


图9