

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2012年2月9日(09.02.2012)

PCT

(10) 国際公開番号
WO 2012/017580 A1

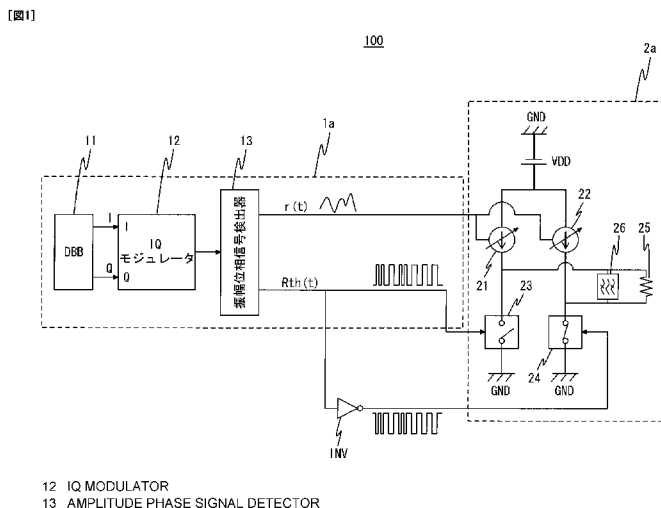
- (51) 国際特許分類:
H03F 1/02 (2006.01) H03F 3/24 (2006.01)
H03F 3/217 (2006.01) H04B 1/04 (2006.01)
- (21) 国際出願番号: PCT/JP2011/002452
- (22) 国際出願日: 2011年4月26日(26.04.2011)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2010-174453 2010年8月3日(03.08.2010) JP
- (71) 出願人 (米国を除く全ての指定国について): 日本電気株式会社 (NEC Corporation) [JP/JP]; 〒1088001 東京都港区芝五丁目7番1号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 堀 真一 (HORI, Shinichi) [JP/JP]; 〒1088001 東京都港区芝五丁目7番1号日本電気株式会社内 Tokyo (JP).
- (74) 代理人: 家入 健 (IEIRI, Takeshi); 〒2210835 神奈川県横浜市神奈川区鶴屋町三丁目33番8ア サヒビルディング10階響国際特許事務所 Kana-gawa (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告 (条約第21条(3))

(54) Title: TRANSMITTER AND METHOD FOR CONTROLLING SAME

(54) 発明の名称: 送信装置及びその制御方法



(57) Abstract: A transmitter (100) according to the present invention comprises an RF signal generator (1a) and a current mode D class amplifier (2a). The RF signal generator (1a) divides an input wireless signal into an amplitude signal $r(t)$ and a rectangular wave phase signal $Rth(t)$ which are output. The current mode D class amplifier (2a) amplifies the wireless signal by using the amplitude signal $r(t)$ and the rectangular wave phase signal $Rth(t)$. The current mode D class amplifier (2a) is provided with variable current sources (21, 22) which supply current to the current mode D class amplifier (2a) and are controlled by the amplitude signal $r(t)$. Also, the current mode D class amplifier (2a) is provided with switch elements (23, 24) which connect each of the variable current sources (21, 22), in accordance with the rectangular wave phase signal $Rth(t)$, to an output terminal or a terminal connected to ground potential (GND).

(57) 要約:

[続葉有]



WO 2012/017580 A1

本発明にかかる送信装置（100）は、RF信号生成器（1a）及び電流モードD級増幅器（2a）を有する。RF信号生成器（1a）は、入力された無線信号を振幅信号（ $r(t)$ ）と矩形位相信号（ $Rth(t)$ ）とに分割して出力する。電流モードD級増幅器（2a）は、振幅信号（ $r(t)$ ）及び矩形位相信号（ $Rth(t)$ ）を用いて無線信号を増幅する。電流モードD級増幅器（2a）は、振幅信号（ $r(t)$ ）により制御され、電流モードD級増幅器（2a）に電流を供給する可変電流源（21、22）を有する。また、電流モードD級増幅器（2a）は、矩形位相信号（ $Rth(t)$ ）に応じて、可変電流源（21、22）を、それぞれ接地電位GNDと接続される端子又は出力端子と接続するスイッチ素子（23、24）を有する。

明 細 書

発明の名称：送信装置及びその制御方法

技術分野

[0001] 本発明は、携帯電話や無線LAN等の通信機器に用いられる送信装置及びその制御方法に関し、特に、電力効率に優れた送信装置及びその制御方法に関する。

背景技術

[0002] 携帯電話や無線LANなどの通信機器の送信部は、低消費電力で動作することが求められる。この通信機器の送信部は、出力電力の大きさに関係なく低消費電力で動作し、かつ送信信号の精度を確保することが求められる。特に、通信機器の送信部の最終段に配置される電力増幅器は、通信機全体の消費電力の50%以上を占める。そのため、通信機器の送信部の最終段に配置される電力増幅器には、高い電力効率が求められる。

[0003] 近年、高い電力効率の実現が期待される電力増幅器として、スイッチング増幅器が注目されている。スイッチング増幅器には、パルス波形の信号が入力される。そして、スイッチング増幅器は、パルス波形を維持したまま、入力されたパルス波形信号の電力を増幅する。スイッチング増幅器により増幅されたパルス波形の信号は、フィルタ素子にて所望の周波数成分以外の周波数成分が十分に抑圧されたのち、アンテナから送信される。

[0004] ここで、一般的なスイッチング増幅器である電流モードD級増幅器（以下、CMCDと称する）について説明する。図17は、CMCD6の構成例を示す回路ブロック図である。CMCD6は、可変電流源61及び62、スイッチ素子63及び64、負荷65、フィルタ回路66により構成される。可変電流源61及び62は、電源VDDに対して並列に接続される。スイッチ素子63は、可変電流源61とグランドGNDとの間に接続される。スイッチ素子64は、可変電流源62とグランドGNDとの間に接続される。スイッチ素子63の出力端子とスイッチ素子64の出力端子との間には、負荷6

5とフィルタ回路66とが並列に接続される。

[0005] スイッチ素子63及び64の制御端子には、パルス信号が入力される。スイッチ素子64の制御端子に入力されるパルス信号は、スイッチ素子63の制御端子に入力されるパルス信号に対する相補的な信号である。これにより、スイッチ素子63及び64は、一方がON状態の場合には、他方がOFF状態となるように制御される。OFF状態のスイッチ素子に接続された電流源からは、負荷65及びフィルタ回路66に電流が供給される。ON状態のスイッチ素子には、当該スイッチ素子と接続された電流源から電流が流れ込む。さらに、ON状態のスイッチ素子には、OFF状態のスイッチ素子に接続された電流源からも、負荷65及びフィルタ回路66を経由して電流が流れ込む。

[0006] 一般的なAB級電力増幅器などではバイアス電流が必要とされる。一方、CMCDでは、バイアス電流は必要ない。よって、CMCDにおける電力損失は、寄生容量に充放電される際に発生するスイッチ損失と寄生抵抗で発生する熱損失との和に等しい。従って、寄生容量及び寄生抵抗が理想的にゼロであれば、CMCDの電力損失は0となる。

[0007] 次に、上述のCMCD6を用いた送信装置700の構成例について説明する。図18は、CMCD6を用いた送信装置700の構成例を示す回路ブロック図である。送信装置700は、RF信号生成器71、ドライバンプ72及びCMCD6により構成される。

[0008] RF信号生成器71は、デジタルベースバンド（以下、DBBと称する）711、シグマデルタ変調器712及び713、デジタルアップコンバータ714及びインバータ715により構成される。例えばW-CDMAを例にとると、DBB711により、10bit以上の多bit信号である無線信号が生成される。一方、CMCD6に入力可能な信号は、ハイ・ローの2つの状態（1bit）で情報を表現するパルス信号である。よって、DBB711から出力される多ビット信号を、あらかじめ、オーバーサンプリングを施した1ビット信号に変換する必要がある。オーバーサンプリングにより多

ビット信号を 1 b i t 信号に変換する手段として、シグマデルタ変調器 7 1 2 及び 7 1 3 を用いている。

[0009] シグマデルタ変調器 7 1 2 及び 7 1 3 から出力された信号は、デジタルアップコンバータ 7 1 4 を介して、パルス信号として出力される。デジタルアップコンバータ 7 1 4 から出力されたパルス信号は 2 つに分割される。分割されたパルス信号の一方は、インバータ 7 1 5 により反転する。非反転パルス信号は、ドライバアンプ 7 2 を介して、CMCD 6 のスイッチ素子 6 3 に入力される。反転パルス信号は、ドライバアンプ 7 2 を介して、CMCD 6 のスイッチ素子 6 4 に入力される。

[0010] 上述のシグマデルタ変調器 7 1 2 及び 7 1 3 は、所望の周波数帯近傍の雑音特性を良好に保つことができる。これにより、本構成例では、良好な雑音特性を維持しながら多ビット無線信号をパルス信号に変換し、そのパルス信号を CMCD 6 に入力することが可能となる。

先行技術文献

非特許文献

[0011] 非特許文献1 : R. Leberer, R. Reber, and M. Oppermann, "An AlGaIn/GaN class-S amplifier for RF-communication signals", IEEE/MTT-S International Microwave Symposium 2008, June 2008, pp. 85-88.

発明の概要

発明が解決しようとする課題

[0012] しかしながら、発明者は、上述の回路構成例では、実際には高効率な電力増幅が達成できないという課題を見出した。図 1 9 は、シグマデルタ変調により W-CDMA 信号を 1 b i t 信号に変換した場合のスイッチ素子 6 3 及び 6 4 の出力電圧波形を示すグラフである。曲線 L 6 3 は、スイッチ素子 6 3 の出力電圧波形を示す。曲線 L 6 4 は、スイッチ素子 6 4 の出力電圧波形を示す。線 G 6 3 は、スイッチ素子 6 3 の制御端子に入力されるパルス信号波形を示す。スイッチ素子 6 3 の制御端子に連続した O F F 信号が入力され

ると、スイッチ素子63の出力電圧（曲線L63）は、マイナス側に振れ込む。

[0013] ここで、スイッチ素子63及び64をFET素子で構成した場合について検討する。この場合、FET素子のドレイン端子の電圧はマイナス側に振れ込む。FET素子は、ドレイン端子の電圧が0以上で、ゲート電位がソース電位に対して閾値（ V_{th} ）よりも小さい場合には、OFF状態となる。しかし、ドレイン端子の電圧がマイナス側に振れ込み、ゲート電位とドレイン電位との差が閾値（ V_{th} ）以上である場合には、チャンネルが開いて導通状態となる。

[0014] よって、FET素子において、ドレイン端子の電圧がマイナス側に振れ込んでもOFF状態を維持するには、ゲート電位をドレイン電位に追従させてマイナス側に振れ込ませる必要がある。換言すれば、ゲート電位とドレイン電位との差を、常に V_{th} 以下にする必要がある。一般的に、W-CDMA信号を100W級で出力する場合、ドレイン端子の電位は、数十Vほどマイナス側に振れ込む。よって、スイッチ素子のゲートに与えるOFF信号の電圧も、数十Vほどマイナス側に振れ込ませる必要がある。一方、ON信号は、プラス側に数V必要である。従って、スイッチ素子のゲートに与えるON信号とOFF信号との間の電位差は、数十V程度になる。

[0015] スwitch素子のゲートを駆動するために必要な電力 P_{drv} は、以下の式（1）で表される。以下、 C_{gs} はゲート容量である。 V_{gs} はゲートに与えるON信号とOFF信号との間の電位差である。 f はスイッチング周波数である。

$$P_{drv} = C_{gs} \cdot V_{gs}^2 \cdot f \quad \dots (1)$$

[0016] 式（1）で示すように、電力 P_{drv} は、電位差 V_{gs} の2乗に比例する。一般的なデバイスにおいては、電位差 V_{gs} は数Vが必要とされる。このときの電力 P_{drv} は数W程度である。よって、電位差 V_{gs} が数十Vとなる状況においては、電力 P_{drv} は数百Wとなり、消費電力が著しく増加してしまうことになる。

[0017] 本発明は、上記の課題に鑑みて為されたものである。本発明の目的は、良好な雑音特性を有する電力効率に優れた送信装置及びその制御方法を提供することにある。

課題を解決するための手段

[0018] 本発明の一態様にかかる送信装置は、入力された無線信号を振幅信号と位相信号とに分割して出力するRF信号生成器と、前記振幅信号及び前記位相信号を用いて前記無線信号を増幅するスイッチング増幅器と、を備え、前記スイッチング増幅器は、前記振幅信号により制御され、当該スイッチング増幅器に電流を供給する1以上の可変電流源と、前記位相信号に応じて、前記可変電流源を、接地電位又は当該スイッチング増幅器の出力端子と接続する1以上のスイッチ素子と、を備えるものである。

[0019] 本発明の一態様にかかる送信装置の制御方法は、入力された無線信号を振幅信号と位相信号とに分割して出力し、前記振幅信号及び前記位相信号を用いて前記無線信号を増幅し、前記振幅信号により制御される可変電流源を、前記位相信号に応じて接地電位又は出力端子と接続するものである。

発明の効果

[0020] 本発明によれば、良好な雑音特性を有する電力効率に優れた送信装置及びその制御方法を提供することができる。

図面の簡単な説明

- [0021] [図1]実施の形態1に係る送信装置100の構成を示すブロック図である。
[図2]実施の形態1にかかるフィルタ回路26の構成例を示す回路図である。
[図3]実施の形態1にかかる電流モードD級増幅器(CMCD)2aの出力波形を示すグラフである。
[図4]実施の形態1にかかるIQモジュレータ12の構成例を示すブロック図である。
[図5A]実施の形態1にかかる振幅位相信号検出器13の構成例を示すブロック図である。
[図5B]実施の形態1にかかる振幅検出器131の構成例を示す回路図である

。

[図5C]実施の形態1にかかる位相検出器132の構成例を示すブロック図である。

[図6A]実施の形態1にかかるスイッチ素子23の動作を示す構成図である。

[図6B]実施の形態1にかかるスイッチ素子23の構成例を示す回路図である。

。

[図7]実施の形態1にかかる可変電流源21の構成例を示す回路図である。

[図8]実施の形態1にかかる可変電流源21の他の構成例を示す回路図である。

。

[図9]実施の形態1にかかる電流スイッチ S_n の構成例を示すブロック図である。

[図10]実施の形態1にかかるDC電流源 I_{vn} の構成例を示すブロック図である。

[図11]実施の形態1にかかるDC電流源 I_{vn} の構成の具体例を示すブロック図である。

[図12]実施の形態1にかかる電流モードD級増幅器(CMCD)の第1の構成転換例であるCMCD2bの構成を示すブロック図である。

[図13]実施の形態1にかかる電流モードD級増幅器(CMCD)の第2の構成転換例であるCMCD2cの構成を示すブロック図である。

[図14]実施の形態1にかかる電流モードD級増幅器(CMCD)の第3の構成転換例であるCMCD2dの構成を示すブロック図である。

[図15]実施の形態2に係る送信装置200の構成を示すブロック図である。

[図16]実施の形態2にかかる振幅検出器133の構成を示すブロック図である。

[図17]一般的なスイッチング増幅器である電流モードD級増幅器(CMCD)6の構成例を示す回路ブロック図である。

[図18]電流モードD級増幅器(CMCD)6を用いた送信装置700の構成例を示す回路ブロック図である。

[図19]シグマデルタ変調によりW-CDMA信号を1bit信号に変換した場合のスイッチ素子63及び64の出力電圧波形を示すグラフである。

発明を実施するための形態

[0022] 以下、図面を参照して本発明の実施の形態について説明する。各図面においては、同一要素には同一の符号が付されており、必要に応じて重複説明は省略される。また、以下では、電流モードD級増幅器（以下、CMCDと称する）は、スイッチング増幅器の一形態であるものとする。

[0023] 実施の形態1

まず、本発明の実施の形態1にかかる送信装置について説明する。図1は、実施の形態1に係る送信装置100の構成を示すブロック図である。送信装置100は、RF信号生成器1a及び電流モードD級増幅器2aにより構成される。

[0024] RF信号生成器1aは、デジタルベースバンド（以下、DBBと称する）11、IQモジュレータ12、振幅位相信号検出器13により構成される。DBB11は、IQ信号を生成する。IQモジュレータ12は、IQモジュレーションにより、IQ信号をRF信号RF(t)に変換する。ここで、tは、時間を示す変数である。RF信号RF(t)は、一般に、振幅信号r(t)及び位相信号th(t)を用いて、以下の式(2)で表される。

$$RF(t) = r(t) \cdot th(t) \quad \dots (2)$$

[0025] また、位相信号th(t)は、以下の式(3)で表される。

$$th(t) = \cos(\omega_c \cdot t + \theta(t)) \quad \dots (3)$$

但し、 ω_c はキャリア周波数に 2π を乗じた角速度である。 $\theta(t)$ は、位相変動である。

[0026] 振幅位相信号検出器13は、RF信号RF(t)に含まれる振幅信号r(t)と位相信号th(t)とを分離して抽出する。また、振幅位相信号検出器13は、振幅信号r(t)と、位相信号th(t)を矩形化した矩形位相信号Rth(t)と、を出力する。位相信号th(t)が0以上の場合は、矩形位相信号Rth(t)の値は「1」となる。位相信号th(t)が0よ

り小さい場合は、矩形位相信号 $R_{th}(t)$ の値は「0」となる。位相信号 $t_h(t)$ と矩形位相信号 $R_{th}(t)$ との間には、以下の式(4)で表される関係が成立している。

$$R_{th}(t) = t_h(t) + dis(t) \quad \dots (4)$$

但し、 $dis(t)$ は、 $t_h(t)$ の高調波成分で構成される。

[0027] CMCD2aは、可変電流源21及び22、スイッチ素子23及び24、負荷25、フィルタ回路26により構成される。可変電流源21及び22は、電源VDDに対して並列に接続される。スイッチ素子23は、可変電流源21とグランドGNDとの間に接続される。スイッチ素子24は、可変電流源22とグランドGNDとの間に接続される。スイッチ素子23の出力端子とスイッチ素子24の出力端子の間には、負荷25とフィルタ回路26とが並列に接続される。可変電流源21及び22には、振幅信号 $r(t)$ が制御信号として入力される。スイッチ素子23には、矩形位相信号 $R_{th}(t)$ が制御信号として入力される。スイッチ素子24には、インバータINVを介して、矩形位相信号 $R_{th}(t)$ の相補信号が制御信号として入力される。

[0028] ここで、CMCD2aにおける電流の流れについて説明する。まず、スイッチ素子23がOFF状態、スイッチ素子24がON状態の場合について説明する。この場合、スイッチ素子24には、負荷25及びフィルタ回路26を介して、可変電流源21から電流が流れ込む。さらに、スイッチ素子24には、可変電流源22からの電流が流れ込む。続いて、スイッチ素子23がON状態、スイッチ素子24がOFF状態の場合について説明する。この場合、スイッチ素子23には、負荷25及びフィルタ回路26を介して、可変電流源22から電流が流れ込む。さらに、スイッチ素子23には、可変電流源21からの電流が流れ込む。すなわち、負荷25及びフィルタ回路26には、スイッチ素子23及び24の開閉動作に対応して流れる方向が反転する、パルス状の電流が入力される。

[0029] 次に、フィルタ回路26の構成例について説明する。図2は、フィルタ回

路 26 の構成例を示す回路図である。フィルタ回路 26 は、インダクタ L1 と容量 C1 とにより構成される。インダクタ L1 と容量 C1 とは並列に接続される。フィルタ回路 26 のインピーダンスは、共振点に近づくほど大きくなる（開放条件に近くなる）。一方、フィルタ回路 26 のインピーダンスは、共振点から離れるほど小さくなる（短絡条件に近くなる）。

[0030] フィルタ回路 26 を構成する素子の定数を好適に設定することにより、フィルタ回路 26 の共振点を無線信号の所望帯域に一致させることができる。これにより、所望帯域に対しては、開放条件に近い状態が実現される。一方、所望帯域以外の帯域に対しては、短絡条件に状態となる。よって、負荷 25 を経由して、パルス電流の所望帯域成分のみが供給される。その結果、不要な高調波成分が除去された無線信号が抽出される。

[0031] ここで、可変電流源 21 及び 22 から出力される電流値を $I(t)$ とする。スイッチ素子に与えられる制御信号を $P(t)$ とする。制御信号 $P(t)$ は、「1」又は「-1」の 2 つの状態からなる 1 bit 信号である。制御信号 $P(t)$ が「1」の場合には、スイッチ素子 23 が ON となる。制御信号 $P(t)$ が「-1」の場合には、スイッチ素子 24 が ON となる。よって、負荷 25 およびフィルタ回路 26 へ出力される電流信号 $D_{out}(t)$ は、以下の式 (5) で表される。

$$D_{out}(t) = I(t) \cdot P(t) \quad \dots (5)$$

[0032] さらに、電流信号 $D_{out}(t)$ は、以下の式 (6) で表される。

$$\begin{aligned} D_{out}(t) &= r(t) \cdot R_{th}(t) \\ &= r(t) \cdot (t_h(t) + dis(t)) \\ &= r(t) \cdot t_h(t) + r(t) \cdot dis(t) \\ &\quad \dots (6) \end{aligned}$$

[0033] フィルタ回路 26 の共振周波数を、 $D_{out}(t)$ に内包される $r(t) \cdot t_h(t)$ に合わせこむことにより、負荷 25 には、 $r(t) \cdot t_h(t)$ のみが入力される。すなわち、CMCD 2a によって、RF 信号のみを抽出することができる。

[0034] 図3は、CMCD2aの出力波形を示すグラフである。図3では、図19に示した例とは異なり、CMCD2aは、振幅変調を行いながらも、出力電圧が大きくマイナス側に振れ込む現象を解消できることが確認できる。よって、スイッチ素子23及び24にFET素子を用いた場合でも、ゲートに供給されるハイ信号とロー信号との間の電圧差は、数V程度で十分である。従って、CMCD2aを有する送信装置100では、駆動電力を最小限に抑えることができる。

[0035] 以下では、送信装置100の各部の構成例について説明する。まず、IQモジュレータ12の構成例について説明する。図4は、IQモジュレータ12の構成例を示すブロック図である。IQモジュレータ12は、IQ局部発振器121、混合器122、混合器123及び合成器124により構成される。

[0036] IQ局部発振器121は、互いに90°の位相差を有する、2つの正弦波形の電圧信号を生成する。この2つの正弦波形の電圧信号は、RF信号のキャリア周波数と等しい周波数を有する。混合器122及び混合器123は、2つの入力端子から入力された信号の積を出力する。混合器122には、DBB11からのI信号と、IQ局部発振器121で生成された正弦波形の電圧信号が入力される。混合器123には、DBB11からのQ信号と、局部発振器で生成された正弦波形の電圧信号が入力される。合成器124は、2つの入力端子から入力された信号の和を出力する。

[0037] IQ局部発振器121で生成される一方の正弦波形の電圧信号を v_{lo_i} 、他方の正弦波形の電圧信号を v_{lo_q} とする。電圧信号 v_{lo_i} は、混合器122に入力される。電圧信号 v_{lo_q} は、混合器123に入力される。電圧信号 v_{lo_i} と電圧信号 v_{lo_q} の間には、90度の位相差が有るので、電圧信号 v_{lo_i} 及び電圧信号 v_{lo_q} は、以下の式(7)及び(8)で表される。

$$v_{lo_i} = A \cos(\omega_c t) \quad \dots (7)$$

$$v_{lo_q} = A \sin(\omega_c t) \quad \dots (8)$$

但し、 ω_c は、キャリア周波数に相当する角周波数である。

[0038] ここで、混合器122に入力されるベースバンド信号Iの電圧を V_{bb_i} とする。混合器123に入力されるベースバンド信号Qの電圧を V_{bb_q} とする。すると、ベースバンド信号 V_{bb_i} 及び V_{bb_q} は、以下の式(9)及び(10)で表される。

$$V_{bb_i} = B \cos(\omega_b t + \theta) \quad \dots (9)$$

$$V_{bb_q} = -B \sin(\omega_b t + \theta) \quad \dots (10)$$

但し、 B は、振幅情報である。 θ は、位相情報である。 ω_b は、中間周波数に相当する角周波数である。

[0039] 混合器122は、電圧信号 V_{lo_i} とベースバンド信号Iの電圧 V_{bb_i} との積を出力する。混合器123は、電圧信号 V_{lo_q} とベースバンド信号Qの電圧 V_{bb_q} との積を出力する。混合器122出力電圧信号 V_{mix1} は、以下の式(11)で表される。混合器123の出力電圧信号 V_{mix2} は、以下の式(12)で表される。

$$V_{mix1} = 0.5 \times AB \{ \cos((\omega_c + \omega_b)t + \theta) + \cos((\omega_c - \omega_b)t - \theta) \} \quad \dots (11)$$

$$V_{mix2} = 0.5 \times AB \{ \cos((\omega_c + \omega_b)t + \theta) - \cos((\omega_c - \omega_b)t - \theta) \} \quad \dots (12)$$

[0040] 合成器124では、混合器122の出力電圧信号 V_{mix1} と混合器123の出力電圧信号 V_{mix2} との和を出力する。合成器124の出力電圧信号 V_{comb} は、以下の式(13)で表される。

$$V_{comb} = AB \cos((\omega_c + \omega_b)t + \theta) \quad \dots (13)$$

出力電圧信号 V_{comb} は、ベースバンド信号の角周波数から、 ω_c だけ周波数が増加したRF信号である。

[0041] 次に、振幅位相信号検出器13について説明する。図5Aは、振幅位相信号検出器13の構成例を示すブロック図である。振幅位相信号検出器13は、振幅検出器131及び位相検出器132により構成される。

[0042] 図5Bは、振幅検出器131の構成例を示す回路図である。振幅検出器1

31は、ダイオードD13、抵抗R13及び容量C13により構成される。ダイオードD13は、入力電圧の2乗に比例した電流を出力する。よって、ダイオードにRF信号が入力された場合、振幅値が大きいほど、ダイオードD13から出力される電流値の時間平均値は大きくなる。ダイオードD13の後段に接続された抵抗R13及び容量C13はフィルタ回路を構成する。このフィルタ回路は、ダイオードD13の出力電流に含まれるDC成分のみを取り出す。取り出されたDC成分は、ダイオードD13の出力電流の時間平均値に等しい。つまり、RF信号の振幅値が大きくなるほど、DC成分の値は大きくなる。すなわち、ダイオードD13の出力電流のDC成分は、ダイオードD13に入力されるRF信号の振幅値に対して、単調に増加する1対1の関数である。従って、取り出されたDC成分により、RF信号に含まれる振幅情報を抽出することが可能となる。

[0043] 図5Cは、位相検出器132の構成例を示すブロック図である。位相検出器132は、コンパレータCMPで構成される。コンパレータCMPは、入力信号が正の値をとる場合にハイ信号を出力し、入力信号が負の値をとる場合にロー信号を出力する。ここで、RF信号は、位相が $0^{\circ} \sim 180^{\circ}$ の場合に正の値となり、位相が $180^{\circ} \sim 360^{\circ}$ の場合に負の値となる。よって、位相検出器132は、RF信号が入力されると、RF信号の位相が $0^{\circ} \sim 180^{\circ}$ の場合にハイ信号を出力し、RF信号の位相が $180^{\circ} \sim 360^{\circ}$ の場合にロー信号を出力する。コンパレータCMPの出力は、理想的には矩形波である。

[0044] 次に、スイッチ素子23及び24について説明する。図6Aは、スイッチ素子23の動作を示す構成図である。スイッチ素子23は、制御端子T1、信号端子T2及び信号端子T3を有する。制御端子T1にハイ信号が入力されると、信号端子T2と信号端子T3とが短絡状態（ON状態）となる。制御端子T1にロー信号が入力されると、信号端子T2と信号端子T3とが無接続状態（OFF状態）となる。図6Bは、スイッチ素子23の構成例を示す回路図である。スイッチ素子23は、電界効果トランジスタ（FET）又

はバイポーラトランジスタを用いて実現することができる。制御端子T1は、FETのゲート端子又はバイポーラトランジスタのベース端子に対応する。信号端子T2は、FETのソース端子又はバイポーラトランジスタのエミッタ端子に対応する。信号端子T3は、FETのドレイン端子又はバイポーラトランジスタのコレクタ端子に対応する。スイッチ素子24の動作及び構成については、スイッチ素子23と同様であるので、説明を省略する。

[0045] 次に、可変電流源21及び22について説明する。図7は、可変電流源21の構成例を示す回路図である。可変電流源21は、FETで構成される。可変電流源21の制御信号は、FETのゲート端子に与えられる。FETのドレイン-ソース間に流れる電流値は、飽和領域においてはゲート電位と閾値電圧の差の2乗に比例する。すなわち、ゲート電位とドレイン-ソース間に流れる電流は1対1の関係になる。従って、ゲート電位による電流の制御が可能となる。なお、可変電流源21は、バイポーラトランジスタにより構成することも可能である。可変電流源22の構成については、可変電流源21と同様であるので、説明を省略する。

[0046] 図8は、可変電流源21の他の構成例を示す回路図である。図8の可変電流源21は、デコーダ211及びパルス可変電流源212により構成される。パルス可変電流源212は、1以上のDC電流源 $I_{v1} \sim I_{vN}$ と、DC電流源 $I_{v1} \sim I_{vN}$ の出力端子に接続された電流スイッチ $S1 \sim SN$ により構成される。電流スイッチ S_n (n は1以上の整数)は、DC電流源 I_{vn} から出力される電流の出力先を、接地ノード又はパルス可変電流源212の出力ノードに切り替える。パルス可変電流源212から出力される電流は、電流スイッチを介してパルス可変電流源212の出力ノードに接続されたDC電流源から出力される電流の合計と等しい。

[0047] デコーダ211には、RF信号生成器1aで生成された振幅信号 $r(t)$ が入力される。RF信号生成器1aで生成される振幅信号 $r(t)$ がNビットのデジタル信号である場合、パルス可変電流源212には、DC電流源 $I_{v1} \sim I_{vN}$ が設けられる。DC電流源 I_{vn} の電流値 I_n は、2のべき乗

の重みづけがされており、具体的には $IO \times 2^{-n}$ である。ここで、 IO は、任意の値である。デコーダ 211 は、DC 電流源 $Iv1 \sim IvN$ に接続される電流スイッチ $S1 \sim SN$ の制御信号として、振幅信号 $r(t)$ のビットを上位ビットから順々に割り当てる。なお、振幅信号 $r(t)$ がアナログ信号の場合には、このアナログ信号は N ビットのデジタル信号に AD 変換される。そして、AD 変換により生成されたデジタル信号が、デコーダ 211 へ入力される。

[0048] 続いて、電流スイッチ Sn について説明する。図 9 は、電流スイッチ Sn の構成例を示すブロック図である。電流スイッチ Sn は、ダイオード Ds と、電流スイッチ素子 SW とで構成される。電流スイッチ素子 SW は、例えば図 6 B に示す構成とすることができる。電流スイッチ素子 SW は、ダイオード Ds のアノード側端子と接地電位（または任意の DC 電位）との間に挿入される。ダイオード Ds のアノード側端子は、さらに端子 A と接続される。ダイオード Ds のカソード側端子は、端子 B と接続される。

[0049] 電流スイッチ素子 SW が開放状態の場合には、端子 A に入力された電流は、ダイオード Ds を経由して、端子 B に出力される。電流スイッチ素子 SW が短絡状態の場合には、端子 A に入力された電流は、電流スイッチ素子 SW を介して、接地電位に出力される。

[0050] 続いて、DC 電流源 Ivn について説明する。図 10 は、DC 電流源 Ivn の構成例を示すブロック図である。DC 電流源 Ivn は、可変 DC 電圧源 41、インダクタ 42、電流センサ 43 及び比較制御器 44 から構成される。可変 DC 電圧源 41 から出力される電流は、インダクタ 42 及び電流センサ 43 を介して出力される。電流センサ 43 は、電流センサ 43 を流れる電流の大きさを検出する。比較制御器 44 は、電流センサ 43 で検出された電流値が所望の値となるように、可変 DC 電圧源 41 の電圧を制御する。

[0051] ここで、可変 DC 電圧源 41 の電圧値を Vdc とする。インダクタ 42 のインダクタンスを $Ladd$ とする。DC 電流源 Ivn の出力端子に接続される負荷抵抗の値を $Rload$ とする。DC 電流源 Ivn の出力電流を Iou

tとする。電圧値V d cを入力信号、I o u tを出力信号とした伝達関数F (s) は、以下の式 (1 4) で表される。

$$F (s) = R l o a d / (s \cdot L a d d + R l o a d) \quad \dots (1 4)$$

[0052] 上式は、伝達関数F (s) が、3 d B-カットオフ周波数がR l o a d / (2 \cdot \pi \cdot L a d d) で与えられる、ローパスフィルタの伝達関数であることを表している。可変D C電圧源4 1に与える制御信号を、上述のカットオフ周波数よりも十分速い速度で更新することにより、出力電流I o u tの変動特性を最小限に抑えることができる。

[0053] D C電流源I v nの構成について更に説明する。図1 1は、D C電流源I v nの構成の具体例を示すブロック図である。可変D C電圧源4 1は、D C電圧源5 1と接地端子との間に、スイッチ素子S v 1及びS v 2が縦列に挿入されている。スイッチ素子S v 1及びS v 2は、例えば図6 Bに示す構成とすることができる。電源側のスイッチ素子S v 1と接地側のスイッチ素子S v 2とは、は相補的な開閉動作を行う。つまり、スイッチ素子S v 1及びS v 2のどちらか一方がO Nの場合には、もう一方はO F Fとなる。スイッチ素子S v 1がO Nの場合には、可変D C電圧源4 1の出力電圧は電源電圧に等しい。一方、スイッチ素子S v 2がO Nの場合には、可変D C電圧源4 1の出力電圧は接地電位に等しい。

[0054] 電流センサ4 3は、抵抗R s及び差動入力型増幅器AMPにより構成される。差動入力型増幅器AMPは、抵抗R sの両端子ノードの電圧情報を入力とする。入力電流が抵抗R sを流れると、抵抗R sの両端には、電流と抵抗値との積に等しい電圧差が発生する。差動入力型増幅器AMPは、本電圧差を増幅して出力する（本実施の形態では、増幅率は正の値とする）。なお、抵抗R sの両端の電圧差と差動入力型増幅器AMPの出力値とは、1 : 1に対応する。すなわち、この電流センサ4 3は、入力電流の電流値を電圧値に変換して出力することができる。

[0055] 比較制御器4 4は、電圧比較器5 2とコーダ5 3から構成される。電圧比

較器 5 2 は、電流センサ 4 3 から出力される電圧値と内部参照値とを比較する。電流センサ 4 3 からの出力が内部参照値よりも大きい場合、電流センサ 4 3 を流れる電流量は所望値よりも大きいことを意味する。この場合、コード 5 3 は、可変 DC 電圧源 4 1 を構成する接地側のスイッチ素子 S_{v2} を ON 状態にするとともに、電源側のスイッチ素子 S_{v1} を OFF 状態にする制御信号を出力する。一方、電流センサ 4 3 からの出力が内部参照値よりも小さい場合、電流センサ 4 3 を流れる電流量は所望値よりも小さいことを意味する。この場合、コード 5 3 は、可変 DC 電圧源 4 1 を構成する接地側のスイッチ素子 S_{v2} を OFF 状態にするとともに、電源側のスイッチ素子 S_{v1} を ON 状態にする制御信号を出力する。

[0056] また、比較制御器 4 4 は、外部クロック信号源 $CLKO$ からの外部クロック信号に同期して動作する。すなわち、電圧比較器 5 2 における比較動作及び可変 DC 電圧源 4 1 へ与える制御信号を更新する周期は、外部クロック信号源 $CLKO$ の周期に等しい。DC 電流源 I_{vn} に接続される負荷が時間的に変動しても、それよりも十分短い早い周期のクロック信号を発生するクロック信号源を用いて比較制御器を動作させることにより、可変 DC 電圧源 4 1 に対する制御信号は、負荷の変動周期よりも短い周期で更新される。以上の動作により、DC 電流源 I_{vn} は、所望の DC 電流を出力し続けることができる。

[0057] 続いて、CMCD の構成転換例について説明する。図 1 2 は、CMCD の第 1 の構成転換例である CMCD 2 b の構成を示すブロック図である。CMCD 2 b は、可変電流源 3 1、インダクタ 3 2 及び 3 3、スイッチ素子 2 3 及び 2 4 により構成される。スイッチ素子 2 3 及び 2 4 は、CMCD 2 a におけるものと同様である。可変電流源 3 1 の一端は電源 VDD と接続される。可変電流源 3 1 の他端はインダクタ 3 2 を介してスイッチ素子 2 3 と接続され、さらにインダクタ 3 3 を介してスイッチ素子 2 4 と接続される。可変電流源 3 1 は、例えば、振幅信号 $r(t)$ により制御される。CMCD 2 b のその他の構成は、CMCD 2 a と同様であるので、説明を省略する。

[0058] インダクタ 3 2 及び 3 3 は、電流値の変動を抑圧する。そのため、インダクタ 3 2 及び L 3 3 により、擬似的に電流源の動作が提供される。よって、本構成例にかかる CMCD 2 b は、2 つのスイッチ素子のそれぞれに 2 つの電流源のいずれかが直接接続された、図 1 に示す CMCD 2 a と同様の動作を行う。

[0059] また、CMCD の第 2 の構成転換例について説明する。図 1 3 は、CMCD の第 2 の構成転換例である CMCD 2 c の構成を示すブロック図である。CMCD 2 c は、図 1 2 に示す CMCD 2 b にフィルタ回路 3 4 が追加されたものである。フィルタ回路 3 4 は、可変電流源 3 1 と、インダクタ 3 2 及び L 3 3 と、の間に挿入される。CMCD 2 c のその他の構成は、CMCD 2 b と同様であるので、説明を省略する。フィルタ回路 3 4 は、可変電流源 3 1 で発生する不要な高調波成分を除去する。

[0060] さらに、CMCD の第 3 の構成転換例について説明する。図 1 4 は、CMCD の第 3 の構成転換例である CMCD 2 d の構成を示すブロック図である。CMCD 2 d は、図 1 2 に示す CMCD 2 b の可変電流源 3 1 を可変電圧源 3 5 に置き換えたものである。CMCD 2 d は、図 1 2 に示す CMCD 2 b と同様に、インダクタ 3 2 及び 3 3 が電流値の変動を抑圧する。そのため、インダクタ 3 2 及び 3 3 により、擬似的に電流源の動作が提供される。CMCD 2 d のその他の構成は、CMCD 2 b と同様であるので、説明を省略する。よって、本構成例にかかる CMCD 2 d は、2 つのスイッチ素子のそれぞれに 2 つの電流源のいずれかが直接接続された、図 1 に示す CMCD 2 a と同様の動作を行う。

[0061] 実施の形態 2

次に、本発明の実施の形態 2 にかかる送信装置について説明する。図 1 5 は、実施の形態 2 に係る送信装置 2 0 0 の構成を示すブロック図である。送信装置 2 0 0 は、送信装置 1 0 0 の RF 信号生成器 1 a を RF 信号生成器 1 b に置き換えたものである。送信装置 2 0 0 のその他の構成は、送信装置 1 0 0 と同様であるので、説明を省略する。

[0062] RF信号生成器1bは、送信装置100のRF信号生成器1aに除算器14を追加し、かつ振幅検出器131を振幅検出器133に置き換えたものである。送信装置200では、DBB11が除算器14及び振幅検出器133にIQ信号を出力する。

[0063] 除算器14は、IQ信号を振幅検出器133から出力される振幅信号で除算した信号を出力する。除算器14から出力される無線信号 $I_b(t)$ 、 $Q_b(t)$ は、以下の式(15)及び(16)で表される。

$$I_b(t) = I(t) / r(t) \quad \dots (15)$$

$$Q_b(t) = Q(t) / r(t) \quad \dots (16)$$

[0064] 除算器14から出力される無線信号 $I_b(t)$ 及び $Q_b(t)$ は、IQモジュレータ12に入力され、RF帯の無線信号に変換される。IQモジュレータ12の出力信号の振幅値は、式(13)に示されるように、入力されるIQ信号の振幅値に比例する。 $I_b(t)$ 及び $Q_b(t)$ は、式(15)及び(16)に示すように、DBB11のIQ信号の振幅信号で規格されている。そのため、 $I_b(t)$ 及び $Q_b(t)$ で定義される無線信号の振幅値は1となる。すなわち、本実施の形態におけるIQモジュレータ12の出力信号の振幅値は1となる。よって、IQモジュレータ12の出力信号 $RF_b(t)$ は、式(2)の右辺の振幅信号 $r(t)$ に1を代入した以下の式(17)で表される。

$$RF_b(t) = th(t) \quad \dots (17)$$

[0065] すなわち、IQモジュレータ12の出力信号は、位相信号そのものとなる。位相検出器132は、IQモジュレータ12の出力信号の正負を判定し、式(4)に示した矩形位相信号を生成する。

[0066] 続いて、振幅検出器133について説明する。図16は、振幅検出器133の構成を示すブロック図である。振幅検出器133では、I信号が2乗器15に入力され、Q信号は2乗器16に入力される。2乗器15及び16から出力された信号は、加算器17で加算される。2乗根算出器18は、加算器17での加算結果の平方根を算出する。すなわち、振幅検出器133は、

入力された I Q 信号の 2 乗和の平方根を出力する。I Q 信号の 2 乗和の平方根は、無線信号の振幅値に相当し、式 (2) の右辺に示した振幅値 $r(t)$ と等しい。

[0067] 上述の通り、RF 信号生成器 1 b は、振幅検出器 1 3 3 の出力信号を振幅信号として出力する。また、RF 信号生成器 1 b は、位相検出器 1 3 2 の出力信号を位相信号として出力する。RF 信号生成器 1 b からの振幅信号及び位相信号は、実施の形態 1 にかかる送信装置 1 0 0 と同様に、CMCD 2 a に入力される。従って、CMCD 2 a は、実施の形態 1 における場合と同様に動作し、CMCD 2 a に接続された負荷にて RF 信号が再現される。

[0068] なお、本発明は上記実施の形態に限られたものではなく、趣旨を逸脱しない範囲で適宜変更することが可能である。例えば、実施の形態 2 にかかる送信装置 2 0 0 の CMCD 2 a は、実施の形態 1 にかかる送信装置 1 0 0 と同様に、CMCD 2 b ~ 2 d のいずれかと適宜置き換えることが可能である。

[0069] また、上述の実施の形態では、スイッチング増幅器の一形態である電流モード D 級増幅器を有する送信装置について説明したが、適用する増幅器はこれに限られない。すなわち、電流モード D 級増幅器に代えて、他のスイッチング増幅器を適用することが可能である。

[0070] 以上、実施の形態を参照して本願発明を説明したが、本願発明は上記によって限定されるものではない。本願発明の構成や詳細には、発明の Scope 内で当業者が理解し得る様々な変更をすることができる。

[0071] この出願は、2010年8月3日に提出された日本出願特願2010-174453を基礎とする優先権を主張し、その開示の全てをここに取り込む。

産業上の利用可能性

[0072] 本発明は、例えば携帯電話や無線 LAN 等の通信機器に適用することが可能である。

符号の説明

[0073] 1 a、1 b、7 1 RF 信号生成器

- 2 a ~ 2 d、6 電流モードD級増幅器 (CMCD)
- 1 1、7 1 1 デジタルベースバンド (DBB)
- 1 2 モジュレータ
- 1 3 振幅位相信号検出器
- 1 4 除算器
- 1 5、1 6 2乗器
- 1 7 加算器
- 1 8 2乗根算出器
- 2 1、2 2、3 1、6 1、6 2 可変電流源
- 2 3、2 4、6 3、6 4、S v 1、S v 2 スイッチ素子
- 2 5、6 5 負荷
- 2 6、3 4、6 6 フィルタ回路
- 3 2、3 3、4 2、L 1 インダクタ
- 3 5 可変電圧源
- 4 1 可変DC電圧源
- 4 3 電流センサ
- 4 4 比較制御器
- 5 1 DC電圧源
- 5 2 電圧比較器
- 5 3 コーダ
- 7 2 ドライバアンプ
- 1 0 0、2 0 0、7 0 0 送信装置
- 1 2 1 局部発振器
- 1 2 2、1 2 3 混合器
- 1 2 4 合成器
- 1 3 1、1 3 3 振幅検出器
- 1 3 2 位相検出器
- 2 1 1 デコーダ

- 2 1 2 パルス可変電流源
- 7 1 2 シグマデルタ変調器
- 7 1 4 デジタルアップコンバータ
- 7 1 5 インバータ
- A、B 端子
- AMP 差動入力型増幅器
- C 1、C 1 3 容量
- CLKO 外部クロック信号源
- CMP コンパレータ
- D 1 3、D s ダイオード
- GND グランド
- INV インバータ
- I v 1 ~ I v N DC電流源
- R 1 3、R s 抵抗
- S 1 ~ S N 電流スイッチ
- SW 電流スイッチ素子
- T 1 制御端子
- T 2、T 3 信号端子

請求の範囲

- [請求項1] 入力された無線信号を振幅信号と位相信号とに分割して出力するRF信号生成器と、
前記振幅信号及び前記位相信号を用いて前記無線信号を増幅するスイッチング増幅器と、を備え、
前記スイッチング増幅器は、
前記振幅信号により制御され、当該スイッチング増幅器に電流を供給する1以上の可変電流源と、
前記位相信号に応じて、前記可変電流源を、接地電位又は当該スイッチング増幅器の出力端子と接続する1以上のスイッチ素子と、を備える、
送信装置。
- [請求項2] 前記可変電流源と前記スイッチ素子との間にフィルタ回路を備えることを特徴とする、
請求項1に記載の送信装置。
- [請求項3] 前記スイッチング増幅器は、
第1及び第2の可変電流源と、
前記第1の可変電流源を、前記位相信号に応じて、接地電位又は当該スイッチング増幅器の第1の出力端子と接続する第1のスイッチ素子と、
前記第2の可変電流源を、前記位相信号に対する相補信号に応じて、接地電位又は当該スイッチング増幅器の第2の出力端子と接続する第2のスイッチ素子と、を備えることを特徴とする、
請求項1又は2に記載の送信装置。
- [請求項4] 前記スイッチング増幅器は、
1つの可変電流源と、
前記1つの可変電流源を、前記位相信号に応じて、接地電位又は当該スイッチング増幅器の第1の出力端子と接続する第1のスイッチ素

子と、

前記 1 つの第 2 の可変電流源を、前記位相信号に対する相補信号に応じて、接地電位又は当該スイッチング増幅器の第 2 の出力端子と接続する第 2 のスイッチ素子と、

前記 1 つの可変電流源と前記第 1 のスイッチ素子との間に挿入される第 1 のインダクタと、

前記 1 つの可変電流源と前記第 2 のスイッチ素子との間に挿入される第 2 のインダクタと、を備えることを特徴とする、

請求項 1 又は 2 に記載の送信装置。

[請求項 5]

前記スイッチング増幅器は、

1 つの可変電流源と、

前記 1 つの可変電流源を、前記位相信号に応じて、接地電位又は当該スイッチング増幅器の第 1 の出力端子と接続する第 1 のスイッチ素子と、

前記 1 つの第 2 の可変電流源を、前記位相信号に対する相補信号に応じて、接地電位又は当該スイッチング増幅器の第 2 の出力端子と接続する第 2 のスイッチ素子と、を備え、

前記 1 つの可変電流源は、

前記振幅信号により制御され、当該スイッチング増幅器に電流を供給する可変電圧源と、

前記可変電圧源と前記第 1 のスイッチ素子との間に挿入される第 1 のインダクタと、

前記可変電圧源と前記第 2 のスイッチ素子との間に挿入される第 2 のインダクタと、を備えることを特徴とする、

請求項 1 又は 2 に記載の送信装置。

[請求項 6]

前記可変電流源は、電界効果トランジスタにより構成され、

前記電界効果トランジスタのゲートに前記振幅信号が入力されることを特徴とする、

請求項 1 又は 2 に記載の送信装置。

[請求項7]

前記可変電流源は、バイポーラトランジスタにより構成され、
前記バイポーラトランジスタのベースに前記振幅信号が入力される
ことを特徴とする、

請求項 1 又は 2 に記載の送信装置。

[請求項8]

前記可変電流源は、
それぞれ出力する電流値が異なる複数の DC 電流源と、
前記振幅信号に応じて前記複数の DC 電流源から選択された DC 電
流源のそれぞれを、接地電位又は当該可変電流源の出力端子と接続す
る電流スイッチ回路と、を備えることを特徴とする、

請求項 1 又は 2 に記載の送信装置。

[請求項9]

前記可変電流源は、
N 個 (N は 2 以上の整数) の前記 DC 電流源を備え、
k (k は、2 以上 N 以下の整数) 番目の前記 DC 電流源が出力する
電流値は、(k - 1) 番目の前記 DC 電流源が出力する電流値の 2 倍
であり、

N ビットのデジタル信号からなる前記振幅信号のそれぞれのビット
が、前記 N 個の DC 電流源のそれぞれの制御信号として入力されるこ
とを特徴とする、

請求項 8 に記載の送信装置。

[請求項10]

アナログ信号である前記振幅信号を N (N は 2 以上の整数) ビット
のデジタル信号に変換する AD コンバータを備え、

前記可変電流源は、

N 個の前記 DC 電流源を備え、

k (k は、2 以上 N 以下の整数) 番目の前記 DC 電流源が出力する
電流値は、(k - 1) 番目の前記 DC 電流源が出力する電流値の 2 倍
であり、

前記 N ビットのデジタル信号のそれぞれのビットが、前記 N 個の D

C電流源のそれぞれの制御信号として入力されることを特徴とする、
請求項8に記載の送信装置。

[請求項11]

前記電流スイッチ回路は、
ダイオードと、
前記ダイオードのアノードと接地電位との間に接続されたスイッチ素子と、を備えることを特徴とする、
請求項8乃至10のいずれか一項に記載の送信装置。

[請求項12]

前記DC電流源は、
可変電圧源と、
前記可変電圧源と接続されるインダクタと、
前記インダクタに流れる電流を検出すると、電流センサと、
前記電流センサにより検出された前記インダクタを流れる電流の値が所定値となるように、前記可変電圧源の出力電圧値を制御する比較制御器と、を備えることを特徴とする、
請求項8乃至11のいずれか一項に記載の送信装置。

[請求項13]

前記電流センサは、前記インダクタを流れる電流が供給される抵抗と、
前記抵抗の両端の差電圧を増幅し、増幅した信号を前記比較制御器に出力する差動増幅器を備えることを特徴とする、
請求項12に記載の送信装置。

[請求項14]

前記可変電流源は、
電源電圧を出力する第1の電源と接地電位を出力する第2の電源との間に直列に挿入され、前記比較制御器により制御される第3及び第4のスイッチ素子を備え、
前記第3のスイッチ素子は、前記第4のスイッチ素子に対して相補的に開閉することを特徴とする、
請求項12又は13に記載の送信装置。

[請求項15]

前記比較制御器は、

前記電流センサにより検出された前記インダクタを流れる電流の値と前記所定値とを比較し、

比較結果に基づいて、前記第3及び第4のスイッチ素子を相補的に開閉させることを特徴とする、

請求項14に記載の送信装置。

[請求項16]

前記スイッチ素子は、電界効果トランジスタ又はバイポーラトランジスタにより構成されることを特徴とする、

請求項1乃至15のいずれか一項に記載の送信装置。

[請求項17]

前記RF信号生成器は、

IQ信号を生成するデジタルベースバンドと、

前記IQ信号をIQモジュレーションするIQモジュレータと、

前記IQモジュレータから出力される信号の振幅を検出することにより前記振幅信号を出力する振幅検出器と、

前記IQモジュレータから出力される信号と所定の閾値とを比較して、2値のデジタル信号を前記位相信号として出力することを特徴とする、

請求項1乃至16のいずれか一項に記載の送信装置。

[請求項18]

前記RF信号生成器は、

I信号及びQ信号を生成するデジタルベースバンドと、

前記I信号と前記Q信号との2乗和の平方根を前記振幅信号として出力する振幅検出器と、

前記I信号及び前記Q信号を前記振幅信号で除算する除算器と、

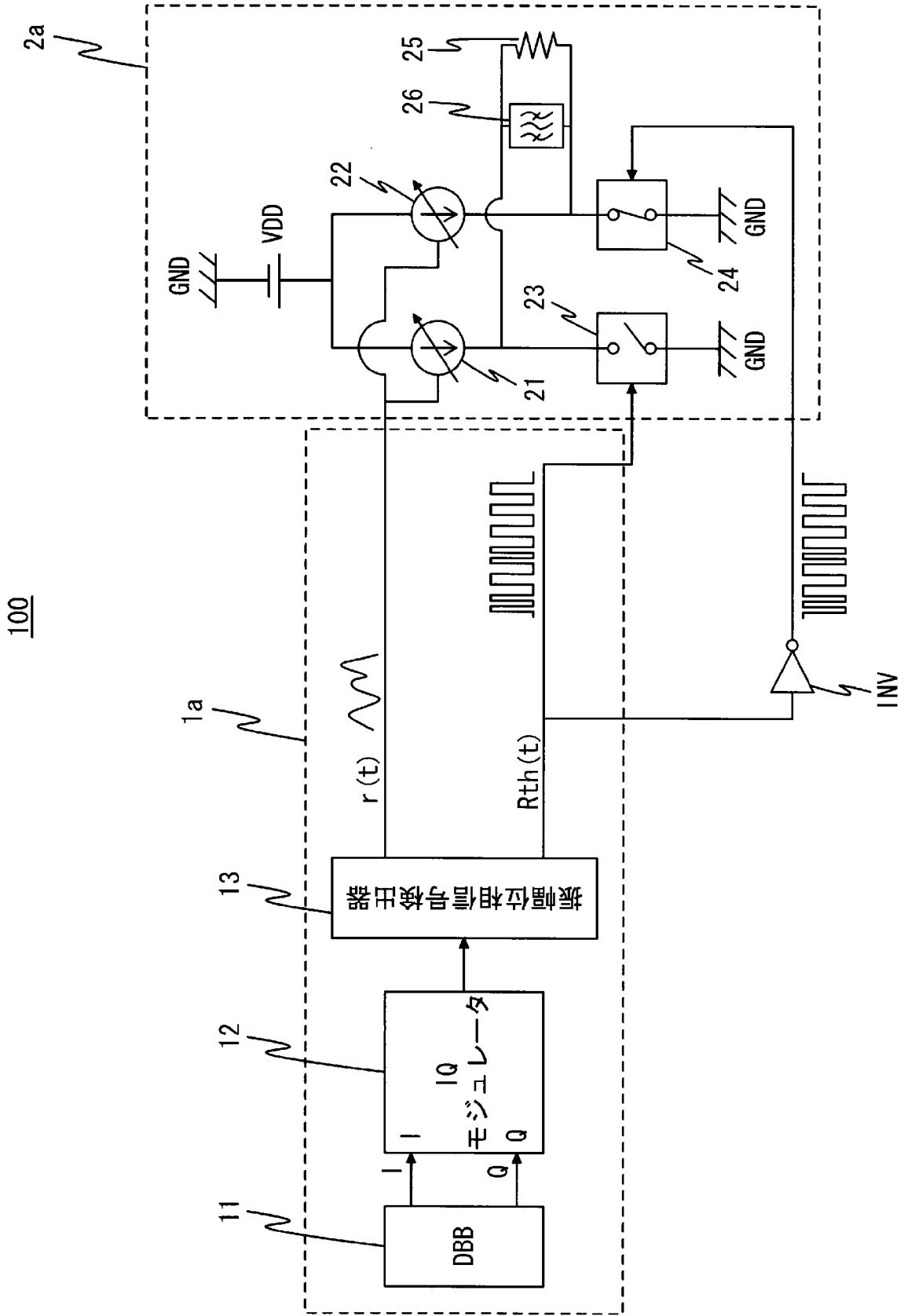
前記除算器から出力される信号をIQモジュレーションするIQモジュレータと、

前記IQモジュレータから出力される信号と、所定の閾値と、を比較して、2値のデジタル信号を前記位相信号として出力することを特徴とする、

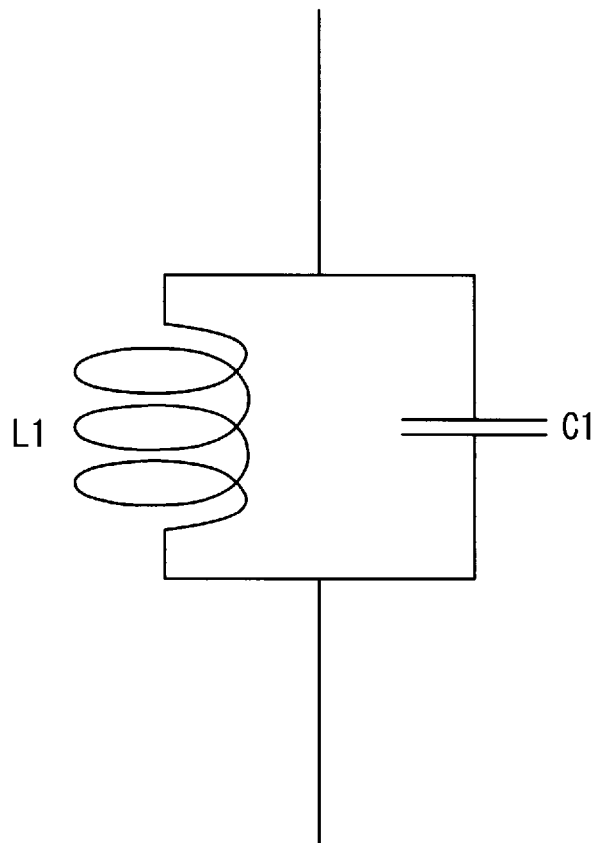
請求項1乃至16のいずれか一項に記載の送信装置。

[請求項19] 入力された無線信号を振幅信号と位相信号とに分割して出力し、
前記振幅信号及び前記位相信号を用いて前記無線信号を増幅し、
前記振幅信号により制御される可変電流源を、前記位相信号に応じて
接地電位と接続される端子又は出力端子と接続する、
送信装置の制御方法。

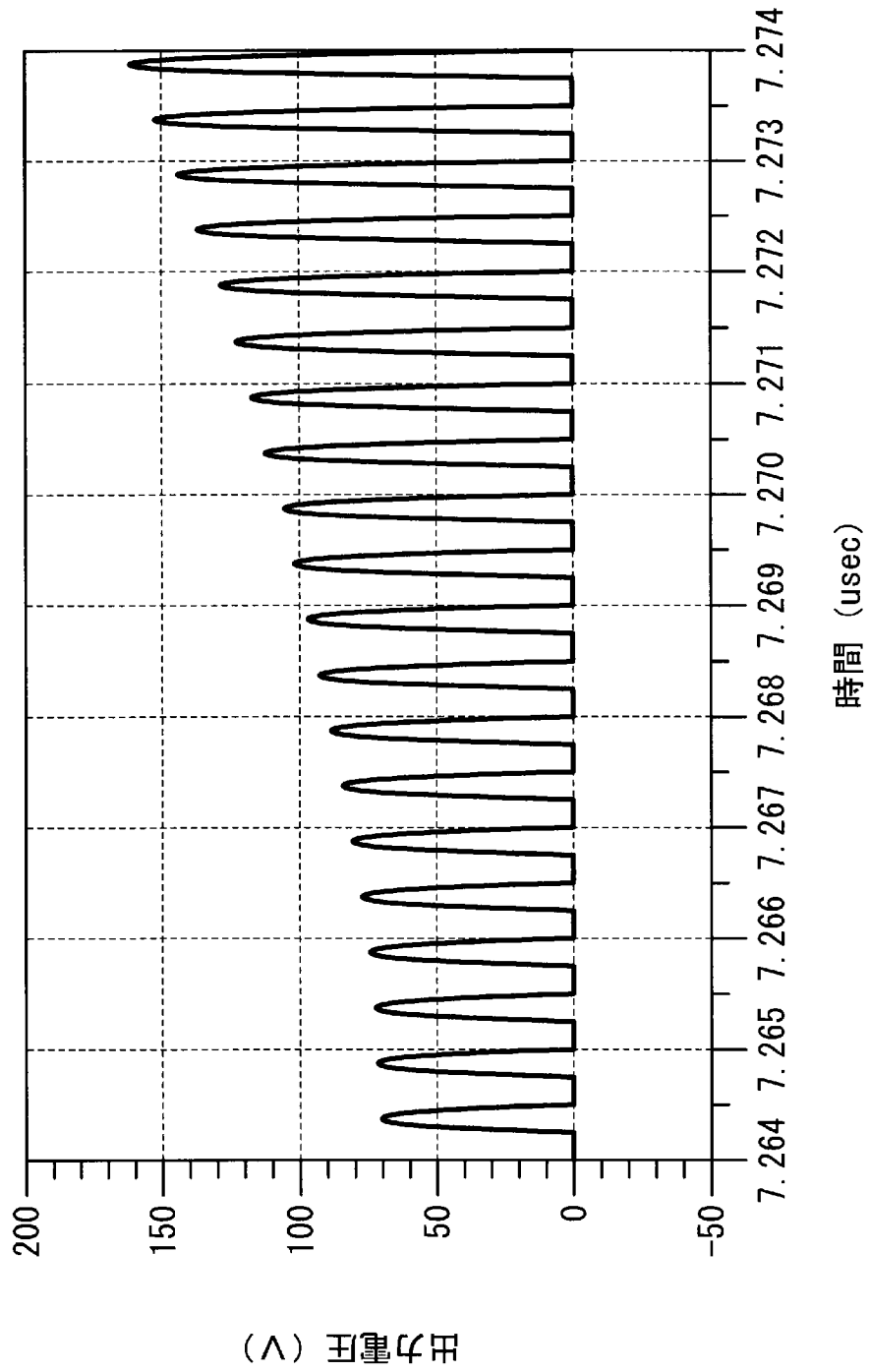
[図1]



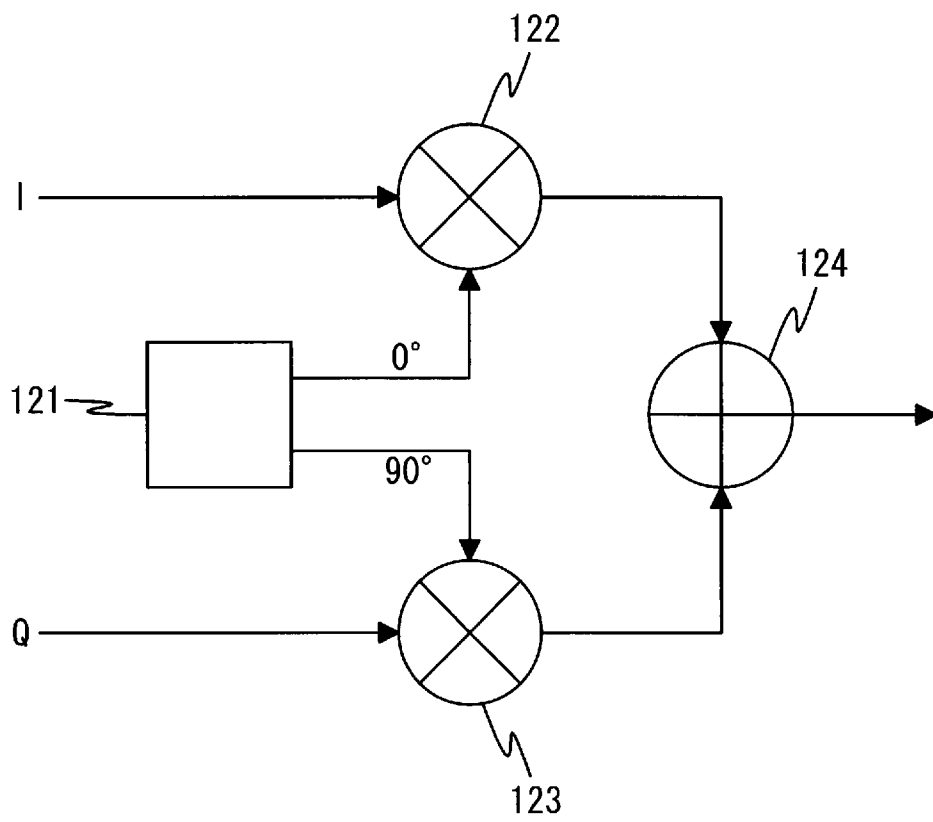
[圖2]

26

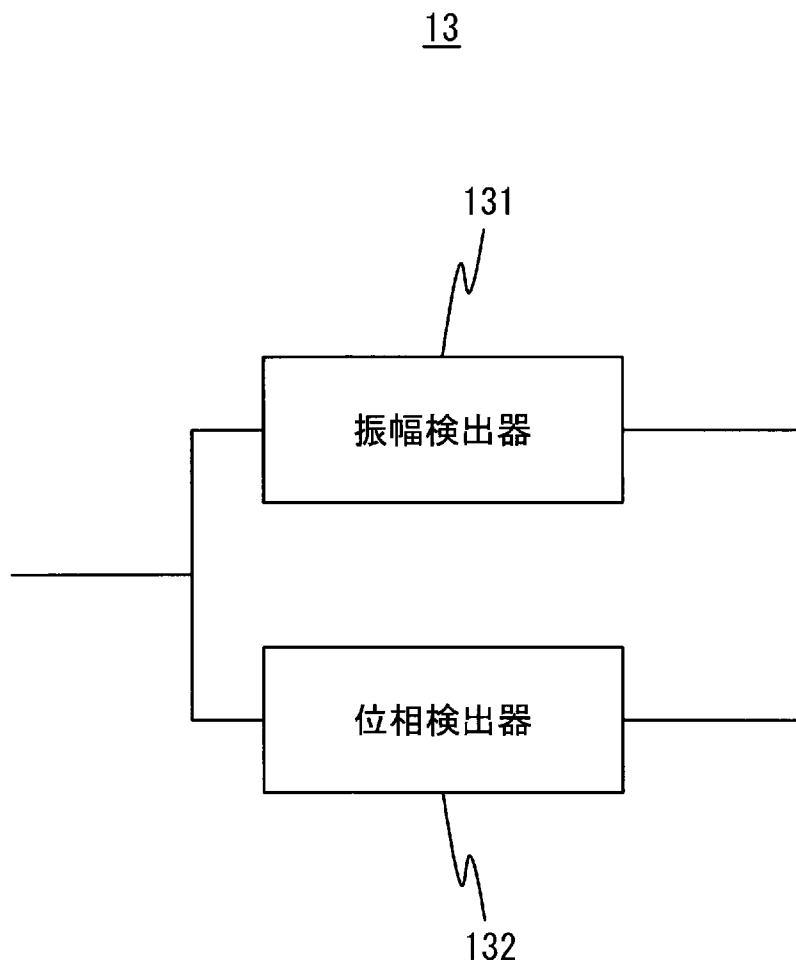
[図3]



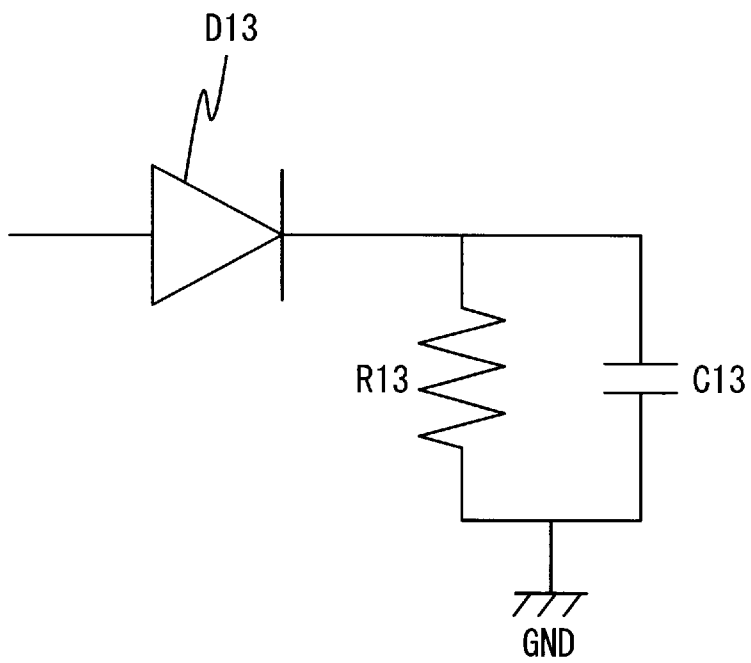
[図4]

12

[図5A]

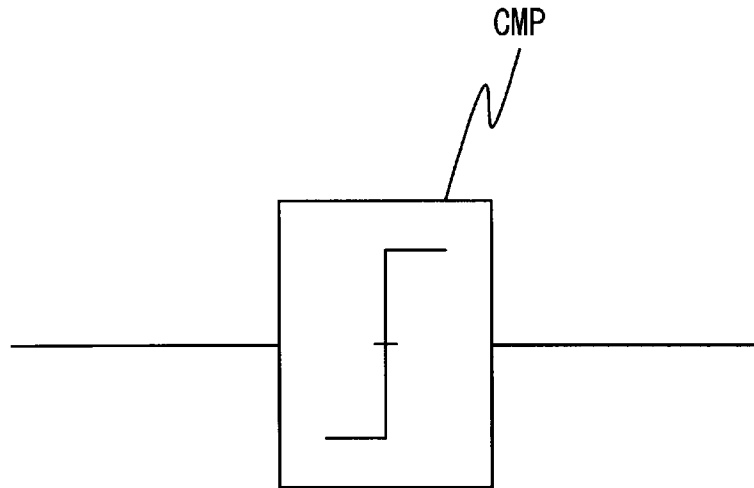


[圖5B]

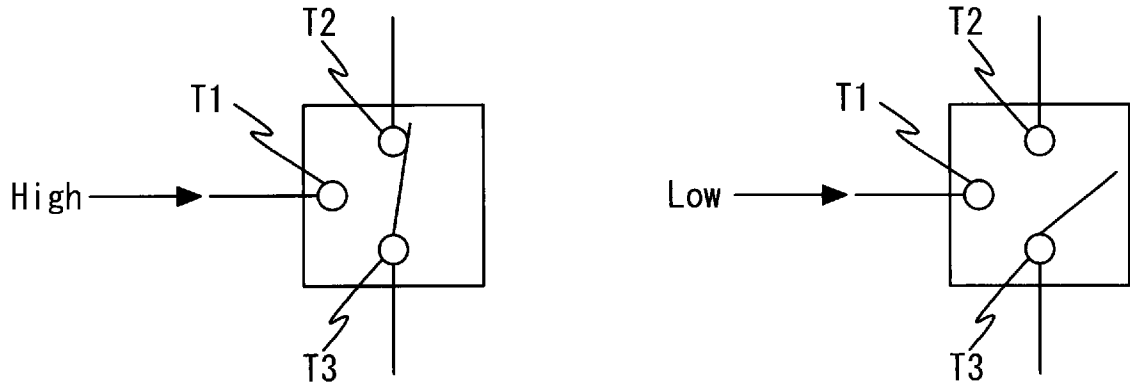
131

[ 5C]

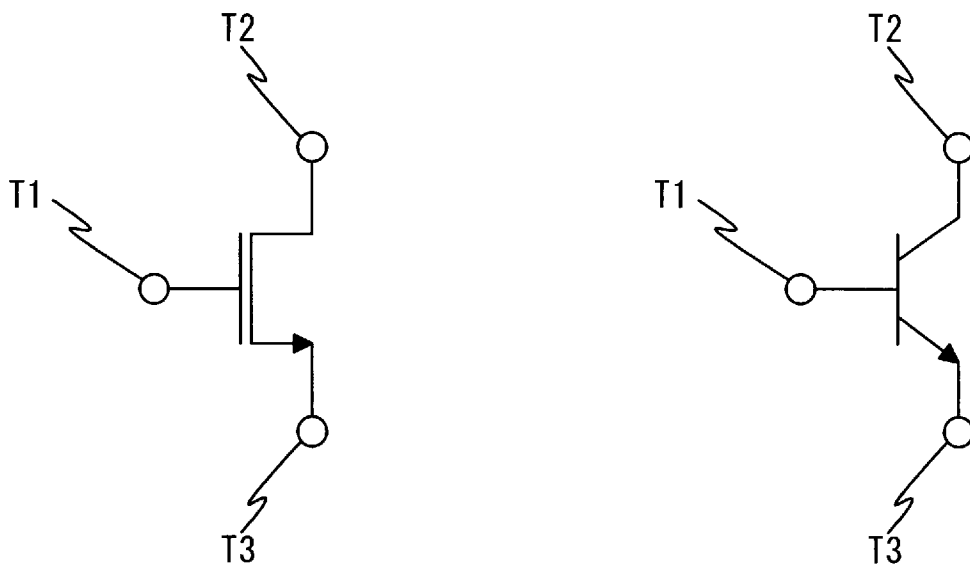
132



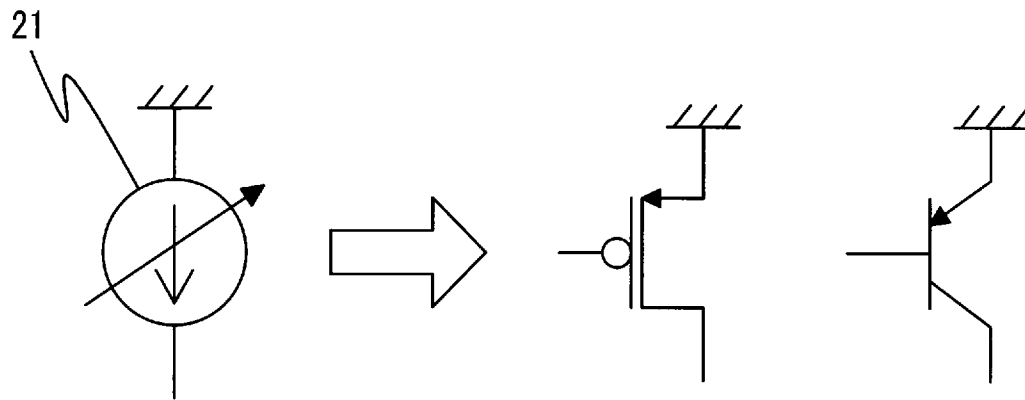
[圖6A]



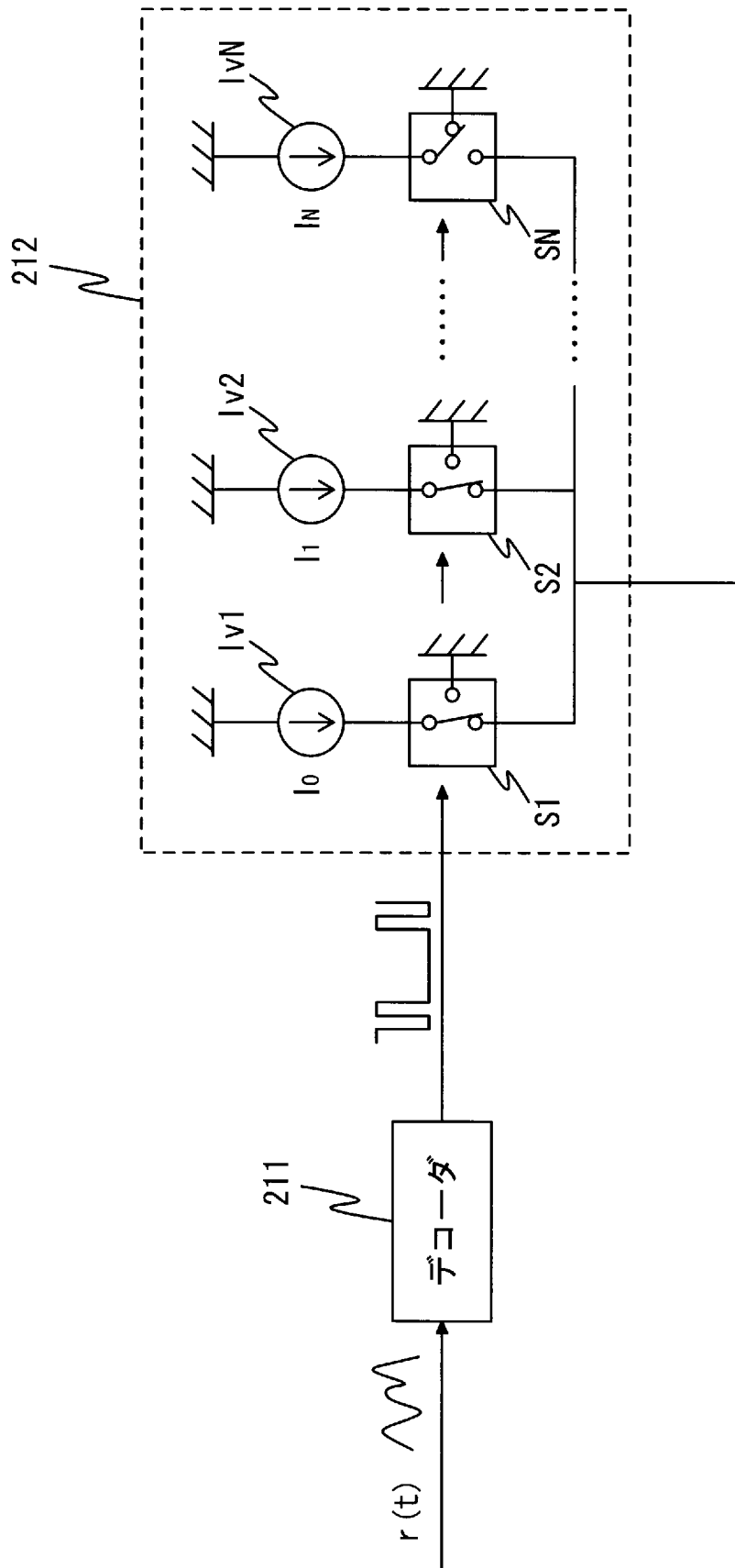
[圖6B]



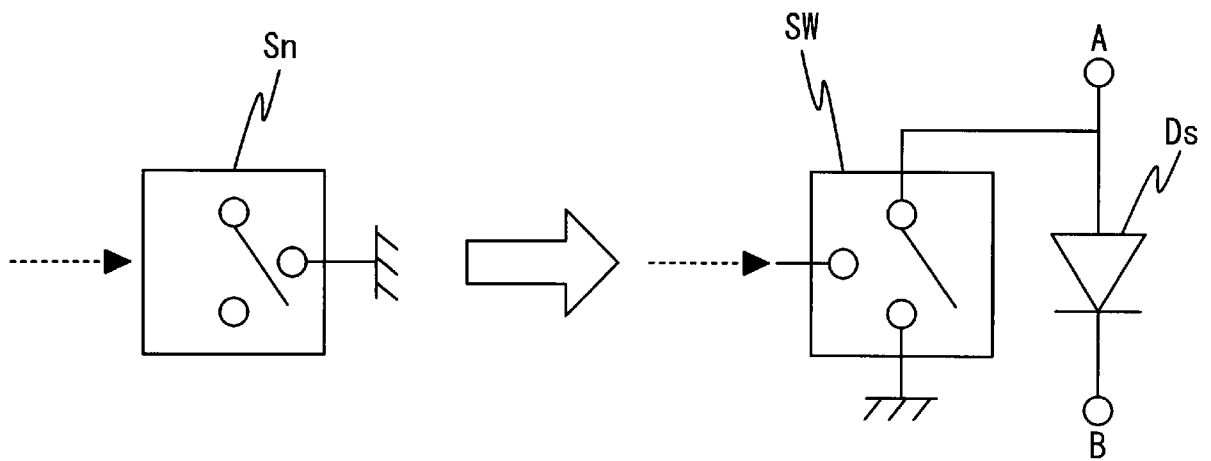
[図7]



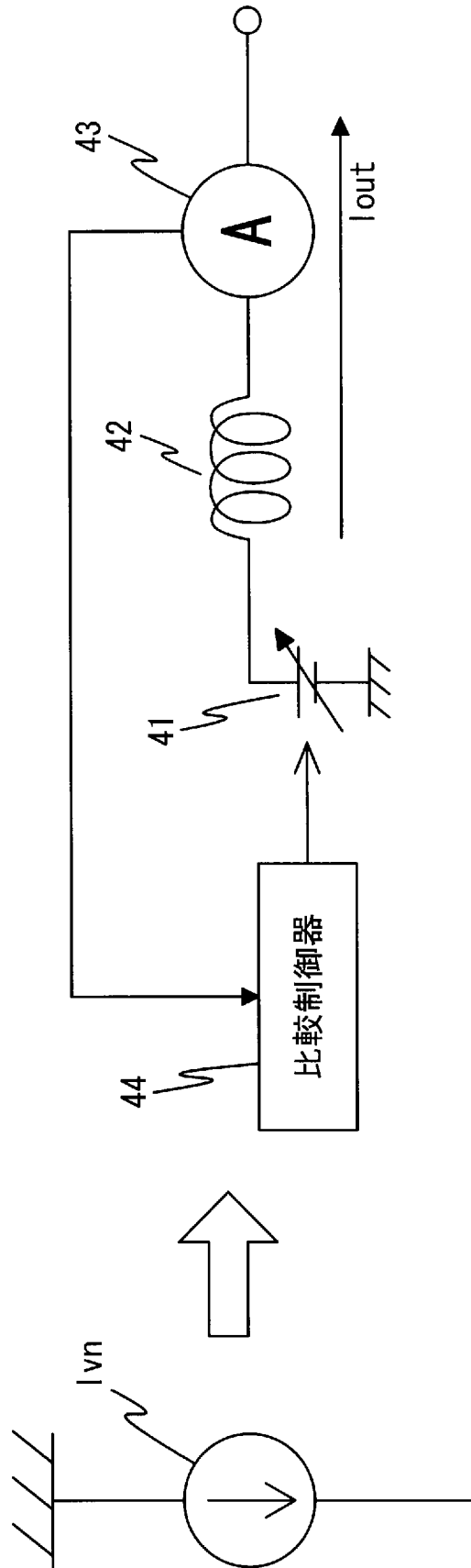
[図8]



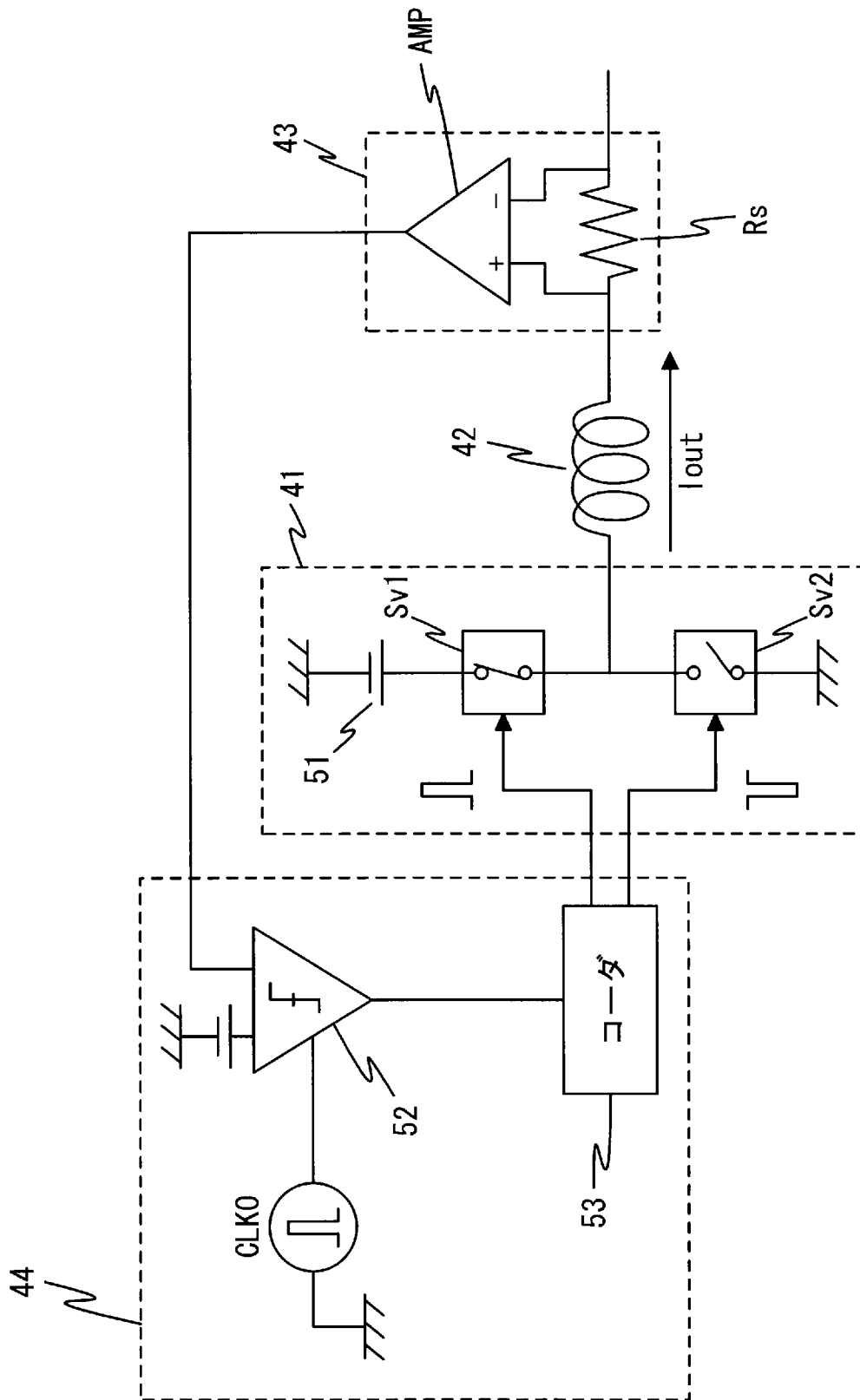
[図9]



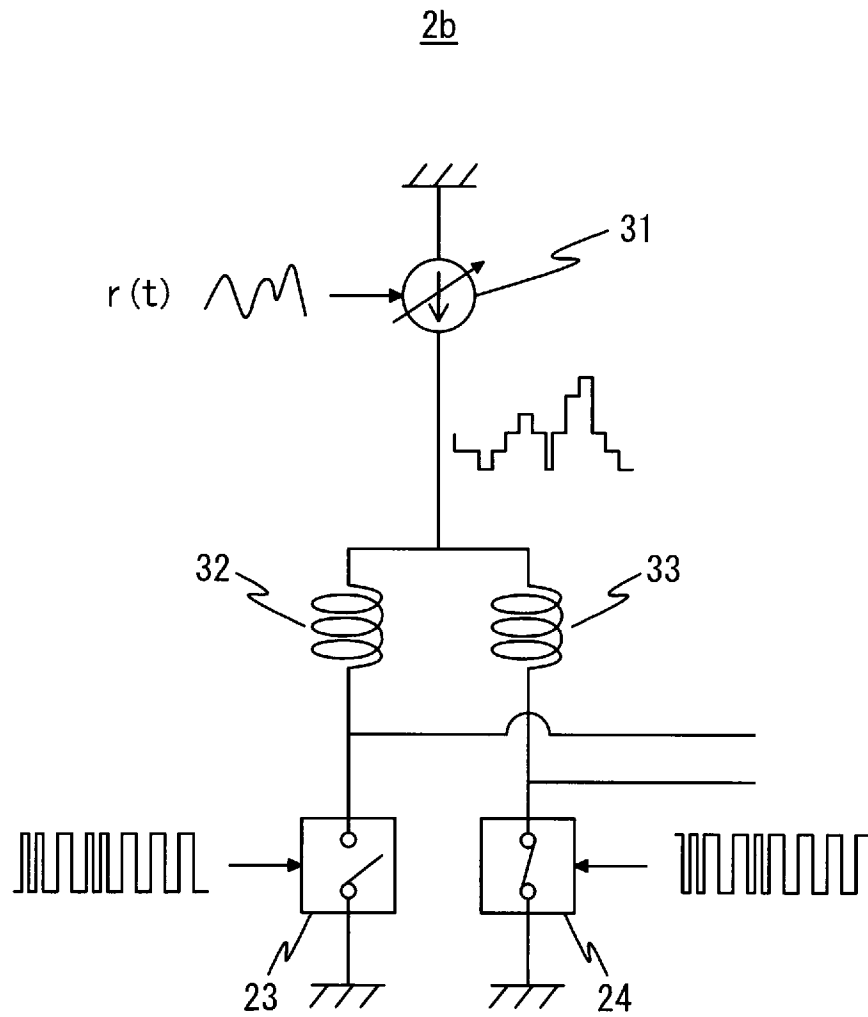
[図10]



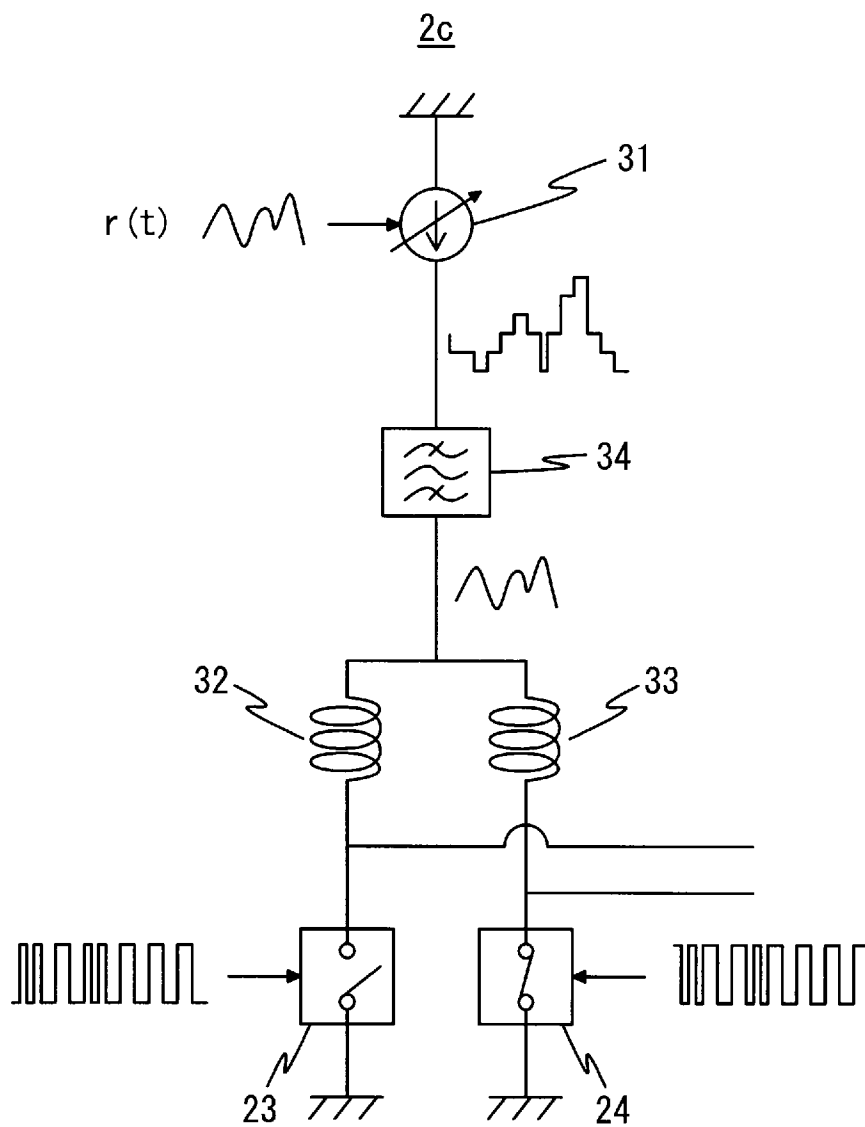
[図11]



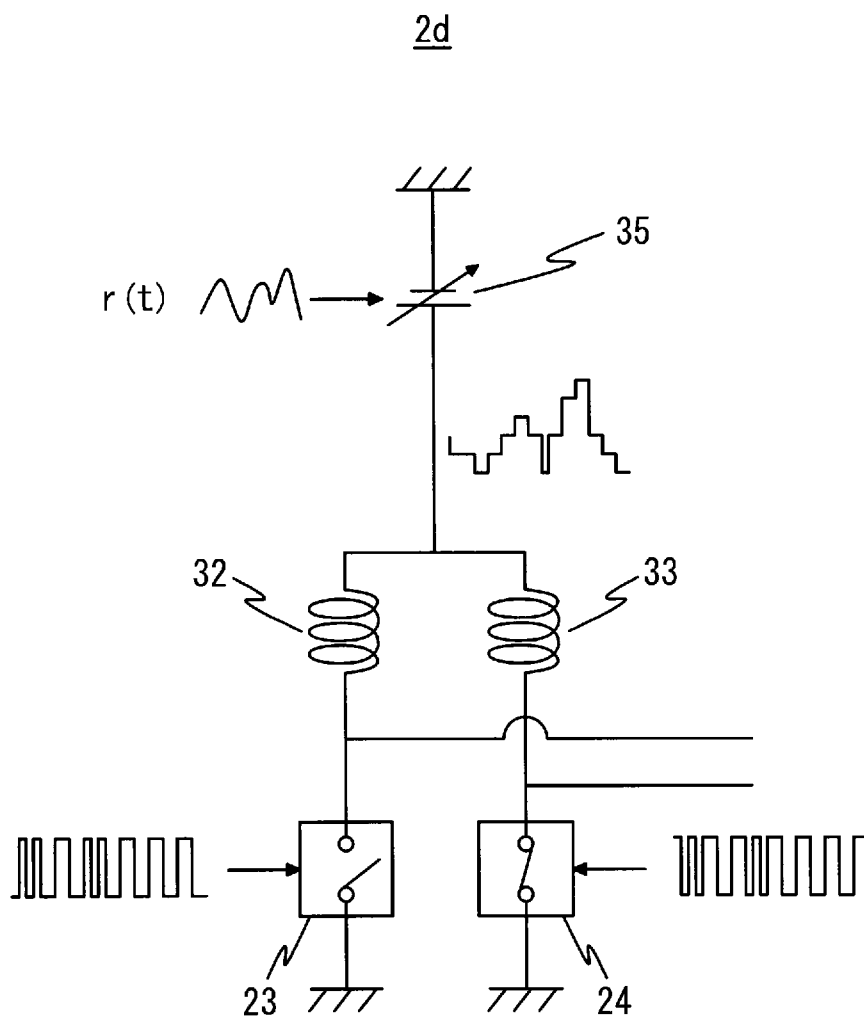
[圖12]



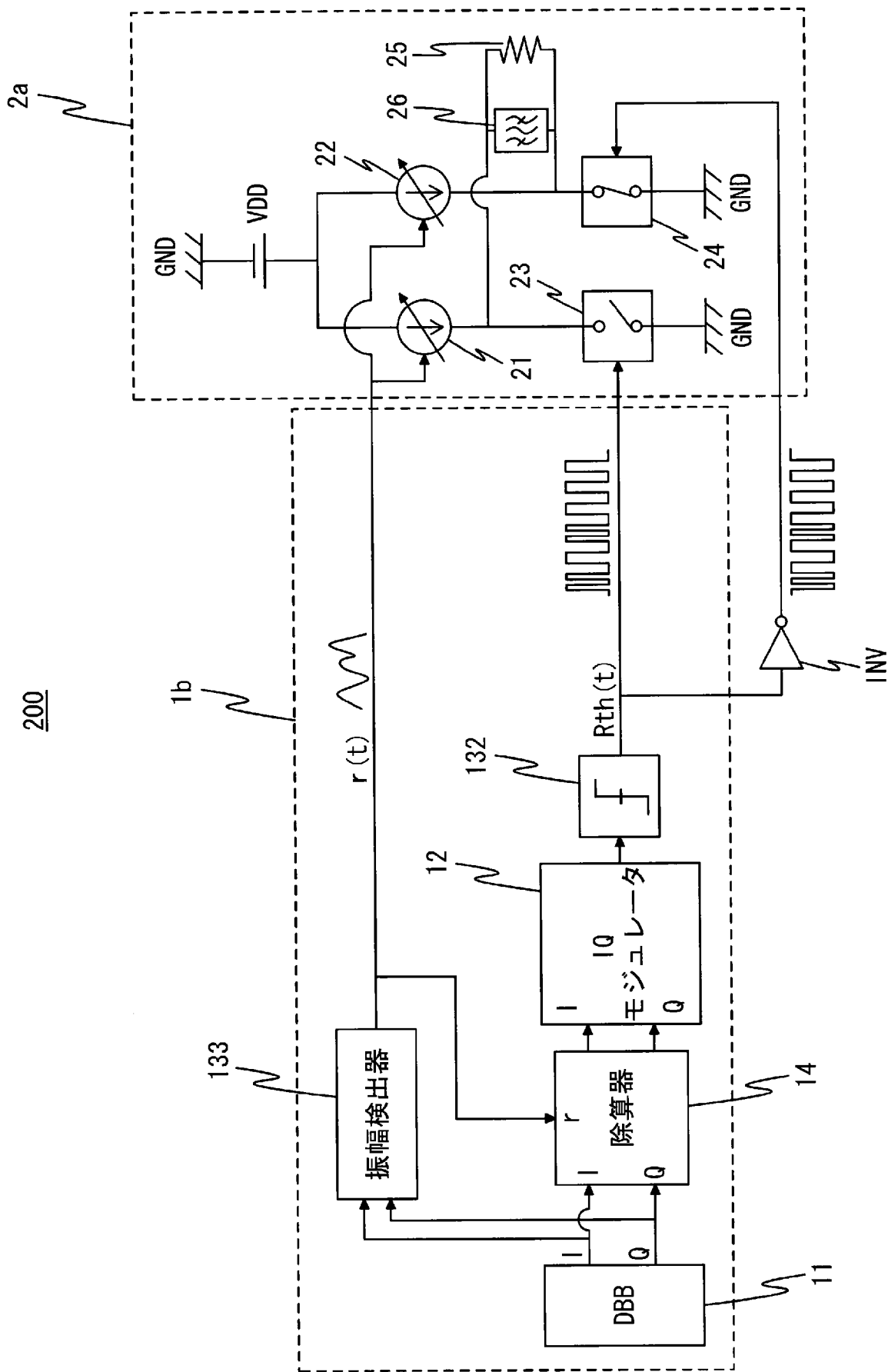
[図13]



[圖14]

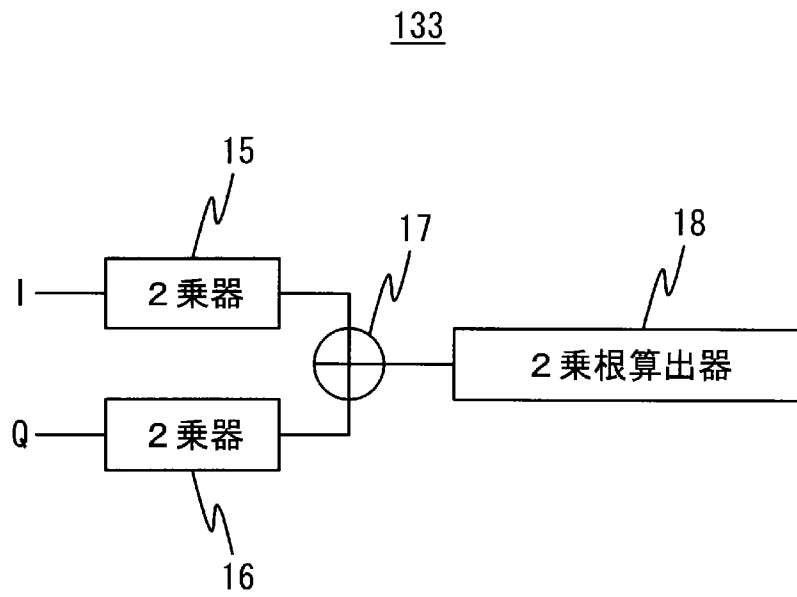


[図15]

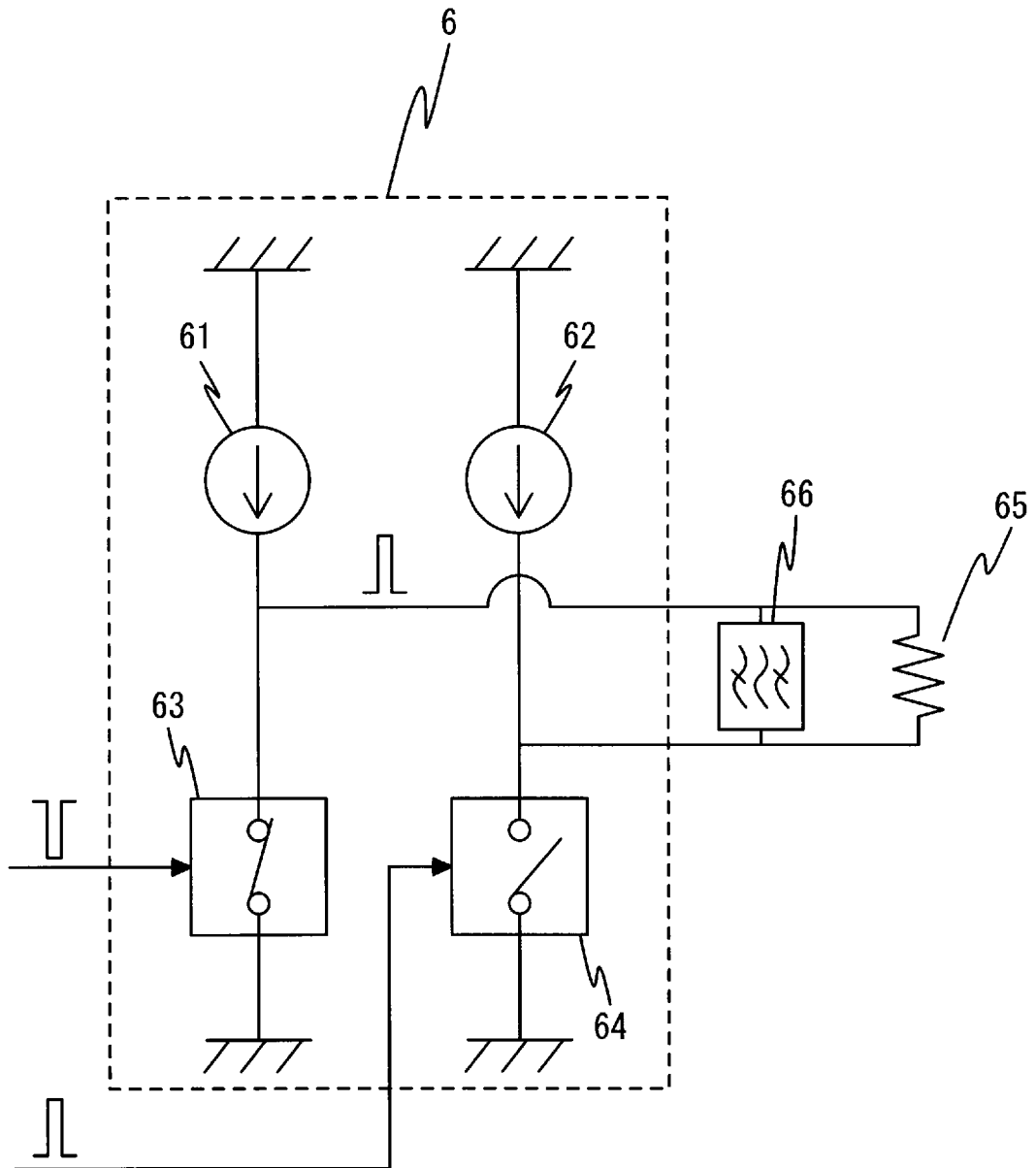


200

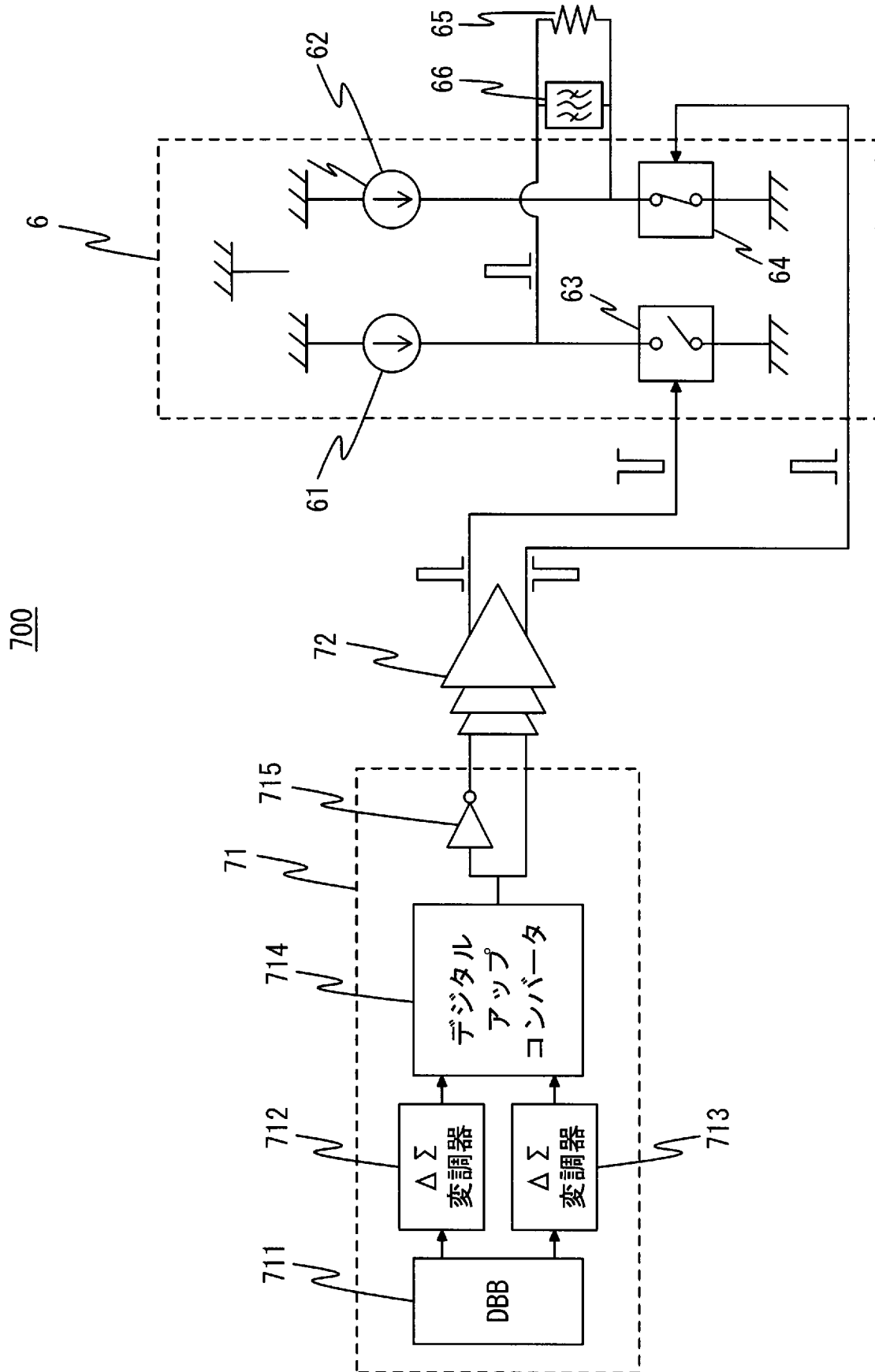
[図16]



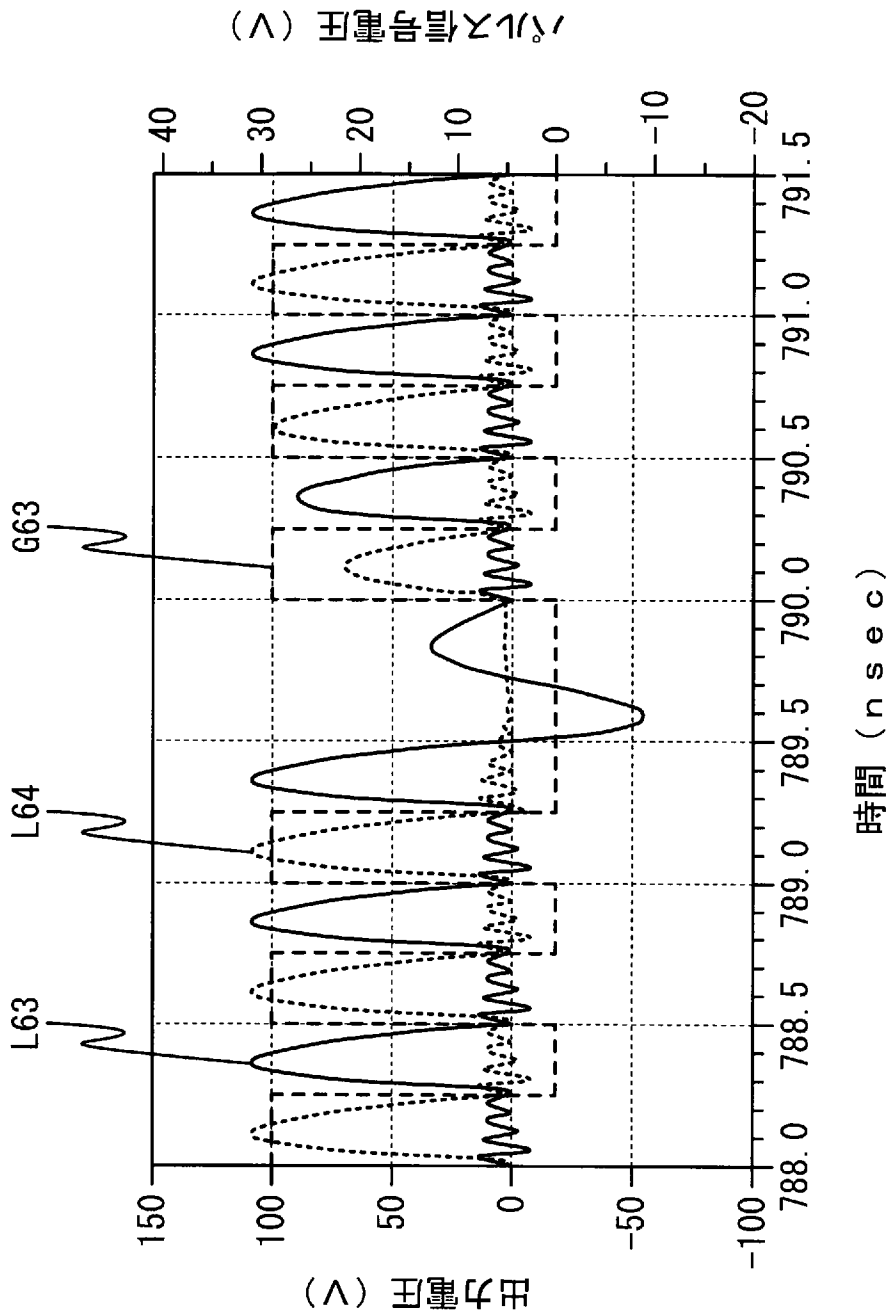
[図17]



[図18]



[図19]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/002452

A. CLASSIFICATION OF SUBJECT MATTER

H03F1/02(2006.01) i, H03F3/217(2006.01) i, H03F3/24(2006.01) i, H04B1/04(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03F1/02, H03F3/217, H03F3/24, H04B1/04

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2011
Kokai Jitsuyo Shinan Koho	1971-2011	Toroku Jitsuyo Shinan Koho	1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2010-141521 A (Sony Corp.), 24 June 2010 (24.06.2010), claim 1; paragraphs [0032] to [0039]; fig. 1 (Family: none)	1-19
A	WO 2008/093665 A1 (Panasonic Corp.), 07 August 2008 (07.08.2008), entire text; fig. 1 & US 2010/0066429 A & EP 2120335 A1 & CN 101601184 A	1-19
A	JP 1-254014 A (Toshiba Corp.), 11 October 1989 (11.10.1989), entire text; fig. 3 (Family: none)	1-19

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
26 May, 2011 (26.05.11)

Date of mailing of the international search report
07 June, 2011 (07.06.11)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/002452

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	Kobayashi, H.; Hinrichs, J.M.; Asbeck, P.M.; Current-mode class-D power amplifiers for high-efficiency RF applications, Microwave Theory and techniques, 2001.12.01, Volume 49, issue 12, pp.2480-2485	1-19

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H03F1/02(2006.01)i, H03F3/217(2006.01)i, H03F3/24(2006.01)i, H04B1/04(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H03F1/02, H03F3/217, H03F3/24, H04B1/04

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2011年
日本国実用新案登録公報	1996-2011年
日本国登録実用新案公報	1994-2011年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2010-141521 A (ソニー株式会社) 2010.06.24, 請求項1, 段落【0032】-【0039】, 図1 (ファミリーなし)	1-19
A	WO 2008/093665 A1 (パナソニック株式会社) 2008.08.07, 全文, 図1 & US 2010/0066429 A & EP 2120335 A1 & CN 101601184 A	1-19
A	JP 1-254014 A (株式会社東芝) 1989.10.11, 全文, 第3図 (ファミリーなし)	1-19

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的な技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日

26.05.2011

国際調査報告の発送日

07.06.2011

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

高橋 義昭

電話番号 03-3581-1101 内線 3568

5 T

4776

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	Kobayashi, H. ; Hinrichs, J. M. ; Asbeck, P. M. ;, Current-mode class-D power amplifiers for high-efficiency RF applications, Microwave Theory and techniques, 2001.12.01, Volume 49, issue 12, pp. 2480-2485	1 - 1 9