

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-103682

(P2007-103682A)

(43) 公開日 平成19年4月19日(2007.4.19)

(51) Int. Cl.	F I	テーマコード (参考)
H O 1 L 21/02 (2006.01)	H O 1 L 21/02 A	3 C 0 4 9
H O 1 L 21/304 (2006.01)	H O 1 L 21/304 6 2 1 E	
B 2 4 B 9/00 (2006.01)	H O 1 L 21/304 6 2 2 R	
	B 2 4 B 9/00 6 O 1 H	

審査請求 未請求 請求項の数 15 O L (全 17 頁)

(21) 出願番号	特願2005-291827 (P2005-291827)	(71) 出願人	000005821
(22) 出願日	平成17年10月5日 (2005.10.5)		松下電器産業株式会社
			大阪府門真市大字門真1006番地
		(74) 代理人	100113859
			弁理士 板垣 孝夫
		(74) 代理人	100068087
			弁理士 森本 義弘
		(74) 代理人	100096437
			弁理士 笹原 敏司
		(74) 代理人	100100000
			弁理士 原田 洋平
		(72) 発明者	内田 逸郎
			大阪府門真市大字門真1006番地 松下
			電器産業株式会社内
		F ターム (参考)	3C049 AA07 AA12 AC02 BA01 BA02
			BA09 CA01 CA02 CB01

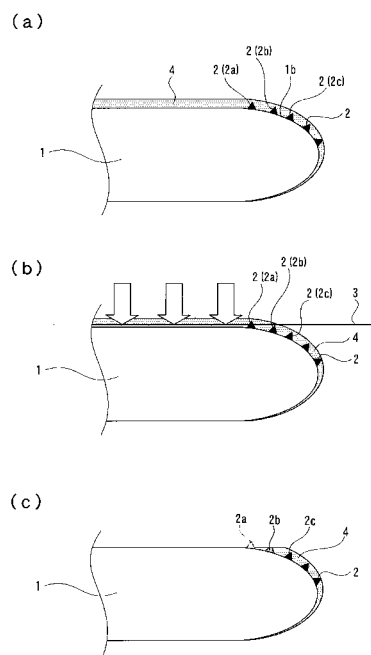
(54) 【発明の名称】 半導体ウェーハの製造方法、半導体ウェーハの製造装置、および半導体ウェーハ

(57) 【要約】

【課題】半導体ウェーハのウェーハベベルは、管理外の為膜はがれやチッピングといった課題がある。一方、ウェーハベベルに存在する上に凸形状のドットを使ったIDなどを表すドット群を活用することが望まれている。しかしパーティクルの発生の無い上に凸のドットが形成されているウェーハベベルを、成膜時のプロセス上の課題などでウェーハバルクのSi部位まで研磨すれば、ベベルに存在するIDを消失させてしまうことになる。本発明は、歩留まり低下原因を取り除くベベル研磨の効果を向上させ、ベベルにあるIDを保護する。

【解決手段】本発明の半導体ウェーハの製造方法は、プロセス上膜剥がれやチッピングの恐れのある膜よりもプロセスダメージが少ない保護膜4をベベル部1bにのみ事前に形成し、膜剥がれやチッピングを発生させない。また、その保護膜4中にドット2を埋め込むことでドット2を保護する。

【選択図】図1



【特許請求の範囲】**【請求項 1】**

半導体ウェーハのベベル部に凸状の複数のドットを形成するドット形成工程と、半導体ウェーハのベベル部に、前記複数のドットを覆う状態で、ベベル保護膜を形成する保護膜形成工程と、前記複数のドットを覆う状態で形成された前記ベベル保護膜と前記複数のドットとを同時に研磨する研磨工程とを有することを特徴とする半導体ウェーハの製造方法。

【請求項 2】

研磨工程において、所定位置のドットの研磨状態に基づいて研磨作業の継続または停止を判定することを特徴とする請求項 1 記載の半導体ウェーハの製造方法。

10

【請求項 3】

研磨工程において、研磨されつつある所定の位置のドットの研磨されている部分の径を測定しながらベベル研磨を行い、前記測定した径に基づいて研磨作業の継続または停止を判定することを特徴とする請求項 2 記載の半導体ウェーハの製造方法。

【請求項 4】

ドット形成工程において、半導体ウェーハのベベル部に互いに高さの異なる複数のドットを形成し、研磨工程において、高さの一番高い主測定用ドットの研磨している径と、次に高さの高い補助測定用ドットの研磨している径とを測定しながらベベル研磨を行い、前記主測定用ドットの研磨状態の径と補助測定用ドットの径の研磨状態の径とのデータに基づいて、ベベル保護膜及び主測定用ドットの研磨異常を検出することを特徴する請求項 3 記載の半導体ウェーハの製造方法。

20

【請求項 5】

ベベル研磨工程において、研磨するドットに対応する研磨位置の元素を検出して分析し、ドットに含まれる元素の検知状態に基づいて研磨作業の継続または停止を判定することを特徴とする請求項 1～3 の何れか 1 項に記載の半導体ウェーハの製造方法。

【請求項 6】

ベベル研磨工程において、半導体ウェーハを回転させるとともに半導体ウェーハの外周端部の位置を検出しながら、半導体ウェーハの外周側から外周端部を研磨し、半導体ウェーハの外周端部の研磨量に基づいて研磨作業の継続または停止を判定することを特徴とする請求項 1 に記載の半導体ウェーハの製造方法。

30

【請求項 7】

半導体ウェーハのベベル部に、半導体ウェーハの識別情報を表すドットを形成する工程を有することを特徴とする請求項 1～6 の何れか 1 項に記載の半導体ウェーハの製造方法。

【請求項 8】

半導体ウェーハのベベル部に凸状のドットを形成するドット形成手段と、半導体ウェーハのベベル部に、前記ドットを覆う状態で、ベベル保護膜を形成する保護膜形成手段と、前記ドットを覆う状態で形成された前記ベベル保護膜と前記ドットとを同時に研磨する研磨手段とを備えたことを特徴とする半導体ウェーハの製造装置。

【請求項 9】

ドットの研磨部分の径を測定するドット径測定手段を備えたことを特徴とする請求項 8 に記載の半導体ウェーハの製造装置。

40

【請求項 10】

研磨するドットに対応する研磨位置の元素を検出して分析する分析手段を備えたことを特徴とする請求項 8 に記載の半導体ウェーハの製造装置。

【請求項 11】

半導体ウェーハを回転させる手段と、半導体ウェーハの外周側から半導体ウェーハの外周端部を研磨する研磨手段と、半導体ウェーハの外周端部の位置を検出する位置検出手段とを備えたことを特徴とする半導体ウェーハの製造装置。

【請求項 12】

50

凸状の研磨状態判定用のドットがベベル部に形成されていることを特徴とする半導体ウェーハ。

【請求項 13】

ベベル部の、半径方向に対して同じ相対位置で、周方向に対して異なる位置に、高さの異なる複数の研磨状態測定用のドットが形成されていることを特徴とする請求項 12 に記載の半導体ウェーハ。

【請求項 14】

研磨状態判定用のドットよりも高さが低く、半導体ウェーハの識別情報を表す微小ドットが形成されていることを特徴とする請求項 12 または 13 に記載の半導体ウェーハ。

【請求項 15】

半導体ウェーハの半径の一番小さい箇所に、半導体ウェーハの識別情報を表す凸形状の微小ドットが形成されていることを特徴とする半導体ウェーハ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は半導体ウェーハの製造方法とその製造装置に関し、特にウェーハ表面のデバイス面とは違い、パーティクルや傷、成膜膜厚の制御と言った従来においては管理の行われていなかったウェーハ最外周部分であるベベル部において、成膜膜厚の制御を行うためのベベル研磨方法およびベベル研磨装置に関するものである。

【背景技術】

【0002】

近年、半導体ウェーハの製造管理手法において、枚葉管理、つまりウェーハ 1 枚 1 枚の製造データや検査データを管理する手法が必須となってきた。これは、半導体ウェーハのデバイスルールの微細化やウェーハ半径の大型化により、要求加工精度が高度化し、製品の出来映えを、つまりウェーハ 25 枚一組単位で品質を均一化することが難しくなっているためである。よって、歩留まりを向上させるためにはウェーハ 1 枚 1 枚の製造データや検査データを管理し、それに合わせて製造条件などを変更させるウェーハ管理が必須である。すなわちウェーハ複数枚を一塊と考える従来のロット管理制御では歩留まりの向上が制御しきれない。そこでウェーハを枚葉管理できる管理番号をウェーハに直接付加することが必須となってきた。S E M I (Semiconductor Equipment and Materials International) 規格である T 7 は、ウェーハ 1 枚 1 枚に製造番号を付けるスタンダード規格であり、300 mm ウェーハ 1 枚 1 枚の裏面に唯一無二の製造番号が刻印される。しかし、この刻印は、直径 100 μ m、深さが約 50 μ m の穴を並べて文字を形成しているため、その複数の穴から 0.1 μ m 以下のパーティクルの発塵が懸念されている。そこで、特許文献 1 において、穴を掘るといった T 7 使用のドット形成では無く、上に凸状に突出するドットをレーザ照射により、ウェーハのベベル部に形成すると言ったパーティクル発生の無い ID を付加することが提案されている。

【0003】

また一方で、半導体ウェーハのデバイスルールの微細化や使用材料の多様化に伴う加工技術の高度化に伴い、従来デバイス面内のように均一性の高い膜の形成は必須とされていなかったベベル部の管理も一部実施されている。例えば、膜はがれやチップングといったパーティクルなどの発生原因対策として、ベベル研磨をする技術などである。詳しく述べると、デバイス面内では、例えばドライエッチングにより加工したい部分をレジスト膜を露光技術によりパターンニング、つまりレジスト膜を取り除いてエッチングしたり、パターンニングしたくない部分は、レジスト膜により保護することで、エッチングしない手法を用いる。しかし、ベベル部分はウェーハを搬送する為のウェーハチャック部が接触したり、装置内のウェーハ保持機構が接触することがあるため、レジスト除去されることが一般的である。特にエッジから 2 ~ 3 mm 部分において、レジスト膜除去がなされる。つまり、エッチングしたくないにも関わらずレジスト膜が無いために実際はエッチングされる。しかし、このような矛盾が起きたとしても、デバイスを作る領域ではないため、殆どレジス

10

20

30

40

50

ト除去といった最小限の品質管理しか行われなかったのに対し、最近ではエッチングが繰り返し行われることで、不良原因と考えられるチッピングしやすい状態になったベベル部や膜はがれし易いと言ったベベル部分に対して研磨を行うといった管理が特許文献2などにおいて提案されていた。

【特許文献1】特開2004-200635号公報

【特許文献2】特開2001-345294号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、半導体ウェーハの微細化や使用材料の多様化に伴う加工技術の高度化に対応した上記のウェーハベベル部へのID（半導体ウェーハの識別情報）形成技術と、ベベル部の膜はがれやチッピングといった課題対策であるベベル研磨技術とを組み合わせようとする、これらの2つの技術には矛盾が発生する。つまり、パーティクルの発生の無い状態で上に凸状に突出するドットが形成されているウェーハのベベル部を、成膜時のプロセス上の課題などでウェーハバルクのSi部位まで研磨すれば、ベベル部に存在するIDを消失させてしまうことになり、IDが読み取れなくなってしまう。

【0005】

本発明は上記の前記課題を鑑みて、この課題を解決するためになされたものであり、ベベルを保護する保護膜を形成することでベベルを保護する一方で、ベベル保護膜よりも上層に出来たパーティクル発生源を取り除くことができながら、ベベル保護膜を良好な厚みに制御管理できて、ベベル部に存在する必要な識別用ドットを消失させることも防止可能な半導体ウェーハの製造方法および半導体ウェーハの製造装置ならびに半導体ウェーハを提供することを目的とする。

【課題を解決するための手段】

【0006】

前記の目的を達成するため、本発明の半導体ウェーハの製造方法は、プロセス上、膜剥がれやチッピングの恐れのある膜よりもプロセスダメージが少ないベベル保護膜をベベル部にのみ、後述するベベル研磨の工程よりも前に均一に形成し、膜剥がれやチッピングを発生させないことにある。例えば、プロセス上膜剥がれやチッピングの恐れのある膜よりもプロセスダメージが少ないベベル保護膜とは、例えば化学機械研磨（以下、CMPと称す）工程でのストッパー膜であったり、層間絶縁膜と配線層との間に形成する拡散防止膜である。ベベル保護膜をベベル研磨の工程よりも前に均一に形成する方法について詳しく述べると、まず、半導体ウェーハのベベル部に複数のドットを形成する。このドットは、例えばレーザ等で半導体ウェーハのSiを溶解・自然熱収縮させて形成するものである。この手法により、保護したいベベル部の管理したい各位置にドットを形成する。形成された複数のドットを覆う状態で半導体ウェーハのベベル部に前記ベベル保護膜を形成する。ベベル部に形成されたベベル保護膜は、管理したい各位置に所定の厚みより厚かったり、ベベル保護膜を形成する必要の無い位置も存在する可能性がある。そこで、ベベル保護膜の除去を、例えばCMPで除去する。この際、管理したい各ベベル部に形成されたドットも一部研磨されるが、そのドットの研磨状態、例えばドットの大きさを測定しながらCMPすることで、ベベル保護膜が所定の厚みとなるように制御することができる（請求項1～3、8、9、12）。

【0007】

このベベル保護膜の厚みを、半導体ウェーハを枚葉管理するために管理したい識別情報（ID情報）として必要なドットが残る厚みとすることで、この識別情報を確実に残すことができる（請求項7）。

【0008】

また、管理したい各ベベル部位置に形成されたドットも一部研磨されるとしたが、万一そのベベル保護膜を再度形成したり、その再生されたベベル保護膜を再CMP（Chemical Mechanical Polishing）した際にドットが機械精度誤差により削れて消失された場合、

10

20

30

40

50

消失したドット位置とは別のCMPの影響を少し受けにくい位置に補助測定用ドットを形成しておく事で、再生されたベベル保護膜も管理可能となる（請求項4、13）。

また、ベベル保護膜を形成する際、そのドットの研磨状態、例えば大きさを測定しながらCMPするとしたが、ドットの最表面元素を分析する元素分析機によりドットの露出を分析しながらベベル研磨を行うことでもベベル保護膜の管理も可能となる（請求項5、10）。

【0009】

また、管理したい各ベベル部位置に形成されたドットやCMPの影響を受けにくい位置に形成された補助測定用ドットよりも更に低い高さのドットを複数形成することで、それら微小ドットは全くCMPの影響を受けなくすることが可能になる。つまり、これらの微小ドット群によりIDなどの識別情報、例えば2次元マトリクスコードを形成する事は、トレサビリティに有効活用できる（請求項7、14）。 10

【0010】

また、半導体ウェーハは真円ではない。そこで、最も半径の小さい所（凹部など）に微小ドット群を形成し、最も半径の大きい所を測定しながらベベル研磨することは、微小ドットは全くCMPの影響を受けなくすることが可能になる（請求項6、11、15）。

【発明の効果】

【0011】

本発明によれば、半導体ウェーハのベベル部に均一なベベル保護膜を形成することが出来、そのベベル保護膜により、ベベル部での膜はがれやチッピングといったパーティクルなどの発生原因をウェーハバルクのSi部分まで削ることなく除去できることになる。よって、簡単に不良対策が出来ることになる。 20

【0012】

また、本発明によれば、万一ベベル保護膜を再度形成したり、その再生されたベベル保護膜を再CMPしたりした際にドットが機械精度誤差により削れて消失された場合、消失したドット位置とは別のCMPの影響を少し受けにくい位置に補助測定用ドットを形成しておく事で、再生されたベベル保護膜も管理可能となり、ベベル部での膜はがれやチッピングといったパーティクルなどの発生原因を再び除去できることになる。

【0013】

また、本発明によれば、ベベル保護膜を形成する際、例えば大きさを測定しながらCMPするとしたが、エッチングバックによる平坦化ではドットの大きさの変化は非常に検出しにくい。そこで最表面元素を分析する元素分析機によりドットの露出を分析しながらベベル研磨を行うことでベベル保護膜の管理も可能となる。よってベベル部での膜はがれやチッピングといったパーティクルなどの発生原因を除去できることになる。 30

【0014】

また、本発明によれば、ベベル部位置に形成されたドットもしくは補助ドットよりも更に低い高さの微小ドット群を形成することでIDなどの識別情報、例えば2次元マトリクスコードを形成でき、トレサビリティに有効活用できる。

【0015】

また、本発明によれば、半導体ウェーハの最も半径の小さい所に微小ドット群を形成し、最も半径の大きい所を測定しながらベベル研磨することで、微小ドットは全く研磨されることが無く、IDなどの識別情報の作成ならびに保護を良好に行える。 40

【発明を実施するための最良の形態】

【0016】

以下、本発明の実施の形態を、図面を参照しながら説明する。なお、各実施の形態を示す以下の図面において、半導体ウェーハやベベル部などにおける同一または相当する部分の構成要素には同一の参照番号を付し、その説明は繰り返さずに省略する。

【0017】

（第1の実施の形態）

まず、図1、図2を参照しながら、本発明の第1の実施の形態に係る半導体ウェーハの 50

製造方法および半導体ウェーハの製造装置について説明する。ここで、図1(a)~(c)は本発明の第1の実施の形態に係る半導体ウェーハの製造方法の、特にベベル研磨工程に関する各工程を示す断面図で、図2は半導体ウェーハの要部を示す斜視図である。

【0018】

図1(a)に示すように、まず、半導体ウェーハ1の最外周部分であるベベル部1bに凸状の複数のドット2を刻印して形成する(ドット形成工程)。ドット2の形成方法は、例えば、レーザ照射によりシリコンの溶融物の再結晶化時にベベル部1bから盛り上がる凸形状に形成する(例えば、前記した特許文献1(特開2004-200635号公報)にもこの点について記載がある)。前記特許文献1にも記載されているように、特にレーザ照射パワーを制御することで、ドット2の高さを制御できることが分かっている。そこで、後述するベベル保護膜4の必要高さ、例えば500nm=0.5μmの高さのドット2を形成する。ここで、前記ドット2を、半導体ウェーハのベベル部1bにおいて径方向に傾斜して並ぶ配置状態に形成する。

10

【0019】

次に、半導体ウェーハ1の全面にベベル保護膜4を、前記複数のドット2を覆う状態で、例えば600~700nm成膜する。500nm以上でプラス100~200nm余分に成膜する理由は、ベベル部1bの成膜レートは、デバイス表面のレートとは違うことが分かっているので、確実にドット2を覆うように形成する(保護膜形成工程)。ベベル保護膜4を成膜する方法(保護膜形成装置)としては、スピコート装置やCVD装置などがある。

20

【0020】

そして、図1(b)、(c)に示すように、ベベル保護膜4を半導体ウェーハ1のデバイス面に平行にかつ、ベベル部1bにおけるデバイス面と同一面の箇所のみ削除する(研磨工程)。ここで、図1(b)における3は、ベベル保護膜4を削り取る仮想削り取り線である。その削除方法は、デバイス面上方よりドライエッチングするか化学機械研磨(以下、CMP(Chemical Mechanical Polishing)と称す)と呼ばれる装置(研磨装置)による研磨などで実施され、その除去した様子を示している。なお、前記仮想削り取り線3で除去する装置(研磨装置)については図示していない。

【0021】

半導体ウェーハ1のデバイス面上の前記仮想削り取り線3でベベル部1bにおけるデバイス面と同一面の箇所のみ削除することで、図1(c)に示すように、半導体ウェーハ1の端部にのみ、ベベル保護膜4が残る。この時、ドット2の一部が削り取られているのが分かる。ドット2は、刻印の際にその位置を決めることが可能である。ドット2の形成位置の決め方は、例えば半導体ウェーハ1のノッチ1a(図2参照)からの角度と半導体ウェーハ1のデバイス面を0度として、ドット2をレーザ(図示せず)刻印する際の傾き角とで一義的に決定できる。この位置情報を持つドット2の状態、例えば半導体ウェーハ1の上面から1番目(半導体ウェーハ1を平面視して最も中心寄り)のドット2aは消失し、2番目(半導体ウェーハ1を平面視して中心から2番目)のドット2bは一部削り取られ、3番目のドット2cは全く削り取られない状態で定量化することで、削り取るベベル保護膜4の定量化が可能となる。すなわち、この状態(半導体ウェーハ1の上面から1番目のドット2aが消失し、2番目のドット2bは一部削り取られ、3番目のドット2cは全く削り取られない状態)となるまで、研磨作業を継続し、前記状態となった時点で目標位置まで研磨できたと判定して研磨作業を終了する。これにより、ベベル保護膜4の研磨状態(削り取り線3の位置)が適正な位置となるように管理することができる。

30

40

【0022】

ちなみに、ベベル保護膜4としては例えばシリコン窒化膜 Si_xN_y を用いる。半導体ウェーハ1の本体材料であるSiとのエッチングレートの違いであるが、 Si_xN_y : Si =1:>10となる(使用ガス CF_4 、 O_2 他)。ベベル保護膜4が存在しない場合、例えば、前記特許文献1においても述べられているように、剣山状の突起が発生するとあるが、まず、半導体ウェーハ1の外周部にレジストが残らないようベベル部1bのリンス

50

／洗浄を充分に行い、剣山の突起を発生する原因の元になる残渣を発生しないようにする。万一、半導体ウェーハ 1 の外周部にレジストが残っていても、デバイス面のシリコン窒化膜 Si_xN_y の膜厚に対して、元々ベベル部 1 b にはエッチングされても剣山状態にならないようエッチングレートから計算した膜厚を上記工法にて形成しており、剣山状態にならないことを確認している。特にシリコン窒化膜 Si_xN_y 膜が無くなり、エッチングレートの非常に大きな Si がエッチングされ始めて急激に剣山が発生することも確認されている。

【0023】

なお、第 1 の実施の形態において、ベベル保護膜 4 が窒化膜である場合を述べたが、窒化膜に限るものではない。

10

また、上記実施の形態において、半導体ウェーハ 1 の識別情報を示すドットなど、枚葉管理するためなどに必要なドット 2 を中心から 3 番目以降（また、確実性を期するために 4 番目以降としてもよい）のドット 2 とすることにより、半導体ウェーハを枚葉管理するための管理用 ID 情報として必要なドット 2 を残すとともに、このドット 2 をベベル保護膜 4 で保護することも可能である。

【0024】

（第 2 の実施の形態）

次に、本発明の第 2 の実施の形態に係る半導体ウェーハの製造方法およびこの製造方法に用いる半導体ウェーハの製造装置について、図 3 ～ 図 6 を参照しながら説明する。

【0025】

20

図 3 は、本発明の第 2 の実施の形態に係る半導体ウェーハの製造方法におけるベベル研磨工程において、研磨状態を認識する様子を概略的に示す図である。この実施の形態においては、半導体ウェーハの製造方法のドット形成工程と保護膜形成工程とを上記第 1 の実施の形態で述べた場合と同様に行い、この後のベベル研磨工程において、ドット測定手段により研磨途中のドット 2 の径（直径）を測定するように構成されている。前記ドット測定手段は、例えば、図 3 に示すように、カメラ 6 などの撮像手段と、このカメラ 6 で撮像した撮像画像を取り込んで処理するマイクロコンピュータ等の演算処理手段 7 とから構成されており、ベベル研磨工程において、研磨途中のドット 2 の径をカメラ 6 で撮像し、演算処理手段 7 は、前記カメラ 6 で撮像した撮像画像データを入力し、この撮像画像データに基づいて、前記ドット 2 の径を演算する。

30

【0026】

より具体的に、図 4 ～ 図 6 を参照しながら説明する。ここで、図 4 (a) はドットの箇所の概略的な平面図、図 4 (b) はドットの箇所の概略的な断面図、図 5 は撮像素子 (CCD) を有するカメラで撮像した画像イメージを示し、図 6 は、カメラに設けられた CCD の 1 画素を升目状にモデリングしてイメージセンシングした状態を示したものである。なお、図 5 においては、複数のドット 2 が 2 列形成されている場合を撮像した画像イメージを示している。

【0027】

図 4 に示すように、上方に凸状に突出しているドット 2 に斜めから光を当てることにより、ドット 2 の上部凸状部分に光が反射して光るので、図 3 に示すように、この状態をカメラ 6 で撮像することでドット 2 を認識する。この光る部分が、図 5 における丸形状の範囲 101 にあたる。このようにドット 2 の径を測定する場合、図 6 で示すように、CCD を使ったイメージセンサーにより、カメラ 6 で撮影された画像から、輝度などで明部分（または暗部分）の縦横の CCD 数を演算することができるのである。この原理を使って、ドット 2 の大きさ、つまり図 4 に示す、ドット 2 の山の頂部（研磨されて削り取られた部分）の詳細外形形状 100 を測定できる。

40

【0028】

つまり、半導体ウェーハ 1 の外周部のベベル部 1 b に万一レジスト残渣が発生し、このレジスト残渣がベベル保護膜 4 の上に形成されている場合でも、ベベル部 1 b にあるその残渣を除去すべく、事前にベベル部 1 b に形成されたベベル保護膜 4 のドット 2 の外形寸

50

法をカメラ 6 を利用して初期値を測定しておき、その形状変化を確認しながらベベル研磨を行うことで、ベベル保護膜 4 の上のレジスト残渣を除去することができる。この場合に、もしベベル研磨量が進み、ドット 2 の山が研磨されることにより、ドット 2 の外形寸法が大きくなれば、研磨を即停止する。例えば、図 6 を使って 1 例を説明すると（図 6 (a) に示す研磨前の画像イメージおよび図 6 (b) に示す研磨後の画像イメージの各図の升目は CCD の 1 画素を表現している）、研磨前の明部分の丸形範囲 101a が 3×4 の CCD を囲む領域であるのに対し、研磨後の明部分の丸形範囲 101b では 5×5 の CCD を囲む領域であるのが分かる。つまり $3 \times 4 = 12$ から $5 \times 5 = 25$ に増加した分、ドット 2 の上部が削られたことが間接的に判断できる。すなわち、研磨されつつある所定の位置のドット 2（例えば、半導体ウェーハ 1 を平面視して中心から 2 番目寄りのドット 2）の研磨されている径を測定しながらベベル研磨を行い、前記径に基づいて、例えば、研磨後の明部分の丸形範囲 101b が 5×5 の CCD を囲む領域よりも小さければ研磨作業を継続し、前記明部分の丸形範囲 101b が 5×5 の CCD を囲む領域となった時点で、目標位置（適正な厚み）まで研磨できたと判定して研磨作業を終了する。これにより、ベベル保護膜 4 を適正な位置（厚み）まで研磨するように管理することができる。

【0029】

なお、図 3 においては、上記ドット 2 を第 1 の実施の形態と同様に、ドット 2 をベベル部 1b の半径方向に沿って 5 つ形成した場合を述べたが、これに限るものではなく、例えば、撮像対象となる位置のドット 2 と、研磨し過ぎの状態を確認するためにその外周にもう 1 つだけドット 2 を設けるなどしてもよい。

【0030】

（第 3 の実施の形態）

以下、本発明の第 3 の実施の形態に係る半導体ウェーハの製造方法およびこの製造方法に用いる半導体ウェーハの製造装置について、図 7、図 8 を参照しながら説明する。ここで、図 7 (a) ~ (c) は本発明の第 3 の実施の形態に係る半導体ウェーハの製造方法の、特にベベル研磨工程に関する各工程を示す断面図で、図 8 は半導体ウェーハの要部を示す斜視図である。

【0031】

図 7 (a)、図 8 に示すように、この実施の形態においては、ドット形成工程において、半導体ウェーハ 1 のベベル部 1b に、前記第 1、第 2 の実施の形態と同様の高さの複数のドット（主測定用ドット）2 を径方向に傾斜して並ぶ配置状態で刻印して形成するとともに、これらのドット 2 と周方向にずれた位置（つまり、ドット 2 と同様に径方向に傾斜して並ぶ配置状態で、半導体ウェーハ 1 のデバイス面からはそれぞれ同じ距離だけ下がった配置状態）で平行に、ドット 2 よりもその高さが少し小さい複数の補助ドット（補助測定用ドット）20 が刻印して形成されている。前記ドット 2 は例えば、前記実施の形態と同様に 500 nm の高さであり、これに対して、補助ドット 20 は例えば 300 nm といった高さで作成されている。

【0032】

そして、上記実施の形態と同様に、これらのドット 2 および補助ドット 20 を覆うようにベベル保護膜 4 を成膜した後、図 3 に示したと同様なカメラ 6 や演算処理手段 7 を備えて、これらのカメラ 6 や演算処理手段 7 を用いながら、ベベル研磨工程において、研磨されつつある所定の位置のドット 2（例えば、半導体ウェーハ 1 を平面視して中心から 2 番目寄りのドット 2）、並びに、このドット 2 に隣接する補助ドット 20 のそれぞれ研磨されている径を測定しながらベベル研磨を行う。なお、予め、事前にベベル部 1b に形成されたベベル保護膜 4 のドット 2 の先端部の外形寸法をカメラ 6 を利用して初期値を測定しておき、補助ドット 20 と共にその形状変化を確認しながらベベル研磨を行う。もしベベル研磨量が進み、ドット 2 の山が研磨されることにより、ドット 2 の研磨部分の外形寸法が所定量よりも大きくなれば、適正な厚みとなるまで研磨できたと判定して、研磨作業を即停止する。この時、万一、ドット 2 を研磨し過ぎてドット 2 の研磨部分が、カメラ 6 の撮像範囲からはみだした場合でも、補助ドット 20 の外形寸法をカメラ 6 を使い確認する

ことで、研磨しすぎた量を確認することができる。

【0033】

これにより、半導体ウェーハ1の外周部のベベル部1bに万一レジスト残渣が発生し、このレジスト残渣がベベル保護膜4の上に形成されている場合でも、ベベル部1bにあるその残渣を除去すべく、事前にベベル部1bに形成されたベベル保護膜4のドット2の外形寸法をカメラ6を利用して初期値を測定しておき、ドット2並びにこれに隣接する補助ドット20の形状変化を確認しながらベベル研磨を行うことで、ベベル保護膜4の上のレジスト残渣を良好に除去することができる。また、目標位置（適正な厚み）まで研磨した場合には、適正な厚みまで研磨できたと判定して、研磨作業を終了する。

【0034】

また、この実施の形態では、ドット2だけでなく補助ドット20の形状変化を確認しながらベベル研磨を行うので、万一ドット2を研磨し過ぎた場合でも、補助ドット20の形状変化から研磨しすぎた量を確認することができ、信頼性が向上する。

【0035】

なお、補助ドット20の高さを300nmとしたが、ドット2と補助ドット20との高さの関係はこの組合わせに限るものではない。

また、この実施の形態では、ドット2、20を高さを変えて2種類形成した場合を述べたが、さらに、高さを3段階以上変えて形成してもよい。

【0036】

（第4の実施の形態）

以下、本発明の第4の実施の形態に係る半導体ウェーハの製造方法およびこの製造方法に用いる半導体ウェーハの製造装置について、図9、図10を参照しながら説明する。ここで、図9は、本発明の第4の実施の形態に係る半導体ウェーハの製造方法におけるベベル研磨工程において、研磨状態を認識する様子を概念的に示す図である。

【0037】

図9に示すように、この実施の形態においては、半導体ウェーハの製造装置として、ベベル研磨工程において研磨するドット2に向けて電子10を発射し、検知対象物からの2次電子11を検知する電子検知部8が設けられている。また、この検知部8には、検知部8からの情報を入力して、2次電子11を検査した結果、検知対象物がどのような原子であるかを表示するマイクロコンピュータおよびモニタ等からなる検知情報出力手段9が

【0038】

この実施の形態においては、ドット形成工程と保護膜形成工程とを上記第1の実施の形態と同様に行うが、この後のベベル研磨工程において、ベベル部1bに形成されたドット2に向けて、電子10を照射し、2次電子11による原子分析を行う。

【0039】

例えば、ドット2がベベル保護膜4で覆われている研磨開始時においては、ドット2が未だ研磨されていないため、ドット2のSi組成原子が検出されない。一方、ベベル保護膜4を研磨するに従い、ドット2の皮膜部が無くなり、ドット2自身が露出することになる。その際、前記元素分析機により、ドット2に向けて2次電子11による原子（元素）分析を行うと、ベベル保護膜4の組成原子が検出されず、ドット2の組成原子Siが検出される（または、ドット2の組成原子Siの検出量が増加する）ことになる。要するに、検出原子状態でドット2の上部が削られたことが間接的に判断できる。この検出メカニズムを使い、研磨状態を認識し、研磨作業の継続または停止の判定をすることができる。

【0040】

これにより、半導体ウェーハ1の外周部のベベル部1bに万一レジスト残渣が発生し、このレジスト残渣がベベル保護膜4の上に形成されている場合でも、ベベル部1bにあるその残渣を除去すべく、ベベル部1bに形成されたドット2に向けて2次電子11による原子分析を行い、ドット2の組成原子Siを検出した（或いは所定量検出した）時点で、

10

20

30

40

50

ドット 2 の上部が削られて半導体ウェーハ 1 が良好な厚みまで研磨されたと判断して、良好なタイミングで研磨作業を終了することができる。

【 0 0 4 1 】

(第 5 の実施の形態)

以下、本発明の第 5 の実施の形態に係る半導体ウェーハの製造方法およびこの製造方法に用いる半導体ウェーハの製造装置について、図 1 1 ~ 図 1 3 を参照しながら説明する。ここで、図 1 1 (a) ~ (c) は本発明の第 5 の実施の形態に係る半導体ウェーハの製造方法の、特にベベル研磨工程に関する各工程を示す断面図、図 1 2 は半導体ウェーハの要部を示す斜視図、図 1 3 (a) ~ (f) は同半導体ウェーハの製造方法のベベル研磨工程およびパターニング工程に関する各工程を示す断面図である。

10

【 0 0 4 2 】

本実施の形態の半導体ウェーハの製造方法においては、図 1 1 (a) および図 1 2 、図 1 3 (a) に示すように、半導体ウェーハ 1 の最外周部分であるベベル部 1 b に複数のドット 2 を刻印して形成する際に、同時に、微小ドットの集合体からなる微小ドット群 5 0 をベベル部 1 b に形成して刻印している (ドット形成工程) 。なお、図 1 1 (a) ~ (c) は、微小ドット群 5 0 が形成されている切断面での断面図を示す。複数のドット 2 と微小ドット群 5 0 とは、図 1 2 に示すように、半導体ウェーハ 1 のベベル部 1 b における周方向にずれた位置に形成され、例えば、図 1 3 に概略的に示すように、各ドット 2 の高さは約 5 0 0 n m 、各微小ドット群 5 0 の高さは約 2 0 0 n m である。また、図 1 2 に示すように、微小ドット群 5 0 は、例えばマイクロ I D といった 2 次元マトリクス状に配列され、文字情報を含む I D として活用される。但し、図 1 1 においては、微小ドット群 5 0 をわかり易いように図示しているが、縮尺は実際のものとは違い、例えば微小ドット群 5 0 の大きさは縦横約 1 0 0 μ m の大きさである。

20

【 0 0 4 3 】

図 1 3 (a) に示すように、微小ドット群 5 0 は、半導体ウェーハ 1 に何も成膜などが施されていない状態で、半導体ウェーハ 1 のベベル部 1 b に刻印される。そして、半導体ウェーハ 1 のベベル部 1 b を被覆するようにベベル保護膜 4 を半導体ウェーハ 1 表面全面に成膜をする (保護膜形成工程) 。そして、図 1 1 (b) 、図 1 3 (b) 、図 1 1 (c) 、図 1 3 (c) に示すように、CMP プロセスなどを経てベベル保護膜 4 を仮想削り取り線 3 まで研磨し、研磨ストッパー膜として機能するベベル保護膜 4 の箇所だけをドット 2 および微小ドット群 5 0 にのみ残す (研磨工程) 。なお、この際の、研磨位置の管理方法としては、上記実施の形態 1 ~ 4 で述べた方法の何れかをを用いるとよく、これにより、ベベル保護膜 4 を適正な位置 (厚み) まで研磨するように管理することができるとともに、半導体ウェーハ 1 を枚葉管理するために管理したい I D 情報として必要な微小ドット群 5 0 を良好に残すことができる。

30

【 0 0 4 4 】

次に、図 1 3 (d) ~ (f) に示すように、半導体ウェーハ 1 へのプロセス処理の過程で、CVD 膜 5 1 をレジスト 5 2 によりパターニングする。この場合に、ベベル部 1 b などにはレジスト 5 2 が存在しないため、ベベル部 1 b の表面がエッチングされて表面が荒れるような状態が発生する。そこで、ベベル保護膜 4 としてエッチングレートの低い材料を採用し、ベベル保護膜 4 をベベル部 1 b に残る構成とする。これにより、ベベル保護膜 4 中に複数のドット 2 と微小ドット群 5 0 とが被覆された状態で存在し、微小ドット群 5 0 はドライエッチングのダメージを受けない。例えば、化学機械研磨 (CMP) と呼ばれるベベル研磨が実施されるとしても、ベベル保護膜 4 の膜硬度やエッチングレートの選択性により、微小ドット群 5 0 例えばマイクロ I D 情報などが保護されることになる。これにより、ドット 2 を利用して、ベベル保護膜 4 の研磨位置を適正な位置に管理することで、半導体ウェーハ 1 を枚葉管理するために必要な I D 情報を良好に残すことができる。

40

【 0 0 4 5 】

(第 6 の実施の形態)

以下、本発明の第 6 の実施の形態に係る半導体ウェーハおよびその製造方法並びに製造

50

装置について、図 1 4、図 1 5 を参照しながら説明する。ここで、図 1 4 は本発明の第 6 の実施の形態に係る半導体ウェーハおよび半導体ウェーハの製造装置ならびに製造方法を概念的に示す平面図、図 1 5 (a)、(b) はそれぞれ同半導体ウェーハの外形測定平面図である。

【 0 0 4 6 】

この実施の形態では、図 1 4 に示すように、ベベル研磨装置として、半導体ウェーハ 1 を回転させる回転装置 (図示せず) と、半導体ウェーハ 1 の外周端部を研磨する端部研磨装置 1 3 と、半導体ウェーハ 1 の外周端部を検出する端部検出部 1 4 と、半導体ウェーハ 1 のノッチ 1 2 を検出するノッチ検出部 1 5 とが設けられている。端部研磨装置 1 3 には、半導体ウェーハ 1 の外周端部に向けて研磨部 1 3 a を前後に動かすアクチュエータ 1 3 b が後部に取り付けられている。端部検出部 1 4 は、半導体ウェーハ 1 の端部の位置を、ノッチ 1 2 からの回転角度に合わせて詳細に計測する。例えば、レーザなどを使って、光の透過 / 非透過で半導体ウェーハ 1 の端部位置検出を行う。

10

【 0 0 4 7 】

また特に、本実施の形態においては、図 1 4 に示すように、半導体ウェーハ 1 のくぼみ部分に (特に本実施の形態では、半導体ウェーハ 1 の半径の一番小さいところに)、微小ドット群 5 0 を刻印している。ここで、微小ドット群 5 0 としては、例えば、トレーサビリティに重要な I D を刻印している。

【 0 0 4 8 】

図 1 5 (a)、(b) により、更に詳細に説明を行う。2 0 0 は、半導体ウェーハ 1 の製造工程において必ず出来るくぼみ、2 0 0 a は窪んでいる寸法で、ノッチ 1 2 からある角度にあるシリコンの結晶方位に一致する形で存在する。図 1 5 はその実測値を図にしたもので、3 0 0 c は、半導体ウェーハ 1 の直径が 3 0 0 m m の場合の外形線を表し、3 0 0 m a x は実測値の最大直径を円で表したものの、3 0 0 m i n は実測値の最小直径を円で表したものである。例えば、図 1 5 (a) に示す半導体ウェーハ 1 では、ノッチ 1 2 より 9 0 度・1 8 0 度・2 7 0 度あたりに最大外形部分があり、4 5 度・1 3 5 度・2 2 5 度・3 1 5 度におおよそ最小半径部が存在している。その差は最大 2 0 μ m 窪むと言われている。理由は、シリコンの結晶方位により、半導体ウェーハ 1 の製造過程で必須であるエッチング工程にて、エッチングレートの差が出てしまうためである。例えば、ノッチ 1 2 から 4 5 度・1 3 5 度・2 2 5 度・3 1 5 度では小さな直径値を示すのは、より多くエッチングされるからである。半導体ウェーハ 1 の製造工程にて一部の違いが出ることもあるが、必ずある規則性をもって窪む位置が存在することが分かる。

20

30

【 0 0 4 9 】

そして、本実施の形態では、このくぼみに、トレーサビリティに重要な I D などのデータからなる微小ドット群 5 0 を刻印している。

そして、ベベル研磨工程において、端部検出部 1 4 にてノッチ 1 2 からの角度データをもとに、回転装置により半導体ウェーハ 1 を回転させながら、端部研磨部 1 3 を前後させて、半導体ウェーハ 1 の最外周で半導体ウェーハ 1 を研磨する。また、半導体ウェーハ 1 の最外周からさらに任意の距離、例えば 1 0 μ m だけ内側にオフセットすることで、ウェーハ外周部を 1 0 μ m 小さくしながら研磨することができる。

40

【 0 0 5 0 】

しかしながら、本実施の形態では、図 1 4 に示すように、半導体ウェーハ 1 のくぼみ部分に (特に本実施の形態では、半導体ウェーハ 1 の半径の一番小さいところに)、トレーサビリティに重要な I D などの微小ドット群 5 0 を刻印しているので、ベベル研磨を実施した後においても、研磨の影響を受けず、微小ドット群 5 0 が良好に残る。これにより、例えば裏面 T 7 のような組立て工程にて裏面研磨にて I D が消失するといったことを防止でき、このような不具合の防止に対して非常に有効である。

【 0 0 5 1 】

以上のように、本発明に係る半導体ウェーハの製造方法および製造装置によれば、ベベル部 1 b での膜はがれやチッピングといったパーティクルなどの発生原因 (歩留まり低下

50

原因)を取り除くベベル研磨の効果を向上させると同時に、半導体ウェーハ1のベベル部1bに存在する上に凸形状の、識別情報など、管理に必要なドット2、50を消失させることのないベベル研磨を行うことができる。

【産業上の利用可能性】

【0052】

本発明の半導体ウェーハの製造方法および製造装置、半導体ウェーハは、枚葉管理される半導体ウェーハの製造方法として、特に適しているがこれに限るものではなく、半導体ウェーハのベベル部からパーティクルなどの発生原因を取り除くことができながら、各種情報をドットとして良好に残すシステムに用いられる各種の半導体ウェーハの製造方法および製造装置、半導体ウェーハに適用できる。

10

【図面の簡単な説明】

【0053】

【図1】(a)~(c)はそれぞれ、本発明の第1の実施の形態に係る半導体ウェーハの製造方法の、特にベベル研磨工程に関する各工程を示す断面図

【図2】本発明の第1の実施の形態におけるベベル研磨方法を示す斜視図

【図3】本発明の第2の実施の形態に係る半導体ウェーハの製造方法におけるベベル研磨工程において、研磨状態を認識する様子を概略的に示す図

【図4】(a)は同半導体ウェーハの製造方法におけるドットの箇所の概略的な平面図、(b)はドットの箇所の概略的な断面図

【図5】同半導体ウェーハの製造方法において、ドットをカメラで撮像して表示させたイメージを示す図

20

【図6】(a)および(b)は、同半導体ウェーハの製造方法において、カメラに設けられたCCDの1画素を升目状にモデリングしてイメージセンシングした、研磨前および研磨後の画像イメージを示した図

【図7】(a)~(c)は本発明の第3の実施の形態に係る半導体ウェーハの製造方法の、特にベベル研磨工程に関する各工程を示す断面図

【図8】同実施の形態に係る半導体ウェーハの要部を示す斜視図

【図9】本発明の第4の実施の形態に係る半導体ウェーハの製造方法におけるベベル研磨工程において、研磨状態を認識する様子を概念的に示す図

【図10】(a)および(b)は、同実施の形態に係る半導体ウェーハの製造方法のドットの箇所の研磨前および研磨後の断面図

30

【図11】(a)~(c)は本発明の第5の実施の形態に係る半導体ウェーハの製造方法の、特にベベル研磨工程に関する各工程を示す断面図

【図12】同半導体ウェーハの要部を示す斜視図

【図13】(a)~(f)はそれぞれ同半導体ウェーハの製造方法のベベル研磨工程およびパターニング工程に関する各工程を示す断面図

【図14】本発明の第6の実施の形態に係る半導体ウェーハおよび半導体ウェーハの製造装置ならびに製造方法を概念的に示す平面図

【図15】(a)、(b)はそれぞれ同半導体ウェーハの外形測定平面図

【符号の説明】

40

【0054】

1：半導体ウェーハ

1b：ベベル部

2：ドット

3：仮想削り取り線

4：ベベル保護膜

6：カメラ

7：演算部分

8：電子検知部

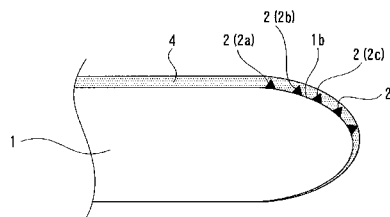
9：検知情報出力手段

50

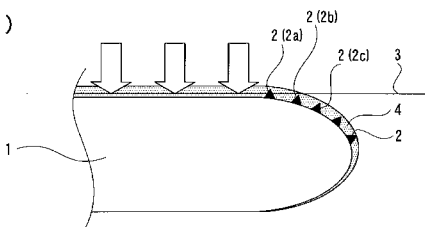
- 1 0 : 電子
- 1 1 : 2 次 電 子
- 1 2 : ノ ッ チ
- 1 3 a : 端 部 研 磨 部
- 1 3 b : ア ク チ ュ エ ー タ
- 1 4 : 端 部 検 出 部
- 1 5 : ノ ッ チ 検 出 部
- 5 0 : 微 小 ド ッ ト 群
- 2 0 0 : く ぼ み

【 図 1 】

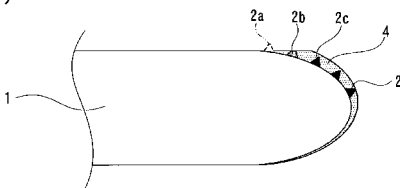
(a)



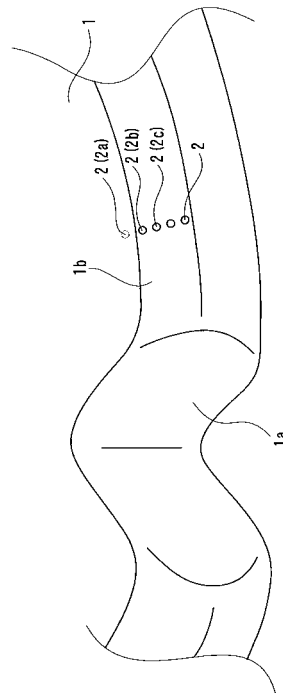
(b)



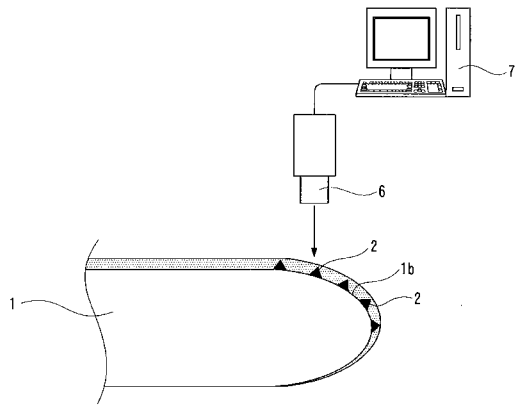
(c)



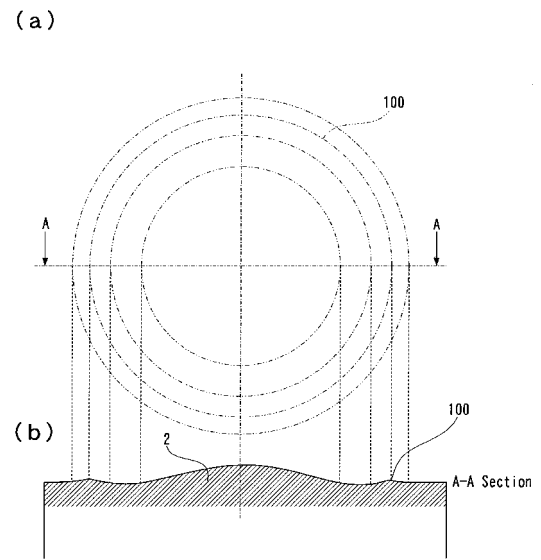
【 図 2 】



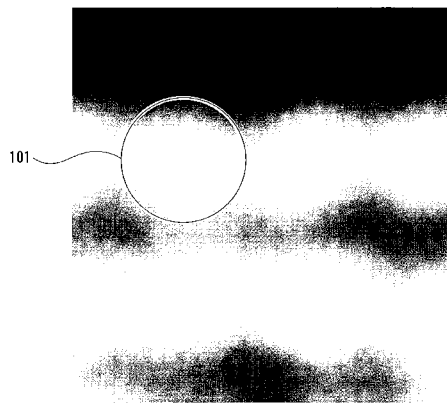
【 図 3 】



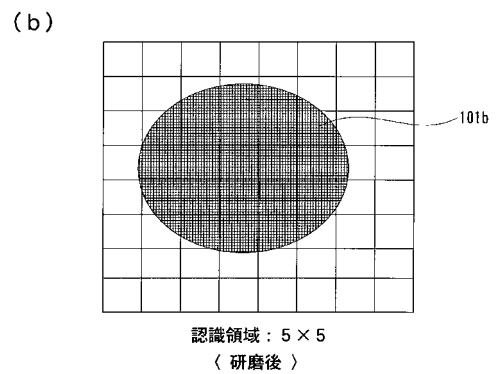
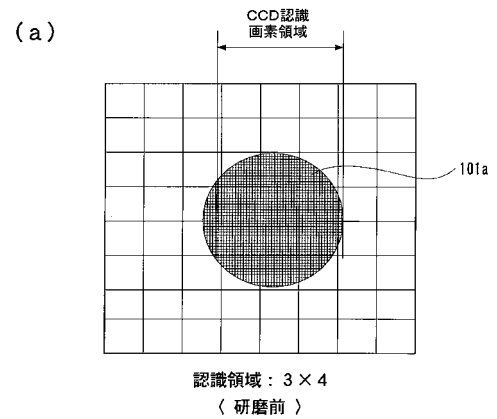
【 図 4 】



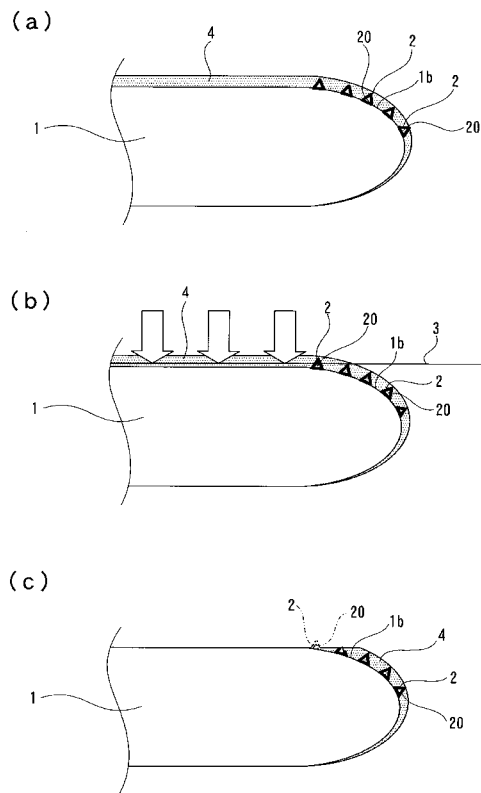
【 図 5 】



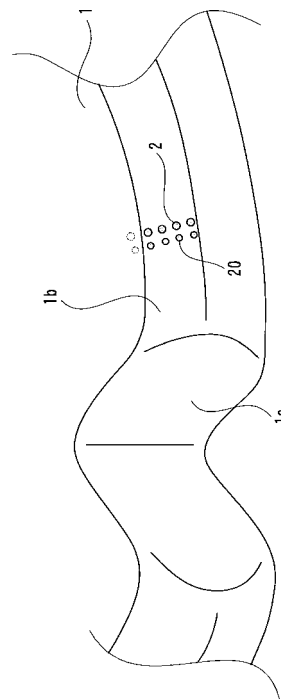
【 図 6 】



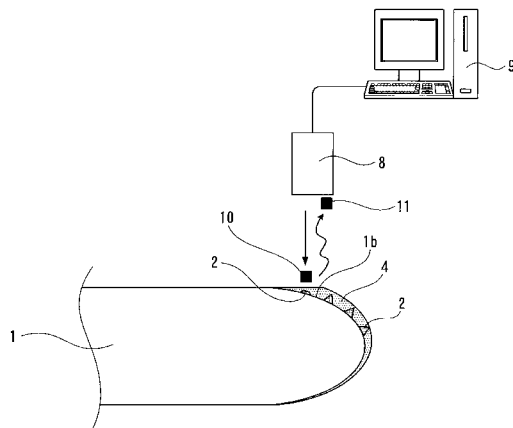
【図 7】



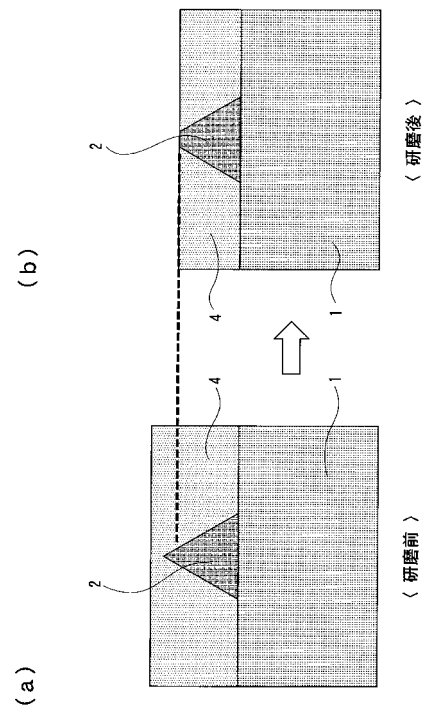
【図 8】



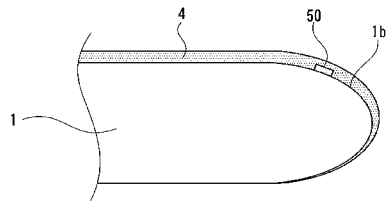
【図 9】



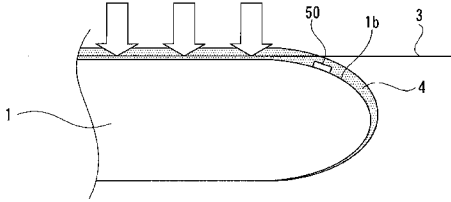
【図 10】



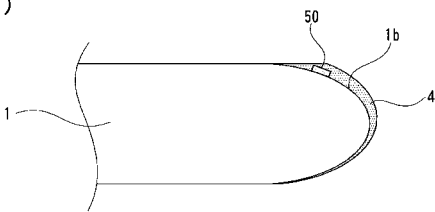
【図 1 1】
(a)



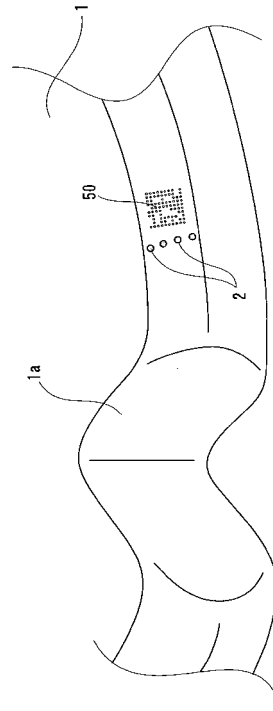
(b)



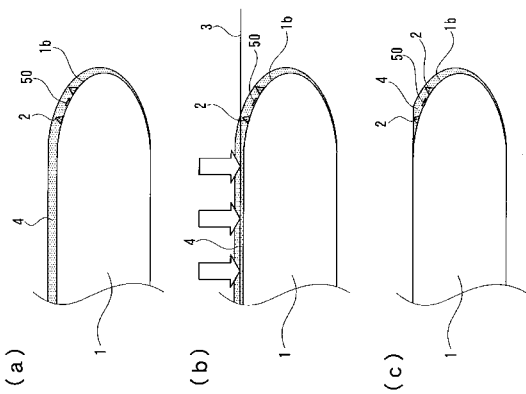
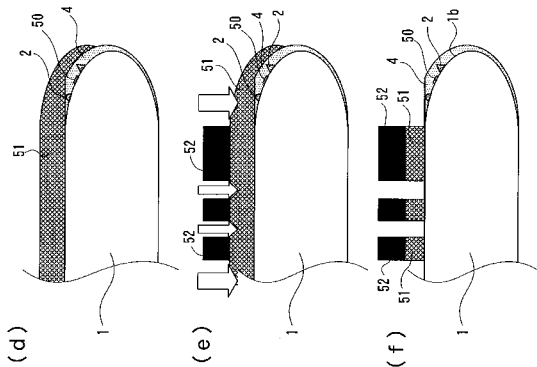
(c)



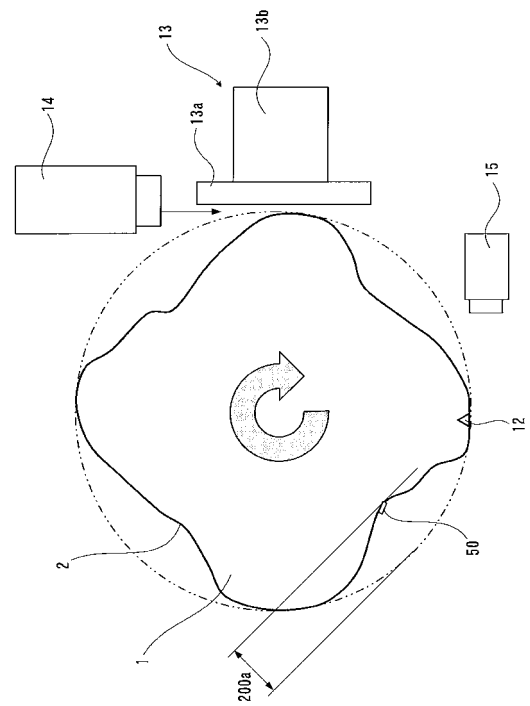
【図 1 2】



【図 1 3】



【図 1 4】



【図 15】

