

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2021 年 8 月 26 日 (26.08.2021)



(10) 国际公布号
WO 2021/164075 A1

- (51) 国际专利分类号:
H01L 29/786 (2006.01) **H01L 27/12** (2006.01)
H01L 27/32 (2006.01) **H01L 21/77** (2017.01)
- (21) 国际申请号: PCT/CN2020/079107
- (22) 国际申请日: 2020 年 3 月 13 日 (13.03.2020)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
202010107341.4 2020年2月21日 (21.02.2020) CN
- (71) 申请人: 深圳市华星光电半导体显示技术有限公司(SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区公明街道塘明大道9-2号, Guangdong 518132 (CN)。

- (74) 代理人: 深圳紫藤知识产权代理有限公司(PURPLEVINE INTELLECTUAL PROPERTY (SHENZHEN) CO., LTD.); 中国广东省深圳市南山区粤海街道高新区社区高新南一道006号TCL工业研究院大厦A802, Guangdong 518057 (CN)。
- (81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。
- (84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,

- (72) 发明人: 张乐陶(ZHANG, Letao); 中国广东省深圳市光明新区公明街道塘明大道9-2号, Guangdong 518132 (CN)。 张晓星(ZHANG, Xiaoxing); 中国广东省深圳市光明新区公明街道塘明大道9-2号, Guangdong 518132 (CN)。

(54) Title: OLED DISPLAY APPARATUS AND PREPARATION METHOD FOR TFT ARRAY SUBSTRATE

(54) 发明名称: OLED 显示装置及 TFT 阵列基板的制备方法

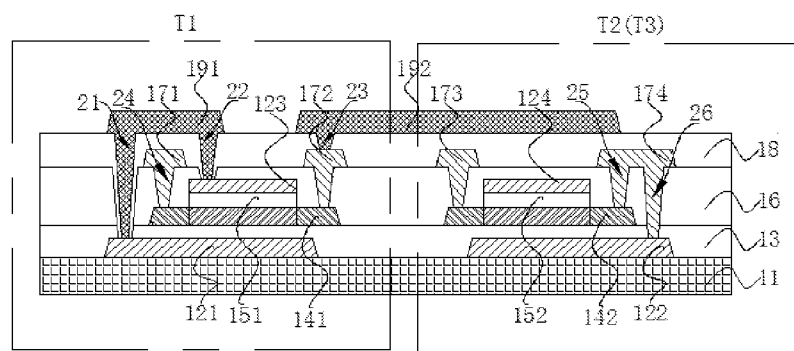


图 2

(57) Abstract: Disclosed by the present application is an OLED display apparatus, which comprises an OLED pixel driving circuit. A driving thin film transistor in the OLED pixel driving circuit is configured to be a double-gate oxide thin film transistor, and a switch thin film transistor is configured to be a top gate self-aligned oxide thin film transistor. Also disclosed by the present application is a preparation method for a TFT array substrate, wherein the TFT array substrate is used to prepare the OLED display apparatus.

(57) 摘要: 本申请公开了一种OLED显示装置, 包括OLED像素驱动电路, 所述OLED像素驱动电路中的驱动薄膜晶体管设置为双栅氧化物薄膜晶体管, 开关薄膜晶体管设置为顶栅自对准氧化物薄膜晶体管。本申请还公开了一种TFT阵列基板的制备方法, 所述TFT阵列基板用于制备所述OLED显示装置。

IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

OLED显示装置及TFT阵列基板的制备方法

技术领域

[0001] 本申请涉及显示技术领域，尤其涉及一种OLED显示装置及TFT阵列基板的制备方法。

背景技术

[0002] 有机发光二极管(Organic Light Emitting Display, OLED)显示装置具有自发光、驱动电压低、发光效率高、响应时间短、清晰度与对比度高、近180° 视角、使用温度范围宽，可实现柔性显示与大面积全色显示等诸多优点，被业界公认为是最有发展潜力的显示装置。

[0003] 目前的OLED像素驱动电路中，一般采用顶栅自对准型非晶氧化物TFT构成的3T1C（即三个薄膜晶体管加一个电容的结构）电路来驱动OLED发光，但由于非晶氧化物对短波光非常敏感，器件的阈值电压会在光照的作用下减小，从而严重影响OLED的发光强度，因此制作背板时会先沉积金属遮光层保护TFT（薄膜晶体管）器件不受底部环境光影响。然而单纯引入遮光层增加了额外的黄光制程，却不能增大器件的开态电流。

[0004] 因此，现有的OLED显示装置及TFT阵列基板的制备方法采用3T1C像素电路时，使用顶栅自对准型非晶氧化物TFT结构会引入遮光层，增加了额外的黄光制程，却不能增大器件的开态电流。

发明概述

技术问题

[0005] 现有的OLED显示装置及TFT阵列基板的制备方法采用3T1C像素电路时，使用顶栅自对准型非晶氧化物TFT结构会引入遮光层，增加了额外的黄光制程，却不能增大器件的开态电流。

问题的解决方案

技术解决方案

[0006] 第一方面，本申请实施例提供一种OLED显示装置，包括OLED像素驱动电路，所

述OLED像素驱动电路包括第一薄膜晶体管(T1)、第二薄膜晶体管(T2)、第三薄膜晶体管(T3)、存储电容(Cst)以及有机发光二极管；所述第一薄膜晶体管(T1)的漏极接入电源电压(Vdd)，源极电性连接所述有机发光二极管的阳极；所述有机发光二极管的阴极接入公共接地电压；所述第二薄膜晶体管(T2)的栅极接入第一扫描信号(Scan 1)，漏极接入数据信号线(Data)，源极与所述第一薄膜晶体管(T1)的栅极以及所述存储电容(Cst)的一端电性连接；所述存储电容(Cst)的另一端电性连接所述第一薄膜晶体管(T1)的源极；所述第三薄膜晶体管(T3)的栅极接入第二扫描信号(Scan 2)，源极电性连接所述第一薄膜晶体管(T1)的源极，漏极电性连接电路开关(K)；

[0007] 其中，所述第一薄膜晶体管(T1)、所述第二薄膜晶体管(T2)以及所述第三薄膜晶体管(T3)均同层设置于一基板上；所述第一薄膜晶体管(T1)为双栅氧化物薄膜晶体管，所述第二薄膜晶体管(T2)以及所述第三薄膜晶体管(T3)均为顶栅自对准氧化物薄膜晶体管。在所述的用于测量显示面板闪烁度的检测装置中，所述测量探头包括多个光电二极管以及测量单元；其中，多个所述光电二极管用于获得所述显示面板的亮度信号，所述测量单元用于将所述至少一个亮度信号取平均值，获得所述显示面板的模拟亮度波形信号。

[0008] 在本申请实施例提供的OLED显示装置中，所述双栅氧化物薄膜晶体管包括：所述基板；形成于所述基板上方的第一底栅电极；形成于所述第一底栅电极上方的缓冲层；形成于所述缓冲层上方的第一半导体层；形成于所述第一半导体层上方的第一栅极绝缘层；形成于所述第一栅极绝缘层上方的第一顶栅电极；形成于所述缓冲层上并完全覆盖所述第一半导体层、所述第一栅极绝缘层以及所述第一顶栅电极的层间绝缘层；形成于所述层间绝缘层上的第一源极金属层以及第一漏极金属层；形成于所述层间绝缘层上并完全覆盖所述第一源极金属层以及所述第一漏极金属层的钝化层；所述双栅薄膜晶体管还包括第一像素电极以及第二像素电极，所述第一像素电极以及所述第二像素电极形成于所述钝化层上。

[0009] 在本申请实施例提供的OLED显示装置中，所述第一像素电极经由第一过孔与所述第一底栅电极电性连接，所述第一像素电极还经由第二过孔与所述第一顶栅

电极电性连接；所述第二像素电极经由第三过孔与所述第一漏极金属层电性连接；所述第一源极金属层以及所述第一漏极金属层经由第四过孔与所述第一半导体层电性连接。

[0010] 在本申请实施例提供的OLED显示装置中，所述顶栅自对准氧化物薄膜晶体管包括：所述基板、形成于所述基板上方的遮光层、所述缓冲层；形成于所述缓冲层上方的第二半导体层、形成于所述第二半导体层上方的第二栅极绝缘层、形成于所述第二栅极绝缘层上方的第二顶栅电极、所述层间绝缘层、形成于所述层间绝缘层上的第二源极金属层以及第二漏极金属层、所述钝化层以及所述第二像素电极。

[0011] 在本申请实施例提供的OLED显示装置中，所述第二源极金属层以及所述第二漏极金属层经由第五过孔与所述第二半导体层电性连接，所述第二漏极金属层还经由第六过孔与所述遮光层电性连接。

[0012] 在本申请实施例提供的OLED显示装置中，所述缓冲层、所述第一栅极绝缘层、所述第二栅极绝缘层、所述层间绝缘层以及所述钝化层的材料均为二氧化硅、硅氮化物以及三氧化二铝中的至少一种。

[0013] 在本申请实施例提供的OLED显示装置中，所述第一底栅电极所述遮光层、所述第一顶栅电极、所述第一源极金属层、所述第一漏极金属层、所述第二顶栅电极、所述第二源极金属层以及所述第二漏极金属层的材料均为Mo、Al、Ti以及Cu中的至少一种。

[0014] 第二方面，本申请实施例还提供一种OLED显示装置，包括OLED像素驱动电路，所述OLED像素驱动电路包括第一薄膜晶体管(T1)、第二薄膜晶体管(T2)、第三薄膜晶体管(T3)、存储电容(Cst)以及有机发光二极管；所述第一薄膜晶体管(T1)的漏极接入电源电压(Vdd)，源极电性连接所述有机发光二极管的阳极；所述有机发光二极管的阴极接入公共接地电压；所述第二薄膜晶体管(T2)的栅极接入第一扫描信号(Scan 1)，漏极接入数据信号线(Data)，源极与所述第一薄膜晶体管(T1)的栅极以及所述存储电容(Cst)的一端电性连接；所述存储电容(Cst)的另一端电性连接所述第一薄膜晶体管(T1)的源极；所述第三薄膜晶体管(T3)的栅极接入第二扫描信号(Scan 2)，源极电性连接所述第一薄膜晶体管(T1)的

源极，漏极电性连接电路开关(K)；

[0015] 其中，所述第一薄膜晶体管(T1)为双栅氧化物薄膜晶体管，所述第二薄膜晶体管(T2)以及所述第三薄膜晶体管(T3)均为顶栅自对准氧化物薄膜晶体管。

[0016] 在本申请实施例提供的OLED显示装置中，所述双栅氧化物薄膜晶体管包括：所述基板；形成于所述基板上方的第一底栅电极；形成于所述第一底栅电极上方的缓冲层；形成于所述缓冲层上方的第一半导体层；形成于所述第一半导体层上方的第一栅极绝缘层；形成于所述第一栅极绝缘层上方的第一顶栅电极；形成于所述缓冲层上并完全覆盖所述第一半导体层、所述第一栅极绝缘层以及所述第一顶栅电极的层间绝缘层；形成于所述层间绝缘层上的第一源极金属层以及第一漏极金属层；形成于所述层间绝缘层上并完全覆盖所述第一源极金属层以及所述第一漏极金属层的钝化层；所述双栅薄膜晶体管还包括第一像素电极以及第二像素电极，所述第一像素电极以及所述第二像素电极形成于所述钝化层上。

[0017] 在本申请实施例提供的OLED显示装置中，所述第一像素电极经由第一过孔与所述第一底栅电极电性连接，所述第一像素电极还经由第二过孔与所述第一顶栅电极电性连接；所述第二像素电极经由第三过孔与所述第一漏极金属层电性连接；所述第一源极金属层以及所述第一漏极金属层经由第四过孔与所述第一半导体层电性连接。

[0018] 在本申请实施例提供的OLED显示装置中，所述顶栅自对准氧化物薄膜晶体管包括：所述基板、形成于所述基板上方的遮光层、所述缓冲层；形成于所述缓冲层上方的第二半导体层、形成于所述第二半导体层上方的第二栅极绝缘层、形成于所述第二栅极绝缘层上方的第二顶栅电极、所述层间绝缘层、形成于所述层间绝缘层上的第二源极金属层以及第二漏极金属层、所述钝化层以及所述第二像素电极。

[0019] 在本申请实施例提供的OLED显示装置中，所述第二源极金属层以及所述第二漏极金属层经由第五过孔与所述第二半导体层电性连接，所述第二漏极金属层还经由第六过孔与所述遮光层电性连接。

[0020] 在本申请实施例提供的OLED显示装置中，所述缓冲层、所述第一栅极绝缘层、

所述第二栅极绝缘层、所述层间绝缘层以及所述钝化层的材料均为二氧化硅、硅氮化物以及三氧化二铝中的至少一种。

[0021] 在本申请实施例提供的OLED显示装置中，所述第一底栅电极所述遮光层、所述第一顶栅电极、所述第一源极金属层、所述第一漏极金属层、所述第二顶栅电极、所述第二源极金属层以及所述第二漏极金属层的材料均为Mo、Al、Ti以及Cu中的至少一种。

[0022] 第三方面，本申请实施例又提供一种TFT阵列基板的制备方法，所述TFT阵列基板用于制备所述OLED显示装置，所述方法包括：

[0023] S10，在一基板上制备第一金属层，以第一道光罩将所述第一金属层图形化为第一底栅电极以及遮光层；

[0024] S20，在所述基板上依次制备缓冲层、半导体层、栅极绝缘层以及所述第一金属层，采用半色调掩膜版为第二道光罩在所述缓冲层上形成第一半导体层、第二半导体层、第一栅极绝缘层、第二栅极绝缘层、第一顶栅电极以及第二顶栅电极；

[0025] S30，在所述缓冲层上制备层间绝缘层，采用半色调掩膜版为第三道光罩在所述层间绝缘层上形成第一通孔、第二通孔、第三通孔、第四通孔以及第五通孔；

[0026] S40，在所述层间绝缘层上沉积第二金属层，以第四道光罩将所述第二金属层图形化为第一源极金属层、第一漏极金属层、第二源极金属层以及第二漏极金属层；

[0027] S50，在所述层间绝缘层上制备钝化层，以第五道光罩在所述钝化层上暴露出所述第一底栅电极、所述第一顶栅电极以及所述第一漏极金属层，在所述第一漏极金属层上方形成第六通孔；

[0028] S60，在所述钝化层上形成一氧化物金属层，以第六道光罩将所述氧化物金属层图形化为第一像素电极以及第二像素电极，所述第一像素电极经由所述第一通孔与所述第一底栅电极电性连接，所述第一像素电极还经由所述第三通孔与所述第一顶栅电极电性连接，所述第二像素电极还经由所述第六通孔与所述第一漏极金属层电性连接。

- [0029] 在本申请实施例提供的TFT阵列基板的制备方法中，所述S20中，所述第一半导体层的边缘两端以及所述第二半导体层的边缘两端均通过等离子体处理工艺进行导体化处理；所述等离子体处理工艺中的等离子处理气体为Ar、He以及N₂中的至少一种。
- [0030] 在本申请实施例提供的TFT阵列基板的制备方法中，所述S20中，所述缓冲层、所述第一栅极绝缘层以及所述第二栅极绝缘层的材料均为二氧化硅、硅氮化物以及三氧化二铝中的至少一种；所述第一半导体层以及所述第二半导体层的材料为IZO以及IZTO中的至少一种；所述第一顶栅电极以及所述第二顶栅电极的材料与所述第一金属层的材料相同。
- [0031] 在本申请实施例提供的TFT阵列基板的制备方法中，所述S30还包括：
- [0032] S301，在所述缓冲层上通过化学气相沉积法或溅射方法制备层间绝缘层，所述层间绝缘层完全覆盖所述第一半导体层、所述第二半导体层、所述第一栅极绝缘层、所述第二栅极绝缘层、所述第一顶栅电极以及所述第二顶栅电极；
- [0033] S302，采用半色调掩膜版为第三道光罩对所述缓冲层的开孔区域上方进行刻蚀，并灰化掉所述层间绝缘层对应的开孔区域，所述层间绝缘层对应的开孔区域为源漏极区域的上方以及所述第一顶栅电极的上方；
- [0034] S303，最后在所述层间绝缘层上形成第一通孔、第二通孔、第三通孔、第四通孔以及第五通孔。
- [0035] 在本申请实施例提供的TFT阵列基板的制备方法中，所述S303中，所述第一通孔暴露出所述第一底栅电极，所述第二通孔暴露出所述第一半导体层，所述第三通孔暴露出所述第一顶栅电极，所述第四通孔暴露出所述第二半导体层，所述第五通孔暴露出所述遮光层。
- [0036] 在本申请实施例提供的TFT阵列基板的制备方法中，所述S40中，所述第一源极金属层以及所述第一漏极金属层经由所述第二通孔与所述第一导体化层的边缘两端电性相连，所述第二源极金属层以及所述第二漏极金属层经由所述第四通孔与所述第二导体化层的边缘两端电性相连，所述第二漏极金属层经由所述第五通孔与所述遮光层电性相连。

发明的有益效果

有益效果

[0037] 相较于现有技术，本申请实施例所提供的OLED显示装置及TFT阵列基板的制备方法，采用六道光罩将驱动薄膜晶体管设计为双栅氧化物薄膜晶体管且开关薄膜晶体管设计为顶栅自对准氧化物薄膜晶体管，减小了驱动薄膜晶体管的沟道宽度以及减小了开关薄膜晶体管的寄生效应，有效提高了OLED显示装置的像素开口率，进一步提升了OLED显示装置的显示效果。

对附图的简要说明

附图说明

[0038] 图1为本申请实施例提供的OLED显示装置的3T1C结构的OLED像素驱动电路的电路图。

[0039] 图2为本申请实施例提供的OLED显示装置中TFT阵列基板的结构示意图。

[0040] 图3为本申请实施例提供的TFT阵列基板的制备方法流程图。

[0041] 图4A-图4F为本申请实施例提供的TFT阵列基板的制备方法的结构示意图。

发明实施例

本发明的实施方式

[0042] 本申请实施例针对现有的OLED显示装置及TFT阵列基板的制备方法采用3T1C像素电路时，使用顶栅自对准型非晶氧化物TFT结构会引入遮光层，增加了额外的黄光制程，却不能增大器件的开态电流的技术问题，本实施例能够解决该缺陷。

[0043] 如图1所示，为本申请实施例提供的OLED显示装置的3T1C结构的OLED像素驱动电路的电路图。其中，所述OLED像素驱动电路包括第一薄膜晶体管(T1)、第二薄膜晶体管(T2)、第三薄膜晶体管(T3)、存储电容(Cst)以及有机发光二极管；所述第一薄膜晶体管(T1)的漏极接入电源电压(Vdd)，源极电性连接所述有机发光二极管的阳极；所述有机发光二极管的阴极接入公共接地电压；所述第二薄膜晶体管(T2)的栅极接入第一扫描信号(Scan 1)，漏极接入数据信号线(Data)，源极与所述第一薄膜晶体管(T1)的栅极以及所述存储电容(Cst)的一端电性连接；所述存储电容(Cst)的另一端电性连接所述第一薄膜晶体管(T1)的源极；所述第三薄膜晶体管(T3)的栅极接入第二扫描

信号(Scan 2)，源极电性连接所述第一薄膜晶体管(T1)的源极，漏极电性连接电路开关(K)；所述第一薄膜晶体管(T1)为双栅氧化物薄膜晶体管，所述第二薄膜晶体管(T2)以及所述第三薄膜晶体管(T3)均为顶栅自对准氧化物薄膜晶体管。

[0044] 由图1可知，当所述电路开关(K)连通时，所述第一扫描信号(Scan 1)以及所述第二扫描信号(Scan 2)首先提供一高电位脉冲，使得所述第二薄膜晶体管(T2)以及所述第三薄膜晶体管(T3)均导通。在这一阶段，电源电压Vdd经导通的所述第二薄膜晶体管(T2)进入所述第一薄膜晶体管(T1)的栅极g，即 $V_g = V_{dd}$ (V_g 表示所述第一薄膜晶体管(T1)的栅极g的电位)；数据信号Data自扫描信号Scan的高电位脉冲的上升开始持续为高电位，数据信号Data经导通的所述第三薄膜晶体管(T3)写入所述第一薄膜晶体管(T1)的源极s，即 $V_s = V_{Data}$ (V_s 表示所述第一薄膜晶体管(T1)的源极s的电位， V_{Data} 表示数据信号Data的电位)。之后，扫描信号Scan再保持低电位，使得所述第二薄膜晶体管(T2)和所述第三薄膜晶体管(T3)均截止，依靠存储电容(C_{st})的存储作用，使得所述有机发光二极管发光进行显示。

[0045] 具体地，用于驱动像素电路的所述第一薄膜晶体管(T1)的 C_{gs} （栅极与源极之间的寄生电容）和 C_{gd} （栅极与漏极之间的耦合电容）仅会影响Data数据信号的充电时间，而用于开关像素电路的所述第二薄膜晶体管(T2)的 C_{gs} 则会影响到存储电容(C_{st})和所述第一薄膜晶体管(T1)的栅极g的电位。

[0046] 由于双栅氧化物薄膜晶体管会增大TFT器件的开态电流，从而减小器件的沟道宽度，增加像素开口率，因此本申请实施例中所述第一薄膜晶体管(T1)采用双栅氧化物薄膜晶体管来减小沟道宽度，所述第二薄膜晶体管(T2)以及所述第三薄膜晶体管(T3)采用顶栅自对准氧化物薄膜晶体管来减小器件的寄生效应。

[0047] 如图2所示，为本申请实施例提供的OLED显示装置中TFT阵列基板的结构示意图。其中，所述第一薄膜晶体管(T1)、所述第二薄膜晶体管(T2)以及所述第三薄膜晶体管(T3)均同层设置于一基板11上，所述第一薄膜晶体管(T1)为双栅氧化物薄膜晶体管，所述第二薄膜晶体管(T2)以及所述第三薄膜晶体管(T3)均为顶栅自对准氧化物薄膜晶体管。

- [0048] 具体地，所述双栅氧化物薄膜晶体管(T1)包括：所述基板11；形成于所述基板11上方的第一底栅电极121；形成于所述第一底栅电极121上方的缓冲层13；形成于所述缓冲层13上方的第一半导体层141；形成于所述第一半导体层141上方的第一栅极绝缘层151；形成于所述第一栅极绝缘层151上方的第一顶栅电极123；形成于所述缓冲层13上并完全覆盖所述第一半导体层141、所述第一栅极绝缘层151以及所述第一顶栅电极123的层间绝缘层16；形成于所述层间绝缘层16上的第一源极金属层171以及第一漏极金属层172；形成于所述层间绝缘层16上并完全覆盖所述第一源极金属层171以及所述第一漏极金属层172的钝化层18；所述双栅薄膜晶体管(T1)还包括第一像素电极191以及第二像素电极192，所述第一像素电极191以及所述第二像素电极192形成于所述钝化层18上。
- [0049] 具体地，所述第一像素电极191经由第一过孔21与所述第一底栅电极121电性连接，所述第一像素电极191还经由第二过孔22与所述第一顶栅电极123电性连接；所述第二像素电极192经由第三过孔23与所述第一漏极金属层172电性连接；所述第一源极金属层171以及所述第一漏极金属层172经由第四过孔24与所述第一半导体层141电性连接。
- [0050] 具体地，所述顶栅自对准氧化物薄膜晶体管(T2或T3)包括：所述基板11、形成于所述基板11上方的遮光层122、所述缓冲层13；形成于所述缓冲层13上方的第二半导体层142、形成于所述第二半导体层142上方的第二栅极绝缘层152、形成于所述第二栅极绝缘层152上方的第二顶栅电极124、所述层间绝缘层16、形成于所述层间绝缘层16上的第二源极金属层173以及第二漏极金属层174、所述钝化层18以及所述第二像素电极192。
- [0051] 具体地，所述第二源极金属层173以及所述第二漏极金属层174经由第五过孔25与所述第二半导体层142电性连接，所述第二漏极金属层174还经由第六过孔26与所述遮光层122电性连接。
- [0052] 具体地，所述缓冲层13、所述第一栅极绝缘层151、所述第二栅极绝缘层152、所述层间绝缘层16以及所述钝化层18的材料均为二氧化硅、硅氮化物以及三氧化二铝中的至少一种。
- [0053] 具体地，所述第一半导体层141以及所述第二半导体层142的材料为IZO（铟锌

氧化物)以及IZTO(铟锌锡氧化物)中的至少一种;所述第一像素电极191以及所述第二像素电极192的材料为ITO(铟锡氧化物)。

[0054] 具体地,所述第一底栅电极121、所述遮光层122、所述第一顶栅电极123、所述第一源极金属层171、所述第一漏极金属层172、所述第二顶栅电极124、所述第二源极金属层173以及所述第二漏极金属层174的材料均为Mo、Al、Ti、Cu中的至少一种。

[0055] 如图3所示,为本申请实施例提供的TFT阵列基板的制备方法流程图。其中,所述方法具体包括:

[0056] S10,在一基板11上制备第一金属层12,以第一道光罩将所述第一金属层12图形化为第一底栅电极121以及遮光层122。

[0057] 具体地,所述S10还包括:

[0058] 首先提供一基板11,所述基板为玻璃基板或者柔性衬底;之后在所述基板11上沉积第一金属层12,所述第一金属层12的材料为Mo、Al、Ti、Cu中的至少一种;最后,通过一掩膜版以第一道光罩将所述第一金属层12图形化为第一底栅电极121以及遮光层122,如图4A所示。

[0059] S20,在所述基板11上依次制备缓冲层13、半导体层14、栅极绝缘层15以及所述第一金属层12,采用半色调掩膜版21为第二道光罩在所述缓冲层13上形成第一半导体层141、第二半导体层142、第一栅极绝缘层151、第二栅极绝缘层152、第一顶栅电极123以及第二顶栅电极124。

[0060] 具体地,所述S20还包括:

[0061] 首先在所述基板11上通过化学气相沉积法或溅射方法制备缓冲层13,所述缓冲层13完全覆盖所述第一底栅电极121以及所述遮光层122;之后,在所述缓冲层13上依次制作半导体层14、栅极绝缘层15以及所述第一金属层12。接着采用半色调掩膜版21为第二道光罩在所述缓冲层13上方形成半导体区图形(即将半导体区外的部分所述半导体层14、部分所述栅极绝缘层15以及部分所述第一金属层12分别用湿法蚀刻、干法蚀刻以及湿法蚀刻腐蚀掉),接着灰化掉源漏极区域的部分所述栅极绝缘层15以及部分所述第一金属层12,并形成第一顶栅电极123以及第二顶栅电极124(即将源漏区域的部分所述第一金属层12、部分所述栅极绝

缘层15分别用湿法蚀刻以及干法蚀刻腐蚀掉)。之后,在所述缓冲层13上形成第一半导体层141、第二半导体层142、第一栅极绝缘层151、第二栅极绝缘层152、第一顶栅电极123以及第二顶栅电极124。具体地,所述缓冲层13、所述第一栅极绝缘层151以及所述第二栅极绝缘层152的材料均为二氧化硅、硅氮化物以及三氧化二铝中的至少一种;所述第一半导体层141以及所述第二半导体层142的材料为IZO(铟锌氧化物)以及IZTO(铟锌锡氧化物)中的至少一种;所述第一顶栅电极123以及所述第二顶栅电极124、的材料均为Mo、Al、Ti、Cu中的至少一种。

[0062] 最后,所述第一半导体层141的边缘两端以及所述第二半导体层142的边缘两端均通过等离子体处理工艺进行导体化处理,以减小器件的源漏寄生电阻。所述等离子体处理工艺中的等离子处理气体为Ar、He以及N₂中的至少一种,如图4B所示。

[0063] S30,在所述缓冲层13上制备层间绝缘层16,采用半色调掩膜版22为第三道光罩在所述层间绝缘层16上形成第一通孔31、第二通孔32、第三通孔33、第四通孔34以及第五通孔35。

[0064] 具体地,所述S30还包括:

[0065] 首先,在所述缓冲层13上通过化学气相沉积法或溅射方法制备层间绝缘层16,所述层间绝缘层16完全覆盖所述第一半导体层141、所述第二半导体层142、所述第一栅极绝缘层151、所述第二栅极绝缘层152、所述第一顶栅电极123以及所述第二顶栅电极124;所述层间绝缘层16的材料为二氧化硅、硅氮化物以及三氧化二铝中的至少一种;之后,采用半色调掩膜版22为第三道光罩对所述缓冲层13的开孔区域上方进行刻蚀(此时所述缓冲层13的开孔区域的部分所述层间绝缘层16将被刻开),接着灰化掉所述层间绝缘层16对应的开孔区域,此处所述层间绝缘层16对应的开孔区域为源漏极区域的上方以及所述第一顶栅电极123的上方。在第二次刻蚀所述层间绝缘层16的同时,所述缓冲层13的开孔区域的缓冲层也将被刻掉,从而将三个TFT的源漏电极区域、所述遮光层122、所述第一顶栅电极123和所述第一底栅电极121都漏出。即采用半色调掩膜版22为第三道光罩在所述层间绝缘层16上形成第一通孔31、第二通孔32、第三通孔33、第四通

孔34以及第五通孔35。所述第一通孔31暴露出所述第一底栅电极121，所述第二通孔32暴露出所述第一半导体层141，所述第三通孔33暴露出所述第一顶栅电极123，所述第四通孔34暴露出所述第二半导体层142，所述第五通孔35暴露出所述遮光层122，如图4C所示。

[0066] S40，在所述层间绝缘层16上沉积第二金属层17，以第四道光罩将所述第二金属层图形化为第一源极金属层171、第一漏极金属层172、第二源极金属层173以及第二漏极金属层174。

[0067] 具体地，所述S40还包括：

[0068] 首先，在所述层间绝缘层16上沉积第二金属层17，以第四道光罩将所述第二金属层图形化为第一源极金属层171、第一漏极金属层172、第二源极金属层173以及第二漏极金属层174。所述第一源极金属层171以及所述第一漏极金属层172经由所述第二通孔32与所述第一导体化层141的边缘两端电性相连，所述第二源极金属层173以及所述第二漏极金属层174经由所述第四通孔34与所述第二导体化层142的边缘两端电性相连，所述第二漏极金属层174还经由所述第五通孔35与所述遮光层22电性相连，如图4D所示。

[0069] S50，在所述层间绝缘层16上制备钝化层18，以第五道光罩在所述钝化层18上暴露出所述第一底栅电极121、所述第一顶栅电极123以及所述第一漏极金属层172，在所述第一漏极金属层172上方形成第六通孔36。

[0070] 具体地，所述S50还包括：

[0071] 首先，在所述层间绝缘层16上通过化学气相沉积法或溅射方法制备钝化层18，所述钝化层18完全覆盖所述第一源极金属层171、所述第一漏极金属层172、所述第二源极金属层173以及所述第二漏极金属层174，所述钝化层18的材料为二氧化硅、硅氮化物以及三氧化二铝中的至少一种。之后以第五道光罩在所述钝化层18上暴露出所述第一底栅电极121、所述第一顶栅电极123以及所述第一漏极金属层172，在所述第一漏极金属层172上方形成第六通孔36，如图4E所示。

[0072] S60，在所述钝化层18上形成一氧化物金属层19，以第六道光罩将所述氧化物金属层19图形化为第一像素电极191以及第二像素电极192，所述第一像素电极191经由所述第一通孔31与所述第一底栅电极121电性连接，所述第一像素电极19

1还经由所述第三通孔33与所述第一顶栅电极123电性连接，所述第二像素电极192还经由所述第六通孔36与所述第一漏极金属层172电性连接。

[0073] 具体地，所述S60还包括：

[0074] 首先在所述钝化层18上形成一氧化物金属层19，所述氧化物金属层19的材料为ITO（氧化铟锡）；之后以第六道光罩将所述氧化物金属层19图形化为第一像素电极191以及第二像素电极192，所述第一像素电极191经由所述第一通孔31与所述第一底栅电极121电性连接，所述第一像素电极191还经由所述第三通孔33与所述第一顶栅电极123电性连接，所述第二像素电极192还经由所述第六通孔36与所述第一漏极金属层172电性连接，最后制备成所述TFT阵列基板，如图4F所示。

[0075] 以上各个操作的具体实施可参见前面的实施例，在此不再赘述。

[0076] 综上所述，本申请实施例所提供的OLED显示装置及TFT阵列基板的制备方法，采用六道光罩将驱动薄膜晶体管设计为双栅氧化物薄膜晶体管且开关薄膜晶体管设计为顶栅自对准氧化物薄膜晶体管，减小了驱动薄膜晶体管的沟道宽度以及减小了开关薄膜晶体管的寄生效应，有效提高了OLED显示装置的像素开口率，进一步提升了OLED显示装置的显示效果。

[0077] 可以理解的是，对本领域普通技术人员来说，可以根据本申请的技术方案及其发明构思加以等同替换或改变，而所有这些改变或替换都应属于本申请所附的权利要求的保护范围。

权利要求书

- [权利要求 1] 一种OLED显示装置，其中，包括OLED像素驱动电路，所述OLED像素驱动电路包括第一薄膜晶体管(T1)、第二薄膜晶体管(T2)、第三薄膜晶体管(T3)、存储电容(Cst)以及有机发光二极管；所述第一薄膜晶体管(T1)的漏极接入电源电压(Vdd)，源极电性连接所述有机发光二极管的阳极；所述有机发光二极管的阴极接入公共接地电压；所述第二薄膜晶体管(T2)的栅极接入第一扫描信号(Scan 1)，漏极接入数据线(Data)，源极与所述第一薄膜晶体管(T1)的栅极以及所述存储电容(Cst)的一端电性连接；所述存储电容(Cst)的另一端电性连接所述第一薄膜晶体管(T1)的源极；所述第三薄膜晶体管(T3)的栅极接入第二扫描信号(Scan 2)，源极电性连接所述第一薄膜晶体管(T1)的源极，漏极电性连接电路开关(K)；
- 其中，所述第一薄膜晶体管(T1)、所述第二薄膜晶体管(T2)以及所述第三薄膜晶体管(T3)均同层设置于一基板上；所述第一薄膜晶体管(T1)为双栅氧化物薄膜晶体管，所述第二薄膜晶体管(T2)以及所述第三薄膜晶体管(T3)均为顶栅自对准氧化物薄膜晶体管。
- [权利要求 2] 根据权利要求1所述的OLED显示装置，其中，所述双栅氧化物薄膜晶体管包括：所述基板；形成于所述基板上方的第一底栅电极；形成于所述第一底栅电极上方的缓冲层；形成于所述缓冲层上方的第一半导体层；形成于所述第一半导体层上方的第一栅极绝缘层；形成于所述第一栅极绝缘层上方的第一顶栅电极；形成于所述缓冲层上并完全覆盖所述第一半导体层、所述第一栅极绝缘层以及所述第一顶栅电极的层间绝缘层；形成于所述层间绝缘层上的第一源极金属层以及第一漏极金属层；形成于所述层间绝缘层上并完全覆盖所述第一源极金属层以及所述第一漏极金属层的钝化层；所述双栅薄膜晶体管还包括第一像素电极以及第二像素电极，所述第一像素电极以及所述第二像素电极形成于所述钝化层上。
- [权利要求 3] 根据权利要求2所述的OLED显示装置，其中，所述第一像素电极经由

第一过孔与所述第一底栅电极电性连接，所述第一像素电极还经由第二过孔与所述第一顶栅电极电性连接；所述第二像素电极经由第三过孔与所述第一漏极金属层电性连接；所述第一源极金属层以及所述第一漏极金属层经由第四过孔与所述第一半导体层电性连接。

[权利要求 4] 根据权利要求2所述的OLED显示装置，其中，所述顶栅自对准氧化物薄膜晶体管包括：所述基板、形成于所述基板上方的遮光层、所述缓冲层；形成于所述缓冲层上方的第二半导体层、形成于所述第二半导体层上方的第二栅极绝缘层、形成于所述第二栅极绝缘层上方的第二顶栅电极、所述层间绝缘层、形成于所述层间绝缘层上的第二源极金属层以及第二漏极金属层、所述钝化层以及所述第二像素电极。

[权利要求 5] 根据权利要求4所述的OLED显示装置，其中，所述第二源极金属层以及所述第二漏极金属层经由第五过孔与所述第二半导体层电性连接，所述第二漏极金属层还经由第六过孔与所述遮光层电性连接。

[权利要求 6] 根据权利要求4所述的OLED显示装置，其中，所述缓冲层、所述第一栅极绝缘层、所述第二栅极绝缘层、所述层间绝缘层以及所述钝化层的材料均为二氧化硅、硅氮化物以及三氧化二铝中的至少一种。

[权利要求 7] 根据权利要求4所述的OLED显示装置，其中，所述第一底栅电极所述遮光层、所述第一顶栅电极、所述第一源极金属层、所述第一漏极金属层、所述第二顶栅电极、所述第二源极金属层以及所述第二漏极金属层的材料均为Mo、Al、Ti以及Cu中的至少一种。

[权利要求 8] 一种OLED显示装置，其中，包括OLED像素驱动电路，所述OLED像素驱动电路包括第一薄膜晶体管(T1)、第二薄膜晶体管(T2)、第三薄膜晶体管(T3)、存储电容(Cst)以及有机发光二极管；所述第一薄膜晶体管(T1)的漏极接入电源电压(Vdd)，源极电性连接所述有机发光二极管的阳极；所述有机发光二极管的阴极接入公共接地电压；所述第二薄膜晶体管(T2)的栅极接入第一扫描信号(Scan 1)，漏极接入数据信号线(Data)，源极与所述第一薄膜晶体管(T1)的栅极以及所述存储电容(Cst)的一端电性连接；所述存储电容(Cst)的另一端电性连接所

述第一薄膜晶体管(T1)的源极；所述第三薄膜晶体管(T3)的栅极接入第二扫描信号(Scan 2)，源极电性连接所述第一薄膜晶体管(T1)的源极，漏极电性连接电路开关(K)；

其中，所述第一薄膜晶体管(T1)为双栅氧化物薄膜晶体管，所述第二薄膜晶体管(T2)以及所述第三薄膜晶体管(T3)均为顶栅自对准氧化物薄膜晶体管。

[权利要求 9] 根据权利要求8所述的OLED显示装置，其中，所述双栅氧化物薄膜晶体管包括：所述基板；形成于所述基板上方的第一底栅电极；形成于所述第一底栅电极上方的缓冲层；形成于所述缓冲层上方的第一半导体层；形成于所述第一半导体层上方的第一栅极绝缘层；形成于所述第一栅极绝缘层上方的第一顶栅电极；形成于所述缓冲层上并完全覆盖所述第一半导体层、所述第一栅极绝缘层以及所述第一顶栅电极的层间绝缘层；形成于所述层间绝缘层上的第一源极金属层以及第一漏极金属层；形成于所述层间绝缘层上并完全覆盖所述第一源极金属层以及所述第一漏极金属层的钝化层；所述双栅薄膜晶体管还包括第一像素电极以及第二像素电极，所述第一像素电极以及所述第二像素电极形成于所述钝化层上。

[权利要求 10] 根据权利要求8所述的OLED显示装置，其中，所述第一像素电极经由第一过孔与所述第一底栅电极电性连接，所述第一像素电极还经由第二过孔与所述第一顶栅电极电性连接；所述第二像素电极经由第三过孔与所述第一漏极金属层电性连接；所述第一源极金属层以及所述第一漏极金属层经由第四过孔与所述第一半导体层电性连接。

[权利要求 11] 根据权利要求8所述的OLED显示装置，其中，所述顶栅自对准氧化物薄膜晶体管包括：所述基板、形成于所述基板上方的遮光层、所述缓冲层；形成于所述缓冲层上方的第二半导体层、形成于所述第二半导体层上方的第二栅极绝缘层、形成于所述第二栅极绝缘层上方的第二顶栅电极、所述层间绝缘层、形成于所述层间绝缘层上的第二源极金属层以及第二漏极金属层、所述钝化层以及所述第二像素电极。

- [权利要求 12] 根据权利要求11所述的OLED显示装置，其中，所述第二源极金属层以及所述第二漏极金属层经由第五过孔与所述第二半导体层电性连接，所述第二漏极金属层还经由第六过孔与所述遮光层电性连接。
- [权利要求 13] 根据权利要求11所述的OLED显示装置，其中，所述缓冲层、所述第一栅极绝缘层、所述第二栅极绝缘层、所述层间绝缘层以及所述钝化层的材料均为二氧化硅、硅氮化物以及三氧化二铝中的至少一种。
- [权利要求 14] 根据权利要求11所述的OLED显示装置，其中，所述第一底栅电极所述遮光层、所述第一顶栅电极、所述第一源极金属层、所述第一漏极金属层、所述第二顶栅电极、所述第二源极金属层以及所述第二漏极金属层的材料均为Mo、Al、Ti以及Cu中的至少一种。
- [权利要求 15] 一种TFT阵列基板的制备方法，所述TFT阵列基板用于制备如权利要求1所述的OLED显示装置，其中，所述方法包括：
- S10，在一基板上制备第一金属层，以第一道光罩将所述第一金属层图形化为第一底栅电极以及遮光层；
- S20，在所述基板上依次制备缓冲层、半导体层、栅极绝缘层以及所述第一金属层，采用半色调掩膜版为第二道光罩在所述缓冲层上形成第一半导体层、第二半导体层、第一栅极绝缘层、第二栅极绝缘层、第一顶栅电极以及第二顶栅电极；
- S30，在所述缓冲层上制备层间绝缘层，采用半色调掩膜版为第三道光罩在所述层间绝缘层上形成第一通孔、第二通孔、第三通孔、第四通孔以及第五通孔；
- S40，在所述层间绝缘层上沉积第二金属层，以第四道光罩将所述第二金属层图形化为第一源极金属层、第一漏极金属层、第二源极金属层以及第二漏极金属层；
- S50，在所述层间绝缘层上制备钝化层，以第五道光罩在所述钝化层上暴露出所述第一底栅电极、所述第一顶栅电极以及所述第一漏极金属层，在所述第一漏极金属层上方形成第六通孔；
- S60，在所述钝化层上形成一氧化物金属层，以第六道光罩将所述氧

化物金属层图形化为第一像素电极以及第二像素电极，所述第一像素电极经由所述第一通孔与所述第一底栅电极电性连接，所述第一像素电极还经由所述第三通孔与所述第一顶栅电极电性连接，所述第二像素电极还经由所述第六通孔与所述第一漏极金属层电性连接。

[权利要求 16] 根据权利要求15所述的TFT阵列基板的制备方法，其中，所述S20中，所述第一半导体层的边缘两端以及所述第二半导体层的边缘两端均通过等离子体处理工艺进行导体化处理；所述等离子体处理工艺中的等离子处理气体为Ar、He以及N₂中的至少一种。

[权利要求 17] 根据权利要求15所述的TFT阵列基板的制备方法，其中，所述S20中，所述缓冲层、所述第一栅极绝缘层以及所述第二栅极绝缘层的材料均为二氧化硅、硅氮化物以及三氧化二铝中的至少一种；所述第一半导体层以及所述第二半导体层的材料为IZO以及IZTO中的至少一种；所述第一顶栅电极以及所述第二顶栅电极的材料与所述第一金属层的材料相同。

[权利要求 18] 根据权利要求15所述的TFT阵列基板的制备方法，其中，所述S30还包括：

S301，在所述缓冲层上通过化学气相沉积法或溅射方法制备层间绝缘层，所述层间绝缘层完全覆盖所述第一半导体层、所述第二半导体层、所述第一栅极绝缘层、所述第二栅极绝缘层、所述第一顶栅电极以及所述第二顶栅电极；

S302，采用半色调掩膜版为第三道光罩对所述缓冲层的开孔区域上方进行刻蚀，并灰化掉所述层间绝缘层对应的开孔区域，所述层间绝缘层对应的开孔区域为源漏极区域的上方以及所述第一顶栅电极的上方；

S303，最后在所述层间绝缘层上形成第一通孔、第二通孔、第三通孔、第四通孔以及第五通孔。

[权利要求 19] 根据权利要求18所述的TFT阵列基板的制备方法，其中，所述S303中，所述第一通孔暴露出所述第一底栅电极，所述第二通孔暴露出所述

第一半导体层，所述第三通孔暴露出所述第一顶栅电极，所述第四通孔暴露出所述第二半导体层，所述第五通孔暴露出所述遮光层。

[权利要求 20] 根据权利要求15所述的TFT阵列基板的制备方法，其中，所述S40中，所述第一源极金属层以及所述第一漏极金属层经由所述第二通孔与所述第一导体化层的边缘两端电性相连，所述第二源极金属层以及所述第二漏极金属层经由所述第四通孔与所述第二导体化层的边缘两端电性相连，所述第二漏极金属层经由所述第五通孔与所述遮光层电性相连。

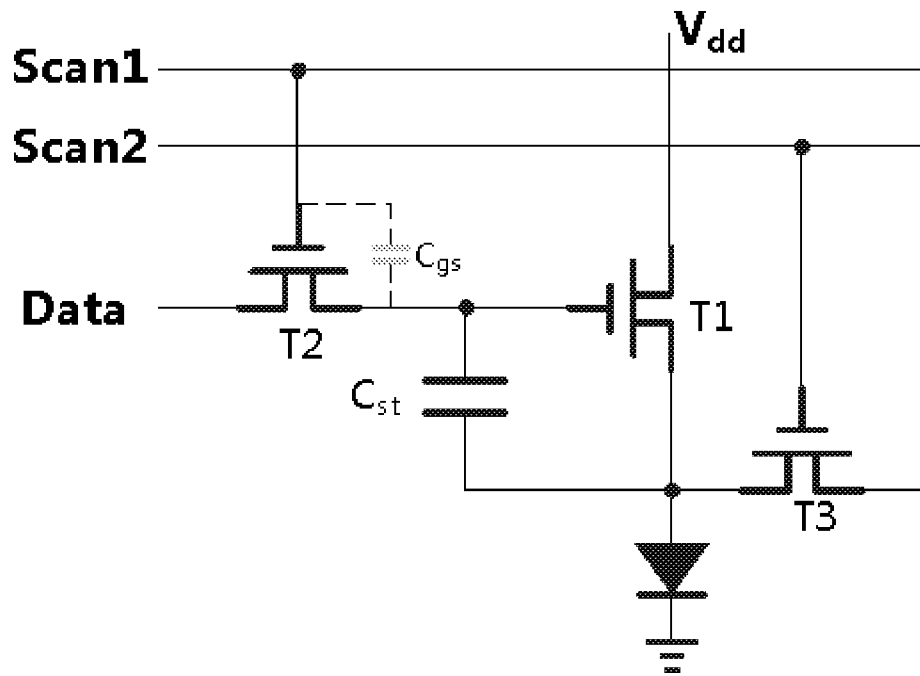


图 1

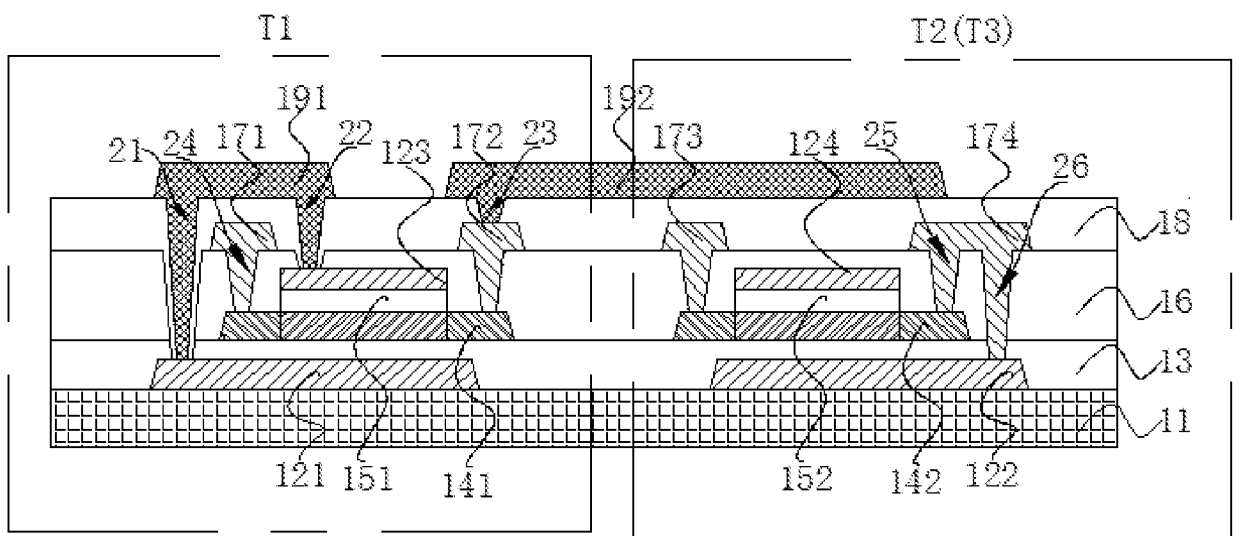


图 2

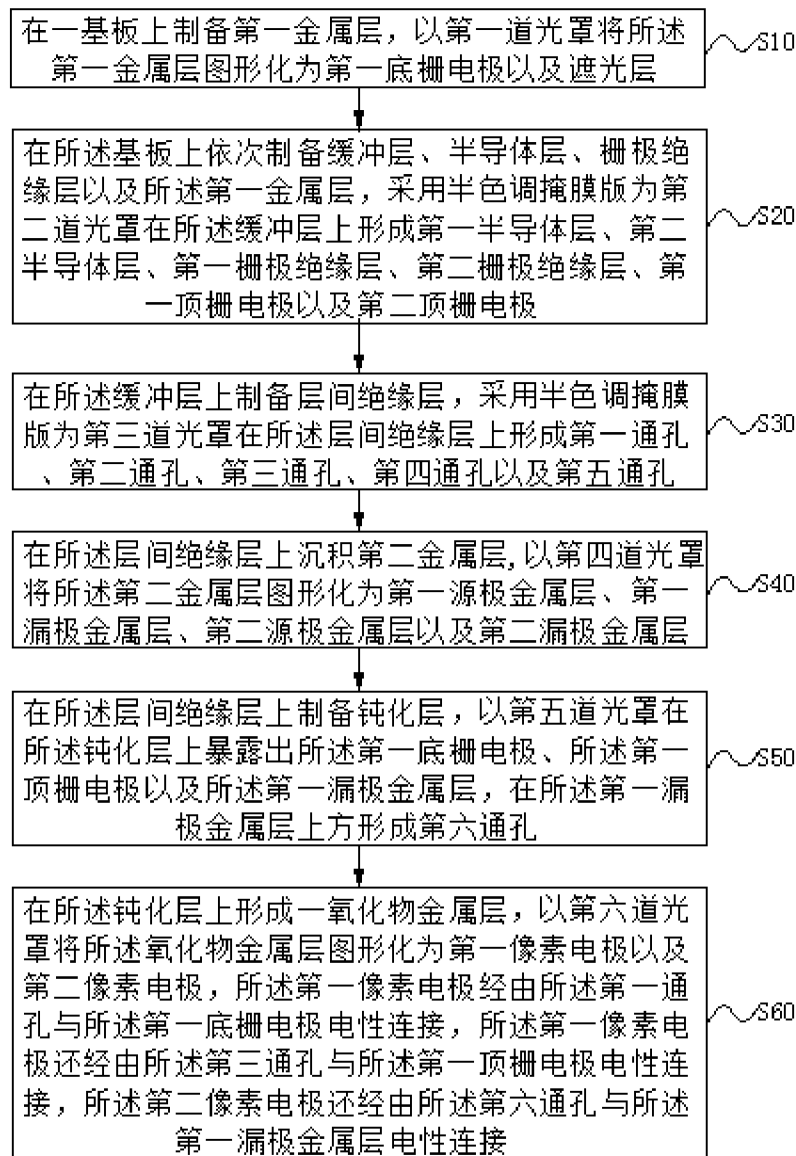


图 3

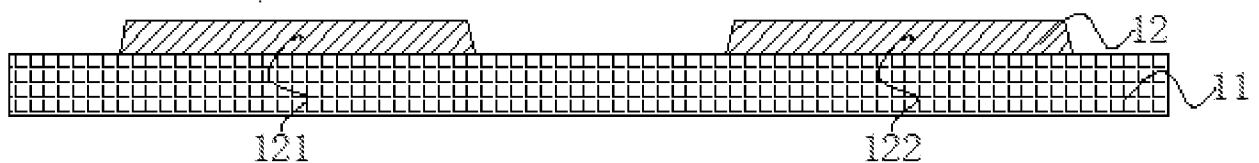


图 4A

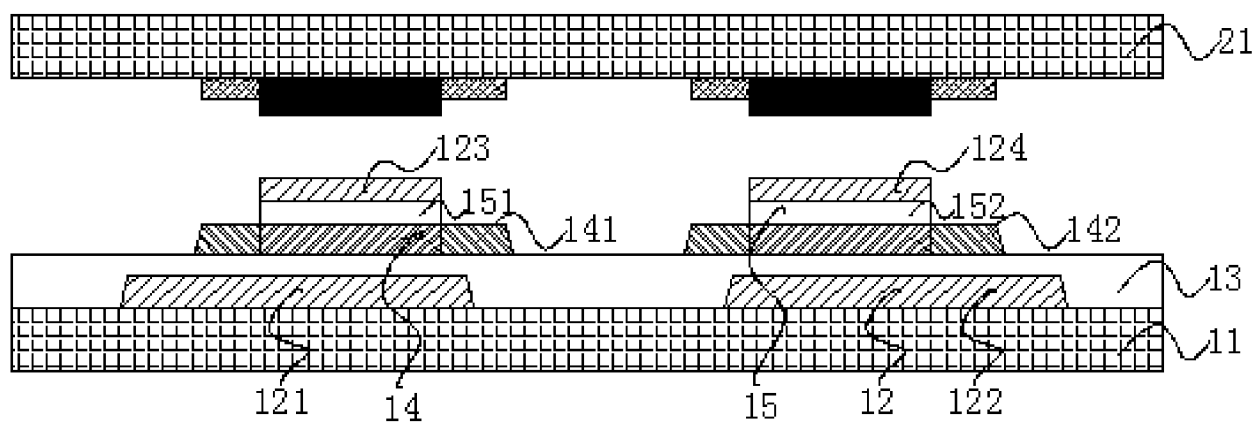


图 4B

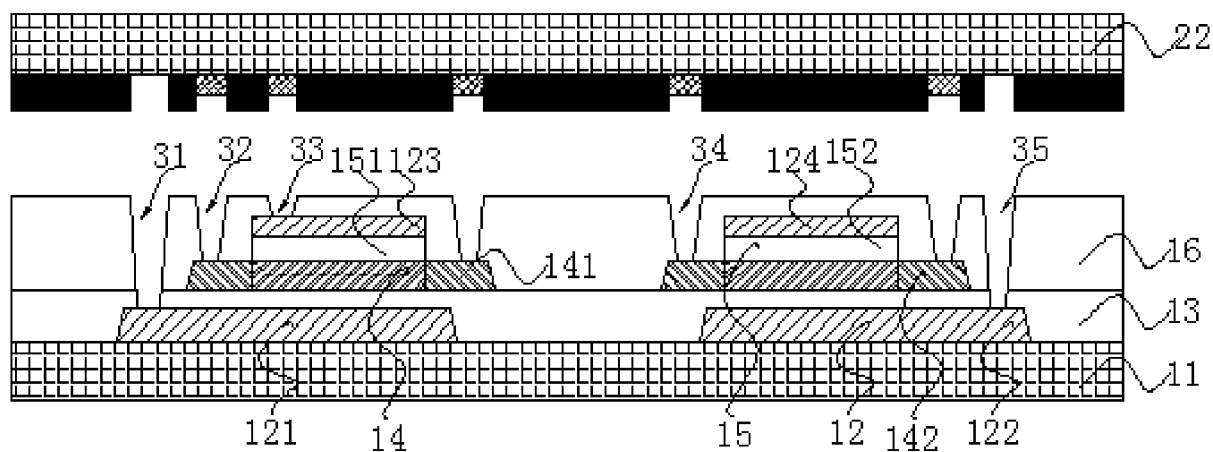


图 4C

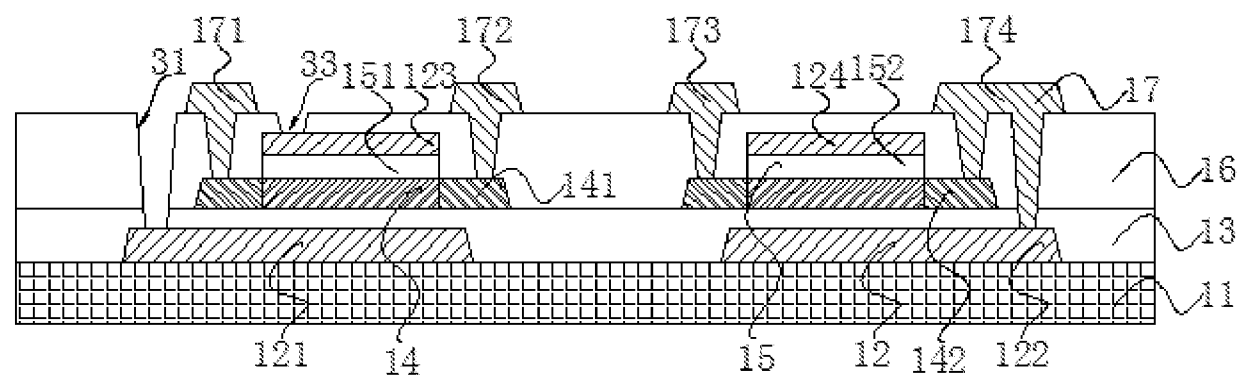


图 4D

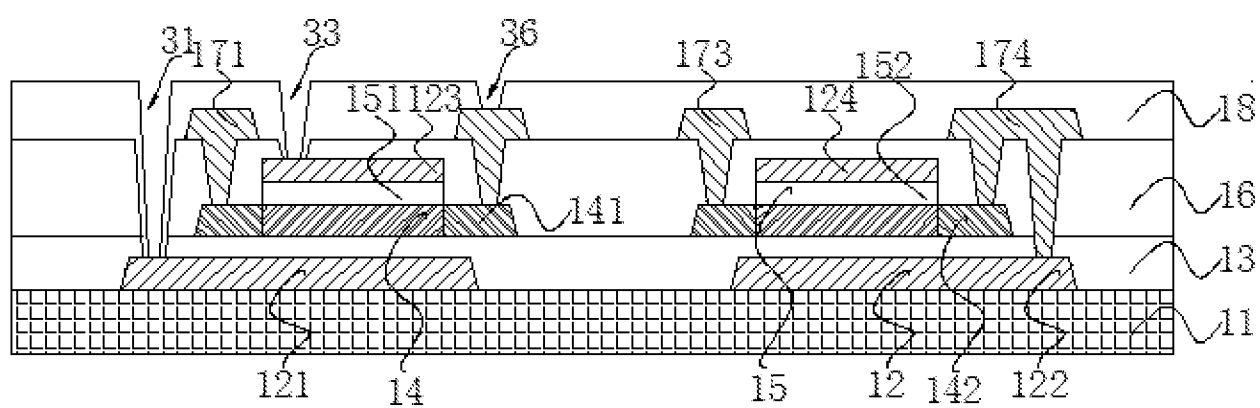


图 4E

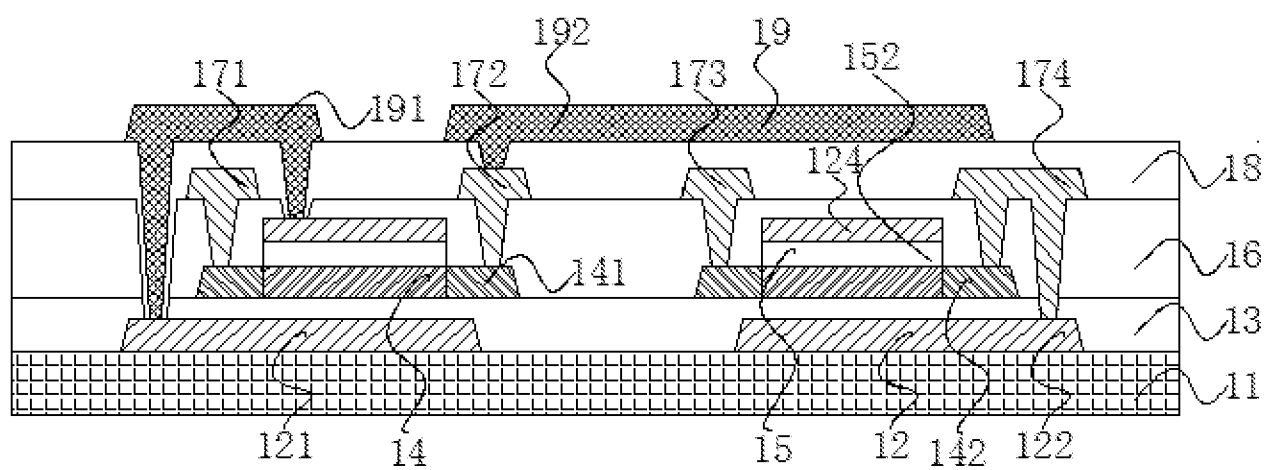


图 4F

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2020/079107

A. CLASSIFICATION OF SUBJECT MATTER

H01L 29/786(2006.01)i; H01L 27/32(2006.01)i; H01L 27/12(2006.01)i; H01L 21/77(2017.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

VEN; EPTXT; USTXT; WOTXT; CNABS; CNTXT; CNKI: 华星光电, 显示, 晶体管, 遮光, 遮蔽, 双栅, 顶栅, 第二, 底栅, 氧化物, 源, display, transistor, TFT, 3T1C, shad+, light, dual, double, second+, gate+, source, top, bottom

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 107452809 A (SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 08 December 2017 (2017-12-08) description, paragraphs [0005]-[0103], figures 2, 3	1-20
Y	CN 109326609 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 12 February 2019 (2019-02-12) description, paragraphs [0004]-[0073], and figures 1-5	1-20
A	US 2003109086 A1 (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 12 June 2003 (2003-06-12) entire document	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

28 September 2020

Date of mailing of the international search report

16 November 2020

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2020/079107

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	107452809	A	08 December 2017	WO	2019041543	A1	07 March 2019
				US	2019074383	A1	07 March 2019
CN	109326609	A	12 February 2019	None			
US	2003109086	A1	12 June 2003	US	6737302	B2	18 May 2004
				JP	2003203924	A	18 July 2003
				JP	3600229	B2	15 December 2004

国际检索报告

国际申请号

PCT/CN2020/079107

A. 主题的分类

H01L 29/786(2006.01)i; H01L 27/32(2006.01)i; H01L 27/12(2006.01)i; H01L 21/77(2017.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

VEN;EPTXT;USTXT;WOTXT;CNABS;CNTXT;CNKI; 华星光电, 显示, 晶体管, 遮光, 遮蔽, 双栅, 顶栅, 第二, 底栅, 氧化物, 源, display, transistor, TFT, 3T1C, shad+, light, dual, double, second+, gate+, source, top, bottom

C. 相关文件

类 型*

引用文件, 必要时, 指明相关段落

相关的权利要求

Y

CN 107452809 A (深圳市华星光电半导体显示技术有限公司) 2017年 12月 8日
(2017 - 12 - 08)
说明书第[0005]-[0103]段、图2、3

1-20

Y

CN 109326609 A (深圳市华星光电技术有限公司) 2019年 2月 12日 (2019 - 02 - 12)
说明书第[0004]-[0073]段、图1-5

1-20

A

US 2003109086 A1 (SEMICONDUCTOR ENERGY LAB) 2003年 6月 12日 (2003 - 06 - 12)
全文

1-20

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2020年 9月 28日

国际检索报告邮寄日期

2020年 11月 16日

ISA/CN的名称和邮寄地址

中国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

韩婷

电话号码 (86-512)88995849

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2020/079107

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	107452809	A	2017年 12月 8日	WO	2019041543	A1	2019年 3月 7日
				US	2019074383	A1	2019年 3月 7日
CN	109326609	A	2019年 2月 12日	无			
US	2003109086	A1	2003年 6月 12日	US	6737302	B2	2004年 5月 18日
				JP	2003203924	A	2003年 7月 18日
				JP	3600229	B2	2004年 12月 15日