

A1

**DEMANDE
DE BREVET D'INVENTION**

⑫

N° 82 12116

⑭ Dispositif de reproduction magnétique pour signal numérique.

⑮ Classification internationale (Int. Cl.³). G 11 B 5/09.

⑯ Date de dépôt 9 juillet 1982.

⑰ ⑱ ⑲ Priorité revendiquée : JP, 10 juillet 1981, n° 107938/1981; 13 octobre 1981, n° 163123/1981.

⑴ Date de la mise à la disposition du
public de la demande B.O.P.I. — « Listes » n° 2 du 14-1-1983.

⑵ Déposant : Société dite : VICTOR COMPANY OF JAPAN, LTD, société de droit japonais. — JP.

⑶ Invention de : Kohhei Sasamura et Masaru Moriyama.

⑷ Titulaire : *Idem* ⑵

⑸ Mandataire : Cabinet Madeuf, conseils en propriété industrielle,
3, av. Bugeaud, 75116 Paris.

La présente invention concerne de façon générale des systèmes ou dispositifs de reproduction magnétiques destinés à la reproduction d'un signal de code (signe) à deux valeurs enregistré sur un support d'enregistrement magnétique tel qu'une bande magnétique, et plus particulièrement un système de reproduction magnétique destiné à un signal numérique et capable de reproduire de façon fine le signal de code à deux valeurs qui est enregistré en détectant de façon précise le niveau du signal.

10 De façon habituelle, on connaît un système à réponse partielle faisant partie de l'un des systèmes de transmission numériques. Dans ce système à réponse partielle, la détection du niveau est effectuée sur un signal de code reçu de façon fine en tant que signal de code dont le
15 format est différent de celui d'un signal de code transmis, tenant compte de la caractéristique de transmission du parcours de transmission. Après avoir effectué la détection du niveau, le format de code du signal de code reproduit est ramené au format de code du signal de code d'origine
20 transmis. Le système à réponse partielle ci-dessus utilise de façon positive l'interférence existant entre les codes. C'est pourquoi le système à réponse partielle a été utilisé de façon habituelle dans la transmission numérique utilisant un parcours de transmission présentant une caractéristique
25 de transmission relativement mauvaise.

D'un autre côté, dans les appareils d'enregistrement et de reproduction magnétiques, la réponse dans la gamme des hautes fréquences est très faible lors de l'enregistrement et de la reproduction. De plus, l'enroulement d'une tête
30 magnétique présente une caractéristique différenciatrice lors de la reproduction. Il en résulte que la composante basse fréquence qui est proche d'une composante en courant continu est fortement atténuée et que la composante haute fréquence est également atténuée. C'est pourquoi on a
35 utilisé de façon habituelle un procédé selon lequel le

5 système à réponse partielle est appliqué à l'enregistrement et à la reproduction magnétique du signal numérique, en vue d'enregistrer un signal numérique ayant un format de code en conformité avec la caractéristique d'enregistrement et de reproduction magnétique, et le signal numérique est reproduit par discrimination du niveau de la forme d'onde du signal reproduit quelle que soit la déviation d'amplitude dans le signal reproduit.

10 Si le signal numérique ci-dessus est un signal obtenu en soumettant un signal audio analogique à une modulation d'impulsions numériques et si ce signal numérique doit être enregistré sur une bande magnétique par une tête magnétique fixe, il est alors nécessaire d'effectuer l'enregistrement à une vitesse considérablement élevée de la bande pour
15 obtenir la vitesse de transmission désirée, du fait qu'il n'est pas possible de régler la largeur de l'entrefer de la tête magnétique sur une largeur plus étroite qu'une valeur prédéterminée en raison des limites dues à la fabrication. Mais si la vitesse de la bande est réglée sur cette vitesse
20 considérablement élevée, la durée de l'enregistrement et de la reproduction est fortement raccourcie du fait que la longueur de la bande magnétique est limitée. Il est par exemple impossible d'obtenir une durée d'enregistrement et de reproduction de l'ordre d'une heure, cette durée étant
25 nécessaire à l'enregistrement et à la reproduction d'un programme stéréo. C'est pourquoi on réduit la vitesse de la bande à 7,1 cm/sec par exemple pour obtenir la durée d'enregistrement et de reproduction désirée. En outre, le signal numérique ci-dessus est divisé et enregistré sur plusieurs
30 pistes (multi-pistes) dans la direction longitudinale de la bande magnétique de manière à réduire la vitesse de transmission à une vitesse susceptible d'être transmise quand la vitesse de la bande est réduite.

Dans un système habituel de reproduction d'une bande
35 magnétique sur laquelle est enregistré un signal numérique sur plusieurs pistes, il y a compensation de la composante haute fréquence atténuée pendant le processus d'enregistrement et de reproduction magnétique du signal reproduit à

partir de chaque piste par la tête magnétique. De plus, on obtient un signal de code à trois valeurs grâce au système à réponse partielle. Les niveaux "+1" et "-1" de ce signal de code à trois valeurs sont convertis en niveau "+1" alors
5 que le niveau "0" du signal est maintenu à ce niveau "0", de manière à convertir le signal de code à trois valeurs en un signal de code à deux valeurs. On génère ensuite une tension de commande qui suit après une constante de temps appropriée, même s'il y a une déviation d'amplitude dans le
10 signal reproduit. On effectue ensuite la comparaison entre les niveaux du signal de code à deux valeurs et la tension de commande ci-dessus dans le système de reproduction classique, pour restaurer et obtenir le signal de code à deux valeurs d'origine enregistré lors de l'enregistrement.
15 Cependant, dans ce système classique de reproduction magnétique de signal numérique décrit ci-dessus, il n'existe pas de signal auto-horloge dans le signal reproduit selon le système à réponse partielle. Ceci constitue un inconvénient, car le circuit devient compliqué du fait de la
20 nécessité d'effectuer un traitement spécial du signal pour obtenir un signal d'horloge nécessaire quand on convertit le signal de code à trois valeurs en signal de code à deux valeurs. De plus, on introduit inévitablement une instabilité ou un vacillement dans le signal reproduit en raison des
25 irrégularités du parcours suivi par la bande, et analogues, lors de l'enregistrement et de la reproduction, et il est alors difficile de faire concorder le signal d'horloge ci-dessus avec le signal de code à trois valeurs. En outre, le signal de code à trois valeurs ci-dessus est envoyé à une
30 borne d'entrée d'un comparateur de niveau en vue d'obtenir le signal de code à deux valeurs d'origine, et on envoie un signal de référence à l'autre borne d'entrée du comparateur de niveau. Mais du fait que le signal de référence est obtenu par l'intermédiaire d'un circuit de lissage dont la
35 constante de temps est déterminée par un condensateur et une résistance et où le signal de code à trois valeurs est soumis à un redressement de la totalité de son onde, l'inconvénient est que le signal de référence ne peut pas

suivre le signal reproduit qui varie d'instant en instant.

En outre, si on augmente l'intensité de l'enregistrement et de la reproduction magnétique en utilisant une tête magnétique pour multi-pistes, une fuite de flux magnétique apparaît entre les entrefers de la tête magnétique multi-pistes qui servent à l'enregistrement et à la reproduction de pistes adjacentes. De la diaphonie est donc introduite dans les signaux reproduits à partir de pistes adjacentes, et le rapport signal-bruit (S/B) devient mauvais, mais ceci est le même problème que celui qui se pose quand on utilise le système à réponse partielle. Ce problème est l'un des éléments provoquant une erreur de code par rapport au signal de code précis à trois valeurs du signal reproduit et à la discrimination de niveau.

Un objet général de la présente invention est donc de créer un système ou dispositif de reproduction magnétique nouveau pour système numérique, dans lequel les problèmes ci-dessus sont éliminés.

Un autre objet plus spécifique de la présente invention est de créer un système ou dispositif de reproduction magnétique pour signal numérique dans lequel la forme de l'onde de sortie d'un signal de code à trois valeurs dont l'onde totale est redressée est échantillonné par une impulsion d'échantillonnage engendrée sensiblement à la valeur de crête de la forme d'onde de sortie en vue d'obtenir un signal de référence en retenant ou bloquant les valeurs échantillonnées, et dans lequel on compare les niveaux du signal de référence et d'un signal de code à trois valeurs qui est retardé pour faire concorder les temps, de façon à obtenir un signal de code à deux valeurs dont la forme d'onde est identique à celle d'un signal de code à deux valeurs enregistré. Selon le système de la présente invention, le signal de référence peut suivre des déviations de niveau instantanées du fait que la ligne de transmission du signal de référence ne comporte pas de constante de temps. Il est en outre possible de faire concorder le signal de référence avec le signal de code à trois valeurs de manière à réduire considérablement

l'erreur de code.

Un autre objet encore de la présente invention est de créer un système de reproduction magnétique pour signal numérique dans lequel une section du circuit destinée à la
5 comparaison de niveau est respectivement alimentée en demi-ondes positives et négatives d'un signal numérique d'entrée de manière à obtenir l'information d'amplitude du signal numérique d'entrée selon les signaux de sortie des sections du circuit. La section du circuit compare le niveau d'une
10 tension de blocage de moyens de blocage de valeur de crête et le niveau du signal numérique d'entrée. Les moyens de blocage de valeur de crête ci-dessus bloquent une valeur de crête dont la forme d'onde du signal numérique d'entrée est redressée par demi-onde, et la tension de blocage ci-dessus
15 est atténuée par le signal numérique d'entrée quand la différence de niveau entre la tension de blocage devient égale ou inférieure à une valeur prédéterminée. Selon le système de la présente invention, les crêtes positives et négatives du signal d'entrée peuvent être détectées avec
20 précision, du fait qu'il n'existe pas d'élément instable tel qu'un circuit différenciateur, et la tension de blocage des moyens de blocage de valeur de crête ci-dessus est engendrée sous forme d'une tension de commande. Le système selon la présente invention est donc capable de détecter
25 l'information d'amplitude du signal numérique d'entrée avec une stabilité et une précision élevées, même quand il existe une déviation de niveau dans le signal numérique d'entrée ou quand il y a une déviation de niveau instantanée. En outre, le facteur d'erreur de code est fortement
30 amélioré par rapport à un système qui détecte des valeurs de crête égales ou dépassant un niveau prédéterminé, par rapport au signal numérique d'entrée.

Un autre objet de la présente invention est de créer un système de reproduction magnétique de signal numérique
35 capable de reproduire de façon fine un signal numérique d'origine en annulant les signaux de fuite introduits entre pistes adjacentes de multi-pistes, lors de la reproduction.

D'autres objets et caractéristiques de la présente

invention apparaîtront plus clairement à la lecture de la description détaillée qui suit, avec référence aux dessins annexés.

La figure 1 est un schéma de principe par blocs représentant un exemple d'un dispositif d'enregistrement de signal pour une bande magnétique qui doit être reproduite par un dispositif de reproduction magnétique de signal numérique selon la présente invention.

La figure 2 est un schéma de circuit représentant un exemple d'un amplificateur à courant constant faisant partie du dispositif d'enregistrement de signal représenté à la figure 1.

La figure 3 est une vue en perspective partielle et à plus grande échelle représentant une tête magnétique utilisée dans le dispositif de reproduction magnétique selon la présente invention.

La figure 4 est un schéma représentant un exemple d'un motif de piste porté sur une bande magnétique reproduite par le dispositif de reproduction magnétique selon la présente invention.

La figure 5 est un schéma de principe par blocs représentant un mode de réalisation d'un dispositif de reproduction magnétique de signal numérique selon la présente invention.

La figure 6 est un schéma de circuit représentant un mode de réalisation d'un circuit d'annulation de diaphonie faisant partie du dispositif par blocs représenté à la figure 5.

La figure 7 est un schéma de circuit concret représentant un premier mode de réalisation d'un circuit de détection de signal faisant partie du dispositif par blocs représenté à la figure 5.

Les figures 8(A) à 8(J) sont respectivement des diagrammes des temps expliquant le fonctionnement du circuit représenté à la figure 7.

La figure 9 est un schéma de principe par blocs représentant un second mode de réalisation du circuit de détection de signal appartenant au dispositif par blocs

représenté à la figure 5.

La figure 10 est un graphique représentant un exemple d'une caractéristique de diaphonie du dispositif de reproduction magnétique selon la présente invention.

5 La figure 11 est un diagramme de circuit concret représentant un troisième mode de réalisation du circuit de détection de signal représenté à la figure 5.

Les figures 12(A) à 12(H) sont respectivement des diagrammes des temps expliquant le fonctionnement du circuit 10 représenté à la figure 11.

La figure 13 est un diagramme de circuit concret représentant un quatrième mode de réalisation du circuit de détection de signal représenté à la figure 5.

La figure 14 est un graphique représentant un exemple 15 du rapport existant entre le niveau du signal d'entrée des circuits représentés aux figures 11 et 13 et du facteur d'erreur de code.

A la figure 1, n (n étant un nombre entier) bornes d'entrée 11_1 à 11_n sont alimentées respectivement par un 20 signal numérique de code (signe) à deux valeurs et divisé, qui est obtenu en soumettant un signal audio provenant de plusieurs canaux à une modulation à impulsions codées (MIC), par exemple. Le signal numérique à deux valeurs qui doit être enregistré est envoyé aux convertisseurs 12_1 à 25 12_n . Des opérations d'addition par module-2 sont effectuées par ces convertisseurs 12_1 à 12_n , entre le signal numérique de code à deux valeurs qui leur est envoyé et le signal numérique de code à deux valeurs de sortie correspondant provenant des convertisseurs 12_1 à 12_n et qui est retardé 30 d'un intervalle de 1 bit dans des éléments à retard de 1 bit correspondants 13_1 à 13_n . En conséquence, le signal numérique de code à deux valeurs qui doit être enregistré est converti en un signal numérique de code d'enregistrement à deux valeurs. Par exemple, si un signal numérique 35 qui doit être enregistré et qui arrive sur une borne d'entrée 11_i (où i est un nombre entier compris entre 1 et n inclus) a la forme d'onde représentée à la figure 8(A), le signal numérique de code d'enregistrement d'entrée à

deux valeurs provenant du convertisseur 12_i prend la forme représentée à la figure 8(B). A la figure 8(A), les chiffres indiqués au-dessus de la forme d'onde du signal indiquent le code à deux valeurs (donnée d'origine) qui doit être
5 enregistré.

Les signaux numériques de code d'enregistrement à deux valeurs obtenus des convertisseurs 12_1 à 12_n sont respectivement envoyés aux éléments à retard 13_1 à 13_n de 1 bit. D'un autre côté, les signaux numériques de code d'enregist-
10 trement à deux valeurs obtenus des convertisseurs 12_1 à 12_n sont également envoyés respectivement à des amplificateurs à courant constant 14_1 à 14_n où les valeurs des courants sont modifiées de façon appropriée. Les sorties de ces amplificateurs 14_1 à 14_n sont envoyées respectivement aux
15 enroulements de n entrefers 15_1 à 15_n d'une tête d'enregistrement et de reproduction multi-pistes 15, et ainsi enregistrés sur une bande magnétique 16 par les entrefers 15_1 à 15_n de la tête.

Une vue en perspective à plus grande échelle et partielle
20 de la tête magnétique 15 est représentée à la figure 3. Comme le montre la figure 3, des noyaux magnétiques individuels en ferrite cristalline par exemple, représentant respectivement un entrefer parmi les entrefers 15_1 à 15_n de la tête, et des éléments isolants $19_1, 19_2, 19_3, \dots$ insé-
25 rés respectivement entre des noyaux magnétiques adjacents, sont prévus respectivement sur une base en verre 18, et en outre disposés dans un boîtier 20. La bande magnétique 16 se déplace dans une direction perpendiculaire à la direction longitudinale des entrefers 15_1 à 15_n de la tête. Par
30 conséquent, si le nombre n d'entrefers 15_1 à 15_n de la tête est de neuf par exemple, neuf pistes T_1 à T_9 indiquées par les hachures sur la figure 4 sont enregistrées et formées simultanément lorsque la bande magnétique 16 est entraînée dans une première direction. Ensuite, quand le côté de la
35 bande magnétique 16 est inversé en inversant ses côtés supérieur et inférieur et lorsque l'on fait circuler la bande magnétique 16 dans la même direction que celle dans laquelle la bande circulait préalablement en vue d'effectuer

un enregistrement dans une seconde direction, neuf pistes T_{10} à T_{18} représentées à la figure 4 sont formées respectivement et simultanément par les entrefers 15_1 à 15_9 de la tête, entre les pistes T_1 à T_9 .

5 Comme on le voit sur la figure 4, les pistes T_1 à T_{18} sont des pistes parallèles formées dans la direction longitudinale de la bande magnétique 16, et des bandes de garde sont constituées entre pistes adjacentes. La largeur W de la bande est de 3,81 mm par exemple, dans le cas d'une
10 cassette à bande magnétique. Des éléments à retard de 2 bits peuvent être utilisés à la place des éléments à retard de 1 bit 13_1 à 13_n ci-dessus.

Les amplificateurs à courant constant 14_1 à 14_n ont respectivement la même constitution. Un amplificateur
15 quelconque 14_i choisi parmi les amplificateurs 14_1 à 14_n est formé à partir d'un amplificateur opérationnel A_i et de résistances R_{i1} à R_{i5} , comme représenté à la figure 2. Dans ce cas, les valeurs des résistances R_{i1} à R_{i4} sont choisies de manière à satisfaire la relation $R_{i2}/R_{i1} =$
20 $R_{i4}/R_{i3} = R_Y/R_X$. De plus, si l'impédance de l'entrefer 15_i de la tête est désigné par Z_i (Ω), on obtient la relation $R_{i3} + R_{i4} \gg Z_i$. Donc, si une tension d'entrée e_i est appliquée à une borne d'entrée 17_i , un courant e_i .
 $\frac{R_Y \cdot R_{i5}}{R_X}$ (A) circule dans l'entrefer 15_i de la tête. Ceci
25 signifie que le courant d'enregistrement présente une caractéristique plate même si l'impédance Z_i de l'entrefer 15_i de la tête change du fait de la fréquence du signal d'enregistrement. En outre, quand des tensions sont engendrées par un flux magnétique de fuite au niveau des entre-
30 fers 15_{i-1} et 15_{i+1} (non représentés) de la tête qui enregistrent et forment des pistes adjacentes à la piste enregistrée et formée par l'entrefer 15_i de la tête, les deux extrémités des résistances $R_{(i-1)5}$ et $R_{(i+1)5}$ (correspondant à la résistance R_{i5} ci-dessus) qui sont reliées
35 respectivement aux entrefers 15_{i-1} et 15_{i+1} de la tête parviennent au même potentiel, et aucun courant ne circule dans les entrefers 15_{i-1} et 15_{i+1} de la tête. En conséquence, un signal de fuite ne peut pas être enregistré sur la

bande magnétique du fait qu'aucun courant de fuite ne circule à l'intérieur de l'entrefer de la tête qui enregistre et forme une piste adjacente, même s'il y a fuite du flux magnétique en raison d'une cause de constitution et de 5 diaphonie.

On fera maintenant une description d'un mode de réalisation d'un dispositif de reproduction selon la présente invention. A la figure 5, la bande magnétique 16 est enregistrée avec un signal numérique de code à deux valeurs 10 représenté à la figure 8(B) sur n pistes, au moyen du système d'enregistrement décrit ci-dessus. La bande magnétique 16 est entraînée de la même manière que pendant l'enregistrement, et chaque piste est reproduite respectivement et séparément par les entrefers 15_1 à 15_n de la tête 15 d'enregistrement et de reproduction multi-pistes 15. Quand le signal numérique de code à deux valeurs représenté à la figure 8(B) est enregistré sur la bande magnétique 16 et reproduit par les entrefers 15_1 à 15_n de la tête, un signal reproduit ayant la forme d'onde représentée à la figure 20 8(C) est obtenu du fait de la caractéristique de différenciation et selon la caractéristique de chaque enroulement des entrefers 15_1 à 15_n de la tête. Ce signal reproduit et représenté à la figure 8(C) prend la forme d'une impulsion de polarité positive quand le courant d'enregistrement est 25 inversé pour passer de la polarité négative à la polarité positive, et prend la forme d'une impulsion de polarité négative quand le courant d'enregistrement est inversé pour passer de la polarité positive à la polarité négative. En d'autres termes, le signal reproduit est un signal de code 30 (signe) à trois valeurs où l'impulsion de polarité positive correspond à "+1", le niveau zéro correspond à "0" et l'impulsion de polarité négative correspond à "-1". Ce signal de code à trois valeurs est envoyé à des annulateurs de diaphonie 24_1 à 24_n , par l'intermédiaire d'amplificateurs 35 de reproduction 23_1 à 23_n .

L'annulateur de diaphonie 24_1 est alimenté par un signal de code à trois valeurs provenant d'une première piste et qui doit être reproduit, obtenu de l'amplificateur

de reproduction 23_1 , et par un signal de code de sortie à trois valeurs provenant de l'annulateur de diaphonie 24_2 prévu dans un système de transmission de signal reproduit destiné à une seconde piste qui est adjacente à la première
5 piste. D'un autre côté, l'annulateur de diaphonie 24_2 est alimenté par un signal de code à trois valeurs provenant de la seconde piste à reproduire et obtenu de l'amplificateur de reproduction 23_2 , et par des signaux de code de sortie à trois valeurs des annulateurs de diaphonie 24_1 et 24_3
10 prévus dans les systèmes de transmission de signal reproduit destinés aux première et troisième pistes adjacentes à la seconde piste. Les autres annulateurs de diaphonie 24_3 à 24_n sont respectivement alimentés de façon similaire par un signal de code à trois valeurs provenant d'une piste à
15 reproduire, et par des signaux de code à trois valeurs provenant de pistes adjacentes de la piste à reproduire.

Un schéma de circuit concret d'un mode de réalisation de l'annulateur de diaphonie 24_1 est représenté à la figure 6. Le signal de code de sortie à trois valeurs provenant de
20 l'amplificateur de reproduction 23_1 est envoyé à une borne d'entrée 30, alors que le signal de code de sortie à trois valeurs provenant de l'annulateur de diaphonie 24_2 est envoyé à une borne d'entrée 31. Ces signaux qui sont envoyés aux bornes d'entrée 30 et 31 traversent respectivement des
25 résistances mélangeuses RX et RY, puis atteignent une borne d'entrée inverseuse d'un amplificateur opérationnel 32 qui est relié à une résistance à contre-réaction Rf. A ce moment, une composante de diaphonie comprise dans la gamme d'approximativement 20 dB et provenant de la piste adjacente
30 reproduite par l'entrefer 15_2 de la tête est mélangée dans le signal reproduit par l'entrefer 15_1 de la tête, et cette composante de diaphonie est également envoyée à la borne d'entrée 30 ci-dessus. D'un autre côté, le signal reproduit
35 par l'entrefer 15_2 de la tête qui est débarrassé de la composante de diaphonie, est obtenu à la sortie de l'annulateur de diaphonie 24_2 . Ce signal reproduit à partir de l'entrefer 15_2 de la tête est un signal à phase inversée de la composante de diaphonie contenue dans le signal envoyé à

la borne d'entrée 30 (ceci provenant du fait que les annulateurs de diaphonie 24_2 à 24_n sont de même construction bien que le nombre de bornes d'entrée soit différent, et le signal d'entrée est inversé et amplifié). En conséquence, 5 quand on envoie le signal de sortie de l'annulateur de diaphonie 24_2 à la borne d'entrée 24_1 et quand on effectue le mélange avec le signal envoyé à la borne d'entrée 30 selon un niveau compris dans la gamme d'environ -20 dB selon la quantité de diaphonie, il est possible d'annuler 10 sensiblement la composante de diaphonie contenue dans le signal envoyé à la borne d'entrée 30. Ce signal dont la composante de diaphonie est pratiquement éliminée est disponible à une borne de sortie 33. Les autres annulateurs de diaphonie 24_2 à 24_n fonctionnent de façon similaire à 15 l'annulateur de diaphonie 24_1 décrit ci-dessus et ils annulent pratiquement les composantes de diaphonie.

Le signal de code à trois valeurs dont la composante de diaphonie est pratiquement annulée est envoyé à des égalisateurs 25_1 à 25_n . Pendant le processus d'enregistrement et 20 de reproduction magnétique, les égalisateurs 25_1 à 25_n compensent la composante haute fréquence atténuée et établissent également une caractéristique ayant une bande appropriée. En outre, l'égalisation de l'onde est effectuée de manière qu'une interférence (interférence inter-symboles) n'apparais- 25 se pas entre codes dans la forme d'onde elle-même du signal reproduit. Les signaux de sortie des égalisateurs 25_1 à 25_n deviennent donc respectivement un signal de code à trois valeurs c représenté à la figure 8(C), qui comprend des niveaux correspondant à "+1", "0" et "-1" sans interférence 30 inter-symboles. Chaque signal de code de sortie à trois valeurs provenant des égalisateurs 25_1 à 25_n est envoyé aux circuits de détection de signal correspondants 26_1 à 26_n où les niveaux du signal correspondant à "+1" et à "-1" sont convertis en niveau "+1", et où le niveau "0" du signal est 35 maintenu au niveau "0", de manière à obtenir un signal de code à deux valeurs. En conséquence, le signal numérique du code d'origine au moment de l'enregistrement est restauré, et devient alors disponible aux bornes de sortie 27_1 à 27_n .

On décrira maintenant de façon détaillée les circuits de détection de signal 26_1 à 26_n . Du fait que les circuits de détection de signal 26_1 à 26_n ont la même constitution, on ne décrira que la constitution et le fonctionnement d'un

5 unique circuit de détection de signal. La figure 7 représente un schéma de circuit concret d'un premier mode de réalisation du circuit de détection de signal. A la figure 7, le signal de code de sortie à trois valeurs \underline{c} représenté à la figure 8(C) provenant d'un égalisateur 25_1 est appliqué à une

10 borne d'entrée 40 (représentée à l'extrémité de gauche de la figure). Le signal de code à trois valeurs \underline{c} est soumis à une conversion d'impédance dans un amplificateur tampon comprenant des résistances R_1 à R_3 , un condensateur C_1 , une résistance variable VR_1 et un amplificateur opérationnel

15 41, et il est alors envoyé à un redresseur biphase 58 et à un différenciateur 59. Le signal provenant de l'amplificateur tampon ci-dessus est envoyé à un circuit à retard 60, par l'intermédiaire d'une résistance R_{14} et d'une résistance variable VR_2 .

20 Le redresseur biphase 58 comprend des amplificateurs opérationnels 42 et 43, des résistances R_4 à R_{10} , et des diodes D_1 et D_2 . Les valeurs des résistances R_4 , R_6 , R_7 et R_9 sont choisies de manière à satisfaire la relation $R_6/R_4 = R_9/2R_7$. De ce fait, un signal \underline{d} redressé sur la totalité

25 de sa forme d'onde et représenté à la figure 8(D) est disponible à une borne de sortie de l'amplificateur opérationnel 43. Ce signal \underline{d} redressé sur la totalité de sa forme d'onde est envoyé à un circuit échantillonneur bloqueur (E/B) 62. Le circuit E/B 62 comprend une résistance

30 R_{15} , une diode D_3 , des condensateurs C_8 et C_9 , et une puce de circuit intégré (CI) 52 destinée au circuit E/B. Le différenciateur 59 comprend un circuit différenciateur comportant un condensateur C_2 et une résistance R_{11} , et un amplificateur non inverseur comportant un amplificateur

35 opérationnel 44 et des résistances R_{12} et R_{13} . Ce différenciateur 59 effectue la différenciation et amplifie ensuite le signal de code d'entrée à trois valeurs \underline{c} selon un niveau prédéterminé, et engendre un signal différencié dont

les points de croisement à zéro sont dans des positions correspondant aux positions de crête positives et aux positions de crête négatives du signal de code à trois valeurs c. Le signal de différenciation engendré est envoyé
5 à un générateur d'impulsions d'échantillonnage 61.

Le générateur d'impulsions d'échantillonnage 61 comprend des amplificateurs opérationnels 46 et 47, des circuits NON-ET à trois entrées 48 et 49, un CI 50 destiné à un multivibrateur monostable, un CI 51 destiné à un commutateur
10 analogique, des résistances variables VR_3 à VR_5 , des résistances R_{16} et R_{17} et un condensateur C_{10} . A la figure 7, "+H" et "-H" indiquent respectivement la tension de la source de puissance où, à titre d'exemple, +H = +5 volts et -H = -5 volts. Le signal différencié obtenu de l'amplifi-
15 cateur opérationnel 44 est envoyé à chaque borne d'entrée inverseuse des amplificateurs opérationnels 46 et 47 où le signal est soumis respectivement à une comparaison de niveau avec les tensions de référence positives et négatives ajustées par les résistances variables VR_3 et VR_4 . De ce
20 fait, les signaux différenciés envoyés aux amplificateurs opérationnels 46 et 47 sont convertis respectivement en des ondes carrées, puis envoyés aux circuits NON-ET 48 et 49. La tension de la source de puissance positive est envoyée aux deux autres entrées du circuit NON-ET 48, et une sortie
25 du circuit NON-ET 48 est envoyée au circuit NON-ET 49. Une impulsion dont la largeur est en accord avec le point de croisement à zéro du signal de sortie différencié provenant du différenciateur 59 est donc obtenue du circuit NON-ET
49. En d'autres termes, la position centrale de la largeur
30 de l'impulsion obtenue du circuit NON-ET 49 correspond à la position de crête positive ou à la position de crête négative du signal de code à trois valeurs c.

En conséquence, l'impulsion ci-dessus provenant du circuit NON-ET 49 peut être utilisée comme impulsion d'échan-
35 tillonnage. Cependant, la largeur de cette impulsion varie si les niveaux de crête du signal de code à trois valeurs c varient, ceci provoquant un fonctionnement erroné. Pour produire une impulsion d'échantillonnage ayant une largeur

d'impulsion constante, l'impulsion ci-dessus est donc appliquée à la borne ou patte n° 2 du CI 50 destiné au multivibrateur monostable. Le CI 50 est déclenché par l'impulsion ci-dessus et il produit une impulsion de largeur
5 constante passant par les pattes n° 14 et n° 13, selon une constante de temps déterminée par une résistance interne du CI 50, du condensateur C_{10} et de la résistance variable VR_5 . Une impulsion e représentée à la figure 8(E) ayant une
10 est appliquée au CI 52 destiné au circuit E/B en tant qu'impulsion d'échantillonnage. En outre, une impulsion de phase inversée par rapport à l'impulsion e est produite simultanément par la patte n° 13 du CI 50, et appliquée à une patte n° 13 du CI 51 destiné à un commutateur analogique,
15 pour brancher le CI 51 lors de la période de haut niveau de l'impulsion.

Le circuit E/B 62 échantillonne le signal d redressé sur la totalité de sa forme d'onde et chargé dans le condensateur C_8 , pendant les périodes de haut niveau de l'impul-
20 sion d'échantillonnage e ci-dessus qui est engendrée en correspondance avec les positions des niveaux de crête du signal d . Ensuite, le circuit E/B 62 bloque la valeur échantillonnée pendant les périodes de bas niveau de l'impul-
25 sion d'échantillonnage e . De plus, le fait que le CI 51 est branché pendant la période de bas niveau de l'impulsion d'échantillonnage e (période de blocage), la charge électrique chargée dans le condensateur C_8 est déchargée par une faible impédance (comprise par exemple dans la gamme de 150 Ω) du CI 51 qui est alors branché. La tension chargée dans
30 le condensateur C_8 est donc rafraîchie à chaque échantillonnage. Le circuit E/B 62 produit donc une tension f représentée à la figure 8(F), et applique cette tension f en tant que signal de référence aux pattes n° 8 et n° 10 d'un CI 56 contenu dans un comparateur de niveaux 63, par l'in-
35 termédiaire d'un amplificateur non inverseur comportant une résistance variable VR_6 , des résistances R_{19} et R_{20} , et un amplificateur opérationnel 53. Comme on le voit aux figures 8(E) et 8(F), le signal de référence f baisse lorsque monte

l'impulsion d'échantillonnage e du fait que l'élément de circuit contenu dans le CI 52 est déchargé instantanément en une fois.

Le circuit à retard 60 comprend des condensateurs C_3 à C_7 , et un CI 45 pour le retard. Ce circuit à retard 60 a une durée de retard d'environ un intervalle de temps de 1/2 bit par exemple, pour faire concorder les temps, en tenant compte du retard entre le signal de code d'entrée à trois valeurs c et le signal de référence f. Le signal de code à trois valeurs retardé obtenu du circuit à retard 60 est indiqué par une ligne continue g sur la figure 8(G). Ce signal retardé g est appliqué à un amplificateur non inverseur comprenant des résistances variables VR_8 et VR_9 , des résistances R_{21} à R_{24} et un amplificateur opérationnel 54, par l'intermédiaire d'un condensateur C_{11} . Le signal retardé g est ainsi non inversé et amplifié dans cet amplificateur non inverseur, et appliqué à une patte n° 11 du CI 56, par l'intermédiaire d'une résistance R_{28} . D'un autre côté, le signal de code à trois valeurs g retardé, qui est non inversé et amplifié, obtenu de l'amplificateur opérationnel 54, est simultanément appliqué à un amplificateur inverseur comprenant des résistances R_{25} et R_{26} et à un amplificateur opérationnel 55. Le signal g qui est envoyé à cet amplificateur inverseur est donc inversé et amplifié, puis appliqué à une patte n° 9 du CI 56 par l'intermédiaire d'une résistance R_{27} .

Une tension provenant d'une source de puissance positive est appliquée à une patte n° 3 du CI 56. De plus, la tension de la source de puissance est appliquée aux pattes n° 9, n° 11, n° 13, n° 14 du CI 56, par l'intermédiaire d'un circuit à résistances comprenant les résistances R_{29} à R_{32} . En outre, une tension provenant d'une source de puissance négative est appliquée à la patte n° 12 du CI 56. Le CI 56 ci-dessus compare les niveaux du signal de référence f appliqué à la patte n° 8 et du signal de code à trois valeurs et retardé g appliqué à la patte n° 11, et les niveaux du signal de référence f appliqué à la patte n° 10 et du signal \bar{g} appliqué à la patte n° 9 et dont la phase

est inversée par rapport à celle du signal g . Les sorties comparées sont appliquées respectivement aux pattes n° 12 et n° 13 d'un CI 57, par l'intermédiaire des pattes respectives n° 13 et n° 14 du CI 56. A ce moment, le niveau du signal de référence f est réglé sur approximativement la moitié des valeurs de crête des signaux de code retardés à trois valeurs g et \bar{g} par exemple. De ce fait, on obtient de la patte n° 13 du CI 56 un signal de code à deux valeurs dans lequel le niveau du signal est de "+1" par rapport au signal de code à trois valeurs retardé g correspondant à "+1", et le niveau du signal est de "0" par rapport aux niveaux du signal correspondant à "0" et "-1". D'un autre côté, un signal de code à deux valeurs dans lequel le niveau du signal est de "+1" par rapport au niveau du signal g ci-dessus correspondant à "-1", et le niveau du signal est de "0" par rapport aux niveaux du signal correspondant à "0" et à "+1", est obtenu de la patte n° 14 du CI 56. La somme logique des signaux de code à deux valeurs ci-dessus est obtenue dans le CI 57. Un signal de code à deux valeurs h représenté à la figure 8(H) est donc produit à la patte n° 11 du CI 57 et envoyé à une borne de sortie 64.

Le signal de code à deux valeurs h ci-dessus est un signal numérique dont le code est le même que celui du signal de code à deux valeurs d'origine représenté à la figure 8(A). En conséquence, le signal de code à deux valeurs d'origine existant lors de l'enregistrement peut être restauré à partir du signal de code à trois valeurs g et du circuit de détection de signal représenté à la figure 7.

Quand il existe une déviation de niveau dans le signal de code à trois valeurs retardé g , la déviation du niveau est également introduite dans le signal de référence f en fonction de la déviation de niveau ci-dessus existant dans le signal g . Le CI 56 effectue donc la comparaison de niveau quelle que soit l'existence ou la non existence de la déviation du niveau, pour un niveau de seuil égal à approximativement la moitié du niveau de crête du signal de code à trois valeurs g . De plus, il n'existe pas de circuit

ayant une constante de temps dans la ligne de transmission destinée au signal de référence \underline{f} . De ce fait, même si le niveau du signal de code à trois valeurs \underline{g} diminue entre les temps t_1 et t_2 comme représenté à la figure 8(I) par exemple, le signal de référence \underline{f} suit immédiatement cette diminution de niveau et passe au niveau v_2 en partant d'un niveau normal v_1 représenté à la figure 8(J). Le niveau v_2 du signal de référence est maintenu à partir d'un moment t_3 où parvient une impulsion d'échantillonnage \underline{e} et un temps t_4 . La valeur du signal de sortie \underline{h} provenant du comparateur de niveau 63 entre les temps t_5 et t_6 qui correspondent à 1 bit du signal de code à deux valeurs (l'intervalle de bit est sensiblement égal à $t_6 - t_5$) est donc maintenue constante.

On donnera ci-dessous des exemples des constantes des éléments constituant le circuit représenté à la figure 7:

	Résistances	Valeurs de résistance
	R_1	37 k Ω
	$R_2, R_{15}, R_{24}, VR_3, VR_4, VR_8$	1 k Ω
	R_3, R_{18}, R_{23}	4,7 k Ω
20	R_4, R_6	20 k Ω
	$R_5, R_{14}, R_{16}, R_{17}, R_{21}, R_{22}, R_{27}, R_{28}, VR_1, VR_6, VR_9$	10 k Ω
	R_7	100 k Ω
	R_8	47 k Ω
25	R_9, R_{10}	200 k Ω
	$R_{11}, R_{20}, R_{25}, R_{26}$	5,6 k Ω
	R_{12}	15 k Ω
	R_{13}	6,8 k Ω
	R_{19}	2,2 k Ω
30	R_{29}, R_{31}	2,7 k Ω
	R_{30}, R_{32}	330 k Ω
	VR_2	5 k Ω
	VR_5	2 k Ω
35	VR_7	200 Ω

	Condensateurs	Capacitances
	C_1, C_3, C_4, C_{11}	4,7 μ F
	C_2	100 pF
	C_5, C_7	150 pF
5	C_6	120 pF
	C_8	390 pF
	C_9	6800 pF
	C_{10}	180 pF

10 On décrira maintenant un second mode de réalisation
d'un circuit de détection de signal faisant partie des
circuits de détection de signal 26_1 à 26_n , avec référence à
la figure 9. A la figure 9, les parties qui sont les mêmes
que celles de la figure 7 sont désignées par les mêmes
15 références numériques, et il n'en sera pas fait de descrip-
tion. Le signal dont la totalité de l'onde a été redressée,
qui est représenté à la figure 8(D) et qui est obtenu du
redresseur biphasé 58, est envoyé au circuit E/B 62 par
l'intermédiaire d'une résistance variable 70 en vue de
20 déterminer un niveau de seuil convenant le mieux au signal
de référence. Le signal \underline{d} provenant du redresseur biphasé
58 est également envoyé à un circuit à retard 71. Pour
retarder le signal \underline{d} ci-dessus, le circuit à retard 71
produit un signal dont la totalité de l'onde est redressée
25 et dans lequel les sections g_1 et g_2 du signal qui corres-
pondent au niveau "-1" du signal de code à trois valeurs
retardé \underline{g} représenté par la ligne continue de la figure
8(G) sont à un niveau qui correspond au niveau "+1" comme
indiqué par les lignes en traits mixtes g_3 et g_4 de la
30 figure 8(G).

Le signal dont la totalité de l'onde est redressée et
qui est retardé d'un temps prédéterminé de manière à concor-
der avec le signal de référence \underline{f} est obtenu du circuit à
retard 71 et envoyé à un comparateur de niveaux 72. Les
35 niveaux du signal dont l'onde totale est redressée et qui
est retardé et du signal de référence \underline{f} obtenu du circuit
E/B 62 sont ainsi comparés dans le comparateur de niveaux
72. Un signal de sortie provenant du comparateur de niveaux

72 est au niveau "+1" par rapport au niveau "+1" du signal redressé et retardé, il est au niveau "0" par rapport au niveau du signal correspondant à "0" et il est le même que le signal numérique h représenté à la figure 8(H) dont le
5 code est le même que le code à deux valeurs d'origine.

Comparé avec le premier mode de réalisation représenté à la figure 7, le comparateur de niveaux 72 peut être constitué par un unique comparateur. En outre, la constitution du circuit est simplifiée et son coût est réduit en
10 proportion, du fait qu'il n'est pas nécessaire de prévoir un amplificateur inverseur comprenant l'amplificateur 55, et analogues. Dans le présent mode de réalisation, on obtient la stabilité par rapport à la déviation du niveau dans le signal reproduit, comme dans le premier mode de
15 réalisation décrit ci-dessus. En outre, même s'il y a une instabilité dans le signal reproduit, les temps du signal de référence f et du signal redressé et retardé dans le comparateur de niveaux 72 coïncident du fait que ces signaux sont tous les deux dérivés du même signal de code à trois
20 valeurs.

La figure 10 représente une caractéristique de diaphonie du système de reproduction selon la présente invention. A la figure 10, le spectre du signal de code à trois valeurs provenant en sortie des égalisateurs 25_1 à 25_n est indiqué
25 par une courbe I et une courbe II indique la quantité de diaphonie provenant de pistes adjacentes. A la figure 10, l'axe horizontal désigne la fréquence de normalisation, c'est-à-dire le rapport entre la fréquence du signal appliqué à la borne 40 et la fréquence des bits. La quantité de
30 diaphonie II est fortement réduite par les annulateurs de diaphonie 24_1 à 24_n dont la constitution est celle représentée à la figure 6, selon une courbe III. Cette courbe III est très proche d'une courbe de niveau de bruit IV.

Selon le système de reproduction selon la présente
35 invention, le signal de code à deux valeurs enregistré sur les multi-pistes est reproduit sous forme d'un signal à trois valeurs. Le rapport S/B du signal de code à trois valeurs reproduit est amélioré par les annulateurs de

diaphonie 24_1 à 24_n , et le signal de code à trois valeurs est restauré selon le signal de code à deux valeurs en utilisant le système à réponse partielle. Il en résulte que le niveau du signal peut être discriminé avec plus de
5 précision et que l'erreur de code est considérablement réduite, ce qui permet une reproduction fine du signal numérique de code à deux valeurs d'origine.

On décrira maintenant un troisième mode de réalisation du circuit de détection de signal représenté sous forme
10 d'un schéma de circuit concret à la figure 11. A la figure 11, un signal de code à trois valeurs i représenté à la figure 12(C) et provenant de l'égalisateur 25_i est appliqué à une borne d'entrée 75. Ce signal de code à trois valeurs i est un signal semblable au signal de code à trois valeurs
15 représenté à la figure 8(C). La figure 12(A) représente le signal numérique de code à deux valeurs qui doit être enregistré. Pour effectuer l'enregistrement et la reproduction selon le système à réponse partielle, le signal numérique ci-dessus représenté à la figure 12(A) est converti
20 en un signal numérique représenté à la figure 12(B), puis enregistré sur la bande magnétique 16 comme dans le cas décrit précédemment. Comme décrit ci-dessus, le signal de code à trois valeurs i représenté à la figure 12(C) est un signal obtenu en reproduisant le signal numérique représen-
25 té à la figure 12(B) et enregistré sur les multi-pistes d'une bande magnétique.

Le signal de code à trois valeurs i est appliqué à une borne d'entrée non inverseuse d'un amplificateur opérationnel 76, par l'intermédiaire d'un circuit comprenant un
30 condensateur C_{13} et une résistance R_{35} . Cet amplificateur opérationnel 76 constitue un amplificateur non inverseur avec les résistances R_{36} et R_{37} , et une résistance variable VR_{10} . Le signal de code à trois valeurs non inversé et amplifié i provenant de l'amplificateur non inverseur est
35 envoyé à une borne d'entrée inverseuse d'un amplificateur opérationnel 78a en vue de la comparaison de niveau, et il est envoyé également à un amplificateur inverseur comprenant les résistances R_{38} et R_{39} et un amplificateur

opérationnel 77. Un signal de code à trois valeurs inversé et amplifié \bar{i} obtenu de cet amplificateur inverseur est appliqué à une borne de sortie inverseuse de l'amplificateur opérationnel 78b en vue de la comparaison des niveaux.

5 En ce point, une première section de circuit allant de l'amplificateur opérationnel 76 à l'amplificateur opérationnel 78a, et une seconde section de circuit allant de l'amplificateur opérationnel 77 à l'amplificateur opérationnel 78b sont de même constitution. Il en résulte que les
10 éléments correspondant aux première et seconde sections de circuit sont désignés par les mêmes références auxquelles est ajoutée la lettre "a" quand il s'agit des éléments de la première section de circuit, et la lettre "b" quand il s'agit des éléments de la seconde section de circuit. Les
15 bornes de sortie des amplificateurs opérationnels 76 et 77 sont reliées respectivement à des bornes d'entrée inverseuses des amplificateurs opérationnels 78a et 78b. Ces bornes de sortie des amplificateurs opérationnels 76 et 77 sont également reliées respectivement à des bornes d'entrée non
20 inverseuses des amplificateurs opérationnels 78a et 78b, par l'intermédiaire de diodes redresseuses D_a et D_b . Les points de connexion entre les cathodes des diodes D_a et D_b des bornes d'entrée non inverseuses des amplificateurs opérationnels 78a et 78b sont respectivement mises à la
25 terre par l'intermédiaire de condensateurs C_a et C_b de blocage de valeur de crête. Ces points de connexion sont également reliés respectivement aux émetteurs de transistors pnp Tr_a et Tr_b en vue de la commutation. Les collecteurs des transistors Tr_a et Tr_b sont reliés à la terre.
30 Les bases des transistors Tr_a et Tr_b sont reliées respectivement aux bornes de sortie des amplificateurs opérationnels 76 et 77, par l'intermédiaire des résistances R_a et R_b . Les bornes de sortie des amplificateurs opérationnels 78a et 78b sont reliées respectivement à chaque borne
35 d'entrée d'un circuit NON-ET 79 à deux entrées. Naturellement, on peut utiliser d'autres éléments de commutation à la place des transistors Tr_a et Tr_b ci-dessus.

Dans le circuit de détection de signal ayant la

constitution décrite ci-dessus et quand le signal de code à trois valeurs i ci-dessus augmente en direction positive pour atteindre un niveau prédéterminé au moment t_{11} indiqué à la figure 12(C), la diode D_a est branchée et le signal de code à trois valeurs i est appliqué au condensateur C_a par l'intermédiaire de la diode D_a pour charger le condensateur C_a . La tension entre les bornes du condensateur chargé C_a (cette tension de borne est égale à la tension d'entrée appliquée à la borne d'entrée non inverseuse de l'amplificateur opérationnel 78a et à la tension d'émetteur du transistor Tr_a) suit l'augmentation en direction positive du signal de code à trois valeurs i , comme indiqué par la ligne en traits mixtes j de la figure 12(C). Cette tension de borne du condensateur C_a suit donc jusqu'à une tension inférieure au niveau du signal de code à trois valeurs i une tension de seuil V_{TH1} de la diode D_a . Quand le niveau du signal de code à trois valeurs i atteint la crête qui suit, le signal i commence alors à diminuer de niveau. Cependant, du fait que la diode D_a et que le transistor Tr_a sont tous les deux à l'état coupé, la tension à la borne j du condensateur C_a est maintenue à la tension chargée obtenue pour la crête positive du signal de code à trois valeurs i représenté à la figure 12(C), même si le niveau du signal i diminue. Au moment T_{12} indiqué à la figure 12(C), quand le niveau du signal de code à trois valeurs i devient inférieur à la tension de borne j du condensateur C_a du fait d'une tension de seuil V_{TH2} du transistor Tr_a , ce transistor Tr_a est rendu passant par le signal de code à trois valeurs i appliqué à sa base.

Quand le transistor Tr_a devient passant, la charge électrique chargée dans le condensateur C_a est instantanément déchargée par l'intermédiaire de la résistance émetteur-collecteur du transistor Tr_a dont l'impédance devient faible. Ainsi, la tension de borne j du condensateur C_a diminue jusqu'à une tension sensiblement égale au niveau de base (à strictement parler, la tension de perte émetteur-collecteur du transistor Tr_a). De plus, pendant la période de décharge du condensateur C_a ou immédiatement avant cette

période de décharge, la différence de niveau entre le signal de code à trois valeurs i et la tension de borne j du condensateur C_a devient inférieure à la tension de seuil V_{TH1} de la diode D_a , et il en résulte que la diode D_a est coupée. Lorsque la tension de borne j du condensateur C_a devient sensiblement égale au niveau de base, le niveau du signal de code à trois valeurs i continue de diminuer et atteint la crête négative. Ensuite, le niveau du signal i commence à monter en direction positive à partir de la crête négative. Mais du fait que le transistor Tr_a est à l'état passant jusqu'à ce que la différence de niveau entre le signal de code à trois valeurs i et la tension de borne j du condensateur C_a dépasse la tension de seuil V_{TH1} ci-dessus, la tension de borne j du condensateur C_a reste à un niveau sensiblement égal au niveau de base, comme indiqué par la ligne en traits mixtes de la figure 12(C). Ensuite, des opérations semblables à celle qui vient d'être décrite sont effectuées de façon répétée.

La tension de borne j du condensateur C_a obtenue en commutant et en commandant le transistor Tr_a au moyen du signal de code à trois valeurs i et en commandant les opérations de charge et de décharge du condensateur C_a est appliquée à la borne d'entrée non inverseuse de l'amplificateur opérationnel 78a en tant que tension de commande. Le niveau de la tension de borne j ainsi appliquée à l'amplificateur opérationnel 78a est comparée au niveau du signal de code à trois valeurs i appliqué à sa borne d'entrée non inverseuse. Si l'amplificateur opérationnel 78a ne présente pas une caractéristique d'hystérésis, la forme d'onde du signal de sortie de l'amplificateur opérationnel 78a obtenue du fait de la comparaison de niveaux devient celle qui est indiquée par une ligne continue à la figure 12(D). La tension indiquée par la ligne continue à la figure 12(D) est une tension à deux valeurs qui varie d'un niveau élevé à un niveau bas ou d'un niveau bas à un niveau élevé aux points d'intersection entre les signaux i et j ci-dessus. D'un autre côté, si l'amplificateur opérationnel 78a présente une caractéristique d'hystérésis, la tension de

sortie de l'amplificateur opérationnel varie comme indiqué par la ligne en traits mixtes sur la figure 12(D).

De même, si l'amplificateur opérationnel 78b ne présente pas une caractéristique d'hystérésis, le signal obtenu de l'amplificateur opérationnel 78b à la suite de la comparaison de niveaux varie comme indiqué par la ligne continue de la figure 12(E). D'un autre côté, si l'amplificateur opérationnel 78b a une caractéristique d'hystérésis, le signal de sortie de l'amplificateur opérationnel 78b varie comme indiqué par la ligne en traits mixtes de la figure 12(E). Un signal de code à deux valeurs \underline{k} émis en sortie par l'amplificateur opérationnel 78a et représenté à la figure 12(D), et un signal de code à deux valeurs $\underline{\ell}$ émis en sortie par l'amplificateur opérationnel 78b, sont appliqués respectivement au circuit NON-ET 79. Le circuit NON-ET 79 produit ainsi un signal de code à deux valeurs \underline{m} représenté à la figure 12(F) en convertissant les signaux \underline{k} et $\underline{\ell}$ ci-dessus, et il produit ce signal \underline{m} sous forme d'un signal de détection de signal de code à trois valeurs par l'intermédiaire d'une borne de sortie 80. Le signal de détection \underline{m} correspond au signal de détection \underline{h} décrit ci-dessus et représenté à la figure 8(H), et son niveau correspond sensiblement à la donnée d'origine du signal de code à deux valeurs représenté à la figure 12(A) qui doit être enregistré et reproduit.

Le signal de détection \underline{m} ci-dessus est appliqué à une borne de données d'une bascule (non représentée) du type à retard (type R), par exemple, par l'intermédiaire de la borne de sortie 80. En appliquant une impulsion d'horloge ayant la phase et la fréquence représentées à la figure 12(G) à une borne d'entrée d'horloge de cette bascule de type R, le signal de détection d'entrée \underline{m} appliqué à la borne de données peut être verrouillé par la montée de l'impulsion d'horloge. Ainsi, et comme représenté à la figure 12(H), on peut reproduire et produire avec précision, par l'intermédiaire d'une borne de sortie Q de la bascule de type R ci-dessus, un signal de code à deux valeurs ayant des temps concordant avec ceux du signal de code à deux

valeurs d'origine représenté à la figure 12(A).

On décrira maintenant un quatrième mode de réalisation d'un circuit de détection de signal faisant partie des circuits de détection de signal 26 à 26_n, avec référence à 5 la figure 13. A la figure 13, les parties qui sont les mêmes que les parties correspondantes de la figure 11 sont désignées par les mêmes références numériques, et il n'en sera pas fait de description. A la figure 13, le signal de code à trois valeurs i indiqué par la ligne continue de la 10 figure 12(C) et qui est obtenu de l'amplificateur opérationnel 76 après avoir été non inversé et amplifié, est appliqué à la base d'un transistor npn Tr_c par l'intermédiaire de la résistance R_b. De plus, le signal de code à trois valeurs i ci-dessus est également appliqué à une borne 15 d'entrée non inverseuse d'un amplificateur opérationnel 78c. La borne d'entrée non inverseuse de l'amplificateur opérationnel 78c est connectée à la cathode d'une diode D_c. D'un autre côté, une borne d'entrée inverseuse de l'amplificateur opérationnel 78c ci-dessus est reliée à l'anode de 20 la diode D_c, à l'émetteur du transistor TR_c et au condensateur C_b. En conséquence, lorsque le signal de code à trois valeurs i diminue en direction négative à partir d'un niveau correspondant à "0", le transistor Tr_c est coupé alors que la diode D_c est branchée, de manière à charger le 25 condensateur C_b. Quand le signal de code à trois valeurs i atteint la crête négative et augmente ensuite en direction positive, la tension chargée dans le condensateur C_d est maintenue du fait que la diode D_b se ferme et que le transistor Tr_c se ferme également.

30 Quand le signal de code à trois valeurs i continue à monter en direction positive et dépasse la tension chargée dans le condensateur C_b et dépasse également la tension de seuil du transistor Tr_c, le transistor Tr_c devient passant. En conséquence, la charge électrique chargée dans le condensateur C_b est instantanément déchargée par l'intermédiaire 35 du transistor Tr_c qui est à l'état passant. Ainsi, l'amplificateur opérationnel 78c produit le signal de code à deux valeurs ℓ représenté à la figure 12(E).

Selon le présent mode de réalisation, il n'est pas nécessaire de prévoir l'amplificateur opérationnel 77 et les résistances R_{38} et R_{39} qui sont nécessaires pour le troisième mode de réalisation décrit ci-dessus. La constitution du circuit est donc plus simple, et le coût de ce circuit est plus faible.

Des exemples des constantes des éléments constituant le circuit de détection de signal représenté aux figures 11 et 13 sont donnés ci-dessous:

10	Résistances	Valeurs des résistances
	R_{35}, R_{37}	10 k Ω
	R_{36}	470 Ω
	R_{38}	5,6 k Ω
	VR_{10}	20 k Ω
15	R_a, R_b	1,2 k Ω

Condensateurs	Capacitances
C_a, C_b	390 μF

La figure 14 représente la courbe du niveau d'entrée par rapport à la caractéristique du facteur d'erreur de code, dans le cas où une bande magnétique sur laquelle est enregistré un signal de code aléatoire de série M est reproduit, et la détection du signal est réalisée par le circuit de détection de signal représenté à la figure 11 ou à la figure 13. A la figure 14, l'axe vertical indique le facteur d'erreur de code et l'axe horizontal le niveau du signal de code d'entrée à trois valeurs appliqué à la borne d'entrée 75. Comme on le voit clairement sur la figure 14, le facteur d'erreur de code est constant et a une valeur excessivement faible de 0,1% quand le signal de code d'entrée à trois valeurs est situé dans une gamme comprise entre 1,2 V_{c-c} (crête à crête) et 5 V_{c-c} . Ainsi, la détection du signal peut être réalisée avec beaucoup de stabilité et de précision. Ceci vient du fait que la tension de commande \underline{j} est produite en réponse immédiate au signal de code à trois valeurs \underline{i} , et du fait que les crêtes positives et négatives du signal de code à trois valeurs \underline{i} peuvent être détectées avec précision.

Comme on le voit sur la figure 14, le facteur d'erreur de code augmente quand le signal de code d'entrée à trois valeurs i dépasse $5,5 V_{C-C}$. Cependant, ceci vient du fait que le niveau de bruit augmente en fonction du niveau d'entrée, et que le bruit provoque un fonctionnement erroné en tant que donnée, bien que le niveau du signal soit zéro. Le facteur d'erreur de code augmente également quand le signal de code d'entrée à trois valeurs i devient inférieur à $1,2 V_{C-C}$. Ceci vient du fait que les tensions de seuil des diodes D_a , D_b et D_c sont situées à l'intérieur du rapport entre le signal de code à trois valeurs i et la tension de commande j , et qu'une détection de signal suffisante ne peut pas être réalisée du fait des déviations à l'intérieur de ces tensions de seuil. Mais si l'on fait la comparaison avec un système de reproduction dans lequel la tension de commande j est réglée sur une valeur spécifique et où la valeur de crête dépassant une valeur prédéterminée est détectée dans le signal de code d'entrée à trois valeurs i , le facteur d'erreur de code peut être fortement réduit dans des limites de l'ordre de 1/10 et amélioré par rapport au système de reproduction ci-dessus, en ayant recours aux troisième et quatrième modes de réalisation décrits plus haut.

En outre, la détection du signal peut également être réalisée quand le signal d'entrée est un signal de code à deux valeurs différent du signal de code à trois valeurs ci-dessus.

Comme il va de soi, la présente invention n'est pas limitée aux modes de réalisations qui ont été décrits et diverses variantes et modifications peuvent lui être apportées sans s'écarter de son champ d'application.

REVENDEICATIONS

1. Dispositif de reproduction magnétique pour signal numérique, destiné à la reproduction d'un signal de code d'enregistrement à deux valeurs à partir d'un support d'enregistrement magnétique (16), et à la détection du
5 niveau du signal reproduit pour reproduire un signal numérique ayant un code à deux valeurs désiré, ledit signal de code d'enregistrement à deux valeurs étant obtenu en faisant passer ledit signal numérique dudit code à deux valeurs désiré dans un convertisseur (12_1-12_n) et dans des moyens à
10 retard (13_1-13_n), puis en renvoyant ce signal numérique audit convertisseur pour effectuer une addition de module 2, ledit support d'enregistrement magnétique étant enregistré avec ledit signal de code d'enregistrement à deux valeurs, caractérisé en ce que sont prévus: un égalisateur (25_1-25_n)
15 destiné à effectuer l'égalisation d'onde du signal reproduit par ladite tête magnétique; et un circuit de détection de signal (26_1-26_n) destiné à détecter le niveau d'un signal de code à trois valeurs obtenu dudit égalisateur, pour produire un signal de détection à deux valeurs dans lequel
20 les niveaux dudit signal de code à trois valeurs correspondant à "+1" et à "-1" sont réglés sur un niveau de signal de "+1", et en ce qu'un niveau dudit signal de code à trois valeurs correspondant à "0" est réglé sur un niveau "0" du signal, sous forme d'un signal de sortie reproduit dudit
25 signal numérique.

2. Dispositif de reproduction magnétique selon la revendication 1, caractérisé en ce que ledit circuit de détection de signal comprend un redresseur biphasé (58) destiné à produire un signal dont l'onde totale est redressée à partir d'un signal de code à trois valeurs obtenu
30 dudit égalisateur, des moyens de génération d'impulsion d'échantillonnage (59, 61) auxquels est envoyé ledit signal de code à trois valeurs pour engendrer une impulsion d'échantillonnage dont la phase correspond sensiblement aux positions des valeurs de crête des niveaux dudit signal de code
35 à trois valeurs correspondant à "+1" et à "-1", un circuit

échantillonneur bloqueur (62) destiné à échantillonner un signal de sortie provenant dudit redresseur biphasé au moyen d'une impulsion d'échantillonnage de sortie provenant desdits moyens générateurs d'impulsion d'échantillonnage et
5 bloquer la valeur échantillonnée, un circuit à retard (60) destiné à retarder ledit signal de code à trois valeurs de manière à faire concorder les temps avec un signal de référence de sortie provenant dudit circuit échantillonneur bloqueur, et des moyens à circuit de comparaison de niveau
10 (54, 55, 63) destinés à comparer les niveaux du signal de référence de sortie provenant dudit circuit échantillonneur bloqueur et un signal de code à trois valeurs et retardé, obtenu dudit circuit à retard, en vue d'obtenir un signal de code à deux valeurs ayant une forme d'onde sensiblement
15 identique au signal numérique dudit code à deux valeurs désiré.

3. Dispositif de reproduction magnétique selon la revendication 1, caractérisé en ce que ledit circuit de détection de signal comprend un redresseur biphasé (58)
20 destiné à produire un signal dont l'onde totale est redressée à partir du signal de code à trois valeurs obtenu dudit égalisateur, des moyens de génération d'impulsion d'échantillonnage (59, 61) auxquels sont envoyés ledit signal de code à trois valeurs pour engendrer une impulsion d'échantillon-
25 nage ayant une phase correspondant sensiblement aux positions des valeurs de crête des niveaux dudit signal de code à trois valeurs correspondant à "+1" et à "-1", un circuit échantillonneur bloqueur (62) destiné à échantillonner un signal de sortie provenant dudit redresseur biphasé avec
30 une impulsion d'échantillonnage de sortie provenant desdits moyens de génération d'impulsion d'échantillonnage et de blocage la valeur échantillonnée, un circuit à retard (71) destiné à retarder un signal de sortie provenant dudit redresseur biphasé de manière à faire concorder les temps
35 avec un signal de référence de sortie dudit circuit échantillonneur bloqueur, et des moyens à circuit de comparaison de niveaux (72) destinés à comparer les niveaux du circuit de référence de sortie provenant du circuit échantillonneur

bloqueur et un signal retardé dont l'onde totale a été redressée, en vue d'obtenir un signal de code à deux valeurs dont la forme d'onde est sensiblement identique à la forme d'onde du signal numérique dudit code à deux valeurs désiré.

5 4. Dispositif de reproduction magnétique selon la revendication 1, caractérisé en ce que ledit circuit de détection de signal comprend des premiers moyens de blocage de valeur de crête ($76, D_a, C_a$) destiné à soumettre le signal de code à trois valeurs obtenu dudit égalisateur à
10 un redressement de la demi-onde positive et bloquer la valeur de crête du signal dont la demi-onde positive a été redressée, des seconds moyens de blocage de valeur de crête ($77, D_b, C_b, 76, D_c$) destinés à soumettre ledit signal de code à trois valeurs à un redressement de la demi-onde
15 négative et à bloquer la valeur de crête du signal dont la demi-onde négative a été redressée, des premier et second moyens de commutation (Tr_a, Tr_b, Tr_c) prévus en correspondance des premier et second moyens de blocage de valeur de crête pour atténuer respectivement les tensions bloquées par
20 lesdits premier et second moyens de blocage de valeur de crête quand la différence de niveau entre ledit signal de code à trois valeurs et la tension bloquée dans lesdits premiers moyens de blocage de valeur de crête et la différence de niveau entre ledit signal de code à trois valeurs
25 et la tension bloquée dans lesdits seconds moyens de blocage de valeur de crête devient inférieure à un niveau spécifique; un premier comparateur de niveaux (78_a) destiné à comparer les niveaux des signaux de la tension bloquée par lesdits premiers moyens bloqueurs de valeur de crête et
30 ledit signal de code à trois valeurs, un second comparateur de niveaux ($78_b, 78_c$) destiné à comparer les niveaux des signaux de la tension bloquée par lesdits seconds moyens bloqueurs de valeur de crête et ledit signal de code à trois valeurs, et un circuit porte (79) auquel sont envoyés
35 des signaux de sortie desdits premier et second comparateurs de niveaux pour produire une sortie logique d'information d'amplitude dudit signal de code à trois valeurs.

5. Dispositif de reproduction magnétique selon la

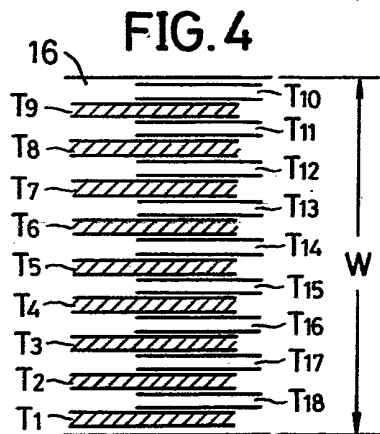
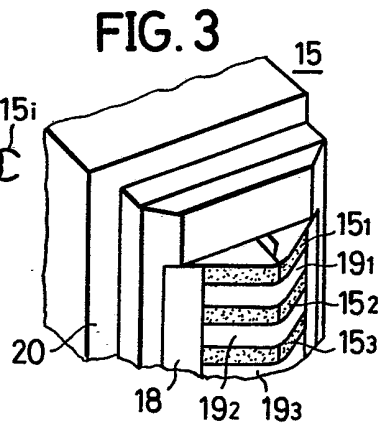
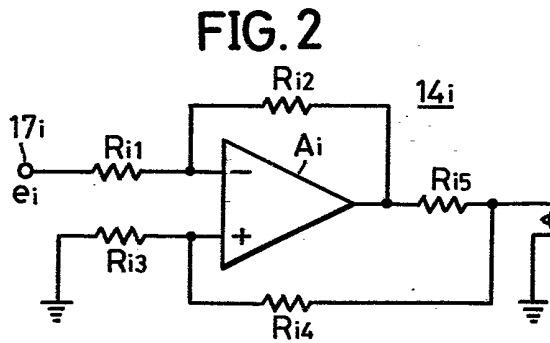
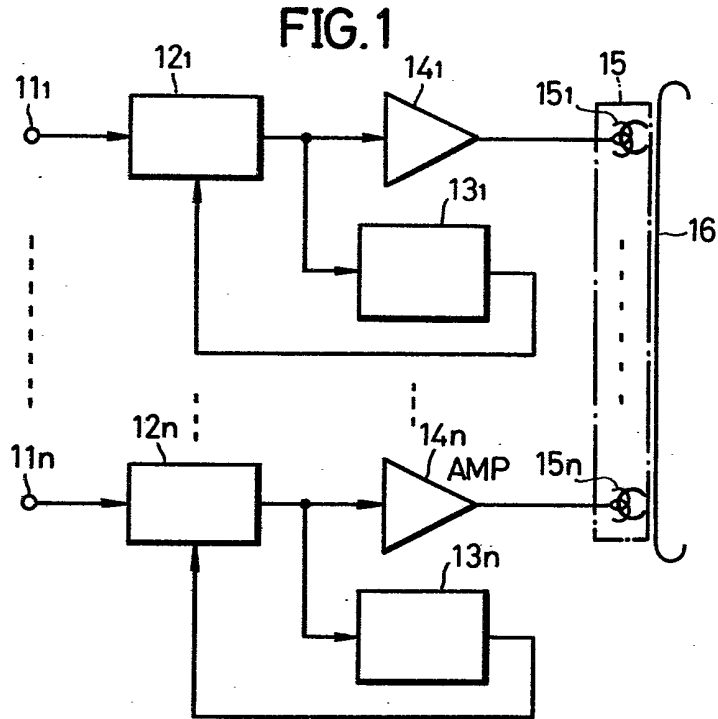
revendication 1, dans lequel ladite tête magnétique est une tête de reproduction multi-pistes (15), caractérisé en ce que le nombre d'éléments dudit égalisateur et dudit circuit de détection de signal correspond respectivement au nombre
5 d'entrefers de ladite tête magnétique, et en ce que ledit égalisateur reçoit le signal de code à deux valeurs enregistré qui est reproduit à partir d'une piste par l'un desdits entrefers correspondants de la tête.

6. Dispositif de reproduction magnétique selon la
10 revendication 5, dans lequel ladite tête magnétique est une tête de reproduction multi-pistes, caractérisé en ce que ledit égalisateur reçoit un signal de code de sortie à trois valeurs provenant d'un circuit d'annulation de diaphonie (24_1-24_n), ledit circuit annulateur de diaphonie rece-
15 vant un signal à trois valeurs obtenu par la reproduction du signal de code enregistré à deux valeurs à partir d'une piste par un entrefer de ladite tête de reproduction multi-pistes et un signal reproduit à partir d'une piste adjacente à cette piste, en vue de produire le signal de code de
20 sortie à trois valeurs en supprimant sensiblement une composante de diaphonie de ladite piste adjacente contenue dans ledit signal de code reproduit à trois valeurs.

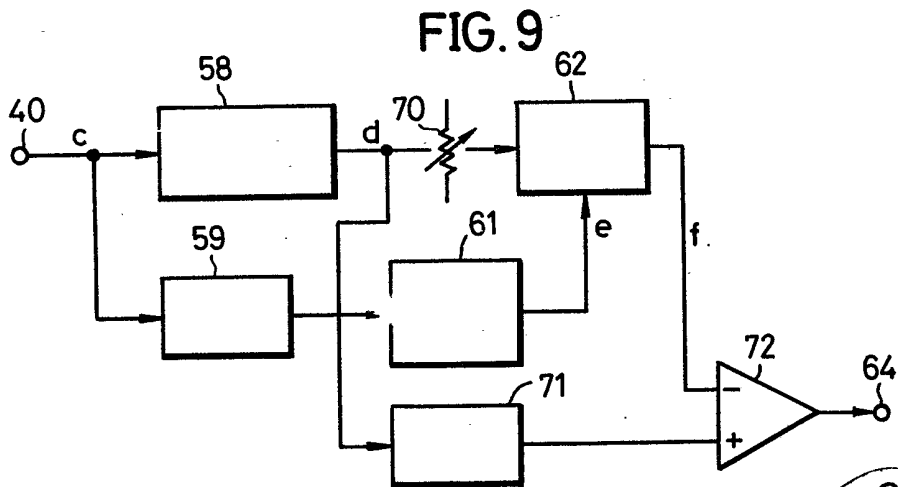
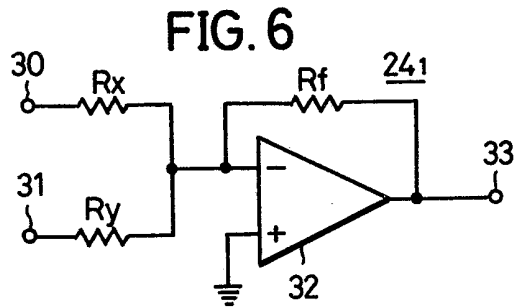
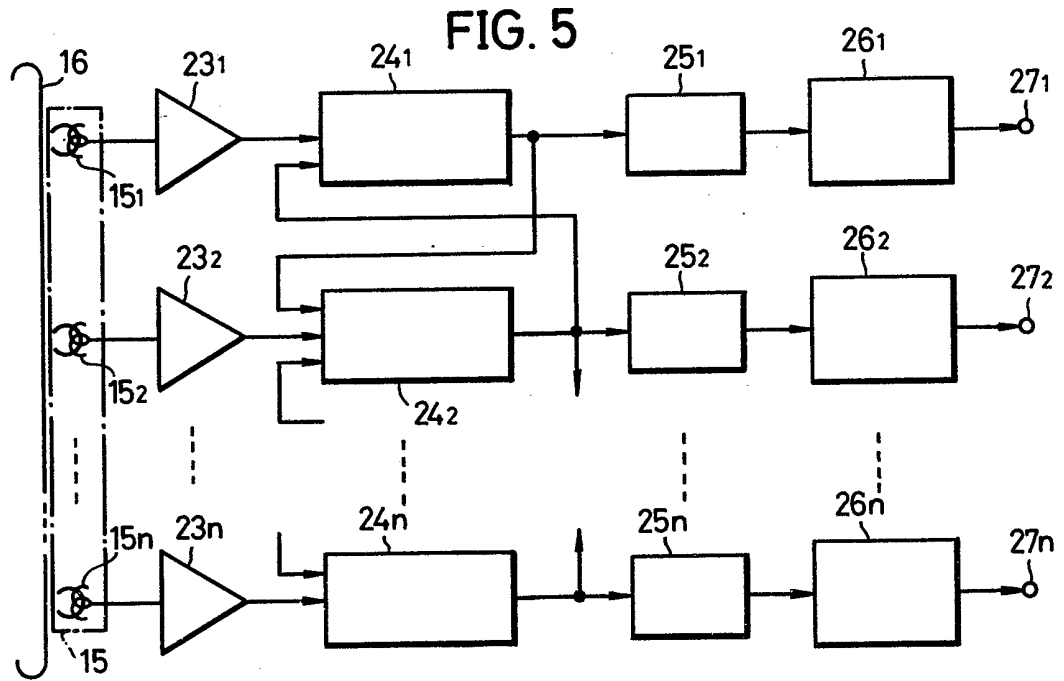
7. Dispositif de reproduction magnétique selon la revendication 4, caractérisé en ce que lesdits premiers
25 moyens bloqueurs de valeur de crête comprennent une première diode (D_a) destinée à redresser la demi-onde positive dudit signal de code à trois valeurs obtenu dudit égalisateur, et un premier condensateur (C_a) auquel est envoyé un signal de sortie redressé provenant de ladite première diode, lesdits
30 premiers moyens de commutation sont constitués par un transistor de type pnp (Tr_a) dont la base est alimentée par ledit signal de code à trois valeurs, et dont le collecteur et l'émetteur sont respectivement connectés aux deux bornes dudit premier condensateur, lesdits seconds moyens bloqueurs
35 de valeur de crête comprenant un amplificateur inverseur ($77, R_{38}, R_{39}$) destiné à inverser et amplifier ledit signal de code à trois valeurs, une seconde diode (D_b) destinée à redresser la demi-onde positive d'un signal de sortie

provenant dudit amplificateur inverseur, et un second condensateur (C_b) auquel est envoyé un signal de sortie redressé provenant de ladite seconde diode, et lesdits seconds moyens de commutation sont constitués par un transis-
5 tor de type pnp (Tr_b) dont la base est alimentée par le signal de sortie provenant dudit amplificateur inverseur et dont le collecteur et l'émetteur sont respectivement connectés aux deux bornes dudit second condensateur.

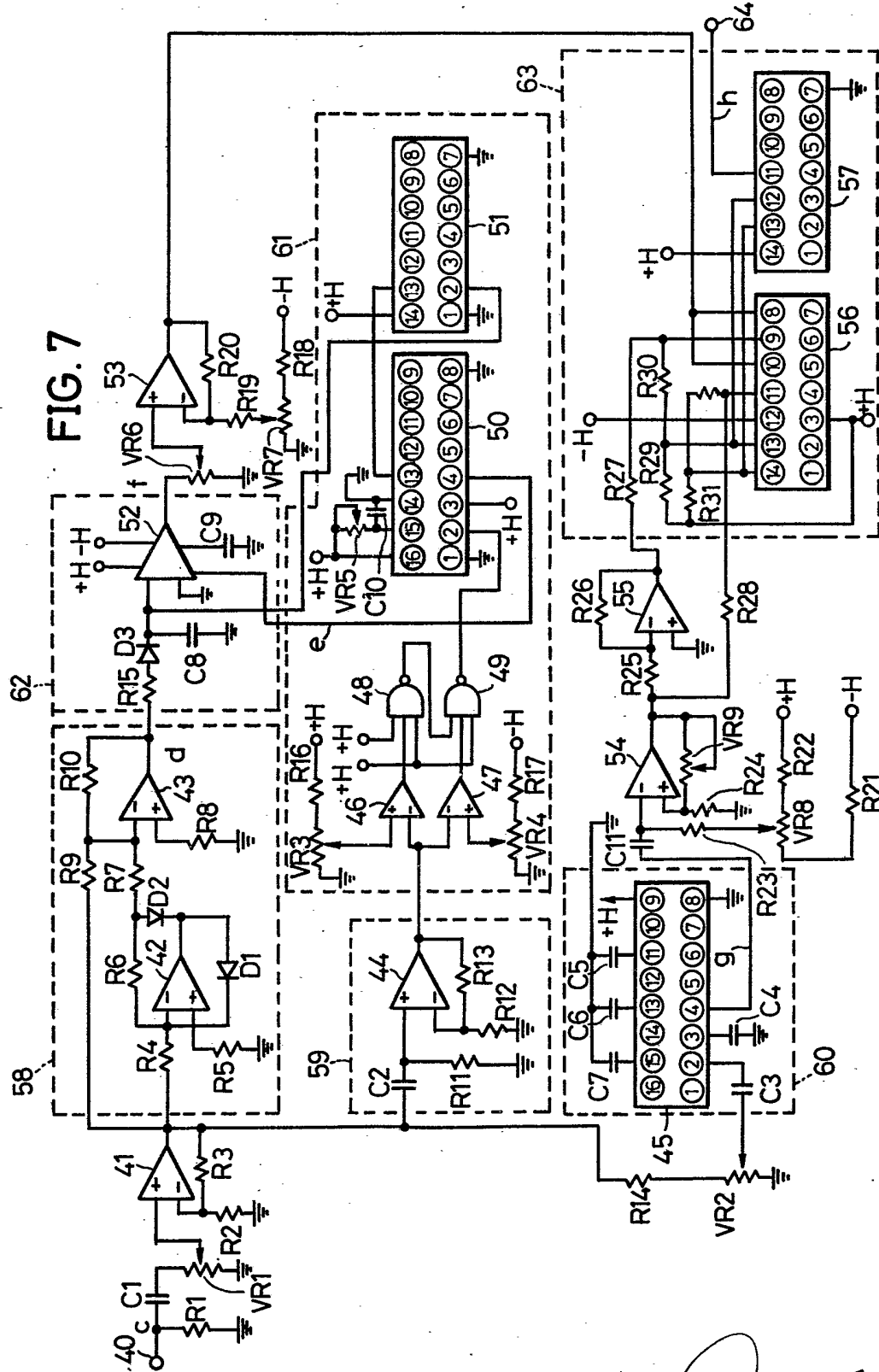
8. Dispositif de reproduction magnétique selon la
10 revendication 5, caractérisé en ce que lesdits premiers moyens de blocage de valeur de crête comprennent une première diode (D_a) destinée à redresser la demi-onde positive du signal de code à trois valeurs obtenu dudit égalisateur, et un premier condensateur (C_a) auquel est envoyé une sortie
15 redressée de ladite première diode, lesdits premiers moyens de commutation sont constitués par un transistor de type pnp (Tr_a) dont la base est alimentée par ledit signal de code à trois valeurs et dont le collecteur et l'émetteur sont respectivement connectés aux deux bornes dudit premier
20 condensateur, lesdits seconds moyens de blocage de valeur de crête comprennent une seconde diode (D_c) destinée à redresser la demi-onde négative dudit signal de code à trois valeurs, et un second condensateur (C_b) auquel est envoyée une sortie redressée de ladite seconde diode, et
25 lesdits seconds moyens de commutation sont constitués par un transistor de type npn (Tr_c) dont la base est alimentée par ledit signal de code à trois valeurs et dont le collecteur et l'émetteur sont respectivement connectés aux deux bornes dudit second condensateur.



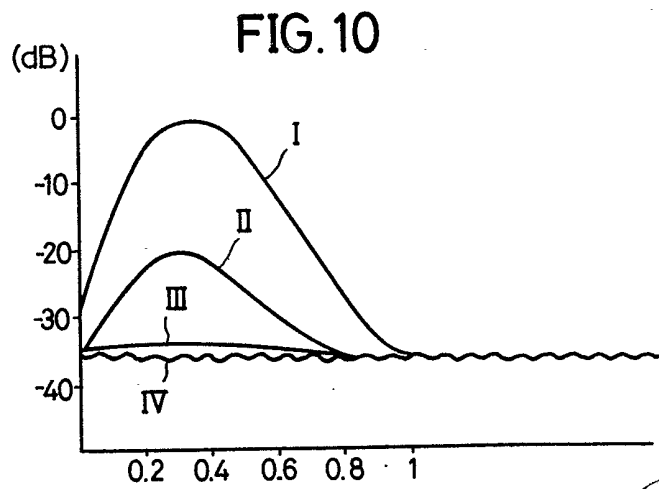
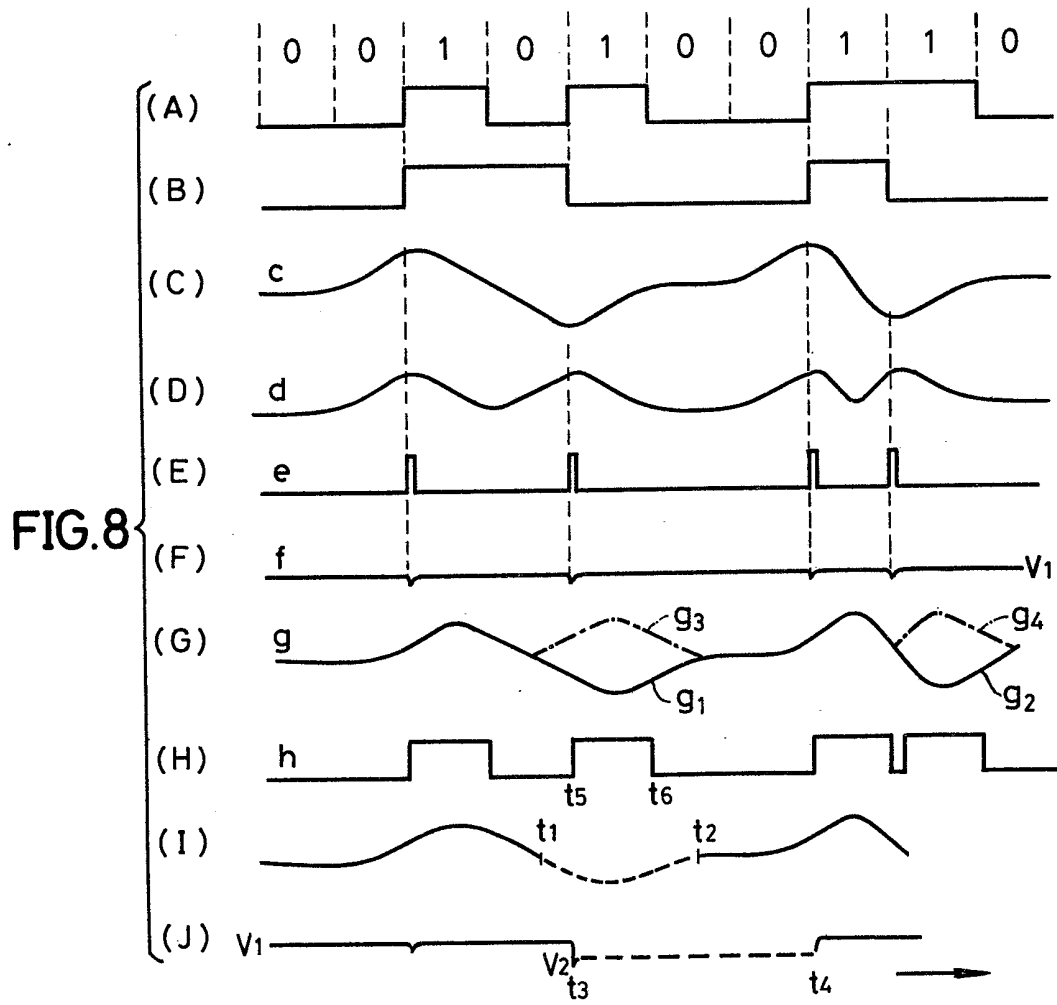
Original
Jedry
CABINET MADEUF



Original
Jed
CABINET MADEUF



Original
CABINET MADEUF



Original
Cheddy
CABINET MADEUF

FIG. 11

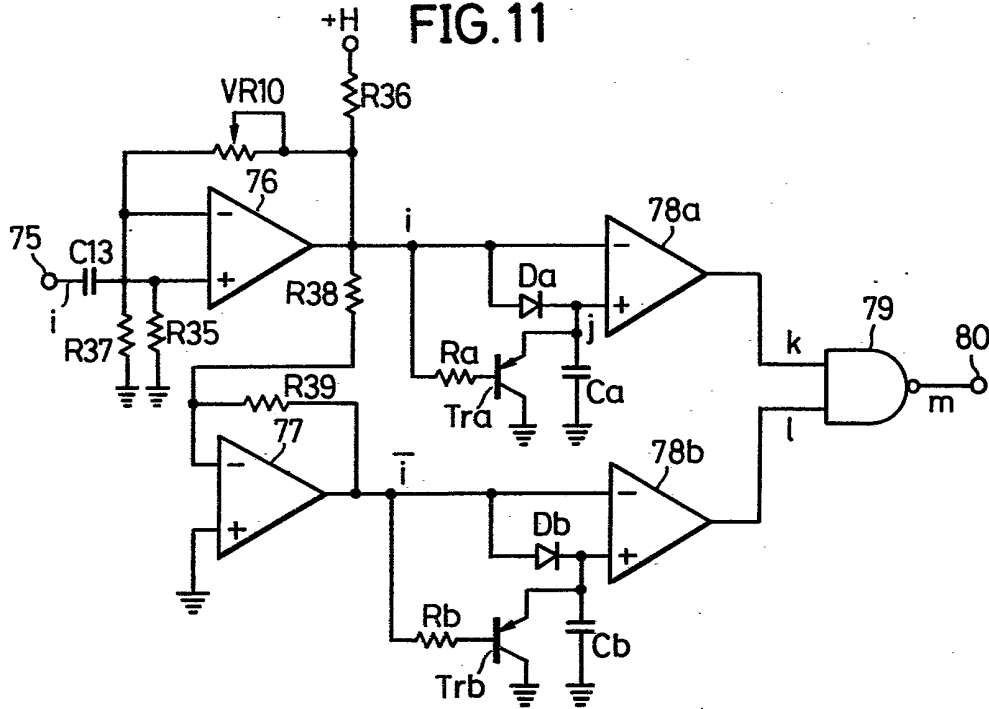
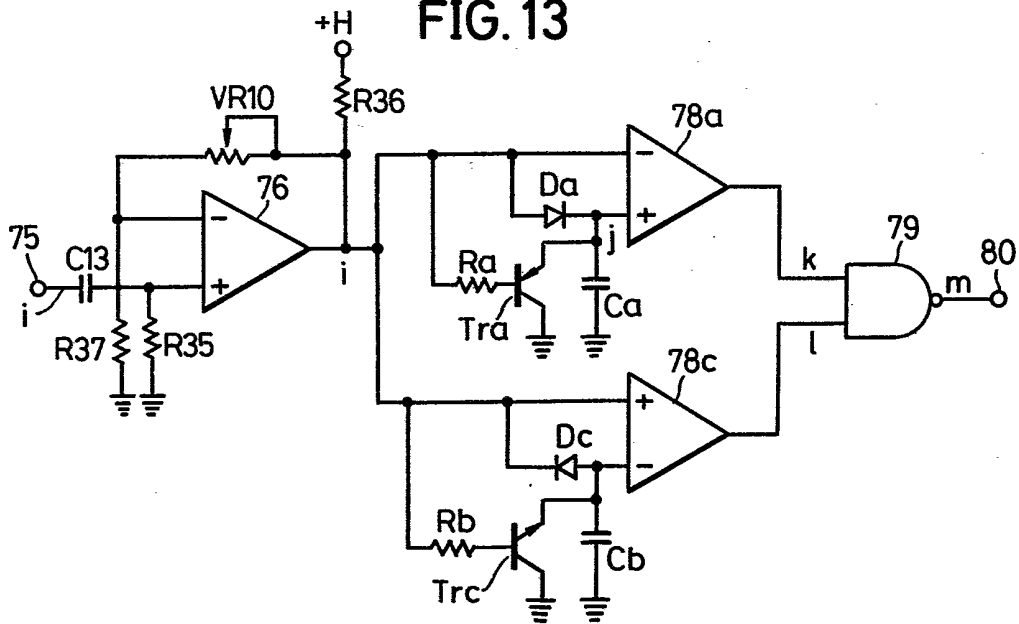


FIG. 13



Original
CABINET MADEUF

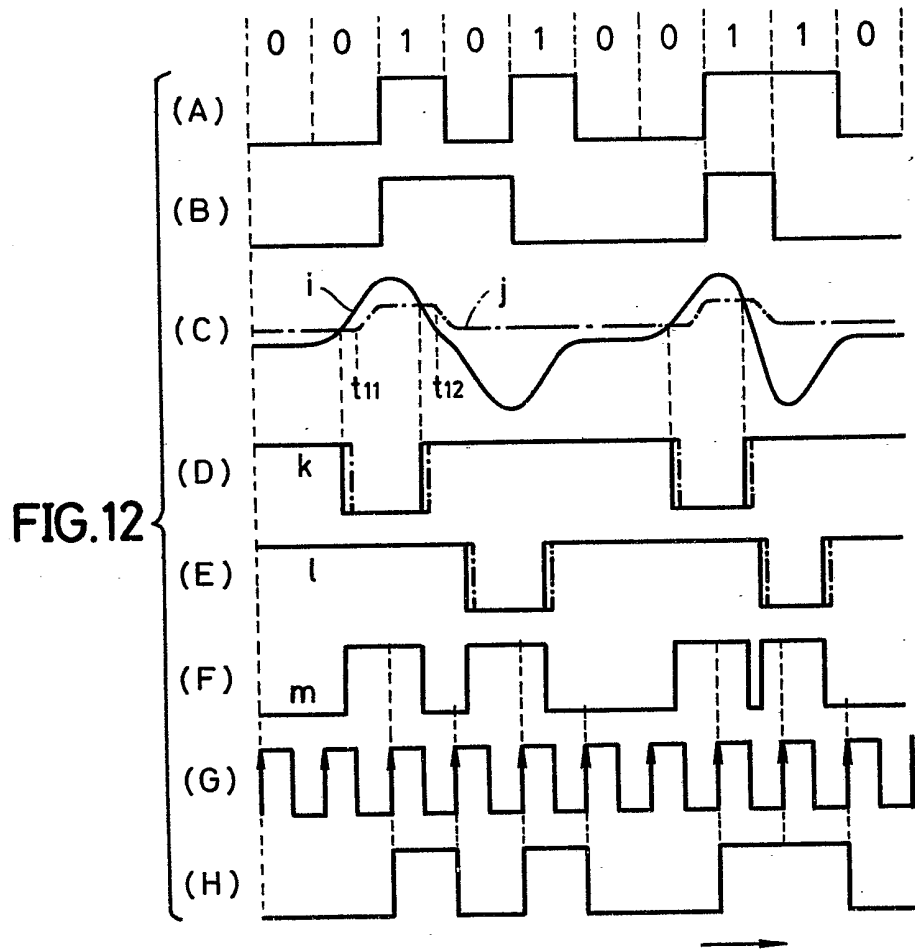
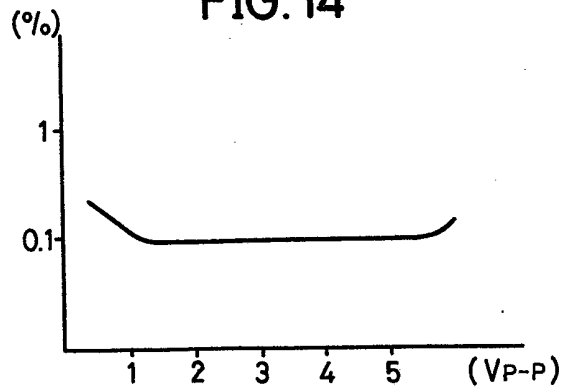


FIG. 14



Original
Redy
CABINET MADEUF