I410510

(19)中華民國智慧財產局

(12)發明說明書公告本 **(11)證書號數：TW I410510 B**

(45)公告日： 中華民國 102 (2013) 年 10 月 01 日

(21)申請案號：099131332 (22)申請日： 中華民國 99 (2010) 年 09 月 15 日

(51)Int. Cl.： *C23C14/34 (2006.01)*

(71)申請人：國立成功大學 (中華民國) NATIONAL CHENG KUNG UNIVERSITY (TW)
臺南市東區大學路 1 號

(72)發明人：李文熙 LEE, WEN HSI (TW)

(74)代理人：蔡清福

(56)參考文獻：

TW 200815631A TW 200832727A

CN 100489151C

審查人員：蔡宜君

申請專利範圍項數：11 項 圖式數：7 共 0 頁

(54)名稱

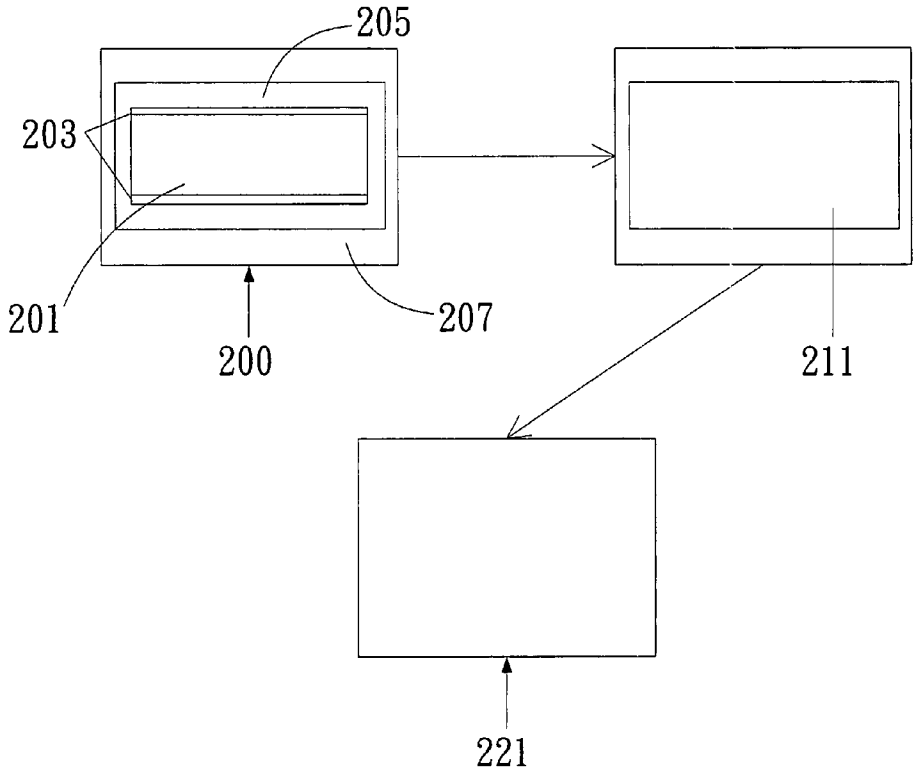
一種靶材先驅層結構

TARGET PRECURSOR STRUCTURE

(57)摘要

本發明係為一種靶材先驅層結構包含：一 Se 壓餅、一導電薄膜層附著該 Se 壓餅、一第一材料層附著該導電薄膜層、一第二材料層附著該第一材料層，以形成該靶材先驅層結構，其中該導電薄膜層、該第一材料層和該第二材料層之任一的材料是 Cu 或 In，該導電薄膜層和該第一材料層的材料可為相同或不相同，而該第一材料層和該第二材料層的材料則不相同。此外，該導電薄膜層的厚度係在 50nm~100nm 之間。

This invention is a target precursor structure which comprising a Se press cake, a conductive thin film layer affixing the Se press cake, a first material layer affixing the thin film layer, and a second material layer affixing the first material layer to form the target precursor structure. Wherein, the material of the thin film layer, the first material layer, the second material layer can be Cu or In, and the material of the thin film layer and the first material layer can be the same or not and the material of the first material layer and the second material layer are different.



第2圖

200・・・In-Cu-Se-Cu-In 結構

201・・・Se 基板

203・・・Cu 薄膜

205・・・電化學沉積 Cu 金屬層

207・・・電化學沉積 In 金屬層

211・・・Cu_2Se 液態相

221・・・$CuInSe_2$ 化靶材

99年10月6日修正劃線頁(本)

公告本

發明專利說明書

（本說明書格式、順序，請勿任意更動，※記號部分請勿填寫）

※申請案號：99131332

※申請日：99.9.15　　※IPC分類：C23C 14/34 (2006.01)

一、發明名稱：（中文/英文）

一種靶材先驅層結構/ Target precursor structure

二、中文發明摘要：

本發明係為一種靶材先驅層結構包含：一 Se 壓餅、一導電薄膜層附著該 Se 壓餅、一第一材料層附著該導電薄膜層、一第二材料層附著該第一材料層，以形成該靶材先驅層結構，其中該導電薄膜層、該第一材料層和該第二材料層之任一的材料是 Cu 或 In，該導電薄膜層和該第一材料層的材料可為相同或不相同，而該第一材料層和該第二材料層的材料則不相同。此外，該導電薄膜層的厚度係在 50nm~100nm 之間。

三、英文發明摘要：

This invention is a target precursor structure which comprising a Se press cake, a conductive thin film layer affixing the Se press cake, a first material layer affixing the thin film layer, and a second material layer affixing the first material layer to form the target precursor structure. Wherein, the material of the thin film layer, the first material layer, the second material layer can be Cu or In, and the material of the thin film layer and the first material layer can be the same or not and the material of the first material layer and the second material layer are different.

四、指定代表圖：

(一)本案指定代表圖為：第 2 圖。

(二)本代表圖之元件符號簡單說明：

200 In-Cu-Se-Cu-In 結構

201 Se 基板

203 Cu 薄膜

205 電化學沉積 Cu 金屬層

207 電化學沉積 In 金屬層

211 Cu_2Se 液態相

221 $CuInSe_2$ 化靶材

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

六、發明說明：

【發明所屬之技術領域】

本發明係有關於一種靶材的製造方法，尤指一種用於太陽能電池之吸收層的靶材及其製造方法。

【先前技術】

在現今石化燃料日漸短缺的時代，替代性能源的應用愈形重要，其中又以可提供成本低廉且電力源源不絕之太陽能電池(solar cell)最被看好。太陽能電池的種類通常可分為晶片型(wafer type)與薄膜型(thin film type)。雖然矽晶片型太陽能電池為目前市場主流，但其光吸收原理為間接能隙(indirect energy gap)，需要較厚之矽材料做為吸收層(absorber)，且目前上游矽原料有嚴重短缺的問題，因而薄膜型太陽能電池中的含銅銦鎵硒(Cu－In－Ga－Se, CIGS)太陽能電池成為最具發展前景的太陽能電池之一。

以 CIGS 化合物作為吸收層材料的太陽能電池除了因為是直接能隙(direct energy gap)，而只需要一層很薄的矽材料即可擁有高光電轉換效率的優點之外，更具備材料及製程成本低、抗輻射能力強以及性能穩定等優點。CIGS 薄膜之製作方式有化學氣相沉積(chemical vapor deposition, CVD)(請參考美國第 5,474,939 號專利案)、物理氣相沉積(physical vapor deposition, PVD)、共蒸鍍(co－evaporation)(請參考美國第 5,141,564 號專利案)以及液相沉積(liquid phase deposition, LPE)等；其中屬於 PVD 之濺鍍法(sputter)製程簡便且元素成分容易控制，形成的薄膜特性佳，是目前最有效的工業化成膜

須注意者，目前利用一般真空熔煉技術(VIM)製造之銅銦鎵或銅鎵靶材，其微結構為固溶相與化合物相組成之共析組織，其中化合物相面積佔整體靶材面積的30~40%，此種微觀結構的缺點為：(1)靶材容易因組織分佈不均勻，產生巨觀或微觀的成分偏析；(2)不同合金相有濺鍍效率之差異，可能導致薄膜成分不均勻及性質不佳；(3)不同合金相可能在濺鍍過程中誘發微電弧(microarcing)現象，進而影響薄膜品質。故可知使用於濺鍍製程的靶材在製造 CIGS 太陽能電池時扮演關鍵性的角色。

晚近之技術發展趨勢中，硒化法(selenization)是以反應性氣體氫化硒(H_2Se)把銅(鎵)/銦金屬先驅層(Precursor)在高溫之下硒化，再使用快速退火製程(RTP)，其製成之 $Cu(InGa)Se_2$ 已被證明是高品質之薄膜太陽電池材料，唯一需要注意的地方就是要設法回收未沉積在基板上的硒；混合濺鍍蒸鍍法(hybrid sputtering/evaporation)是另一具有潛力用以生產大面積及低成本之薄膜技術，其特點是濺鍍銅（鎵）、銦時並以反應性氣體 H_2Se 或 Se 蒸氣同時製成 $CuIn(Ga)Se_2$。以奈米粒塗料之塗佈法（再經快速退火硒化處理）也受到非常高的矚目。因塗佈法是最適合大面積、高量產之製程，如果這種 CIGS 塗佈法能順利開發，這將是太陽電池領域的一個非常重要的里程碑。

綜合前述，現今薄膜太陽能電池產業以 $CuInSe_2$ 為主之黃銅礦結構化合物仍被視為最有潛力之主吸收層材料。然而目前在 $CuInSe_2$ 太陽電池的產業當中，依然尚未出現主流製程，因為各種製備 $CuInSe_2$ 的方法都各有其缺點，諸如傳統真空製程的不易大面積量產化，或是非真空製程當中較差的鍍膜品質與

結晶性。是故，在眾多 $CuInSe_2$ 的製程當中，以濺鍍方式製備主吸收層被視為最有可能主宰市場的辦法之一，因為其兼顧了真空製程的高鍍膜品質與朝向大面積量產的可能性，但是濺鍍製程受阻於靶材昂貴、低靶材使用率、仰賴後硒化處理等因素，至今無法有突破性的進展。

【發明內容】

本發明係一新穎的 $CuInSe_2$ 主吸收層所需要的靶材先驅層結構，期望以此結構達到降低靶材的成本的第一目的，並嘗試將 Se 元素融入在靶材當中，免除任何後續有毒性之硒化製程的第二目的，並藉此提高濺鍍製程製備 $CuInSe_2$ 太陽電池之發展性。

本發明的一實施例係為一種靶材的先驅層結構，其包含：一 Se 壓餅、一導電薄膜層附著該 Se 壓餅、一第一材料層附著該導電薄膜層、一第二材料層附著該第一材料層，以形成該靶材先驅層結構，其中該導電薄膜層、該第一材料層和該第二材料層之任一的材料是 Cu 或 In，該第一材料層和該第二材料層的材料不相同。較佳的，該導電薄膜層的厚度係在 50nm~100nm 之間，且該導電薄膜層和該第一材料層的材料相同。

本發明的另一實施例係為一種靶材先驅層結構包含：一 Se 壓餅、一導電薄膜層附著該 Se 壓餅、一第一材料層附著該導電薄膜層、一第二材料層附著該第一材料層，以形成該靶材先驅層結構，其中該導電薄膜層、該第一材料層和該第二材料層之任一的材料是 Cu 或 In，該導電薄膜層和該第一材料層的材料不相同，而該第一材料層和該第二材料層的材料亦不相同。較佳的，該導電薄膜層的厚度係在 50nm~100nm 之間。

本發明的又一實施例係為一種靶材先驅層結構包含：一VI-A族元素中芯層、一第一材料層在該VI-A族元素中芯層兩側上；以及一第二材料層在該VI-A族元素中芯層兩側上。上述先驅層結構更包含一第一薄膜層與一第二薄膜層附著於該中芯層兩側，其中該第一材料層係沉積於該第一薄膜層與該第二薄膜層上，該第二材料層沉積於該第一材料層上，且該第一材料層和該第二材料層之任一的材料是 I-B 族元素材料或III-A族元素材料。較佳的，該靶材的先驅層結構，其中該I-B族元素材料為Cu，而該III-A族元素材料為In。

此外，該靶材的先驅層結構中，該第一薄膜層及該第二薄膜層係由I-B族元素材料或III-A族元素材料濺鍍而成，且該第一薄膜層及該第二薄膜層之任一的厚度為50nm~100nm。較佳的，該I-B族元素材料為Cu，而該III-A族元素材料為In。

本發明的再一實施例係為一種靶材的先驅層結構包含：一VI-A族元素中芯層、以及一材料層在該VI-A族元素中芯層兩側上。

【實施方式】

請參見第1圖，其係為一靶材先驅層結構100。在作為電化學沉積所需要的基材當中，我們選擇元素 Se，因其為非金屬，難以使用電化學沉積的方式沉積至足夠的厚度，故以 Se 粉末壓成Se餅101，並靠著較低溫度的熱處理給予初步強化，並拋光以得到平坦之表面，以此 Se 餅做為靶材的基底。在此 Se 餅的雙面以濺鍍的方式沉積厚度甚低之 Cu 或 In 薄膜103(50nm~100nm)附著，如此便完成可導電的基板105，其中，該附著亦可為包覆。沉積Cu或In金屬可以視靶材化合物種類

或化合路徑而選擇。在導電基板完成之後，以特殊設計之電化學沉積夾具，雙面沉積 Cu 或 In 的金屬相電化學沉積層 107，形成一靶材先驅層 100。若選擇合成 $CuInSe_2$ 之三元化合物靶材，則有兩種合成的路徑。第一條路徑，在基板上接連沉積 Cu 與 In，形成五層的 In-Cu-Se-Cu-In 結構。第二條路徑則是改變 Cu 與 In 的沉積順序，形成 Cu-In-Cu-Se-Cu-In-Cu 的結構。若選擇合成 Cu-Se 或 In-Se 等二元化合物，則可在濺鍍完成基板之後，直接以電化學沉積同種類之金屬至目標厚度，形成 Cu-Se-Cu 或 In-Se-In 之結構。當初步之塊狀結構完成之後，將此塊狀結構移至長時間退火爐，給予足夠的溫度與時間讓各元素擴散與化合，即能得到 $CuInSe_2$ 化合物的塊狀靶材。

以下我們將實際描述上述之兩個形成 $CuInSe_2$ 靶材的實際樣態。首先，$CuInSe_2$ 形成的化學式為 $Cu_2Se + In_2Se_3 \rightarrow 2CuInSe_2$，由 Cu_2Se 與 In_2Se_3 兩項二元化合物所合成。

請參見第 2 圖，其係一靶材結構變化示意圖。在第一狀態下為五層的 In-Cu-Se-Cu-In 結構 200。此結構係在 Se 基板 201 與 Cu 薄膜 203 上接連電化學沉積 Cu 金屬層 205 與 In 金屬層 207，形成五層的 In-Cu-Se-Cu-In 結構 200。在第二狀態下，升溫的過程當中，內層的 Se 與 Cu 會率先化合成二元化合物 Cu_2Se，在後續更高溫的熱處理時可形成融熔的 Cu_2Se 液態相 211（可在 200℃下形成），幫助 $CuInSe_2$ 的結晶成長。以五層之 In-Cu-Se-Cu-In 結構 200 進行熱處理時，可先以較低的溫度讓內層的 Se 先與 Cu 反應形成 Cu_2Se，如此也可避免過多的 Se 因高溫而逸散。在第三狀態下，再將此結構移至長時間退火爐，給予足夠的溫度與時間讓各元素擴散與化合，即能得到 $CuInSe_2$ 化合物的塊狀靶材 221。

請參見第 3 圖，其係另一靶材結構變化示意圖。在第一狀態下，為 Cu-In-Cu-Se-Cu-In-Cu 的結構 300。此結構係在完成 Se 壓餅 301（熔點 220℃）與 Cu 薄膜 303 的濺鍍之後，調換電化學沉積 Cu 金屬層 305 與 In 金屬層 307（熔點 130℃）的順序，形成 Cu-In-Cu-Se-Cu-In-Cu 的結構 300。而在此路徑當中，在內層的結構沉積熔點較低的 In 與 Se，同樣希望藉由融熔的液態相來幫助塊材的形成與密度的增加。在第二狀態下，再將此結構移至長時間退火爐，給予足夠的溫度與時間讓各元素擴散與化合，即能得到 $CuInSe_2$ 化合物的塊狀靶材 321。在這樣的結構當中，精確的沉積出所需要的各元素厚度是必要的，因為各元素唯有在理想的初始比例下進行熱退火化合，才能達成最後理想比例之 $CuInSe_2$ 塊狀靶材 321。然而這項要求在電化學沉積當中可以被達到。在設定好的電化學沉積條件之下，經由元素的原子量與電流效率等公式來計算，所需要的厚度可以在極小的誤差內被沉積。

請參見第 4 圖，一種靶材的製造方法，其步驟包含：提供一 Se 壓餅（步驟 401）；在一預設溫度下熱處理該 Se 壓餅（步驟 403）；濺鍍一導電薄膜層以附著該 Se 壓餅（步驟 405）；沉積一第一材料層以附著該導電薄膜層（步驟 407）；沉積一第二材料層以附著該第一材料層（409）；以及以一預設時間長度退火上述結構（步驟 411），以得到該靶材，此處，該附著亦可為包覆。其中，該靶材具有 $CuInSe_2$ 材質，且該導電薄膜層、該第一材料層和該第二材料層之任一的材料是 Cu 或 In，該導電薄膜層和該第一材料層的材料相同，而該第一材料層和該第二材料層的材料不相同。其中該預設溫度係在 0～200℃之間。該方法更包含在熱處理該 Se 壓餅後拋光該 Se 壓餅（步驟 404）。

且該導電薄膜層的厚度係在 50nm~100nm 之間。

請參見第 5 圖，一種靶材的製造方法亦可包含：提供一 Se 壓餅（步驟 501）；在一預設溫度下熱處理該 Se 壓餅（步驟 503）；濺鍍一導電薄膜層以附著該 Se 壓餅（步驟 505）；沉積一第一材料層以附著該導電薄膜層（步驟 507）；沉積一第二材料層以附著該第一材料層（步驟 509）；以及以一預設時間長度退火上述結構（步驟 511）；以得到該靶材，其中，該靶材具有 $CuInSe_2$ 材質，且該導電薄膜層、該第一材料層和該第二材料層之任一的材料是 Cu 或 In，該導電薄膜層和該第一材料層的材料不相同，而該第一材料層和該第二材料層的材料亦不相同，此外，上述附著亦可為包覆。其中該預設溫度係在 0～200 ℃之間。且較佳的，該方法更包含在熱處理該 Se 壓餅後拋光該 Se 壓餅（步驟 504）；較佳的，該導電薄膜層的厚度係在 50nm~100nm 之間。

請參見第 6 圖，一種靶材之製造方法，更可包含：(a)製備一基層結構（步驟 610）；該基層結構包含一 VI-A 族元素中芯層及在該 VI-A 族元素中芯層兩側上方之一第一材料層和一第二材料層，以及(b)熱處理該基層結構以形成該靶材（步驟 621）；同時請參見第 7 圖，其中該步驟(a)包含下列步驟：提供一 VI-A 族元素壓餅（步驟 711）；在一預設溫度下熱處理該 VI-A 族元素壓餅以形成一處理層（步驟 713）；拋光該處理層以形成該 VI-A 族元素中芯層（步驟 714）；、濺鍍一第一薄膜層與一第二薄膜層於該中芯層兩側（步驟 715）；沉積該第一材料層來附著該第一薄膜層與該第二薄膜層（步驟 717）；以及沉積該第二材料層來附著該第一材料層以形成該基層結構（步驟 719），其中，該附著亦可為包覆。且該第二材料層沉積於該第

一材料層上、且該第一材料層和該第二材料層之任一的材料是 I-B 族元素材料或 III-A 族元素材料。較佳的，其中該 I-B 族元素材料為 Cu，而該 III-A 族元素材料為 In。此外，該第一薄膜層及該第二薄膜層係由 I-B 族元素材料或 III-A 族元素材料濺鍍而成，且該第一薄膜層及該第二薄膜層之任一的厚度為 50nm~100nm。較佳的該 I-B 族元素材料為 Cu，而該 III-A 族元素材料為 In。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本案發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專範圍所界定者為準。

實施例

實施例 1. 一種靶材的先驅層結構包含：一 Se 壓餅、一導電薄膜層附著該 Se 壓餅、一第一材料層附著該導電薄膜層、以及一第二材料層附著該第一材料層，以形成該靶材先驅層結構，其中該導電薄膜層、該第一材料層和該第二材料層之任一的材料是 Cu 或 In，該第一材料層和該第二材料層的材料不相同。

實施例 2. 根據實施例 1 所述之靶材先驅層結構，其中該導電薄膜層的厚度係在 50nm~100nm 之間，且該導電薄膜層和該第一材料層的材料相同。

實施例 3. 根據實施例 1—2 中任一實施例所述之靶材先驅層結構亦可包含：一 Se 壓餅、一導電薄膜層附著該 Se 壓餅、一第一材料層附著該導電薄膜層、以及一第二材料層附著該第一材料層，以形成該靶材先驅層結構，其中該導電薄膜層、該第一材料層和該第二材料層之任一的材料是 Cu 或 In，該導電

102年6月26日修正劃線頁(本)

薄膜層和該第一材料層的材料不相同，而該第一材料層和該第二材料層的材料亦不相同。

實施例 4. 根據實施例 3 中任所述之靶材先驅層結構，其中該導電薄膜層的厚度係在 50nm~100nm 之間。

實施例 5. 根據實施例 1－4 中任一實施例所述之先驅層結構包含：一 VI-A 族元素中芯層、一第一材料層在該 VI-A 族元素中芯層兩側上、以及一第二材料層在該 VI-A 族元素中芯層兩側上。

實施例 6. 根據實施例 5 所述之先驅層結構更包含一第一薄膜層與一第二薄膜層附著於該中芯層兩側，其中該第一材料層係沉積於該第一薄膜層與該第二薄膜層上。

實施例 7. 根據實施例 5－6 中任一實施例所述之先驅層結構，其中該第二材料層沉積於該第一材料層上，且該第一材料層和該第二材料層之任一的材料是 I-B 族元素材料或 III-A 族元素材料。

實施例 8. 根據實施例 5－7 中任一實施例所述之先驅層結構，其中該 I-B 族元素材料為 Cu，而該 III-A 族元素材料為 In。

實施例 9. 根據實施例 5－8 中任一實施例所述之靶材的先驅層結構，其中該第一薄膜層及該第二薄膜層係由 I-B 族元素材料或 III-A 族元素材料濺鍍而成，且該第一薄膜層及該第二薄膜層之任一的厚度為 50nm~100nm。

實施例 10. 根據實施例 5－9 所述之靶材的先驅層結構，其中該 I-B 族元素材料為 Cu，而該 III-A 族元素材料為 In。

實施例 11. 根據實施例 1－10 中任一實施例所述之先驅層結構更可包含：一 VI-A 族元素中芯層、以及一材料層在該 VI-A

族元素中芯層兩側上。

【圖式簡單說明】

第 1 圖： 一靶材先驅層結構示意圖;

第 2 圖： 一靶材結構變化示意圖;

第 3 圖： 一靶材結構變化示意圖;

第 4 圖： 靶材的製造方法示意圖;

第 5 圖： 靶材的製造方法示意圖;

第 6 圖： 靶材的製造方法示意圖;以及

第 7 圖： 靶材進一步的製造方法示意圖。

【主要元件符號說明】

100 靶材先驅層結構

101 Se 壓餅

103 薄膜

105 基板

107 金屬相電化學沉積層

200 In-Cu-Se-Cu-In 結構

201 Se 基板

203 Cu 薄膜

205 電化學沉積 Cu 金屬層

207 電化學沉積 In 金屬層

211 Cu_2Se 液態相

221 $CuInSe_2$ 化合物的塊狀靶

300 Cu-In-Cu-Se-Cu-In-Cu 結構

301 Se 壓餅

102年6月26日修正劃線頁(本)
修正之日期:102年6月26日

303 Cu 薄膜

305 電化學沉積 Cu 金屬層

307 電化學沉積 In 金屬層

321 $CuInSe_2$ 化合物的塊狀靶

401 提供 Se 壓餅步驟

403 預設溫度下熱處理步驟

404 拋光 Se 壓餅步驟

405 濺鍍導電薄膜層步驟

407 沉積第一材料層步驟

409 沉積第二材料層步驟

411 預設時間長度退火步驟

501 提供 Se 壓餅步驟

503 預設溫度下熱處理步驟

504 拋光 Se 壓餅步驟

505 濺鍍導電薄膜層步驟

507 沉積第一材料層步驟

509 沉積第二材料層步驟

511 預設時間長度退火步驟

610 製備基層結構步驟

621 熱處理基層結構步驟

711 提供 VI-A 族元素壓餅步驟

713 預設溫度下熱處理步驟

714 拋光 VI-A 族元素中芯層步驟

715 濺鍍第一薄膜層與第二薄膜層步驟

717 沉積第一材料層步驟

719 沉積第二材料層步驟

公告本

七、申請專利範圍：

1. 一種靶材的先驅層結構包含：

一 Se 壓餅；

一導電薄膜層，其係附著該 Se 壓餅；

一第一材料層，其係附著該導電薄膜層；以及

一第二材料層，其係附著該第一材料層，以形成該靶材先驅層結構，其中該導電薄膜層、該第一材料層和該第二材料層之任一的材料是 Cu 或 In，該第一材料層和該第二材料層的材料不相同。

2. 如申請專利範圍第 1 項所述之先驅層結構，其中該導電薄膜層的厚度係在 50nm~100nm 之間，且該導電薄膜層和該第一材料層的材料相同。

3. 一種靶材先驅層結構包含：

一 Se 壓餅；

一導電薄膜層，其係附著該 Se 壓餅；

一第一材料層，其係附著該導電薄膜層；以及

一第二材料層，其係附著該第一材料層，以形成該靶材先驅層結構，其中該導電薄膜層、該第一材料層和該第二材料層之任一的材料是 Cu 或 In，該導電薄膜層和該第一材料層的材料不相同，而該第一材料層和該第二材料層的材料亦不相同。

4. 如申請專利範圍第 3 項所述之靶材先驅層結構，其中該導電薄膜層的厚度係在 50nm~100nm 之間。

5. 一種靶材的先驅層結構包含：

一 VI-A 族元素中芯層；

一第一材料層在該 VI-A 族元素中芯層兩側上；以及

一第二材料層在該 VI-A 族元素中芯層兩側上。

6. 如申請專利範圍第 5 項所述的先驅層結構更包含一第一薄膜層與一第二薄膜層附著於該中芯層兩側，其中該第一材料層係沉積於該第一薄膜層與該第二薄膜層上。

7. 如申請專利範圍第 5 項所述的先驅層結構，其中該第二材料層沉積於該第一材料層上，且該第一材料層和該第二材料層之任一的材料是 I-B 族元素材料或 III-A 族元素材料。

8. 如申請專利範圍第 7 項所述之靶材的先驅層結構，其中該 I-B 族元素材料為 Cu，而該 III-A 族元素材料為 In。

9. 如申請專利範圍第 6 項所述之靶材的先驅層結構，其中該第一薄膜層及該第二薄膜層係由 I-B 族元素材料或 III-A 族元素材料濺鍍而成，且該第一薄膜層及該第二薄膜層之任一的厚度為 50nm~100nm。

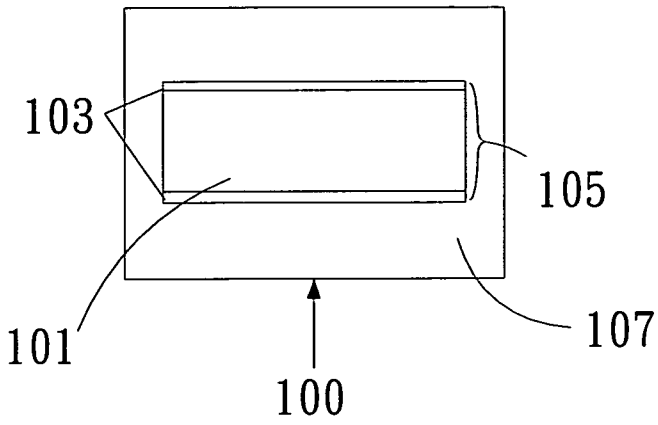
10. 如申請專利範圍第 9 項所述之靶材的先驅層結構，其中該 I-B 族元素材料為 Cu，而該 III-A 族元素材料為 In。

11. 一種靶材的先驅層結構包含：

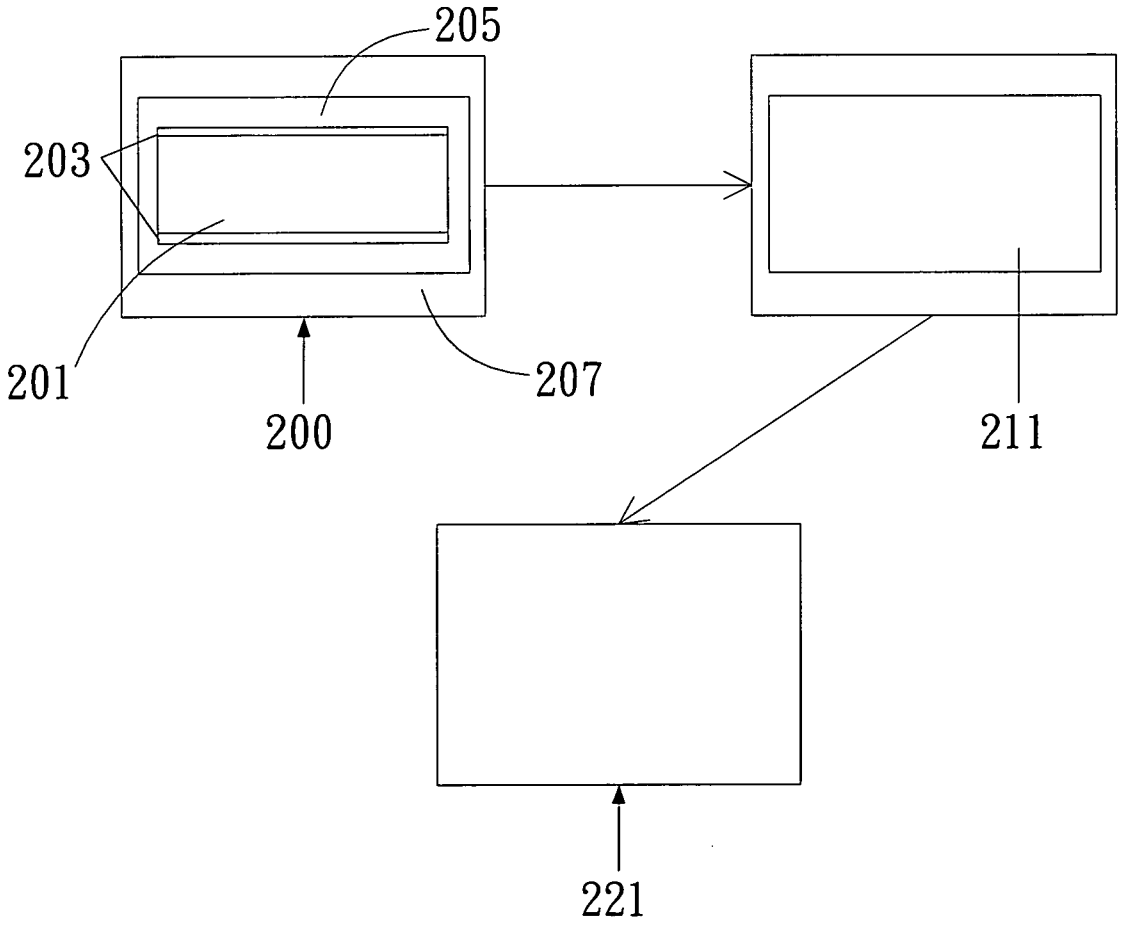
一 VI-A 族元素中芯層；以及

一材料層在該 VI-A 族元素中芯層一側上。

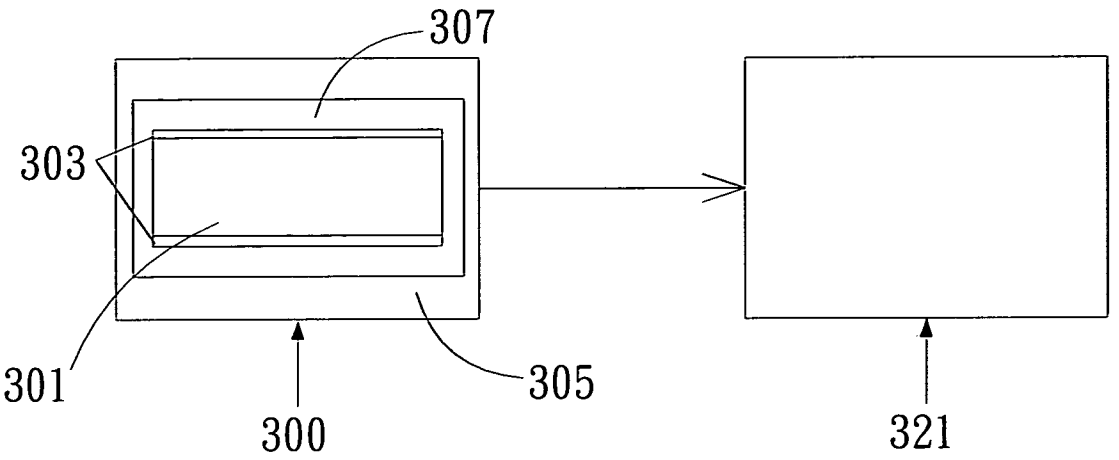
八、圖式：



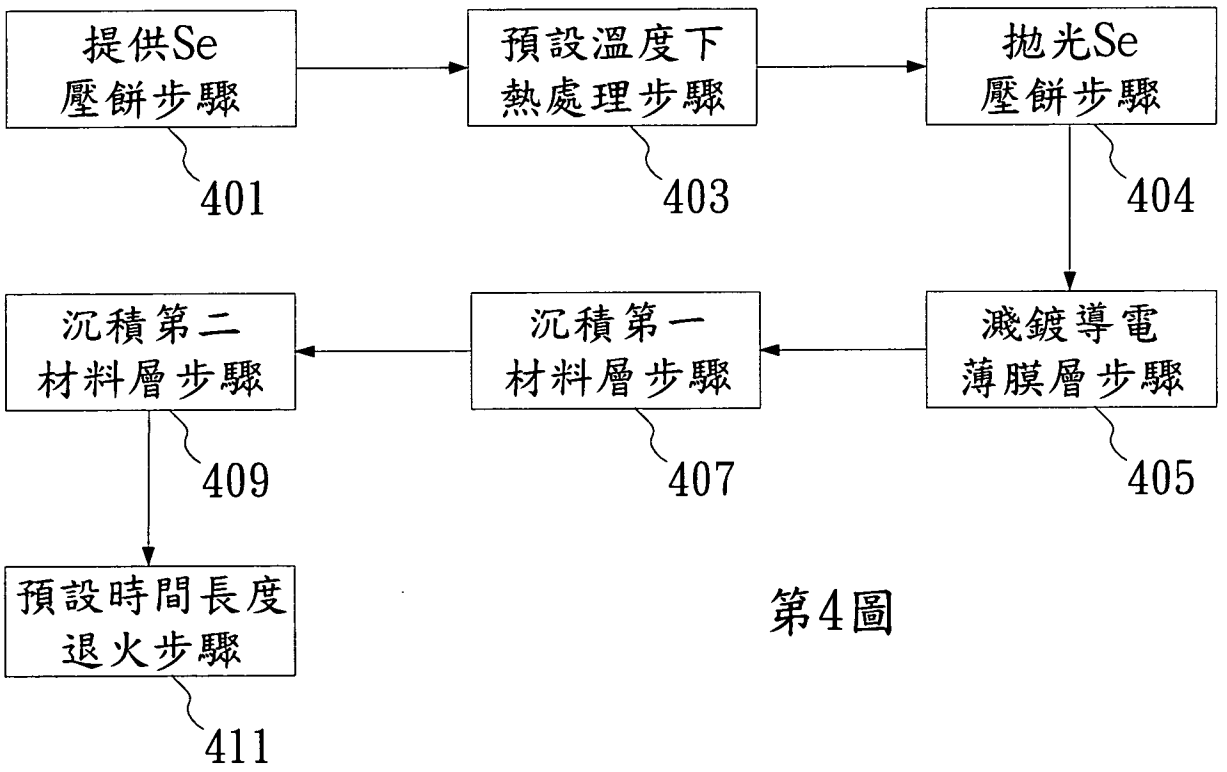
第1圖



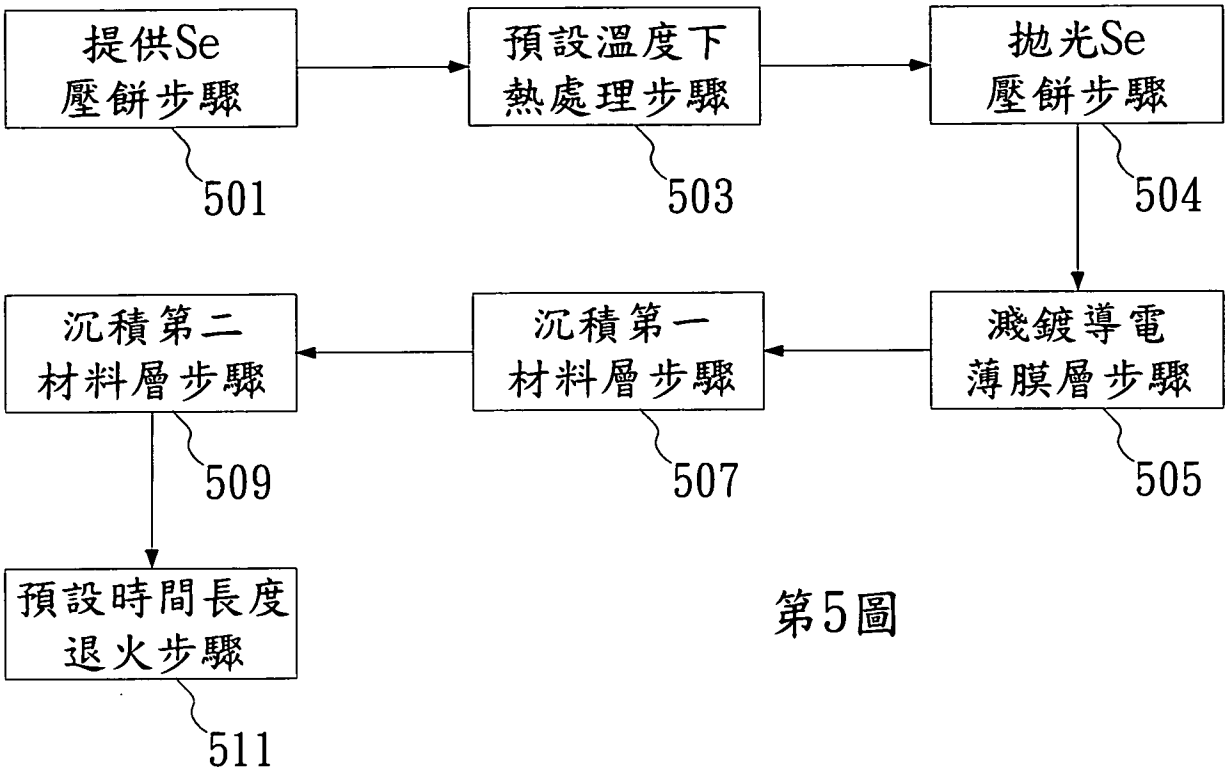
第2圖


307
303
301
300
305
321

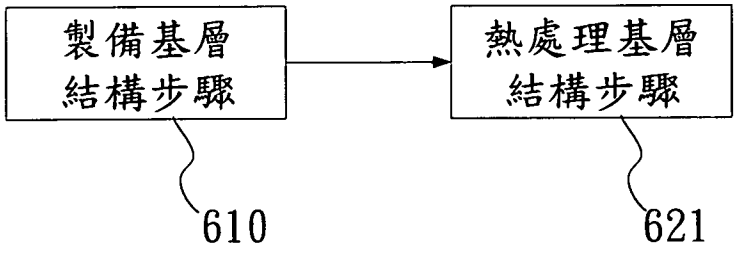
第3圖


提供Se
壓餅步驟
401
預設溫度下
熱處理步驟
403
拋光Se
壓餅步驟
404
濺鍍導電
薄膜層步驟
405
沉積第一
材料層步驟
407
沉積第二
材料層步驟
409
預設時間長度
退火步驟
411

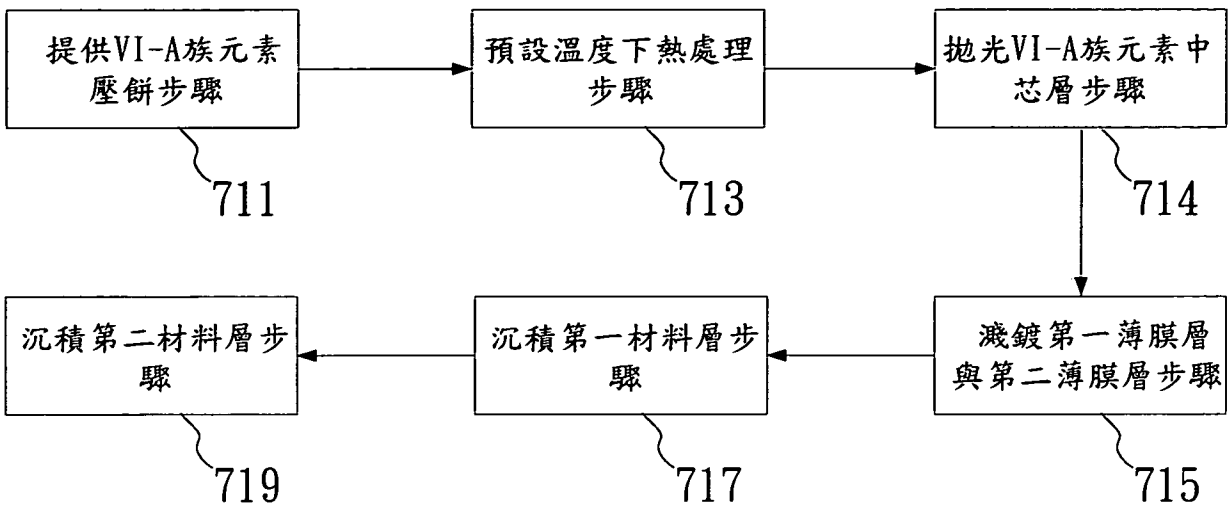
第4圖


提供Se
壓餅步驟
501
預設溫度下
熱處理步驟
503
拋光Se
壓餅步驟
504
濺鍍導電
薄膜層步驟
505
沉積第一
材料層步驟
507
沉積第二
材料層步驟
509
預設時間長度
退火步驟
511

第5圖


製備基層
結構步驟
610
熱處理基層
結構步驟
621

第6圖


提供VI-A族元素壓餅步驟
711
預設溫度下熱處理步驟
713
拋光VI-A族元素中芯層步驟
714
濺鍍第一薄膜層與第二薄膜層步驟
715
沉積第一材料層步驟
717
沉積第二材料層步驟
719

第7圖