



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 202242964 A

(43)公開日：中華民國 111 (2022) 年 11 月 01 日

(21)申請案號：111109151

(22)申請日：中華民國 111 (2022) 年 03 月 14 日

(51)Int. Cl. : H01L21/20 (2006.01)

H01L21/3205(2006.01)

(30)優先權：2021/03/16 美國

63/161,909

(71)申請人：日商東京威力科創股份有限公司 (日本) TOKYO ELECTRON LIMITED (JP)
日本

(72)發明人：尤凱鴻 YU, KAI-HUNG (TW)；張仕昇 CHANG, SHIHSHENG (US)；崔克特英 TRICKETT, YING (US)；劉志方 LIU, ERIC CHIH-FANG (US)；韓蘊 HAN, YUN (US)；張賀楠 ZHANG, HENAN (CN)；瓦伊達科瑞 WAJDA, CORY (US)；克拉克羅伯特 D CLARK, ROBERT D. (US)；盧森克赫里特 J LEUSINK, GERRIT J. (NL)；帕塔奈克吉亞納蘭江 PATTANAIAK, GYANARANJAN (US)；新實寬明 NIIMI, HIROAKI (JP)

(74)代理人：周良謀；周良吉

申請實體審查：無 申請專利範圍項數：25 項 圖式數：5 共 34 頁

(54)名稱

利用低電阻金屬填充半導體裝置中之凹陷特徵部的方法

(57)摘要

一種利用低電阻金屬填充凹陷特徵部的方法。該方法包含：提供一圖案化基板，該圖案化基板含有在一第一層中所形成的一凹陷特徵部以及在該凹陷特徵部中所露出一的第二層；在該凹陷特徵部中之該第一層的一側壁上形成一成核增強層；以及藉由氣相沉積，在該凹陷特徵部中沉積一金屬層，其中，該金屬層係沉積在該第二層上以及在該成核增強層上。可在形成該成核增強層之前，在該凹陷特徵部中的該第二層上選擇性地形成一初始金屬層。

A method for filling recessed features with a low-resistivity metal. The method includes providing a patterned substrate containing a recessed feature formed in a first layer and a second layer that is exposed in the recessed feature, forming a nucleation enhancement layer on a sidewall of the first layer in the recessed feature and depositing a metal layer in the recessed feature by vapor phase deposition, where the metal layer is deposited on the second layer and on the nucleation enhancement layer. An initial metal layer may be selectively formed on the second layer in the recessed feature before forming the nucleation enhancement layer.

指定代表圖：

符號簡單說明：

- 2:圖案化基板
- 100:第一層
- 101:場區域
- 102:第二層
- 103:側壁
- 106a:初始金屬層
- 106b:金屬層
- 109:蝕刻停止層
- 120:成核阻擋層
- 122:成核增強層

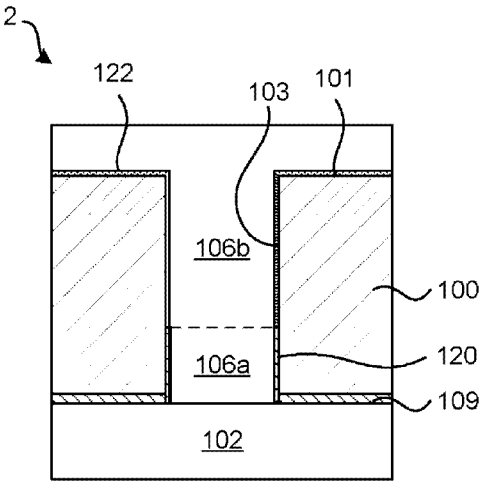


圖 2E



【發明摘要】

【中文發明名稱】 利用低電阻金屬填充半導體裝置中之凹陷特徵部的方法

【英文發明名稱】 METHOD FOR FILLING RECESSED FEATURES IN SEMICONDUCTOR DEVICES WITH A LOW-RESISTIVITY METAL

【中文】

一種利用低電阻金屬填充凹陷特徵部的方法。該方法包含：提供一圖案化基板，該圖案化基板含有在一第一層中所形成的一凹陷特徵部以及在該凹陷特徵部中所露出一的第二層；在該凹陷特徵部中之該第一層的一側壁上形成一成核增強層；以及藉由氣相沉積，在該凹陷特徵部中沉積一金屬層，其中，該金屬層係沉積在該第二層上以及在該成核增強層上。可在形成該成核增強層之前，在該凹陷特徵部中的該第二層上選擇性地形成一初始金屬層。

【英文】

A method for filling recessed features with a low-resistivity metal. The method includes providing a patterned substrate containing a recessed feature formed in a first layer and a second layer that is exposed in the recessed feature, forming a nucleation enhancement layer on a sidewall of the first layer in the recessed feature and depositing a metal layer in the recessed feature by vapor phase deposition, where the metal layer is deposited on the second layer and on the nucleation enhancement layer. An initial metal layer may be selectively formed on the second layer in the recessed feature before forming the nucleation enhancement layer.

【指定代表圖】 圖 2E

第 1 頁，共 2 頁(發明摘要)

【代表圖之符號簡單說明】

2: 圖案化基板

100: 第一層

101: 場區域

102: 第二層

103: 側壁

106a: 初始金屬層

106b: 金屬層

109: 蝕刻停止層

120: 成核阻擋層

122: 成核增強層

【發明說明書】

【中文發明名稱】 利用低電阻金屬填充半導體裝置中之凹陷特徵部的方法

【英文發明名稱】 METHOD FOR FILLING RECESSED FEATURES IN SEMICONDUCTOR DEVICES WITH A LOW-RESISTIVITY METAL

【技術領域】

【0001】 [相關申請之交互參照]本申請案係主張美國臨時專利申請案第63/161,909號之優先權以及其申請日之益處，該優先權基礎案係申請於2021年3月16日，其整體內容乃藉由參考文獻方式合併於此。

【0002】 本發明係關於半導體處理以及半導體裝置，尤其係關於利用低電阻金屬填充半導體裝置中之凹陷特徵部的方法。

【先前技術】

【0003】 半導體裝置包含已填充之凹陷特徵部，該等凹陷特徵部包含形成在例如層間介電質(ILD，interlayer dielectric)之介電材料中的溝槽與介層窗(vias)。在金屬化學氣相沉積(CVD，chemical vapor deposition)期間，介電材料上的金屬成核通常係不良的。可藉由在金屬CVD之前，於凹陷特徵部中沉積具有1-1.5 nm厚度之例如TiN或TaN的襯墊以解決此種問題。該襯墊對金屬提供良好的成核表面以及良好的附著，但該襯墊的存在降低了可沉積在凹陷特徵部中的金屬量並且亦在凹陷特徵部的底部產生高電阻層。因此，需要新方法來進行凹陷特徵部的無空隙金屬填充，而進一步降低襯墊的厚度或不需要使用襯墊。

【發明內容】

【0004】 本發明之實施例係說明利用低電阻金屬填充半導體裝置中之凹陷特徵部的方法。依照一實施例，該方法包含：提供一圖案化基板，該圖案化基板含有在一第一層中所形成的一凹陷特徵部以及在該凹陷特徵部中所露出的一第二層；在該凹陷特徵部中之該第一層的一側壁上形成一成核增強層 (nucleation enhancement layer)；以及藉由氣相沉積，在該凹陷特徵部中沉積一金屬層，其中該金屬層係沉積在該第二層上以及在該成核增強層上。

【0005】 依照另一實施例，該方法包含：提供一圖案化基板，該圖案化基板含有在一第一層中所形成的一凹陷特徵部以及在該凹陷特徵部中所露出的一第二層；在該凹陷特徵部中的該第二層上選擇性地形成一初始金屬層；之後，在該凹陷特徵部中之該第一層的一側壁上形成一成核增強層；以及藉由氣相沉積，在該凹陷特徵部中沉積一金屬層，其中該金屬層係沉積在該初始金屬層上以及在該成核增強層上。

【0006】 依照另一實施例，該方法包含：提供一圖案化基板，該圖案化基板含有在一介電材料中所形成的一凹陷特徵部以及在該凹陷特徵部中所露出的一第二層；在該介電材料上以及在該第二層上沉積一接觸金屬，其中該接觸金屬進行反應，以在該介電材料上形成一金屬氧化物層；從該凹陷特徵部中之該介電材料的一側壁，移除該金屬氧化物層；在該側壁上形成一成核增強層；以及藉由氣相沉積，在該凹陷特徵部中沉積一金屬層，其中該金屬層係沉積在該接觸金屬上以及在該成核增強層上。

【圖式簡單說明】

【0007】 當藉由參考以下結合隨附圖式所考量的詳細說明內容而使本發明及其伴隨之諸多優點變得更好被瞭解時，將輕易獲得本發明及其伴隨之諸多優點的更完整理解，其中：

【0008】 依照本發明之一實施例，圖1A-1D概略地顯示在凹陷特徵部中形成金屬的方法；

【0009】 依照本發明之一實施例，圖2A-2E概略地顯示在凹陷特徵部中形成金屬的方法；

【0010】 依照本發明之一實施例，圖3A-3F概略地顯示在凹陷特徵部中形成金屬的方法；

【0011】 依照本發明之一實施例，圖4A-4F概略地顯示在凹陷特徵部中形成金屬的方法；以及

【0012】 依照本發明之一實施例，圖5顯示凹陷特徵部之Ru金屬填充的穿透式電子顯微鏡(TEM，transmission electron microscope)影像。

【實施方式】

【0013】 本發明之實施例係說明在半導體裝置之凹陷特徵部中沉積低電阻金屬的方法。凹陷特徵部可包括在半導體裝置中所見的簡單與複雜特徵部，例如介層窗、溝槽、以及其組合。該方法提供細微凹陷特徵部的良好無空隙金屬填充，該等細微凹陷特徵部於在金屬填充時不形成空隙的情況下係難以被填充的。該方法可用以利用低電阻金屬來部分或完全地填充凹陷特徵部。所沉積之低電阻金屬可例如包括Ru金屬、Co金屬、W金屬、或其組合。然而，吾人亦可使用其他金屬。

【0014】 依照本發明之一實施例，圖1A-1D概略地顯示在凹陷特徵部中形成金屬的方法。圖案化基板1包含場區域101，該場區域係圍繞在第一層100中所形成的凹陷特徵部110(例如，介層窗孔)。在一範例中，可藉由使用上覆圖案化遮罩(未顯示)的非等向性乾蝕刻來形成凹陷特徵部110。凹陷特徵部110包含側壁

103以及第二層102，該第二層具有位在凹陷特徵部110之底部的曝露表面104。圖案化基板1更包含蝕刻停止層109。

【0015】 依照一實施例，第一層100包含介電材料，且第二層102包含金屬層。介電材料可例如含有SiO₂、SiN、SiCO、SiCN、低介電常數(低k)材料(例如，氟化矽玻璃(FSG，fluorinated silicon glass)、碳摻雜氧化物、聚合物、含SiCOH低k材料、非多孔性低k材料、多孔性低k材料、CVD低k材料、旋塗介電質(SOD，spin-on dielectric)低k材料)、或任何其他合適的介電材料(包括高介電常數(高k)材料)。在某些範例中，凹陷特徵部110的寬度(臨界尺寸(CD，critical dimension))可介於約10 nm與約100 nm之間、介於約10 nm與約20 nm之間、介於約20 nm與約90 nm之間、或介於約40 nm與約80 nm之間。在某些範例中，凹陷特徵部110的深度可介於約40 nm與約200 nm之間、或介於約50 nm與約150 nm之間。然而，該方法亦可用於具有較小或較大CD之凹陷特徵部的無空隙金屬填充。在某些範例中，凹陷特徵部110可具有介於約2與約20之間、或介於約4與約6之間的縱橫比(深度/寬度)。第二層102可包含低電阻金屬，例如Cu金屬、Ru金屬、Co金屬、W金屬、或其組合。在一範例中，第二層102可包含二或更多之堆疊金屬層。堆疊金屬層的範例包括Cu金屬上的Co金屬(Co/Cu)以及Cu金屬上的Ru金屬(Ru/Cu)。在一範例中，第一層100含有SiO₂以及第二層102包含W金屬層，此結構常見於半導體裝置的中段製程(MOL，middle-of-line)區域中。

【0016】 依照一實施例，該方法更包含清除步驟：將圖案化基板1曝露至含H₂氣體，以化學地還原第二層102的曝露表面104並且從凹陷特徵部110移除任何剩餘的蝕刻殘留物。例如，含H₂氣體可由H₂氣體所組成，或含有H₂氣體以及Ar氣體。可在或可不在電漿激發含H₂氣體的情況下執行清除步驟。在一範例中，清除步驟包含在介於約250°C與約400°C之間的基板溫度下，且在介於約250 mTorr與約7 Torr之間的氣體壓力下，將圖案化基板1曝露至H₂氣體與Ar氣體經過

介於約30秒與約60秒之間的時間週期。在某些範例中，第二層102含有Cu金屬或W金屬，且清除步驟將CuO_x或WO_x表面物種化學地還原成對應的元素金屬，從而降低最終裝置中的電阻。

【0017】 該方法更包含在圖案化基板1上形成一成核增強層。該成核增強層將第一層100之側壁103及場區域101上的其他不良成長表面轉變成用於藉由氣相沉積之後續金屬沉積的良好成長表面。此具有以下功效：在該成核增強層上並且在凹陷特徵部110中的第二層102上有效地進行金屬沉積。此允許凹陷特徵部110的無空隙金屬填充。該成核增強層係比TiN及TaN之習知沉積襯墊更薄，因此當使用該成核增強層時，可沉積在凹陷特徵部中的金屬量係更大的。又，缺少襯墊避免了在凹陷特徵部110的底部形成高電阻層。

【0018】 依照一實施例，該成核增強層係藉由以下方式所形成：先形成一成核阻擋層(nucleation blocking layer)，之後將該成核阻擋層轉變成一成核增強層。形成該成核增強層之步驟可包含以一反應物氣體來處理圖案化基板1，該反應物氣體在第一層100的側壁103上與場區域101上形成一成核阻擋層。此被概略地顯示在圖1B中。該反應物氣體含有一表面改質劑，該表面改質劑具有以下特性：阻礙在第一層100上的金屬之沉積，但不對第二層102進行改質。

【0019】 依照一實施例，該反應物氣體含有一分子，該分子能夠在基板上形成自組裝單分子層(SAM，self-assembled monolayer)。SAM係藉由吸附而自發地形成在基板表面上並且組織成有點大之有序域(ordered domains)的分子組件。SAM可包含擁有頭基、尾基、以及末端官能基的分子，以及SAM係藉由在室溫下或高於室溫下從氣相使頭基化學吸附至基板上且之後進行尾基的緩慢組織而加以產生。最初，在小分子密度下，於表面上，被吸附分子形成無序的分子團或者形成有序的二維「平躺相(lying down phase)」，並且在經過幾分鐘至幾小時後，在較高之分子覆蓋率下，於基板表面上開始形成三維結晶或半結晶結構。

頭基係於基板上組裝在一起，而尾基係遠離基板加以組裝。依照一實施例，形成SAM之分子的頭基可包括硫醇、矽烷、或磷酸酯。矽烷的範例包括含有C、H、Cl、F、及Si原子、或C、H、Cl、及Si原子的分子。該分子的非限制性範例包括全氟十二烷基三氯矽烷(perfluorodecyltrichlorosilane)($\text{CF}_3(\text{CF}_2)_7\text{CH}_2\text{CH}_2\text{SiCl}_3$)、全氟癸基硫醇(perfluorodecanethiol)($\text{CF}_3(\text{CF}_2)_7\text{CH}_2\text{CH}_2\text{SH}$)、癸基二甲基氯矽烷(chlorodecyldimethylsilane)($\text{CH}_3(\text{CH}_2)_8\text{CH}_2\text{Si}(\text{CH}_3)_2\text{Cl}$)、以及叔丁基二甲基氯矽烷(tertbutyl(chloro)dimethylsilane)((CH_3)₃CSi(CH_3)₂Cl)。

【0020】 依照本發明之某些實施例，反應物氣體可含有一含矽氣體，其包括烷基胺矽烷、烷基矽烷、烷氧基矽烷、烷基烷氧基矽烷、烷基矽氧烷、烷氧基矽氧烷、烷基烷氧基矽氧烷、芳基矽烷、醯基矽烷、芳基矽氧烷、醯基矽氧烷、矽氮烷、或其任何組合。依照本發明之某些實施例，反應物氣體可選自於下者：二甲基矽烷二甲基胺(DMSDMA，dimethylsilane dimethylamine)、三甲基矽烷二甲基胺(TMSDMA，trimethylsilane dimethylamine)、雙(二甲胺基)二甲基矽烷(BDMADMS，bis(dimethylamino) dimethylsilane)、以及其他烷基胺矽烷。依照其他實施例，反應物氣體可選自於N,O雙三甲基矽基三氟乙醯胺(BSTFA，N,O bistrimethylsilyltrifluoroacetamide)以及三甲基矽基吡咯(TMS-pyrrole，trimethylsilyl-pyrrole)。

【0021】 依照本發明之某些實施例，反應物氣體可含有矽氮烷化合物。矽氮烷為飽和矽-氮氫化物。其結構係類似於矽氧烷，其中--NH—取代--O--。有機矽氮烷前驅物可更含有鍵結至Si原子的至少一烷基。該烷基可例如為甲基、乙基、丙基、或丁基、或其組合。再者，該烷基可為環狀烴基，例如苯基。此外，該烷基可為乙烯基。二矽氮烷為具有附接至矽原子之一到六個甲基或具有附接至矽原子之一到六個乙基的化合物，或者二矽氮烷分子具有附接至矽原子之甲

基與乙基的組合。二矽氮烷的範例包括六甲基二矽氮烷(HMDS，hexamethyldisilazane)以及三甲基二矽氮烷(TMDS，trimethyldisilazane)。

【0022】 在一範例中，第一層100含有SiO₂層，且含有TMSDMA的反應物氣體係與SiO₂層上的親水性羥基(-OH)進行反應，以在SiO₂層上形成含有疏水性-SiMe₃基的成核阻擋層120。

【0023】 該方法更包含以經電漿激發之H₂氣體來處理圖案化基板1，以對成核阻擋層120進行改質。在一範例中，H₂氣體可更包含Ar氣體。據推測，在SiO₂層上具有-SiMe₃基的情況下，對經電漿激發之H₂氣體的曝露會移除Me基之其中一或更多者，從而在-SiMe_x基(x<3)或其附近產生新的吸附位置。

【0024】 之後，該方法更包含以H₂O蒸氣來處理圖案化基板1，以將羥基(-OH)加入經改質的成核阻擋層。此產生了概略顯示於圖1C中的成核增強層122。在一範例中，可在約160°C的基板溫度下執行H₂O蒸氣曝露。在SiO₂層上具有-SiMe_x基的情況下，對H₂O蒸氣的曝露被認為在SiO₂層上形成-SiCOH或-SiCOOH表面物種。

【0025】 在H₂O蒸氣曝露之後，可選地，可執行H^{*}自由基清除步驟，以從圖案化基板1以及處理腔室移除殘留的H₂O。在一範例中，可在約400°C的基板溫度下執行該清除步驟。

【0026】 往回參考圖1B與1C，依照另一實施例，可藉由以經電漿激發之含氮氣體來處理成核阻擋層120而對凹陷特徵部110中之第一層100的側壁103進行改質，以形成成核增強層122。含氮氣體的非限制性範例包括NH₃氣體、N₂氣體、或N₂氣體與H₂氣體。含氮氣體可更包含化學惰性氣體，例如Ar。

【0027】 在形成成核增強層122之後，該方法更包含藉由氣相沉積，在凹陷特徵部110中沉積金屬層106，其中，金屬層106係沉積在第二層102上以及在成核增強層122上。依照一實施例，如圖1D所概略地顯示，凹陷特徵部110可被

金屬層106完全填充而不具有空隙。在一範例中，可藉由蝕刻或化學機械研磨(CMP，chemical mechanical polishing)來移除場區域101上的金屬覆蓋層(overburden)。

【0028】 金屬層106可例如選自於由Ru金屬、Co金屬、以及W金屬所組成的群組。依照本發明之一實施例，Ru金屬可藉由CVD或原子層沉積(ALD，atomic layer deposition)加以沉積。含Ru前驅物的範例包括十二羰基三釷(triruthenium dodecacarbonyl)($\text{Ru}_3(\text{CO})_{12}$)、(2,4-二甲基戊二烯基)(乙基環戊二烯基)釷((2,4-dimethylpentadienyl) (ethylcyclopentadienyl) ruthenium)($\text{Ru}(\text{DMPD})(\text{EtCp})$)、雙(2,4-二甲基戊二烯基)釷(bis(2,4-dimethylpentadienyl) ruthenium)($\text{Ru}(\text{DMPD})_2$)、(4-二甲基戊二烯基)(甲基環戊二烯基)釷(4-dimethylpentadienyl) (methylcyclopentadienyl) ruthenium)($\text{Ru}(\text{DMPD})(\text{MeCp})$)、雙(乙基環戊二烯基)釷(bis(ethylcyclopentadienyl) ruthenium)($\text{Ru}(\text{EtCp})_2$)、以及該等前驅物與其他Ru前驅物之組合。

【0029】 在一範例中，可藉由使用在CO載氣中之 $\text{Ru}_3(\text{CO})_{12}$ 前驅物的CVD，以介於約120°C與約250°C之間的基板溫度、介於約5 mTorr與約500 mTorr之間的氣體壓力、以及介於約100秒與約1000秒之間的氣體曝露時間，沉積Ru金屬。

【0030】 依照本發明之一實施例，圖5顯示凹陷特徵部之Ru金屬填充的TEM影像。凹陷特徵部係形成在介電材料500中，並且在頂部附近具有約24.7 nm的寬度以及在金屬層502上方的底部附近具有約11.5 nm的寬度。使用含有TMSDMA的反應物氣體以在側壁上以及在場區域上形成一成核阻擋層，並且藉由將該成核阻擋層曝露至經電漿激發之 H_2 氣體且之後進行 H_2O 蒸氣曝露而形成一成核增強層。藉由使用在CO載氣中之 $\text{Ru}_3(\text{CO})_{12}$ 前驅物的CVD，以約155°C的

基板溫度、約20 mTorr的氣體壓力、以及約600秒的氣體曝露時間，沉積Ru金屬506。

【0031】 依照本發明之一實施例，圖2A-2E概略地顯示在凹陷特徵部中形成金屬的方法。圖1B的圖案化基板1已被複製成圖2A中的圖案化基板2。圖案化基板2含有在第一層100之側壁103上與場區域101上的成核阻擋層120。

【0032】 該方法包含藉由氣相沉積，在圖案化基板2上沉積初始金屬層106a，其中，初始金屬層106a係優先沉積在凹陷特徵部110中的第二層102上，且初始金屬層106a未完全填充凹陷特徵部110。如圖2B所概略地顯示，金屬沉積對於第二層102可能不完全具有選擇性，以及金屬核107a可沉積在側壁103上以及在場區域101上。相較於在第二層102上，由於在側壁103上以及在场區域101上缺乏合適的成核位置，所以金屬核107a的沉積係時間延遲的。與初始金屬層106a不同，金屬核107a可能形成一非連續層，其中，金屬核107a中之沉積金屬的總量係少於初始金屬層106a中之金屬的量。依照一實施例，可在金屬核107a形成於側壁103上以及場區域101上之前，停止金屬沉積。

【0033】 該方法更包含從圖案化基板2移除金屬核107a，以在凹陷特徵部110中的第二層102上選擇性地形成初始金屬層106a。此被概略地顯示在圖2C中。較佳係可在金屬核107a變得太大而更難以有效移除之前，暫停金屬沉積並且執行該等金屬核的移除。在一範例中，藉由使用含有臭氧(O₃)以及載氣之蝕刻氣體的蝕刻來移除Ru金屬核107a。在曝露至含有O₃之蝕刻氣體後的圖案化基板2的分析顯示了幾乎不對第一層100的介電材料造成損壞。可藉由在含有圖案化基板2之處理腔室中的電漿激發來產生含有O₃的蝕刻氣體，或者可使用臭氧產生器來遠端產生含有O₃的蝕刻氣體，而O₃流入處理腔室中並曝露至圖案化基板2。

【0034】 之後，可在曝露至蝕刻氣體以移除金屬核107a之後，執行熱處理步驟，其包含將圖案化基板2曝露至含H₂氣體，以化學地還原初始金屬層106a的

曝露表面。舉例而言，含 H_2 氣體可由 H_2 氣體所組成，或含有 H_2 氣體以及Ar氣體。可在具有或不具有含 H_2 氣體之電漿激發的情況下，執行可選的熱處理步驟。在一範例中，熱處理包含在介於約 $300^{\circ}C$ 與約 $350^{\circ}C$ 之間的基板溫度下，且在介於約250 mTorr與約7 Torr之間的氣體壓力下，將圖案化基板2曝露至 H_2 氣體與Ar氣體經過介於約30秒與約60秒之間的時間週期。在一範例中，初始金屬層106a含有Ru金屬，且可選的第二熱處理步驟將任何 RuO_x 表面物種化學地還原成對應的Ru元素金屬。

【0035】 依照一實施例，沉積初始金屬層106a與金屬核107a、以及移除金屬核107a的步驟可被重複至少一次，以增加凹陷特徵部110中之初始金屬層106a的厚度。

【0036】 該方法更包含以經電漿激發之 H_2 氣體來處理圖案化基板2，以對在凹陷特徵部110中之初始金屬層106a上方的側壁103上的成核阻擋層120進行改質。在一範例中， H_2 氣體可更包含Ar氣體。之後，該方法更包含以 H_2O 蒸氣來處理圖案化基板2，以將羥基(-OH)加入經改質的成核阻擋層。此在凹陷特徵部110中之初始金屬層106a上方產生成核增強層122。此被概略地顯示在圖2D中。在 SiO_2 層上具有 $-SiMe_x$ 基的情況下，對 H_2O 蒸氣的曝露被認為在 SiO_2 層上形成 $-SiCOH$ 或 $-SiCOOH$ 物種。

【0037】 在 H_2O 蒸氣曝露之後，可執行 H^* 自由基清除步驟，以從圖案化基板2以及處理腔室移除殘留的 H_2O 。在一範例中，可在約 $400^{\circ}C$ 的基板溫度下執行該清除步驟。

【0038】 該方法更包含藉由氣相沉積，在凹陷特徵部110中沉積金屬層106b，其中，金屬層106b係沉積在初始金屬層106a上以及在側壁103上的成核增強層122上。依照圖2E所顯示的一實施例，凹陷特徵部110可被金屬層106a與106b完全填充。在一範例中，可藉由蝕刻或CMP來移除金屬覆蓋層。

【0039】 相較於圖1A-1D所述之方法，圖2A-2E所述之方法可提供窄高縱橫比凹陷特徵部的改善無空隙金屬填充。此乃因為圖2D中的成核增強層122係在凹陷特徵部110之容積的一部分已利用金屬層106a加以填充之後被形成於側壁表面103上，從而在完全填充凹陷特徵部110時降低所需之額外金屬的量並且降低空隙的可能性。

【0040】 依照本發明之另一實施例，圖3A-3F概略地顯示在凹陷特徵部中形成金屬的方法。圖案化基板3係類似於圖1A中的圖案化基板1，但含有包含場區域301的雙鑲嵌結構，該場區域係圍繞在第一層300中所形成的凹陷特徵部314(包含凹陷特徵部310(例如，介層窗)以及凹陷特徵部312(例如，溝槽))。凹陷特徵部312含有側壁303與底部313，以及凹陷特徵部310含有側壁305與具有曝露表面304的第二層302。圖案化基板3更包含蝕刻停止層309。在一範例中，第一層300含有低k材料，以及第二層302包含Cu金屬層。此結構常見於半導體裝置的後段製程(BEOL，back-end-of-line)區域中。

【0041】 該方法可更包含清除步驟，該清除步驟包含將圖案化基板3曝露至含H₂氣體，以化學地還原第二層302的曝露表面304。舉例而言，含H₂氣體可由H₂氣體所組成，或含有H₂氣體以及Ar氣體。可在具有或不具有含H₂氣體之電漿激發的情況下執行該清除步驟。在一範例中，該清除包含在介於約250°C與約400°C之間的基板溫度下，且在介於約250 mTorr與約7 Torr之間的氣體壓力下，將圖案化基板3曝露至H₂氣體以及Ar氣體經過介於約30秒與約60秒之間的時間週期。在某些範例中，第二層302含有Cu金屬或W金屬，且該清除步驟將CuO_x或WO_x表面物種化學地還原成對應的元素金屬，並因此降低最終裝置中的電阻。

【0042】 該方法更包含以反應物氣體來處理圖案化基板3，以在側壁303與305、底部313上、以及在第一層300的場區域301上形成成核阻擋層320。此被概略地顯示在圖3B中。以上參考圖1B來說明成核阻擋層的形成。

【0043】 該方法更包含藉由氣相沉積，在圖案化基板3上沉積初始金屬層306a，其中，初始金屬層306a係優先沉積在凹陷特徵部310中的第二層302上。如圖3C所概略地顯示，金屬沉積可能不完全具有選擇性，以及金屬核307a可沉積在側壁303與305上、在底部313上、以及在場區域301上。與初始金屬層306a不同，金屬核307a可能形成一非連續層，其中，金屬核307a中之金屬的總量係少於初始金屬層306a中之金屬的量。

【0044】 該方法更包含從圖案化基板3移除金屬核307a，以在凹陷特徵部310中的第二層302上選擇性地形成初始金屬層306a。此被概略地顯示在圖3D中。較佳係可在金屬核307a變得太大而更難以有效移除之前，暫停金屬沉積並且執行該等金屬核的移除。在一範例中，藉由使用含有臭氧(O₃)以及載氣之蝕刻氣體的蝕刻來移除Ru金屬核307a。可藉由在含有圖案化基板3之處理腔室中的電漿激發來產生含有O₃的蝕刻氣體，或者可使用臭氧產生器來遠端產生含有O₃的蝕刻氣體並且使該蝕刻氣體流入處理腔室中並曝露至圖案化基板3。

【0045】 之後，可在曝露至蝕刻氣體以移除金屬核307a之後，執行熱處理步驟，其包含將圖案化基板3曝露至含H₂氣體，以化學地還原初始金屬層306a的曝露表面。舉例而言，含H₂氣體可由H₂氣體所組成，或含有H₂氣體以及Ar氣體。可在具有或不具有含H₂氣體之電漿激發的情況下，執行可選的熱處理步驟。在一範例中，該清除包含在介於約300°C與約350°C之間的基板溫度下，且在介於約250 mTorr與約7 Torr之間的氣體壓力下，將圖案化基板3曝露至H₂氣體與Ar氣體經過介於約30秒與約60秒之間的時間週期。在一範例中，初始金屬層306a含有Ru金屬，且可選的第二熱處理步驟將任何RuO_x表面物種化學地還原成對應的Ru元素金屬。

【0046】 依照一實施例，沉積金屬層以及移除金屬核的步驟可被重複至少一次，以增加凹陷特徵部310中之初始金屬層306a的厚度。在一範例中，沉積金屬層以及移除金屬核的步驟可被重複直到凹陷特徵部310被完全填充為止。

【0047】 該方法更包含以經電漿激發之 H_2 氣體來處理圖案化基板3，以對在凹陷特徵部310中之初始金屬層306a上方之側壁305上、在凹陷特徵部312中之側壁303上及底部313上、以及在場區域301上的成核阻擋層320進行改質。之後，該方法更包含以 H_2O 蒸氣來處理圖案化基板3，以將羥基(-OH)加入經改質的成核阻擋層。如圖3E所概略地顯示，此在初始金屬層306a上方產生成核增強層322。在 SiO_2 層上具有 $-SiMe_x$ 基的情況下，對 H_2O 蒸氣的曝露被認為形成 $-SiCOH$ 或 $-SiCOOH$ 物種。

【0048】 在 H_2O 蒸氣曝露之後，可執行 H^* 自由基清除步驟，以從圖案化基板3以及處理腔室移除殘留的 H_2O 。在一範例中，可在約 $400^\circ C$ 的基板溫度下執行該清除步驟。

【0049】 該方法更包含藉由氣相沉積，在凹陷特徵部310中沉積金屬層306b，其中，金屬層306b係沉積在初始金屬層306a上以及在成核增強層322上。依照圖3F所顯示的一實施例，凹陷特徵部310與312可被金屬層306a與306b完全填充。在一範例中，可藉由蝕刻或CMP來移除金屬覆蓋層。

【0050】 依照本發明之另一實施例，圖4A-4F概略地顯示在凹陷特徵部中形成金屬的方法。在圖4A中，圖案化基板4包含場區域401，該場區域係圍繞在第一層400中所形成的凹陷特徵部410。凹陷特徵部410含有側壁403以及位在凹陷特徵部410之底部的第二層402。第二層402於其上含有氧化物層415。在一範例中，第一層400含有低k材料，第二層402含有磊晶Si或SiGe層，以及氧化物層415包含 SiO_x 或 $SiGeO_x$ 。

【0051】 該方法包含清除步驟，該清除步驟包含執行化學氧化物移除(COR，chemical oxide removal)，以移除氧化物層415。如圖4B所概略地顯示，該氧化物移除在第二層402上產生潔淨表面404。在一範例中，該COR包含 NH_3 與HF的氣體曝露，之後進行從圖案化基板4移除揮發性反應副產物的熱處理。

【0052】 該方法更包含在圖案化基板4上保角地沉積接觸金屬。舉例而言，該接觸金屬可包括鈦(Ti)金屬或鈷(Co)金屬。在Ti金屬的範例中，Ti金屬係與第一層400之表面上的氧進行反應，以在側壁403上以及在場區域401上形成 TiO_x 層423，但在潔淨表面404上沉積Ti金屬層425。此被概略地顯示在圖4C中。在一範例中，Ti金屬層可藉由電漿增強CVD加以沉積。

【0053】 之後，該方法更包含藉由乾蝕刻製程從側壁403以及場區域401選擇性地移除 TiO_x 層423。此被概略地顯示在圖4D中。

【0054】 之後，藉由利用經電漿激發之含氮氣體來處理圖案化基板4而對側壁403與場區域401進行改質，以形成成核增強層427。含氮氣體的非限制性範例包括 NH_3 氣體、 N_2 氣體、或 N_2 氣體與 H_2 氣體。含氮氣體可更包含化學惰性氣體，例如Ar。

【0055】 依照另一實施例，可如以上參考圖1C中之成核增強層122所述，形成成核增強層427。

【0056】 該方法更包含藉由氣相沉積，在凹陷特徵部410中沉積金屬層406，其中，金屬層406係沉積在Ti金屬層425上以及在成核增強層427上。依照一實施例，如圖4F所概略地顯示，凹陷特徵部410可被金屬層406完全填充而不具有空隙。在一範例中，可藉由蝕刻或CMP來移除金屬覆蓋層。

【0057】 已在各種實施例中揭露利用低電阻金屬填充半導體裝置中之凹陷特徵部的方法。上述本發明之實施例的說明內容已為了例示與說明之目的而被提出。此並非意指窮舉或將本發明限制於所揭露之精確形式。此說明內容與

以下請求項包含僅用於說明目的並且不被解釋為限制的用語。熟習相關技術者可明白，根據以上教示，諸多修改與變化係可能的。熟習相關技術者將認識圖式中所示之各種構件的各種等效組合與替代。因此，意指本發明之範圍並非係由此詳細說明內容所限制，而係由隨附之請求項所限制。

【符號說明】

【0058】

- 1: 圖案化基板
- 2: 圖案化基板
- 3: 圖案化基板
- 4: 圖案化基板
- 100: 第一層
- 101: 場區域
- 102: 第二層
- 103: 側壁
- 104: 曝露表面
- 106: 金屬層
- 106a: 初始金屬層
- 106b: 金屬層
- 107a: 金屬核
- 109: 蝕刻停止層
- 110: 凹陷特徵部
- 120: 成核阻擋層
- 122: 成核增強層

300: 第一層
301: 場區域
302: 第二層
303: 側壁
304: 曝露表面
305: 側壁
306a: 初始金屬層
306b: 金屬層
307a: 金屬核
309: 蝕刻停止層
310: 凹陷特徵部
312: 凹陷特徵部
313: 底部
314: 凹陷特徵部
320: 成核阻擋層
322: 成核增強層
400: 第一層
401: 場區域
402: 第二層
403: 側壁
404: 潔淨表面
406: 金屬層
410: 凹陷特徵部
415: 氧化物層

423: TiO_x層

425: Ti金屬層

427: 成核增強層

500: 介電材料

502: 金屬層

506: Ru金屬

【發明申請專利範圍】

【請求項1】一種形成半導體裝置的方法，該方法包含以下步驟：

提供一圖案化基板，該圖案化基板含有在一第一層中所形成的一凹陷特徵部以及在該凹陷特徵部中所露出一的第一二層；

在該凹陷特徵部中之該第一層的一側壁上形成一成核增強層；以及

藉由氣相沉積，在該凹陷特徵部中沉積一金屬層，其中該金屬層係沉積在該第二層上以及在該成核增強層上。

【請求項2】如請求項1所述之形成半導體裝置的方法，其中形成該成核增強層之步驟包含：

將該圖案化基板曝露至一反應物氣體，以在該側壁上形成一成核阻擋層；

以一經電漿激發之 H_2 氣體來處理該圖案化基板，以對該成核阻擋層進行改質；以及

將該圖案化基板曝露至 H_2O 蒸氣，以將羥基加入經改質的該成核阻擋層。

【請求項3】如請求項2所述之形成半導體裝置的方法，其中該成核阻擋層包含一自組裝單分子層(SAM，self-assembled monolayer)。

【請求項4】如請求項2所述之形成半導體裝置的方法，其中該反應物氣體含有烷基胺矽烷、烷基矽烷、烷氧基矽烷、烷基烷氧基矽烷、烷基矽氧烷、烷氧基矽氧烷、烷基烷氧基矽氧烷、芳基矽烷、醯基矽烷、芳基矽氧烷、醯基矽氧烷、矽氮烷、或其組合。

【請求項5】如請求項1所述之形成半導體裝置的方法，其中形成該成核增強層之步驟包含：

將該圖案化基板曝露至一反應物氣體，以在該側壁上形成一成核阻擋層；
以及

將該圖案化基板曝露至一經電漿激發之含氮氣體，以對該成核阻擋層進行改質。

【請求項6】如請求項5所述之形成半導體裝置的方法，其中該反應物氣體含有烷基胺矽烷、烷基矽烷、烷氧基矽烷、烷基烷氧基矽烷、烷基矽氧烷、烷氧基矽氧烷、烷基烷氧基矽氧烷、芳基矽烷、醯基矽烷、芳基矽氧烷、醯基矽氧烷、矽氮烷、或其組合。

【請求項7】如請求項1所述之形成半導體裝置的方法，其中該第一層包含一介電材料，以及該第二層包含一金屬。

【請求項8】如請求項1所述之形成半導體裝置的方法，其中該凹陷特徵部包含一介層窗孔以及位在該介層窗孔上方的一溝槽，且其中該金屬層未填滿整個該介層窗孔。

【請求項9】如請求項1所述之形成半導體裝置的方法，其中該第二層係選自於由Ru金屬、Co金屬、以及W金屬所組成的群組，以及該金屬層係選自於由Cu金屬、Ru金屬、Co金屬、W金屬、以及其組合所組成的群組。

【請求項10】一種形成半導體裝置的方法，該方法包含以下步驟：

第 2 頁，共 6 頁(發明申請專利範圍)

提供一圖案化基板，該圖案化基板含有在一第一層中所形成的一凹陷特徵部以及在該凹陷特徵部中所露出一的第二層；

在該凹陷特徵部中的該第二層上選擇性地形成一初始金屬層；

之後，在該凹陷特徵部中之該第一層的一側壁上形成一成核增強層；以及

藉由氣相沉積，在該凹陷特徵部中沉積一金屬層，其中該金屬層係沉積在該初始金屬層上以及在該成核增強層上。

【請求項11】如請求項10所述之形成半導體裝置的方法，其中沉積該初始金屬層之步驟更在該第一層的該側壁上沉積金屬核，該方法更包含從該側壁移除該等金屬核。

【請求項12】如請求項11所述之形成半導體裝置的方法，更包含：

重複沉積該金屬層與移除該等金屬核至少一次，以增加該凹陷特徵部中之該初始金屬層的厚度。

【請求項13】如請求項10所述之形成半導體裝置的方法，其中形成該成核增強層之步驟包含：

將該圖案化基板曝露至一反應物氣體，以在該側壁上形成一成核阻擋層；

以一經電漿激發之 H_2 氣體來處理該圖案化基板，以對該成核阻擋層進行改質；以及

將該圖案化基板曝露至 H_2O 蒸氣，以將羥基加入經改質的該成核阻擋層。

【請求項14】如請求項13所述之形成半導體裝置的方法，其中該成核阻擋層包含一自組裝單分子層(SAM，self-assembled monolayer)。

【請求項15】如請求項13所述之形成半導體裝置的方法，其中該反應物氣體含有烷基胺矽烷、烷基矽烷、烷氧基矽烷、烷基烷氧基矽烷、烷基矽氧烷、烷氧基矽氧烷、烷基烷氧基矽氧烷、芳基矽烷、鹼基矽烷、芳基矽氧烷、鹼基矽氧烷、矽氮烷、或其組合。

【請求項16】如請求項10所述之形成半導體裝置的方法，其中形成該成核增強層之步驟包含：

將該圖案化基板曝露至一反應物氣體，以在該側壁上形成一成核阻擋層；
以及

將該圖案化基板曝露至一經電漿激發之含氮氣體，以對該成核阻擋層進行改質。

【請求項17】如請求項16所述之形成半導體裝置的方法，其中該反應物氣體含有烷基胺矽烷、烷基矽烷、烷氧基矽烷、烷基烷氧基矽烷、烷基矽氧烷、烷氧基矽氧烷、烷基烷氧基矽氧烷、芳基矽烷、鹼基矽烷、芳基矽氧烷、鹼基矽氧烷、矽氮烷、或其組合。

【請求項18】如請求項10所述之形成半導體裝置的方法，其中該第一層包含一介電材料，以及該第二層包含一金屬。

【請求項19】如請求項10所述之形成半導體裝置的方法，其中該凹陷特徵部包含一介層窗孔以及位在該介層窗孔上方的一溝槽，且其中該初始金屬層部分地填充該介層窗孔。

【請求項20】一種形成半導體裝置的方法，該方法包含以下步驟：

提供一圖案化基板，該圖案化基板含有在一介電材料中所形成的一凹陷特徵部以及在該凹陷特徵部中所露出一第一層；

在該介電材料上以及在該第二層上沉積一接觸金屬，其中該接觸金屬進行反應，以在該介電材料上形成一金屬氧化物層；

從該凹陷特徵部中之該介電材料的一側壁，移除該金屬氧化物層；

在該側壁上形成一成核增強層；以及

藉由氣相沉積，在該凹陷特徵部中沉積一金屬層，其中該金屬層係沉積在該接觸金屬上以及在該成核增強層上。

【請求項21】如請求項20所述之形成半導體裝置的方法，其中該金屬層完全填充該凹陷特徵部。

【請求項22】如請求項20所述之形成半導體裝置的方法，其中該接觸金屬含有Ti或Co。

【請求項23】如請求項20所述之形成半導體裝置的方法，其中形成該成核增強層之步驟包含：

將該圖案化基板曝露於一反應物氣體，以在該側壁上形成一成核阻擋層；以及

以一經電漿激發之含氮氣體來處理該圖案化基板，以對該凹陷特徵部中之該介電材料的該側壁進行改質。

【請求項24】如請求項23所述之形成半導體裝置的方法，其中該成核阻擋層包含一自組裝單分子層(SAM，self-assembled monolayer)。

【請求項25】如請求項23所述之形成半導體裝置的方法，其中該反應物氣體含有烷基胺矽烷、烷基矽烷、烷氧基矽烷、烷基烷氧基矽烷、烷基矽氧烷、烷氧基矽氧烷、烷基烷氧基矽氧烷、芳基矽烷、醯基矽烷、芳基矽氧烷、醯基矽氧烷、矽氮烷、或其組合。

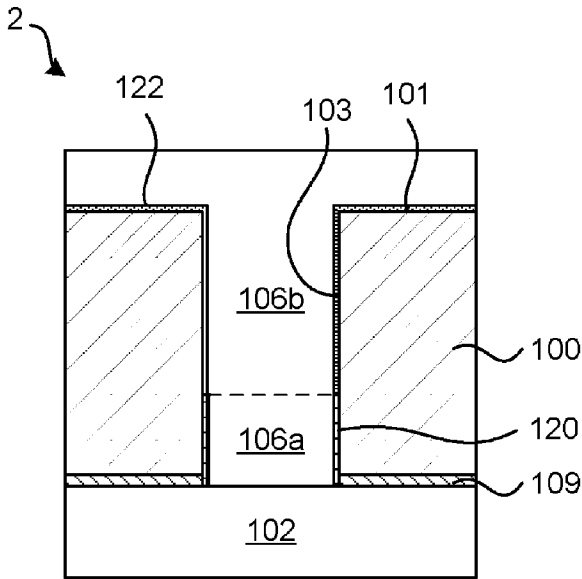
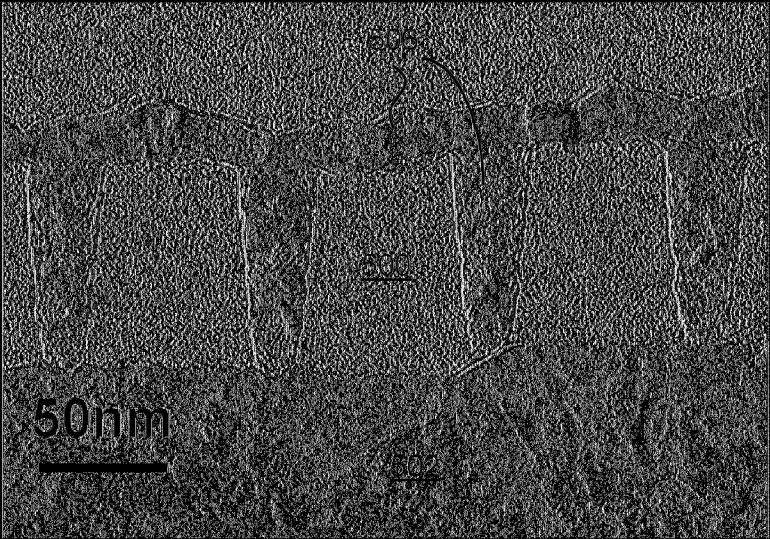


圖 2E



[圖] 5