



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2022-0166109
(43) 공개일자 2022년12월16일

(51) 국제특허분류(Int. Cl.)

H04N 5/369 (2011.01) H04N 5/345 (2011.01)

H04N 5/376 (2011.01) H04N 5/378 (2011.01)

(52) CPC특허분류

H04N 5/36965 (2021.08)

H04N 5/3456 (2013.01)

(21) 출원번호 10-2021-0075011

(22) 출원일자 2021년06월09일

심사청구일자 없음

(71) 출원인

에스케이하이닉스 주식회사

경기도 이천시 부발읍 경충대로 2091

울산과학기술원

울산광역시 울주군 언양읍 유니스트길 50

(72) 발명자

김성진

경기도 광명시 양지로 16, 107동 2502호

박다환

인천광역시 연수구 해돋이로6번길 33, 112동 1202호

(74) 대리인

이철희

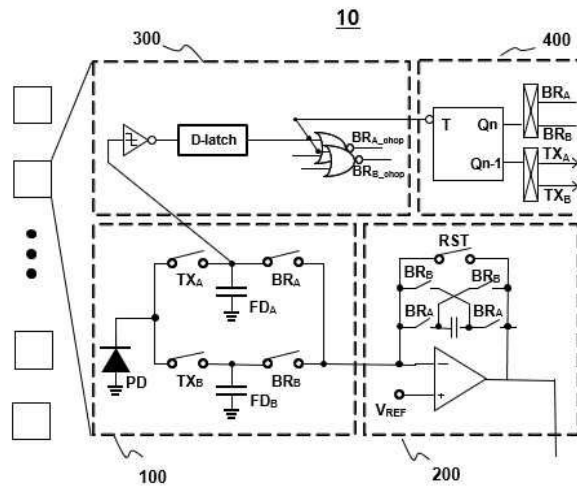
전체 청구항 수 : 총 11 항

(54) 발명의 명칭 배경광 억제를 위한 아이-티오에프 픽셀 회로

(57) 요약

본 발명은 아이-티오에프 카메라에 적용되는 픽셀 회로에서 배경광의 영향을 최소화하기 위하여 각 픽셀 별로 필요한 회로를 배치하여 적응형으로 동작시켜 피사체의 깊이 영상을 보다 효과적으로 획득하기 위한 것이다.

대표도 - 도1



(52) CPC특허분류

H04N 5/3765 (2013.01)

H04N 5/378 (2013.01)

명세서

청구범위

청구항 1

포토 다이오드로부터 두 개의 탭으로 분기된 픽셀 커패시터들, 저장 스위치들 및 전달 스위치들을 포함하는 2탭 픽셀회로;

상기 픽셀 커패시터들로부터 전달된 전하를 축적하는 커패시터 및 상기 축적을 위한 전환 스위치들을 포함하는 인-픽셀 시그마 델타 회로;

상기 픽셀 커패시터들의 상태에 따라 상기 전환 스위치들의 스위칭 상태를 결정하는 적응형 시그마 델타 컨트롤러;

상기 적응형 시그마 델타 컨트롤러의 적응 동작에 따라 상기 2탭 픽셀회로의 상기 저장 스위치들 및 상기 전달 스위치들을 선택적으로 스위칭하도록 지시하는 초핑 컨트롤러;를 포함하는 배경광 억제를 위한 아이-티오에프 픽셀 회로.

청구항 2

제 1항에 있어서, 상기 2탭 픽셀회로, 상기 인-픽셀 시그마 델타 회로, 상기 적응형 시그마 델타 컨트롤러, 상기 초핑 컨트롤러는 각 픽셀별로 배치된 것을 특징으로 하는 배경광 억제를 위한 아이-티오에프 픽셀 회로.

청구항 3

제 1항에 있어서, 상기 저장 스위치들은 상기 초핑 컨트롤러의 지시에 따라 선택적으로 턴-온되는 것을 특징으로 하는 배경광 억제를 위한 아이-티오에프 픽셀 회로.

청구항 4

제 1항에 있어서, 상기 인-픽셀 시그마 델타 회로의 상기 전환 스위치들의 동작에 의해 상기 축적 커패시터의 양 전극의 연결 상태가 서로 교환되는 것을 특징으로 하는 배경광 억제를 위한 아이-티오에프 픽셀 회로.

청구항 5

제 4항에 있어서, 상기 교환은 상기 전환 스위치들의 턴-온 및 턴-오프 상태가 서로 맞바뀔에 의해 이루어지는 것을 특징으로 하는 배경광 억제를 위한 아이-티오에프 픽셀 회로.

청구항 6

제 5항에 있어서, 상기 맞바뀔에 의해 상기 축적 커패시터에 저장된 전하의 일부가 제거되는 것을 특징으로 하는 배경광 억제를 위한 아이-티오에프 픽셀 회로.

청구항 7

제 1항에 있어서, 상기 2탭 픽셀 회로의 상기 저장 스위치들은 상기 초핑 컨트롤러의 동작에 의해 서로 교번적으로 턴-온되는 것을 특징으로 하는 배경광 억제를 위한 아이-티오에프 픽셀 회로.

청구항 8

제 1항에 있어서, 상기 적응형 시그마 델타 컨트롤러는 상기 픽셀 커패시터의 전하량에 따라 동작 상태를 결정하는 것을 특징으로 하는 배경광 억제를 위한 아이-티오에프 픽셀 회로.

청구항 9

제 1항에 있어서, 상기 적응형 시그마 델타 컨트롤러는 상기 픽셀 커패시터의 전하량이 미리 설정된 임계치를 초과하면 그 동작 상태가 바뀌는 것을 특징으로 하는 배경광 억제를 위한 아이-티오에프 픽셀 회로.

청구항 10

제 1항에 있어서, 상기 초평 컨트롤러의 상기 제어는 상기 2탭 픽셀회로의 상기 저장 스위치들 및 상기 전달 스위치들을 선택적으로 스위칭하도록 지시하는 것을 특징으로 하는 배경광 억제를 위한 아이-티오에프 픽셀 회로.

청구항 11

제 10항에 있어서, 상기 스위칭은 상기 2탭 픽셀회로의 상기 저장 스위치들 및 상기 전달 스위치들의 일부가 상기 저장 스위치들 및 상기 전달 스위치들의 다른 일부와는 서로 교번적인 스위칭인 것을 특징으로 하는 배경광 억제를 위한 아이-티오에프 픽셀 회로.

발명의 설명

기술 분야

[0001] 본 발명은 아이-티오에프(I-TOF) 픽셀 외부에서 들어오는 배경광의 세기에 따라 적응적으로 동작하여 배경광을 효과적으로 억제할 수 있는 픽셀 회로에 관한 것으로 각 픽셀 별로 이러한 회로를 장착하여 획득된 깊이(DEPTH) 영상의 신뢰성을 확보하는 회로 기술에 관한 것이다.

배경 기술

[0002] 최근 반도체 기술의 발달로 카메라를 내장시킨 IT기기들도 더욱 기능이 다양화되었다. 씨씨디(CCD)나 씨모스 이미지 센서(CIS) 소자들을 이용하여 영상을 획득하고 처리하는 기술 역시 급속하게 발달하게 되었다. 3차원 영상을 획득하기 위한 기술 가운데 티오에프(TOF, Time-of-Flight) 기법이 최근 많이 쓰이고 있는데, 티오에프란 광원으로부터 방출된 빛이 피사체에 반사되어 돌아오는 시간을 측정하여 광원과 피사체 사이의 거리를 알아내어 깊이 영상을 획득하는 방식을 말한다. 티오에프 기법 가운데 빛이 광원에서 출발한 시간과 피사체에서 반사된 빛이 광원 부근에 위치한 센서에 도달한 시간의 차이에 의해 계산하는 방식을 직접 티오에프(Direct TOF) 방식이라고 한다. 빛의 속도는 불변이므로 시간차만 알면 쉽게 광원과 피사체 사이의 거리를 간단히 계산해 낼 수 있다. 그러나 이 방식은 다음과 같은 단점이 있다. 빛은 1 나노초(nano second) 동안 30 센티미터를 진행하므로 피사체의 깊이 영상을 얻기 위해서는 나노초보다 더 작은 피코초(pico second)의 분해능을 필요로 하는데 현재의 반도체 소자의 동작 속도로 보면 피코초의 분해능을 다루기에 다소 무리가 있다.

[0003] 이를 개선하고자 간접 방식인 아이-티오에프(Indirect TOF) 방식이 개발되었다. 이는 빛을 특정 주파수의 신호로 변조하여 보내고, 피사체로부터 반사된 변조 신호가 센서에 도달하였을 때 양 신호의 위상차를 검출하여 피사체의 거리를 알아내는 방식이다. 변조 방식은 필요에 따라 펄스 신호나 싸인파를 대상으로 할 수 있다. 펄스 신호인 경우에는 온, 오프 동작 주기에 따라 빛의 점멸 주기가 바뀐다. 예를 들어 20 MHz의 펄스 신호인 경우에는 빛이 50 나노초 간격으로 점멸이 반복되는 것이다.

[0004] 그러나 아이-티오에프 방식이라 하더라도 여러가지 단점이 존재한다. 첫번째 단점은 태양광이나 실내광 등의 배경광에 의한 영향을 받는다는 점이다. 수신측에서 위상별로 동작하는 각 펄스 신호 구간에서 배경광 역시 저장된다. 이 배경광에는 서로 저장값이 서로 달라 적절히 빼주어야 배경광의 영향으로부터 탈피할 수 있는데, 이 과정이 정확하게 이루어져야 하는 단점이 있다. 다른 단점으로는 배경광이 영향이 클 경우, 수신측 센서가 미리 포화되어 제대로 된 신호를 수용할 수가 없다는 점이다. 즉 센서를 구성하고 있는 포토 다이오드의 광량이 딱 차서 피사체로부터의 광 신호를 받을 수 없는 문제점이 있다.

선행기술문헌

[0005] 특허문헌1 : 미국 공개특허 20180234107 (2018.08.16)

[0006] 특허문헌2 : 일본 공개특허 32161992 (2020.10.01)

발명의 내용

해결하려는 과제

[0007] 본 발명이 해결하고자 하는 기술적 과제는, 아이-티오에프 카메라를 이용할 때 배경광에 의해 픽셀이 포화됨을 방지할 수 있도록 배경광을 적절히 제거할 수 있도록 하는데 있다.

[0008] 본 발명이 해결하고자 하는 다른 기술적 과제는, 아이-티오프 카메라를 이용하여 피사체의 깊이 영상을 획득할 때 배경광에 의한 영향을 최소화하는데 있다.

과제의 해결 수단

[0009] 상기 과제를 해결하기 위한 본 발명의 일 실시예는, 포토 다이오드로부터 두 개의 탭으로 분기된 픽셀 커패시터들, 저장 스위치들 및 전달 스위치들을 포함하는 2탭 픽셀회로; 상기 픽셀 커패시터들로부터 전달된 전하를 축적하는 커패시터 및 상기 축적을 위한 전환 스위치들을 포함하는 인-픽셀 시그마 델타 회로; 상기 픽셀 커패시터들의 상태에 따라 상기 전환 스위치들의 스위칭 상태를 결정하는 적응형 시그마 델타 컨트롤러; 상기 적응형 시그마 델타 컨트롤러의 적응 동작에 따라 상기 2탭 픽셀회로의 상기 저장 스위치들 및 상기 전달 스위치들을 선택적으로 스위칭하도록 지시하는 초핑 컨트롤러;를 포함하는 배경광 억제를 위한 아이-티오프 픽셀 회로인 것을 특징으로 한다.

발명의 효과

[0010] 본 발명으로 인해 티오프 카메라에서 획득한 영상에서 배경광에 의한 영향을 최소화하여 화질 저하를 막을 수 있게 되어 보다 깨끗한 영상을 얻을 수 있다.

도면의 간단한 설명

[0011] 도 1은 본 발명의 전체 회로를 개략적으로 도시한 도면이다.

도 1은 본 발명의 전체 회로를 개략적으로 도시한 도면이다.

도 2는 축적 커패시터의 차분 신호가 저장됨을 설명하는 도면이다.

도 3은 축적 커패시터에 전달되는 전하와 이를 다음 단계에 전달하는 회로에 관한 것이다.

도 4는 정상 위상에서 인-픽셀 회로의 동작을 설명하기 위한 도면이다.

도 5는 다른 위상에서 인-픽셀 회로의 동작을 설명하기 위한 도면이다.

도 6은 초핑 컨트롤러에 의해 영향받는 2탭 픽셀 회로의 동작 설명하기 위한 도면이다.

도 7은 초핑에 의하여 다른 위상에서의 인-픽셀 회로의 동작을 설명하기 위한 도면이다.

도 8은 인-픽셀의 축적 커패시터의 전극 연결 맞바꿈을 설명하기 위한 도면이다.

도 9는 임계치를 넘은 경우에 적응형 시그마 델타 회로의 동작을 설명하기 위한 도면이다.

도 10은 임계치에 도달하지 못한 경우에 적응형 시그마 델타 회로의 동작을 설명하기 위한 도면이다.

도 11은 초핑 컨트롤러가 2탭 픽셀 회로를 스위칭을 제어하는 것을 설명하는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0012] 이하, 첨부한 도면들을 참고하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 본 발명의 실시예에 대하여 상세히 설명하기로 한다. 각 도면에 제시된 참조부호들 중 동일한 참조부호는 동일한 부재를 나타낸다.

[0013] 본 발명을 설명함에 있어서 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다.

[0014] 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되는 것은 아니며, 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다.

[0015] 이하, 관련 도면을 참고로 하여 본 발명을 설명한다.

[0016] 본 발명의 픽셀 회로(10)는 도 1에 도시된 것과 같이 포토 다이오드, 포토 다이오드에서 2 탭(tab)으로 분기되어 형성된 픽셀 커패시터 및 관련 스위치들로 구성된 2탭 픽셀 회로(100), 인-픽셀(in-pixel) 시그마 델타 회로(200), 적응형 시그마 델타 컨트롤러(300) 및 초핑(chopping) 컨트롤러(400)로 구성되어 있다. 2탭 픽셀 회로

(100)는 신호(TX_A, BR_A 및 TX_B, BR_B)들이 인가되는 스위치 쌍을 이용하여 포토 다이오드로부터 전해진 전하를 저장하거나 다른 회로로 전달한다. 인-픽셀(in-pixel) 시그마 델타 회로(200)는 픽셀 커패시터들(FD_A, FD_B)에 저장된 전하를 차분하여 피드백 커패시터(210)에 누적한다. 적응형 시그마 델타 컨트롤러(300)는 픽셀 커패시터의 전압을 모니터링하여 그 값이 일정 크기 이하로 작아지면 동작을 시작하여 내부의 래치(310)에 동작 상태를 저장한다. 초핑 컨트롤러(400)는 적응형 시그마 델타 컨트롤러가 동작하면 2탭 픽셀의 스위치들에 가해지는 신호 TX_A, TX_B 의 위상을 바꿔서 2탭의 차이를 제거한다. 상세한 회로 동작은 후술하여 설명한다.

[0017] 배경광에 의한 전하를 효과적으로 제거하기 위해서는 여러 번에 걸친 스위칭 동작이 필요하다. 도 2는 2탭 픽셀 회로(100) 및 인-픽셀 시그마 델타 회로(200)의 동작을 설명하기 위한 것이다. 설명의 편의를 위해 픽셀 커패시터들(FD_A, FD_B)은 기호 대신에 전하를 담을 수 있는 바스켓 형태로 도시하였다. 또한 편의상 본 발명의 명세서 전반에서는 각 스위치들은 이들을 제어하는 신호로 구분한다. 정상 위상(in-phase)동안 신호 TX_A 에 의해 턴-온되는 저장 스위치에 의해 픽셀 커패시터 FD_A 에는 배경광 성분과 피사체에 의한 성분이 합해진 전하가 저장된다. 반대 위상(out-phase)동안 신호 TX_B 에 의해 턴-온되는 저장 스위치에 의해 픽셀 커패시터 FD_B 역시 배경광 성분과 피사체에 의한 성분이 합해진 전하가 저장된다. 그런데 양 커패시터에 저장된 배경광 성분은 동일하지만 피사체와의 거리에 따라 정상 위상 구간과 반대 위상 구간에서 저장되는 전하의 양은 달라질 수 있다. 도 2에서는 정상 위상 시기의 전하가 반대 위상 시기의 전하보다 큰 경우를 가정한 것이다. 배경광에 의한 전하 성분을 적절한 시기에 배제하지 않으면 픽셀 커패시터가 포화되어 계속되는 다른 사이클에서 피사체에 의한 전하 성분을 담을 수 없게 된다. 도 2에서는 3개의 스텝으로 나누어 픽셀 커패시터들에 저장된 전하를 서로 빼주어 피사체에 의한 유효한 전하 성분, 즉 차분 신호가 3 번(#1, #2, #3)에 걸쳐 인-픽셀 시그마 델타 회로(200)의 축적 커패시터 C_{INT} 에 축적됨을 도시한 것이다. 좀 더 상세한 동작들은 후술된다.

[0018] 도 3의 첫번째 서브-인테그레이션(sub integration #1) 구간 도면을 참고로 하여 픽셀 커패시터에 전하가 저장되는 순서 및 그 관련 동작을 설명한다. 도 3에는 2탭 픽셀 회로(100)와 인-픽셀 시그마 델타 회로(200)가 도시되어 있다. 신호 TX_A 와 TX_B 가 각각 인가되는 저장 스위치들은 각각 서로 다른 위상을 가지고 동작하는 펄스 신호로 서로 180도로 반전된 위상을 가지는 것이 바람직하다. 신호 TX_A 가 인가되는 저장 스위치가 턴-온되는 구간 동안 커패시터 FD_A 에는 포토 다이오드(PD)로부터 전달된 전하가 저장된다. 동일한 원리로 신호 TX_B 가 인가되는 저장 스위치가 턴-온되는 구간 동안 커패시터 FD_B 에는 포토 다이오드(PD)로부터 전달된 전하가 저장된다. 이 구간 동안은 인-픽셀 시그마 델타 회로(200)의 어떤 스위치도 턴-오프 되어 있어서 축적 커패시터 C_{INT} 는 고립되어 있다.

[0019] 다음은 도 4에 도시된 것과 같이 정상 위상 신호 샘플링(in-phase signal sampling) 구간에는 2탭 픽셀 회로(100)의 전달 스위치는 신호 BR_A 가 인가되어 턴-온되고 커패시터 FD_A 에 저장된 전하를 인-픽셀 시그마 델타 회로(200)의 축적 커패시터 C_{INT} 로 전달한다. 인-픽셀 시그마 델타 회로(200) 내의 두 개의 전달 스위치들은 신호 BR_A 가 인가됨에 의해 전하의 전달이 가능하도록 턴-온 되어 있다. 이때 인-픽셀 시그마 델타 회로(200)의 출력 전압은,

[0020]
$$V_O = V_{REF} + \frac{C_{FDA}}{C_{INT}} (V_{SIG1} + V_{BL}) \quad (\text{수식 1})$$

[0021] 이 된다. 여기에서 V_O 는 인-픽셀 시그마 델타 회로(200)의 출력 전압, V_{REF} 는 기준전압, V_{SIG} 는 포토 다이오드로부터 전달된 유효한 신호 성분, V_{BL} 은 배경광 성분을 나타낸다. 전술하여 설명한 바와 같이 2탭 픽셀 회로(100) 내의 전달 스위치들과 인-픽셀 시그마 델타 회로(200) 내의 전달 스위치들은 같은 신호들(BR_A, BR_B)이 인가된다.

[0022] 도 5에는 반대 위상(out-phase)인 구간에서 신호의 샘플링을 도시한 것이다. 이 구간에는 2탭 픽셀회로(100)의 전달 스위치는 신호 BR_B 가 인가되어 턴-온되고, 커패시터 FD_B 에 저장된 전하가 인-픽셀 시그마 델타 회로(200)의 축적 커패시터 C_{INT} 로 전달되는데 이때에는 특별히 인-픽셀 시그마 델타 회로(200) 내의 일부 전달 스위치들은 신호 BR_A 에 의해 턴-오프 된 반면, 다른 일부 스위치들은 신호 BR_B 에 의해 턴-온되어 있어 축적 커패시터 C_{INT} 의 양 전극이 이전 구간과는 반대로 연결된다. 이 반대 연결에 의해 이전 구간에서 축적 커패시터 C_{INT} 에 저장된 전

하는 빼어지게 된다. 그러므로 이때의 인-픽셀 시그마 델타 회로(200)의 출력 전압은,

$$V_O = V_{REF} + \frac{C_{FDA}}{C_{INT}} (V_{SIG1} + V_{BL}) - \frac{C_{FDB}}{C_{INT}} (V_{SIG2} + V_{BL}) \quad (\text{수식 2})$$

와 같이 된다.

초핑(chpping) 기능에 의해 2탭 픽셀 회로 가운데 커패시터 FD_B에 정상 위상 전하가 저장되는 동작 설명은 도 6을 참조로 한다. 도 6에서는 초핑 기능에 의해 이번에는 TX_A와 TX_B 신호가 서로 뒤바뀌어 인가됨으로써 정상 위상 구간의 포토 다이오드 전하는 커패시터 FD_B에 저장되고 반대 위상 구간의 전하는 커패시터 FD_A에 저장되는 두 번째 서브-인테그레이션 구간이 도시되었다. 이 구간 동안에도 인-픽셀 시그마 델타 회로(200)의 어떤 스위치도 턴-오프 되어 있어서 축적 커패시터 C_{INT}는 고립되어 있다.

다음 동작은 도 7에 도시된 것과 같이 정상 위상 신호 샘플링(in-phase signal sampling) 구간이다. 2탭 픽셀 회로(100)의 신호 BR_B가 인가되는 스위치는 턴-온되어 커패시터 FD_B에 저장된 전하를 인-픽셀 시그마 델타 회로(200)의 축적 커패시터 C_{INT}로 전달하고, 인-픽셀 시그마 델타 회로(200) 내의 신호 BR_A가 인가되는 스위치는 전하의 전달이 가능하도록 턴-온 되어 있다. 이때 인-픽셀 시그마 델타 회로(200)의 출력 전압은,

$$V_O = V_{REF} + \frac{C_{FDA}}{C_{INT}} (V_{SIG1} + V_{BL}) - \frac{C_{FDB}}{C_{INT}} (V_{SIG2} + V_{BL}) + \frac{C_{FDB}}{C_{INT}} (V_{SIG1} + V_{BL}) \quad - (\text{수식3})$$

과 같이 나타난다.

도 8에는 반대 위상(out-phase)인 구간에서 신호의 샘플링을 도시한 것이다. 이 구간에는 2탭 픽셀회로(100)의 신호 BR_A가 인가되는 스위치가 턴-온되어 커패시터 FD_A에 저장된 전하가 인-픽셀 시그마 델타 회로(200)의 축적 커패시터 C_{INT}로 전달되는데 이때에는 특별히 인-픽셀 시그마 델타 회로(200) 내의 신호 BR_A가 가해지는 스위치들은 턴-오프 된 반면, 신호 BR_B가 가해지는 스위치들은 턴-온되어 있어 축적 커패시터 C_{INT}의 양 전극이 이전 구간과는 반대로 연결된다. 이 반대 연결에 의해 이전 구간에서 축적 커패시터 C_{INT}에 저장된 전하는 빼어지게 된다. 그러므로 이때의 인-픽셀 시그마 델타 회로(200)의 출력 전압은,

$$V_O = V_{REF} + \frac{C_{FDA}}{C_{INT}} (V_{SIG1} + V_{BL}) - \frac{C_{FDB}}{C_{INT}} (V_{SIG2} + V_{BL}) + \frac{C_{FDB}}{C_{INT}} (V_{SIG1} + V_{BL}) - \frac{C_{FDA}}{C_{INT}} (V_{SIG2} + V_{BL}) \quad - (\text{수식 4})$$

와 같이 표현된다. 이때 각 항의 V_{BL}은 각 FD 커패시터의 크기가 다르더라도 서로 상쇄되어 배경광 성분이 제거됨을 알 수 있다.

이상의 동작과 수식으로부터 배경광 성분은 적절히 제거되고 피사체로부터의 유효한 영상 성분이 남겨질 수 있음을 알 수 있다.

다음은 적응형 시그마 델타 컨트롤러(300)의 동작을 도 9의 회로도들을 참고로 하여 설명한다. 적응형 시그마 델타 컨트롤러(300)의 입력은 2탭 픽셀(100)의 커패시터 가운데 하나에 연결되어 있다. 도 9에서는 설명의 편의를 위해 이 커패시터를 바스켓 형태로 표시하여 전하가 저장됨을 나타내고자 한 것이다. 전하가 전자(electron)일 경우 많이 모일수록 전위는 감소할 것이므로 바스켓(FD_A)에는 리셋시의 전압이 2V를 기준으로 하여 배경광 성분 에 의한 전하(dotted)와 피사체에 의한 유효 성분(back slashed)가 더해진 것이 총 전하량으로 도시되어 있다. 비교기(330)에는 그 출력 상태를 변화시키는 문턱 전압 값이 적절히 설정될 수 있다. 예를 들어 문턱 전압이 1.6V로 설정되어 있을 경우에는 커패시터에 모인 전하에 의해 그 전압이 1.6V 이하가 되면 비교기가 그 출력상태를 변화시킨다. 만약 비교기가 인버터 회로로 구성되었을 경우에는 그 출력 상태는 로우(Low)에서 하이(High)로 변화된다. 변화된 값은 래치(310)에 저장되고, 시그마 델타 동작을 지시하게 된다. 이는 전술하여 설명한 첫번째 서브-인테그레이션 동작을 비롯한 연쇄 동작을 유발하여 축적 커패시터에는 배경광 성분을 배제한 차분 신호가 저장되도록 한다. 특히 배경광 성분이 충분히 클 경우에는 모인 전하로 인해 비교기의 입력 전압이 문턱 전압을 손쉽게 넘어 전술한 동작들이 유발될 것이다.

도 10에는 배경광 성분이 크지 않아서 픽셀 커패시터가 포화될 염려가 없을 경우를 도시한다. 바스켓(FD_A)에는 리셋시의 전압이 2V를 기준으로 하여 배경광 성분 에 의한 전하(dotted)와 피사체에 의한 유효 성분(back

slashed)가 더하여도 문턱 전압인 1.6V로 미치지 못한다. 그러므로 비교기가 그 출력상태는 변화가 없고, 시그마 델타 동작을 하지 않게 된다. 이는 전술하여 설명한 첫번째 서브-인테그레이션 동작 이후 인-픽셀 시그마 델타 회로(200)의 동작을 유발하지 않아 픽셀 커패시터에 전하가 그대로 남아 있고, 축적 커패시터에는 차분 신호가 저장되지 않는다. 이는 픽셀 커패시터에 저장되어 있는 축적 커패시터로 옮길 때 스위치의 저항으로 인한 노이즈가 발생하게 되어 신호-노이즈 비율(Signal-to-noise Ratio, SNR)을 낮추고 거리 정밀도를 저해하는 것을 방지할 수 있다.

[0035] 초핑 컨트롤러(400)는 적응형 시그마 델타 컨트롤러(300)가 배경광을 제거하기 위한 시그마-델타 동작을 할 경우에 같이 활성화되어 동작을 시작한다. 이로 인해 2탭 픽셀(100) 내부의 픽셀 커패시터들은 초핑 컨트롤러(400)의 제어에 의해 번갈아 가며 전하를 저장한다. 도 11에는 이같이 초핑 동작에 의해 포토 다이오드에서 픽셀 커패시터로 전달되고 저장되는 전하의 흐름을 도시한 것이다. 도 11에는 편의상 초핑 컨트롤러(400)를 제어하는 신호(BR_A , BR_B)가 인가되는 전달 스위치들은 생략된 채로 도시되었다. 상기에서 기술한 바와 같이 초핑 컨트롤러(400)는 배경광 성분이 커서 시그마-델타 동작을 하는 경우에만 활성화되고 배경광 성분이 작아서 시그마-델타 동작이 일어나지 않으면 비활성화되어 TX_A 와 TX_B 의 신호가 뒤바뀌지 않는다.

[0036] 아이-티오에프 카메라가 획득한 영상에서 피사체의 상태, 즉 피사체의 거리와색에 따라서 각 픽셀별로 포화되는 정도가 다르다. 예를 들어 피사체의 색이 흰수록 이를 담당하는 픽셀은 보다 빨리 포화된다. 검은 색을 담당하는 픽셀은 배경광의 영향도 적다. 그러므로 본 발명의 명세서에서 전술하여 설명한 2탭 픽셀(100), 인-픽셀(in-pixel) 시그마 델타 회로(200), 적응형 시그마 델타 컨트롤러(300) 및 초핑 컨트롤러(400) 각각은 각 픽셀별로 별도로 존재하는 것이 바람직하다. 그러면 보다 효과적으로 각 픽셀 별 배경광을 효과적으로 제거할 수 있게 되어 피사체의 흑백을 구분하는 범위 즉, 다이내믹 레인지가 100dB이상 확보할 수 있을 뿐만 아니라 HDR 신호 영역까지 본 발명의 회로들이 효과적으로 커버할 수 있다

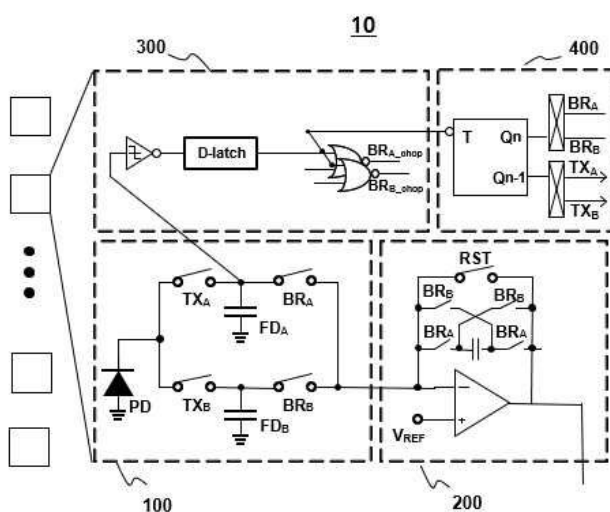
[0037] 이상, 본 발명은 도면들에 도시된 실시예들을 참고로 설명되었으나 이는 예시적인 것에 불과하며, 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 다른 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

부호의 설명

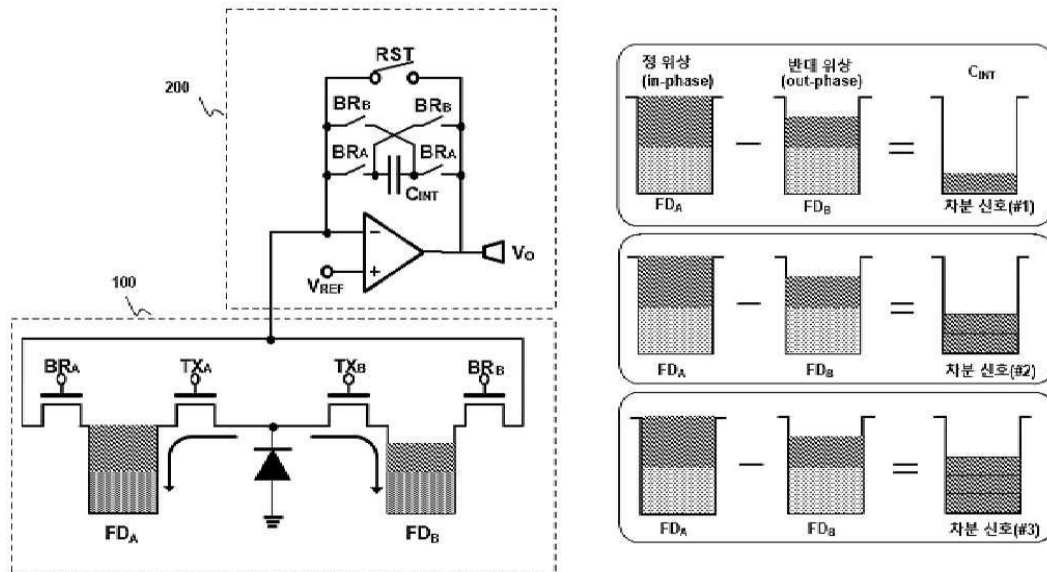
[0038] 100 : 2탭 픽셀회로 200 : 인-픽셀 시그마 델타 회로
300 : 적응형 시그마 델타 회로 400 : 초핑 컨트롤러

도면

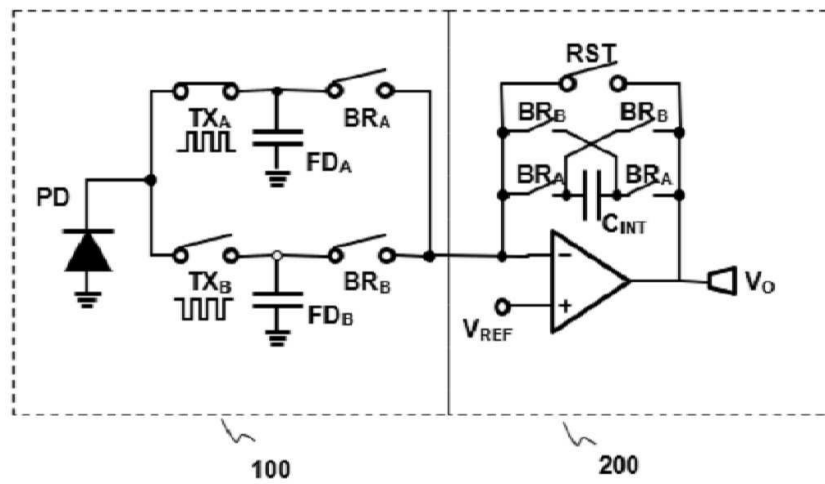
도면1



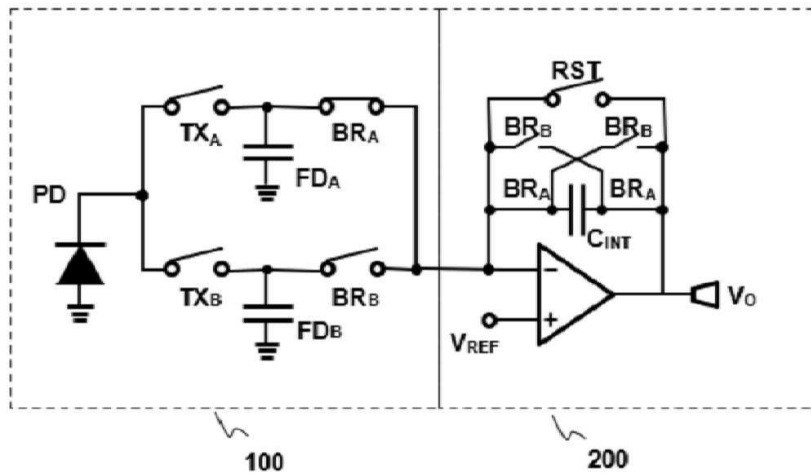
도면2



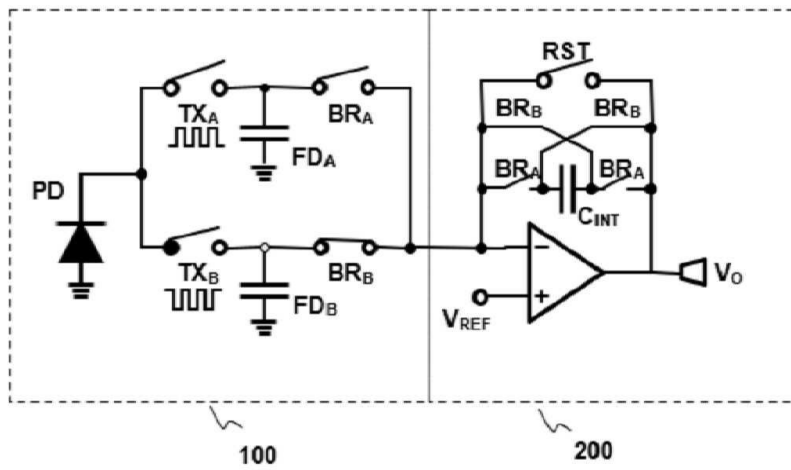
도면3



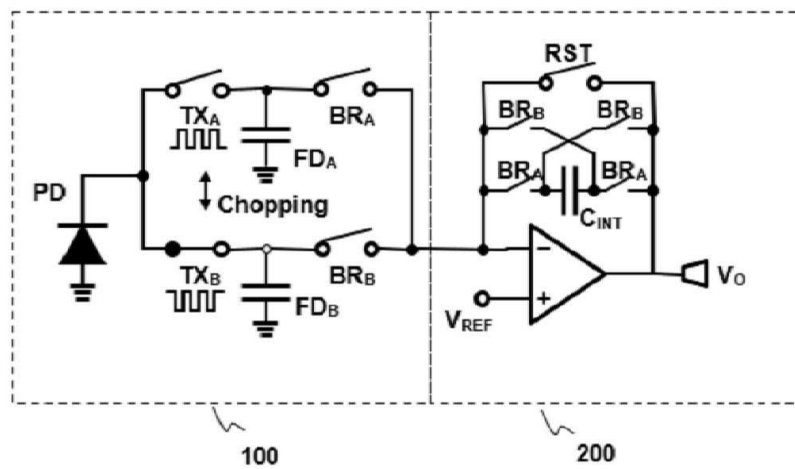
도면4



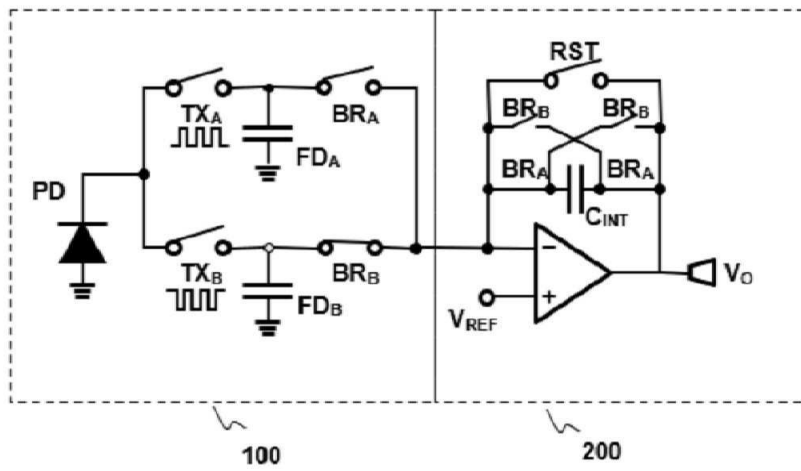
도면5



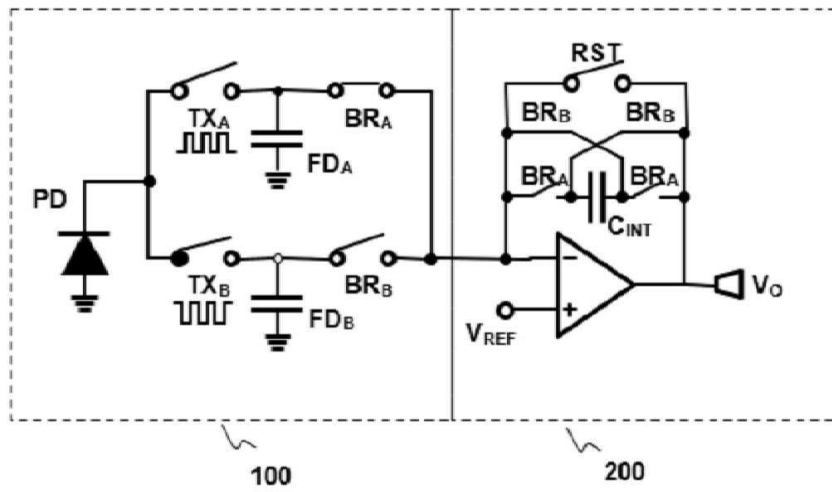
도면6



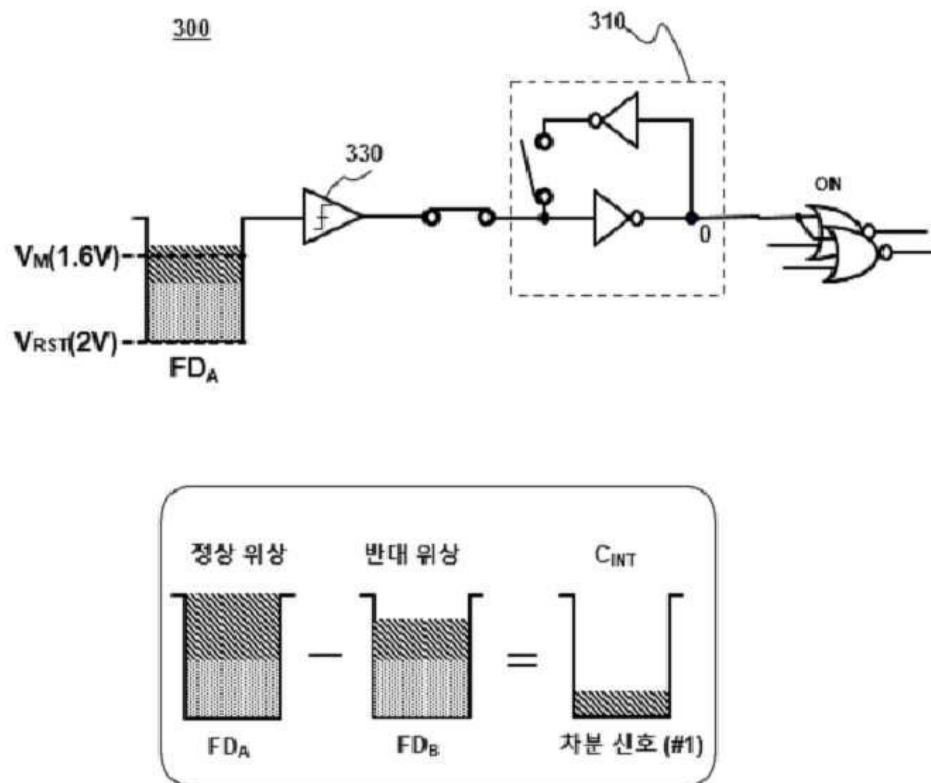
도면7



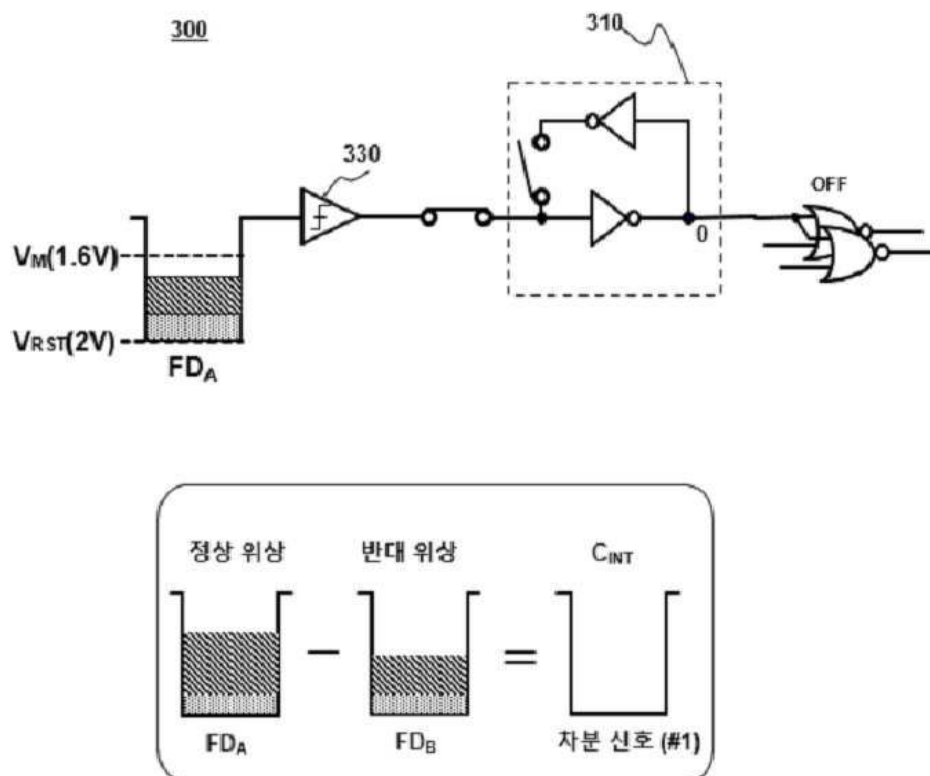
도면8



도면9



도면10



도면11

