

圖 1A

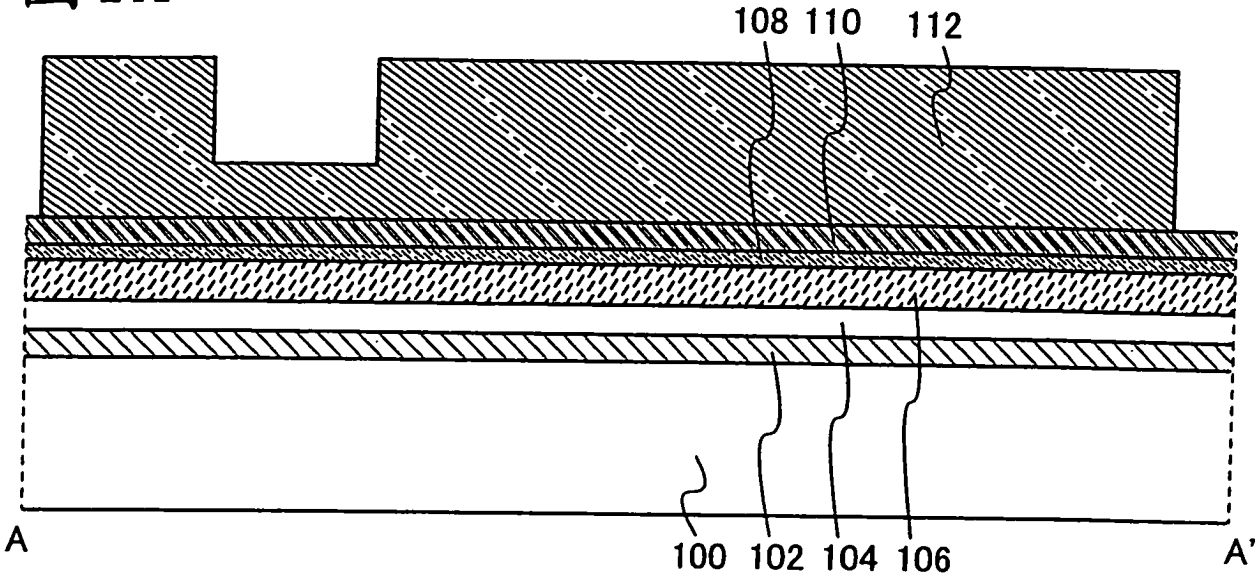


圖 1B

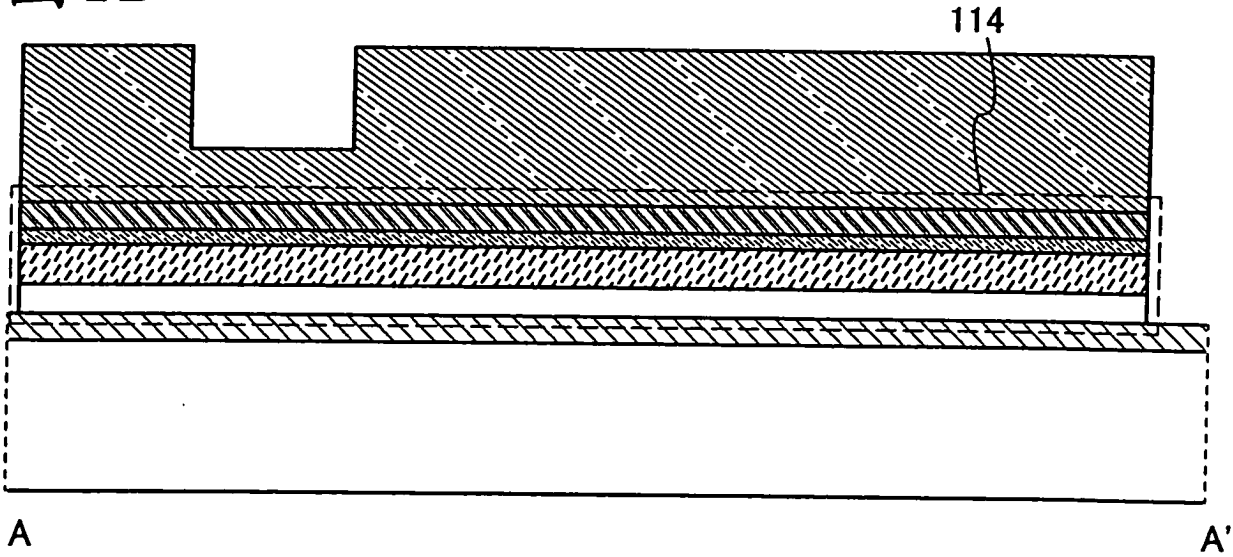


圖 1C

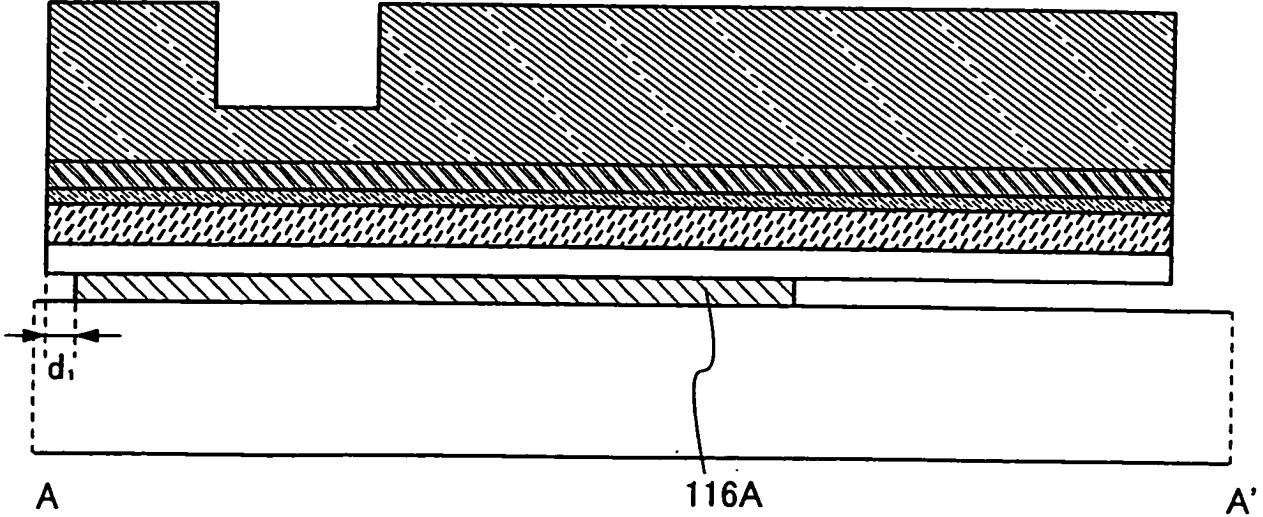


圖 2A

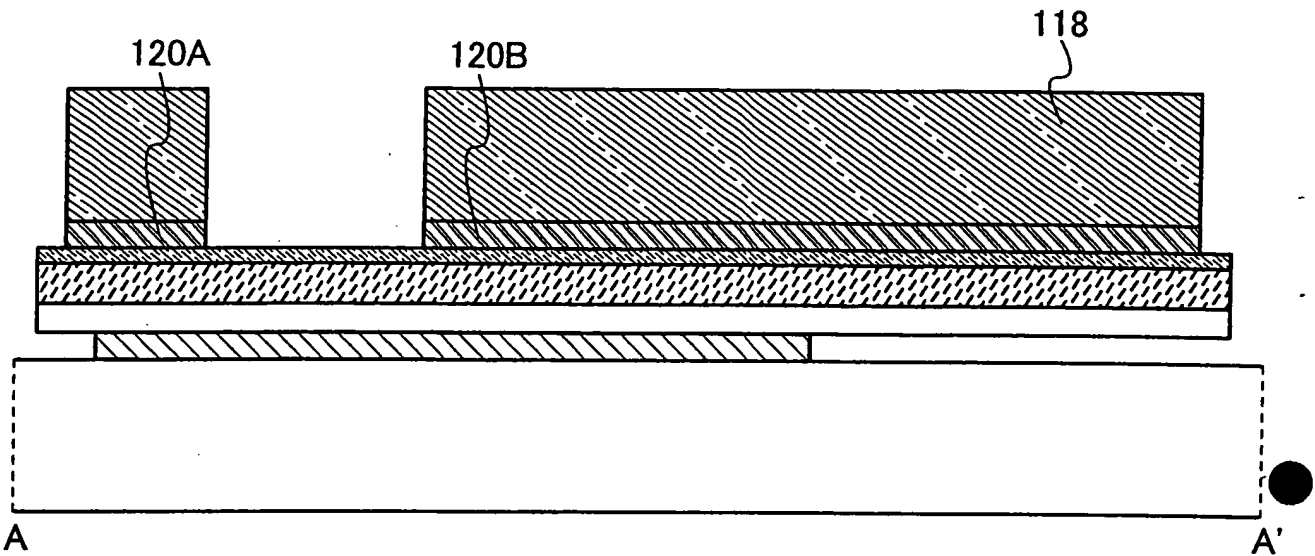


圖 2B

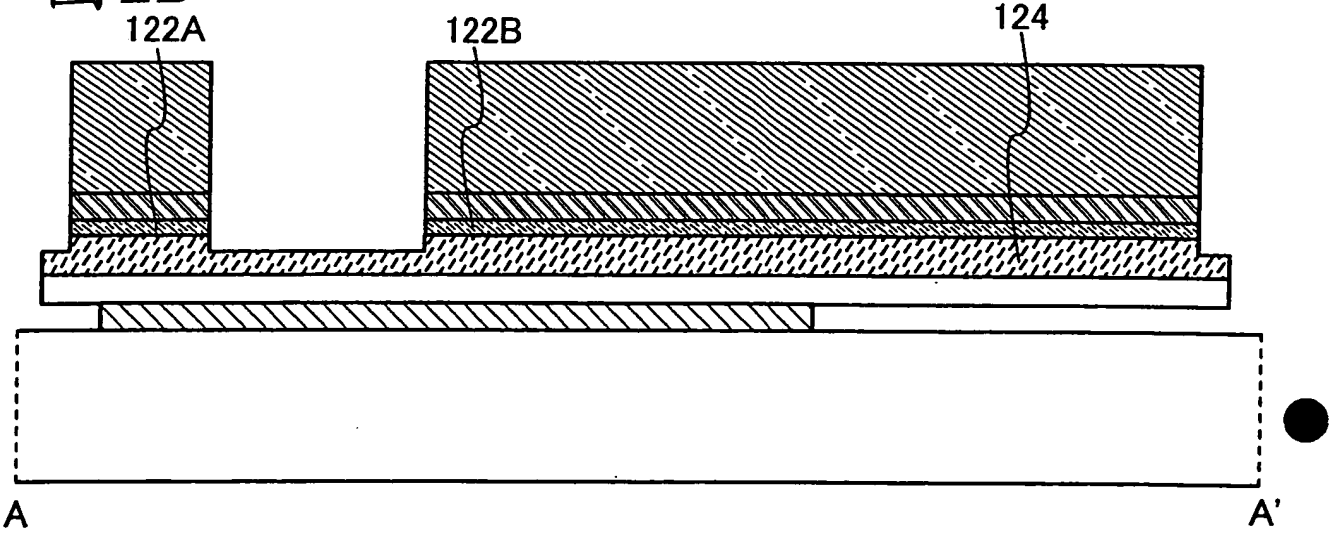


圖 2C

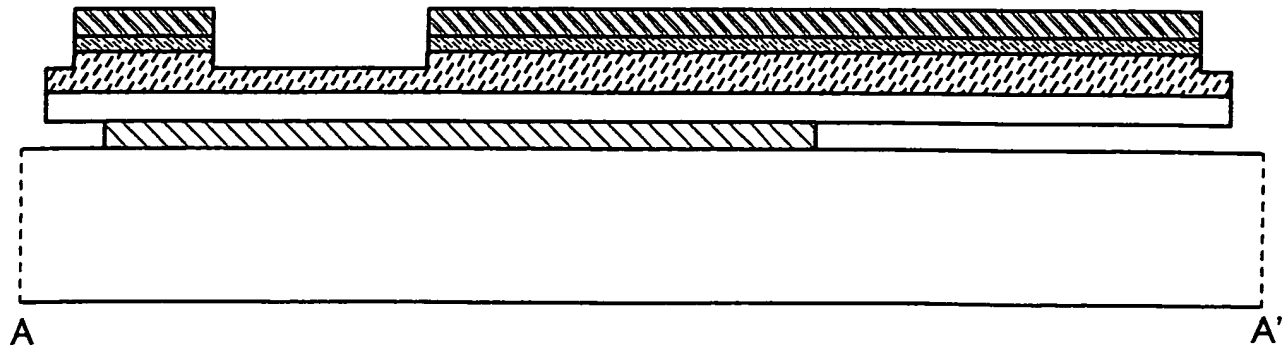


圖 3A

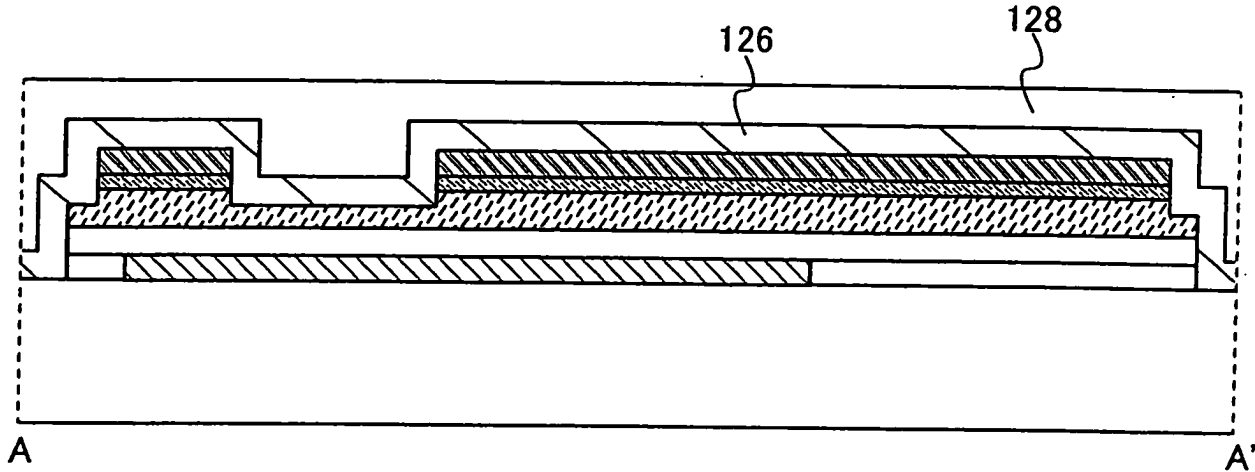


圖 3B

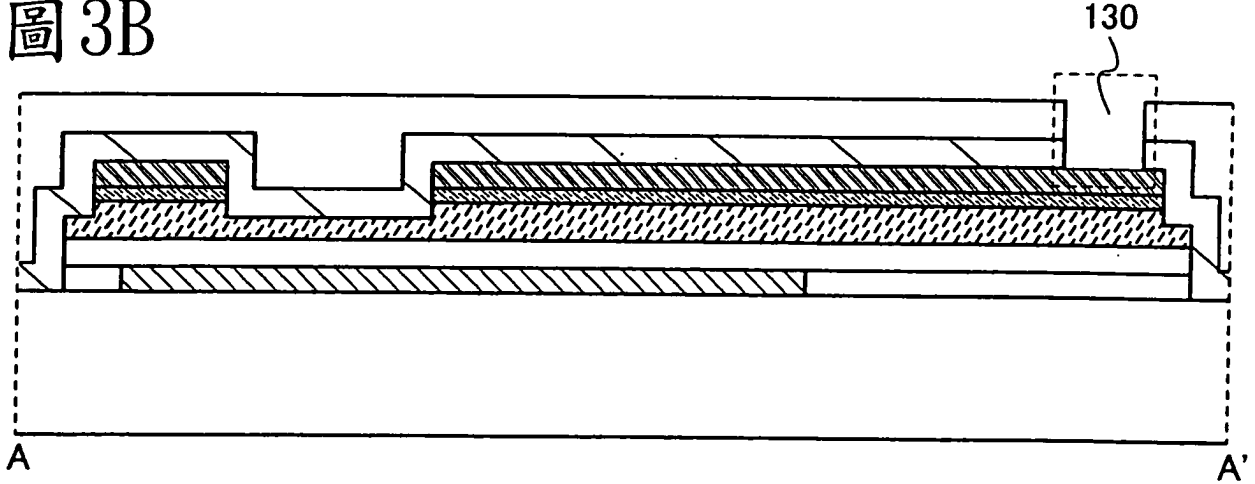


圖 3C

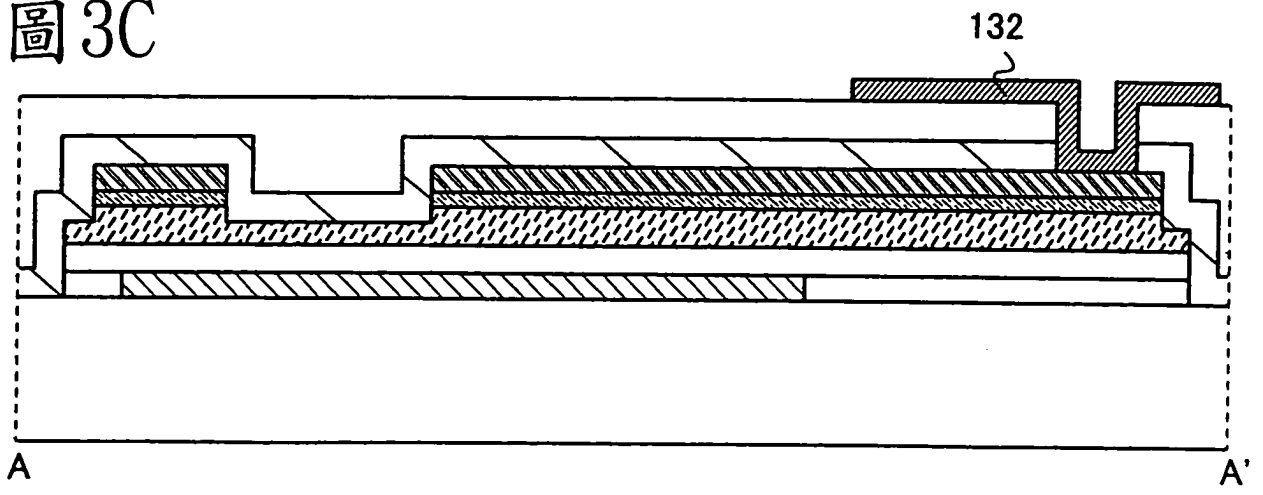


圖 4A

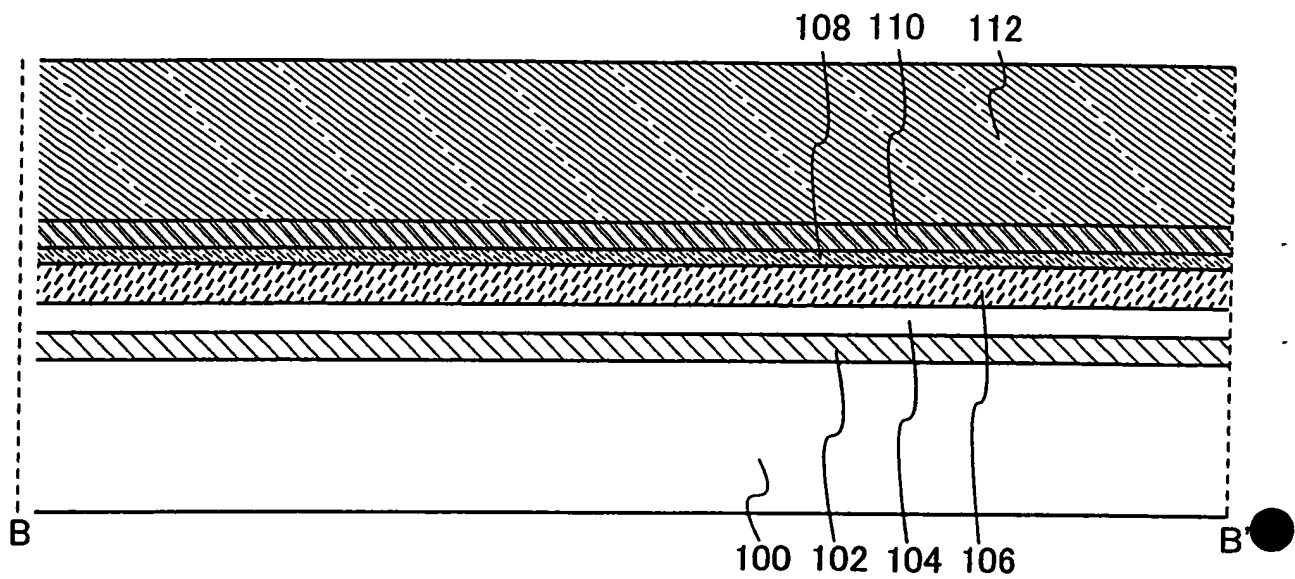


圖 4B

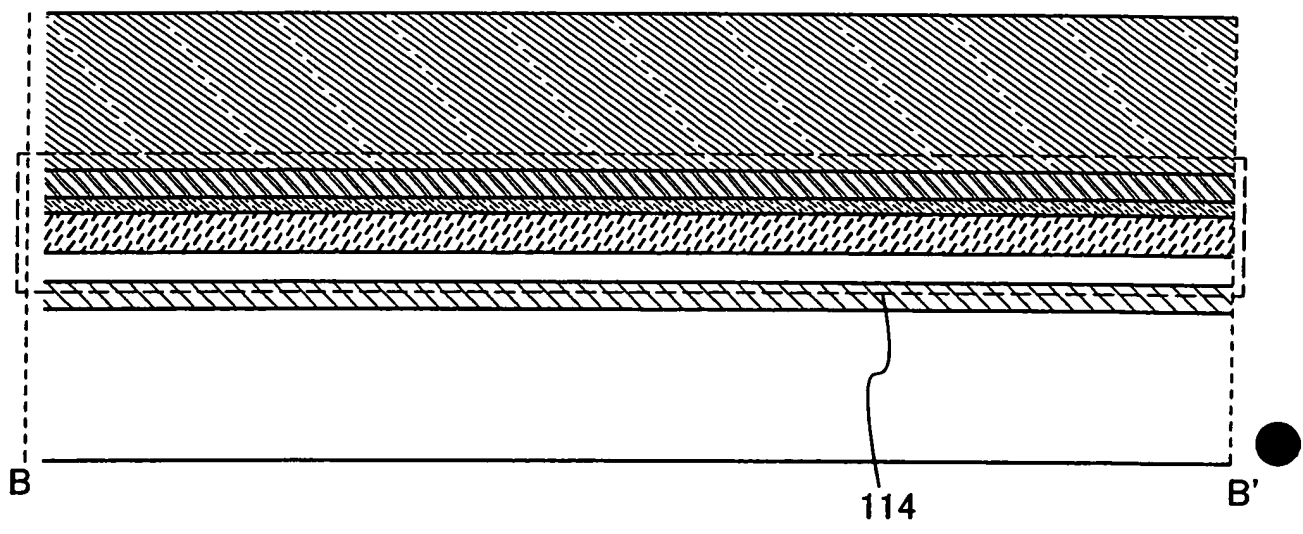


圖 4C

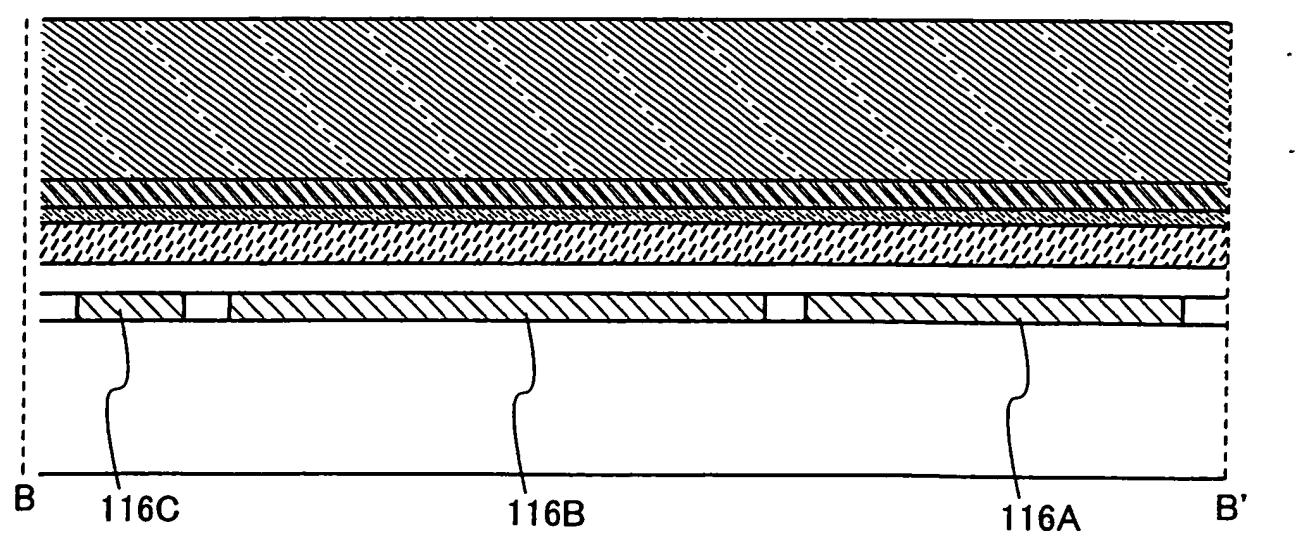


圖 5A

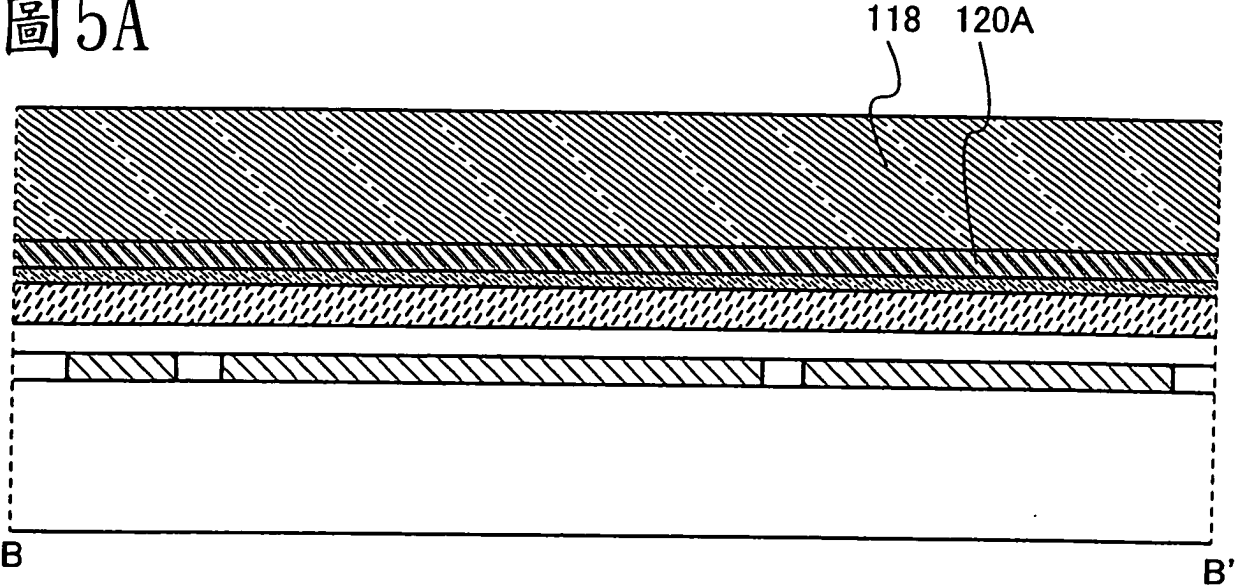


圖 5B

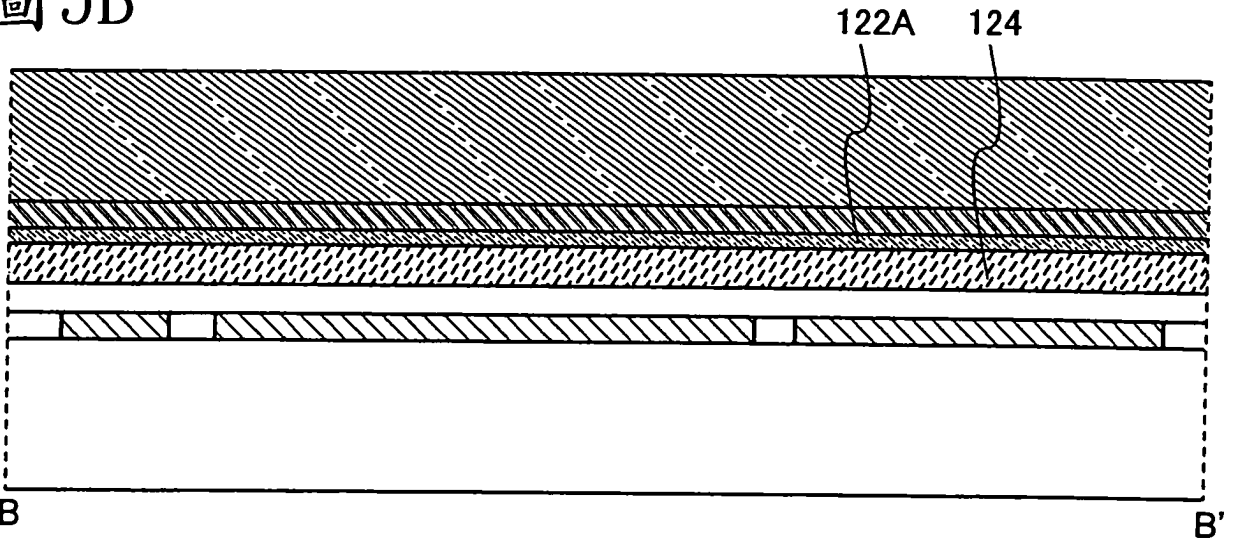


圖 5C

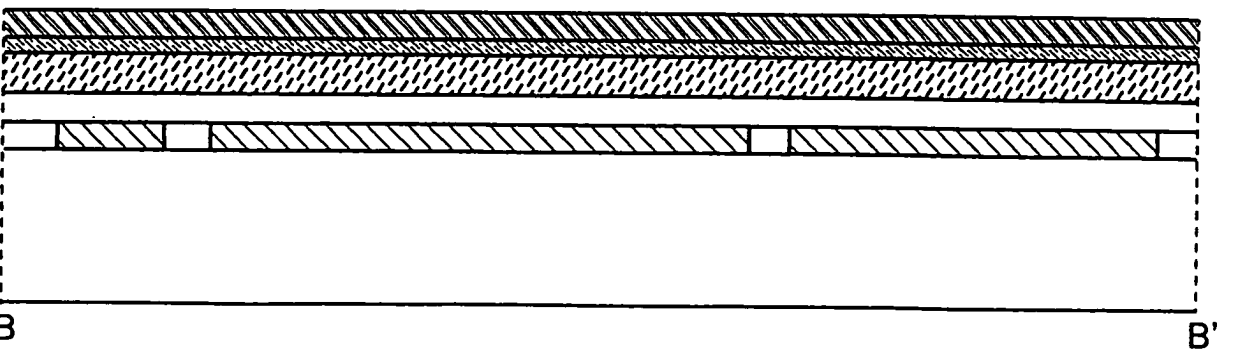


圖 6A

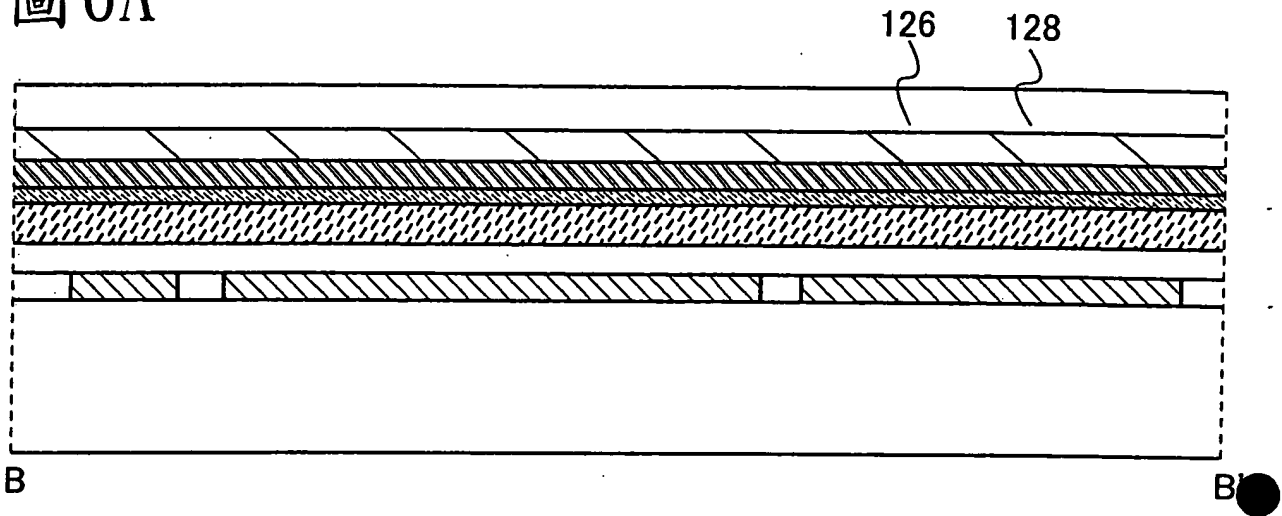


圖 6B

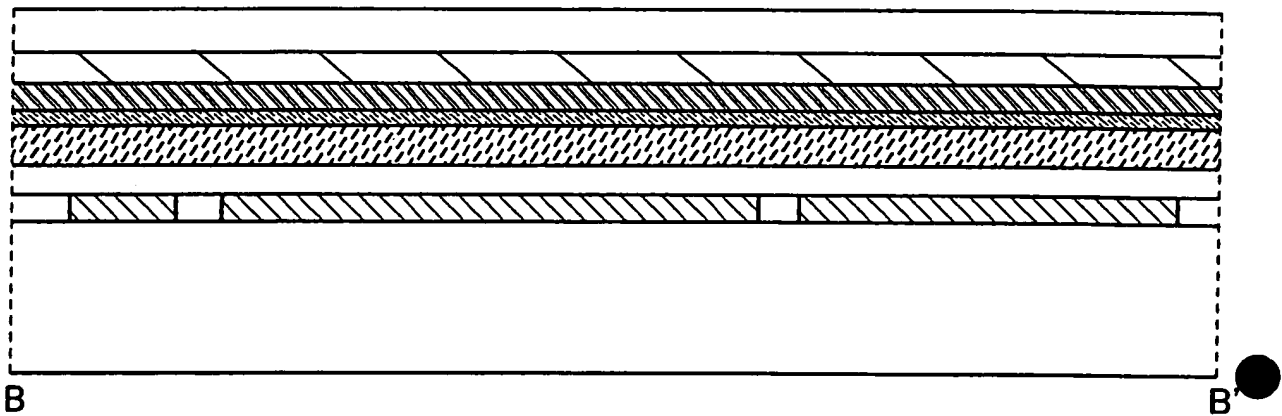


圖 6C

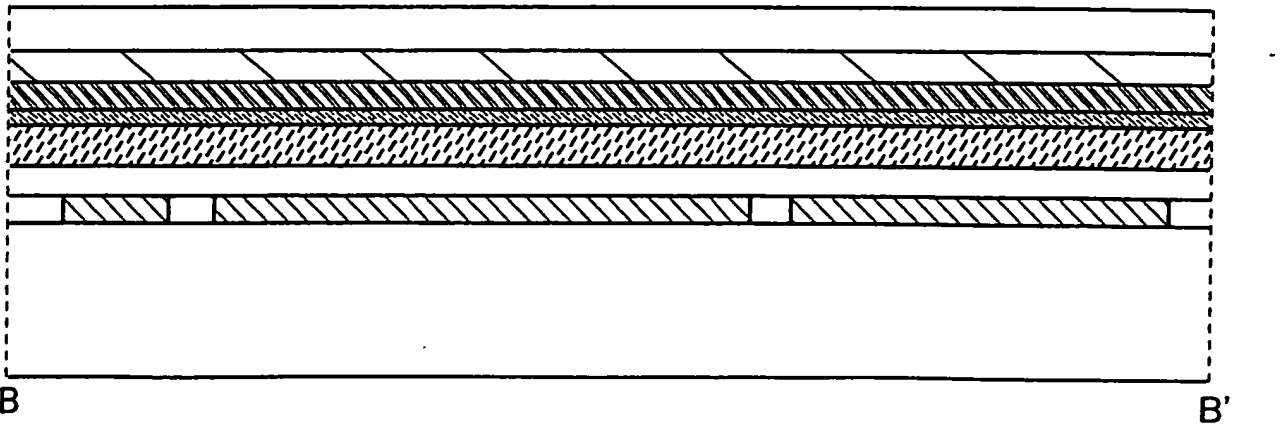


圖 7A

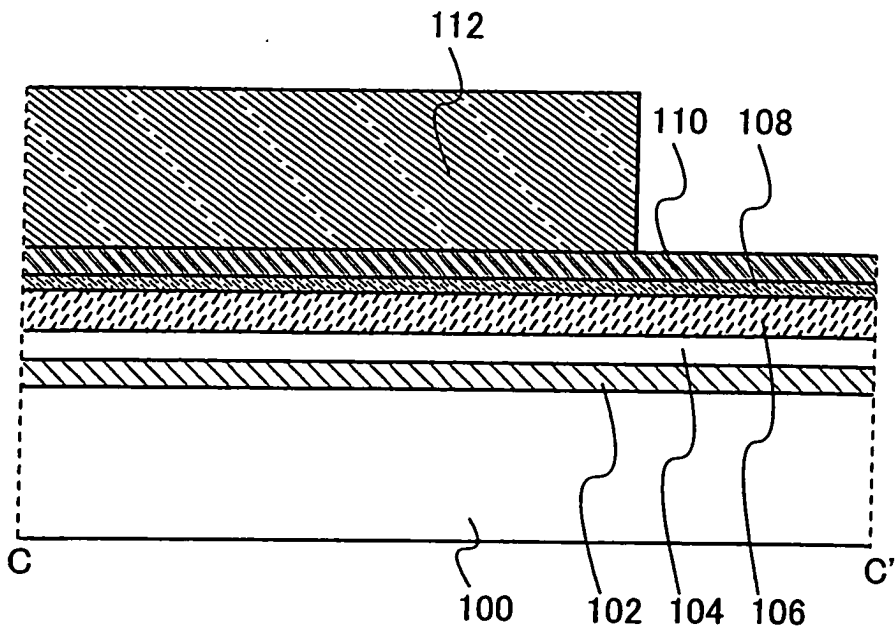


圖 7B

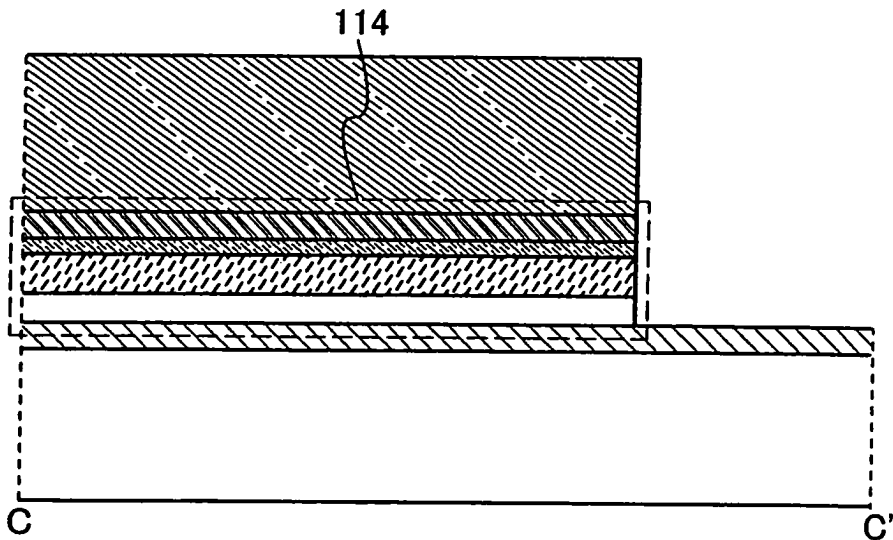


圖 7C

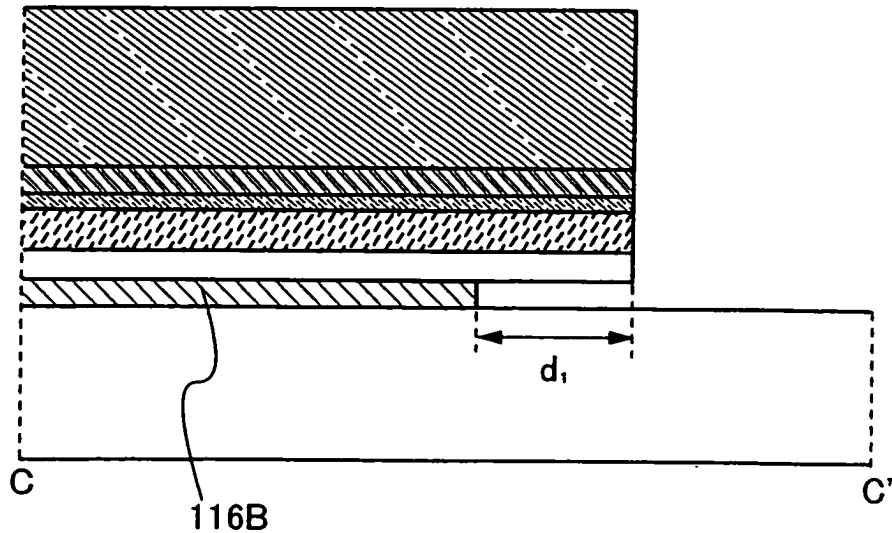


圖 8A

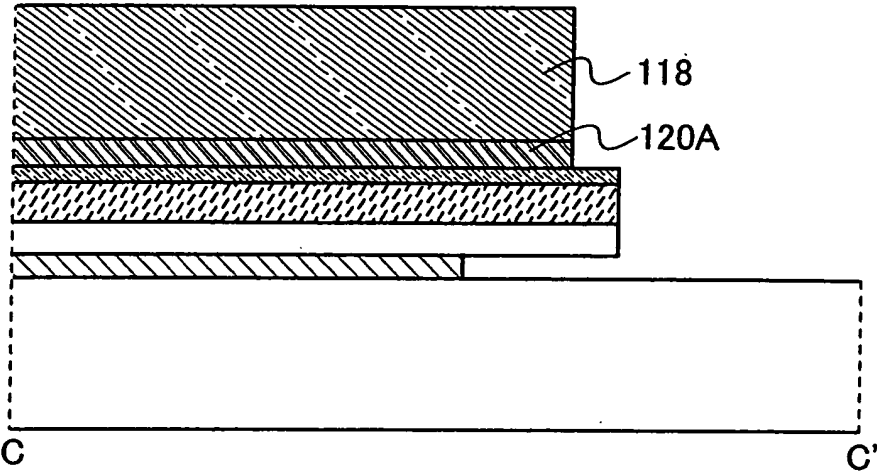


圖 8B

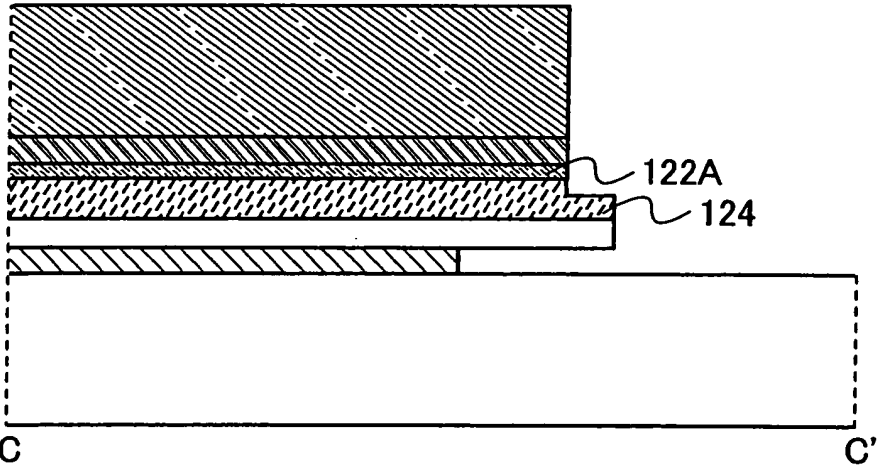


圖 8C

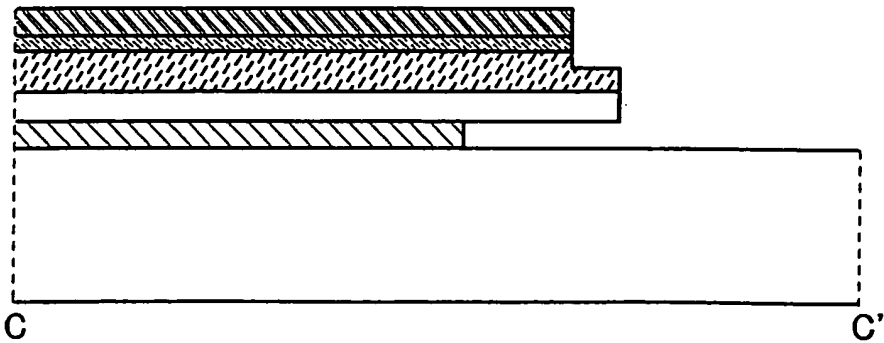




圖 9A

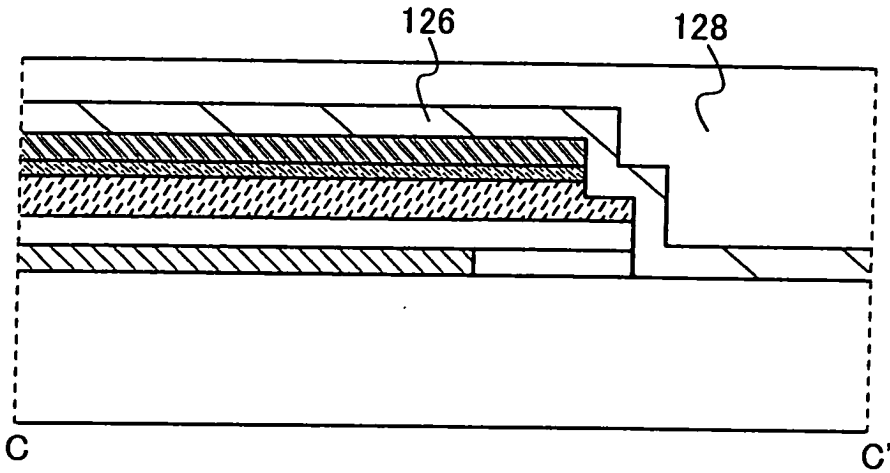


圖 9B

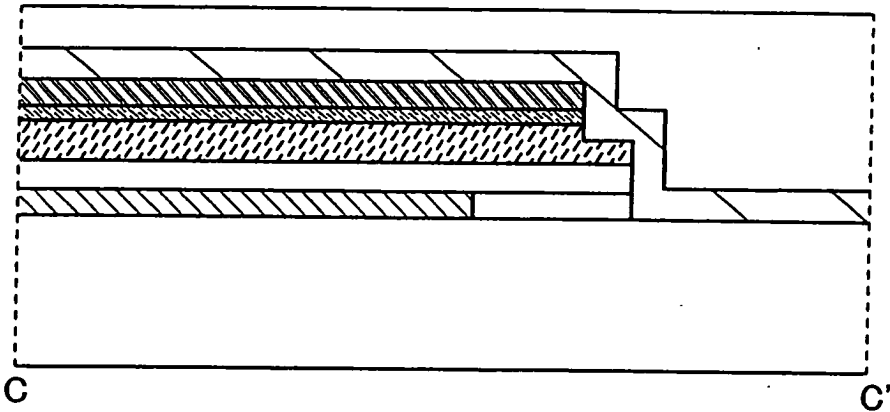


圖 9C

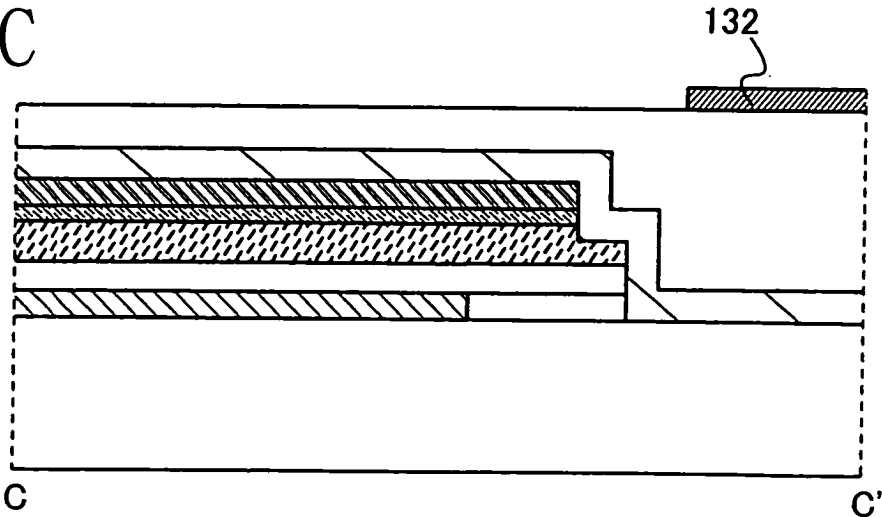


圖 10A

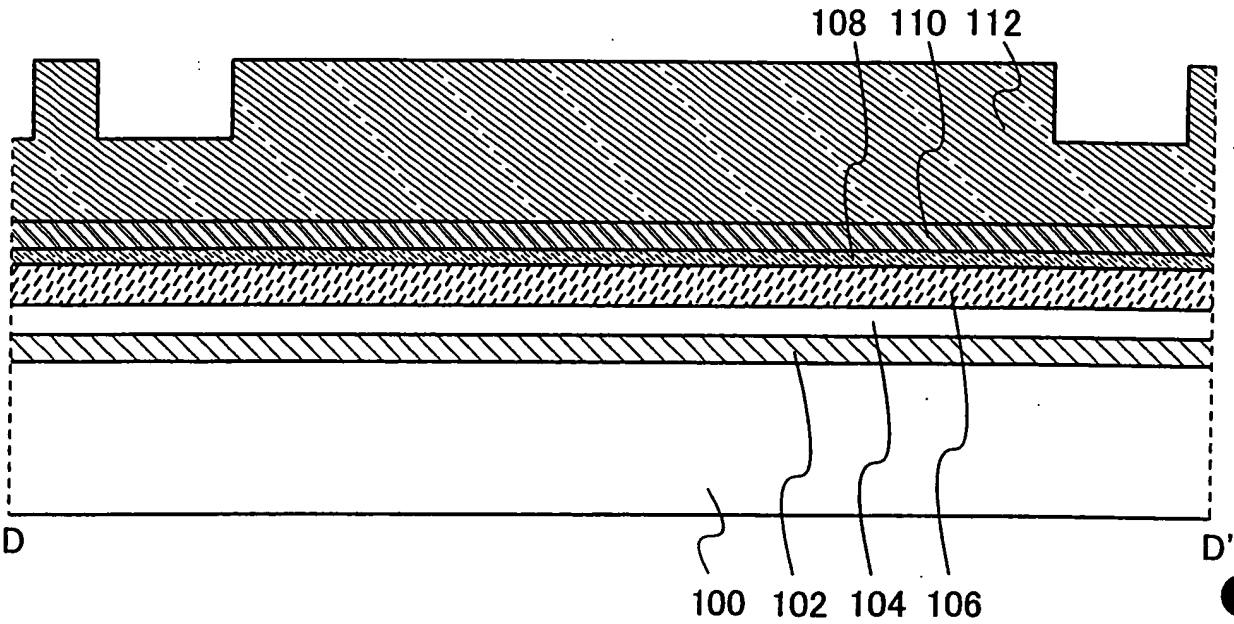


圖 10B

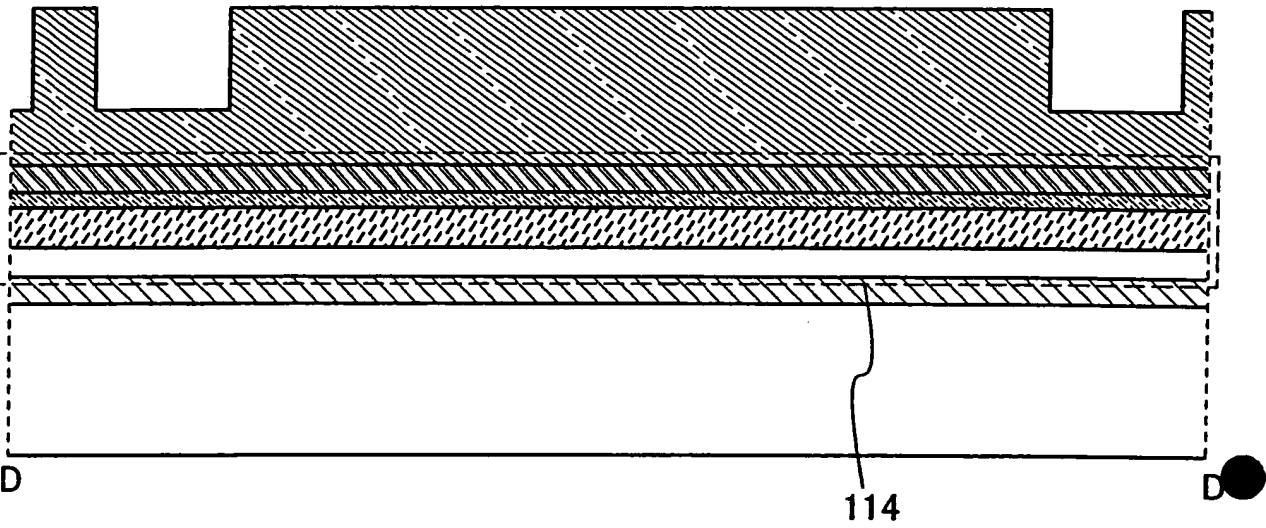


圖 10C

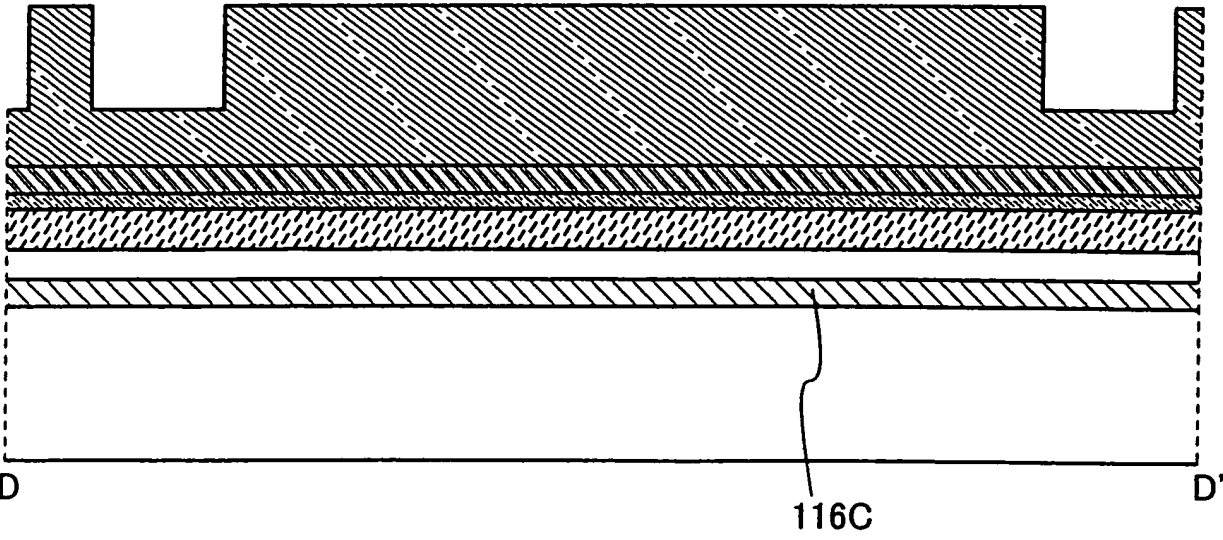


圖 11A

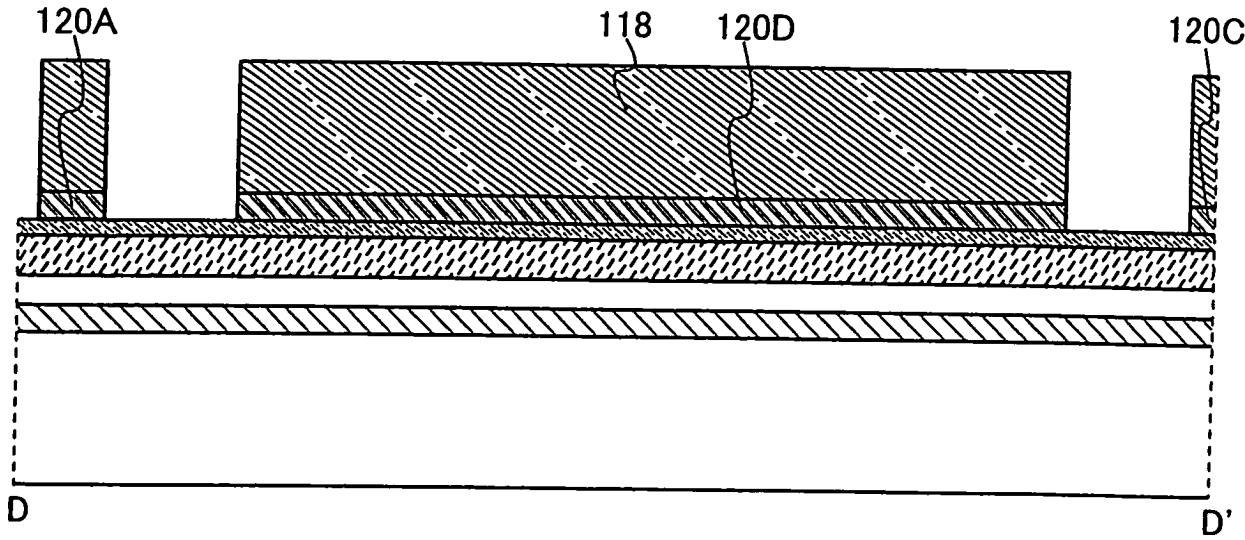


圖 11B

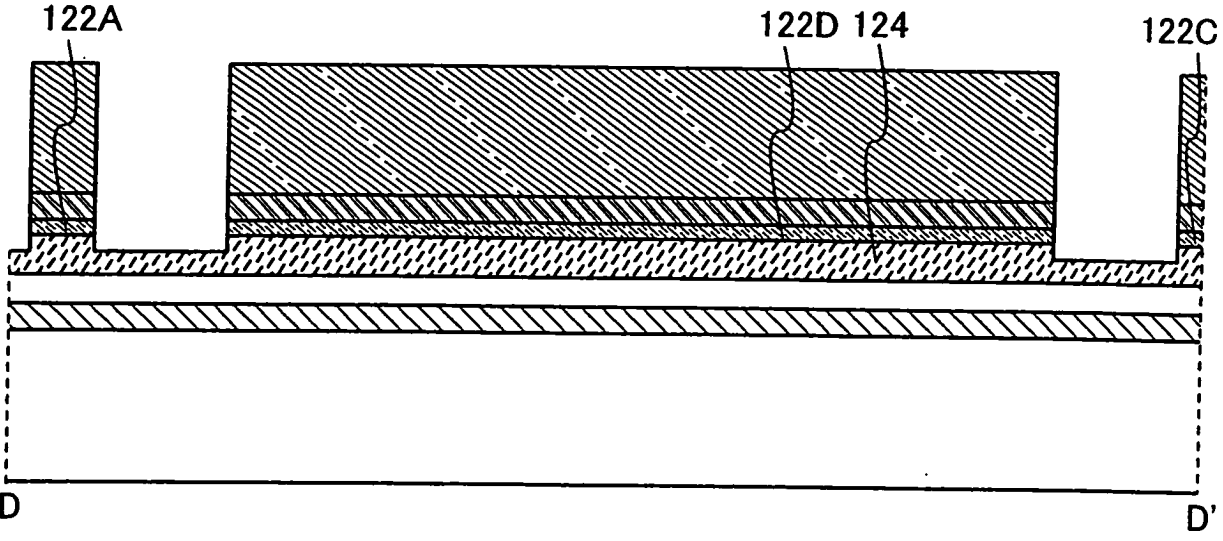


圖 11C

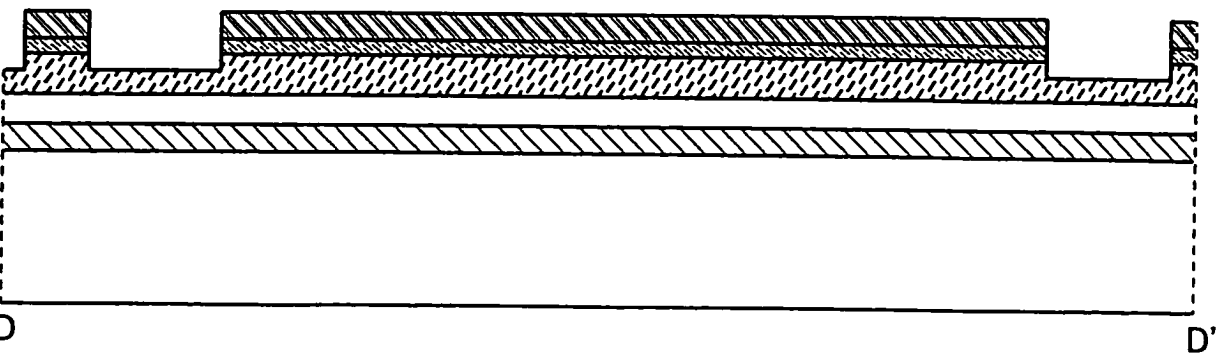


圖 12A

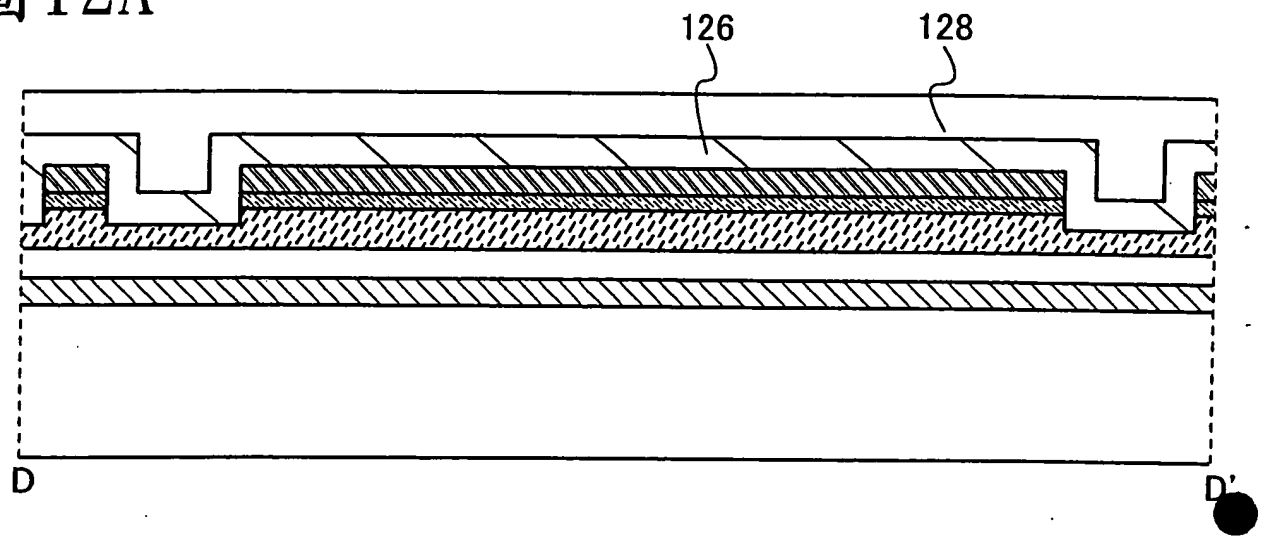


圖 12B

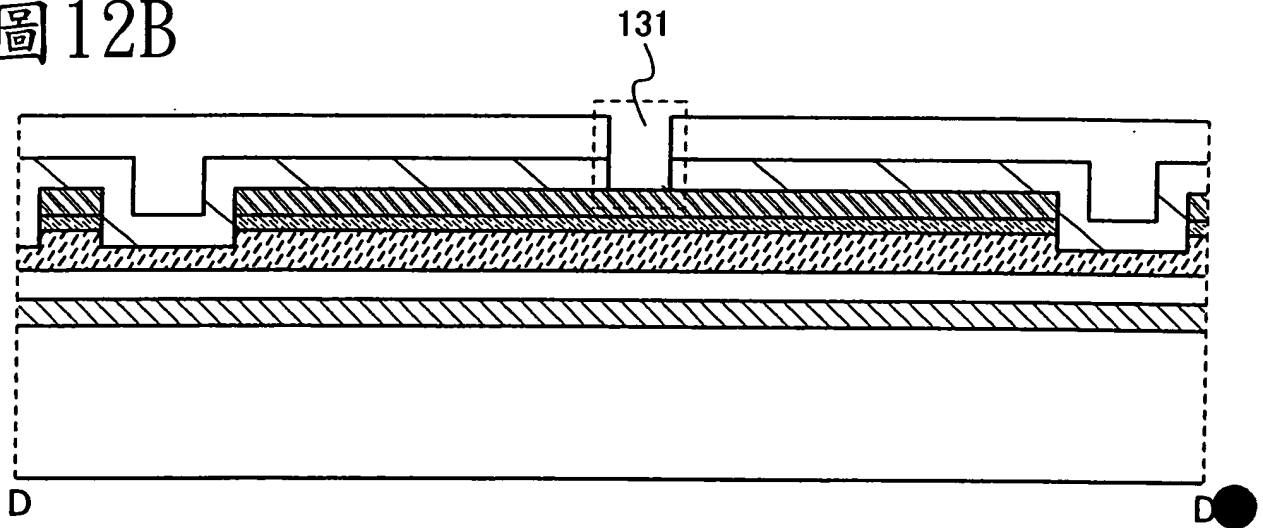


圖 12C

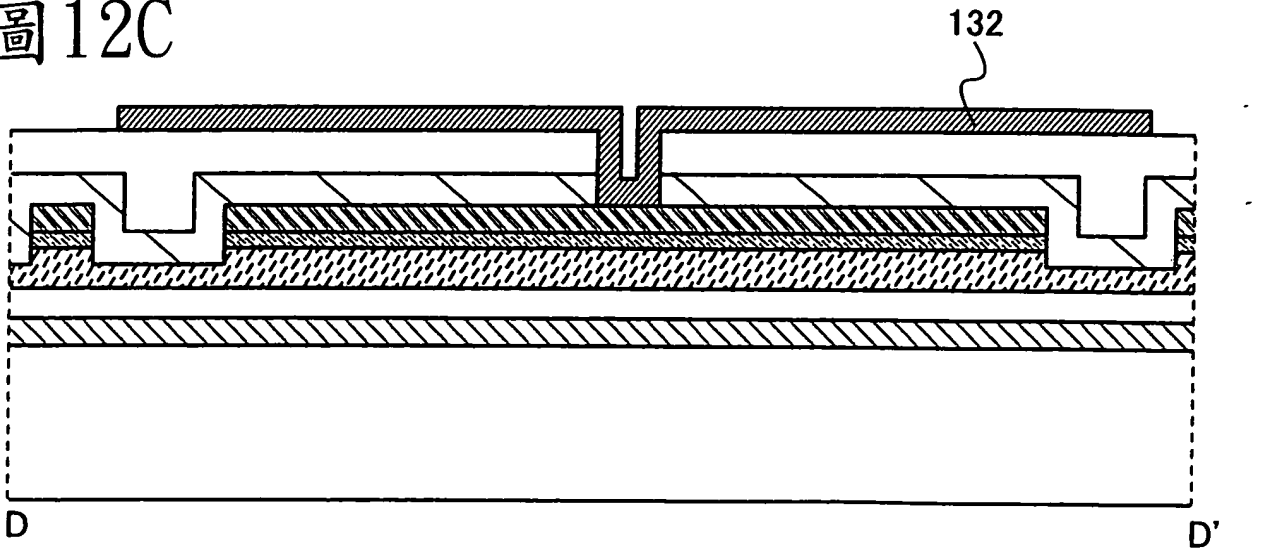


圖13A

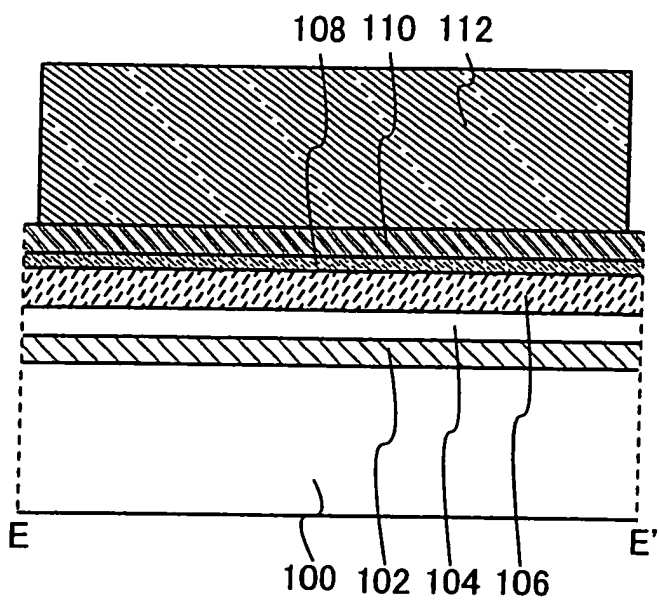


圖13B

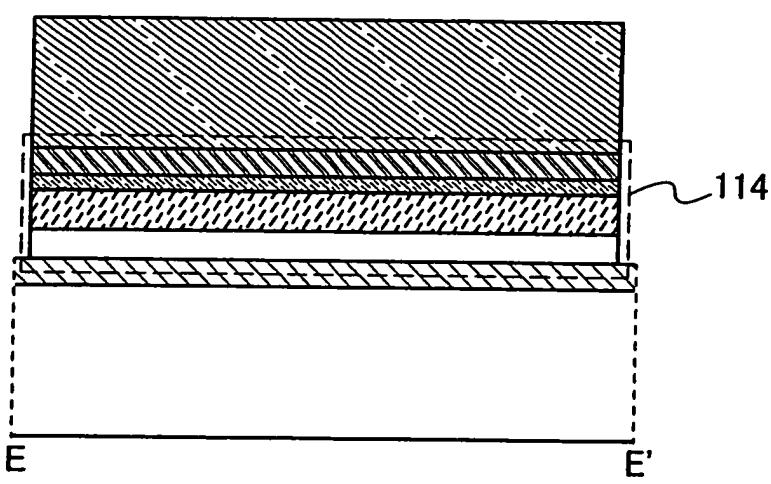


圖13C

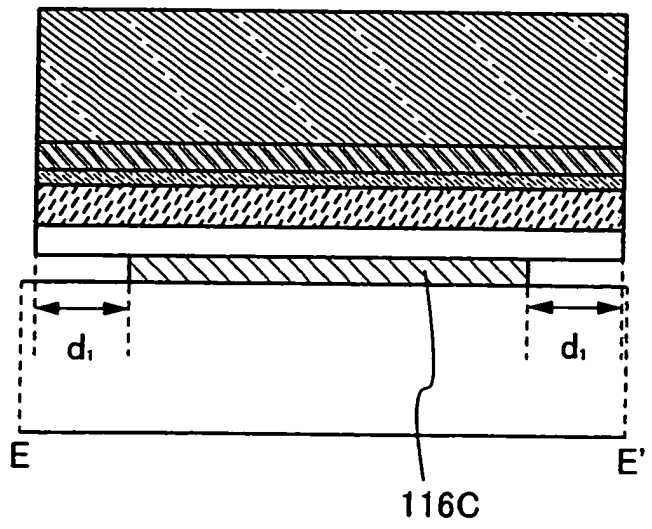


圖 14A

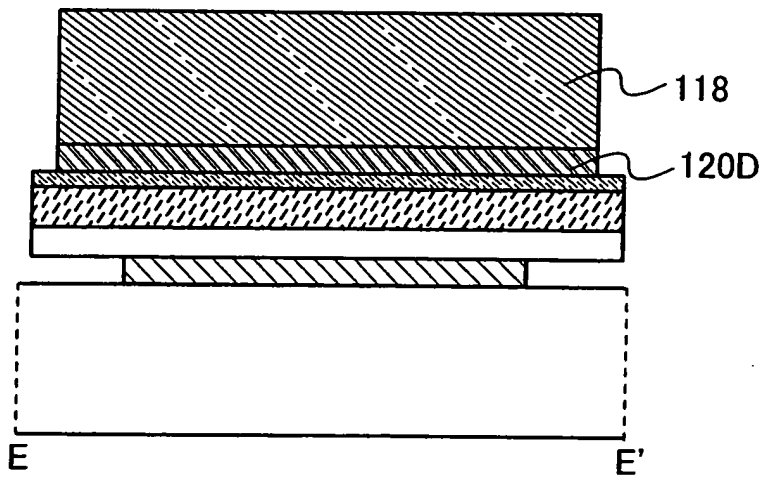


圖 14B

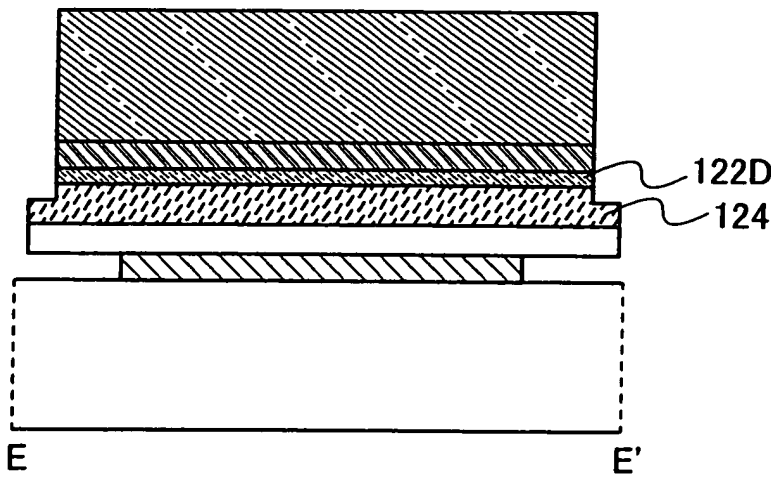


圖 14C

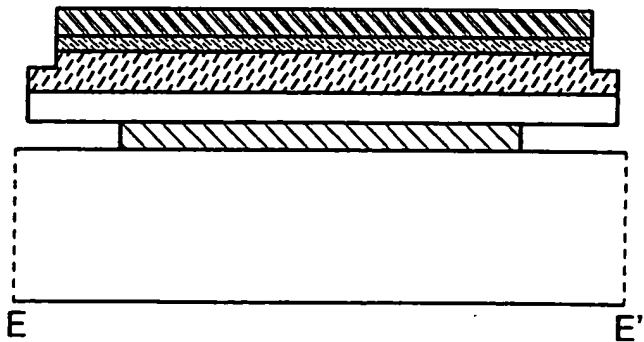


圖 15A

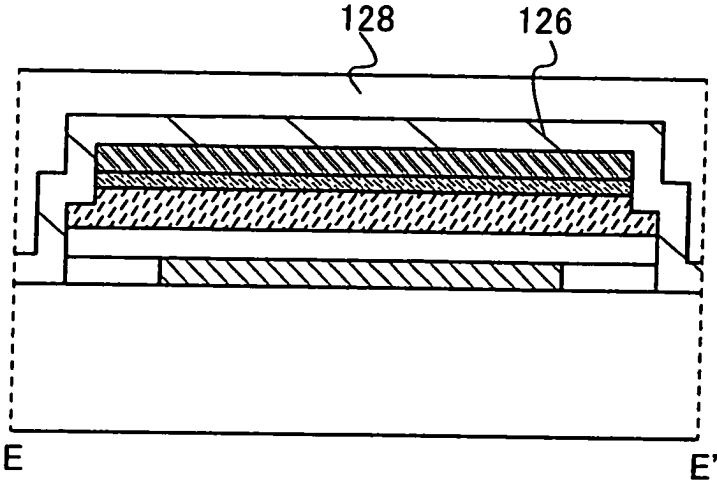


圖 15B

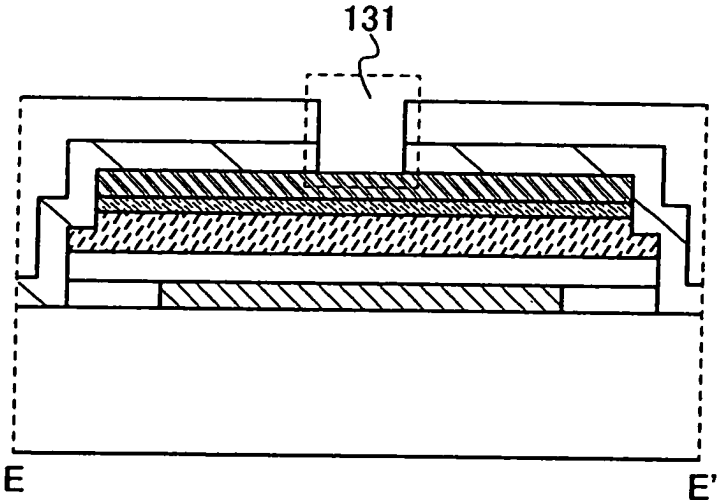


圖 15C

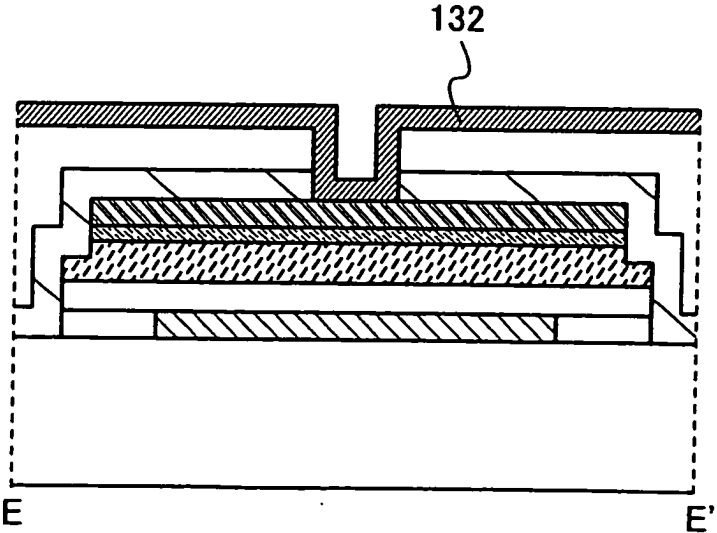


圖16

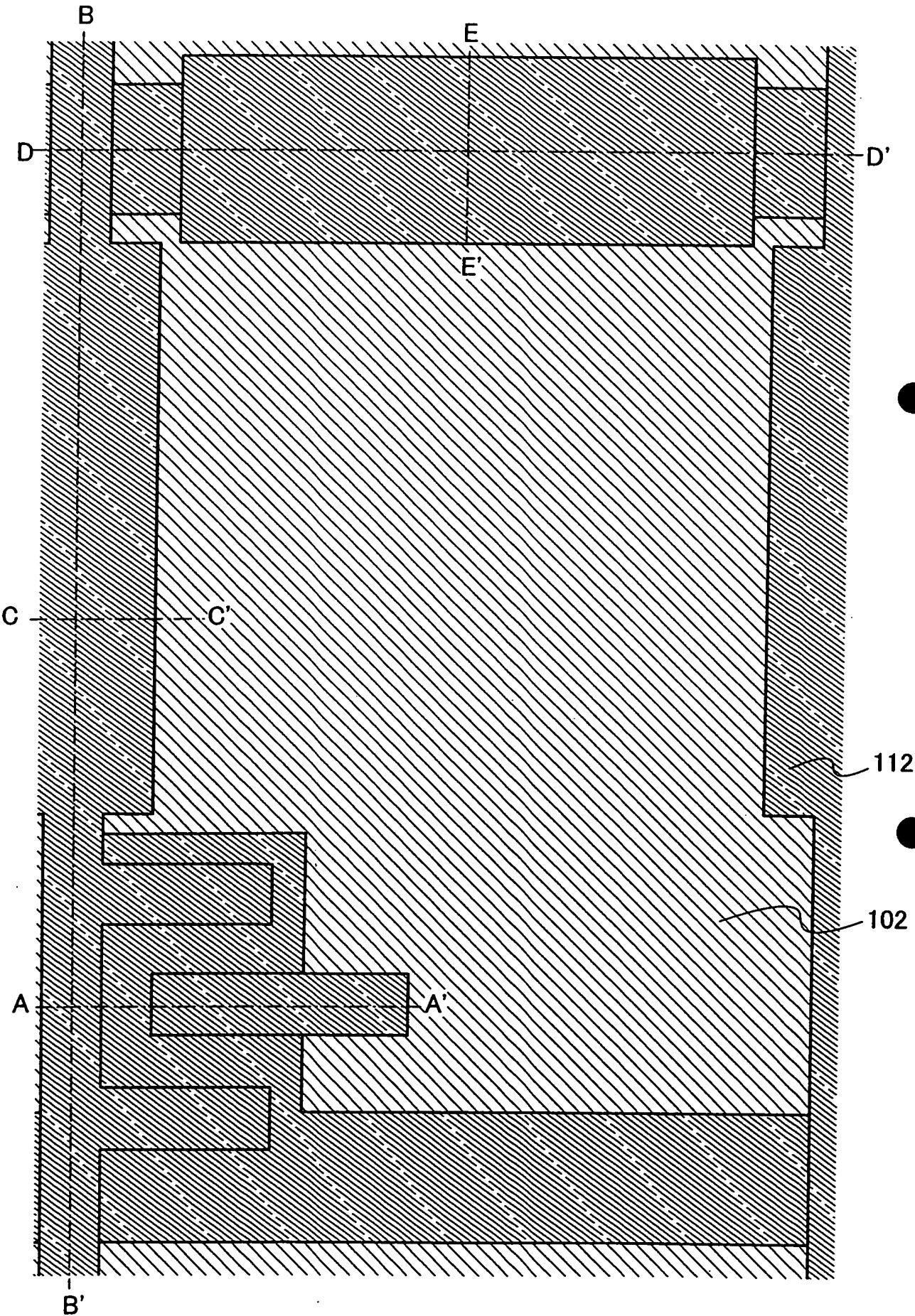




圖 17

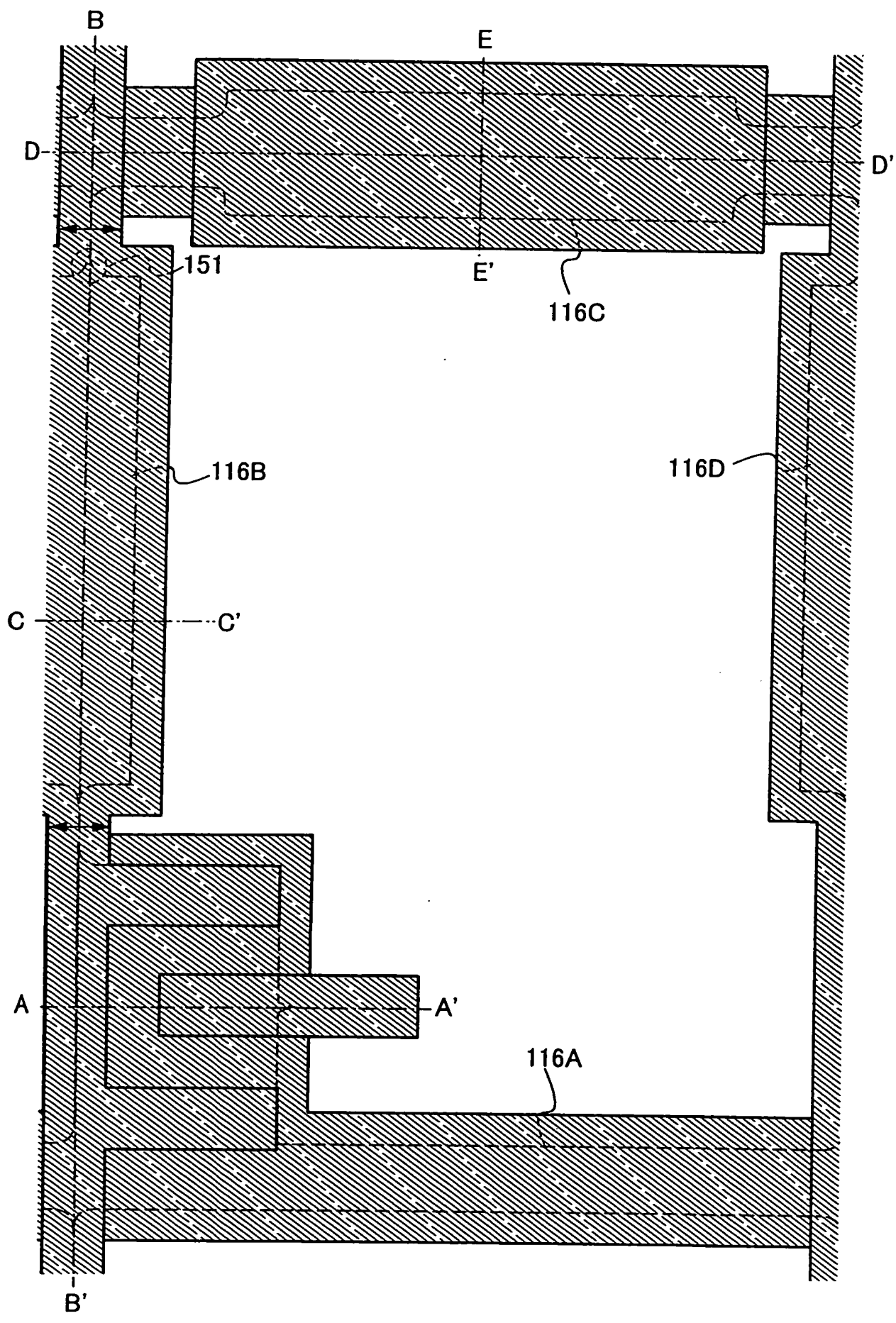


圖 18

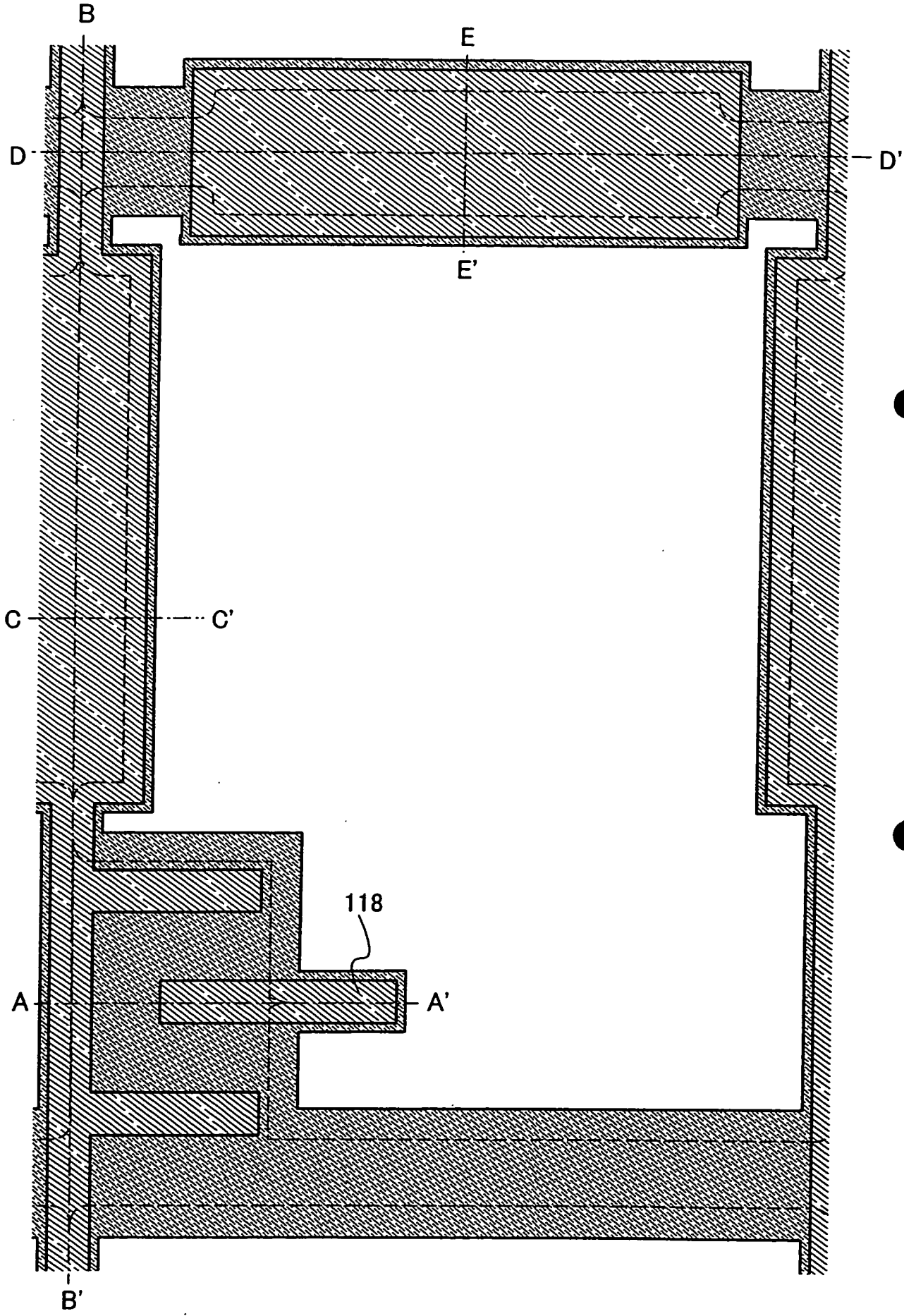


圖 19

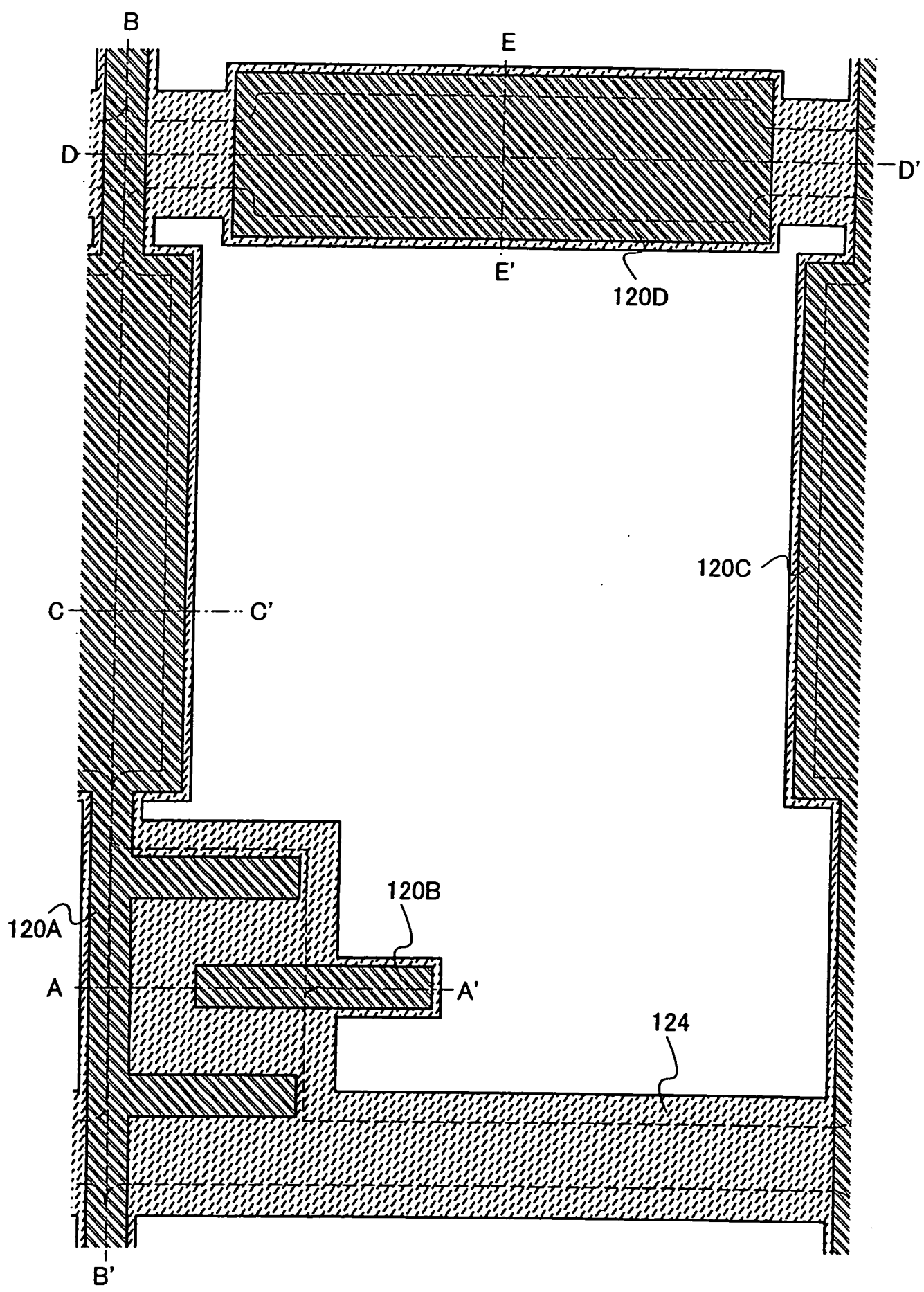


圖 20

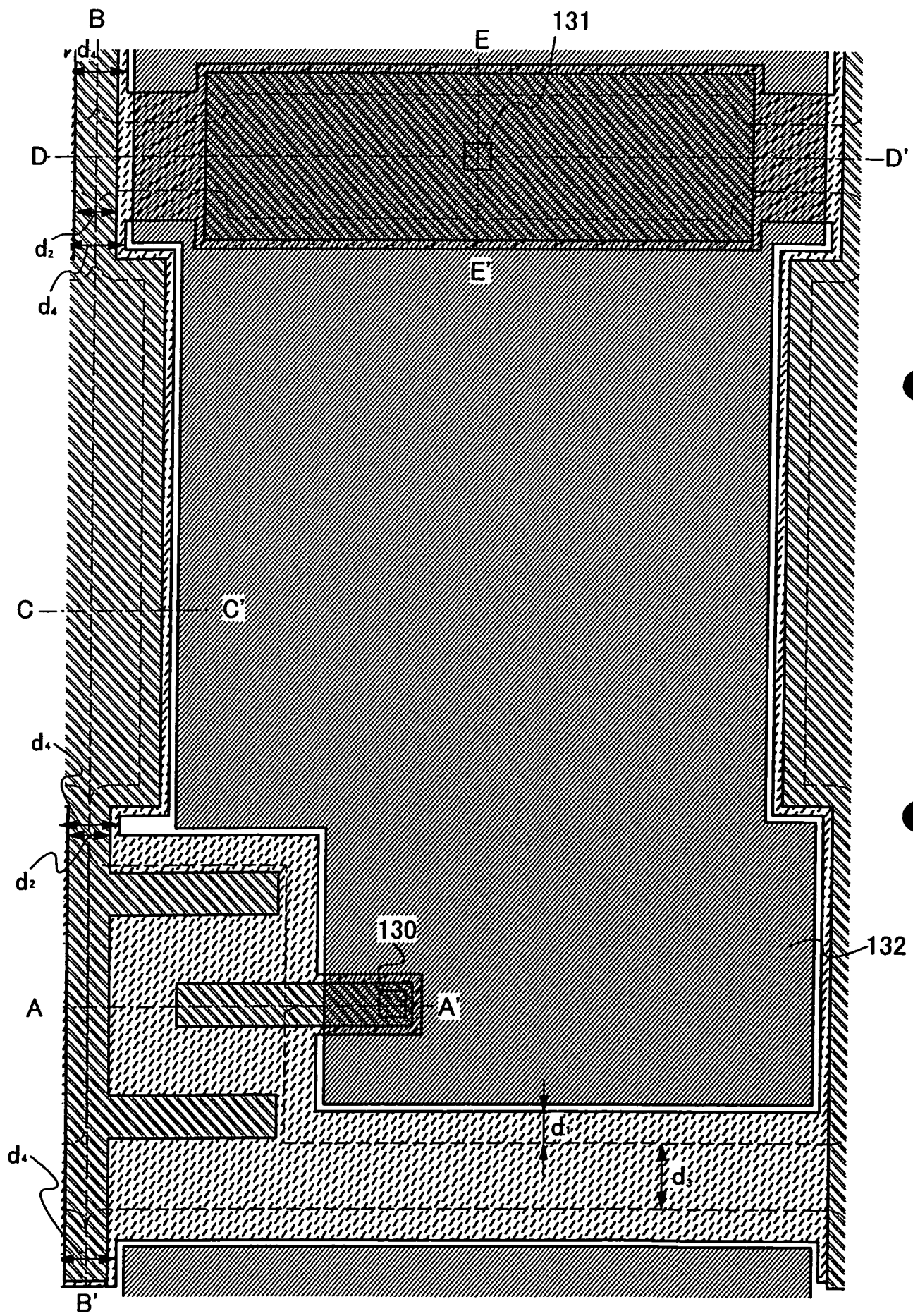


圖21

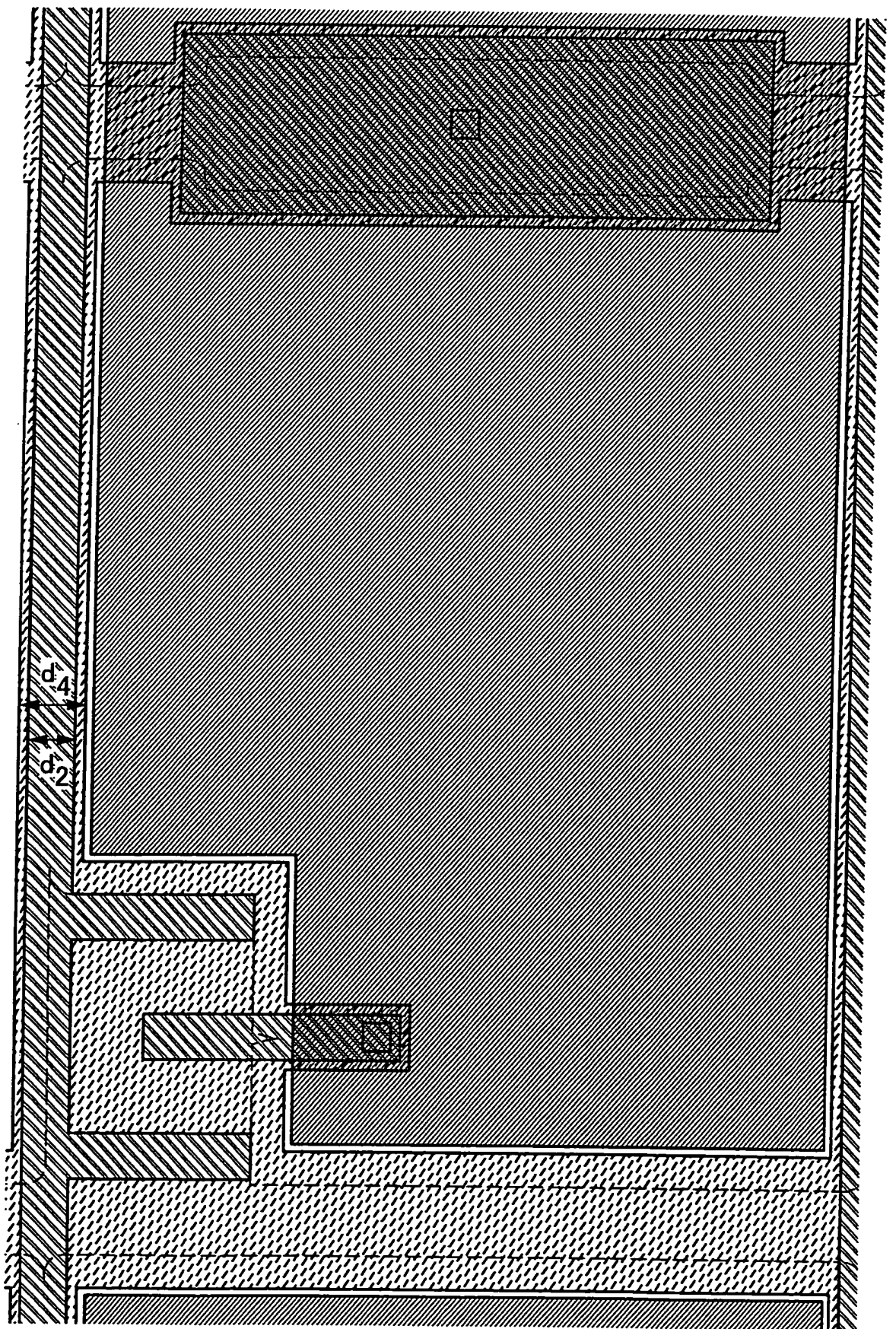




圖 22

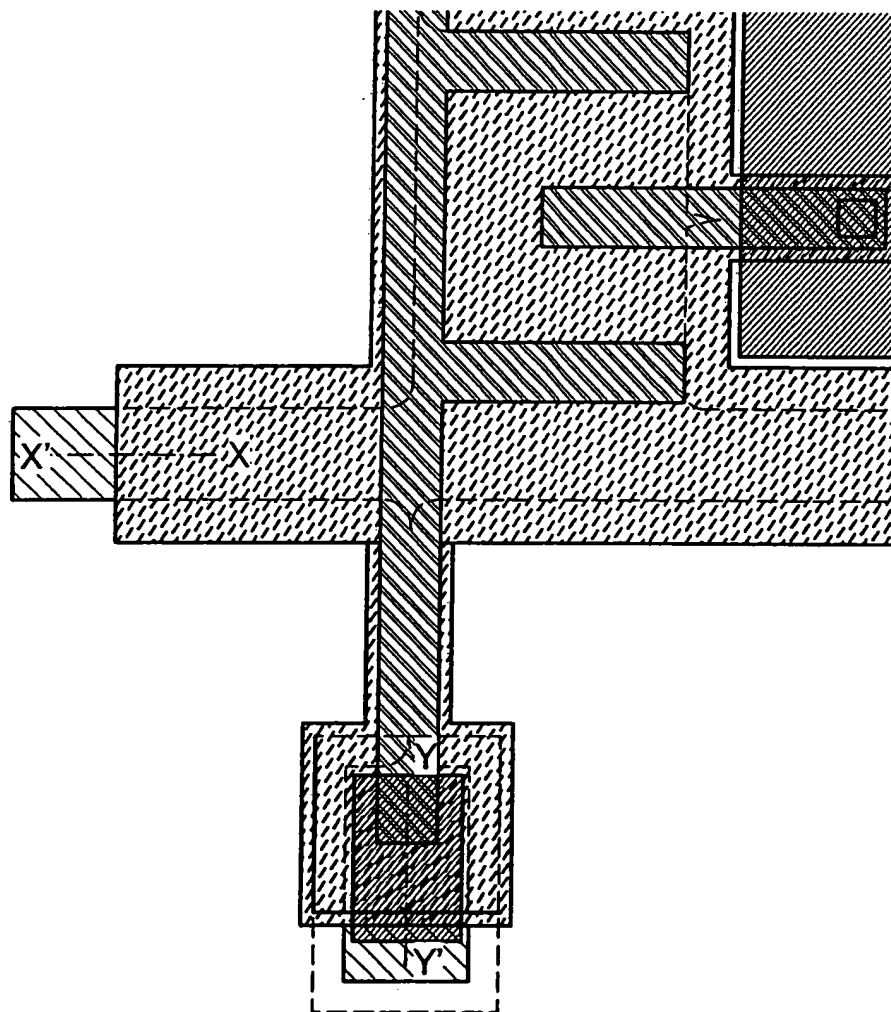


圖 23

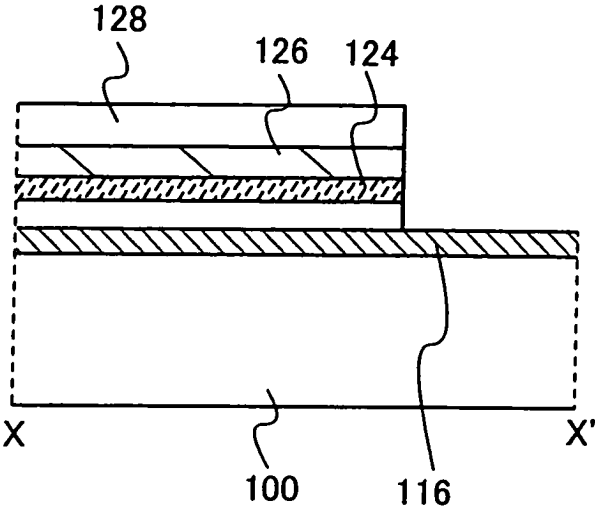


圖 24A

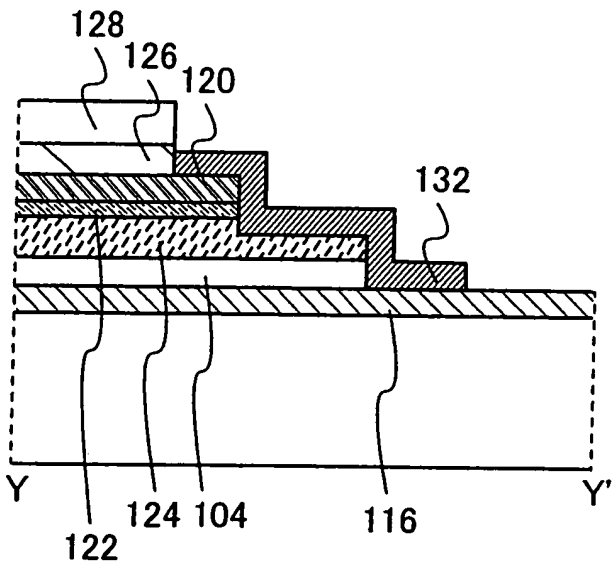


圖 24B

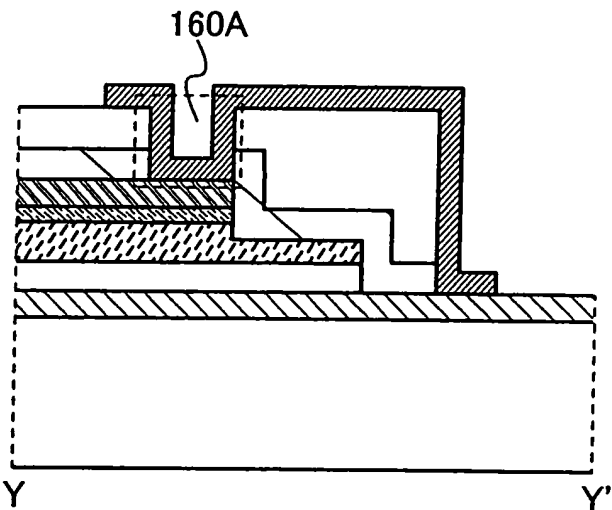


圖 24C

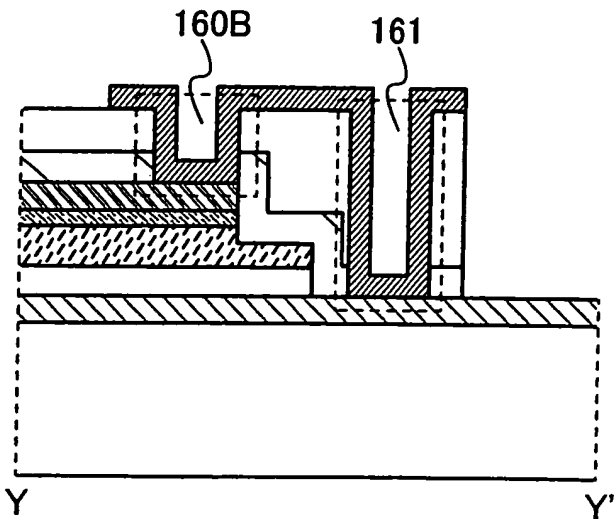




圖 25A-1

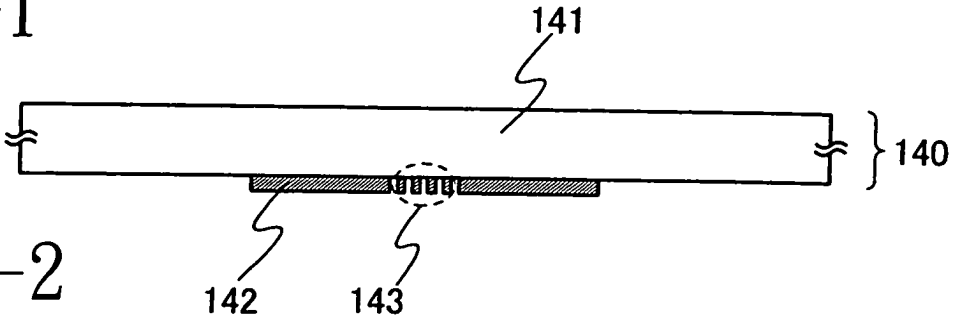


圖 25A-2

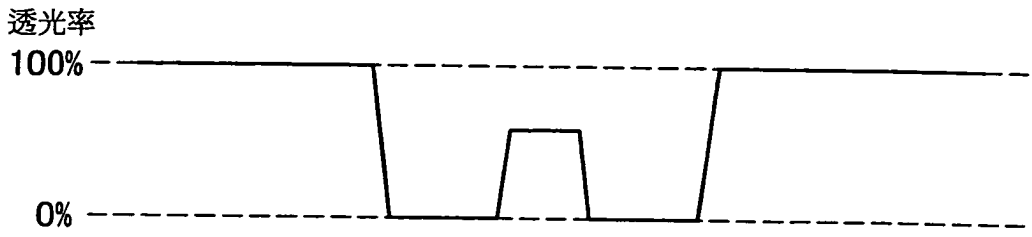


圖 25B-1

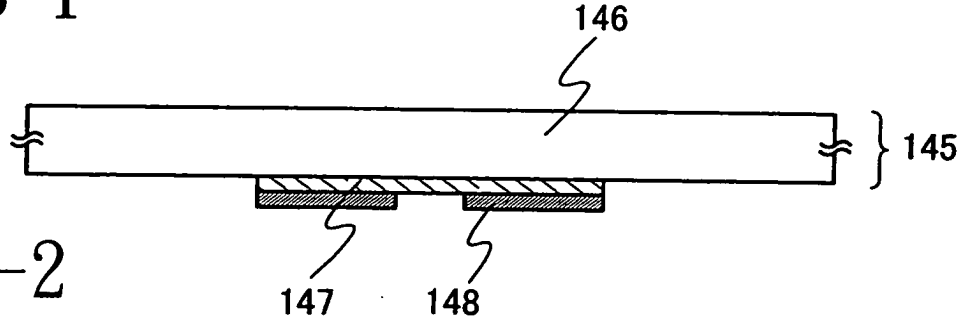


圖 25B-2

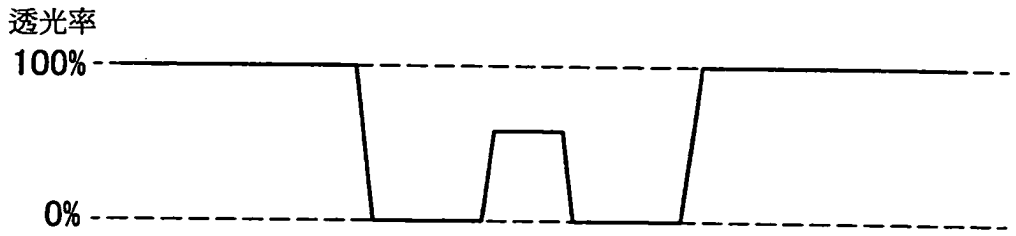


圖 26A

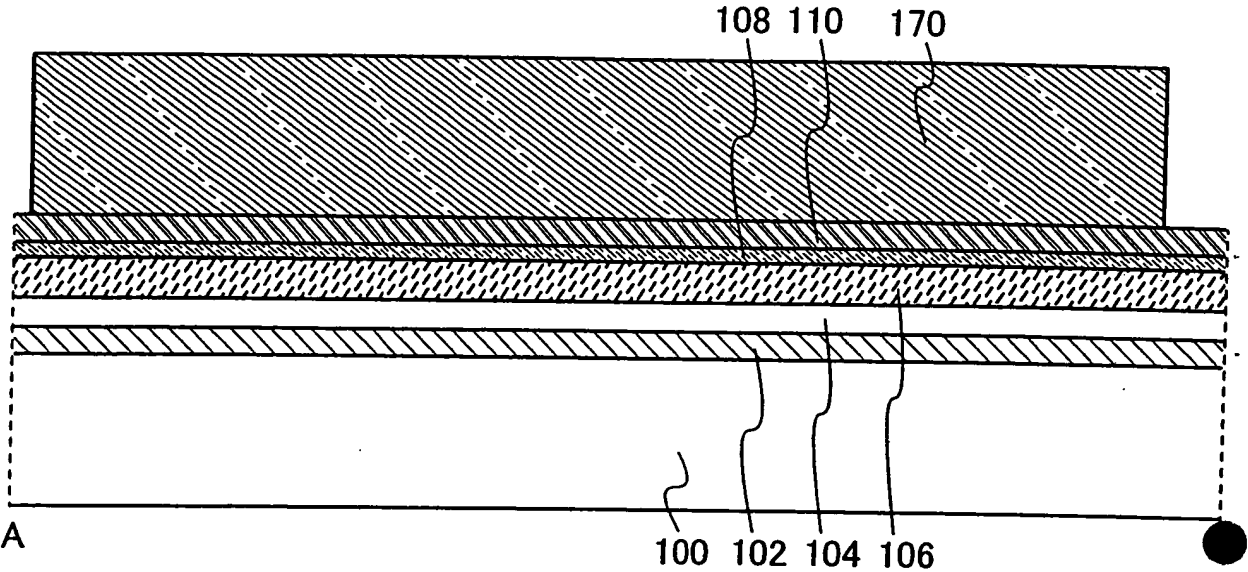


圖 26B

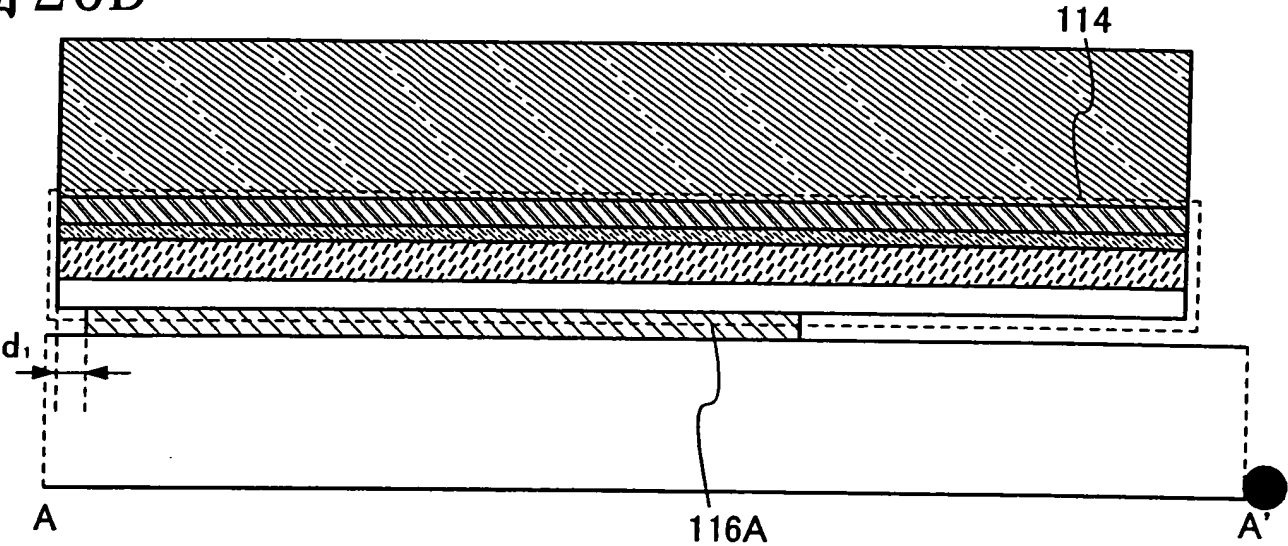


圖 26C

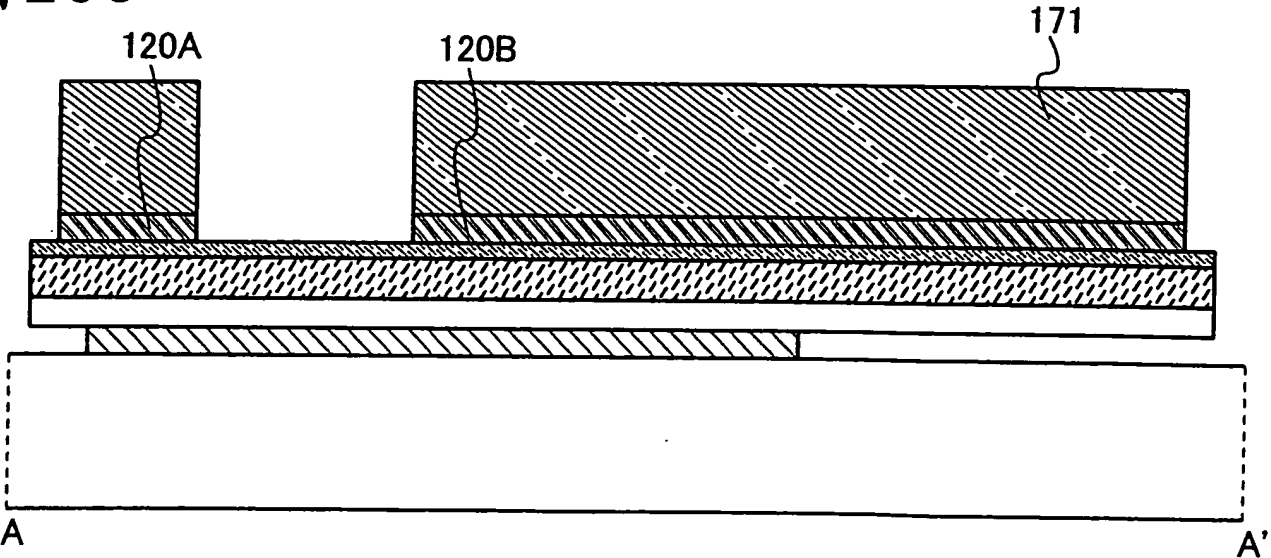


圖 27A

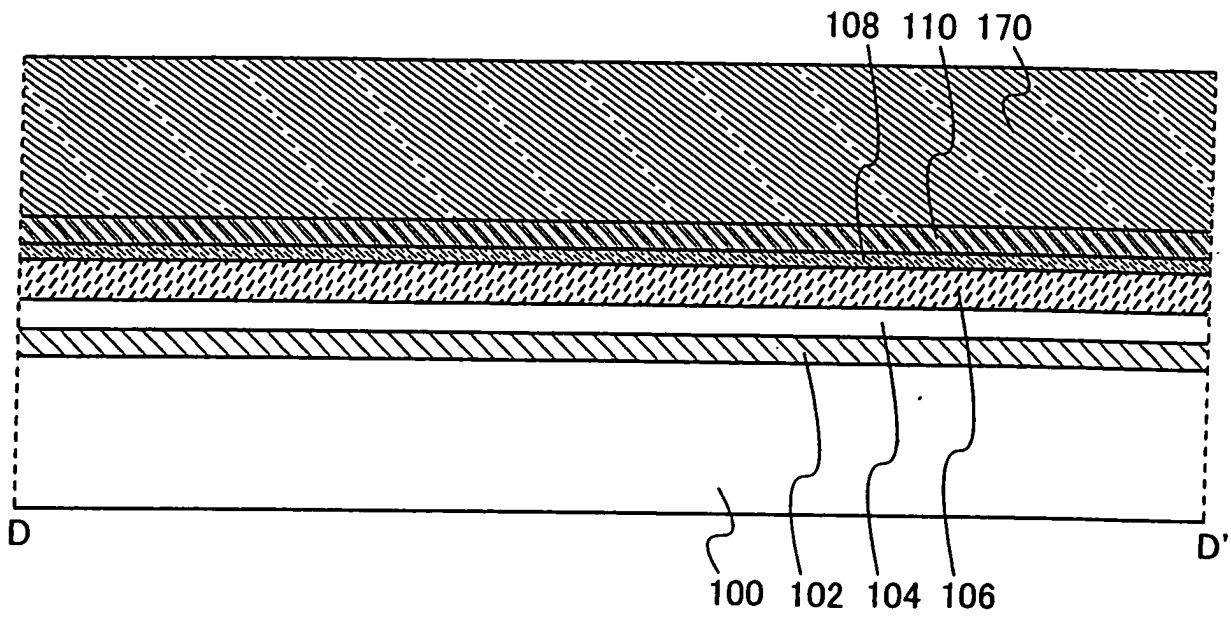


圖 27B

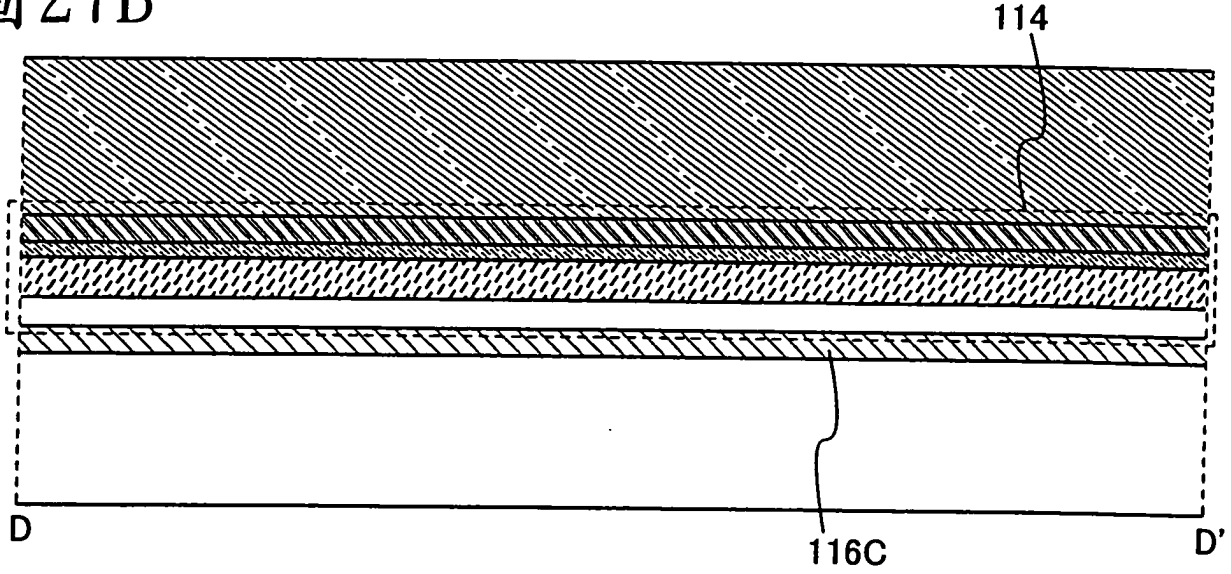


圖 27C

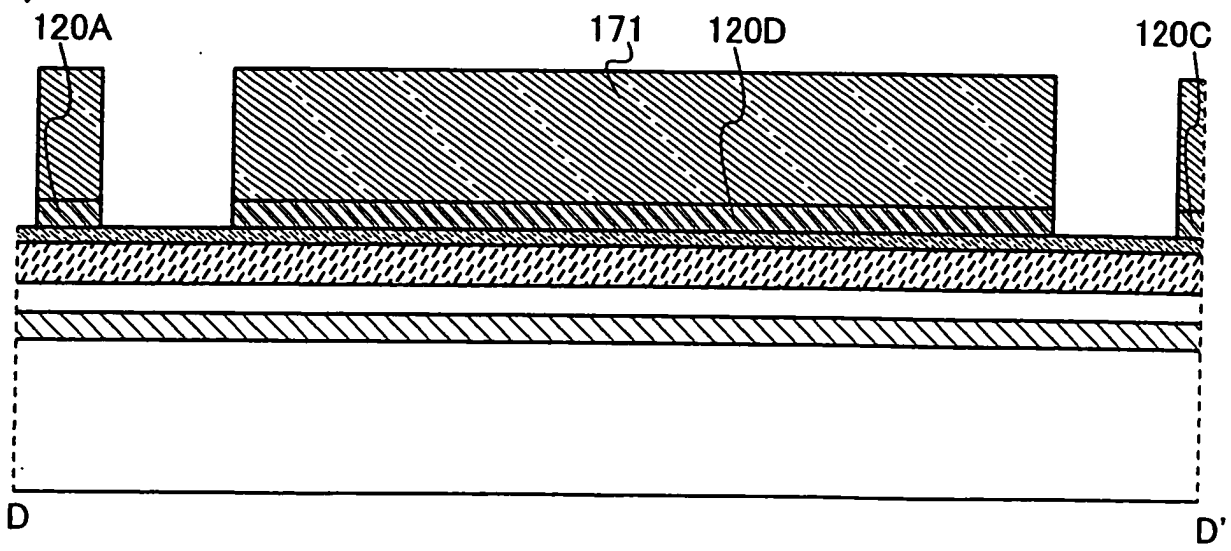


圖 28

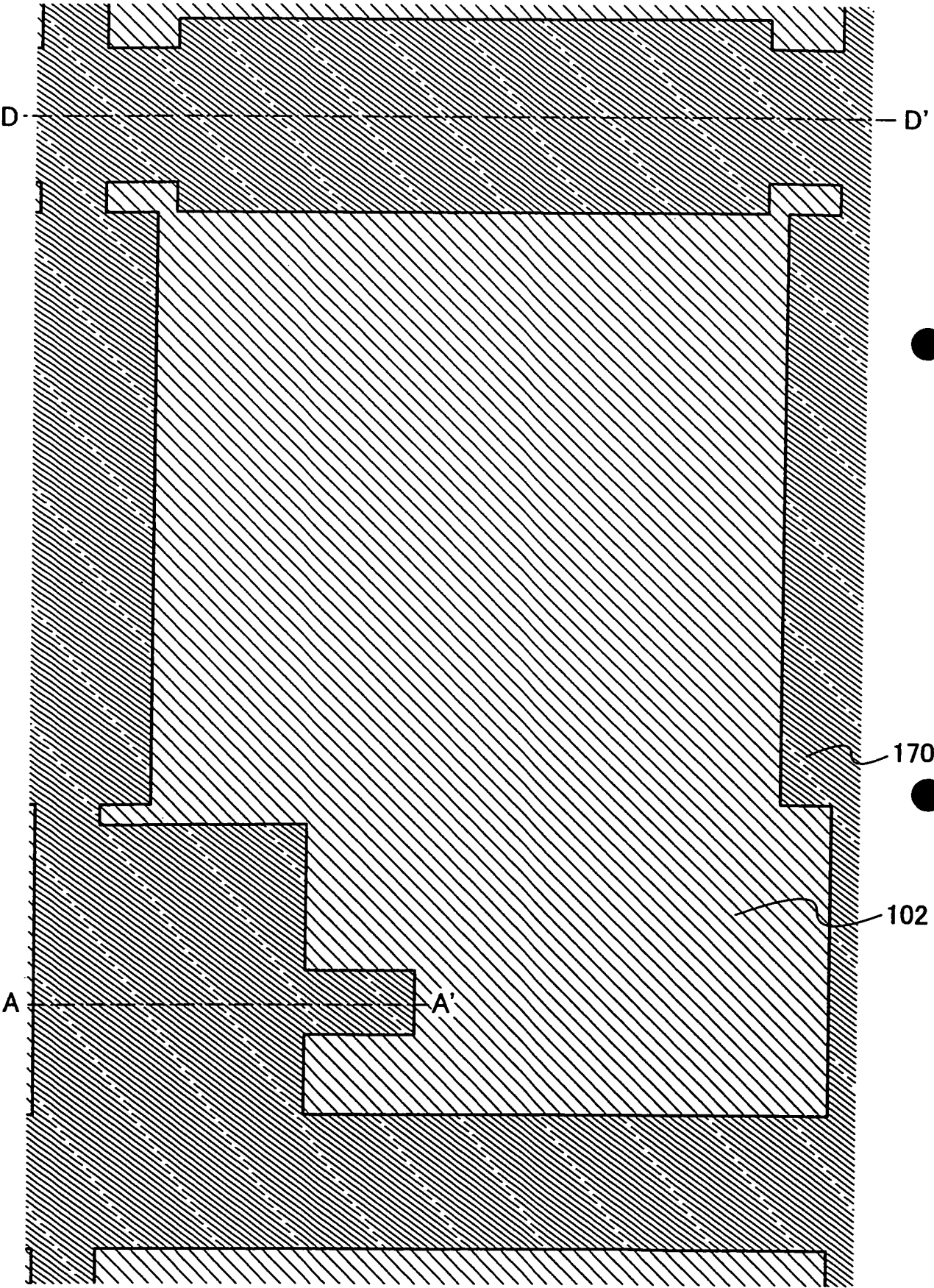


圖 29

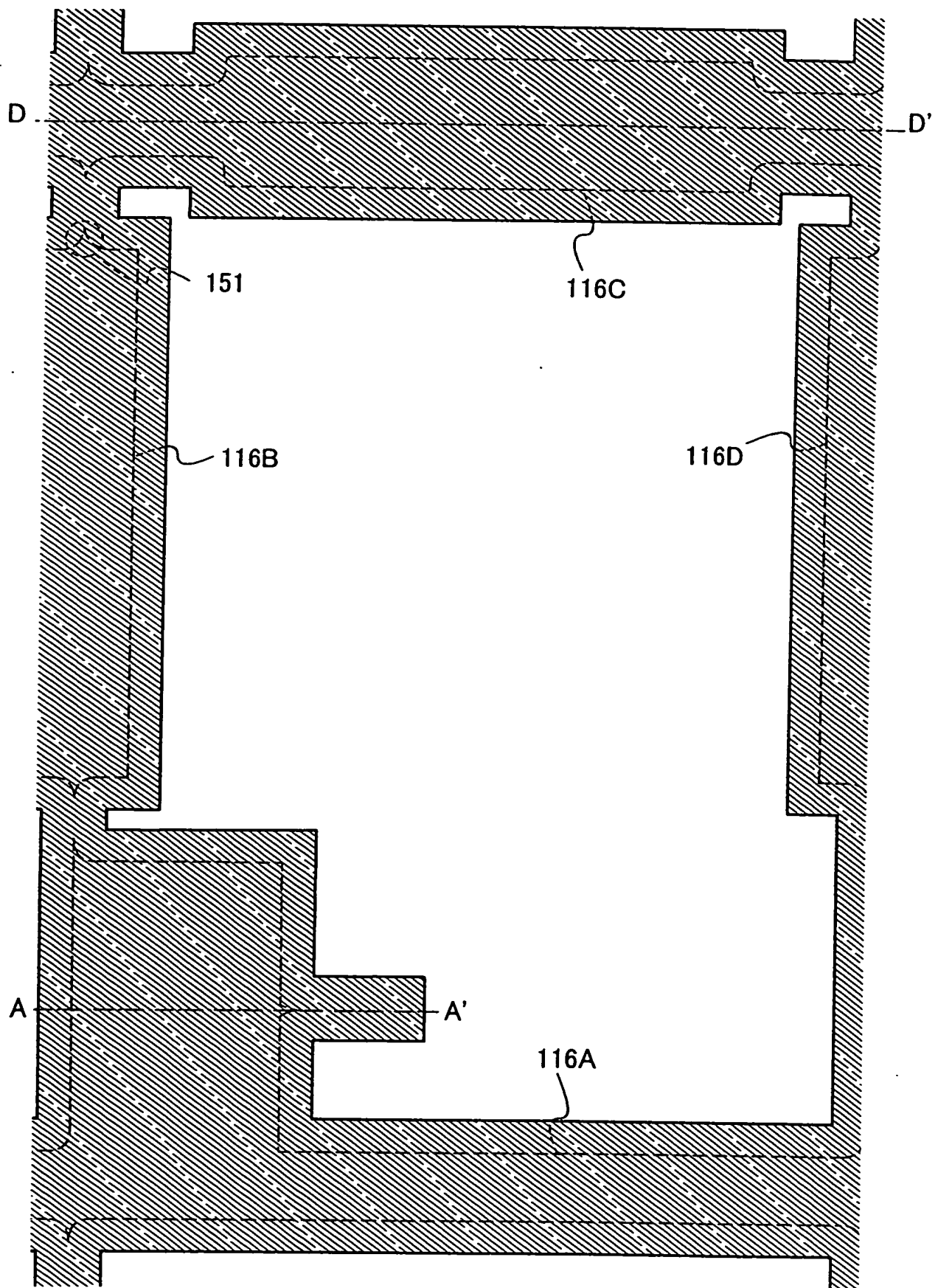


圖 30

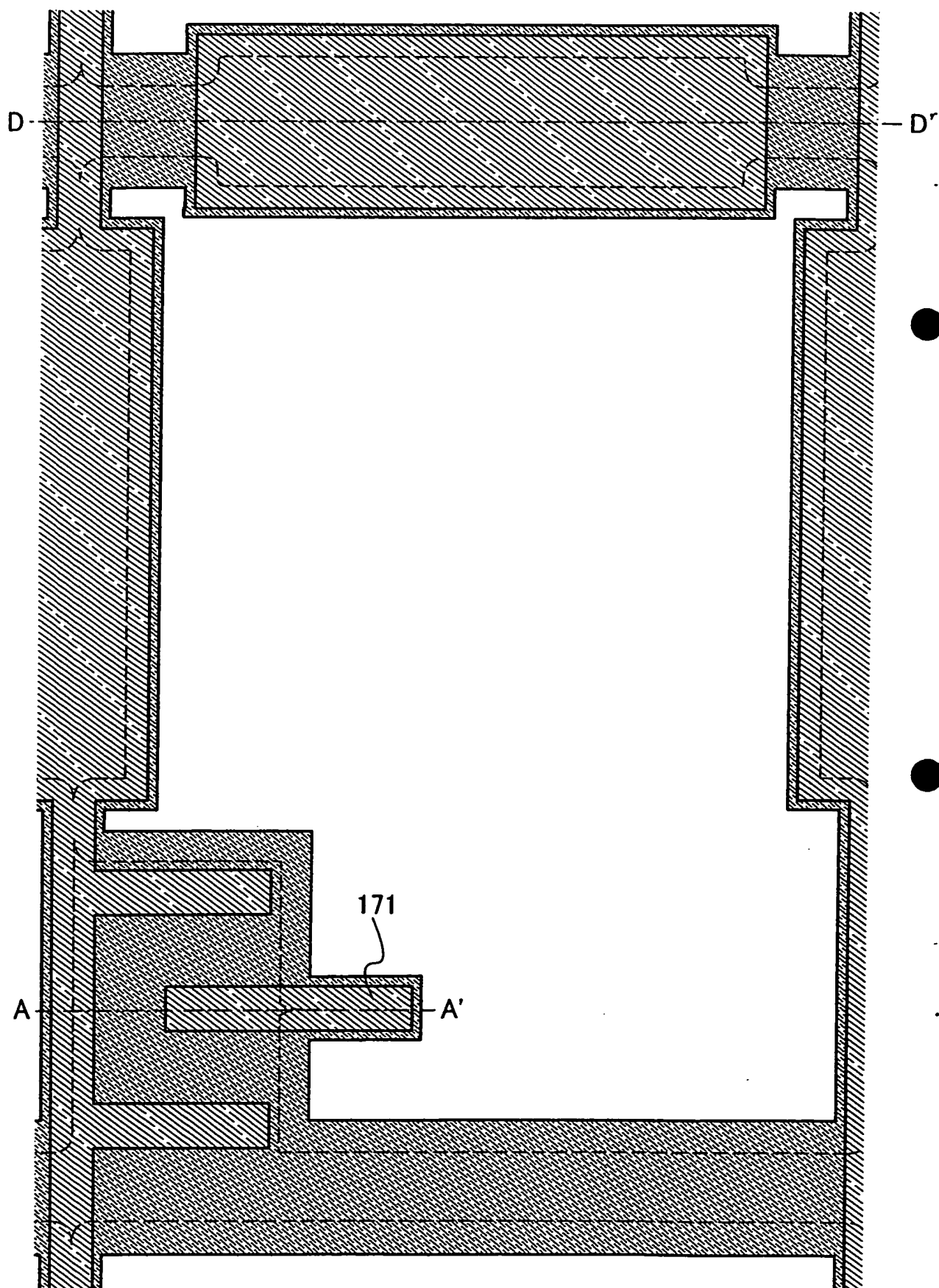


圖 31A

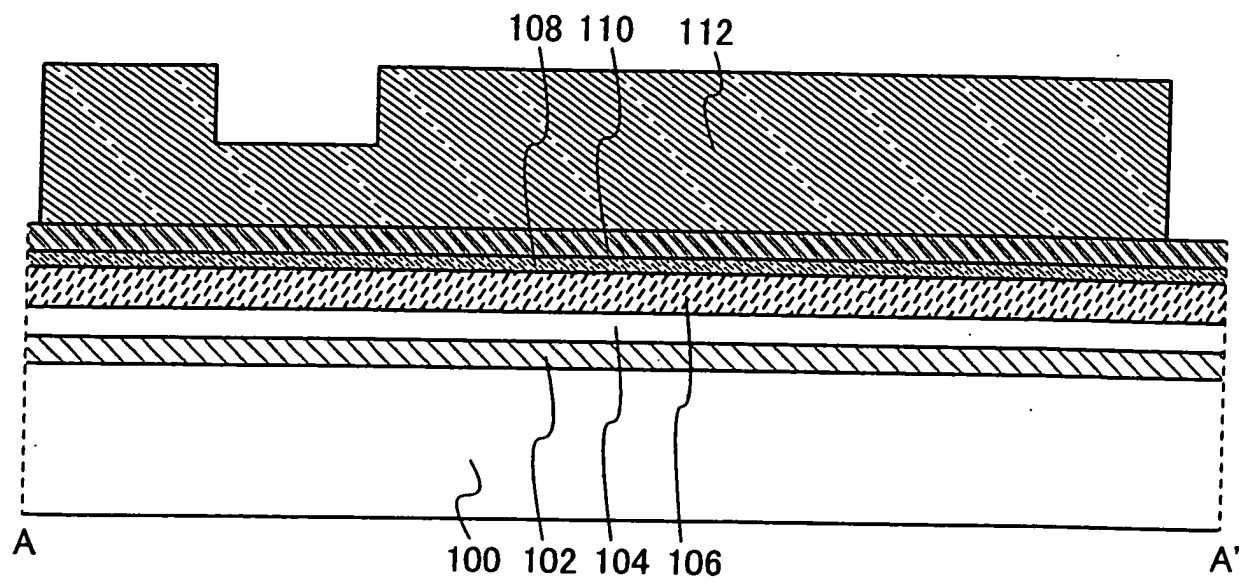


圖 31B

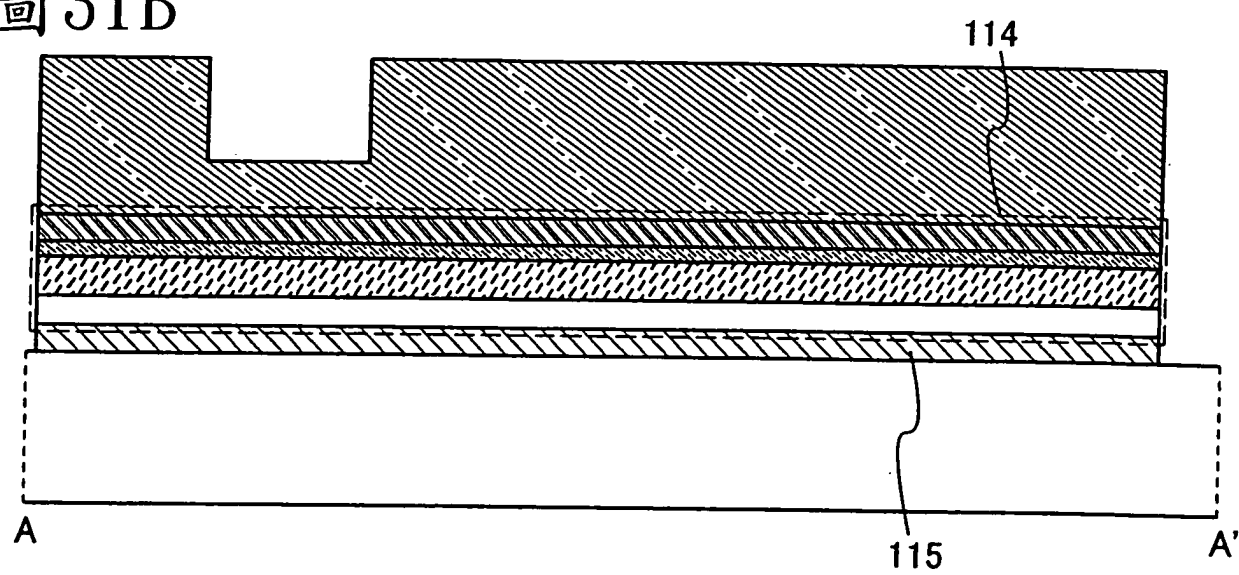


圖 31C

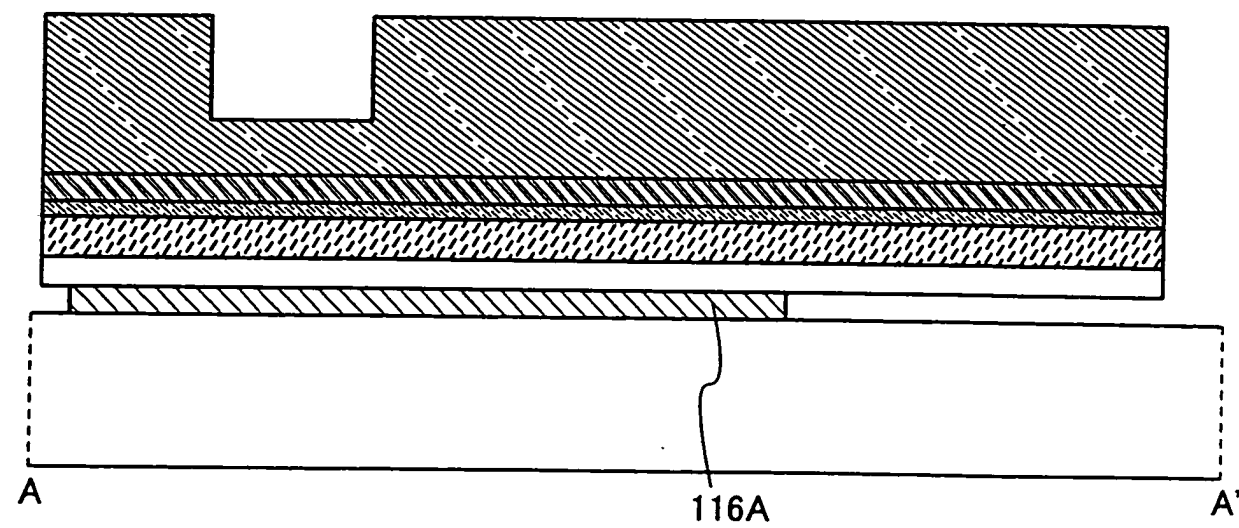


圖 32A

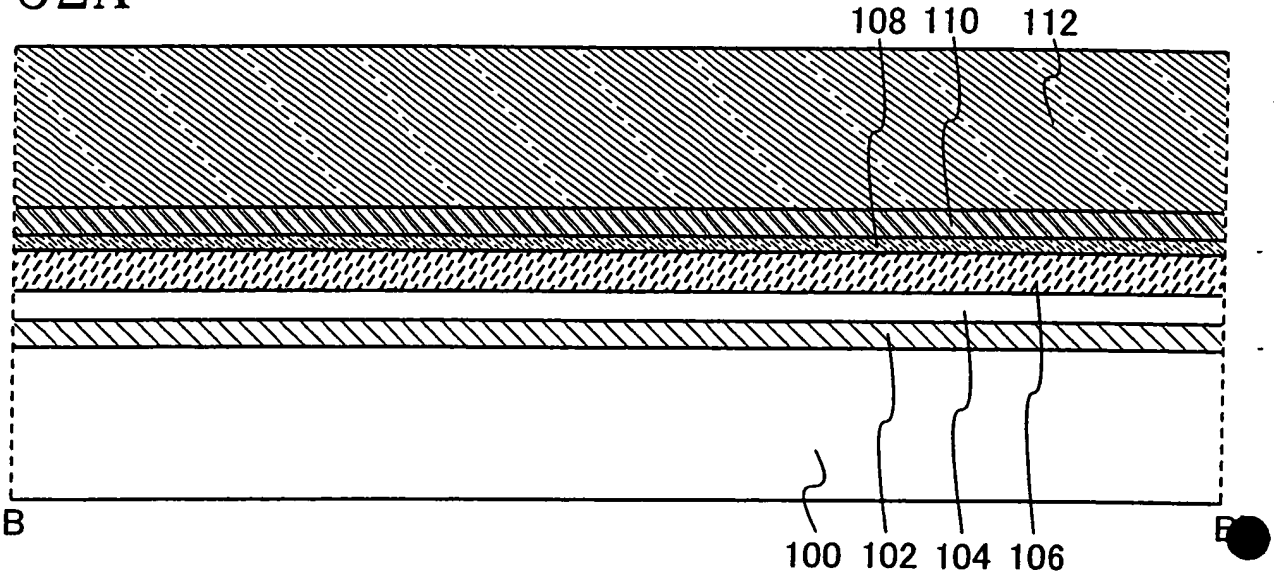


圖 32B

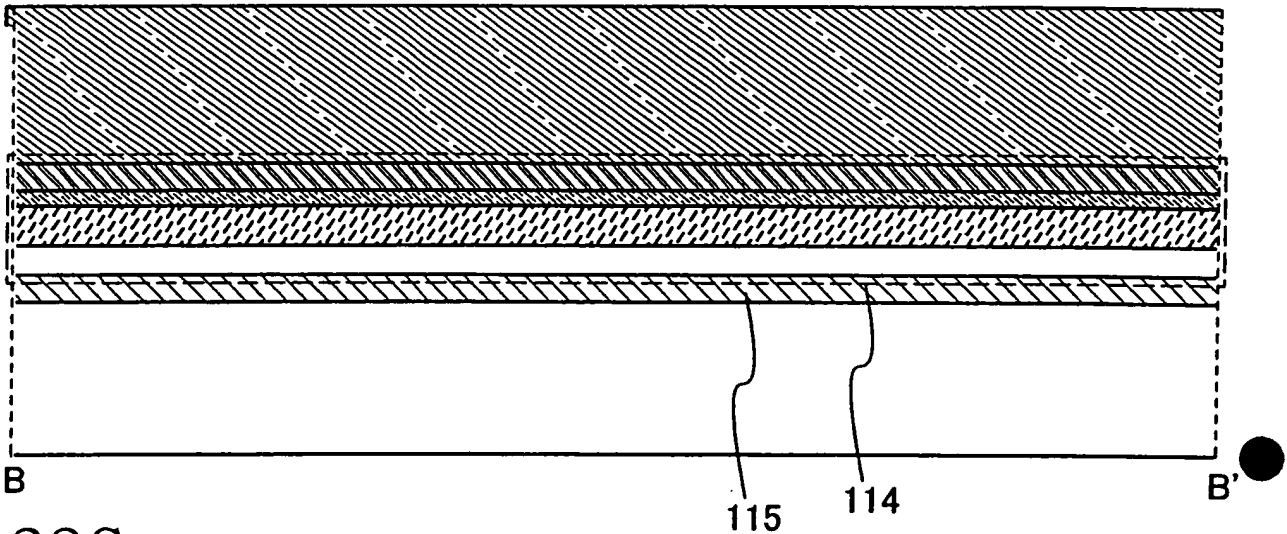


圖 32C

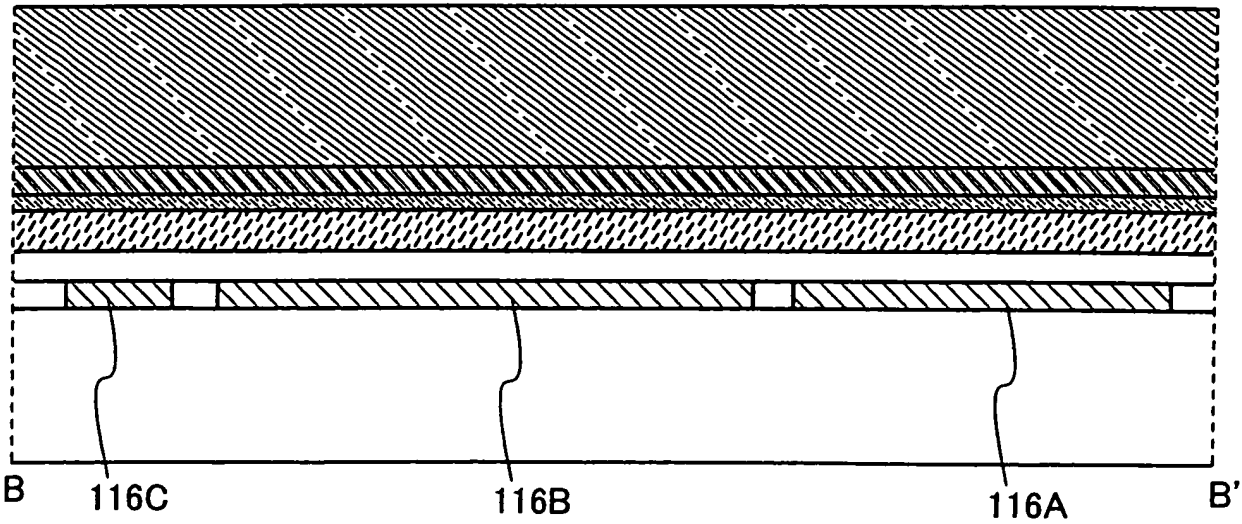




圖 33A

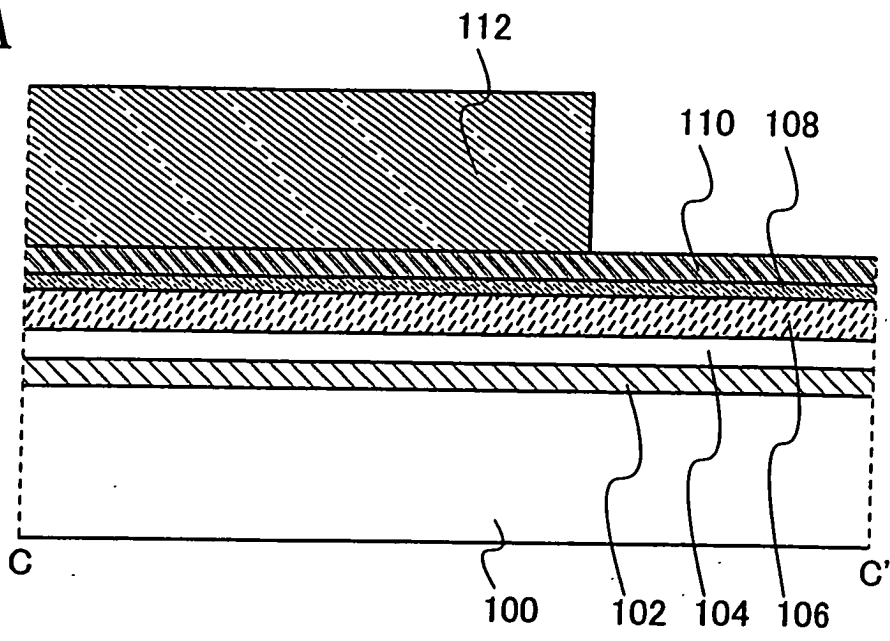


圖 33B

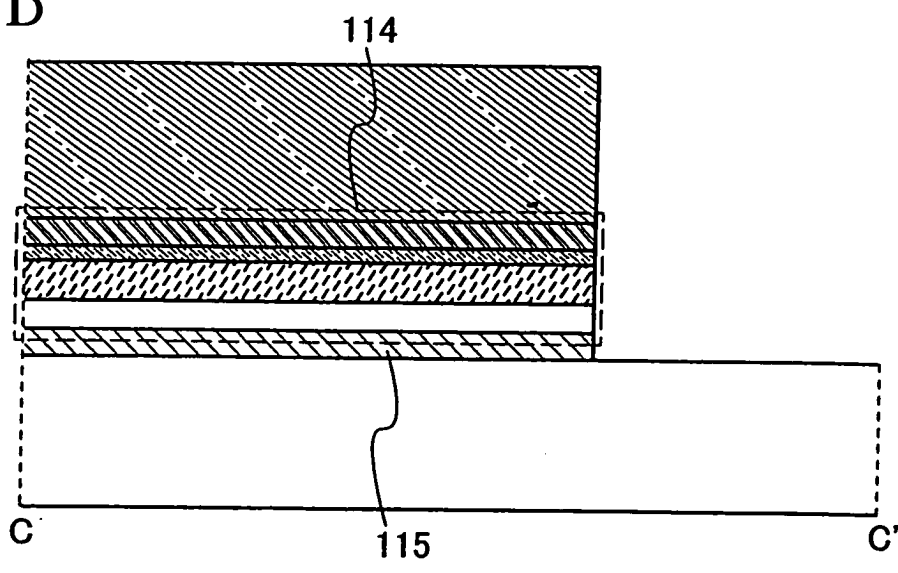


圖 33C

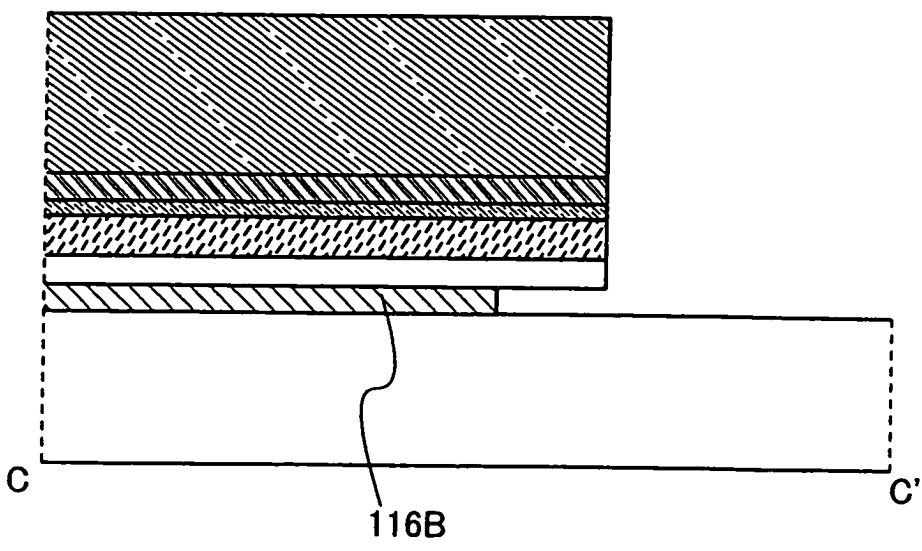


圖 34A

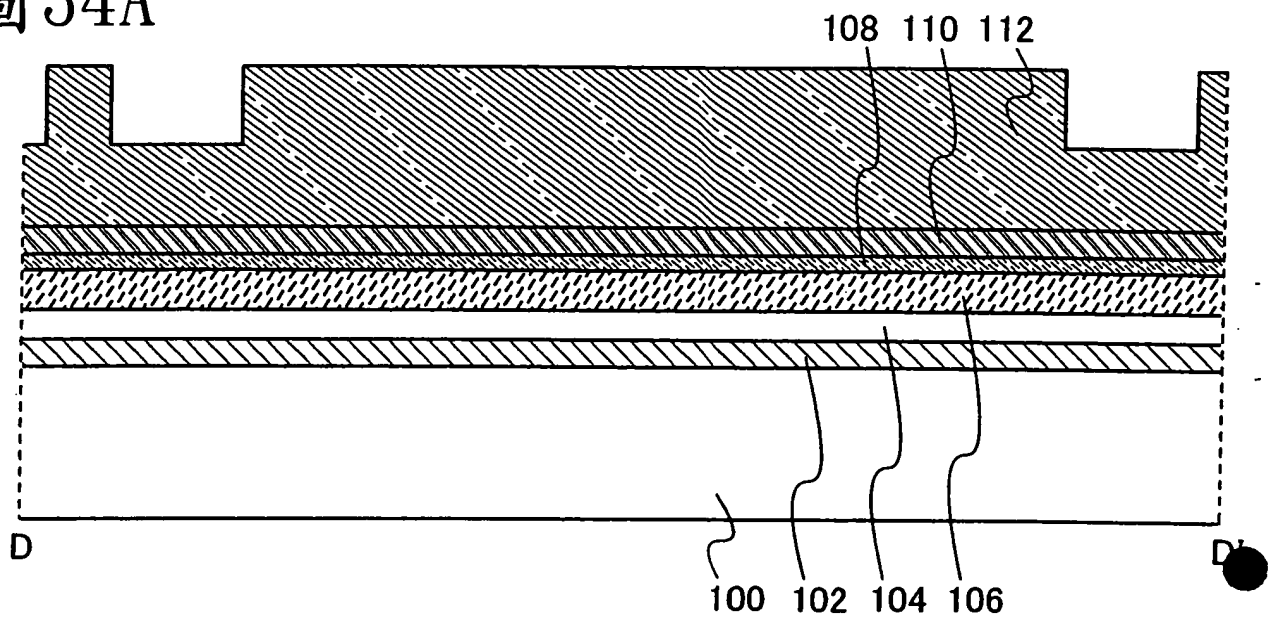


圖 34B

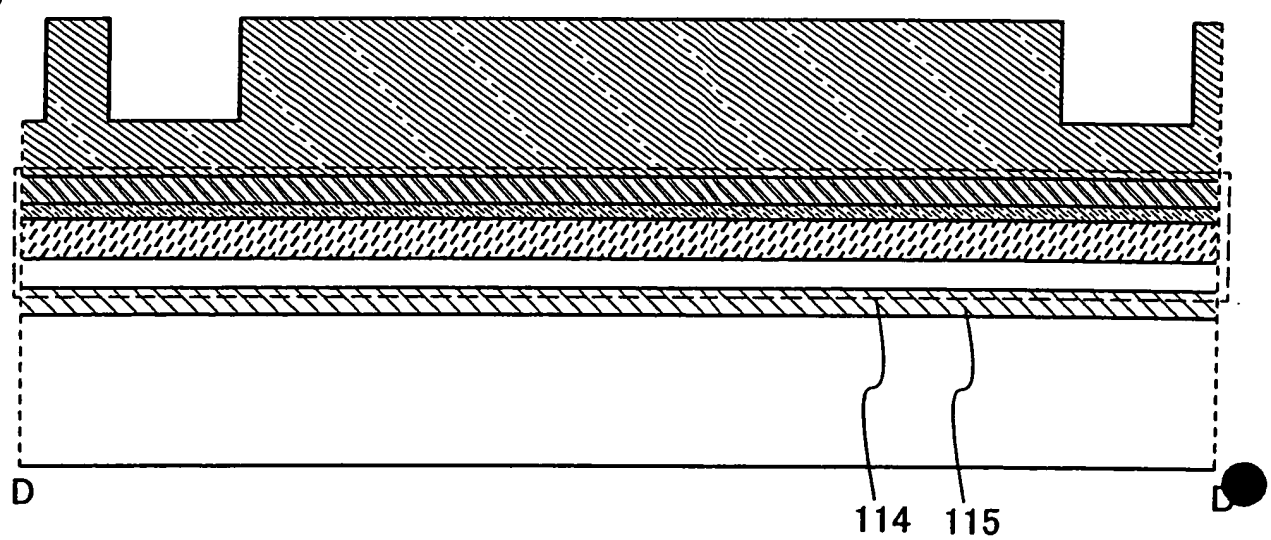


圖 34C

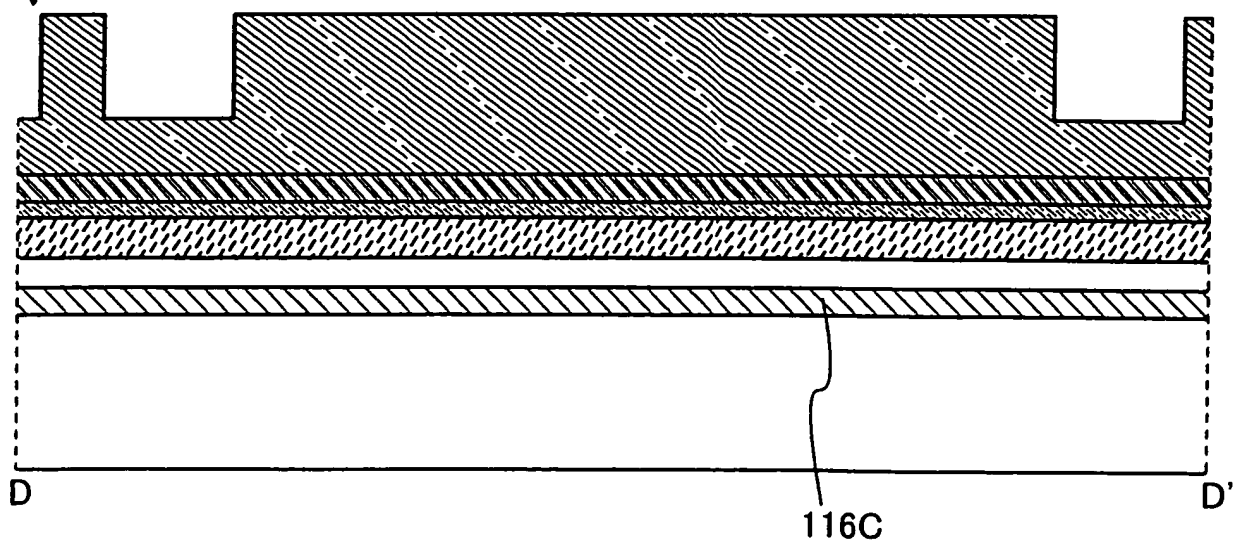


圖 35A

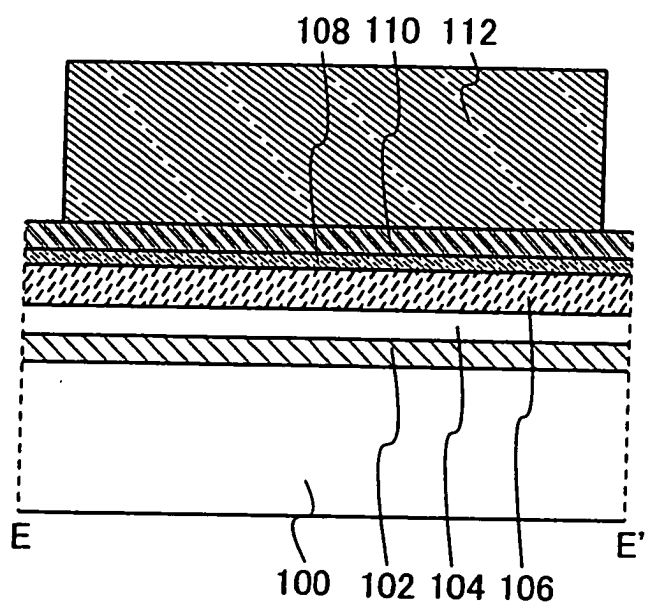


圖 35B

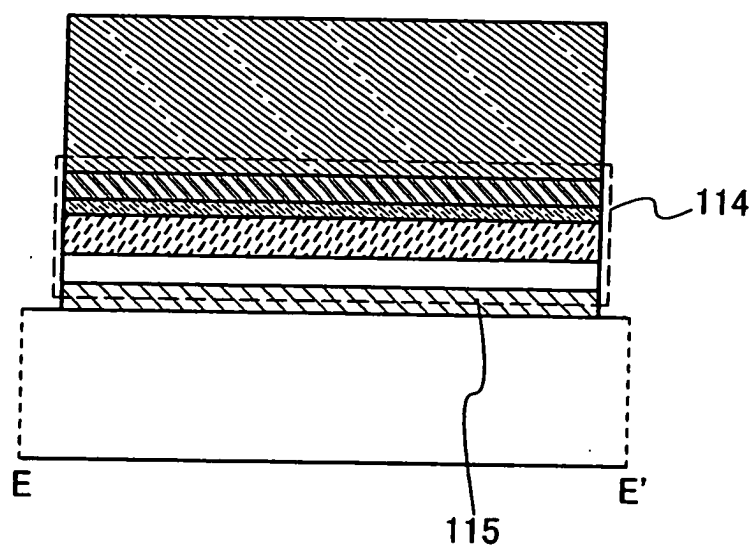


圖 35C

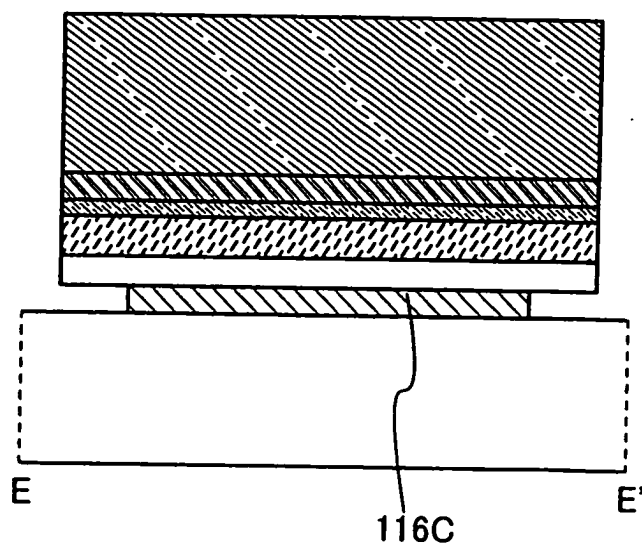


圖 36

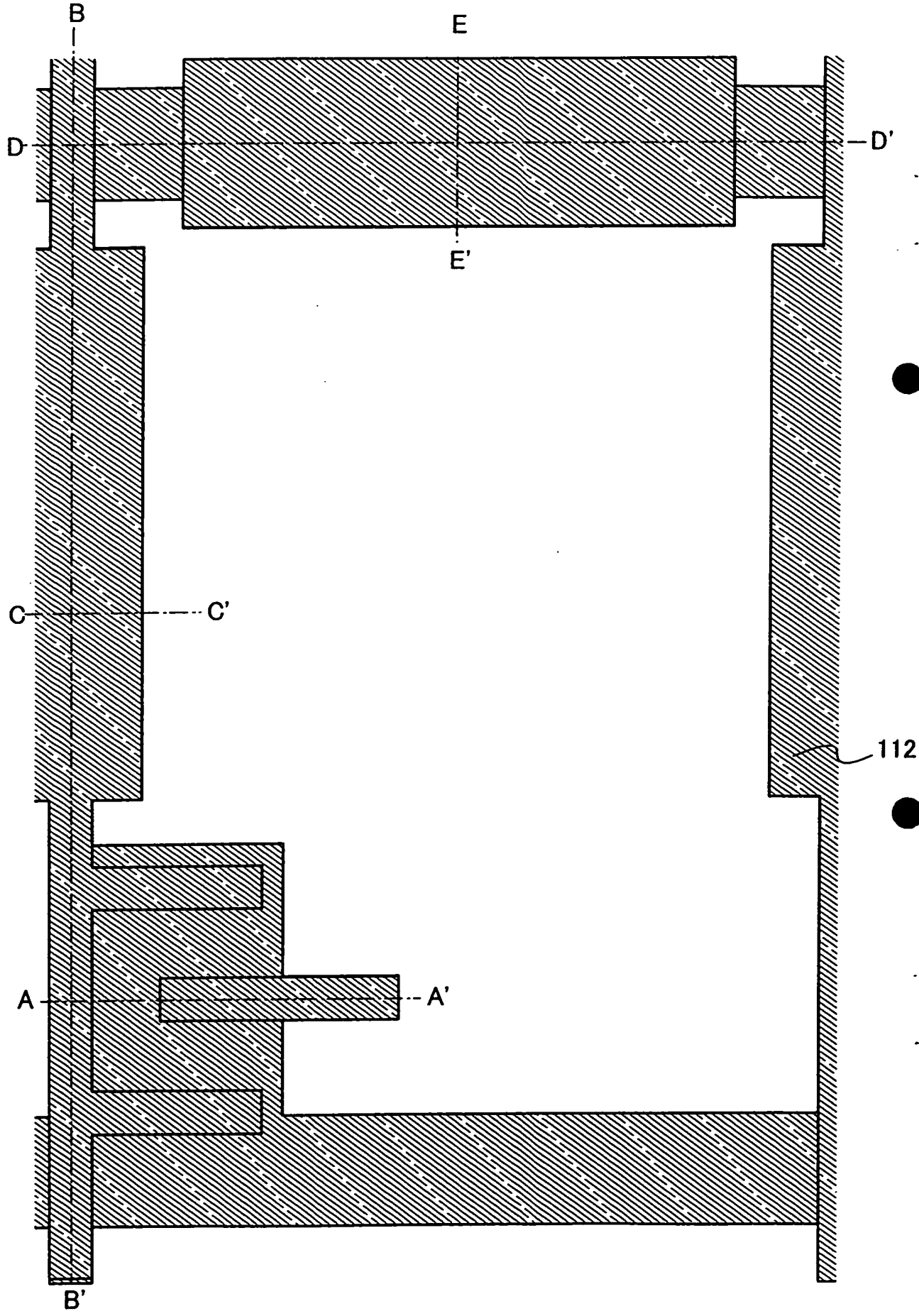


圖 37A

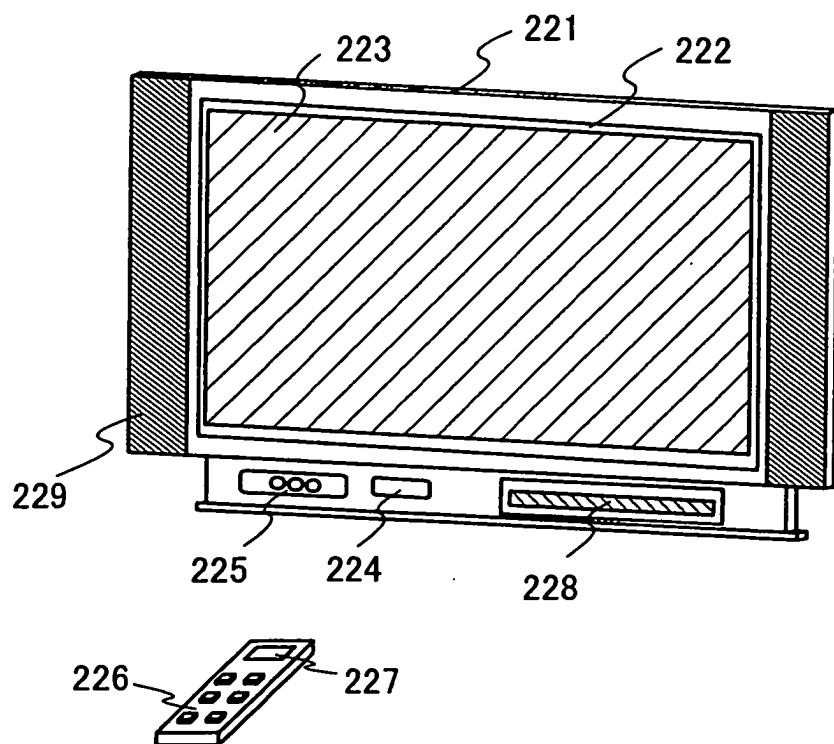


圖 37B

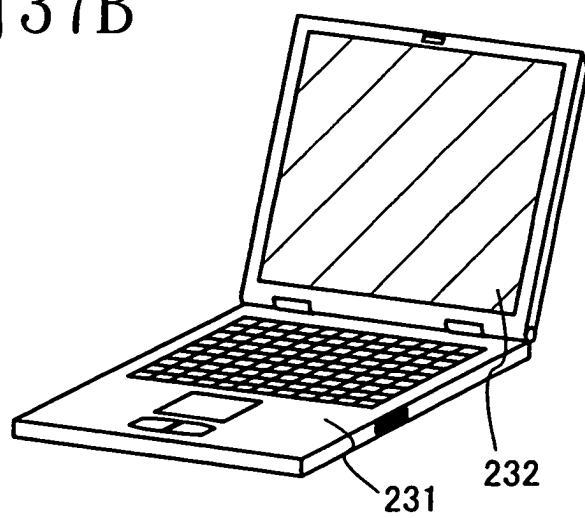


圖 38

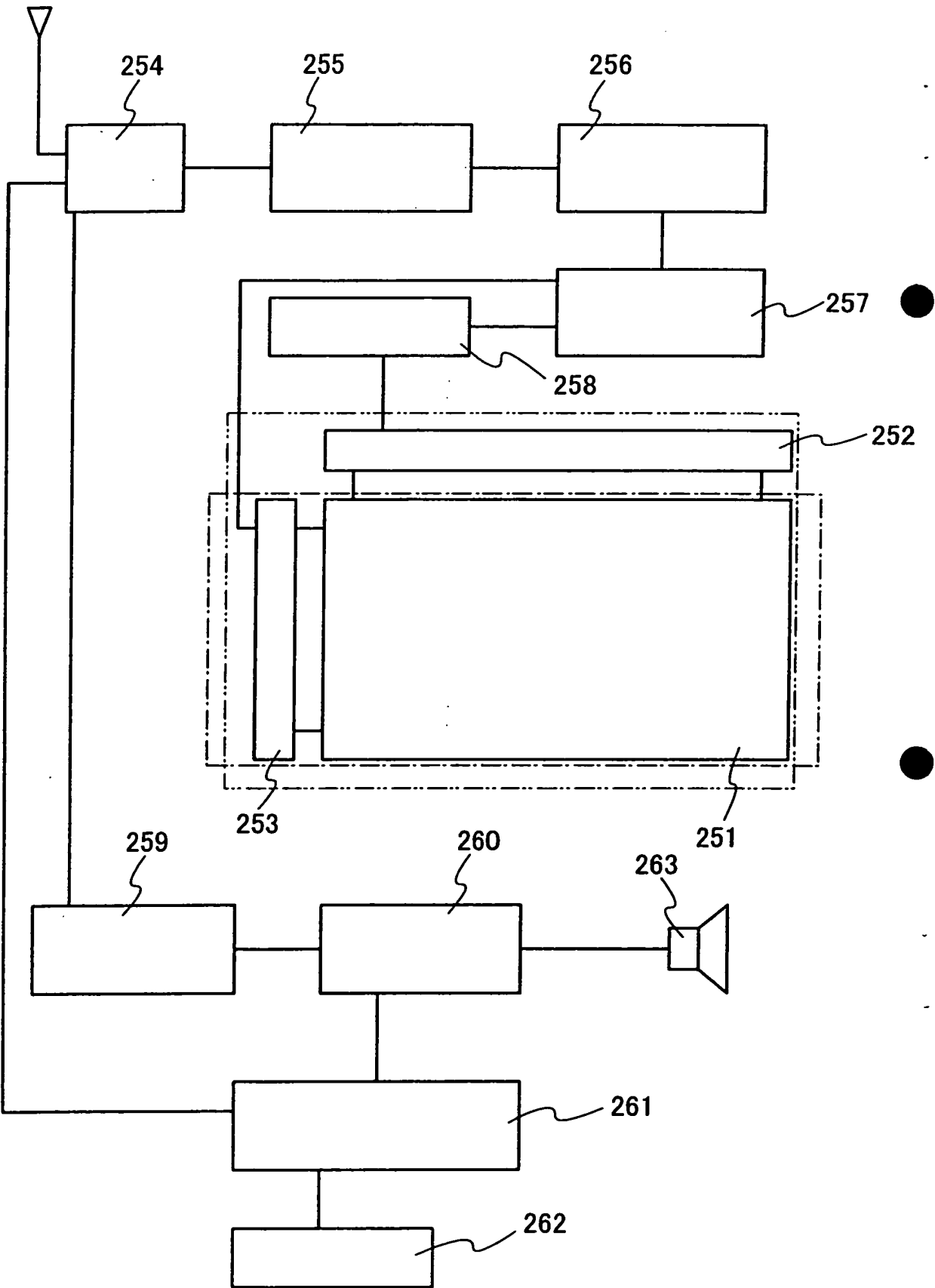


圖 39A

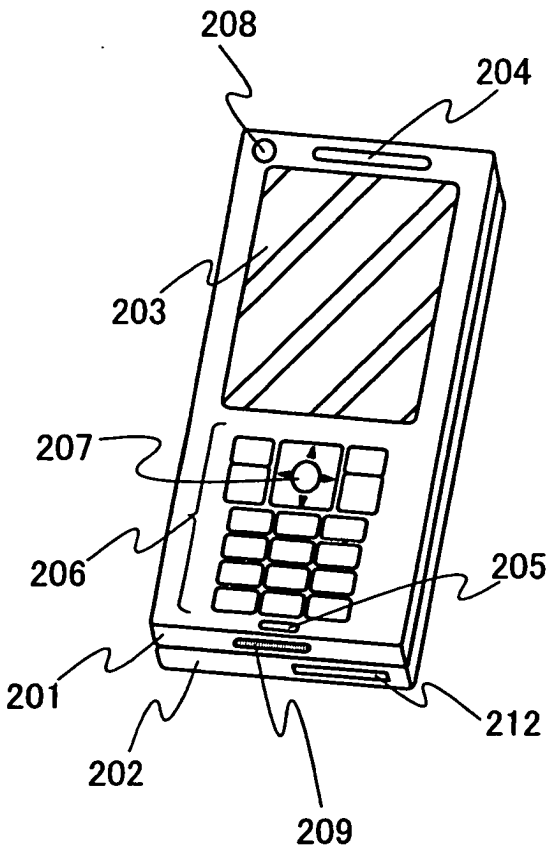


圖 39B

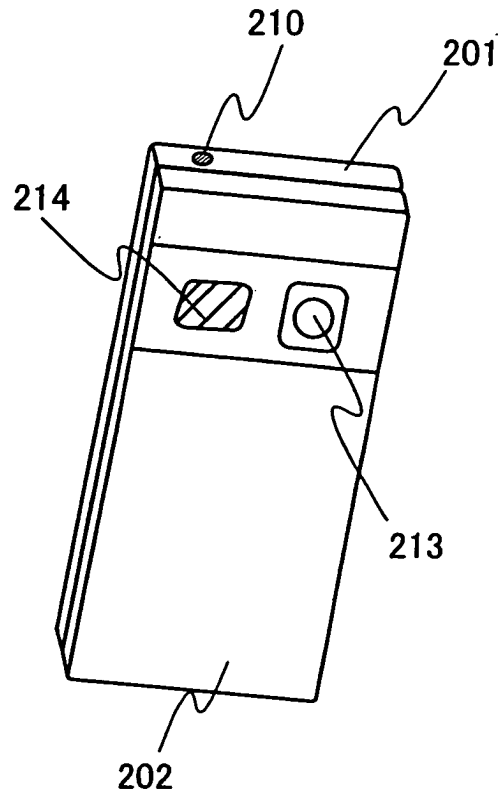


圖 39C

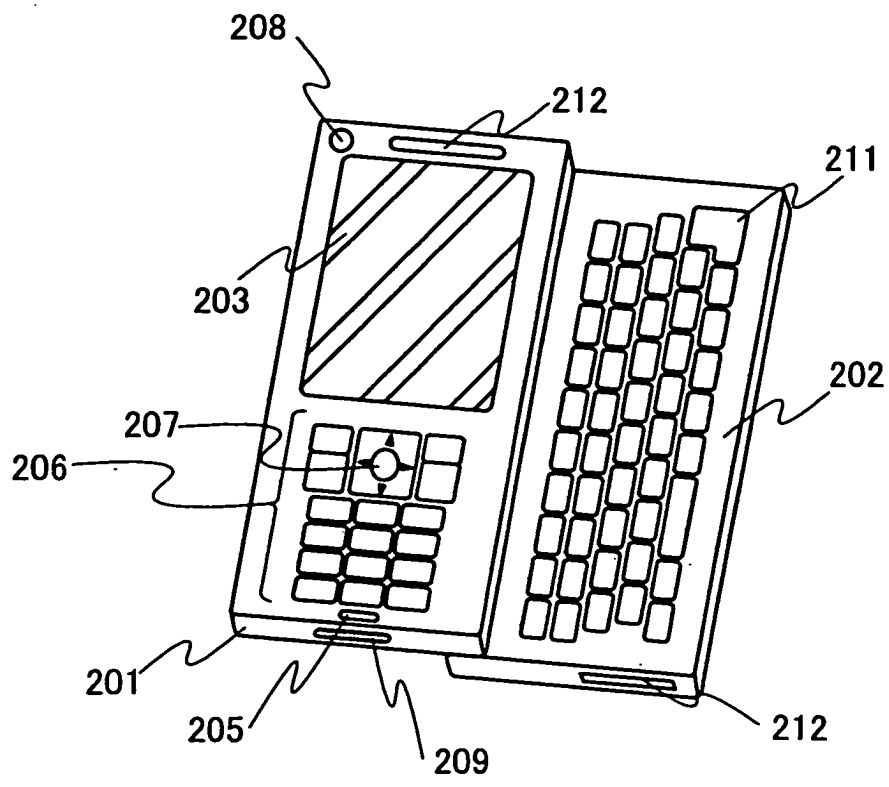


圖 40A

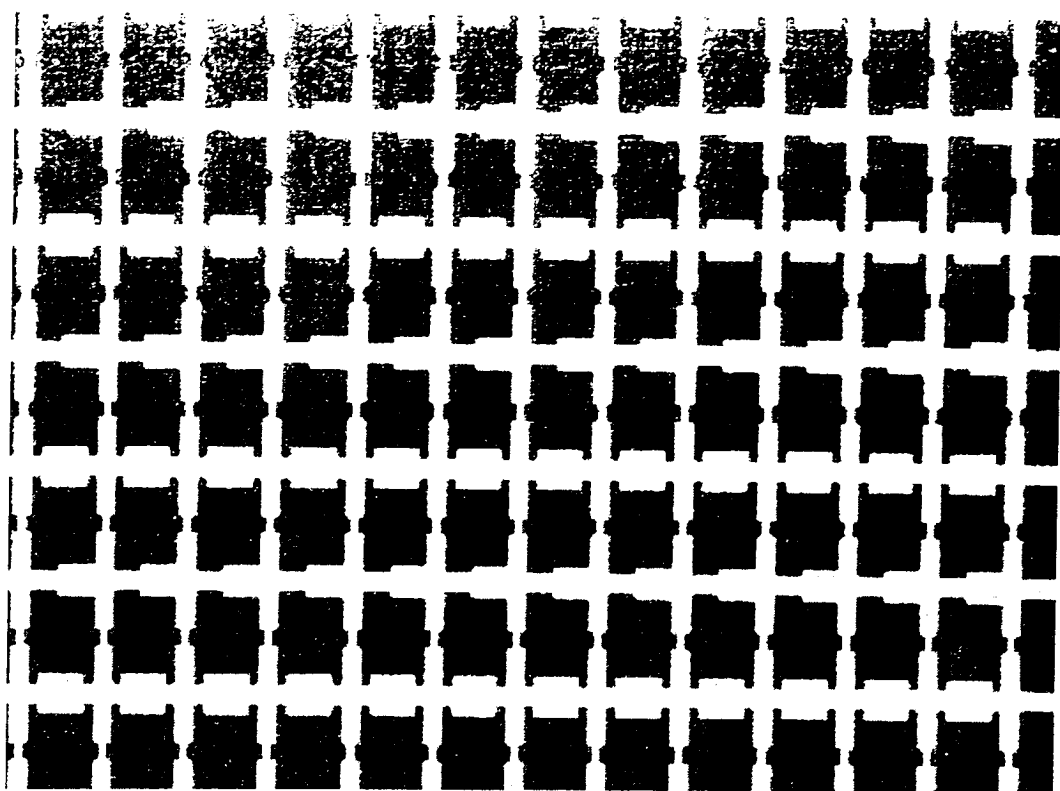


圖 40B

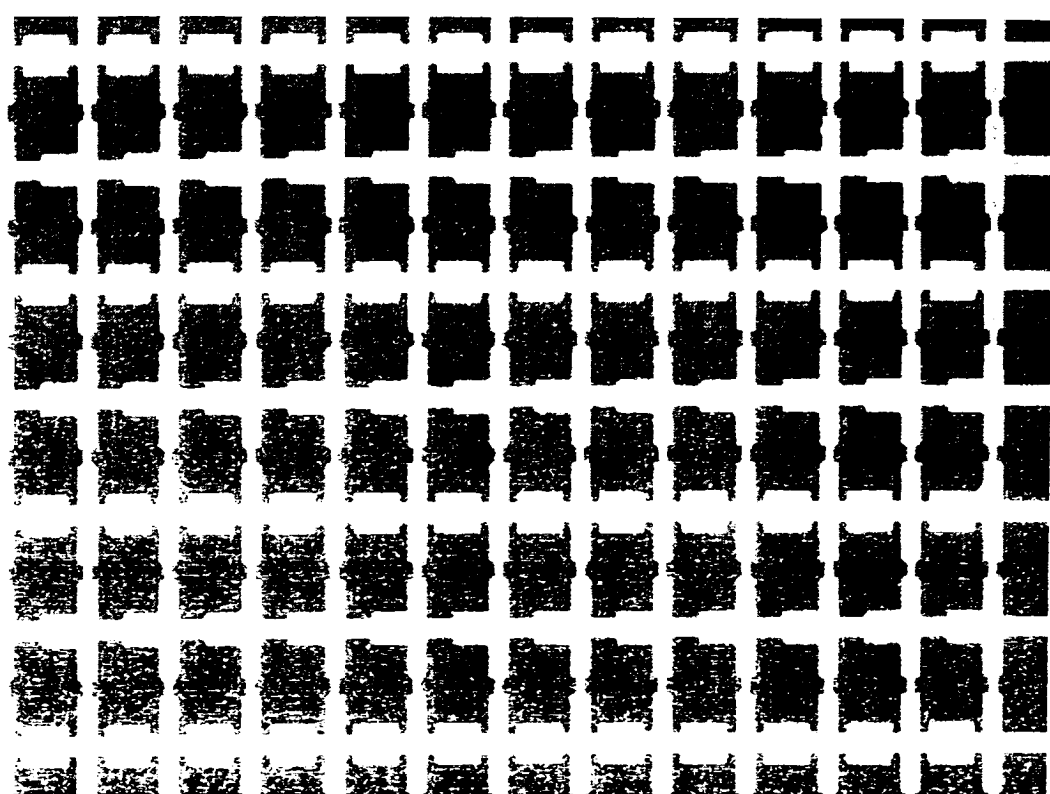




圖 41A

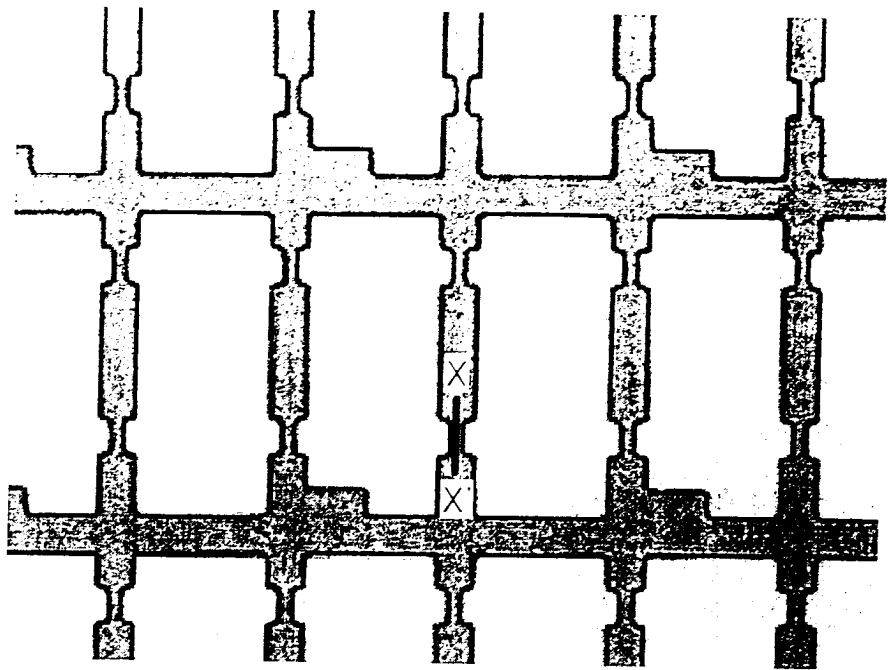


圖 41B

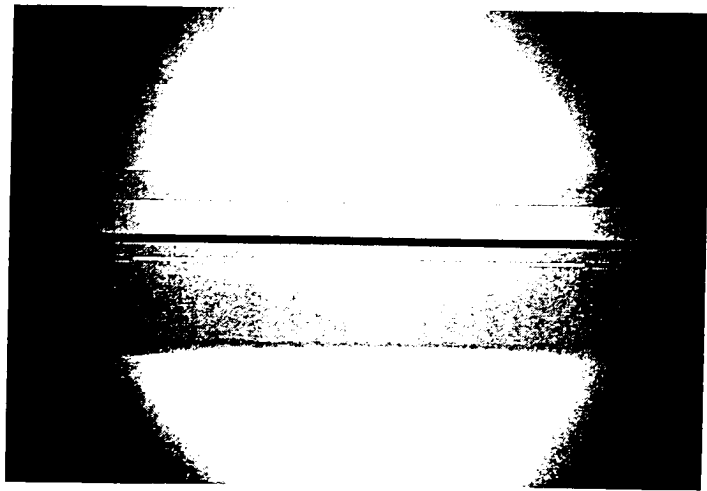


圖 41C

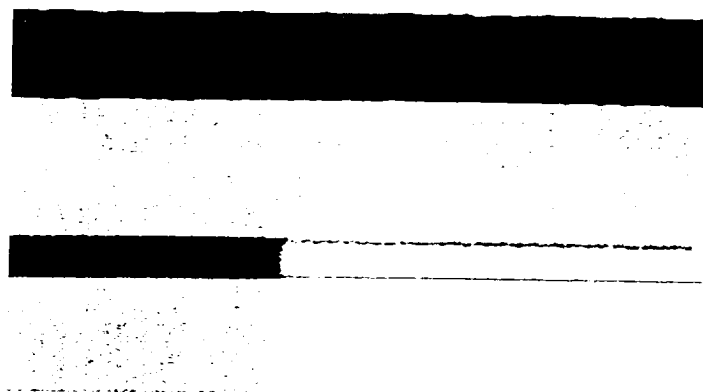


圖 42

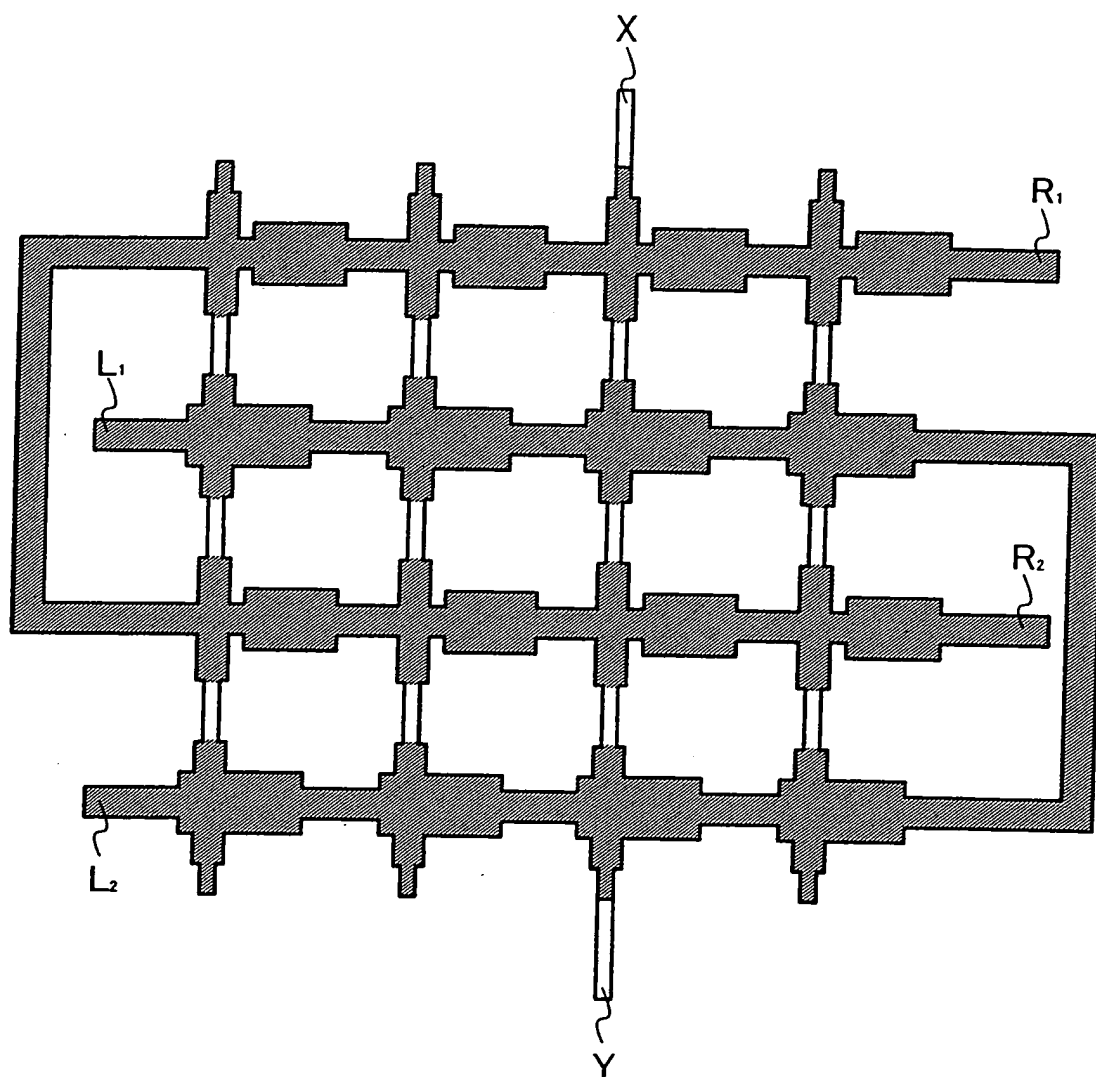


圖 43A

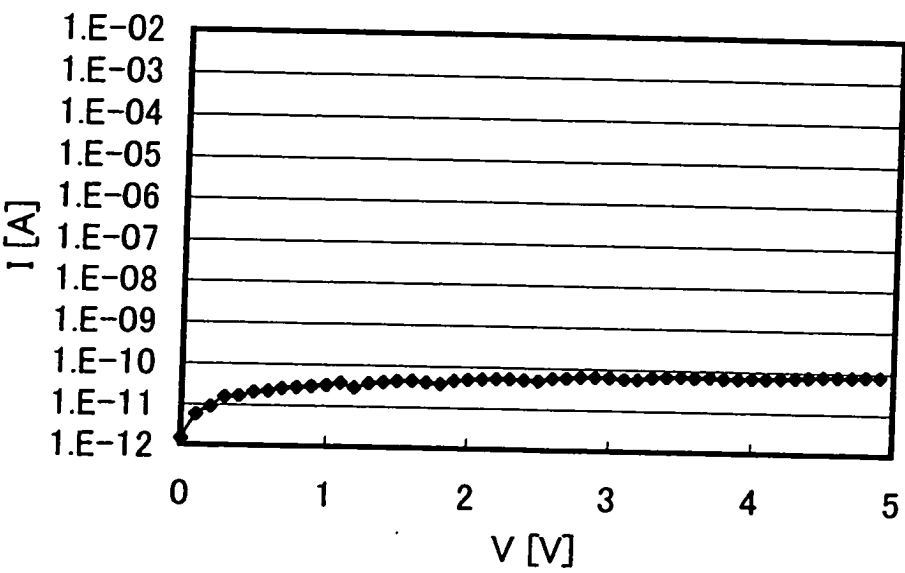


圖 43B

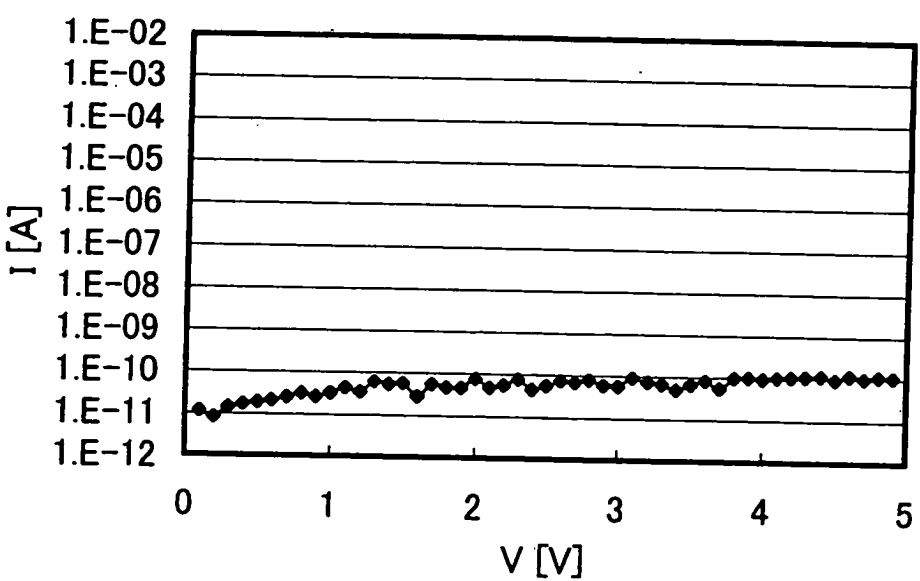


圖 44A

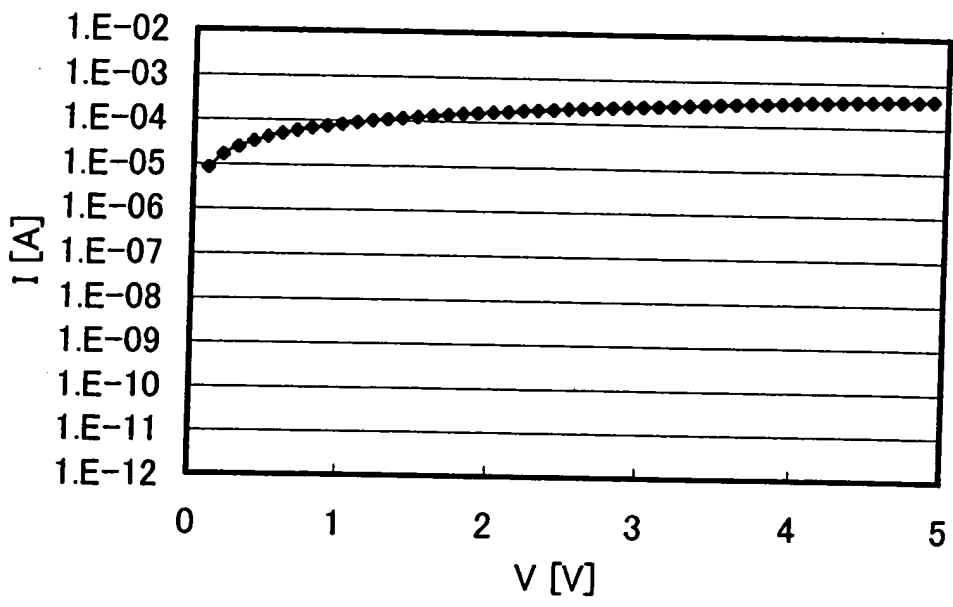
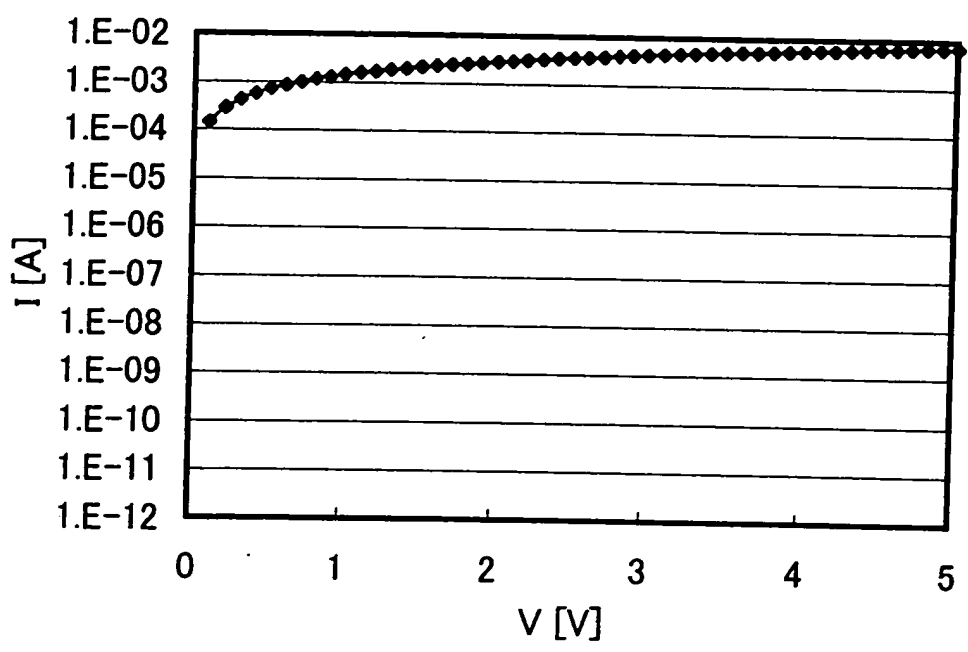


圖 44B



# 發明專利說明書 公告本

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：097146668

H01L 21/77 (2006.01)

※申請日期：97 年 12 月 01 日

※IPC 分類：H01L 21/336 (2006.01)

H01L 29/786 (2006.01)

## 一、發明名稱：

(中) 薄膜電晶體之製造方法及顯示裝置之製造方法

(英) Manufacturing method of thin film transistor and manufacturing method of display device

## 二、申請人：(共 1 人)

1. 姓 名：(中) 半導體能源研究所股份有限公司

(英) SEMICONDUCTOR ENERGY LABORATORY CO., LTD.

代表人：(中) 1. 山崎 舜平

(英) 1. YAMAZAKI, SHUNPEI

地 址：(中) 日本國神奈川縣厚木市長谷三九八番地

(英) 398, Hase, Atsugi-shi, Kanagawa-ken 243-0036, Japan

國籍：(中英) 日本 JAPAN

## 三、發明人：(共 4 人)

1. 姓 名：(中) 宮入 秀和

(英) MIYAIRI, HIDEKAZU

國 籍：(中) 日本

(英) JAPAN

2. 姓 名：(中) 小森 茂樹

(英) KOMORI, SHIGEKI

國 籍：(中) 日本

(英) JAPAN

3. 姓 名：(中) 伊佐 敏行

(英) ISA, TOSHIYUKI

國 籍：(中) 日本

(英) JAPAN

4. 姓 名：(中) 小松 立

國 籍：(英) KOMATSU, RYU  
(中) 日本  
(英) JAPAN

#### 四、聲明事項：

◎本案申請前已向下列國家（地區）申請專利 ☐ 主張國際優先權：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1. 日本 ; 2007/12/03 ; 2007-312348 ☒ 有主張優先權

國 籍：(英) KOMATSU, RYU  
(中) 日本  
(英) JAPAN

#### 四、聲明事項：

◎本案申請前已向下列國家（地區）申請專利 ☐ 主張國際優先權：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1. 日本 ; 2007/12/03 ; 2007-312348 ☒ 有主張優先權

## 九、發明說明

### 【發明所屬之技術領域】

本發明係關於薄膜電晶體之製造方法及包含薄膜電晶體的顯示裝置。

### 【先前技術】

近年來，使用具有數奈米至數百奈米之厚度的半導體薄膜而被形成在例如玻璃基板等之具有絕緣表面的基板之上的薄膜電晶體已受到注目。薄膜電晶體被廣泛地應用於例如 IC（積體電路）等電子裝置及電光裝置。特別是，急切地開發薄膜電晶體作為影像顯示裝置的切換元件，舉例而言，影像顯示裝置為液晶顯示裝置、EL（電致發光）顯示裝置、等等。明確地說，在主動矩陣型液晶顯示裝置中，電壓被施加於連接至選取到的切換元件之像素電極以及對應於像素電極的對置電極，因此，配置於像素電極與對置電極之間的液晶層被光學式地調變。光學調變可由觀視者辨視為顯示圖案。此處，主動矩陣型液晶顯示裝置意指使用一種方法的液晶顯示裝置，此種方法係藉由使用切換元件來驅動以矩陣方式配置的像素電極而於螢幕上形成顯示圖案。

主動矩陣型液晶顯示裝置的應用範圍正在擴大，對於更大螢幕、更高清晰度、及更高孔徑比的需求愈來愈多。此外，要求主動矩陣型液晶顯示裝置具有高可靠度及主動矩陣型液晶顯示裝置的生產方法提供高產能及降低成本。



關於增加生產力及降低成本的方法，可以將製程簡化。

在主動矩陣型液晶顯示裝置中，薄膜電晶體係主要使用作為切換元件。在製造薄膜電晶體時，微影術中所使用的光罩數目的縮減對於製程簡化是重要的。假使增加一個光罩，則又需要下述步驟：光阻塗敷、預烘烤、光曝照、顯影、後烘烤、等等，以及上述步驟前後的其它步驟，例如膜形成及蝕刻及進一步的光阻去除、清潔、乾燥、等等。僅在製程中增加一個光罩，步驟數目就會顯著地增加。因此，研發許多技術以降低製程中的光罩數目。

許多習知的降低光罩數目的技術使用例如背側光曝照、光阻回流、或需要特別設備之剝離法等複雜的技術。因使用複雜的技術而造成的各種問題會降低產能。此外，常常沒有選擇而祇好犧牲薄膜電晶體的電特徵。

關於降低薄膜電晶體的製程中的光罩數目之典型方法，廣為所知的是使用多色調掩罩（稱為半色調掩罩或灰色調掩罩）。關於使用多色調掩罩之降低製造步驟的數目的技術，舉例而言，揭示於專利文獻 1 中（日本公告專利申請案號 2003-179069）。

#### 【發明內容】

本發明的目的是在薄膜電晶體的製造方法中使微影術中所使用的光罩數目比習知使用的光罩數目減少，且不使用複雜的技術。

此外，本發明可以被特別地應用至顯示裝置的像素中

所使用的薄膜電晶體（也稱為像素 TFT）。因此，本發明的另一目的是在製造顯示裝置時使微影術中所使用的光罩數目降低至比習知使用的光罩數目更低。

在本發明中，形成第一導電膜及薄膜堆疊體，其中，絕緣膜、半導體膜、雜質半導體膜、及第二導電膜於第一導電膜之上依此次序而被形成；執行第一蝕刻以使第一導電膜曝露出及形成薄膜堆疊體的圖案；及執行第二蝕刻以形成第一導電膜的圖案。此處，在這些條件下執行第二蝕刻以旁側蝕刻第一導電膜。

此處，第一蝕刻可以使用乾式蝕刻或濕式蝕刻。注意，當使用乾式蝕刻作為第一蝕刻時以一個步驟來執行第一蝕刻，但是，當使用濕式蝕刻作為第一蝕刻時則以多個步驟來執行第一蝕刻。此外，關於第二蝕刻，可以使用乾式蝕刻或濕式蝕刻。但是，如上所述，第一導電膜需要以第二蝕刻旁側蝕刻。因此，較佳的是，使用濕式蝕刻作為第二蝕刻。

此處，由於在這些條件下執行第二蝕刻以旁側蝕刻第一導電膜，所以，第一導電膜比具有形成的圖案之薄膜堆疊體後縮至更內側。因此，在內部，第二蝕刻之後第一導電膜的側表面比具有形成的圖案之薄膜堆疊體的側表面更多。此外，在具有形成的圖案之第一導電膜的側表面與具有形成的圖案之薄膜堆疊體的側表面幾乎是均勻的。

注意，舉例而言，「第一導電膜的圖案」意指形成閘極電極的金屬佈線、閘極佈線、電容器電極、及電容器佈

線之頂視佈局。

根據本發明的一個樣態，薄膜電晶體的製造方法包含下述步驟：形成第一導電膜；在第一導電膜之上形成絕緣膜；在絕緣膜之上形成半導體膜；在絕緣膜之上形成雜質半導體膜；在雜質半導體膜之上形成第二導電膜；在第二導電膜之上形成第一光阻掩罩；使用第一光阻掩罩，對絕緣膜、半導體膜、雜質半導體膜、及第二導電膜執行第一蝕刻，以至少曝露第一導電膜的表面；以使閘極電極層的寬度比絕緣膜的寬度更窄之方式，對部份的第一導電膜執行第二蝕刻以形成閘極電極層；在第二導電膜之上形成第二光阻掩罩；及，使用第二光阻掩罩，對第二導電膜、雜質半導體膜、及部份的半導體膜執行第三蝕刻，以形成源極和汲極電極層、源極和汲極區層、及半導體層。

根據本發明的一個樣態，薄膜電晶體的製造方法包含下述步驟：形成第一導電膜；在第一導電膜之上形成絕緣膜；在絕緣膜之上形成半導體膜；在絕緣膜之上形成雜質半導體膜；在雜質半導體膜之上形成第二導電膜；在第二導電膜之上形成第一光阻掩罩；使用第一光阻掩罩，對絕緣膜、半導體膜、雜質半導體膜、及第二導電膜執行第一蝕刻，以至少曝露出第一導電膜的表面；在第二導電膜之上形成第二光阻掩罩；在形成第二光阻掩罩之後，以使閘極電極層的寬度比絕緣膜的寬度更窄之方式，對部份的第一導電膜執行第二蝕刻以形成閘極電極層；在第二導電膜之上形成第二光阻掩罩；及，使用第二光阻掩罩，對第二

導電膜、雜質半導體膜、及部份的半導體膜執行第三蝕刻，以形成源極和汲極電極層、源極和汲極區層、及半導體層。

根據本發明的一個樣態，薄膜電晶體的製造方法包含下述步驟：形成第一導電膜；在第一導電膜之上形成絕緣膜；在絕緣膜之上形成半導體膜；在絕緣膜之上形成雜質半導體膜；在雜質半導體膜之上形成第二導電膜；在第二導電膜之上形成包含凹部的第一光阻掩罩；使用第一光阻掩罩，對絕緣膜、半導體膜、雜質半導體膜、及第二導電膜執行第一蝕刻，以至少曝露出第一導電膜的表面；以使閘極電極層的寬度比絕緣膜的寬度更窄之方式，對部份的第一導電膜執行第二蝕刻以形成閘極電極層；藉由使第一光阻掩罩後縮而曝露出第二導電膜之與第一光阻掩罩的凹部重疊的部份，以形成第二光阻掩罩；及，使用第二光阻掩罩，對第二導電膜、雜質半導體膜、及部份的半導體膜執行第三蝕刻，以形成源極和汲極電極層、源極和汲極區層、及半導體層。

根據本發明的一個樣態，薄膜電晶體的製造方法包含下述步驟：形成第一導電膜；在第一導電膜之上形成絕緣膜；在絕緣膜之上形成半導體膜；在絕緣膜之上形成雜質半導體膜；在雜質半導體膜之上形成第二導電膜；在第二導電膜之上形成包含凹部的第一光阻掩罩；使用第一光阻掩罩，對絕緣膜、半導體膜、雜質半導體膜、及第二導電膜執行第一蝕刻，以至少曝露出第一導電膜的表面；藉由

使第一光阻掩罩後縮而曝露出第二導電膜之與第一光阻掩罩的凹部重疊的部份，以形成第二光阻掩罩；在形成第二光阻掩罩之後，以使閘極電極層的寬度比絕緣膜的寬度更窄之方式，對部份的第一導電膜執行第二蝕刻以形成閘極電極層；及，使用第二光阻掩罩，對第二導電膜、雜質半導體膜、及部份的半導體膜執行第三蝕刻，以形成源極和汲極電極層、源極和汲極區層、及半導體層。

在根據本發明之具有上述結構的製造方法中，在第一光阻掩罩具有凹部的情形中，較佳地，使用多色調掩罩以形成第一光阻掩罩。藉由使用多色調掩罩，以簡單製程來形成具有凹部的光阻掩罩。

藉由使用根據本發明之具有任一上述結構的薄膜電晶體的製造方法中，以第一蝕刻來形成元件區，以及，第二蝕刻可以以幾乎均勻的距離而使閘極電極層的側表面比元件區的側表面更多在內部。

在使用根據本發明的第一蝕刻及第二蝕刻的任一結構中，較佳的是，以乾式蝕刻執行第一蝕刻，並且，以濕式蝕刻執行第二蝕刻。以高精確地較佳地執行第一蝕刻的處理，以及需要在藉由第二蝕刻的處理中執行旁側蝕刻。爲了高精確度處理，乾式蝕刻是較佳的。由於在濕式蝕刻中使用化學反應，所以，在濕式蝕刻中比在乾式蝕刻中更容易發生旁側蝕刻。

藉由選擇性地形成像素電極以致於連接至具有任一上述結構的本發明所製造的薄膜電晶體的源極和汲極電極層

，以製造顯示裝置。

根據本發明的一個樣態，顯示裝置的製造方法包含下述步驟：以任一具有上述結構的方法來形成薄膜電晶體，形成保護絕緣膜以使部份的源極和汲極電極層曝露出，以及，在開口部份及保護絕緣膜之上選擇性地形成像素電極。

在具有根據本發明之上述結構的顯示裝置的製造方法中，堆疊以 CVD 方法或濺射方法所形成的絕緣膜以及以旋轉塗敷法所形成的絕緣膜，較佳地形成保護絕緣膜。更佳地，藉由堆疊以 CVD 方法或濺射方法所形成的氮化矽膜以及以旋轉塗敷法所形成的有機樹脂膜，以形成保護絕緣膜。以此方式來形成保護絕緣膜，可以保護薄膜電晶體免於不利於薄膜電晶體的電特徵之雜質元素等，並且可以增進會有像素電極形成於其之上的表面之平坦性；因此，可以防止產量降低。

藉由使用具有根據本發明的上述結構之任一製造方法而製造的薄膜電晶體包含遮蓋閘極電極層的閘極絕緣膜、在閘極絕緣膜之上的半導體層、在半導體層之上的源極區和汲極區、在源極區和汲極區之上的源極電極和汲極電極、以及與閘極電極層的側表面相接觸的穴部。藉由設置穴部，閘極電極的邊緣的極近處具有較低的介電常數（低  $k$ ）。

注意，在本說明書中，「膜」是形成於整個表面之上而未形成為圖案者，「層」意指使用光阻掩罩等等而形成

為具有所想要之形狀的圖案者。但是，關於堆疊膜的每一層，在某些情形中，以無法分別的方式來使用「膜」及「層」。

注意，在這些條件下執行蝕刻，而使得不需要的蝕刻儘可能少。

注意，在本說明書中，「閘極佈線」意指連接至薄膜電晶體的閘極電極之佈線。使用閘極電極層以形成閘極佈線。此外，閘極佈線有時稱為掃描線。

注意，在本說明書中，「源極佈線」意指連接至薄膜電晶體的源極電極和汲極電極之佈線。此外，源極佈線有時稱為訊號線。

藉由使用本發明，可以顯著地降低製造薄膜電晶體的步驟數目。此外，由於使用本發明製造的薄膜電晶體可以被應用至顯示裝置，所以，顯示裝置的製造步驟也可以顯著地降低。更具體而言，藉由使用本發明，可以降低光罩數目。也能夠使用一個光罩（多色調掩罩）以製造薄膜電晶體。因此，可以顯著地降低製造薄膜電晶體或顯示裝置的步驟數目。

此外，不似要降低光罩數目的習知技術，不需要使用背側光曝照、光阻回流、剝離法、等等複雜步驟。因此，可以顯著地降低製造步驟數目，卻不會降低薄膜電晶體的生產量。

在降低光罩數目的先前技術中，薄膜電晶體的電特徵常常被犧牲。在本發明中，製造薄膜電晶體的步驟的數目

可以顯著地降低，但仍然維持薄膜電晶體的電特徵。

此外，藉由本發明的上述功效，可以顯著地降低製造成本。

由於以本發明的製造方法製造的薄膜電晶體具有與閘極電極層的端部接觸之穴部，所以，可以使閘極電極與汲極電極之間的漏電流小。

### 【實施方式】

將參考附圖，說明本發明的實施例模式及實施例。但是，本發明不限於下述說明。習於此技藝者容易瞭解，在不悖離本發明的範圍及精神下，可以以不同方式改變模式及細節。因此，本發明不應解譯成受限於下述實施例模式及實施例的說明。注意，在說明本發明的結構中之不同圖式中，一般使用相同代號以代表相同元件。相同的影線圖案可應用於類似部份，且在某些情形中，類似部份不會特以代號表示。

#### （實施例模式 1）

在實施例模式 1 中，將參考圖 1A 至圖 25B-2，說明薄膜電晶體的製造方法及顯示裝置的製造方法，其中，薄膜電晶體係以矩陣方式配置。

圖 16 至圖 20 是根據實施例模式的薄膜電晶體的頂視圖。圖 20 是完成像素電極的形成之情形中的完成圖。圖 1A 至圖 3C 是圖 16 至圖 20 中的 A-A'剖面圖。圖 4A 至圖



6C 是圖 16 至圖 20 中的 B-B'剖面圖。圖 7A 至圖 9C 是圖 16 至圖 20 中的 C-C'剖面圖。圖 10A 至圖 12C 是圖 16 至圖 20 中的 D-D'剖面圖。圖 13A 至圖 15C 是圖 16 至圖 20 中的 E-E'剖面圖。

首先，在基板 100 之上形成第一導電膜 102、第一絕緣膜 104、半導體膜 106、雜質半導體膜 108、及第二導電膜 110。這些膜均可具有單層或是包含複數層膜的堆疊層。

基板 100 是絕緣基板。在本發明被應用於顯示裝置的情形中，可以使用玻璃基板或石英基板作為基板 100。在本實施例模式中，使用玻璃基板。

第一導電膜 102 係由導電材料所形成。使用例如鈦、鉬、鉻、鉭、鎢、鋁、銅、鈹、銻、或銦等金屬材料、或者包含任何這些金屬材料作為主成分的合金材料，以形成第一導電膜 102。注意，第一導電膜 102 的材料需要具有耐受後續步驟的抗熱性（例如，第一絕緣膜 104 的形成）且在後續步驟中不會被非有意地蝕刻或腐蝕（例如，第二導電膜 110 的蝕刻）。僅在這些條件下，第一導電膜 102 的材料才不限於特定材料。

此外，藉由例如濺射法、CVD 法（包含熱 CVD 法、電漿 CVD 法、等等）等方法，以形成第一導電膜 102。但是，第一導電膜 102 的形成方法不限於特定方法。

此外，第一絕緣膜 104 用作為閘極絕緣膜。

第一絕緣膜 104 係由絕緣材料所形成。使用例如氧化

矽膜、氮化矽膜、氧氮化矽膜、氮氧化矽膜、等等，以形成第一絕緣膜 104。注意，類似於第一導電膜 102，第一絕緣膜 104 的材料在後續步驟中需要具有抗熱性且不會被非有意地蝕刻或腐蝕。僅在這些條件下，第一絕緣膜 104 的材料不侷於特定材料。

此外，藉由例如濺射法、CVD 法（包含熱 CVD 法、電漿 CVD 法、等等）等方法，以形成第一絕緣膜 104；但是，第一絕緣膜 104 的形成方法不限於特定方法。

半導體膜 106 係由半導體材料所形成。使用例如由矽烷氧體形成的非晶矽等等，以形成半導體膜 106。注意，類似於第一導電膜 102 等等，半導體膜 106 的材料在後續步驟中需要具有抗熱性且不會被非有意地蝕刻或腐蝕。僅在這些條件下，半導體膜 106 的材料不侷於特定材料。因此，可以使用鍺。注意，半導體膜 106 的晶性也未特別限定。

此外，藉由例如濺射法、CVD 法（包含熱 CVD 法、電漿 CVD 法、等等）等方法，形成半導體膜 106。但是，半導體膜 106 的形成方法不限於特定方法。

雜質半導體膜 108 是含有賦予一種導電率類型的雜質元素之半導體膜，以及，使用添加賦予一種導電率類型的雜質元素之半導體材料等等，以形成雜質半導體膜 108。舉例而言，雜質半導體膜 108 是含有磷或硼的矽膜，其係藉由使用含有磷（化學式： $\text{PH}_3$ ）或二硼烷（化學式： $\text{B}_2\text{H}_6$ ）的矽烷氣體而被形成的。注意，類似於第一導電膜

102 等等，雜質半導體膜 108 的材料在後續步驟中需要具有抗熱性且不會被非有意地蝕刻或腐蝕。僅在這些條件下，雜質半導體膜 108 的材料不侷於特定材料。注意，雜質半導體膜 108 的晶性也未特別限定。

在製造 n 通道薄膜電晶體的情形中，可以使用磷、砷等等作為要添加之賦予一種導電率類型的雜質元素。亦即，用於形成雜質半導體膜 108 的矽烷氣體可以含有預定濃度的磷、砷（化學式： $AsH_3$ ）等等。另一方面，在製造 p 通道薄膜電晶體的情形中，可以使用硼等等作為用於添加之賦予一種導電率類型的雜質元素。亦即，用於形成雜質半導體膜 108 的矽烷氣體可以含有預定濃度的二硼烷等等。

此外，藉由例如 CVD 法（包含熱 CVD 法、電漿 CVD 法、等等）等方法，以形成雜質半導體膜 108。但是，雜質半導體膜 108 的形成方法不限於特定方法。

第二導電膜 110 係由導電材料（關於第一導電膜 102 的材料中所述的材料）所形成，但是其材料不同於用於第一導電膜 102 的材料。此處，「不同材料」意指具有不同的主成分。具體而言，較佳地選擇不容易由稍後說明的第二蝕刻所蝕刻的材料。此外，類似於第一導電膜 102 等等，第二導電膜 110 的材料在後續步驟中需要具有抗熱性且不會被非有意地蝕刻或腐蝕。因此，僅在這些條件下，雜質半導體膜 108 的材料不侷於特定材料。

此外，藉由例如濺射法、CVD 法（包含熱 CVD 法、

電漿 CVD 法、等等) 等方法，以形成第二導電膜 110。但是，第二導電膜 110 的形成方法不限於特定方法。

接著，在第二導電膜 110 之上形成第一光阻掩罩 112 (請參見圖 1A、圖 4A、圖 7A、圖 10A、及圖 13A)。第一光阻掩罩 112 是具有凹部或凸部的光阻掩罩。換言之，第一光阻掩罩 112 也可以稱為光阻掩罩，其包含複數個具有不同厚度的區域(此處為二區域)。在第一光阻掩罩 112 中，厚的區域稱為第一光阻掩罩 112 的凸部，薄的區域稱為第一光阻掩罩 112 的凹部。

在第一光阻掩罩 112 中，在形成源極和汲極電極層 120 的區域中形成凸部，並且，在曝露半導體層而無源極和汲極電極層 120 存在的區域中形成凹部。

使用共同多色調掩罩以形成第一光阻掩罩 112。此處，將參考圖 25A-1 至 25B-2，說明多色調掩罩。

多色調掩罩是能夠由多個等級強度光曝照的光罩，典型上，以三個等級的光強度來執行光曝照以提供經過曝光的區域、半曝光區域、及未曝光區域。當使用多色調掩罩時，一次光曝照及顯影製程允許形成多厚度(典型上，二種厚度等級)光阻掩罩。因此，藉由使用多色調掩罩，可以降低光罩數目。

圖 25A-1 及圖 25B-1 是典型的多色調掩罩的剖面視圖。灰階色調掩罩 140 係顯示於圖 25A-1 中，半色調掩罩 145 係顯示於圖 25B-1 中。

圖 25A-1 中顯示的灰階色調包含遮光部份 142 及設有

遮光膜圖案的繞射光柵部份 143，遮光部份 142 係藉由在具有透光特性的基板 141 之上形成遮光膜而被形成的。

以等於或小於用於光曝照的光的解析極限的間隔來設置狹縫、點、網目、等等之方式，由繞射光柵部份 143 控制光的透射率。注意，設置在繞射光柵部份 143 的狹縫、點、網目可以週期地或非週期地設置。

關於具有透光特性的基板 141，可以使用石英等等。使用金屬膜來形成用以形成遮光部份 142 的遮光膜及繞射光柵部份 143，較佳使用鉻、氧化鉻等等以設置遮光部份 142 的遮光膜及繞射光柵部份 143。

在灰階色調掩罩 140 係以用於光曝照的光來照射之情形中，如圖 25A-2 所示，在與遮光部份 142 重疊的區域中的透光率為 0%，並且，未設有遮光部份 142 及繞射光柵部份 143 之區域中的透光率為 100%。此外，在繞射光柵部份 143 的透光率基本上在 10% 至 70% 的範圍中，藉由繞射光柵的狹縫、點、或網目的間隔等等，可以調整透光率。

圖 25B-1 中所示之半色調掩罩 145 包含半透光部份 147 及遮光部份 148，半透光部份 147 係使用具有透光特性的基板 146 上的半透光膜所形成的。遮光部份 148 係使用遮光膜所形成的。

使用  $\text{MoSiN}$ 、 $\text{MoSi}$ 、 $\text{MoSiO}$ 、 $\text{MoSiON}$ 、 $\text{CrSi}$  等等的膜，以形成半透光部份 147。以類似於灰階色調掩罩的遮光膜之方式，使用金屬膜來形成遮光部份 148，較佳地，

使用鉻、氧化鉻等等以形成遮光部份 148。

如圖 25B-2 中所示般，在以用於光曝照的光照射之半色調掩罩 145 的情形中，與遮光部份 148 重疊的區域中的透光率是 0%，在未設置半透光部份 147 與遮光部份 148 的區域中的透射率為 100%。此外，在半透光部份 147 的透光率基本上在 10% 至 70% 的範圍中，藉由要被形成的材料的種類、厚度、等等，可以調整透光率。

藉由使用多色調掩罩及顯影之光照曝，可以形成包含具有不同厚度的區域之第一光阻掩罩 112。

接著，使用第一光阻掩罩 112，以執行第一蝕刻。亦即，蝕刻第一絕緣膜 104、半導體膜 106、雜質半導體膜 108、及第二導電膜 110，以形成薄膜堆疊體 114（請參見圖 1B、圖 4B、圖 7B、圖 10B、圖 13B、及圖 16B）。此時，至少第一導電膜 102 的表面較佳地曝露出。在本說明書中，此蝕刻步驟稱為「第一蝕刻」。關於第一蝕刻，可以使用乾式蝕刻或濕式蝕刻。注意，當使用乾式蝕刻作為第一蝕刻時以一個步驟來執行第一蝕刻，但是，當使用濕式蝕刻作為第一蝕刻時則以多個步驟而較佳地執行第一蝕刻。這是因為蝕刻速率視被蝕刻之膜的種類而變，並且，難以以一個步驟來執行蝕刻。

接著，使用第一光阻掩罩 112，以執行第二蝕刻。亦即，蝕刻第一導電膜 102，以形成閘極電極層 116（請參見圖 1C、圖 4C、圖 7C、圖 10C、圖 13C、及圖 17）。在本說明書中，此蝕刻步驟稱為「第二蝕刻」。

注意，閘極電極層 116 形成閘極佈線、電容器佈線、及支撐部。當閘極電極層被稱為閘極電極層 116A 時，閘極電極層形成閘極佈線；當閘極電極層被稱為閘極電極層 116B 或閘極電極層 116D 時，閘極電極層形成支撐部；當閘極電極層被稱為閘極電極層 116C 時，閘極電極層形成電容器佈線。然後，這些閘極電極層統稱為閘極電極層 116。

在由第一導電膜 102 形成的閘極電極層 116 的側表面比薄膜堆疊體 114 的側表面更多設置在內部的蝕刻條件下執行第二蝕刻。換言之，執行第二蝕刻，以使閘極電極層 116 的側表面與薄膜堆疊體 114 的底部表面相接觸（在線 A-A' 上，閘極電極層 116 的寬度比薄膜堆疊體 114 的寬度更窄）。此外，在相對於第二導電膜 110 的蝕刻速率低及相對於第一導電膜 102 的蝕刻速率高的條件下，執行第二蝕刻。換言之，在第一導電膜 102 相對於第二導電膜 110 的蝕刻選擇性高的條件下，執行第二蝕刻。藉由在這些條件下執行第二蝕刻，可以形成閘極電極層 116。

注意，閘極電極層 116 的側表面的形狀未特別限定。舉例而言，形狀可為錐形形狀。視例如第二蝕刻中所使用的化學品等條件而決定閘極電極層 116 的側表面形狀。

此處，「相對於第二導電膜 110 的蝕刻速率低及相對於第一導電膜 102 的蝕刻速率高的條件」或者「第一導電膜 102 相對於第二導電膜 110 的蝕刻選擇性高的條件」意指滿足下述第一需求及第二需求之條件。

第一要求是閘極電極層 116 需要留在一處。需要設有閘極電極層 116 之處為圖 17 至圖 20 中的虛線所示的區域。亦即，需要在第二蝕刻之後留下閘極電極層 116 以形成閘極佈線、電容器佈線、及支撐部。需要執行第二蝕刻以致於不使這些佈線斷開，以便閘極電極層形成閘極佈線及電容器佈線。如圖 1A 至 1C 及圖 20 所示，較佳地，閘極電極層 116 的側表面比薄膜堆疊體 114 的側表面在內部更多出距離  $d_1$ ，距離  $d_1$  可以根據佈局而由從事者來予以適當地設定。

第二要求是由閘極電極層 116 所形成之閘極佈線或電容器佈線之寬度  $d_3$  以及由源極和汲極電極層 120A 所形成的源極佈線的最小寬度  $d_2$  具有適當值（請參考圖 20）。這是因為當源極和汲極電極層 120A 由第二蝕刻蝕刻更多時，源極佈線的最小寬度  $d_2$  縮減；因此，源極佈線的電流強度變成過大且電特徵變差。因此，在第一導電膜 102 的蝕刻速率不太高及第二導電膜 110 的蝕刻速率儘可能低的條件下，執行第二蝕刻。此外，在稍後說明的第三蝕刻中第一導電膜 102 的蝕刻速率儘可能低的條件下，執行第二蝕刻。

難以使源極佈線的最小寬度  $d_2$  大。這是因為由於源極佈線的最小寬度  $d_2$  是由與源極佈線重疊的半導體層的最小寬度  $d_4$  所決定，所以，半導體層的最小寬度  $d_4$  必須增加以使源極佈線的最小寬度  $d_2$  更大；因此，彼此相鄰的閘極佈線及電容器佈線難以彼此絕緣。在本發明中，半



導體層的最小寬度  $d_4$  係設定成比距離  $d_1$  的約二倍還小。換言之，距離  $d_1$  係設定成比半導體層的最小寬度  $d_4$  的約一半還大。

只要至少有一部份是與源極佈線重疊之半導體層的寬度是閘極佈線與相鄰於閘極佈線的電容器佈線之間的最小寬度  $d_4$ ，即可接受。較佳的是，如圖 20 所示，在相鄰於閘極佈線的區域中與相鄰於電容器佈線的區域中的半導體層的寬度為最小寬度  $d_4$ 。

此外，在由源極和汲極電極形成的連接至像素電極之部份中的電極的寬度等於源極佈線的最小寬度  $d_2$ 。

如上所述，在本發明中，在執行旁側蝕刻的條件下之第二蝕刻是非常重要的。這是因為，藉由會將第一導電膜 102 旁側蝕刻的第二蝕刻，將彼此相鄰且由閘極電極層 116 形成的閘極佈線及電容器佈線形成為彼此絕緣（請參見圖 17）。

此處，「旁側蝕刻 (side-etching)」意指膜不僅在膜厚度方向上（垂直於基板表面的方向或垂直於膜的基膜表面的方向），也在垂直於厚度方向的方向上（與基板表面平行的方向或是與膜的基膜表面平行的方向）被蝕刻。受到旁側蝕刻的膜的端部可以視對膜之蝕刻氣體的蝕刻速率或用於蝕刻的化學品而具有不同形狀。在很多情形中，膜的端部被形成為曲面。

如圖 17 所示，在相鄰於由閘極電極層 116B 或閘極電極層 116D 形成的支撐部的部份中，由第一蝕刻形成的薄

膜堆疊體 114 被設計為薄的（請參見圖 17 中箭頭所示的部份）。

圖 17 中所示的閘極電極層 116B 及閘極電極層 116D 均作為支撐薄膜堆疊體 114 的支撐部。藉由支撐部的存在，可以防止例如形成於閘極電極層上的閘極絕緣膜等膜剝離。此外，藉由支撐部的存在，可以防止由第二蝕刻形成為相鄰於閘極電極層 116 的穴部區比所想要的還大。此外，較佳的是，由於可以防止薄膜堆疊體 114 因其重量而破裂或受損，所以提供支撐部，因此，增加產量。但是，本發明不侷限於具有支撐部的模式，可以不需要提供支撐部。圖 21 顯示沒有支撐部的模式之頂視圖的實施例（對應於圖 20）。

如上所述，以濕式蝕刻，較佳地執行第二蝕刻。

在以濕式蝕刻來執行第二蝕刻的情形中，沈積鋁或鉬作為第一導電膜 102，沈積鈦或鎢作為第二導電膜 110，並且，以含有硝酸、醋酸、及磷酸的化學品使用於蝕刻。或者，沈積鉬作為第一導電膜 102，沈積鋁、鈦或鎢作為第二導電膜 110，並且，以含有過氧化氫水的化學品使用於蝕刻。

在以濕式蝕刻來執行第二蝕刻的情形中，最佳的是，形成堆疊膜作為第二導電膜 102，於其中，鉬沈積在添加鈹的鋁之上，沈積鎢作為第二導電膜 110，及以含有 2% 的硝酸、10% 的醋酸、及 72% 的磷酸之化學品使用於蝕刻。藉由使用具有此成分比例的化學品，以蝕刻第一導電

膜 102，而第二導電膜 110 不被蝕刻。注意，鉍被添加至第一導電膜 102 是爲了降低鋁的電阻及防止小丘。

如圖 17 所示，當從上方觀視時，閘極電極層 116 具有角（例如，角 151）。這是因爲由於用以形成閘極電極層 116 的第二蝕刻幾乎是各向等性的，所以，執行蝕刻以致於閘極電極層 116 的側表面與薄膜堆疊體 114 的側表面之間的距離  $d_1$  幾乎是均勻的。

接著，將第一光阻掩罩 112 製成後縮；因此，曝露第二導電膜 110 及形成第二光阻掩罩 118。關於以第一光阻掩罩 112 的凹部來形成第二光阻掩罩 118 之方式，舉例而言，可爲使用氧電漿的灰化。但是，用於以第一光阻掩罩 112 的凹部來形成第二光阻掩罩 118 之方式不限於此。注意，此處說明在第二蝕刻之後形成第二光阻掩罩 118 的情形；但是，本發明不限於此，可以在形成第二光阻掩罩 118 之後執行第二蝕刻。

接著，使用第二光阻掩罩 118 以蝕刻薄膜堆疊體 114 中的第二導電膜 110，以致於形成源極和汲極電極層 120（請參見圖 2A、圖 5A、圖 8A、圖 11A、圖 14A、及圖 18）。此處，關於蝕刻條件，選取第二導電膜 110 以外的膜不會被非有意地蝕刻或腐蝕、或是不容易被非有意地蝕刻或腐蝕的的條件。特別是，重要的是，在閘極電極層 116 不會被非有意地蝕刻或腐蝕、或是不容易被非有意地蝕刻或腐蝕的的條件下，執行蝕刻。

注意，源極電極和汲極電極層 120 形成源極佈線、使

薄膜電晶體與像素電極彼此連接的電極、以及用作為儲存電容器的電容器之一個電極。當源極電極和汲極電極被稱為源極電極和汲極電極層 120A 或源極電極和汲極電極層 120C 時，源極電極和汲極電極層為形成源極線的電極層；當源極電極和汲極電極被稱為源極電極和汲極電極層 120B 時，源極電極和汲極電極層形成將薄膜電晶體的汲極電極與像素電極彼此連接的電極層；並且，當源極電極和汲極電極被稱為源極電極和汲極電極層 120D 時，源極電極和汲極電極層形成具有電容佈線之電容器的一個電極層。然後，將源極和汲極電極統稱為源極和汲極電極層 120。

注意，執行濕式蝕刻或乾式蝕刻以蝕刻薄膜堆疊體 114 中的第二導電膜 110。

然後，蝕刻薄膜堆疊體 114 中的雜質半導體膜 108 及半導體膜 106 的上部（背通道部份），以形成源極和汲極區 122（請參見圖 2B、圖 5B、圖 8B、圖 11B、圖 14B、圖 19）。此處，關於蝕刻條件，選取不會將雜質半導體膜 108 及半導體膜 106 有意地蝕刻或腐蝕或容易有意蝕刻或腐蝕的條件。特別是，重要的是，在不會將閘極電極層 116 有意地蝕刻或腐蝕或容易有意蝕刻或腐蝕的條件下，執行蝕刻。

注意，以乾式蝕刻或濕式蝕刻來執行薄膜堆疊體 114 中的雜質半導體膜 108 及半導體膜 106 的上部（背通道部份）。

然後，去除第二光阻掩罩 118（請參見圖 2C、圖 5C、圖 8C、圖 11C、及圖 14C）；因此，完成薄膜電晶體（請參見圖 2C）。如上所述，可以使用一個光罩（多色調掩罩）來製造薄膜電晶體。

在本實施例中，將參考圖 2A 及圖 2B 所述的步驟統稱為「第三蝕刻」。如上所述般以分開的步驟來執行第三蝕刻，或是以單一步驟來執行第三蝕刻。

形成第二絕緣膜以遮蓋以上述方式所形成的薄膜電晶體。雖然第二絕緣膜可以僅由第一保護膜 126 來予以形成，但是，此處，第二絕緣膜係由第一保護膜 126 及第二保護膜 128 來予以形成（請參見圖 3A、圖 6A、圖 9A、圖 12A、及圖 15A）。

以類似於第一絕緣膜 104 的方式，形成第一保護膜 126。以使第二保護膜 128 的表面幾乎平坦的方法，形成第二保護膜 128。這是因為當第二保護膜 128 的表面幾乎平坦時，可以防止形成於第二保護膜 128 上的像素電極層 132 斷開等情形。因此，「幾乎平坦」一詞意指平坦至達成上述目的之情度，而非意指需要高度平坦。

舉例而言，藉由使用光敏聚醯亞胺、丙烯酸、環氧樹脂等等之旋轉塗敷法等，以形成第二保護膜 128。注意，本發明不侷限於這些材料及形成方法。

接著，在第二絕緣膜中形成第一開口部份 130 及第二開口部份 131（請參見圖 3B、圖 6B、圖 9B、圖 12B 及圖 15B）。第一開口部份 130 及第二開口部份 131 形成為至

少抵達源極和汲極層的表面。第一開口部份 130 及第二開口部份 131 的形成方法未侷限於特定方法，可以根據第一開口部份 130 的直徑等等而由從事者來予以適當地決定。舉例而言，可以藉由使用微影術的乾式蝕刻，形成第一開口部份 130 及第二開口部份 131。

注意，在藉由微影術形成開口部份的情形中，使用一個光罩。

接著，在第二絕緣膜之上形成像素電極層 132（請參見圖 3C、圖 6C、圖 9C、圖 12C、圖 15C、及圖 20）。像素電極層 132 係形成為透過開口部份而被連接至源極和汲極電極層 120。具體而言，像素電極層 132 係形成為透過第一開口部份 130 而被連接至源極和汲極電極層 120B，並且，透過第二開口部份 131 而被連接至源極和汲極電極層 120D。像素電極層 132 較佳地由具有透光特性的導電材料所形成。此處，關於具有透光特性的導電材料，可為銦錫氧化物（此後稱為 ITO）、含有氧化鎢的氧化銦、含有氧化鎢的銦鋅氧化物、含有氧化鈦的氧化銦、含有氧化鈦的銦錫氧化物、銦鋅氧化物、添加氧化矽的銦鋅氧化物、等等。藉由濺射法、CVD 法、等等，以形成具有透光性的導電材料膜；但是，本發明不限於特定方法。此外，像素電極層 132 可以具有單層或是包含複數層膜的堆疊層。

在本實施例模式中，使用具有透光性的導電材料，僅形成像素電極層 132；但是，本發明不侷限於此。關於第

一導電膜 102 及第二導電膜 110 的材料，也可以使用具有透光性的導電材料。

注意，在以微影術來形成像素電極層 132 的情形中，使用一個光罩。

以上述方式，完成根據本發明的主動矩陣型基板的製造（稱為陣列製程）。如同本實施例模式中所述般，以使用旁側蝕刻來形成閘極電極，並且又使用多色調掩罩以形成源極和汲極電極層之方式，使用一個光罩來製造薄膜電晶體。

使用本發明的製造方法所製造的薄膜電晶體具有之結構包含在閘極電極層之上的閘極絕緣膜、在閘極絕緣膜之上的半導體層、在半導體層之上的源極區和汲極區、在源極區和汲極區之上的源極電極和汲極電極、以及與閘極電極層的側表面相鄰的穴部（請參見圖 3C）。藉由形成為相鄰於閘極電極層的側表面之穴部，以製造在閘極電極層的端部具有低漏電流的薄膜電晶體。

此處，將參考圖 22、圖 23、及圖 24A 至 24C，說明上述步驟中製造的主動矩陣型的端點連接部份。

圖 22 是圖 23 的頂視圖，圖 24A 至 24C 是以上述步驟製造之主動矩陣型基板的閘極佈線側上的端點連接部份及源極佈線側上的端點連接部份的剖面視圖。

圖 22 是在閘極佈線側上的端點連接部份及源極佈線側上的端點連接部份中從像素部份延伸的閘極佈線和源極佈線之頂視圖。

圖 23 是圖 22 中的 X-X'剖面視圖。亦即，圖 23 是閘極佈線側上的端點連接部份的剖面視圖。在圖 23 中，僅有閘極電極層 116 曝露。端點部份被連接至有閘極電極層 116 曝露的區域。

圖 24A 至 24C 是圖 22 中的線 Y-Y'的剖面視圖。亦即，圖 24A 至 24C 是源極佈線側上的端點連接部份之剖面視圖。在圖 24A 至 24C 中所示的 Y-Y'剖面中，閘極電極層 116 及源極和汲極層 120 經由像素電極層 132 而彼此連接。圖 24A 至 24C 顯示閘極電極層 116 與源極和汲極電極層 120 之間的不同連接模式。圖 24A 至 24C 中所示的這些模式和以外的任何模式可以用於根據本發明的顯示裝置中的端點連接部份。藉由其中之源極和汲極電極層 120 係連接至閘極電極層 116 之結構，可以將端點連接部份的高度製成幾乎一致的。

注意，開口部份的數目不限於圖 24A 至 24C 中的數目。不僅可以設置一個開口部份，也可以設置複數個開口部份，以供使用於一個端點。在設置複數個開口部份以使用於一個端點的情形中，即使當因用以形成開口部份的不充分的蝕刻而未有利地形成任何開口部份時，在其它開口部份仍然可以實現電連接。此外，即使在形成所有開口而無任何問題時，接點可以製成更大且接觸電阻可以降低，這是較佳的。

在圖 24A 中，以藉由蝕刻等等來去除第一保護膜 126 及第二保護膜 128 的端部以曝露出閘極電極層 116 及源極



和汲極電極層 120、以及在曝露的區域之上形成像素電極層 132 之方式，實現電連接。

注意，與第一開口部份 130 和第二開口部份 131 的形成同時地形成有閘極電極層 116 及源極和汲極電極層 120 曝露的區域。

在圖 24B 中，以下述方式實現電連接：第三開口部份 160A 係設置在第一保護膜 126 及第二保護膜 128 中，藉由蝕刻等方法，去除第一保護膜 126 及第二保護膜 128 的端部以使閘極電極層 116 及源極和汲極電極層 120 曝露出，並且在曝露的區域之上形成像素電極層 132。

注意，與第一開口部份 130 和第二開口部份 131 的形成同時地形成第三開口部份 160A 和有閘極電極層 116 曝露出的區域。

在圖 24C 中，以下述方式來實現電連接：第三開口部份 160B 和第四開口部份 161 係設置在第一保護膜 126 及第二保護膜 128 中，以使閘極電極層 116 及源極和汲極電極層 120 曝露出，以及在曝露出的區域之上形成像素電極層 132。此處，類似於圖 24A 和 24B，藉由蝕刻等方法，以去除第一保護膜 126 和第二保護膜 128 的端部，並且，使用此蝕刻區域作為端點連接部份。

注意，與第一開口部份 130 和第二開口部份 131 的形成同時地形成第三開口部份 160B 和第四開口部份 161 以及有閘極電極層 116 曝露出的區域。

接著，將說明以上述步驟所製造之以主動矩陣型基板

使用於顯示裝置之液晶顯示裝置的製造方法。亦即，將說明單元製程 (cell process) 和模組製程。注意，單元製程和模組製程並未特別限於本實施例模式中的顯示裝置的製造方法。

在單元製程中，以上述步驟所製造的主動矩陣型基板和與主動矩陣型基板相對置的基板（此後稱為對置基板）彼此附接，並且注入液晶。首先，將於下簡述對置基板的製造方法。注意，假使未述及，則形成於對置基板之上的膜可以具有單層或堆疊層。

首先，遮光層被形成於基板之上；紅、綠、及藍色中任一彩色濾光層係形成於遮光層之上；在彩色濾光器之上選擇性地形成像素電極層；然後，在像素電極層之上形成肋部。

關於遮光層，選擇性地形成具有遮光性的材料膜。關於具有遮光性的材料，舉例而言，可以使用含有黑色樹脂（碳黑）之有機樹脂。或者，可以使用包含含鉻作為主成分的材料之膜的堆疊膜。含有鉻作為其主成分的的材料膜意指含有鉻、氧化鉻、或氮化鉻。只要具有遮光性，用於遮光層的材料並無特別限定。為了選擇性地形成具有遮光性的材料膜，使用微影術等等。

使用當以來自背光之白色光來予以照射時僅使紅、綠、及藍光中任一者透射的有機樹脂膜，以選擇性地形成彩色濾光層。藉由選擇性地形成有色材料，可以選擇性地形成彩色濾光層。彩色濾光器的配置可以為條狀配置、三角

形配置或方形配置。

以類似於包含在主動矩陣型基板中的像素電極層之方式，形成像素電極層。注意，由於選擇性地形成並非需要的，所以，像素電極層可以被形成於整個表面之上。

形成於像素電極之上的肋部是形成有爲了加寬視角的圖形之有機樹脂膜。注意，假使無特別需要，不需要形成肋部。

關於對置基板的製造方法，有其它不同模式。舉例而言，在形成彩色濾光層之後及在形成像素電極層之前，形成外膜層(overcoat layer)。藉由形成外膜層，可以增進像素電極會形成於其之上的表面之平坦性，因而增加產能。此外，可以防止包含於彩色濾光層中的部份材料進入液晶材料。關於外膜層，使用含有丙烯酸樹脂或環氧樹脂作爲基礎的熱固性材料。

此外，在形成肋部之前或之後，可以形成柱間隔器（圓柱間隔器）。柱間隔器意指以固定間隔形成於對置基板之上以使主動矩陣型基板與對置基板之間的間隙保持固定的結構物。在使用滾珠間隔器（球形間隔器）的情形中，無需形成柱間隔器。

接著，在主動矩陣型基板及對置基板之上形成對準膜。以下述方式來執行對準膜的形成：將聚醯亞胺樹脂等等溶解於有機溶劑中；以塗著法、旋轉塗敷法等方法來塗著此溶液；接著，將溶液乾燥及烘烤。形成的對準膜之厚度大致上等於或大於約 50 nm 且等於或小於約 100 nm。對

對準膜執行摩擦處理以使液晶分子以某傾斜角度而對齊。舉例而言，藉由以例如絲絨等有毛的布來摩擦對準膜，執行摩擦處理。

然後，以密封劑將主動矩陣型基板與對置基板貼著。在柱間隔器未被設置於對置基板上的情形中，滾珠間隔器可以被散布於所想要的區域中並且執行貼著。

接著，在彼此貼著的主動矩陣型基板與對置基板之間的空間中注入液晶材料。在注入液晶材料之後，以紫外線固化樹脂等等來密封注射口。或者，在滴落液晶材料之後，主動矩陣型基板與對置基板係彼此貼著。

接著，將極化板附著至藉由貼著主動矩陣型基板與對置基板而被形成之液晶單元的二個表面。然後，完成單元製程。

接著，關於模組製程，將可撓性印刷電路（FPC）連接至終端部份的輸入端（在圖 24A 至 24C 中，閘極電極層 116 的曝露區）。FPC 在聚醯亞胺等等的有機樹脂膜之上具有由導電膜所形成的佈線，並且，經由各向異性導電膏（此後稱為 ACP）而被連接至輸入端。ACP 包含作為黏著劑的膏及鍍有黃金等以具有導電表面的粒子，這些粒子的直徑為數十微米至數百微米。當混於膏中的粒子與輸入端上的導電層及連接至形成於 FPC 中的佈線之端子上的導電層相接觸時，在它們之間取得電連接。或者，在 FPC 連接之後，將極化板附接至主動矩陣型基板及對置基板。以上述方式，製造使用於顯示裝置的液晶面板。

如上所述，使用三個光罩來製造包含使用於顯示裝置的像素電晶體之主動矩陣型基板。

因此，可以顯著地降低薄膜電晶體及顯示裝置的製造步驟數目。具體而言，如上所述，使用一個光罩（多色調掩罩）以製造薄膜電晶體。此外，使用三個光罩以製造包含像素電晶體的主動矩陣型基板。以此方式，由於要使用的光罩數目降低，所以，可以顯著地降低薄膜電晶體及顯示裝置的製造步驟數目。

此外，可以顯著地降低薄膜電晶體的製造步驟的數目，卻無使用背照光曝照、光阻回流、剝離法、等之複雜步驟。因此，無須複雜步驟，亦即，可顯著地降低顯示裝置的製造步驟數目。

此外，可以顯著地降低薄膜電晶體的製造步驟數目，但仍然維持薄膜電晶體的電特徵。

此外，藉由本發明的上述功效，可以顯著地降低製造成本。

#### （實施例模式 2）

將說明與實施例模式 1 不同之根據本發明的薄膜電晶體製造方法及顯示裝置製造方法。具體而言，將參考圖 26A、圖 26B、圖 26C、圖 27A、圖 27B、圖 28、圖 29、及圖 30，說明未使用多色調掩罩之類似於實施例模式 1 的薄膜電晶體的製造方法。

圖 26A、圖 26B 和圖 26C 對應於實施例模式 1 的圖

1A、圖 1C、及圖 2A。圖 27A、圖 27B 和圖 27C 對應於實施例模式 1 的圖 10A、圖 10C、及圖 11A。圖 28、圖 29 和圖 30 對應於實施例模式 1 的圖 16、圖 17、及圖 18。圖 28、圖 29 和圖 30 中所示的 A-A'剖面對應於圖 26A、圖 26B 和圖 26C，圖 28、圖 29 和圖 30 中所示的 D-D'剖面對應於圖 27A、圖 27B 和圖 27C。

首先，類似於實施例模式 1，在基板 100 之上形成第一導電膜 102、第一絕緣膜 104、半導體膜 106、雜質半導體膜 108、及第二導電膜 110。其材料及形成方法類似於實施例模式 1 中所述的材料及方法。

然後，在第二導電膜 110 之上形成第一光阻掩罩 170（請參見圖 26A 及圖 27A）。第一光阻掩罩 170 係不同於實施例模式 1 的第一光阻掩罩 112 且形成為具有厚度幾乎均勻及未設置凹部。亦即，可以不用多色調掩罩來形成第一光阻掩罩 170。

接著，使用第一光阻掩罩 170 以執行第一蝕刻。亦即，蝕刻第一導電膜 102、第一絕緣膜 104、半導體膜 106、雜質半導體膜 108、及第二導電膜 110，以在第一導電膜 102 之上形成薄膜堆疊體 114（請參見圖 28）。

然後，以類似於實施例模式 1 的方式，執行第二蝕刻；因此，形成閘極電極層 116（請參見圖 26B、圖 27B、及圖 29）。

此處，第二蝕刻的條件類似於實施例模式 1 的條件。

接著，在薄膜堆疊體 114 之上形成第二光阻掩罩 171

，並且，使用第二光阻掩罩 171 以形成源極和汲極電極層 120。蝕刻條件等等類似於實施例模式 1。接續在此之後的步驟類似於實施例模式 1。

如同上述本實施例模式中所述般，可以不使用多色調掩罩，即可製造薄膜電晶體。注意，相較於實施例模式 1，要被使用的光罩數目會增加一個。

注意，根據本實施例模式之薄膜電晶體及顯示裝置的製造方法類似於實施例模式 1，但是，上述要點除外。因此，自然可以取得類似於實施例模式 1 的薄膜電晶體及顯示裝置的製造方法之功效，但是所使用的光罩數目增加一個。換言之，根據本實施例模式，使用二個光罩以製造薄膜電晶體。此外，使用四個光罩以製造包含像素電晶體的主動矩陣型基板。以此方式，由於要使用的光罩數目降低，所以，可以顯著地降低薄膜電晶體及顯示裝置的製造步驟數目。此外，可以高產量地及低成本地製造薄膜電晶體及顯示裝置。

注意，使用本實施例模式的製造方法所製造的薄膜電晶體具有之結構包含閘極電極層之上的閘極絕緣膜、閘極絕緣膜之上的半導體層、半導體層之上的源極區和汲極區、源極區和汲極區之上的源極電極和汲極電極、以及鄰接於閘極電極層的側表面。藉由形成為鄰接於閘極電極層的側表面之穴部，可以製造在閘極電極層的端部具有低漏電流的薄膜電晶體。

( 實施例模式 3 )

在實施例模式 3 中，將說明與實施例模式 1 和 2 不同之根據本發明的薄膜電晶體製造方法及顯示裝置製造方法。具體而言，將參考圖 31A 至 31C、圖 32A 至 32C、圖 33A 至圖 33C、圖 34A 至圖 34C、圖 35A 至 35C、及圖 36，說明藉由第一蝕刻來蝕刻第一導電膜的模式。

圖 31A 至圖 31C 對應於實施例模式 1 的圖 1A 至圖 1C。圖 32A 至 32C 對應於實施例模式 1 的圖 4A 至 4C。圖 33A 至 33C 對應於實施例模式 1 的圖 7A 至 7C。圖 34A 至 34C 對應於實施例模式 1 的圖 10A 至 10C。圖 35A 至 35C 對應於實施例模式 1 的圖 13A 至 13C。圖 36 對應於實施例模式 1 的圖 16。

首先，類似於實施例模式 1，在基板 100 之上形成第一導電膜 102、第一絕緣膜 104、半導體膜 106、雜質半導體膜 108、及第二導電膜 110。其材料及形成方法類似於實施例模式 1 中所述的材料及方法。

然後，在第二導電膜 110 之上形成第一光阻掩罩 112（請參見圖 31A、圖 32A、圖 33A、圖 34A、及圖 35A）。第一光阻掩罩 112 的特點類似於實施例模式 1。

接著，使用第一光阻掩罩 112 以執行第一蝕刻。亦即，蝕刻第一導電膜 102、第一絕緣膜 104、半導體膜 106、雜質半導體膜 108、及第二導電膜 110，以形成薄膜堆疊體 114 及蝕刻的第一導電膜 115（請參見圖 31B、圖 32B、圖 33B、圖 34B、圖 35B、及圖 36）。



如上所述，本實施例模式不同於實施例模式 1 之處在於藉由第一蝕刻來處理第一導電膜 102 以便形成經蝕刻的第一導電膜 115。

接著，藉由第二蝕刻，將經蝕刻的第一導電膜 115 處理成閘極電極層 116（請參見圖 31C、圖 32C、圖 33C、圖 34C、及圖 35C）。

此處，第二蝕刻的條件等類似於實施例模式 1 的第二蝕刻，但是下述除外。

在實施例模式 1 中，第一導電膜 102 之應被去除的區域需要僅藉由第二蝕刻而被完全去除。注意，第一導電膜 102 之應被去除的區域意指形成閘極電極層 116 之區域以外的區域。

此處，在薄膜堆疊體 114 的側表面與閘極電極層 116 的側表面之間的距離  $d_1$  視第一導電膜 102 的厚度而定。第二蝕刻是執行旁側蝕刻及幾乎各向等性蝕刻（所謂的化學蝕刻）。因此，在距離  $d_1$  被製成小於第一導電膜 102 的厚度之情形中，難以以實施例模式 1 中所述的方法完全地去除第一導電膜 102 應被去除的區域。

如上所述，藉由以第一蝕刻來處理第一導電膜 102 以形成經過蝕刻的第一導電膜 115，並且，藉由第二蝕刻以形成閘極電極層，因而將距離  $d_1$  製成小於第一導電膜 102 的厚度。亦即，可以與第一導電膜 102 的厚度無關地控制距離  $d_1$ ，因而增加佈局設計的自由度。

注意，在第二蝕刻之後的步驟類似於實施例模式 1。

亦即，藉由結合實施例模式 1 中所述的方法與本實施例模式中所述的方法，可以以下述方式，使用一個光罩以製造薄膜電晶體：使用旁側蝕刻以形成閘極電極層，並且，藉由使用多色調掩罩而進一步形成源極和汲極電極層。

如同本實施例模式中上述所述般，以第一蝕刻來處理第一導電膜 102，因此，可以與第一導電膜 102 的厚度無關地設計薄膜堆疊體 114 的側表面與閘極電極層 116 的側表面之間的距離  $d_1$ ，因而增加佈局設計自由度。

注意，根據本實施例模式的薄膜電晶體及顯示裝置的製造方法類似於實施例模式 1，但是上述要點除外。因此，自然可以取得類似於實施例模式 1 的薄膜電晶體及顯示裝置的製造方法之功效。

本實施例模式可以與實施例模式 2 結合實施。

#### （實施例模式 4）

在實施例模式 4 中，將參考圖 37A 和 37B、圖 38、及圖 39A 至 39C，說明電子裝置，電子裝置中係併有由上述實施例模式 1 至 3 中所述的任一方法所製造的顯示面板或顯示裝置。關於這些電子裝置，舉例而言，可為例如攝影機或數位相機等相機、頭戴式顯示器（護目鏡式顯示器）、汽車導航系統；投影機；汽車音響；個人電腦；及可攜式資訊終端（例如，行動電腦、行動電話、及電子書閱讀器）。圖 37A 及 37B 顯示電子裝置的實例。

圖 37A 顯示電視裝置。將使用本發明所製造的顯示

面板併入殼體中而完成圖 37A 中所示的電視裝置。使用實施例模式 1 至 3 中所述的任一製造方法所製造的顯示面板以形成主螢幕 223，以及設置揚聲器部份 229、操作開關、等等作為其輔助設備。

如圖 37A 所示，將以實施例模式 1 至 3 中所述的任一製造方法所製造的顯示面板 222 併入殼體 221 中，並且，以接收器 225 來接收一般的電視廣播。當電視裝置經由數據機 224 而以有線或無線連接而被連接至通信網路時，可以執行單向（從發送器至接收器）或雙向（在發送器與接收器之間或接收器與接收器之間）資訊通信。使用併入於殼體中的開關或是分開設置的遙控裝置 226，操作電視裝置。顯示輸出資訊的顯示部份可以被使用於遙控裝置 226。

此外，電視裝置包含子螢幕 228 及主螢幕 223，使用用來顯示頻道、聲音、等等之第二顯示面板而形成子螢幕 228。

圖 38 是電視裝置的主結構的方塊圖。像素部份 251 係形成於顯示區中。信號線驅動電路 252 及掃描線驅動電路 253 可以藉由 COG 法而被安裝於顯示面板上。

關於外部電路的結構，在視頻信號的輸入側上設置視頻信號放大器電路 255、視頻信號處理電路 256、控制電路 257、等等，視頻信號放大器電路 255 將調諧器 254 收到的信號中的視頻信號放大，視頻信號處理電路 256 將視頻信號放大器電路 255 輸出的信號轉換成對應於紅、綠、

及藍之各別顏色的色度信號，控制電路 257 將視頻信號轉換成符合驅動 IC 的輸入規格之信號。控制電路 257 將信號輸出至掃描線側及信號線側中的每一者。在數位驅動的情形中，信號驅動電路 258 可以被設置在信號線側上，以及，將輸入數位信號分成  $m$  ( $m$  為整數) 件及將其予以供應。

在調諧器 254 接收到的信號中，音頻信號被傳送至音頻信號放大器電路 259，並且，其輸出經由音頻信號處理電路 260 而被供應至揚聲器 263。控制電路 261 從輸入部份 262 接收關於接收站（接收頻率）及音量的控制資訊，並且將信號傳送給調諧器 254 和音頻信號處理電路 260。

自然地，本發明不限電視裝置，而是也可以被應用至大尺寸的顯示媒體，例如車站、機場、等等的資訊顯示板，或是街上廣告顯示板，或個人電腦的監視器。藉由使用本發明，可以增進這些顯示媒體的生產力。

當由實施例模式 1 至 3 中所述的顯示裝置之任意製造方法所製造的顯示面板或顯示裝置應用至主螢幕 223 及子螢幕 228 時，可以增加電視裝置的生產力。

圖 37B 中所示的行動電腦包含主體 231、顯示部份 232、等等。當以實施例模式 1 至 3 中所述的任一顯示裝置製造方法所製造的顯示面板或顯示裝置應用至顯示部份 232 時，可以增加電腦的生產力。

圖 39A 至 39C 顯示應用本發明的行動電話之實例。圖 39A 是前視圖，圖 39B 是後視圖，圖 39C 是當二個殼

體滑動時的展開視圖。行動電話 200 包含二個殼體 201 和 202。行動電話 200 是所謂的智慧型電話，其具有行動電話的功能及可攜式資訊終端的功能，並且，將電腦併入其中且除了語音電話外，還可以處理不同的資料處理。

行動電話 200 包含殼體 201 和殼體 202。殼體 201 包含顯示部份 203、揚聲器 204、麥克風 205、操作鍵 206、指向裝置 207、前置相機鏡頭 208、用於外部連接端子的插座 209、耳機端子 210、等等，殼體 202 包含鍵盤 211、外部記憶體插槽 212、後置相機 213、燈 214、等等。此外，天線係併入於殼體 201 中。

除了上述結構之外，無線 IC 晶片、小尺寸記憶體裝置、等等可以被併入於行動電話 200 中。

如圖 39C 中所示般，彼此重疊的殼體 201 和 202（圖 39A 中所示）滑動且展開。由實施例模式 1 至 3 中所述的任一顯示裝置的製造方法所製造的顯示面板或顯示裝置可以被併入於顯示部份 203 中。由於顯示部份 203 及前置相機鏡頭 208 被設置於相同平面中，行動電話 200 可以作為視訊電話。使用顯示部份 203 作為取景器，以後置相機 213 及燈 214 拍攝靜態影像及動態影像。

藉由使用揚聲器 204 及麥克風 205，行動電話 200 可以作為音頻記錄裝置（錄音機）或音頻再生裝置。藉由使用操作鍵 206，可以操作電話的進出、輸入用於電子郵件等之簡單的資訊、捲動顯示於顯示部份上的螢幕、游標移動用以選取要顯示於顯示部份上的資訊、等等。

假使需要操作很多資訊時，例如產生文件及使用行動電話 200 作為可攜式資訊終端等情形，使用鍵盤 211 是便利的。如圖 39C 中所示般，彼此重疊的殼體 201 和 202（圖 39A 中所示）滑動且展開。在使用行動電話 200 作為可攜式資訊終端的情形中，可以平順地操作鍵盤 211 及指向裝置 207。用於外部連接端子的插座 209 可以被連接至例如 AC 轉接器或 USB 纜線等不同纜線，因而可以將行動電話 200 充電或是以個人電腦等執行資料通信。此外，藉由將記錄媒體插入外部記憶體插槽 212，行動電話 200 可以處理儲存及轉移大量資料。

在殼體 202 的背面中（圖 39B），設有後置相機 213 及燈 214，可以使用顯示部份 203 作為取景器，拍攝靜態影像及動態影像。

此外，除了上述功能及構造外，行動電話 200 尚具有紅外線通信功能、USB 埠、接收一段電視廣播的功能、非接觸式 IC 晶片、耳機插座、等等。

由於可以以實施例模式 1 至 3 中所述的任一薄膜電晶體及顯示裝置的製造方法，製造本實施例模式中所使用的不同的電子裝置，所以，藉由使用本發明，可以增加這些電子裝置的生產力。

因此，藉由使用本發明，可以顯著地降低這些電子裝置的製造成本。

[實施例 1]

在實施例 1 中，使用實施例模式 1 中所述的第二蝕刻，以形成閘極電極，並且，觀察此圖案。於下，將說明觀察結果。

首先，在玻璃基板之上使用厚度 150 nm 的鋁以形成第一導電膜，使用 300 nm 厚的氮化矽以形成第一絕緣膜，使用 150 nm 厚的非晶矽以形成半導體膜，使用 50 nm 厚的含磷非晶矽以形成雜質半導體膜，並且，使用 300 nm 厚的鎢以形成第二導電膜 110。

然後，在第二導電膜 110 之上形成光阻掩罩，並且，執行第一蝕刻。藉由三個階段之乾式蝕刻，執行第一蝕刻。首先，以流速分別為 40 sccm、40 sccm、及 20 sccm 之混合氣體中  $\text{Cl}_2$  氣體、 $\text{CF}_4$  氣體、及  $\text{O}_2$  氣體的，100 mT 的壓力，及功率 500 W 的 RF，執行蝕刻 260 秒。然後，在 100 mT 的壓力下，僅有 100 sccm 的  $\text{Cl}_2$  氣體流速，以及功率 500 W 的 RF，執行蝕刻 240 秒。最後，在 100 mT 的壓力下，僅有 100 sccm 的  $\text{CHF}_3$  氣體流速，以及功率 1000 W 的 RF，執行蝕刻 400 秒、然後 200 秒、及 400 秒。

接著，對已受到第一蝕刻的樣品執行第二蝕刻。以濕式蝕刻來執行第二蝕刻。在濕式蝕刻中，使用 40°C 含有硝酸、醋酸、及磷酸之化學溶液，並且，將樣品浸泡於化學溶液中 240 秒或 300 秒。注意，含有硝酸、醋酸、及磷酸之化學溶液是含有約 70% 的磷酸、約 10% 的硝酸、約 20% 醋酸、及水的混合溶液。

以光學顯微鏡來觀察依上述方式所製造的樣品。觀察結果係顯示於圖 40A 及 40B 中。注意，圖 40A 是受到第二蝕刻 240 秒的樣品之光學顯微相片，並且，圖 40B 是受到第二蝕刻 300 秒的樣品之光學顯微相片。此處，從後（基板）側執行光學顯微鏡的觀察。在圖 40A 及 40B 中，閘極電極的圖案的側表面以幾乎均勻的距離比元件區的側表面更多在內部，這是較佳的形狀。

以經過聚焦的離子束（FIB）設備來處理以上述方式所製造之樣品的閘極電極層的端部，並且，以掃描透射電子顯微鏡（STEM）來觀察經過處理的樣品。圖 41A 顯示以高於光學顯微鏡所觀察到的圖 40A 及 40B 的放大率，觀察到的執行第二蝕刻之前的樣品。圖 41B 是在第二蝕刻後的 STEM 影像，沿著圖 41A 的線 X-X' 所取得的影像。圖 41C 是由圖 41B 中的虛線所標示的部份之放大視圖。在圖 41C 中，在穴部之上及之下，觀察到黑色物質。這是以 FIB 設備處理而產生的物質。如圖 41A 至 41C 所示，藉由使用本發明，穴部可以被設置在閘極電極層的端部。

接著，執行電流測試以檢查這些樣品中相鄰的閘極佈線是否彼此絕緣。用於電流測試的樣品的頂視圖係顯示於圖 42 中。注意，雖然在電流測試中使用  $L_1$  至  $L_8$ 、 $R_1$  至  $R_8$ 、X 及 Y，但是，為了簡明起見，在圖 42 中使用  $L_1$ 、 $L_2$ 、 $R_1$ 、 $R_2$ 、X、及 Y。在圖 42 中，源極和汲極電極層（經過蝕刻的第二導電膜）係形成於黑線顯示的部份中，並且，閘極電極層（經過蝕刻的第一導電膜）係形成於陰影



部份中。此外， $L_1$ 、 $L_2$ 、 $R_1$ 、及  $R_2$  是閘極電極層， $X$  及  $Y$  是源極和汲極電極層。

圖 43A 顯示當電壓被施加於  $R_1$  與  $L_1$  之間時所測量到的電流值。最大的電流約  $1.0 \times 10^{-10}$  (A)，這顯示  $R_1$  與  $L_1$  彼此絕緣。亦即，藉由第二蝕刻，相鄰的二閘極佈線未彼此電連接，並且，彼此完全斷開。

圖 43B 顯示當電壓施加於  $X$  與  $L_1$  之間時測量到的電流值。最大的電流約  $1.0 \times 10^{-10}$  (A)，這顯示  $X$  與  $L_1$  彼此絕緣。亦即，閘極佈線與源極佈線並未彼此電連接。

圖 44A 顯示當電壓被施加於  $L_1$  與  $L_2$  之間時所測量到的電流值。最小的電流約  $1.0 \times 10^{-5}$  (A)，這顯示  $L_1$  與  $L_2$  之間維持電連接。亦即，一條閘極佈線經由第二蝕刻而未斷開。

圖 44B 顯示當電壓被施加於  $X$  與  $Y$  之間時所測量到的電流值。最小的電流約  $1.0 \times 10^{-4}$  (A)，這顯示  $X$  與  $Y$  之間維持電連接。亦即，源極佈線並未斷開。

如同本實施例中所述般，可以實現根據本發明的製造方法。

本申請案以 2007 年 12 月 3 日向日本專利局申請日本專利申請號 2007-312348 為基礎，其整體內容於此一併列入參考。

#### 【圖式簡單說明】

在附圖中：

圖 1A 至 1C 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 2A 至 2C 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 3A 至 3C 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 4A 至 4C 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 5A 至 5C 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 6A 至 6C 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 7A 至 7C 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 8A 至 8C 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 9A 至 9C 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 10A 至 10C 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 11A 至 11C 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 12A 至 12C 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 13A 至 13C 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 14A 至 14C 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 15A 至 15C 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 16 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 17 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 18 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 19 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 20 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 21 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 22 顯示應用本發明的製造方法之主動矩陣型基板的連接部份；

圖 23 顯示應用本發明的製造方法之主動矩陣型基板的連接部份；

圖 24A 至 24C 顯示應用本發明的製造方法之主動矩陣型基板的連接部份；

圖 25A-1 及 25A-2 以及圖 25B-1 及 25B-2 均顯示用於本發明的製造方法之多色調掩罩；

圖 26A 至 26C 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 27A 至 27C 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 28 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 29 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 30 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 31A 至 31C 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 32A 至 32C 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 33A 至 33C 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 34A 至 34C 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 35A 至 35C 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 36 顯示根據本發明的薄膜電晶體及顯示裝置的製造方法的實施例；

圖 37A 及 37B 為均使用根據本發明的顯示裝置之電子裝置的立體視圖；

圖 38 顯示使用根據本發明的顯示裝置之電子裝置；

圖 39A 至 39C 顯示使用根據本發明的顯示裝置之電子裝置；

圖 40A 及 40B 是本發明的實施例 1 中說明的光學顯微相片；

圖 41A 至 41C 是本發明的實施例 1 中說明的 STEM 影像；

圖 42 顯示本發明的實施例 1 之電流測試；

圖 43A 及 43B 顯示本發明的實施例 1 之電流測試的結果；及

圖 44A 及 44B 顯示本發明的實施例 1 之電流測試的結果。

#### 【主要元件符號說明】

100：基板

102：第一導電膜

104：第一絕緣膜

106：半導體膜

108：雜質半導體膜

110：第二導電膜

112：第一光阻掩罩

114：薄膜堆疊體

115：經過蝕刻的第一導電膜

116：閘極電極層

116A：閘極電極層

116B：閘極電極層

116C：閘極電極層

116D：閘極電極層

118：第二光阻掩罩

120：源極和汲極電極層

120A：源極和汲極電極層

120B：源極和汲極電極層

120C：源極和汲極電極層

120D：源極和汲極電極層

122：源極和汲極區

122A：源極和汲極區

122B：源極和汲極區

122C：源極和汲極區

122D：源極和汲極區

124：半導體層

126：第一保護膜

128：第二保護膜

130：第一開口部份

131：第二開口部份

132：像素電極層

140：灰階色調掩罩

- 141：基板
- 142：遮光部份
- 143：繞射光柵部份
- 145：半色調掩罩
- 146：基板
- 147：半透光部份
- 148：遮光部份
- 151：角
- 160A：第三開口部份
- 160B：第三開口部份
- 161：第四開口部份
- 170：第一光阻掩罩
- 171：第二光阻掩罩
- 200：行動電話
- 201：殼體
- 202：殼體
- 203：顯示部份
- 204：揚聲器
- 205：麥克風
- 206：操作鍵
- 207：指向裝置
- 208：前置相機鏡頭
- 209：用於外部連接端子的插座
- 210：耳機端子

- 211：鍵盤
- 212：外部記憶體插槽
- 213：後置相機
- 214：燈
- 221：殼體
- 222：顯示面板
- 223：主螢幕
- 224：數據機
- 225：接收器
- 226：遙控裝置
- 227：顯示部份
- 228：子螢幕
- 229：揚聲器部份
- 231：主體
- 232：顯示部份
- 251：像素部份
- 252：信號線驅動電路
- 253：掃描線驅動電路
- 254：調諧器
- 255：視頻信號放大器電路
- 256：視頻信號處理電路
- 257：控制電路
- 258：信號驅動電路
- 259：音頻信號放大器電路



260：音頻信號處理電路

261：控制電路

262：輸入部份

263：揚聲器

## 五、中文發明摘要

發明名稱：薄膜電晶體之製造方法及顯示裝置之製造方法

提供使用少數掩罩之薄膜電晶體及顯示裝置的製造方法。第一導電膜、絕緣膜、半導體膜、雜質半導體膜、及第二導電膜被堆疊。使用多色調掩罩，在其之上形成具有凹部的光阻掩罩。執行第一蝕刻以形成薄膜堆疊體，以及，執行旁側蝕刻薄膜堆疊體之第二蝕刻以形成閘極電極層。使光阻後縮，然後，形成源極電極、汲極電極、等等；據此，以製造薄膜電晶體。

## 六、英文發明摘要

發明名稱：

Manufacturing method of thin film transistor and manufacturing method of display device

A manufacturing method of a thin film transistor and a display device using a small number of masks is provided. A first conductive film, an insulating film, a semiconductor film, an impurity semiconductor film, and a second conductive film are stacked. Then, a resist mask having a recessed portion is formed thereover using a multi-tone mask. First etching is performed to form a thin-film stack body, and second etching in which the thin-film stack body is side-etched is performed to form a gate electrode layer. The resist is made to recede, and then, a source electrode, a drain electrode, and the like are formed; accordingly, a thin film transistor is manufactured.

## 十、申請專利範圍

1. 一種薄膜電晶體之製造方法，包括下述步驟：

形成第一導電膜；

在該第一導電膜之上形成絕緣膜；

在該絕緣膜之上形成半導體膜；

在該絕緣膜之上形成雜質半導體膜；

在該雜質半導體膜之上形成第二導電膜；

在該第二導電膜之上形成第一光阻掩罩；

使用該第一光阻掩罩來執行第一蝕刻，以蝕刻該絕緣膜、該半導體膜、該雜質半導體膜、及該第二導電膜，以使至少該第一導電膜的表面曝露出；及

以使閘極電極層的寬度比該絕緣膜的寬度更窄的方式來執行第二蝕刻，以蝕刻該第一導電膜的一部份而形成該閘極電極層；

在該第二導電膜之上形成第二光阻掩罩；及

使用該第二光阻掩罩來執行第三蝕刻，以蝕刻該第二導電膜、該雜質半導體膜、及該半導體膜的一部份，以形成源極和汲極電極層、源極和汲極區層、及半導體層。

2. 一種薄膜電晶體之製造方法，包括下述步驟：

形成第一導電膜；

在該第一導電膜之上形成絕緣膜；

在該絕緣膜之上形成半導體膜；

在該絕緣膜之上形成雜質半導體膜；

在該雜質半導體膜之上形成第二導電膜；

在該第二導電膜之上形成包含凹部的第一光阻掩罩；

使用該第一光阻掩罩來執行第一蝕刻，以蝕刻該絕緣膜、該半導體膜、該雜質半導體膜、及該第二導電膜，以使至少該第一導電膜的表面曝露出；及

以使閘極電極的寬度比該絕緣膜的寬度更窄的方式來執行第二蝕刻，以蝕刻該第一導電膜的一部份而形成閘極電極層；

藉由使該第一光阻掩罩後縮而使該第二導電膜之與該第一光阻掩罩的該凹部重疊的部份曝露出，以形成第二光阻掩罩；及

使用該第二光阻掩罩來執行第三蝕刻，以蝕刻該第二導電膜、該雜質半導體膜、及該半導體膜的一部份，以形成源極和汲極電極層、源極和汲極區層、及半導體層。

3. 如申請專利範圍第 1 或 2 項之薄膜電晶體之製造方法，其中，在形成該第二光阻掩罩之後，執行該第二蝕刻。

4. 如申請專利範圍第 2 項之薄膜電晶體之製造方法，其中，使用多色調掩罩以形成該第一光阻掩罩。

5. 如申請專利範圍第 1 或 2 項之薄膜電晶體之製造方法，

其中，該第一蝕刻為乾式蝕刻，並且

其中，該第二蝕刻為濕式蝕刻。

6. 一種薄膜電晶體，包含：

在絕緣表面上的閘極電極；

在該閘極電極之上的絕緣膜；

在該絕緣膜之上的半導體層；

在該半導體層之上的雜質半導體層；及

在該雜質半導體層之上的導電膜，

其中，穴部被形成為鄰接於該閘極電極並且在該絕緣膜與該絕緣表面之間。

7. 如申請專利範圍第 6 項之薄膜電晶體，

其中，該半導體層具有第一凹部，而該第一凹部為通道區。

七、指定代表圖：

(一)、本案指定代表圖為：第 ( 3C ) 圖

(二)、本代表圖之元件代表符號簡單說明：

132：像素電極層

A，A'：線

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無