



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0071642
(43) 공개일자 2018년06월28일

(51) 국제특허분류(Int. Cl.)
G09G 3/3266 (2016.01)

(52) CPC특허분류
G09G 3/3266 (2013.01)
G09G 2230/00 (2013.01)

(21) 출원번호 10-2016-0174499
(22) 출원일자 2016년12월20일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자
봉준호
광주광역시 북구 금호로86번길 30, 101동 301호(운암동, 중흥아파트)

심우성
경기도 화성시 봉담읍 효행로 370-6, 102동 1601호(신일해피트리2차아파트)

(74) 대리인
특허법인인벤투스

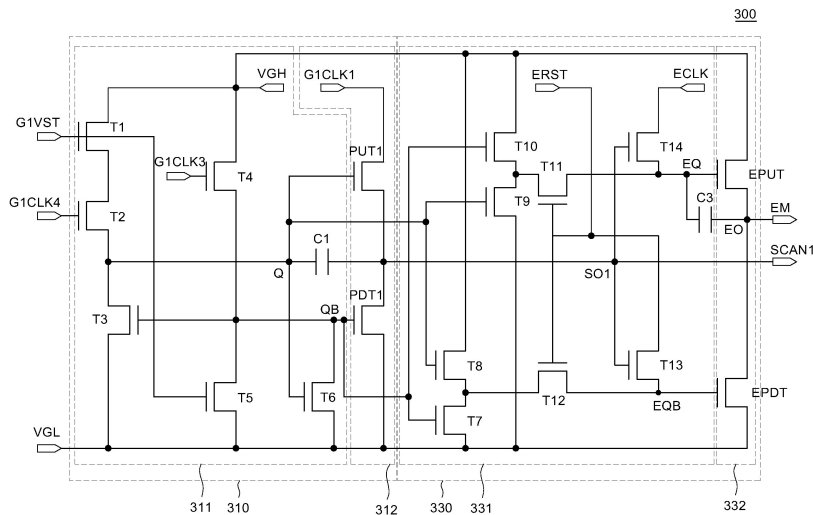
전체 청구항 수 : 총 14 항

(54) 발명의 명칭 게이트 구동회로 및 이를 포함하는 표시 장치

(57) 요약

게이트 구동회로가 제공된다. 게이트 구동회로는 복수의 스테이지를 포함한다. 복수의 스테이지 중 제n(n은 양의 정수) 스테이지는, Q 노드에서의 전압이 하이 상태인 경우, 제1 스캔 신호 출력 노드를 통해 제k 클럭을 제1 스캔 신호로 출력하는 제1 스캔 신호 출력부, 및 제1 스캔 신호 출력 노드에서의 전압이 하이 상태이면서, 발광 제어 클럭에 의해 EQ 노드에서의 전압이 하이 상태인 경우, 발광 제어 신호 출력 노드를 통해 게이트 하이 전압(VGH, Gate High Voltage)을 출력하는 발광 제어 신호 출력부를 포함하고, 발광 제어 신호 출력부는 Q 노드와 전기적으로 연결된다. 본 발명의 일 실시예에 따른 게이트 구동회로는 스캔 신호 출력부 및 발광 제어 신호 출력부를 모두 포함함으로써, 표시 패널에서 좌측 및 우측에 동일한 GIP를 배치할 수 있다.

대표도



(52) CPC특허분류
G09G 2320/0233 (2013.01)

명세서

청구범위

청구항 1

복수의 스테이지 중 제 n (n 은 양의 정수) 스테이지는,

Q 노드에서의 전압이 하이 상태인 경우, 제1 스캔 신호 출력 노드를 통해 제 k 클럭(k 는 양의 정수)을 제1 스캔 신호로 출력하는 제1 스캔 신호 출력부; 및

상기 제1 스캔 신호 출력 노드에서의 전압이 하이 상태이면서, 발광 제어 클럭에 의해 EQ 노드에서의 전압이 하이 상태인 경우, 발광 제어 신호 출력 노드를 통해 게이트 하이 전압(VGH; Gate High Voltage)을 출력하는 발광 제어 신호 출력부를 포함하고,

상기 발광 제어 신호 출력부는 상기 Q 노드와 전기적으로 연결된, 게이트 구동회로.

청구항 2

제1항에 있어서,

상기 제1 스캔 신호 출력부는 제1 로직부 및 제1 버퍼부를 포함하고,

상기 제1 버퍼부는,

상기 Q 노드에 연결된 게이트를 포함하고, 상기 제 k 클럭을 공급하는 제 k 클럭 라인과 상기 제1 스캔 신호 출력 노드 사이에 배치된 제1 풀-업 스위칭 소자; 및

QB 노드에 연결된 게이트를 포함하고, 게이트 로우 전압(VGL; Gate Low Voltage)을 공급하는 게이트 로우 전압 라인과 상기 제1 스캔 신호 출력 노드 사이에 배치된 제1 풀-다운 스위칭 소자를 포함하고,

상기 제1 스캔 신호 출력 노드에서의 전압은 상기 발광 제어 신호 출력부의 동작을 제어하고,

상기 제1 로직부는 상기 Q 노드에서의 전압 및 상기 QB 노드에서의 전압을 서로 반전시켜 출력하는, 게이트 구동회로.

청구항 3

제2항에 있어서,

상기 발광 제어 신호 출력부는 상기 Q 노드 및 상기 QB 노드에서 상기 제1 스캔 신호 출력부와 병렬로 연결된, 게이트 구동회로.

청구항 4

제2항에 있어서,

상기 로직부는,

제1 스타트 전압이 입력되는 게이트를 포함하고, 상기 게이트 하이 전압을 공급하는 게이트 하이 전압 라인에 연결된 제1 스위칭 소자;

제 $k+3$ 클럭이 입력되는 게이트를 포함하고, 상기 Q 노드에 연결된 제2 스위칭 소자;

상기 QB 노드에 연결된 게이트를 포함하고, 상기 게이트 로우 전압 라인과 상기 제2 스위칭 소자 사이에 배치된 제3 스위칭 소자;

제 $k+2$ 클럭이 입력되는 게이트를 포함하고, 상기 게이트 하이 전압 라인에 연결된 제4 스위칭 소자;

상기 제1 스타트 전압이 입력되는 게이트를 포함하고, 상기 게이트 로우 전압 라인과 상기 제4 스위칭 소자 사이에 배치된 제5 스위칭 소자;

상기 Q 노드에 연결된 게이트를 포함하고, 상기 QB 노드와 상기 게이트 로우 전압 라인 사이에 배치된 제6 스위

칭 소자; 및

상기 Q 노드와 상기 제1 스캔 신호 출력 노드 사이에 배치된 제1 커패시터를 포함하고,

상기 발광 제어 신호 출력부와 상기 Q 노드 및 상기 QB 노드를 통해 전기적으로 연결된, 게이트 구동회로.

청구항 5

제1항에 있어서,

상기 발광 제어 신호 출력부는 발광 제어 로직부 및 발광 제어 버퍼부를 포함하고,

상기 발광 제어 버퍼부는,

상기 EQ 노드에 연결된 게이트를 포함하고, 상기 게이트 하이 전압을 공급하는 게이트 하이 전압 라인에 연결된 발광 제어 풀-업 스위칭 소자;

EQB 노드에 연결된 게이트를 포함하고, 게이트 로우 전압을 공급하는 게이트 로우 전압 라인과 상기 발광 제어 신호 출력 노드 사이에 배치된 발광 제어 풀-다운 스위칭 소자를 포함하는, 게이트 구동회로.

청구항 6

제5항에 있어서,

상기 발광 제어 로직부는,

상기 제1 스캔 신호 출력 노드에 연결된 게이트를 포함하고, 상기 발광 제어 클럭을 공급하는 발광 제어 클럭 라인과 상기 EQ 노드 사이에 배치된 제1 발광 제어 스위칭 소자;

상기 제1 스캔 신호 출력 노드에 연결된 게이트를 포함하고, 발광 제어 리셋 신호를 공급하는 발광 제어 리셋 신호 라인과 상기 EQB 노드 사이에 배치된 제2 발광 제어 스위칭 소자; 및

상기 EQ 노드와 상기 발광 제어 신호 출력 노드 사이에 배치된 제3 커패시터를 포함하는, 게이트 구동회로.

청구항 7

제1항에 있어서,

상기 제n 스테이지는,

상기 Q 노드와 전기적으로 연결되고, 상기 제1 스캔 신호와 상이한 위상을 갖는 제2 스캔 신호를 출력하는 제2 스캔 신호 출력부를 더 포함하는, 게이트 구동회로.

청구항 8

제7항에 있어서,

상기 제2 스캔 신호 출력부는,

상기 Q 노드에 연결된 게이트를 포함하고, 제5 클럭을 공급하는 제5 클럭 라인과 상기 제2 스캔 신호 출력 노드 사이에 배치된 제2 풀-업 스위칭 소자; 및

QB 노드에 연결된 게이트를 포함하고, 게이트 로우 전압을 공급하는 게이트 로우 전압 라인과 상기 제2 스캔 신호 출력 노드 사이에 배치된 제2 풀-다운 스위칭 소자를 포함하는, 게이트 구동회로.

청구항 9

제8항에 있어서,

상기 발광 제어 신호 출력부는 상기 Q 노드 및 상기 QB 노드에서 상기 제1 스캔 신호 출력부 및 상기 제2 스캔 신호 출력부와 병렬로 연결된, 게이트 구동회로.

청구항 10

제9항에 있어서,

상기 발광 제어 신호 출력부는 발광 제어 로직부 및 발광 제어 버퍼부를 포함하고,

상기 발광 제어 버퍼부는,

상기 EQ 노드에 연결된 게이트를 포함하고, 상기 게이트 하이 전압을 공급하는 게이트 하이 전압 라인에 연결된 발광 제어 풀-업 스위칭 소자;

EQB 노드에 연결된 게이트를 포함하고, 게이트 로우 전압을 공급하는 게이트 로우 전압 라인과 상기 발광 제어 신호 출력 노드 사이에 배치된 발광 제어 풀-다운 스위칭 소자를 포함하는, 게이트 구동회로.

청구항 11

제10항에 있어서,

상기 발광 제어 로직부는,

상기 제1 스캔 신호 출력 노드에 연결된 게이트를 포함하고, 상기 발광 제어 클럭을 공급하는 발광 제어 클럭 라인과 상기 EQ 노드 사이에 배치된 제1 발광 제어 스위칭 소자;

상기 제1 스캔 신호 출력 노드에 연결된 게이트를 포함하고, 발광 제어 리셋 신호를 공급하는 발광 제어 리셋 신호 라인과 상기 EQB 노드 사이에 배치된 제2 발광 제어 스위칭 소자; 및

상기 EQ 노드와 상기 발광 제어 신호 출력 노드 사이에 배치된 제3 커패시터를 포함하는, 게이트 구동회로.

청구항 12

복수의 화소를 포함하는 표시 패널; 및

상기 복수의 화소 각각에 연결된 게이트 라인을 통해 게이트 신호를 공급하고, 상기 표시 패널 내부에 배치되는 게이트 구동회로를 포함하고,

상기 게이트 구동회로는,

Q 노드에 연결된 게이트를 포함하는 풀-업 스위칭 소자 및 QB 노드에 연결된 게이트를 포함하는 풀-다운 스위칭 소자 사이의 제1 스캔 신호 출력 노드를 통해 제k 클럭을 제1 스캔 신호로 출력하는 제1 스캔 신호 출력부; 및

EQ 노드에 연결된 게이트를 포함하는 발광 제어 풀-업 스위칭 소자 및 EQB 노드에 연결된 게이트를 포함하는 발광 제어 풀-업 스위칭 소자 사이의 발광 제어 신호 출력 노드를 통해 발광 제어 클럭에 의해 동기된 게이트 하이 전압을 출력하는 발광 제어 신호 출력부를 포함하고,

상기 발광 제어 신호 출력부는 상기 Q 노드 및 상기 QB 노드에서 상기 제1 스캔 신호 출력부와 병렬로 연결된, 표시 장치.

청구항 13

제12항에 있어서,

상기 게이트 구동회로는,

상기 Q 노드와 전기적으로 연결되고, 상기 제1 스캔 신호에 대해 상이한 위상을 갖는 제2 스캔 신호를 출력하는 제2 스캔 신호 출력부를 더 포함하고,

상기 제2 스캔 신호 출력부는,

상기 Q 노드에 연결된 게이트를 포함하고, 제5 클럭을 공급하는 제5 클럭 라인과 상기 제2 스캔 신호 출력 노드 사이에 배치된 제2 풀-업 스위칭 소자; 및

상기 QB 노드에 연결된 게이트를 포함하고, 게이트 로우 전압을 공급하는 게이트 로우 전압 라인과 상기 제2 스캔 신호 출력 노드 사이에 배치된 제2 풀-다운 스위칭 소자를 포함하는, 표시 장치.

청구항 14

제13항에 있어서,

상기 발광 제어 신호 출력부는 상기 Q 노드 및 상기 QB 노드에서 상기 제1 스캔 신호 출력부 및 상기 제2 스캔

신호 출력부와 병렬로 연결된, 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 게이트 구동회로 및 이를 포함하는 표시 장치에 관한 것으로서, 보다 상세하게는 내로우 베젤(narrow bezel)을 구현할 수 있는 게이트 구동회로 및 이를 포함하는 표시 장치에 관한 것이다.

배경 기술

[0002] 모바일폰, 태블릿, 노트북 컴퓨터, 텔레비전 및 모니터와 같은 다양한 전자 디바이스에 평면 패널 표시 장치(flat panel display; FPD)가 채용되었다. 최근 FPD에는 액정 표시 장치(Liquid Crystal Display Device, 이하 'LCD' 라 함), 유기 발광 다이오드 표시 장치(Organic Light Emitting Diode Display, 이하 'OLED' 라 함) 등이 있다. 이와 같은 표시 장치는 복수의 화소를 포함하고, 영상이 표시되고 복수의 화소로 이루어진 화소 어레이와 복수의 화소 각각에서 광이 투과되거나 발광되도록 제어하는 구동회로를 포함한다. 표시 장치의 구동회로는 화소 어레이의 데이터 라인들에 데이터 신호를 공급하는 데이터 구동회로, 데이터 신호에 동기되는 게이트 신호(또는 스캔 신호)를 화소 어레이의 게이트 라인들(또는 스캔 라인)에 순차적으로 공급하는 게이트 구동회로(또는 스캔 구동회로) 및 데이터 구동회로와 게이트 구동회로를 제어하는 타이밍 콘트롤러 등을 포함한다.

[0003] 최근 표시 장치가 박형화됨에 따라 게이트 구동회로를 화소 어레이와 함께 표시 패널에 내장하는 기술이 개발되고 있다. 이와 같이 표시 패널에 내장된 게이트 구동회로는 "GIP(Gate In Panel) 회로"로 알려져 있다. 이에, 게이트 구동회로를 표시 패널에 내장하기 위해서는 게이트 구동회로의 구성을 간소화하는 것이 필요하다.

[0004] 특히, 게이트 구동회로는 복수의 스위칭 소자들로 구성되며, 표시 패널에서 복수의 블록으로 배치된다. 게이트 구동회로의 분할된 복수의 블록 각각은 서로 다른 기능을 구현하고, 표시 패널에서 좌우 양측에 배치된다. 표시 패널의 크기가 점점 증가함에 따라 좌우 양측에 서로 상이한 기능을 구현하는 게이트 구동회로의 블록들이 각각 배치됨으로써, 대화면의 표시 장치에서는 좌우 휘도 편차가 존재하는 불량 문제가 발생할 수 있다.

[0005] [관련기술문헌]

[0006] 1. 게이트 구동회로 및 이를 포함하는 표시 장치 (한국공개특허번호 제 10-2015-0116102 호)

발명의 내용

해결하려는 과제

[0007] 이에, 본 발명이 해결하고자 하는 과제는 스캔 신호 출력부와 발광 제어 신호 출력부를 병렬로 연결함으로써, 표시 패널에서 좌우 대칭으로 게이트 구동회로의 출력을 공급할 수 있는 게이트 구동회로 및 이를 포함하는 표시 장치를 제공하는 것이다.

[0008] 또한, 본 발명이 해결하고자 하는 다른 과제는 두 개의 스캔 신호와 발광 제어 신호가 함께 출력되도록 하나의 게이트 구동회로를 구성함으로써, 표시 장치의 베젤(bezel) 크기를 감소시킬 수 있는 게이트 구동회로 및 이를 포함하는 표시 장치를 제공하는 것이다.

[0009] 본 발명의 과제들은 이상에서 언급한 과제들로 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0010] 본 발명의 일 실시예에 따른 게이트 구동회로가 제공된다. 게이트 구동회로는 복수의 스테이지를 포함한다. 복수의 스테이지 중 제n(n은 양의 정수) 스테이지는, Q 노드에서의 전압이 하이 상태인 경우, 제1 스캔 신호 출력 노드를 통해 제k 클럭을 제1 스캔 신호로 출력하는 제1 스캔 신호 출력부, 및 제1 스캔 신호 출력 노드에서의 전압이 하이 상태이면서, 발광 제어 클럭에 의해 EQ 노드에서의 전압이 하이 상태인 경우, 발광 제어 신호 출력 노드를 통해 게이트 하이 전압(VGH, Gate High Voltage)을 출력하는 발광 제어 신호 출력부를 포함하고, 발광 제어 신호 출력부는 Q 노드와 전기적으로 연결된다. 본 발명의 일 실시예에 따른 게이트 구동회로는 스캔 신호 출력부 및 발광 제어 신호 출력부를 모두 포함함으로써, 표시 패널에서 좌측 및 우측에 동일한 GIP를 배치할 수 있다.

[0011] 본 발명의 다른 실시예에 따른 표시 장치가 제공된다. 표시 장치는 복수의 화소를 포함하는 표시 패널, 및 복수의 화소 각각에 연결된 게이트 라인을 통해 게이트 신호를 공급하고, 표시 패널 내부에 배치되는 게이트 구동회로를 포함한다. 게이트 구동회로는, Q 노드에 연결된 게이트를 포함하는 풀-업 스위칭 소자 및 QB 노드에 연결된 게이트를 포함하는 풀-다운 스위칭 소자 사이의 제1 스캔 신호 출력 노드를 통해 제k 클럭을 제1 스캔 신호로 출력하는 제1 스캔 신호 출력부, 및 EQ 노드에 연결된 게이트를 포함하는 발광 제어 풀-업 스위칭 소자 및 EQB 노드에 연결된 게이트를 포함하는 발광 제어 풀-업 스위칭 소자 사이의 발광 제어 신호 출력 노드를 통해 발광 제어 클럭에 의해 동기된 게이트 하이 전압을 출력하는 발광 제어 신호 출력부를 포함하고, 발광 제어 신호 출력부는 Q 노드 및 QB 노드에서 제1 스캔 신호 출력부와 병렬로 연결된다. 본 발명의 다른 실시예에 따른 표시 장치에서 하나의 게이트 구동회로가 스캔 신호 및 발광 제어 신호를 동시에 출력할 수 있도록 함으로써, 표시 패널에서 게이트 구동회로가 배치되는 영역을 감소시켜, 표시 장치의 베젤 사이즈를 감소시킬 수 있다.

[0012] 기타 실시예의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

발명의 효과

[0013] 본 발명은 게이트 구동회로가 스캔 신호 출력부 및 발광 제어 신호 출력부를 모두 포함함으로써, 표시 패널에서 좌측 및 우측에 동일한 GIP를 배치할 수 있다.

[0014] 본 발명은 하나의 게이트 구동회로가 스캔 신호 및 발광 제어 신호를 동시에 출력할 수 있도록 함으로써, 표시 패널에서 게이트 구동회로가 배치되는 영역의 사이즈를 감소시켜, 표시 장치의 베젤 사이즈를 감소시킬 수 있다.

[0015] 본 발명에 따른 효과는 이상에서 예시된 내용에 의해 제한되지 않으며, 더욱 다양한 효과들이 본 명세서 내에 포함되어 있다.

도면의 간단한 설명

[0016] 도 1은 본 발명의 일 실시예에 따른 게이트 구동회로를 설명하기 위한 표시 장치의 개략적인 블록도이다.

도 2는 본 발명의 일 실시예에 따른 게이트 구동회로의 구성을 나타내는 개략적인 블록도이다.

도 3은 본 발명의 일 실시예에 따른 게이트 구동회로에서 복수의 스테이지 중 하나의 스테이지의 구성을 나타내는 회로도이다.

도 4는 본 발명의 일 실시예에 따른 도 3에 도시된 게이트 구동회로의 스테이지에서의 입출력 신호를 나타내는 파형도이다.

도 5a 내지 도 5d는 본 발명의 일 실시예에 따른 도 4에 도시된 파형도에 따른 게이트 구동회로의 스테이지에서 신호의 흐름을 나타내는 회로도이다.

도 6은 본 발명의 다른 실시예에 따른 게이트 구동회로에서 복수의 스테이지 중 하나의 스테이지의 구성을 나타내는 회로도이다.

도 7은 본 발명의 다른 실시예에 따른 도 6에 도시된 게이트 구동회로의 스테이지에서의 입출력 신호를 나타내는 파형도이다.

도 8a 내지 도 8e는 본 발명의 다른 실시예에 따른 도 7에 도시된 파형도에 따른 게이트 구동회로의 스테이지에서 신호의 흐름을 나타내는 회로도이다.

발명을 실시하기 위한 구체적인 내용

[0017] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

[0018] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인

인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급된 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.

- [0019] 구성요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0020] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접' 이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0021] 소자 또는 층이 다른 소자 또는 층 위 (on)로 지칭되는 것은 다른 소자 바로 위에 또는 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다.
- [0022] 비록 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.
- [0023] 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.
- [0024] 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 도시된 것이며, 본 발명이 도시된 구성의 크기 및 두께에 반드시 한정되는 것은 아니다.
- [0025] 본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하며, 당업자가 충분히 이해할 수 있듯이 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시 가능할 수도 있다.
- [0026] 본 발명에서 TFT는 P 타입 또는 N 타입으로 구성될 수 있다. 또한, 펄스 형태의 신호를 설명함에 있어서, 게이트 하이 전압(VGH) 상태를 "하이 상태"로 정의하고, 게이트 로우 전압(VGL) 상태를 "로우 상태"로 정의한다.
- [0027] 이하, 첨부된 도면을 참조하여 본 발명의 다양한 실시예들을 상세히 설명한다.
- [0028] 도 1은 본 발명의 일 실시예에 따른 게이트 구동회로를 설명하기 위한 표시 장치의 개략적인 블록도이다.
- [0029] 도 1을 참조하면, 표시 장치(100)는 복수의 화소(P)를 포함하는 표시 패널(110), 복수의 화소(P) 각각에 게이트 신호를 공급하는 게이트 구동회로(130), 복수의 화소(P) 각각에 데이터 신호를 공급하는 데이터 구동회로(140) 및 게이트 구동회로(130)와 데이터 구동회로(140)를 제어하는 타이밍 컨트롤러(120)를 포함한다.
- [0030] 타이밍 컨트롤러(120)는 외부로부터 입력되는 영상 데이터(RGB)를 표시 패널(110)의 크기 및 해상도에 적합하게 처리하여 데이터 구동회로(140)에 공급한다. 타이밍 컨트롤러(120)는 외부로부터 입력되는 동기 신호(SYNC)들, 예를 들어, 도트 클럭신호, 수평 동기신호 및 수직 동기신호를 이용해 게이트 제어신호(GCS; Gate Control Signal) 및 데이터 제어신호(DCS; Data Control Signal)를 생성한다. 생성된 게이트 제어신호(GCS) 및 데이터 제어신호(DCS)를 게이트 구동회로(130) 및 데이터 구동회로(140)에 각각 공급함으로써, 게이트 구동회로(130) 및 데이터 구동회로(140)를 제어한다.
- [0031] 게이트 구동회로(130)는 타이밍 컨트롤러(120)로부터 공급된 게이트 제어 신호(GCS)에 따라 게이트 라인(GL)에 게이트 신호를 공급한다. 여기서, 게이트 신호는 적어도 하나의 스캔 신호 및 발광 제어 신호를 포함한다. 게이트 구동회로(130)는 제1 게이트 구동회로(130a) 및 제2 게이트 구동회로(130b)를 포함한다. 제1 게이트 구동회로(130a) 및 제2 게이트 구동회로(130b)는 표시 영역(A/A)을 기준으로 서로 대칭적으로 배치되며, 동일하게 구성될 수 있다. 다만, 제1 게이트 구동회로(130a)는 홀수 번째 게이트 라인에 게이트 신호를 공급할 수 있고, 제2 게이트 구동회로(130b)는 짝수 번째 게이트 라인에 게이트 신호를 공급할 수 있다. 여기서, 게이트 구동회로(130)는 복수의 스테이지를 포함하며, 복수의 스테이지 각각은 게이트 신호를 출력하여 게이트 라인(G1 내지 Gn)을 통해 액티브 영역(A/A)에 공급한다. 게이트 구동회로(130)의 구체적인 구성에 대해서는 도 2를 참조하여 후술한다.
- [0032] 도 1에서는 게이트 구동회로(130)가 표시 패널(110) 내의 양 측에 배치된 것으로 도시되었으나, 게이트 구동회로(130)의 수와 배치 위치는 이에 제한되지 않는다. 즉, 게이트 구동회로(130)는 GIP(Gate In Panel) 방식으로 표시 패널(110)의 일측에만 배치될 수도 있다.

- [0033] 또한, 게이트 구동회로(130)는 복수의 스테이지를 포함한다. 게이트 구동회로에서 복수의 스테이지 각각은 복수의 스위칭 소자를 포함할 수 있다. 게이트 구동회로에서 스테이지의 구체적인 구성에 대해서는 도 3을 참조하여 후술한다.
- [0034] 데이터 구동회로(140)는 타이밍 컨트롤러(120)로부터 공급된 데이터 제어 신호(DCS)에 따라 영상 데이터(RGB)를 데이터 전압으로 변환하고, 변환된 데이터 전압을 데이터 라인(DL)을 통해 화소(P)에 공급한다.
- [0035] 표시 패널(110)에서 복수의 게이트 라인(GL) 및 복수의 데이터 라인(DL)이 서로 교차되고, 복수의 화소(P) 각각은 게이트 라인(GL) 및 데이터 라인(DL)에 연결된다. 구체적으로, 하나의 화소(P)는 게이트 라인(GL)을 통해 게이트 구동회로(130)로부터 게이트 신호를 공급받고, 데이터 라인(DL)을 통해 데이터 구동회로(140)로부터 데이터 신호를 공급받는다. 이에, 하나의 화소(P)는 게이트 라인(GL)을 통해 발광 제어 신호(EM) 및 스캔 신호(SCAN1, SCAN2)를 수신하고, 데이터 라인(DL)을 통해 데이터 전압(Vdata) 및 기준 전압(Vref)을 수신할 수 있다.
- [0036] 본 발명의 일 실시예에 따른 표시 장치(100)는 복수의 화소(P)를 포함하는 표시 패널(110)을 구동하기 위한 게이트 구동회로(130), 데이터 구동회로(140), 및 이들을 제어하는 타이밍 컨트롤러(120)를 포함한다. 여기서, 게이트 구동회로(130)는 표시 패널(110) 내에서 양 측에 동일한 구성을 갖는 제1 게이트 구동회로(130a) 및 제2 게이트 구동회로(130b)를 포함한다. 또한, 게이트 구동회로(130)는 복수의 스테이지 각각마다 적어도 하나의 스캔 신호 출력부 및 발광 제어 신호 출력부를 포함한다. 이에 따라, 게이트 구동회로(130)에서 하나의 스테이지는 스캔 신호와 발광 제어 신호를 모두 출력할 수 있으며, 이와 같이 표시 패널(110) 내에서 양 측에 배치되는 제1 게이트 구동회로(130a) 및 제2 게이트 구동회로(130b)는 모두 동일한 스테이지를 포함하여 표시 패널(110)의 양 측에서 스캔 신호와 발광 제어 신호를 대칭적으로 공급할 수 있다. 나아가, 게이트 구동회로(130)가 표시 패널(110)의 일 측에만 배치되더라도 게이트 구동회로(130)를 구성하는 하나의 스테이지는 스캔 신호와 발광 제어 신호를 모두 출력할 수 있으므로, 표시 장치(100)에서 게이트 구동회로(130)가 배치되는데 필요한 공간이 현저하게 감소될 수 있다.
- [0037] 도 2는 본 발명의 일 실시예에 따른 게이트 구동회로의 구성을 나타내는 개략적인 블록도이다. 설명의 편의를 위해 도 1을 참조하여 설명한다.
- [0038] 도 2를 참조하면, 제1 게이트 구동회로(130a)는 액티브 영역(A/A)의 일측에 배치된다. 도 2에서는 액티브 영역(A/A)의 일측에 배치된 제1 게이트 구동회로(130a)만이 도시되었으나, 액티브 영역(A/A)의 반대측에 제2 게이트 구동회로(130b)가 제1 게이트 구동회로(130a)에 대칭되도록 배치될 수 있다. 또한, 게이트 구동회로(130)는 실시예에 따라 도 2의 제1 게이트 구동회로(130a)와 같이 액티브 영역(A/A)의 일측에만 배치될 수도 있다. 이에, 액티브 영역(A/A)의 일측에 배치된 제1 게이트 구동회로(130a)를 중심으로 후술하며, 제2 게이트 구동회로(130b)는 제1 게이트 구동회로(130a)와 동일한 구성을 갖고 대칭적으로 배치되므로 중복 설명은 생략한다.
- [0039] 또한, 제1 게이트 구동회로(130a)에는 출력을 발생하지 않고 다른 스테이지에 캐리 신호를 공급하는 더미 스테이지(Dummy stage)(EG)가 존재할 수 있다. 즉, 제1 게이트 구동회로(130a)는 마지막 스테이지(ST2n-1)의 다음 스테이지로 더미 스테이지(EG)를 포함할 수 있다. 즉, 마지막 게이트 신호를 출력하는 마지막 스테이지(ST2n-1)에 더미 스테이지(EG)가 연결되고, 더미 스테이지(EG)는 게이트 신호를 출력하지 않고 마지막 스테이지(ST2n-1)에 캐리 신호를 공급한다.
- [0040] 제1 게이트 구동회로(130a)는 복수의 스테이지(ST1 내지 ST2n-1)를 포함한다. 복수의 스테이지(ST1 내지 ST2n-1) 각각은 적어도 하나의 스캔 신호(G1SCAN 내지 G2n-1SCAN) 및 발광 제어 신호(G1EM 내지 G2n-1EM)를 출력한다. 복수의 스테이지(ST1 내지 ST2n-1) 중 하나의 스테이지의 구체적인 구성에 대해서는 도 3을 참조하여 후술한다.
- [0041] 제1 게이트 구동회로(130a)는 게이트 라인(G1 내지 G2n-1)을 통해 액티브 영역(A/A)으로 게이트 신호를 순차적으로 공급한다. 구체적으로, 제1 게이트 구동회로(130a)는 게이트 구동회로 제어 신호(GCS)를 수신하여 게이트 신호를 생성한다. 여기서, 게이트 구동회로 제어 신호(GDC)는 게이트 스타트 펄스(Gate Start Pulse; GSP) 및 게이트 시프트 클럭(Gate Shift Clock; GSC)(CLK1, CLK2, CLK3, CLK4) 등을 포함한다. 또한, 제1 게이트 구동회로(130a)는 발광 제어 리셋 신호(ERST) 및 발광 제어 클럭(CLK)을 수신하여 발광 제어 신호(EM)를 출력하는 타이밍을 제어한다. 즉, 제1 게이트 구동회로(130a)에 제1 클럭(CLK1), 제2 클럭(CLK2), 제3 클럭(CLK3), 제4 클럭(CLK4), 이전 스테이지로부터 수신된 캐리 신호 또는 스타트 전압(VST), 게이트 하이 전압(VGH), 게이트 로우 전압(VGL), 발광 제어 리셋 신호(ERST) 및 발광 제어 클럭(CLK)이 입력된다. 복수의 게이트 시프트 클럭

(CLK1, CLK2, CLK3, CLK4)은 제1 클럭(CLK1), 제2 클럭(CLK2), 제3 클럭(CLK3) 및 제4 클럭(CLK4)을 포함한다. 여기서, 게이트 스타트 펄스(GSP)는 스타트 전압(VST)과 동일한 의미로 사용될 수 있으며, 구체적인 스타트 전압(VST) 및 이에 따른 스테이지에서의 입출력 신호는 도 4를 참조하여 후술한다.

[0042] 이에 따라, 제1 게이트 구동회로(130a)는 복수의 스테이지(ST1 내지 ST2n-1) 각각에서 생성된 게이트 신호를 게이트 구동회로 제어 신호(GDC)에 의해 게이트 라인(G1 내지 G2n-1)에 순차적으로 공급한다. 구체적으로, 제1 게이트 구동회로(130a)의 스테이지(ST1 내지 ST2n-1)는 스타트 전압(VST)에 응답하여 게이트 신호를 생성하기 시작하고, 제1 클럭(CLK1) 내지 제4 클럭(CLK4)에 의해 구분된 구간마다 스테이지(ST1 내지 ST2n-1)에 포함된 스위칭 소자들이 동작함으로써, 게이트 신호를 시프트하여 출력한다.

[0043] 특히, 복수의 스테이지(ST1 내지 ST2n-1) 각각에는 제1 클럭(CLK1) 내지 제4 클럭(CLK4) 중 3종류의 클럭이 공급될 수 있다. 예를 들어, 제1 스테이지(ST1)에는 제1 클럭(CLK1), 제3 클럭(CLK3) 및 제4 클럭(CLK4)이 공급되고, 제3 스테이지(ST3)에는 제1 클럭(CLK1), 제2 클럭(CLK2) 및 제4 클럭(CLK4)이 공급될 수 있다. 즉, 복수의 스테이지(ST1 내지 ST2n-1) 전체에는 4종류의 클럭이 공급되지만, 스테이지 각각에는 3종류의 클럭만이 공급되어 게이트 신호를 출력할 수 있다.

[0044] 한편, 복수의 스테이지(ST1 내지 ST2n-1) 각각이 복수의 스캔 신호를 출력하는 경우, 복수의 스테이지(ST1 내지 ST2n-1) 각각에는 4종류의 클럭이 공급될 수 있다. 구체적으로, 복수의 스테이지(ST1 내지 ST2n-1) 각각에는 제1 클럭(CLK1) 내지 제4 클럭(CLK4) 중 3종류의 클럭이 공급되고, 다음 스테이지에 공급되는 클럭 중 하나가 더 공급될 수 있다. 예를 들어, 제1 스테이지(ST1)에는 제1 클럭(CLK1), 제3 클럭(CLK3) 및 제4 클럭(CLK4)이 공급되고, 제3 스테이지(ST3)에 공급되는 클럭 중 제1 클럭(CLK1)이 제1 스테이지(ST1)에 더 공급될 수 있다.

[0045] 스테이지(ST1 내지 ST2n-1) 각각으로부터 출력된 게이트 신호는 게이트 라인(G1 내지 G2n-1)에 공급됨과 동시에 캐리 신호로서 다음 스테이지에 입력된다. 제1 클럭(CLK1) 내지 제4 클럭(CLK4)에 의해 구분된 구간마다 스테이지(ST1 내지 ST2n-1)에 포함된 스위칭 소자들의 구체적인 동작에 대해서는 도 4 내지 도 5d를 참조하여 후술한다.

[0046] 도 2를 참조하면, 복수의 화소(P) 각각은 화소 구동 회로(111)를 포함한다. 화소 구동 회로(111)는 제1 화소 구동 스위칭 소자(SW1), 제2 화소 구동 스위칭 소자(SW2), 제3 화소 구동 스위칭 소자(SW3), 구동 스위칭 소자(DT), 제1 저장 커패시터(Cstg1) 및 제2 저장 커패시터(Cstg2)를 포함한다. 제1 화소 구동 스위칭 소자(SW1)에는 제1 스캔 신호(SCAN1)가 공급되고, 제2 화소 구동 스위칭 소자(SW2)에는 제2 스캔 신호(SCAN2)가 공급되고, 제3 화소 구동 스위칭 소자(SW3)에는 발광 제어 신호(EM)가 공급된다. 여기서, 복수의 스테이지(ST1 내지 STn) 각각에서 생성된 게이트 신호는 제1 스캔 신호(SCAN1), 제2 스캔 신호(SCAN2) 및 발광 제어 신호(EM)를 포함할 수 있다. 도 2에 도시된 화소 구동 회로(111)는 예시적인 구성으로 실시예에 따라 다양하게 구성될 수 있다.

[0047] 본 발명의 일 실시예에 따른 게이트 구동회로(130)는 복수의 스테이지(ST1 내지 STn)를 포함한다. 이러한 복수의 스테이지(ST1 내지 STn) 각각은 적어도 하나의 스캔 신호(GnSCAN)를 출력하는 적어도 하나의 스캔 신호 출력부 및 발광 제어 신호(GnEM)를 출력하는 발광 제어 신호 출력부를 포함한다. 이에, 복수의 스테이지(ST1 내지 ST2n-1) 각각은 게이트 신호, 즉, 적어도 하나의 스캔 신호(GnSCAN) 및 발광 제어 신호(GnEM)를 게이트 라인(G1 내지 Gn)에 순차적으로 공급한다. 이에 따라, 게이트 구동회로(130)는 표시 패널(110)의 양 측에 동일한 GIP로 배치될 수 있다. 나아가, 게이트 구동회로(130)는 스캔 신호 및 발광 제어 신호를 동시에 출력함으로써, 게이트 구동회로(130)가 표시 장치(100)에서 배치되는데 필요한 면적도 감소될 수 있다. 복수의 스테이지(ST1 내지 STn) 각각의 구체적인 회로 구성에 대해서는 이하 도 3을 참조하여 후술한다.

[0048] 도 3은 본 발명의 일 실시예에 따른 게이트 구동회로에서 복수의 스테이지 중 하나의 스테이지의 구성을 나타내는 회로도이다. 설명의 편의를 위해 도 1 및 도 2를 참조하여 설명한다.

[0049] 도 3을 참조하면, 스테이지(300)는 제1 스캔 신호 출력부(310) 및 발광 제어 신호 출력부(330)을 포함한다. 스테이지(300)는 제1 스캔 신호 출력부(310)의 제1 스캔 신호 출력 노드(S01)를 통해 제1 스캔 신호(SCAN1)를 출력하고, 발광 제어 신호 출력부(330)의 발광 제어 신호 출력 노드(E0)를 통해 발광 제어 신호(EM)를 출력한다.

[0050] 구체적으로, 제1 스캔 신호 출력부(310)는 제1 로직부(311) 및 제1 버퍼부(312)를 포함한다.

[0051] 도 3을 참조하면, 제1 로직부(311)는 제1 스위칭 소자(T1), 제2 스위칭 소자(T2), 제3 스위칭 소자(T3), 제4 스위칭 소자(T4), 제5 스위칭 소자(T5), 제6 스위칭 소자(T6) 및 제1 커패시터(C1)를 포함한다. 여기서, TFT는 스위칭 소자 중 하나의 예시로서, 스위칭 소자는 실시예에 따라 다른 종류의 소자로 사용될 수 있다.

- [0052] 구체적으로, 제1 스위칭 소자(T1)는 스타트 전압(G1VST)이 입력되는 게이트를 포함하고, 게이트 하이 전압(VGH)을 공급하는 게이트 하이 전압 라인에 연결된다. 제2 스위칭 소자(T2)는 제4 클럭(G1CLK4)이 입력되는 게이트를 포함하고, Q 노드(Q)에 연결된다. 제3 스위칭 소자(T3)는 QB 노드(QB)에 연결된 게이트를 포함하고, 게이트 로우 전압 라인과 제2 스위칭 소자(T2) 사이에 배치된다. 제4 스위칭 소자(T4)는 제3 클럭(G1CLK3)이 입력되는 게이트를 포함하고, 게이트 하이 전압 라인에 연결된다. 제5 스위칭 소자(T5)는 스타트 전압(G1VST)이 입력되는 게이트를 포함하고, 게이트 로우 전압 라인과 제4 스위칭 소자(T4) 사이에 배치된다. 제6 스위칭 소자(T6)는 Q 노드(Q)에 연결된 게이트를 포함하고, QB 노드(QB)와 게이트 로우 전압 라인 사이에 배치된다.
- [0053] 또한, 제1 커패시터(C1)는 Q 노드(Q)와 제1 스캔 신호 출력 노드(S01) 사이에 배치된다. 즉, 제1 커패시터(C1)는 제1 풀-업 스위칭 소자(PUT1)의 게이트와 소스 사이 및 제1 풀-다운 스위칭 소자(PDT1)의 게이트와 소스 사이에 배치된다. 이에, 제1 커패시터(C1)는 Q 노드(Q)에서의 전압과 제1 클럭(G1CLK1)의 파형에 따라 제1 풀-업 스위칭 소자(PUT1)의 게이트와 소스를 부트스트랩(bootstrap)할 수 있다.
- [0054] 제1 로직부(311)는 Q 노드(Q)에서의 전압 및 QB 노드(QB)에서의 전압을 서로 반전시켜 출력할 수 있다. 즉, 제1 로직부(311)에서 Q 노드(Q)에서의 전압 및 QB 노드(QB)에서의 전압은 서로 반전된다. 예를 들어, Q 노드(Q)에서의 전압이 하이 상태이면 QB 노드(QB)에서의 전압은 로우 상태이고, Q 노드(Q)에서의 전압이 로우 상태이면 QB 노드(QB)에서의 전압은 하이 상태이다. 이에 따라, 제1 로직부(311)는 Q 노드(Q)에서의 전압 및 QB 노드(QB)에서의 전압을 기초로 제1 버퍼부(312)가 출력하는 제1 스캔 신호(SCAN1)의 상태를 결정할 수 있다.
- [0055] 도 3을 참조하면, 제1 버퍼부(312)는 제1 풀-업 스위칭 소자(PUT1) 및 제1 풀-다운 스위칭 소자(PDT1)를 포함한다. 구체적으로, 제1 풀-업 스위칭 소자(PUT1)는 Q 노드(Q)에 연결된 게이트를 포함하고, 제1 클럭(G1CLK1)을 공급하는 제1 클럭 라인과 제1 스캔 신호 출력 노드(S01) 사이에 배치된다. 제1 풀-다운 스위칭 소자(PDT1)는 QB 노드(QB)에 연결된 게이트를 포함하고, 게이트 로우 전압(VGL)을 공급하는 게이트 로우 전압 라인과 제1 스캔 신호 출력 노드(S01) 사이에 배치된다.
- [0056] 제1 버퍼부(312)에서 제1 스캔 신호 출력 노드(S01)는 제1 풀-업 스위칭 소자(PUT1) 및 제1 풀-다운 스위칭 소자(PDT1) 사이에 존재한다. 이에 따라, 제1 버퍼부(312)는 제1 로직부(311)의 제어에 의해 제1 스캔 신호(SCAN1)를 생성할 수 있고, 제1 스캔 신호 출력부(310)는 제1 스캔 신호 출력 노드(S01)에 연결된 게이트 라인으로 제1 스캔 신호(SCAN1)를 출력할 수 있다. 나아가, 제1 스캔 신호 출력 노드(S01)에서의 전압은 발광 제어 신호 출력부(330)의 동작을 제어할 수 있다.
- [0057] 여기서, 제1 로직부(311)는 Q 노드(Q) 및 QB 노드(QB)를 통해 발광 제어 신호 출력부(330)와 전기적으로 연결된다. 또한, 제1 버퍼부(312)는 제1 스캔 신호 출력 노드(S01)를 통해 발광 제어 신호 출력부(330)에 연결된다. 즉, 제1 스캔 신호 출력부(310)는 Q 노드(Q), QB 노드(QB) 및 제1 스캔 신호 출력 노드(S01)를 통해 발광 제어 신호 출력부(330)와 전기적으로 연결된다.
- [0058] 또한, 발광 제어 신호 출력부(330)는 발광 제어 로직부(331) 및 발광 제어 버퍼부(332)를 포함한다.
- [0059] 도 3을 참조하면, 발광 제어 로직부(331)는 제7 스위칭 소자(T7), 제8 스위칭 소자(T8), 제9 스위칭 소자(T9), 제10 스위칭 소자(T10), 제11 스위칭 소자(T11), 제12 스위칭 소자(T12), 제13 스위칭 소자(T13), 제14 스위칭 소자(T14) 및 제3 커패시터(C3)를 포함한다.
- [0060] 구체적으로, 제7 스위칭 소자(T7)는 QB 노드(QB)에 연결된 게이트를 포함하고, 제8 스위칭 소자(T8)와 게이트 로우 전압 라인 사이에 배치된다. 제8 스위칭 소자(T8)는 Q 노드(Q)에 연결된 게이트를 포함하고, 제7 스위칭 소자(T7)와 게이트 하이 전압 라인 사이에 배치된다. 제9 스위칭 소자(T9)는 Q 노드(Q)에 연결된 게이트를 포함하고, 제10 스위칭 소자(T10)와 게이트 로우 전압 라인 사이에 배치된다. 제10 스위칭 소자(T10)는 QB 노드(QB)에 연결된 게이트를 포함하고, 제9 스위칭 소자(T9)와 게이트 하이 전압 라인 사이에 배치된다. 제11 스위칭 소자(T11)는 발광 제어 리셋 신호(ERST)를 공급하는 발광 제어 리셋 신호 라인에 연결된 게이트를 포함하고, EQ 노드(EQ)와 제9 스위칭 소자(T9) 및 제10 스위칭 소자(T10)의 출력 노드 사이에 배치된다. 제12 스위칭 소자(T12)는 발광 제어 리셋 신호 라인에 연결된 게이트를 포함하고, EQB 노드(EQB)와 제7 스위칭 소자(T7) 및 제8 스위칭 소자(T8)의 출력 노드 사이에 배치된다.
- [0061] 또한, 제14 스위칭 소자(T14)는 제1 발광 제어 스위칭 소자로서, 제1 스캔 신호 출력 노드(S01)에 연결된 게이트를 포함하고, 발광 제어 클럭(ECLK)을 공급하는 발광 제어 클럭 라인과 EQ 노드(EQ) 사이에 배치된다. 제13 스위칭 소자(T13)는 제2 발광 제어 스위칭 소자로서, 제1 스캔 신호 출력 노드(S01)에 연결된 게이트를 포함하고, 발광 제어 리셋 신호(ERST)를 공급하는 발광 제어 리셋 신호 라인과 EQB 노드(EQB) 사이에 배치된다.

- [0062] 제3 커패시터(C3)는 EQ 노드(EQ)와 발광 제어 신호 출력 노드(E0) 사이에 배치된다. 즉, 제3 커패시터(C3)는 발광 제어 풀-업 스위칭 소자(EPUT)의 게이트와 소스 사이에 배치된다. 이에, 제3 커패시터(C3)는 EQ 노드(EQ)에서의 전압과 발광 제어 클럭(ECLK)의 파형에 따라 발광 제어 풀-업 스위칭 소자(EPUT)의 게이트와 소스를 부트스트랩할 수 있다.
- [0063] 도 3을 참조하면, 발광 제어 버퍼부(332)는 발광 제어 풀-업 스위칭 소자(EPUT) 및 발광 제어 풀-다운 스위칭 소자(EPDT)를 포함한다. 구체적으로, 발광 제어 풀-업 스위칭 소자(EPUT)는 EQ 노드(EQ)에 연결된 게이트를 포함하고, 게이트 하이 전압(VGH)을 공급하는 게이트 하이 전압 라인에 연결된다. 발광 제어 풀-다운 스위칭 소자(EPDT)는 EQB 노드(EQB)에 연결된 게이트를 포함하고, 게이트 로우 전압(VGL)을 공급하는 게이트 로우 전압 라인과 발광 제어 신호 출력 노드(E0) 사이에 배치된다. 발광 제어 버퍼부(332)에서 발광 제어 신호 출력 노드(E0)는 발광 제어 풀-업 스위칭 소자(EPUT) 및 발광 제어 풀-다운 스위칭 소자(EPDT) 사이에 존재한다.
- [0064] 또한, 발광 제어 신호 출력부(330)는 Q 노드(Q) 및 QB 노드(QB)에서 제1 스캔 신호 출력부(310)와 병렬로 연결된다. 구체적으로, 발광 제어 로직부(331)에서 제13 스위칭 소자(T13) 및 제14 스위칭 소자(T14)는 제1 스캔 신호 출력 노드(S01)에 연결된다. 특히, 제1 스캔 신호 출력 노드(S01)는 제13 스위칭 소자(T13)의 게이트 및 제14 스위칭 소자(T14)의 게이트 각각에 연결된다. 이에 따라, 제1 스캔 신호 출력 노드(S01)에서의 전압은 제13 스위칭 소자(T13) 및 제14 스위칭 소자(T14) 각각의 턴-온 여부를 결정할 수 있다. 나아가, 제1 스캔 신호 출력 노드(S01)에서의 전압은 발광 제어 클럭(ECLK)과 함께 발광 제어 신호(EM)가 출력되는 타이밍 및 구간을 결정할 수도 있다. 제1 스캔 신호(SCAN1)와 발광 제어 신호(EM)가 출력되는 구체적인 타이밍 및 구간에 관해서는 도 4 내지 도 5d를 참조하여 후술한다.
- [0065] 스테이지(300)에는 제1 클럭(CLK1), 제3 클럭(CLK3), 제4 클럭(CLK4), 스타트 전압(VST), 게이트 하이 전압(VGH) 및 게이트 로우 전압(VGL)이 공급된다. 여기서, 제1 클럭(CLK1), 제3 클럭(CLK3), 제4 클럭(CLK4) 및 스타트 전압(VST) 각각은, 하이 상태인 경우 게이트 하이 전압(VGH)이고, 로우 상태인 경우 게이트 로우 전압(VGL)이다.
- [0066] 이에 따라, 제1 스캔 신호 출력부(310)에서는 제1 풀-업 스위칭 소자(PUT1)가 Q 노드(Q)에서의 전압에 따라 제1 클럭(G1CLK1)을 제1 스캔 신호 출력 노드(S01)로 출력한다. 또한, 발광 제어 신호 출력부(330)에서는 발광 제어 풀-업 스위칭 소자(EPUT)가 EQ 노드(EQ)에서의 전압에 따라 발광 제어 클럭(ECLK)이 하이 상태인 동안 게이트 하이 전압(VGH)을 발광 제어 신호 출력 노드(E0)로 출력한다. 여기서, EQ 노드(EQ)에서의 전압은 Q 노드(Q), QB 노드(QB) 및 제1 스캔 신호 출력 노드(S01)를 통해 제1 스캔 신호 출력부(310)의 출력 신호들에 의해 제어된다. 즉, EQ 노드(EQ)에서의 전압은 제1 클럭(CLK1), 제3 클럭(CLK3), 제4 클럭(CLK4) 및 스타트 전압(VST)이 스테이지(300)에 공급되는 타이밍에 따라 출력되는 제1 스캔 신호(SCAN1), Q 노드(Q)에서의 전압 및 QB 노드(QB)에서의 전압에 의해 결정된다.
- [0067] 도 4는 본 발명의 일 실시예에 따른 도 3에 도시된 게이트 구동회로의 스테이지에서의 입출력 신호를 나타내는 파형도이다. 도 5a 내지 도 5d는 본 발명의 일 실시예에 따른 도 4에 도시된 파형도에 따른 게이트 구동회로의 스테이지에서 신호의 흐름을 나타내는 회로도이다. 도 5a 내지 도 5d에 도시된 회로도도 입력 신호에 따라 구분된 구간 동안 신호의 흐름을 설명하기 위해 도시된 회로도로서, 도 3에 도시된 회로도나 실질적으로 동일한 구성을 포함하고 있는바, 스테이지(300) 구성 자체에 대한 중복 설명은 생략한다. 도 5a 내지 도 5c에서 도시된 1 점 쇄선은 스테이지(300)에 입력되는 신호에 의한 내부 신호의 흐름을 나타낸다. 설명의 편의를 위해 도 1 및 도 2를 참조하여 설명한다.
- [0068] 도 4를 참조하면, 본 발명의 스테이지(300)에 공급되는 제1 클럭(G1CLK1), 제2 클럭(G1CLK2), 제3 클럭(G1CLK3), 제4 클럭(G1CLK4) 및 스타트 전압(VST)의 펄스 타이밍에 따라, 제1 구간(t1), 제2 구간(t2), 제3 구간(t3) 및 제4 구간(t4)으로 구분되어 동작한다.
- [0069] 제1 구간(t1)에서는 스테이지(300)에 스타트 전압(G1VST) 및 제4 클럭(G1CLK4)이 게이트 하이 전압(VGH)으로 입력되고, 제1 클럭(CLK1) 및 제3 클럭(CLK3)은 게이트 로우 전압(VGL)으로 입력된다.
- [0070] 제2 구간(t2)에서는 스테이지(300)에 제1 클럭(CLK1)만이 게이트 하이 전압(VGH)으로 입력되고, 제3 클럭(CLK3), 제4 클럭(CLK4) 및 스타트 전압(VST)은 게이트 로우 전압(VGL)으로 입력된다.
- [0071] 제3 구간(t3)에서는 제2 클럭(CLK2)만이 게이트 하이 전압(VGH)으로 제1 게이트 구동회로(130a)에 공급되며, 스테이지(300)에는 제1 클럭(CLK1), 제3 클럭(CLK3), 제4 클럭(CLK4) 및 스타트 전압(VST)은 게이트 로우 전압(VGL)으로 입력된다.

- [0072] 제4 구간(t4)에서는 제3 클럭(CLK3)만이 게이트 하이 전압(VGH)으로 입력되고, 제1 클럭(CLK1), 제4 클럭(CLK4) 및 스타트 전압(VST)은 게이트 로우 전압(VGL)으로 입력된다.
- [0073] 제4 구간(t4) 이후 스타트 전압(G1VST)이 다시 하이 상태로 입력되기 전까지 제1 클럭(CLK1), 제3 클럭(CLK3) 및 제4 클럭(CLK4)은 모두 게이트 로우 전압(VGL)으로 입력된다.
- [0074] 여기서, 제1 클럭(CLK1) 내지 제4 클럭(CLK4)은 제1 구간(t1) 내지 제4 구간(t4) 동안 서로 중첩되지 않도록 위상차를 가지면서 게이트 구동회로(130)에 공급된다. 이와 같이, 4개의 클럭을 이용하여 게이트 구동회로(130)를 구동하는 방식을 4상(4 phase) 구동 방식이라 한다.
- [0075] 도 4 및 도 5a를 참조하면, 제1 구간(t1)에서 스테이지(300)에는 스타트 전압(VST) 및 제4 클럭(CLK4)이 게이트 하이 전압(VGH)으로 입력됨에 따라, 제1 스위칭 소자(T1), 제2 스위칭 소자(T2) 및 제5 스위칭 소자(T5)가 모두 턴-온된다. 즉, 스타트 전압(VST)이 하이 상태로 공급됨에 따라 제1 스위칭 소자(T1) 및 제5 스위칭 소자(T5)가 턴-온되고, 제4 클럭(CLK4)이 하이 상태로 공급됨에 따라 제2 스위칭 소자(T2)가 턴-온된다.
- [0076] 또한, 제2 스위칭 소자(T2)가 턴-온됨에 따라, 게이트 하이 전압(VGH)이 Q 노드(Q)에 공급된다. 이와 같이, 스타트 전압(VST) 및 제4 클럭(CLK4)이 모두 하이 상태인 경우 제1 스위칭 소자(T1) 및 제2 스위칭 소자(T2)는 Q 노드(Q)를 하이 상태로 충전할 수 있다. 또한, 제5 스위칭 소자(T5)가 턴-온됨에 따라, 게이트 로우 전압(VGL)이 QB 노드(QB)에 공급된다. 즉, 제1 구간(t1) 동안 Q 노드(Q)에서의 전압은 하이 상태이고, QB 노드(QB)에서의 전압은 로우 상태이다.
- [0077] 도 4 및 도 5a를 참조하면, Q 노드(Q)에서의 전압이 하이 상태이므로, 제1 버퍼부(312)의 제1 풀-업 스위칭 소자(PUT1), 발광 제어 로직부(331)의 제8 스위칭 소자(T8) 및 제9 스위칭 소자(T9)는 턴-온된다. 제1 구간(t1)에서, 발광 제어 리셋 신호(ERST)가 하이 상태인 구간 동안 제11 스위칭 소자(T11) 및 제12 스위칭 소자(T12)가 턴-온된다.
- [0078] 이에, 제1 풀-업 스위칭 소자(PUT1)가 턴-온됨에 따라, 제1 클럭(G1CLK1)이 로우 상태로 제1 스캔 신호 출력 노드(SO1)에 입력된다. 즉, 제1 구간(t1)에서 제1 스캔 신호 출력부(310)는 로우 상태인 제1 스캔 신호(SCAN1)를 출력한다.
- [0079] 또한, 제8 스위칭 소자(T8)를 통해 EQB 노드(EQB)에 게이트 하이 전압(VGH)이 공급되고, 제9 스위칭 소자(T9)를 통해 EQ 노드(EQ)에 게이트 로우 전압(VGL)이 공급된다. 여기서, 발광 제어 리셋 신호(ERST)가 하이 상태인 동안에 EQB 노드(EQB)에서의 전압이 하이 상태로 유지되고, EQB 노드(EQB)에서의 전압이 하이 상태로 되는 순간 발광 제어 풀-다운 스위칭 소자(EPDT)가 턴-온된다. 이에 따라, 발광 제어 풀-다운 스위칭 소자(EPDT)에 연결된 게이트 로우 전압 라인을 통해 게이트 로우 전압(VGL)이 발광 제어 출력 노드(EO)로 공급된다. 즉, 발광 제어 리셋 신호(ERST)가 하이 상태로 변환되는 순간 제12 스위칭 소자(T12)가 턴-온됨으로써, 발광 제어 신호(EM)가 로우 상태로 변환된다.
- [0080] 이와 같이, 제1 스캔 신호 출력부(310)와 발광 제어 신호 출력부(330)가 Q 노드(Q)를 통해 전기적으로 연결되며, 발광 제어 신호 출력부(330)는 Q 노드(Q)에서의 전압 및 QB 노드(QB)에서의 전압에 의해 제어될 수 있다. 이에 따라, 제1 구간(t1)에서 스테이지(300)는 제1 스캔 신호 출력부(310)를 통해 로우 상태인 제1 스캔 신호(SCAN1)와 발광 제어 신호 출력부(330)를 통해 하이 상태에서 로우 상태로 변경되는 발광 제어 신호(EM)를 동시에 출력할 수 있다.
- [0081] 이어서, 도 4 및 도 5b를 참조하면, 제2 구간(t2)에서 스테이지(300)에는 제1 클럭(G1CLK1)이 게이트 하이 전압(VGH)으로 입력됨에 따라, 제1 클럭(G1CLK1)이 제1 풀-업 스위칭 소자(PUT1)를 통해 제1 스캔 신호 출력 노드(SO1)로 출력된다. 구체적으로, 제2 구간(t2)에서 Q 노드(Q)에서의 전압이 하이 상태이므로, 제1 버퍼부(312)에서 제1 풀-업 스위칭 소자(PUT1) 및 제1 로직부(311)에서 제6 스위칭 소자(T6)가 턴-온되고, QB 노드(QB)에서의 전압은 로우 상태이므로, 제1 풀-다운 스위칭 소자(PDT1)는 턴-오프된다.
- [0082] 이에 따라, 턴-온된 제1 풀-업 스위칭 소자(PUT1)를 통해 하이 상태인 제1 클럭(G1CLK1)이 제1 스캔 신호 출력 노드(SO1)에 공급되고, 턴-온된 제6 스위칭 소자(T6)에 연결된 게이트 로우 전압 라인으로부터 QB 노드(QB)에 게이트 로우 전압(VGL)이 공급된다. 즉, 제1 스캔 신호 출력부(310)는 Q 노드(Q)에서의 전압이 하이 상태인 경우, 제1 스캔 신호 출력 노드(SO1)를 통해 하이 상태인 제1 클럭(G1CLK1)을 제1 스캔 신호(SCAN1)로 출력한다.
- [0083] 한편, 제2 구간(t2)에서는 Q 노드(Q)에서의 전압이 하이 상태이므로, 발광 제어 로직부(331)에서 제8 스위칭 소자(T8) 및 제9 스위칭 소자(T9)가 턴-온된다. 또한, 제2 구간(t2)에서 제1 스캔 신호 출력 노드(SO1)에서의 전

압이 하이 상태이므로, 제13 스위칭 소자(T13) 및 제14 스위칭 소자(T14)가 턴-온된다. 여기서, 발광 제어 리셋 신호(ERST)가 로우 상태인 구간 동안 발광 제어 클럭(ECLK)은 하이 상태로 입력되어, 제11 스위칭 소자(T11) 및 제12 스위칭 소자(T12)가 턴-오프되고, EQ 노드(EQ)에서의 전압은 발광 제어 클럭(ECLK)에 의해 하이 상태로 된다. 이에, 발광 제어 풀-업 스위칭 소자(EPUT)가 턴-온되고, 발광 제어 클럭(ECLK)이 하이 상태인 구간 동안 턴-온된 발광 제어 풀-업 스위칭 소자(EPUT)를 통해 발광 제어 출력 노드(EQ)에 게이트 하이 전압(VGH)이 공급된다. 즉, 발광 제어 클럭(ECLK)이 하이 상태인 구간 동안 하이 상태인 발광 제어 신호(EM)가 발광 제어 신호 출력부(330)에서 출력된다.

[0084] 또한, 발광 제어 리셋 신호(ERST)가 하이 상태로 변경되는 순간, 제11 스위칭 소자(T11) 및 제12 스위칭 소자(T12)가 턴-온된다. 이에, 턴-온된 제11 스위칭 소자(T11)를 통해 게이트 로우 전압(VGL)이 EQ 노드(EQ)로 공급되어 발광 제어 풀-업 스위칭 소자(EPUT)가 턴-오프된다. 동시에 턴-온된 제12 스위칭 소자(T12)를 통해 게이트 하이 전압(VGH)이 EQB 노드(EQB)로 공급되어 발광 제어 풀-다운 스위칭 소자(EPDT)가 턴-온된다. 턴-온된 발광 제어 풀-다운 스위칭 소자(EPDT)를 통해 게이트 로우 전압(VGL)이 발광 제어 출력 노드(EQ)에 공급되어 발광 제어 신호(EM)가 로우 상태로 변경된다. 즉, 발광 제어 신호 출력부(330)는 제1 스캔 신호 출력 노드(S01)에서의 전압이 하이 상태이면서, 발광 제어 클럭(ECLK)에 의해 EQ 노드(EQ)에서의 전압이 하이 상태인 경우, 발광 제어 신호 출력 노드(EQ)를 통해 게이트 하이 전압(VGH)을 출력한다.

[0085] 이에 따라, 제2 구간(t2)에서 스테이지(300)는 제1 스캔 신호 출력부(310)를 통해 하이 상태인 제1 스캔 신호(SCAN1)와 발광 제어 클럭(ECLK)이 하이 상태인 구간 동안 발광 제어 신호 출력부(330)를 통해 하이 상태인 발광 제어 신호(EM)를 동시에 출력할 수 있다.

[0086] 이어서, 도 4 및 도 5c를 참조하면, 제3 구간(t3)에서 스테이지(300)에는 제1 클럭(G1CLK1), 제3 클럭(G1CLK3), 제4 클럭(G1CLK4) 및 스타트 전압(VST)이 게이트 로우 전압(VGL)으로 입력됨에 따라, 제1 로직부(311)에서 제1 스위칭 소자(T1), 제2 스위칭 소자(T2), 제3 스위칭 소자(T3), 제4 스위칭 소자(T4) 및 제5 스위칭 소자(T5)는 턴-오프된다. 한편, Q 노드(Q)에서의 전압은 하이 상태이므로, 제1 로직부(311)에서 제6 스위칭 소자(T6) 및 제1 버퍼부(312)에서 제1 풀-업 스위칭 소자(PUT)는 턴-온되고, QB 노드(QB)에서의 전압은 로우 상태이므로, 제1 풀-다운 스위칭 소자(PDT)는 턴-오프된다.

[0087] 이에 따라, 턴-온된 제1 풀-업 스위칭 소자(PUT1)를 통해 로우 상태인 제1 클럭(G1CLK1)이 입력되어, 제1 스캔 신호 출력 노드(S01)에 로우 상태의 전압이 공급된다. 즉, 제1 구간(t1) 내지 제3 구간(t3)동안에는 Q 노드(Q)에서의 전압이 계속 하이 상태이므로, 제1 풀-업 스위칭 소자(PUT1)가 턴-온되어 제1 클럭(G1CLK1)이 제1 스캔 신호 출력 노드(S01)로 그대로 출력된다. 이에, 제1 구간(t1) 내지 제3 구간(t3)동안에는 제1 스캔 신호(SCAN1)가 제1 클럭(G1CLK1)과 실질적으로 동일한 파형을 가지면서 출력될 수 있다.

[0088] 한편, 제3 구간(t3)에서는 Q 노드(Q)에서의 전압이 하이 상태이므로, 발광 제어 로직부(331)에서 제8 스위칭 소자(T8) 및 제9 스위칭 소자(T9)가 턴-온된다. 또한, 발광 제어 리셋 신호(ERST)가 하이 상태인 구간 동안 제11 스위칭 소자(T11) 및 제12 스위칭 소자(T12)가 턴-온된다. 이에 따라, 발광 제어 리셋 신호(ERST)가 하이 상태인 구간 동안 턴-온된 제8 스위칭 소자(T8) 및 턴-온된 제12 스위칭 소자(T12)를 통해 게이트 하이 전압(VGH)이 EQB 노드(EQB)에 공급된다. EQB 노드(EQB)에서의 전압이 하이 상태로 유지됨에 따라, 발광 제어 풀-다운 스위칭 소자(EPDT)가 턴-온되고, 턴-온된 발광 제어 풀-다운 스위칭 소자(EPDT)를 통해 게이트 로우 전압(VGL)이 발광 제어 출력 노드(EQ)에 공급된다. 즉, 제3 구간(t3) 동안 발광 제어 신호(EM)는 로우 상태로 출력된다.

[0089] 이와 같이, 제1 스캔 신호 출력부(310)와 발광 제어 신호 출력부(330)가 Q 노드(Q)를 통해 전기적으로 연결되며, 발광 제어 신호 출력부(330)는 Q 노드(Q)에서의 전압 및 QB 노드(QB)에서의 전압에 의해 제어될 수 있다. 이에 따라, 제3 구간(t3)에서 스테이지(300)는 제1 스캔 신호 출력부(310)를 통해 로우 상태인 제1 스캔 신호(SCAN1)와 발광 제어 신호 출력부(330)를 통해 로우 상태인 발광 제어 신호(EM)를 동시에 출력할 수 있다.

[0090] 이어서, 도 4 및 도 5d를 참조하면, 제4 구간(t4)에서 스테이지(300)에는 제3 클럭(CLK3)만이 게이트 하이 전압(VGH)으로 입력됨에 따라, 제1 로직부(311)에서 제4 스위칭 소자(T4)만이 턴-온된다. 턴-온된 제4 스위칭 소자(T4)를 통해 QB 노드(QB)로 게이트 하이 전압(VGH)이 공급된다. 이에, QB 노드(QB)에서의 전압이 하이 상태이므로, 제1 버퍼부(312)의 제1 풀-다운 스위칭 소자(PDT1)가 턴-온된다.

[0091] 이에 따라, 턴-온된 제1 풀-다운 스위칭 소자(PDT1)를 통해 게이트 로우 전압(VGL)이 제1 스캔 신호 출력 노드(S01)에 공급된다. 즉, 제4 구간(t4)부터 제1 구간(t1)이 다시 시작하기 전까지는 QB 노드(QB)에서의 전압이 하이 상태로 유지됨에 따라, 게이트 로우 전압(VGL)이 제1 스캔 신호 출력 노드(S01)에 공급됨으로써, 제1 스캔

신호(SCAN1)가 로우 상태로 유지될 수 있다.

- [0092] 한편, 제4 구간(t4)에서 턴-온된 제1 풀-다운 스위칭 소자(PDT1)에 의해 제1 스캔 신호 출력 노드(S01)에 게이트 로우 전압(VGL)이 공급됨에 따라, 제1 커패시터(C1)의 커플링에 의해 Q 노드(Q)에서의 전압이 제1 스캔 신호 출력 노드(S01)에서의 전압에 부트스트랩된다. 즉, 제1 커패시터(C1)에 의해 Q 노드(Q)에서의 전압이 제1 스캔 신호 출력 노드(S01)에서의 전압 강하로 인해 로우 상태로 함께 강해진다.
- [0093] 이에, 제4 구간(t4)에서 Q 노드(Q)에서의 전압이 로우 상태로 변경되고, QB 노드(QB)에서의 전압이 하이 상태로 변경됨에 따라, 발광 제어 로직부(331)에서 제7 스위칭 소자(T7) 및 제10 스위칭 소자(T10)가 턴-온된다. 또한, 발광 제어 리셋 신호(ERST)가 하이 상태인 구간 동안 제11 스위칭 소자(T11) 및 제12 스위칭 소자(T12)가 턴-온된다. 또한, 제4 구간(t4)동안 제1 스캔 신호(SCAN1)가 로우 상태로 출력되는바, 제13 스위칭 소자(T13) 및 제14 스위칭 소자(T14)는 턴-오프된다.
- [0094] 이에 따라, EQ 노드(EQ)에는 턴-온된 제10 스위칭 소자(T10) 및 제11 스위칭 소자(T11)를 통해 게이트 하이 전압(VGH)이 공급되고, EQB 노드(EQB)에는 턴-온된 제7 스위칭 소자(T7) 및 제12 스위칭 소자(T12)를 통해 게이트 로우 전압(VGL)이 공급된다.
- [0095] 게이트 하이 전압(VGH)에 의해 EQ 노드(EQ)에서의 전압이 하이 상태로 변경됨에 따라, 발광 제어 풀-업 스위칭 소자(EPUT)가 턴-온되고, 발광 제어 풀-업 스위칭 소자(EPUT)를 통해 게이트 하이 전압(VGH)이 발광 제어 출력 노드(E0)에 공급된다. 나아가, 발광 제어 출력 노드(E0)에 게이트 하이 전압(VGH)이 공급됨으로써, 제3 커패시터(C3)의 커플링에 의해 EQ 노드(EQ)에서의 전압이 발광 제어 출력 노드(E0)에서의 전압에 부트스트랩된다. 이에 따라, 발광 제어 리셋 신호(ERST)가 하이 상태에서 로우 상태로 변경되더라도 발광 제어 풀-업 스위칭 소자(EPUT)가 턴-온된 상태를 유지할 수 있다. 즉, 제4 구간(t4) 및 제4 구간(t4)부터 제1 구간(t1)이 시작하기 전까지 발광 제어 신호(EM)는 하이 상태로 유지될 수 있다.
- [0096] 이와 같이, 제1 스캔 신호 출력부(310)와 발광 제어 신호 출력부(330)가 Q 노드(Q)를 통해 전기적으로 연결되며, 발광 제어 신호 출력부(330)는 Q 노드(Q)에서의 전압 및 QB 노드(QB)에서의 전압에 의해 제어될 수 있다. 이에 따라, 제4 구간(t4)에서 스테이지(300)는 제1 스캔 신호 출력부(310)를 통해 로우 상태인 제1 스캔 신호(SCAN1)와 발광 제어 신호 출력부(330)를 통해 로우 상태에서 하이 상태로 변경되는 발광 제어 신호(EM)를 동시에 출력할 수 있다.
- [0097] 본 발명의 일 실시예에 따른 스테이지(300)는 제1 구간(t1) 내지 제4 구간(t4) 각각에서 제1 스캔 신호 출력 노드(S01)에서의 전압을 통해 제1 스캔 신호(SCAN1)를 출력하고 발광 제어 신호 출력부(330)의 동작을 제어할 수 있다. 또한, 스테이지(300)에서 Q 노드(Q) 및 QB 노드(QB)가 제1 스캔 신호 출력부(310)와 발광 제어 신호 출력부(330)를 전기적으로 연결시킴으로써, 하나의 스테이지(300)에서 제1 스캔 신호(SCAN1)와 발광 제어 신호(EM)를 동시에 출력할 수 있다.
- [0098] 이에 따라, 표시 패널(110)에서 좌측 및 우측에 스캔 신호와 발광 제어를 동시에 출력하도록 구성된 동일한 GIP가 배치될 수 있고, 표시 패널(110)에서 게이트 구동회로(130)가 배치되는 영역을 감소시켜, 표시 장치(100)의 베젤 사이즈가 감소될 수 있다.
- [0099] 도 6은 본 발명의 다른 실시예에 따른 게이트 구동회로에서 복수의 스테이지 중 하나의 스테이지의 구성을 나타내는 회로도이다. 도 6은 도 3에 도시된 회로도에서 제2 스캔 신호 출력부(620)만 추가로 연결된 회로도로서, 나머지 구성은 실질적으로 동일하나, 스테이지(600) 구성 자체 및 입출력 신호에 따른 신호의 흐름에 대한 중복 설명은 생략한다. 설명의 편의를 위해 도 1, 도 2 및 도 4를 참조하여 설명한다.
- [0100] 도 6을 참조하면, 스테이지(600)는 제1 로직부(611) 및 제1 버퍼부(612)를 포함하는 제1 스캔 신호 출력부, 제2 스캔 신호 출력부(620), 및 발광 제어 로직부(631) 및 발광 제어 버퍼부(632)를 포함하는 발광 제어 신호 출력부(630)를 포함한다. 여기서, 제2 스캔 신호 출력부(620)는 제2 풀-업 스위칭 소자(PUT2), 제2 풀-다운 스위칭 소자(PDT2) 및 제2 커패시터(C2)를 포함한다.
- [0101] 구체적으로, 제2 풀-업 스위칭 소자(PUT2)는 Q 노드(Q)에 연결된 게이트를 포함하고, 제5 클럭(G2CLK1)을 공급하는 제5 클럭 라인과 제2 스캔 신호 출력 노드(S02) 사이에 배치된다. 제2 풀-다운 스위칭 소자(PDT2)는 QB 노드(QB)에 연결된 게이트를 포함하고, 게이트 로우 전압(VGL)을 공급하는 게이트 로우 전압 라인과 제2 스캔 신호 출력 노드(S02) 사이에 배치된다. 이에 따라, 제2 스캔 신호 출력부(620)는 Q 노드(Q)와 전기적으로 연결되고, 제1 스캔 신호(SCAN1)와 상이한 위상을 갖는 제2 스캔 신호(SCAN2)를 출력할 수 있다. 나아가, 제2 스캔 신호 출력 노드(S02)에서의 전압은 발광 제어 신호 출력부(630)의 동작을 제어할 수 있다. 제1 스캔 신호(SCAN1)

와 제2 스캔 신호(SCAN2)의 구체적인 출력 파형과 위상차는 도 7을 참조하여 후술한다.

[0102] 또한, 발광 제어 신호 출력부(630)는 Q 노드(Q) 및 QB 노드(QB)에서 제1 스캔 신호 출력부(610) 및 제2 스캔 신호 출력부(620)와 병렬로 연결된다. 구체적으로, Q 노드(Q)는 제1 스캔 신호 출력부(610)에서 제1 풀-업 스위칭 소자(PUT1)의 게이트, 제6 스위칭 소자(T6)의 게이트 및 제1 커패시터(C1)와 연결되고, 제2 스캔 신호 출력부(620)에서 제2 풀-업 스위칭 소자(PUT2)의 게이트 및 제2 커패시터(C2)와 연결되며, 발광 제어 신호 출력부(630)에서는 제8 스위칭 소자(T8)의 게이트 및 제9 스위칭 소자(T9)의 게이트와 연결된다. QB 노드(QB)는 제1 스캔 신호 출력부(610)에서 제3 스위칭 소자(T3)의 게이트, 제1 풀-다운 스위칭 소자(PDT1)의 게이트와 연결되고, 제2 스캔 신호 출력부(620)에서 제2 풀-다운 스위칭 소자(PDT2)의 게이트와 연결되며, 발광 제어 신호 출력부(630)에서는 제7 스위칭 소자(T7)의 게이트 및 제10 스위칭 소자(T10)의 게이트와 연결된다.

[0103] 또한, 제2 스캔 신호 출력 노드(SO2)는 발광 제어 신호 출력부(630)에서 제13 스위칭 소자(T13)의 게이트 및 제14 스위칭 소자(T14)의 게이트 각각에 연결된다. 이에 따라, 제2 스캔 신호 출력 노드(SO2)에서의 전압은 제13 스위칭 소자(T13) 및 제14 스위칭 소자(T14) 각각의 턴-온 여부를 결정할 수 있다. 나아가, 제2 스캔 신호 출력 노드(SO2)에서의 전압은 발광 제어 클럭(ECLK)과 함께 발광 제어 신호(EM)가 출력되는 타이밍 및 구간을 결정할 수도 있다. 제1 스캔 신호(SCAN1), 제2 스캔 신호(SCAN2)와 발광 제어 신호(EM)가 출력되는 구체적인 타이밍 및 구간에 관해서는 도 7 내지 도 8e를 참조하여 후술한다.

[0104] 본 발명의 다른 실시예에 따른 게이트 구동회로(130)의 스테이지(600)에서는 제1 스캔 신호 출력부(610), 제2 스캔 신호 출력부(620) 및 발광 제어 신호 출력부(630)가 모두 Q 노드(Q), QB 노드(QB) 및 제2 스캔 신호 출력 노드(SO2)에 병렬로 연결된다. 이에 따라, 발광 제어 신호 출력부(630)는 제1 스캔 신호 출력부(610)에서 Q 노드(Q)와 QB 노드(QB)에서의 전압 및 제2 스캔 신호 출력부(620)에서 제2 스캔 신호 출력 노드(SO2)에서의 전압에 따라 발광 제어 신호(EM)를 출력할 수 있다. 즉, 게이트 구동회로(130)의 스테이지(600)는 동시에 제1 스캔 신호(SCAN1), 제2 스캔 신호(SCAN2) 및 발광 제어 신호(EM)를 출력할 수 있다. 나아가, 스테이지(600)에서 1 스캔 신호(SCAN1), 제2 스캔 신호(SCAN2) 및 발광 제어 신호(EM)를 동시에 출력하게 됨으로써, 표시 패널(110)의 좌측 및 우측에 동일한 GIP가 배치될 수 있다. 또한, 게이트 구동회로(130)가 배치되는 영역을 감소시켜, 표시 장치(100)의 베젤 사이즈가 감소될 수 있다.

[0105] 도 7은 본 발명의 다른 실시예에 따른 도 6에 도시된 게이트 구동회로의 스테이지에서의 입출력 신호를 나타내는 파형도이다. 도 8a 내지 도 8e는 본 발명의 다른 실시예에 따른 도 7에 도시된 파형도에 따른 게이트 구동회로의 스테이지에서 신호의 흐름을 나타내는 회로도이다. 도 8a 내지 도 8e에 도시된 회로도에는 입력 신호에 따라 구분된 구간 동안 신호의 흐름을 설명하기 위해 도시된 회로도로서, 도 6에 도시된 회로도와 실질적으로 동일한 구성을 포함하고 있는바, 스테이지(600) 구성 자체에 대한 중복 설명은 생략한다. 또한, 도 8a 내지 도 8e에서 도시된 1점 쇄선은 스테이지(600)에 입력되는 신호에 의한 내부 신호의 흐름을 나타낸다. 설명의 편의를 위해 도 1, 도 2 및 도 4를 참조하여 설명한다.

[0106] 도 7을 참조하면, 본 발명의 스테이지(600)에 공급되는 제1 클럭(G1CLK1), 제2 클럭(G1CLK2), 제3 클럭(G1CLK3), 제4 클럭(G1CLK4), 제5 클럭(G1CLK5) 및 스타트 전압(VST)의 펄스 타이밍에 따라, 제1 스캔 신호(SCAN1)는 제1 구간(t1), 제2 구간(t2), 제3 구간(t3) 및 제4 구간(t4)으로 구분되어 출력되고, 제2 스캔 신호(SCAN2)는 제2' 구간(t2')에서 출력되도록 스테이지(600)가 동작한다.

[0107] 제2' 구간(t2')에서는 스테이지(600)의 제2 스캔 신호 출력부(620)에 제5 클럭(G2CLK1)이 게이트 하이 전압(VGH)으로 입력된다. 즉, 제1 스캔 신호 출력부(610)를 기준으로, 제2 구간(t2) 및 제3 구간(t3)에서 제1 클럭(G1CLK1)은 하이 상태에서 로우 상태로 변경되어 입력되고, 제3 클럭(G1CLK3) 및 제4 클럭(G1CLK4)은 로우 상태를 유지하며, 제5 클럭(G2CLK1)이 제2' 구간(t2')에서 스테이지(600)에 하이 상태로 입력된다.

[0108] 이에 따라, 제2 구간(t2)에서는 제1 스캔 신호 출력부(610)가 제1 스캔 신호(SCAN1)를 출력하고, 제2' 구간(t2')에서는 제2 스캔 신호 출력부(620)가 제2 스캔 신호(SCAN2)를 출력한다. 나아가, 발광 제어 신호 출력부(630)는 제2 스캔 신호(SCAN2)가 하이 상태인 구간 동안 발광 제어 클럭(ECLK)에 의해 발광 제어 신호(EM)를 출력한다. 즉, 본 발명의 다른 실시예에 따른 게이트 구동회로(130)의 스테이지(600)는 제1 스캔 신호(SCAN1), 제2 스캔 신호(SCAN2) 및 발광 제어 신호(EM)를 동시에 출력할 수 있다.

[0109] 도 8a, 도 8b, 도 8d 및 도 8e는 도 5a 내지 도 5d에 도시된 회로도에서 제2 스캔 신호 출력부(620)만 추가로 연결된 회로도로서, 나머지 구성 및 회로 내에서 신호의 흐름에 따른 동작은 실질적으로 동일할바, 스테이지(600)에서 입출력 신호에 따른 신호의 흐름 및 스테이지(600)의 동작에 대한 중복 설명은 생략한다. 이에, 제1

구간(t1) 내지 제4 구간(t4) 및 제2' 구간(t2')에서 제2 스캔 신호 출력부(620)의 구성에 따른 스테이지(600) 동작과 스테이지(300) 동작 사이의 차이점을 중심으로 후술한다.

- [0110] 도 7 및 도 8a를 참조하면, 제1 구간(t1)에서 스테이지(600)에는 스타트 전압(VST) 및 제4 클럭(CLK4)이 게이트 하이 전압(VGH)으로 입력됨에 따라, 제1 스위칭 소자(T1), 제2 스위칭 소자(T2) 및 제5 스위칭 소자(T5)가 모두 턴-온된다. 나아가, 제2 스위칭 소자(T2)가 턴-온됨에 따라, 게이트 하이 전압(VGH)이 Q 노드(Q)에 공급되고, 제5 스위칭 소자(T5)가 턴-온됨에 따라, 게이트 로우 전압(VGL)이 QB 노드(QB)에 공급된다. 즉, 제1 구간(t1) 동안 Q 노드(Q)에서의 전압은 하이 상태이고, QB 노드(QB)에서의 전압은 로우 상태이다.
- [0111] 나아가, Q 노드(Q)에서의 전압이 하이 상태이므로, 제2 스캔 신호 출력부 (620)에서 제2 풀-업 스위칭 소자(PUT2)가 턴-온된다. 이에, 제2 풀-업 스위칭 소자(PUT2)가 턴-온됨에 따라, 제5 클럭(G2CLK1)이 로우 상태로 제2 스캔 신호 출력 노드(SO2)에 입력된다. 즉, 제1 구간(t1)에서 제2 스캔 신호 출력부(620)는 로우 상태인 제2 스캔 신호(SCAN2)를 출력한다.
- [0112] 또한, 발광 제어 신호 출력부(630)도 발광 제어 리셋 신호(ERST)가 하이 상태로 입력되는 순간 EQ 노드(EQ)에서의 전압이 로우 상태로 되고, EQB 노드(EQB)에서의 전압이 하이 상태로 변경됨에 따라, 발광 제어 풀-다운 스위칭 소자(EPDT)가 턴-온된다. 즉, 발광 제어 리셋 신호(ERST)가 하이 상태로 변환되는 순간 제12 스위칭 소자(T12)가 턴-온됨으로써, 발광 제어 신호(EM)가 로우 상태로 출력된다.
- [0113] 이에 따라, 스테이지(600)는 제1 구간(t1)에서 동시에 제1 스캔 신호 출력부(610)는 로우 상태인 제1 스캔 신호(SCAN1)를 출력하고, 제2 스캔 신호 출력부(620)는 로우 상태인 제2 스캔 신호(SCAN2)를 출력하며, 발광 제어 신호 출력부(630)는 발광 제어 리셋 신호(ERST)가 하이 상태로 입력되는 순간 하이 상태에서 로우 상태로 변경된 발광 제어 신호(EM)를 출력할 수 있다.
- [0114] 도 7 및 도 8b를 참조하면, 제2 구간(t2)에서 Q 노드(Q)에서의 전압이 하이 상태이므로, 제2 스캔 신호 출력부(620)에서 제2 풀-업 스위칭 소자(PUT2)가 턴-온되고, QB 노드(QB)에서의 전압은 로우 상태이므로, 제2 풀-다운 스위칭 소자(PDT2)는 턴-오프된다.
- [0115] 이에 따라, 턴-온된 제2 풀-업 스위칭 소자(PUT2)를 통해 하이 상태인 제5 클럭(G2CLK1)이 제2 스캔 신호 출력 노드(SO2)에 공급된다. 즉, 제2 스캔 신호 출력부(620)는 Q 노드(Q)에서의 전압이 하이 상태인 경우, 제2 스캔 신호 출력 노드(SO2)를 통해 하이 상태인 제5 클럭(G2CLK1)을 제2 스캔 신호(SCAN2)로 출력한다.
- [0116] 도 7 및 도 8c를 참조하면, 제2' 구간(t2')에서 스테이지(600)에는 제1 클럭(G1CLK1)이 게이트 하이 전압(VGH)에서 게이트 로우 전압(VGL)으로 변경되어 입력되고, 제3 클럭(G1CLK3)은 게이트 로우 전압(VGL)로 입력되며, 제5 클럭(G2CLK1)은 게이트 하이 전압(VGH)으로 입력된다. 또한, 제2' 구간(t2') 동안 Q 노드(Q)에서의 전압이 하이 상태이므로, 제1 풀-업 스위칭 소자(PUT1) 및 제2 풀-업 스위칭 소자(PUT2)가 턴-온된다.
- [0117] 이에 따라, 제2' 구간(t2') 중 제1 클럭(G1CLK1)이 하이 상태인 구간 동안, 제1 스캔 신호 출력 노드(SO1)로 하이 상태인 제1 클럭(G1CLK1)이 출력되고, 제2 스캔 신호 출력 노드(SO2)로 하이 상태인 제5 클럭(G2CLK1)이 출력된다.
- [0118] 나아가, 제1 커패시터(C1)의 커플링에 의해 Q 노드(Q)에서의 전압은 제1 스캔 신호 출력 노드(SO1)에서의 전압에 부트스트래핑되고, 제2 커패시터(C2)의 커플링에 의해 Q 노드(Q)에서의 전압은 제2 스캔 신호 출력 노드(SO2)에서의 전압에도 부트스트래핑된다. 즉, Q 노드(Q)에서의 전압은 제1 커패시터(C1) 및 제2 커패시터(C2)에 의해 이중으로 부트스트래핑됨으로써, 하이 상태인 제1 스캔 신호(SCAN1) 및 제2 스캔 신호(SCAN2)에 의해 크게 상승한다.
- [0119] 한편, 제2' 구간(t2')에서는 Q 노드(Q)에서의 전압이 하이 상태이므로, 발광 제어 로직부(331)에서 제8 스위칭 소자(T8) 및 제9 스위칭 소자(T9)가 턴-온된다. 또한, 제2' 구간(t2')에서 제2 스캔 신호 출력 노드(SO2)에서의 전압이 하이 상태이므로, 제13 스위칭 소자(T13) 및 제14 스위칭 소자(T14)가 턴-온된다. 여기서, 발광 제어 리셋 신호(ERST)가 로우 상태인 구간 동안 발광 제어 클럭(ECLK)은 하이 상태로 입력되어, 제11 스위칭 소자(T11) 및 제12 스위칭 소자(T12)가 턴-오프되고, EQ 노드(EQ)에서의 전압은 발광 제어 클럭(ECLK)에 의해 하이 상태로 된다. 이에, 발광 제어 풀-업 스위칭 소자(EPUT)가 턴-온되고, 발광 제어 클럭(ECLK)이 하이 상태인 구간 동안 턴-온된 발광 제어 풀-업 스위칭 소자(EPUT)를 통해 발광 제어 출력 노드(EQ)에 게이트 하이 전압(VGH)이 공급된다. 즉, 발광 제어 클럭(ECLK)이 하이 상태인 구간 동안 하이 상태인 발광 제어 신호(EM)가 발광 제어 신호 출력부(630)에서 출력된다.

- [0120] 또한, 발광 제어 리셋 신호(ERST)가 하이 상태로 변경되는 순간, 제11 스위칭 소자(T11) 및 제12 스위칭 소자(T12)가 턴-온된다. 이에, 턴-온된 제11 스위칭 소자(T11)를 통해 게이트 로우 전압(VGL)이 EQ 노드(EQ)로 공급되어 발광 제어 풀-업 스위칭 소자(EPUT)가 턴-오프된다. 동시에 턴-온된 제12 스위칭 소자(T12)를 통해 게이트 하이 전압(VGH)이 EQB 노드(EQB)로 공급되어 발광 제어 풀-다운 스위칭 소자(EPDT)가 턴-온된다. 턴-온된 발광 제어 풀-다운 스위칭 소자(EPDT)를 통해 게이트 로우 전압(VGL)이 발광 제어 출력 노드(EO)에 공급되어 발광 제어 신호(EM)가 로우 상태로 변경된다. 즉, 발광 제어 신호 출력부(630)는 제2 스캔 신호 출력 노드(SO2)에서의 전압이 하이 상태이면서, 발광 제어 클럭(ECLK)에 의해 EQ 노드(EQ)에서의 전압이 하이 상태인 경우, 발광 제어 신호 출력 노드(EO)를 통해 게이트 하이 전압(VGH)을 출력한다.
- [0121] 이에 따라, 제2' 구간(t_2')에서 스테이지(600)는 제2 스캔 신호 출력부(620)를 통해 하이 상태인 제2 스캔 신호(SCAN2)와 발광 제어 클럭(ECLK)이 하이 상태인 구간 동안 발광 제어 신호 출력부(630)를 통해 하이 상태인 발광 제어 신호(EM)를 동시에 출력할 수 있다. 제2' 구간(t_2')은 제1 스캔 신호 출력부(610)를 기준으로 제2 구간(t_2) 및 제3 구간(t_3) 사이에 존재하므로, 제2' 구간(t_2') 동안 제1 스캔 신호(SCAN1), 제2 스캔 신호(SCAN2) 및 발광 제어 신호(EM)이 동시에 출력될 수 있다.
- [0122] 도 7 및 도 8d를 참조하면, 제3 구간(t_3) 중 제2' 구간(t_2')을 제외한 나머지 구간에서 Q 노드(Q)에서의 전압이 여전히 하이 상태이므로, 제2 스캔 신호 출력부(620)에서 제2 풀-업 스위칭 소자(PUT2)가 턴-온되고, QB 노드(QB)에서의 전압은 로우 상태이므로, 제2 풀-다운 스위칭 소자(PDT2)는 턴-오프된다.
- [0123] 이에 따라, 턴-온된 제2 풀-업 스위칭 소자(PUT2)를 통해 하이 상태인 제5 클럭(G2CLK1)이 제2 스캔 신호 출력 노드(SO2)에 공급된다. 즉, 제2 스캔 신호 출력부(620)는 Q 노드(Q)에서의 전압이 하이 상태인 경우, 제2 스캔 신호 출력 노드(SO2)를 통해 하이 상태인 제5 클럭(G2CLK1)을 제1 스캔 신호(SCAN1)로 출력한다.
- [0124] 도 7 및 도 8e를 참조하면, 제4 구간(t_4)에서 스테이지(600)에는 제3 클럭(CLK3)만이 게이트 하이 전압(VGH)으로 입력됨에 따라, 제1 스캔 신호 출력부(610)에서 제4 스위칭 소자(T4)만이 턴-온된다. 턴-온된 제4 스위칭 소자(T4)를 통해 QB 노드(QB)로 게이트 하이 전압(VGH)이 공급된다. 이에, QB 노드(QB)에서의 전압이 하이 상태이므로, 제1 버퍼부(612)의 제1 풀-다운 스위칭 소자(PDT1)가 턴-온되고, 제2 스캔 신호 출력부(620)의 제2 풀-다운 스위칭 소자(PDT2)도 턴-온된다.
- [0125] 이에 따라, 턴-온된 제2 풀-다운 스위칭 소자(PDT2)를 통해 게이트 로우 전압(VGL)이 제2 스캔 신호 출력 노드(SO2)에 공급된다. 즉, 제4 구간(t_4)부터 제1 구간(t_1)이 다시 시작하기 전까지는 QB 노드(QB)에서의 전압이 하이 상태로 유지됨에 따라, 게이트 로우 전압(VGL)이 제2 스캔 신호 출력 노드(SO2)에 공급됨으로써, 제2 스캔 신호(SCAN2)가 로우 상태로 유지될 수 있다.
- [0126] 한편, 제4 구간(t_4)에서 턴-온된 제1 풀-다운 스위칭 소자(PDT1) 및 턴-온된 제2 풀-다운 스위칭 소자(PDT2)에 의해 제1 스캔 신호 출력 노드(SO1) 및 제2 스캔 신호 출력 노드(SO2) 각각에 게이트 로우 전압(VGL)이 공급됨에 따라, 제1 커패시터(C1)의 커플링에 의해 Q 노드(Q)에서의 전압이 제1 스캔 신호 출력 노드(SO1)에서의 전압에 부트스트랩되고, 제2 커패시터(C2)의 커플링에 의해 Q 노드(Q)에서의 전압이 제2 스캔 신호 출력 노드(SO2)에서의 전압에 부트스트랩된다. 즉, 제1 커패시터(C1) 및 제2 커패시터(C2)에 의해 Q 노드(Q)에서의 전압이 제1 스캔 신호 출력 노드(SO1) 및 제2 스캔 신호 출력 노드(SO2)에서의 전압 강하로 인해 로우 상태로 함께 강하된다.
- [0127] 이에, 제4 구간(t_4)에서 Q 노드(Q)에서의 전압이 로우 상태로 변경되고, QB 노드(QB)에서의 전압이 하이 상태로 변경됨에 따라, 발광 제어 로직부(331)에서 제7 스위칭 소자(T7) 및 제10 스위칭 소자(T10)가 턴-온된다. 또한, 발광 제어 리셋 신호(ERST)가 하이 상태인 구간 동안 제11 스위칭 소자(T11) 및 제12 스위칭 소자(T12)가 턴-온된다. 또한, 제4 구간(t_4)동안 제2 스캔 신호(SCAN2)가 로우 상태로 출력되는바, 제13 스위칭 소자(T13) 및 제14 스위칭 소자(T14)는 턴-오프된다.
- [0128] 이에 따라, EQ 노드(EQ)에는 턴-온된 제10 스위칭 소자(T10) 및 제11 스위칭 소자(T11)를 통해 게이트 하이 전압(VGH)이 공급되고, EQB 노드(EQB)에는 턴-온된 제7 스위칭 소자(T7) 및 제12 스위칭 소자(T12)를 통해 게이트 로우 전압(VGL)이 공급된다.
- [0129] 게이트 하이 전압(VGH)에 의해 EQ 노드(EQ)에서의 전압이 하이 상태로 변경됨에 따라, 발광 제어 풀-업 스위칭 소자(EPUT)가 턴-온되고, 발광 제어 풀-업 스위칭 소자(EPUT)를 통해 게이트 하이 전압(VGH)이 발광 제어 출력 노드(EO)에 공급된다. 나아가, 발광 제어 출력 노드(EO)에 게이트 하이 전압(VGH)이 공급됨으로써, 제3 커패시터(C3)의 커플링에 의해 EQ 노드(EQ)에서의 전압이 발광 제어 출력 노드(EO)에서의 전압에 부트스트랩된다. 이

에 따라, 발광 제어 리셋 신호(ERST)가 하이 상태에서 로우 상태로 변경되더라도 발광 제어 풀-업 스위칭 소자 (EPUT)가 턴-온된 상태를 유지할 수 있다. 즉, 제4 구간(t4) 및 제4 구간(t4)부터 제1 구간(t1)이 시작하기 전 까지 발광 제어 신호(EM)는 하이 상태로 유지될 수 있다.

- [0130] 이와 같이, 제1 스캔 신호 출력부(610), 제2 스캔 신호 출력부(620)와 발광 제어 신호 출력부(630)가 Q 노드 (Q)를 통해 전기적으로 연결되며, 발광 제어 신호 출력부(630)는 Q 노드(Q)에서의 전압 및 QB 노드(QB)에서의 전압에 의해 제어될 수 있다. 이에 따라, 제4 구간(t4)에서 스테이지(600)는 제2 스캔 신호 출력부(620)를 통해 로우 상태인 제2 스캔 신호(SCAN2)와 발광 제어 신호 출력부(630)를 통해 로우 상태에서 하이 상태로 변경되는 발광 제어 신호(EM) 및 독립적으로 출력되는 제1 스캔 신호(SCAN1)를 모두 동시에 출력할 수 있다.
- [0131] 본 발명의 일 실시예에 따른 스테이지(600)는 제1 구간(t1) 내지 제4 구간(t4) 각각에서 제2 스캔 신호 출력 노드(SO2)에서의 전압을 통해 제2 스캔 신호(SCAN2)를 출력하고 발광 제어 신호 출력부(630)의 동작을 제어할 수 있다. 또한, 스테이지(600)에서 Q 노드(Q) 및 QB 노드(QB)가 제1 스캔 신호 출력부(610), 제2 스캔 신호 출력부 (620) 및 발광 제어 신호 출력부(630)를 전기적으로 연결시킴으로써, 하나의 스테이지(600)에서 제1 스캔 신호 (SCAN1), 제2 스캔 신호(SCAN2)와 발광 제어 신호(EM)를 동시에 출력할 수 있다.
- [0132] 또한, 제2 스캔 신호 출력부(620)는 별도의 로직부를 포함하지 않고, 제1 스캔 신호 출력부(610)와 로직부(611)를 공유함으로써, 게이트 구동회로(130)의 스테이지(600)의 구성을 간소화할 수 있다.
- [0133] 이에 따라, 표시 패널(110)에서 좌측 및 우측에 스캔 신호와 발광 제어를 동시에 출력하도록 구성된 동일한 GIP 가 배치될 수 있고, 표시 패널(110)에서 게이트 구동회로(130)가 배치되는 영역을 감소시켜, 표시 장치(100)의 베젤 사이즈가 감소될 수 있다.
- [0134] 본 발명의 실시예들에 따른 게이트 구동회로 및 이를 포함하는 표시 장치는 다음과 같이 설명될 수 있다.
- [0135] 본 발명의 일 실시예에 따른 게이트 구동회로가 제공된다. 게이트 구동회로는 복수의 스테이지를 포함한다. 복 수의 스테이지 중 제n(n은 양의 정수) 스테이지는, Q 노드에서의 전압이 하이 상태인 경우, 제1 스캔 신호 출력 노드를 통해 제k 클럭을 제1 스캔 신호로 출력하는 제1 스캔 신호 출력부, 및 제1 스캔 신호 출력 노드에서의 전압이 하이 상태이면서, 발광 제어 클럭에 의해 EQ 노드에서의 전압이 하이 상태인 경우, 발광 제어 신호 출력 노드를 통해 게이트 하이 전압(VGH, Gate High Voltage)을 출력하는 발광 제어 신호 출력부를 포함하고, 발광 제어 신호 출력부는 Q 노드와 전기적으로 연결된다. 본 발명의 일 실시예에 따른 게이트 구동회로는 스캔 신호 출력부 및 발광 제어 신호 출력부를 모두 포함함으로써, 표시 패널에서 좌측 및 우측에 동일한 GIP를 배치할 수 있다.
- [0136] 제1 스캔 신호 출력부는 제1 로직부 및 제1 버퍼부를 포함하고, 제1 버퍼부는, Q 노드에 연결된 게이트를 포함 하고, 제k 클럭을 공급하는 제k 클럭 라인과 제1 스캔 신호 출력 노드 사이에 배치된 제1 풀-업 스위칭 소자, 및 QB 노드에 연결된 게이트를 포함하고, 게이트 로우 전압(VGL, Gate Low Voltage)을 공급하는 게이트 로우 전 압 라인과 제1 스캔 신호 출력 노드 사이에 배치된 제1 풀-다운 스위칭 소자를 포함하고, 제1 스캔 신호 출력 노드에서의 전압은 발광 제어 신호 출력부의 동작을 제어하고, 제1 로직부는 Q 노드에서의 전압 및 QB 노드에서 의 전압을 서로 반전시켜 출력할 수 있다.
- [0137] 발광 제어 신호 출력부는 Q 노드 및 QB 노드에서 제1 스캔 신호 출력부와 병렬로 연결될 수 있다.
- [0138] 로직부는, 제1 스타트 전압이 입력되는 게이트를 포함하고, 게이트 하이 전압을 공급하는 게이트 하이 전압 라 인에 연결된 제1 스위칭 소자, 제k+3 클럭이 입력되는 게이트를 포함하고, Q 노드에 연결된 제2 스위칭 소자, QB 노드에 연결된 게이트를 포함하고, 게이트 로우 전압 라인과 제2 스위칭 소자 사이에 배치된 제3 스위칭 소 자, 제k+2 클럭이 입력되는 게이트를 포함하고, 게이트 하이 전압 라인에 연결된 제4 스위칭 소자, 제1 스타트 전압이 입력되는 게이트를 포함하고, 게이트 로우 전압 라인과 제4 스위칭 소자 사이에 배치된 제5 스위칭 소자, Q 노드에 연결된 게이트를 포함하고, QB 노드와 게이트 로우 전압 라인 사이에 배치된 제6 스위칭 소자, 및 Q 노드와 제1 스캔 신호 출력 노드 사이에 배치된 제1 커패시터를 포함하고, 발광 제어 신호 출력부와 Q 노 드 및 QB 노드를 통해 전기적으로 연결될 수 있다.
- [0139] 발광 제어 신호 출력부는 발광 제어 로직부 및 발광 제어 버퍼부를 포함하고, 발광 제어 버퍼부는, EQ 노드에 연결된 게이트를 포함하고, 게이트 하이 전압을 공급하는 게이트 하이 전압 라인에 연결된 발광 제어 풀-업 스 위칭 소자, EQB 노드에 연결된 게이트를 포함하고, 게이트 로우 전압을 공급하는 게이트 로우 전압 라인과 발광 제어 신호 출력 노드 사이에 배치된 발광 제어 풀-다운 스위칭 소자를 포함할 수 있다.

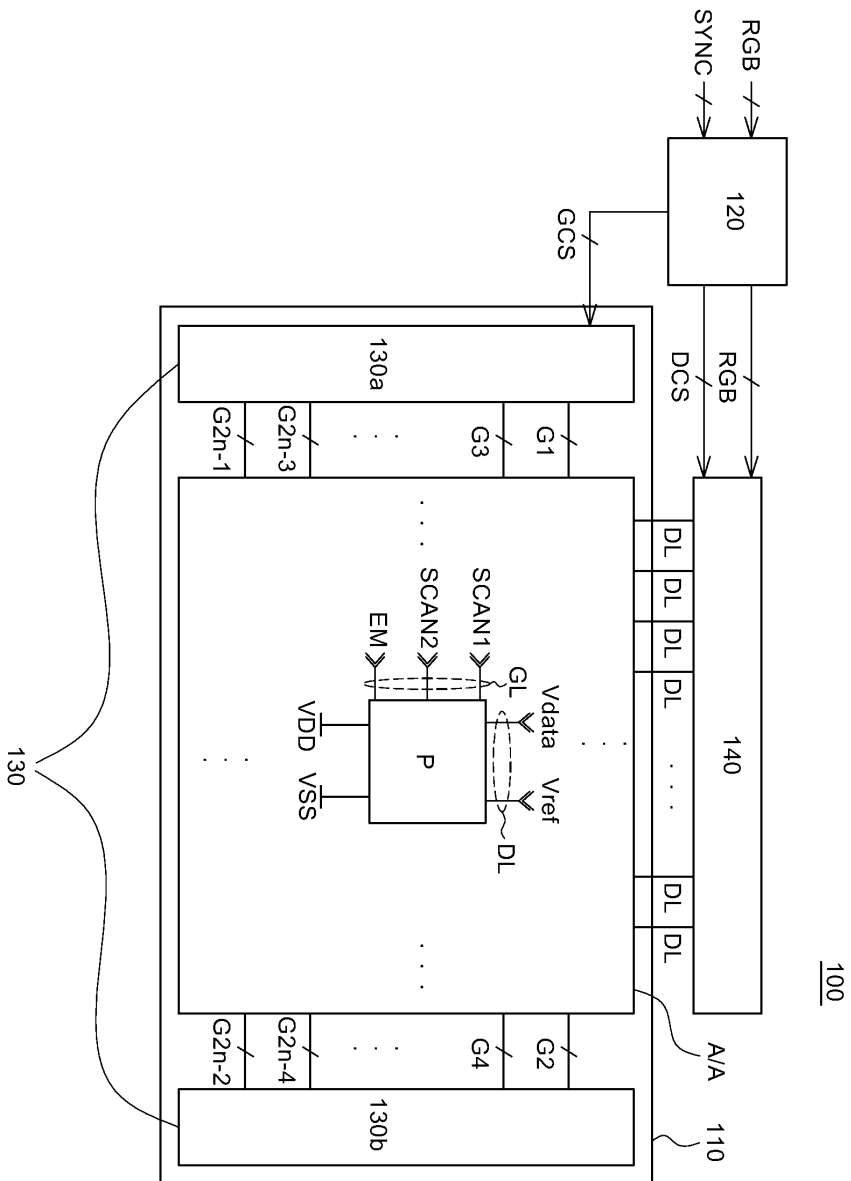
- [0140] 발광 제어 로직부는, 제1 스캔 신호 출력 노드에 연결된 게이트를 포함하고, 발광 제어 클럭을 공급하는 발광 제어 클럭 라인과 EQ 노드 사이에 배치된 제1 발광 제어 스위칭 소자, 제1 스캔 신호 출력 노드에 연결된 게이트를 포함하고, 발광 제어 리셋 신호를 공급하는 발광 제어 리셋 신호 라인과 EQB 노드 사이에 배치된 제2 발광 제어 스위칭 소자, 및 EQ 노드와 발광 제어 신호 출력 노드 사이에 배치된 제3 커패시터를 포함할 수 있다.
- [0141] 제n 스테이지는, Q 노드와 전기적으로 연결되고, 제1 스캔 신호와 상이한 위상을 갖는 제2 스캔 신호를 출력하는 제2 스캔 신호 출력부를 더 포함할 수 있다.
- [0142] 제2 스캔 신호 출력부는, Q 노드에 연결된 게이트를 포함하고, 제5 클럭을 공급하는 제5 클럭 라인과 제2 스캔 신호 출력 노드 사이에 배치된 제2 풀-업 스위칭 소자, 및 QB 노드에 연결된 게이트를 포함하고, 게이트 로우 전압을 공급하는 게이트 로우 전압 라인과 제2 스캔 신호 출력 노드 사이에 배치된 제2 풀-다운 스위칭 소자를 포함할 수 있다.
- [0143] 발광 제어 신호 출력부는 Q 노드 및 QB 노드에서 제1 스캔 신호 출력부 및 제2 스캔 신호 출력부와 병렬로 연결될 수 있다.
- [0144] 발광 제어 신호 출력부는 발광 제어 로직부 및 발광 제어 버퍼부를 포함하고, 발광 제어 버퍼부는, EQ 노드에 연결된 게이트를 포함하고, 게이트 하이 전압을 공급하는 게이트 하이 전압 라인에 연결된 발광 제어 풀-업 스위칭 소자, EQB 노드에 연결된 게이트를 포함하고, 게이트 로우 전압을 공급하는 게이트 로우 전압 라인과 발광 제어 신호 출력 노드 사이에 배치된 발광 제어 풀-다운 스위칭 소자를 포함할 수 있다.
- [0145] 발광 제어 로직부는, 제1 스캔 신호 출력 노드에 연결된 게이트를 포함하고, 발광 제어 클럭을 공급하는 발광 제어 클럭 라인과 EQ 노드 사이에 배치된 제1 발광 제어 스위칭 소자, 제1 스캔 신호 출력 노드에 연결된 게이트를 포함하고, 발광 제어 리셋 신호를 공급하는 발광 제어 리셋 신호 라인과 EQB 노드 사이에 배치된 제2 발광 제어 스위칭 소자, 및 EQ 노드와 발광 제어 신호 출력 노드 사이에 배치된 제3 커패시터를 포함할 수 있다.
- [0146] 본 발명의 다른 실시예에 따른 표시 장치가 제공된다. 표시 장치는 복수의 화소를 포함하는 표시 패널, 및 복수의 화소 각각에 연결된 게이트 라인을 통해 게이트 신호를 공급하고, 표시 패널 내부에 배치되는 게이트 구동회로를 포함한다. 게이트 구동회로는, Q 노드에 연결된 게이트를 포함하는 풀-업 스위칭 소자 및 QB 노드에 연결된 게이트를 포함하는 풀-다운 스위칭 소자 사이의 제1 스캔 신호 출력 노드를 통해 제k 클럭을 제1 스캔 신호로 출력하는 제1 스캔 신호 출력부, 및 EQ 노드에 연결된 게이트를 포함하는 발광 제어 풀-업 스위칭 소자 및 EQB 노드에 연결된 게이트를 포함하는 발광 제어 풀-업 스위칭 소자 사이의 발광 제어 신호 출력 노드를 통해 발광 제어 클럭에 의해 동기된 게이트 하이 전압을 출력하는 발광 제어 신호 출력부를 포함하고, 발광 제어 신호 출력부는 Q 노드 및 QB 노드에서 제1 스캔 신호 출력부와 병렬로 연결된다. 본 발명의 다른 실시예에 따른 표시 장치에서 하나의 게이트 구동회로가 스캔 신호 및 발광 제어 신호를 동시에 출력할 수 있도록 함으로써, 표시 패널에서 게이트 구동회로가 배치되는 영역을 감소시켜, 표시 장치의 베젤 사이즈를 감소시킬 수 있다.
- [0147] 게이트 구동회로는, Q 노드와 전기적으로 연결되고, 제1 스캔 신호에 대해 상이한 위상을 갖는 제2 스캔 신호를 출력하는 제2 스캔 신호 출력부를 더 포함하고, 제2 스캔 신호 출력부는, Q 노드에 연결된 게이트를 포함하고, 제5 클럭을 공급하는 제5 클럭 라인과 제2 스캔 신호 출력 노드 사이에 배치된 제2 풀-업 스위칭 소자, 및 QB 노드에 연결된 게이트를 포함하고, 게이트 로우 전압을 공급하는 게이트 로우 전압 라인과 제2 스캔 신호 출력 노드 사이에 배치된 제2 풀-다운 스위칭 소자를 포함할 수 있다.
- [0148] 발광 제어 신호 출력부는 Q 노드 및 QB 노드에서 제1 스캔 신호 출력부 및 제2 스캔 신호 출력부와 병렬로 연결될 수 있다.
- [0149] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 더욱 상세하게 설명하였으나, 본 발명은 반드시 이러한 실시예로 국한되는 것은 아니고, 본 발명의 기술사상을 벗어나지 않는 범위 내에서 다양하게 변형 실시될 수 있다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

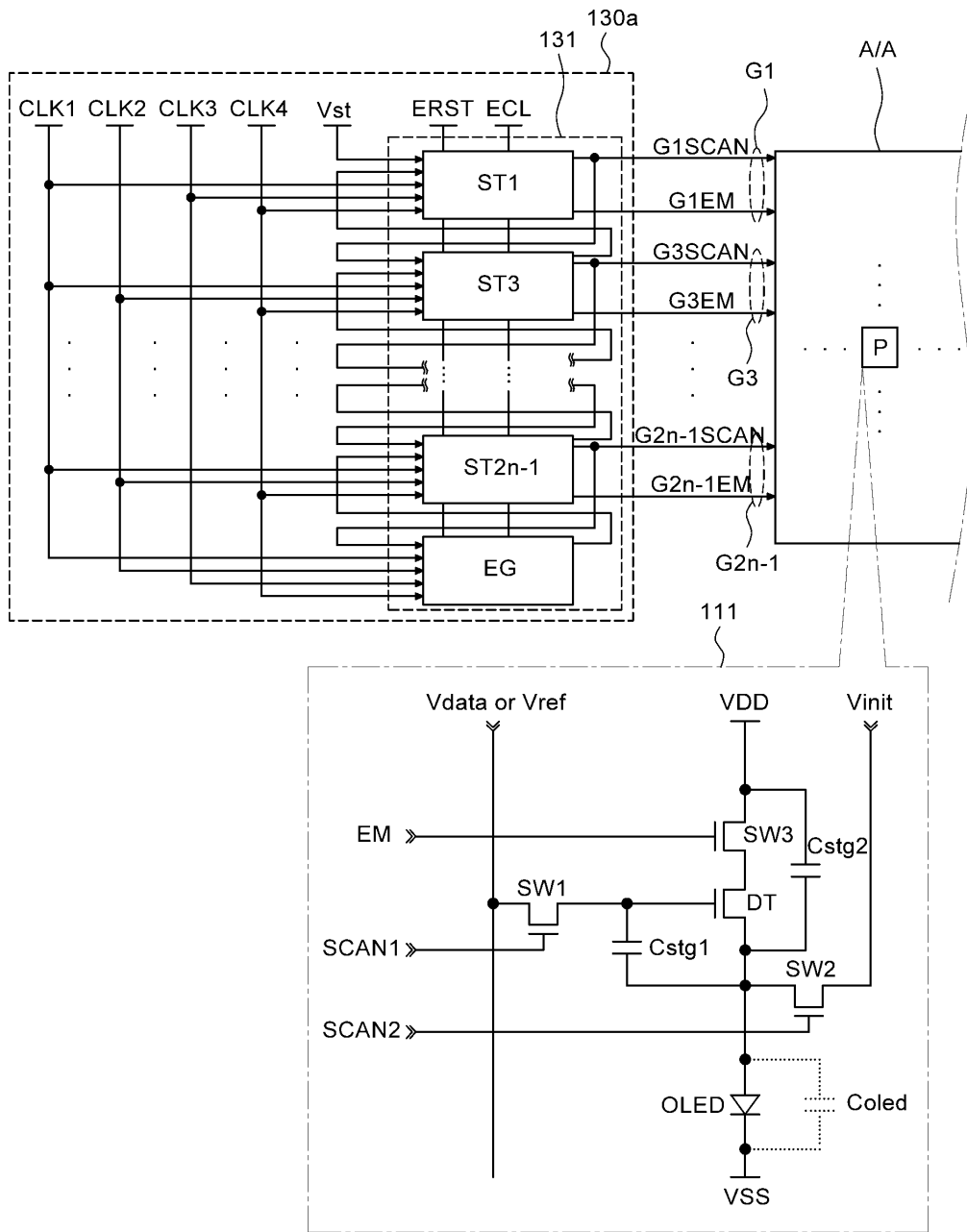
- [0150] 100: 표시 장치

- 110: 표시 패널
- 111: 화소 구동 회로
- 120: 타이밍 컨트롤러
- 130: 게이트 구동회로
- 140: 데이터 구동회로
- 300, 600: 스테이지
- 310, 610: 제1 스캔 신호 출력부
- 311, 611: 제1 로직부
- 312, 612: 제1 버퍼부
- 330, 630: 발광 제어 신호 출력부
- 331, 631: 발광 제어 로직부
- 332, 632: 발광 제어 버퍼부
- 620: 제2 스캔 신호 출력부

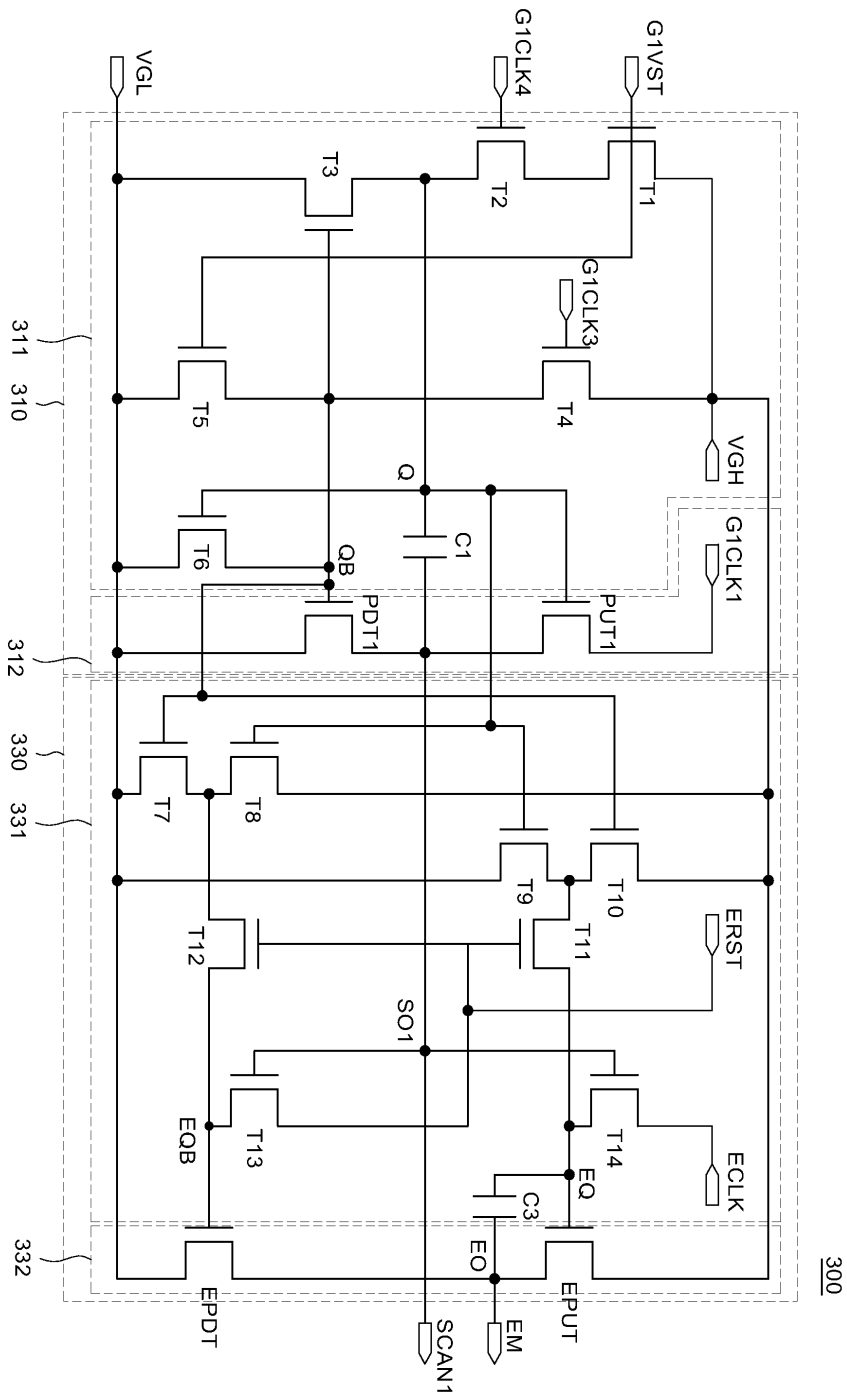
도면
도면1



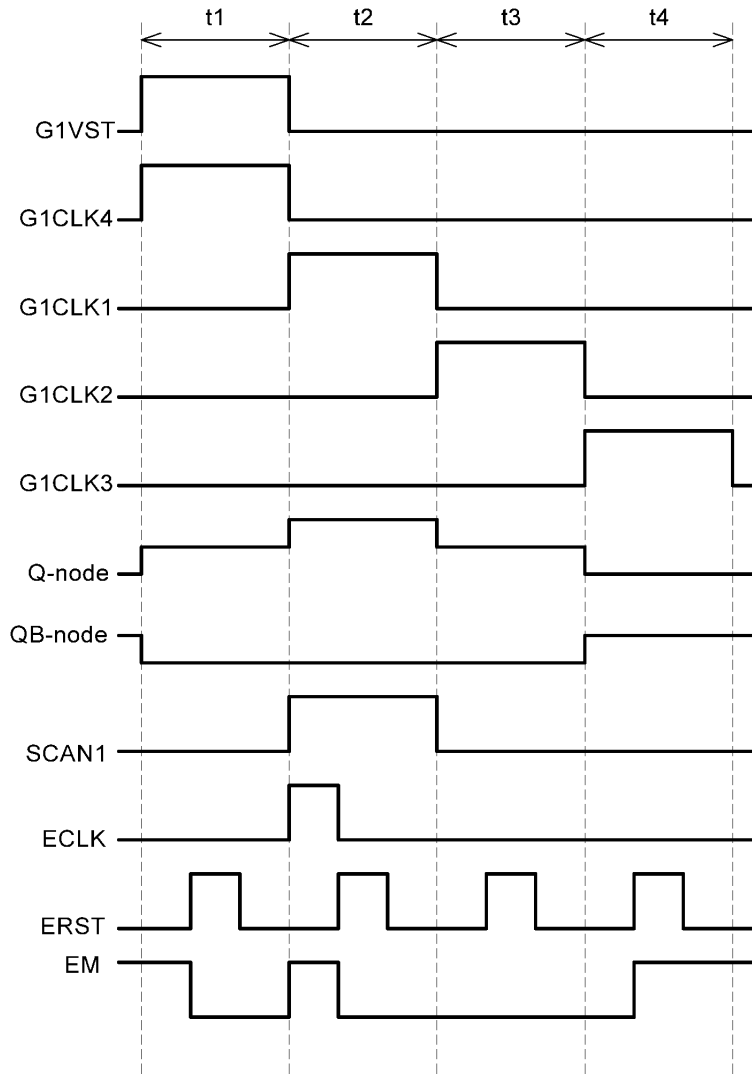
도면2



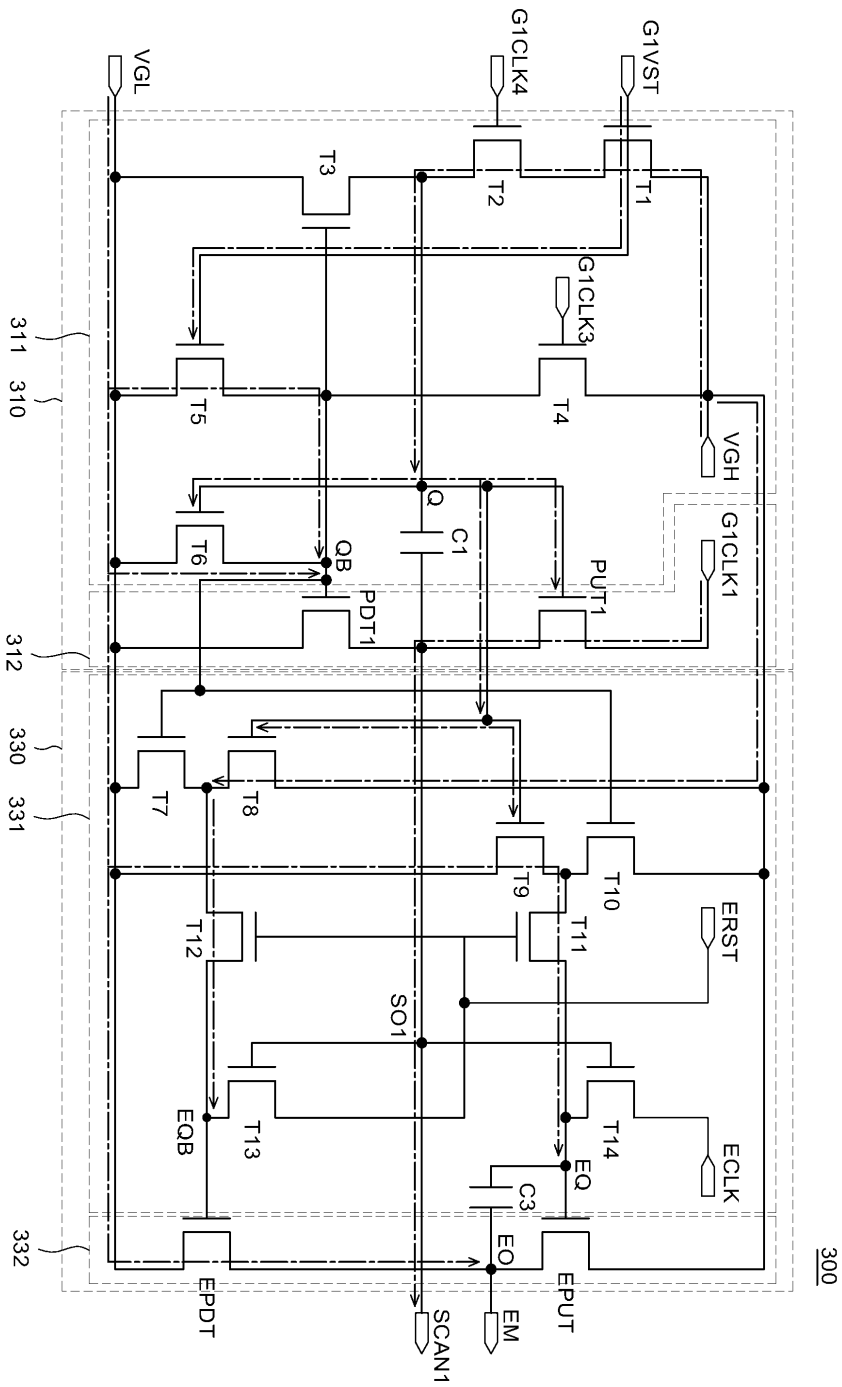
도면3



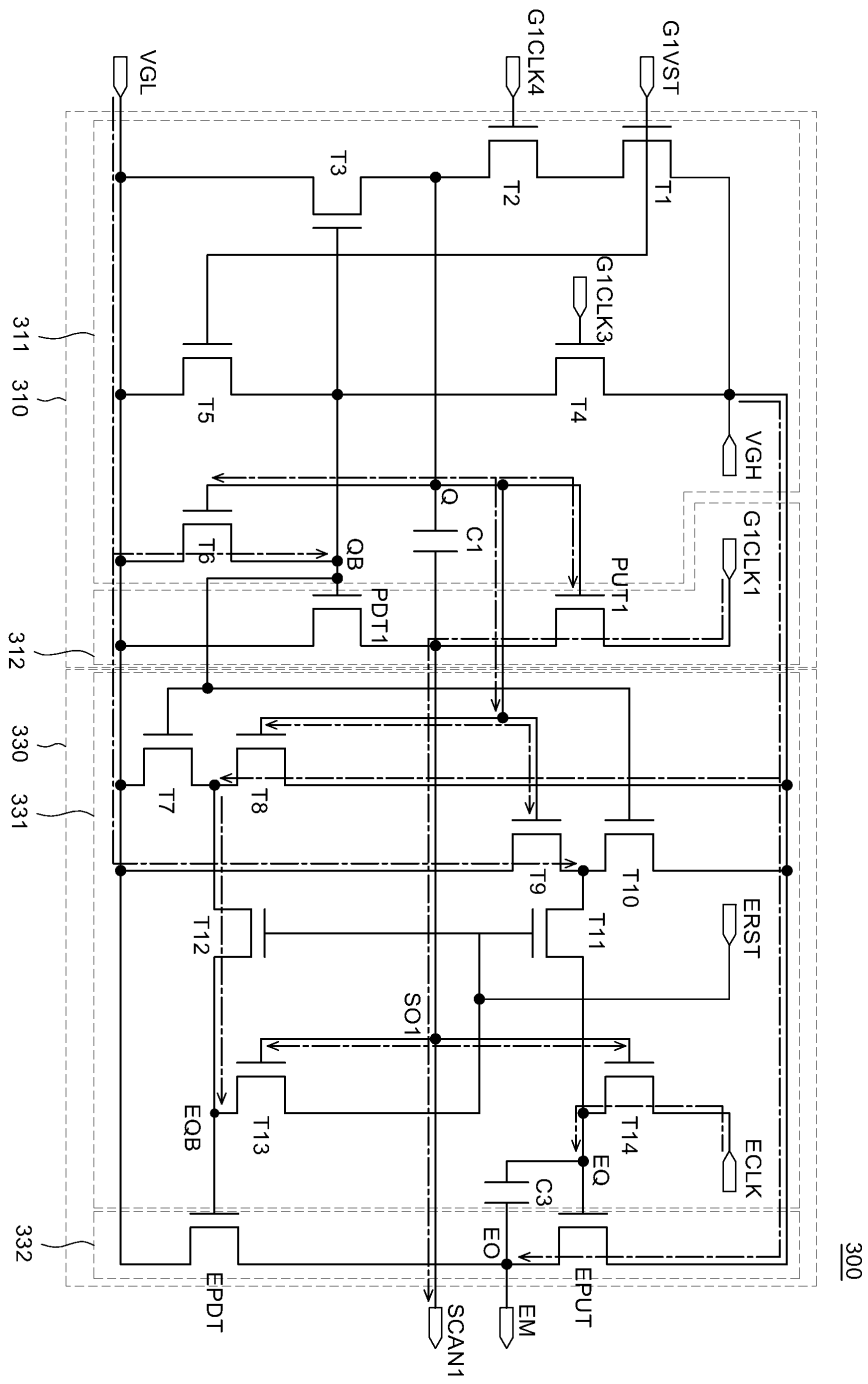
도면4



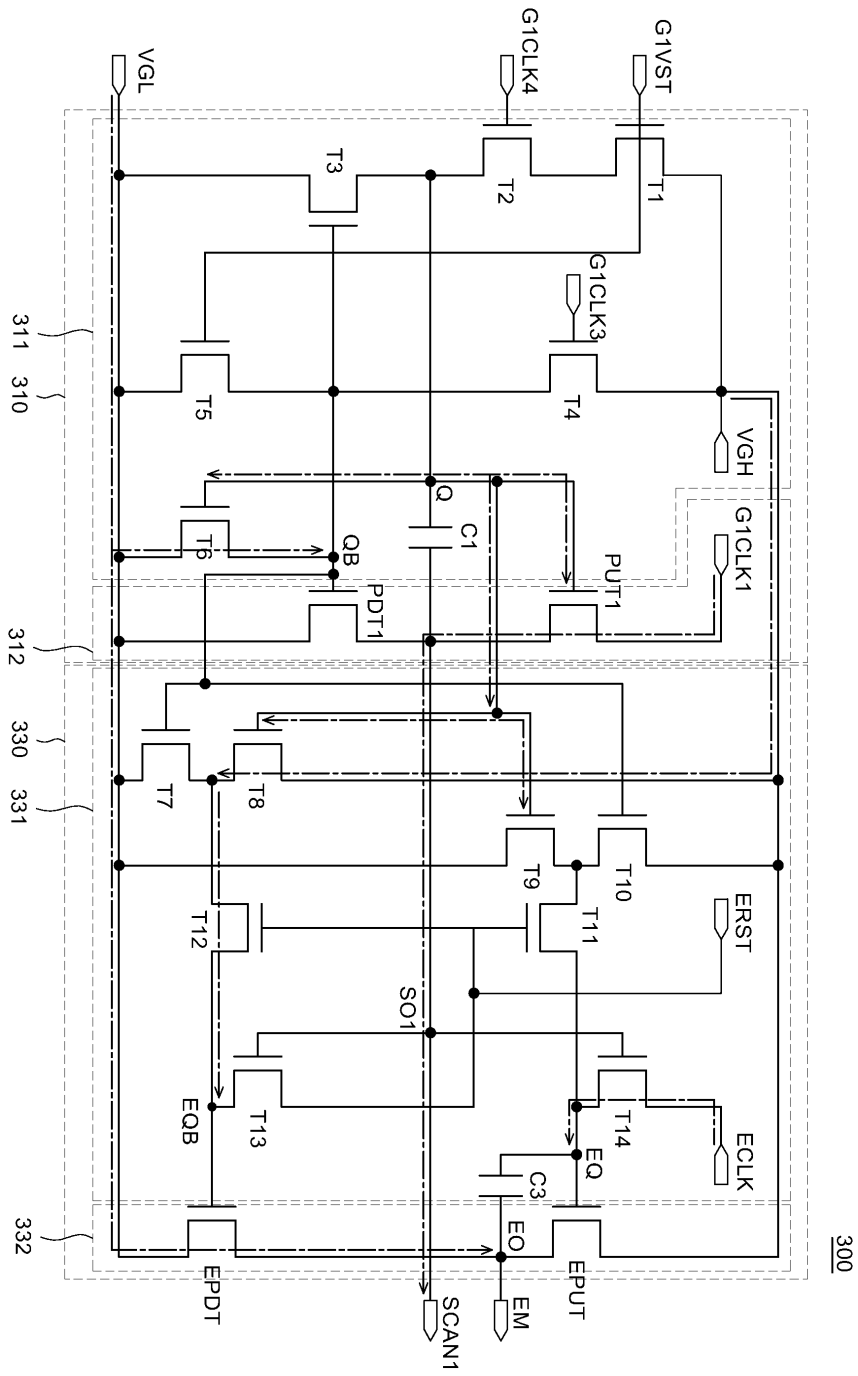
도면5a



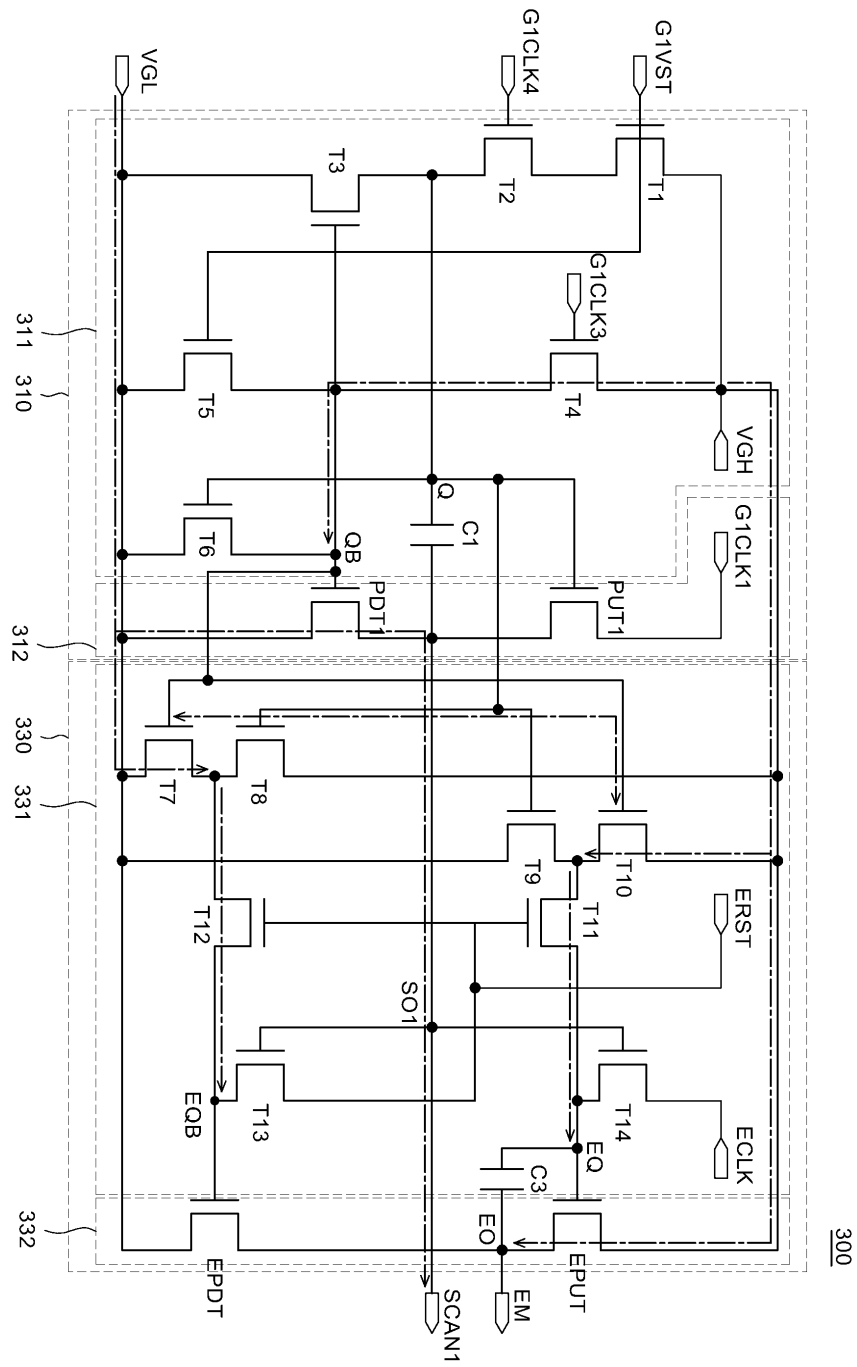
도면5b



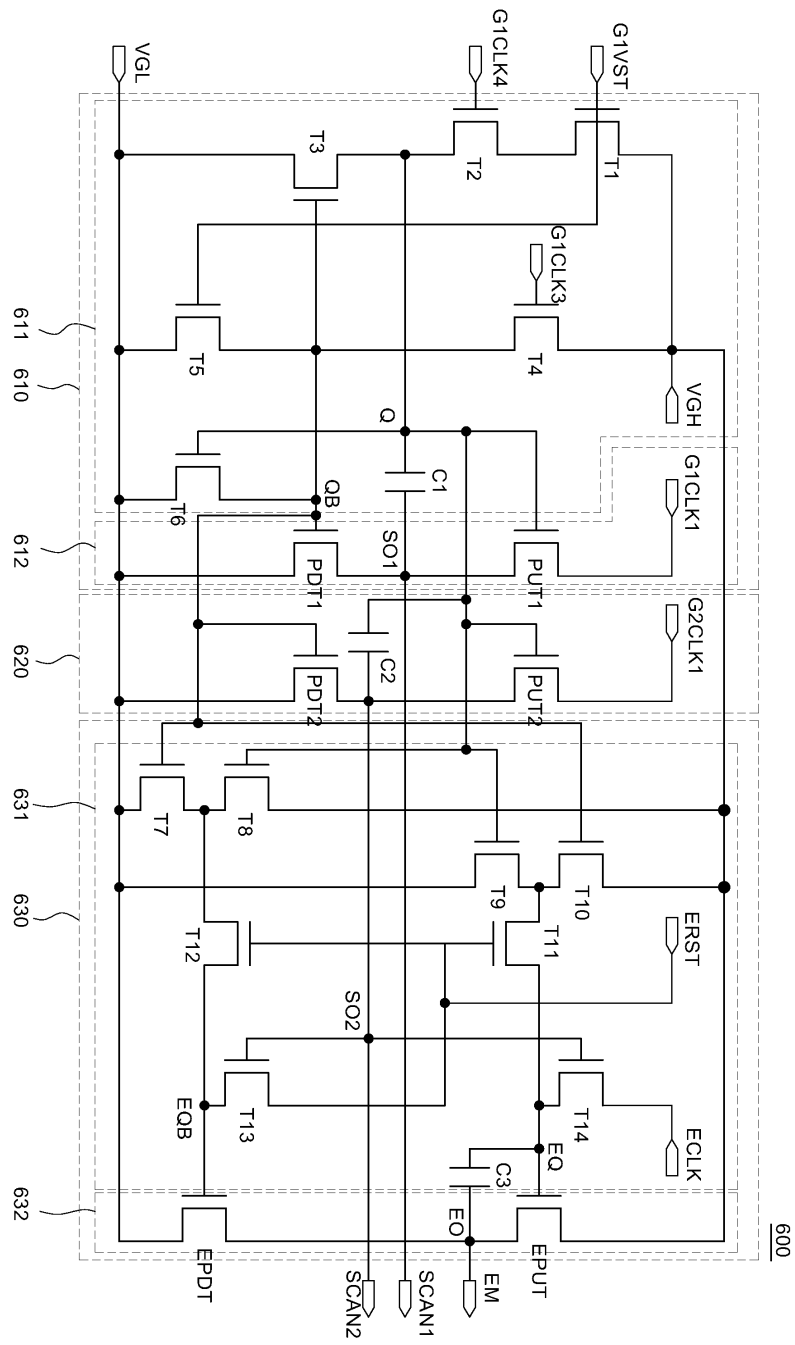
도면5c



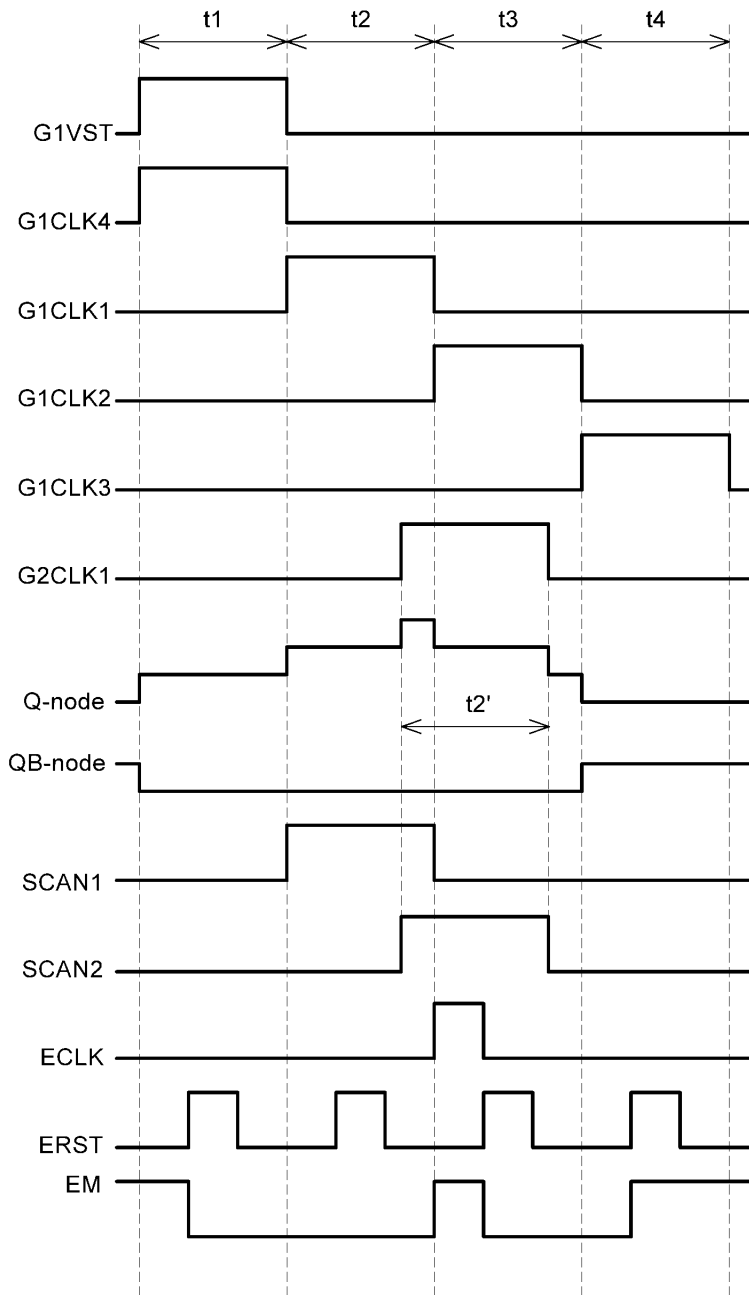
도면5d



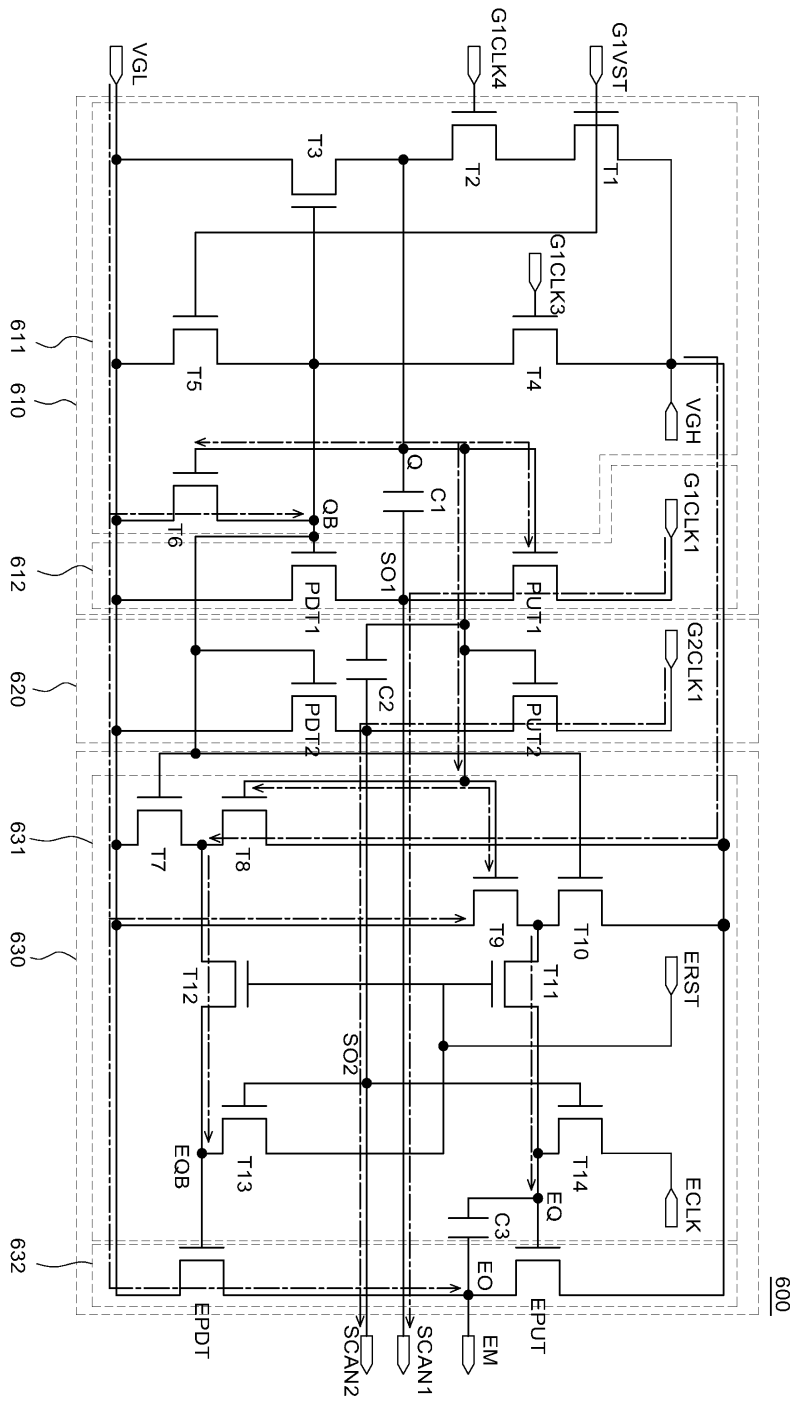
도면6



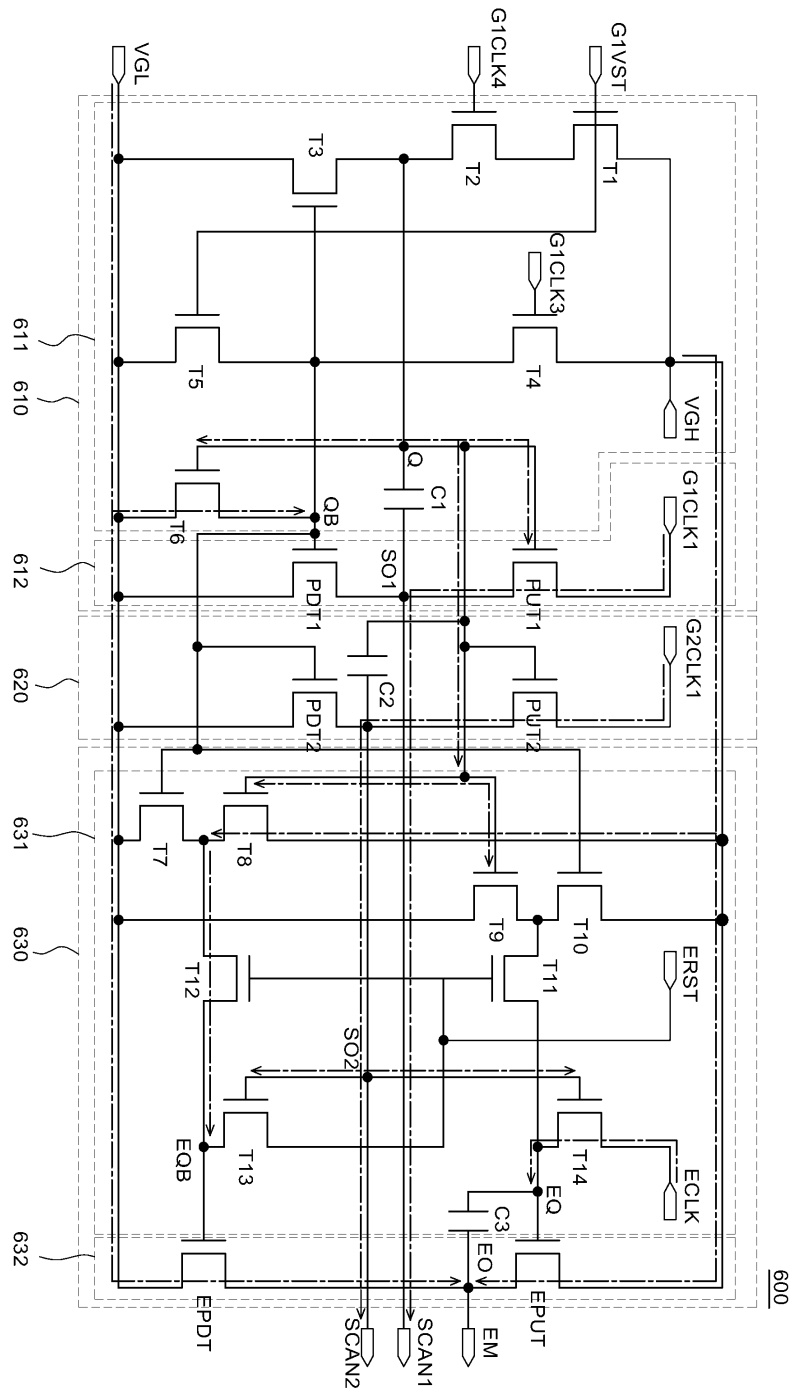
도면7



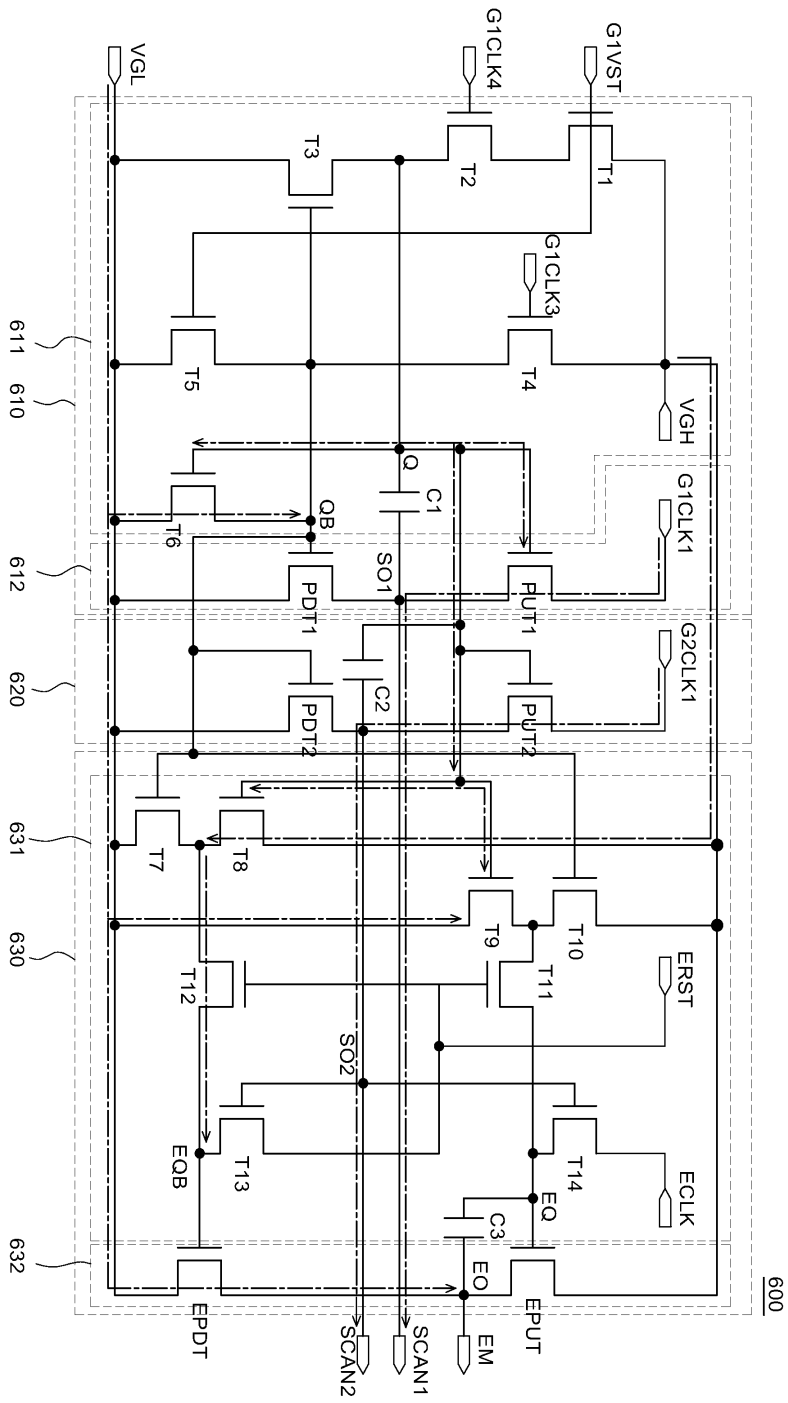
도면8b



도면8c



도면8d



도면8e

