

Союз Советских
Социалистических
Республик



Государственный комитет
СССР
по делам изобретений
и открытий

ПАТЕНТНО-ТЕХНИЧЕСКАЯ
БИБЛИОТЕКА МБЛ

О П И С А Н И Е

ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 762166

(61) Дополнительное к авт. свид-ву —

(22) Заявлено 11.06.75 (21) 2142812/18-21

с присоединением заявки № —

(23) Приоритет —

(54) Опубликовано 07.09.80. Бюллетень № 33

(45) Дата опубликования описания 07.09.80

(51) М. Кл.³
Н 03К 13/17

(53) УДК 681.325
(088.8)

(72) Авторы
изобретения

Н. П. Вашкевич, Н. Н. Коннов и Л. Н. Панков

(71) Заявитель

Пензенский политехнический институт

(54) ПРЕОБРАЗОВАТЕЛЬ НАПРЯЖЕНИЯ В КОД

1

Изобретение относится к вычислительной технике.

Известен преобразователь напряжения в код, содержащий блоки сравнения, регистр, преобразователь «код—напряжение» [1].

Недостатком устройства является низкое быстродействие.

Известен преобразователь напряжения в код, содержащий сравнивающие блоки, причем вход первого сравнивающего блока соединен с выходом преобразователя кода в напряжение, вход второго сравнивающего устройства соединен с выходом блока суммирования напряжений, вход которого соединен с выходами преобразователей кода в напряжение, выходы сравнивающих блоков соединены с первыми входами элементов И, к вторым входам которых подключены выходы распределителя тактовых импульсов; первые выходы элементов И соединены со входами схем сложения и вычитания регистра триггеров; управляющие входы преобразователя кода в напряжение соединены с шинами распределителя тактовых импульсов, вход установки соединен с выходом распределителя тактовых сигналов, вход установки в нуль соединен с выходом первого элемента И, первый вход которого соединен с выходом первого сравнивающего блока, а второй вход — с им-

2

пульсным выходом распределителя тактовых сигналов, выходы регистра триггеров соединены с входами преобразователя кода в напряжение, выход тактового генератора соединен с частотным входом распределителя тактовых импульсов.

Недостатками устройства являются большая динамическая погрешность и низкое быстродействие.

Целью изобретения — уменьшение динамической погрешности и увеличение быстродействия.

Поставленная цель достигается тем, что в преобразователь напряжения в код, содержащий сравнивающие блоки, блок суммирования напряжений, преобразователь кода в напряжение, регистр триггеров, элементы И, распределитель тактовых импульсов, тактовый генератор, введен дешифратор, причем входы дешифратора соединены с выходами сравнивающих блоков, а выходы — с входами управления регистра триггеров.

Структурная электрическая схема устройства приведена на чертеже.

Устройство содержит блоки 1 суммирования напряжения, блок 2 контрольных напряжений, сравнивающие блоки 3, дешифратор 4, преобразователь 5 кода в напря-

жение, регистр 6 триггеров, элемент И 7, тактовый генератор 8, распределитель 9 тактовых импульсов.

Устройство работает следующим образом.

В первом такте на входах сравнивающих блоков присутствуют напряжения, образующие шкалу эталонных напряжений с квантом $\frac{U_{x \max}}{4}$, где $U_{x \max}$ — максимальное

значение входного напряжения. Напряжение U_x сравнивается с этой шкалой. Сигналы, отражающие результат сравнения, поступают в дешифратор 4, на выходах которого формируется код кванта шкалы эталонных напряжений, в пределах которого оказалось преобразуемое напряжение U_x . На этом первый такт уравнивания преобразуемого напряжения заканчивается.

По сигналу со второго выхода распределителя код старших разрядов преобразуемого напряжения фиксируется триггерами первой группы разрядов регистра 6. Так как старший разряд этой группы находится в состоянии, отличном от состояния триггеров младших разрядов, выход дешифратора 4 связан с инвертирующим входом установки в нуль старшего разряда группы регистра 6, в младших разрядах групп двоичных разрядов выходы дешифратора 4 соединены с прямыми входами установки в единицу регистра 6. Одновременно с фиксацией кода предыдущей группы в триггерах регистра 6 старший разряд второй группы двоичных разрядов регистра 6 устанавливается в единицу и индицируется выработка следующего кванта напряжения на выходе блока 2. Новое сложение напряжений на выходах преобразователя 5 и блока 2 в блоках 1 образует шкалу эталонных напряжений, квант напряжения которой в 4 раза меньше кванта напряжения шкалы первого такта и которая вложена в тот квант шкалы первого такта, в пределах которого оказалось преобразуемое напряжение U_x . Далее процесс определения разрядов кода, предшествующих контрольному разрядам, протекает аналогичным образом, различаясь лишь величинами квантов напряжений шкалы эталонных напряжений.

В контрольном такте одновременно с определением очередного разряда двоичного кода преобразуемого напряжения U_x происходит, если необходимо, коррекция двоичных разрядов кода, предшествующих контрольному. Необходимость в такой коррекции возникает при появлении динамической погрешности вследствие изменения сигнала за время тактов уравнивания. Для проведения коррекции блок 2 формирует напряжение U_{hi} , величина которого равна

$$U_{hi} = U_{x \max} 2^{-ik} \geq \Delta_{\text{дин}},$$

где $\Delta_{\text{дин}}$ — величина динамической погрешности. Тогда на входах сравнивающих бло-

ков 3 присутствуют напряжения U_{0ik} , $U_{0ik} + U_{kih}$, $U_{0ik} - U_{kih}$. По результату сравнения преобразуемого напряжения производится коррекция двоичных разрядов кода, предшествующих контрольному разряду.

В преобразователе напряжения в код корректируются динамические погрешности, величина которых не превышает контрольного напряжения U_{hi} , и для расширения диапазона корректируемых динамических погрешностей и коррекции погрешностей, возникающих на контрольных тактах, проводится несколько тактов коррекции.

Так как в преобразователе напряжения в код в тактах уравнивания, предшествующих контрольным тактам уравнивания, определяется не один двоичный разряд, а два двоичных разряда, при задании одинаковой скорости изменения преобразуемого напряжения за один такт сокращение числа тактов уравнивания, предшествующих контрольным, вдвое снижает величину динамической погрешности. Вследствие этого может быть сокращено число контрольных тактов и уменьшена динамическая погрешность. Сокращение общего числа тактов уравнивания преобразуемого напряжения увеличивает быстродействие преобразователя напряжения в код.

Формула изобретения

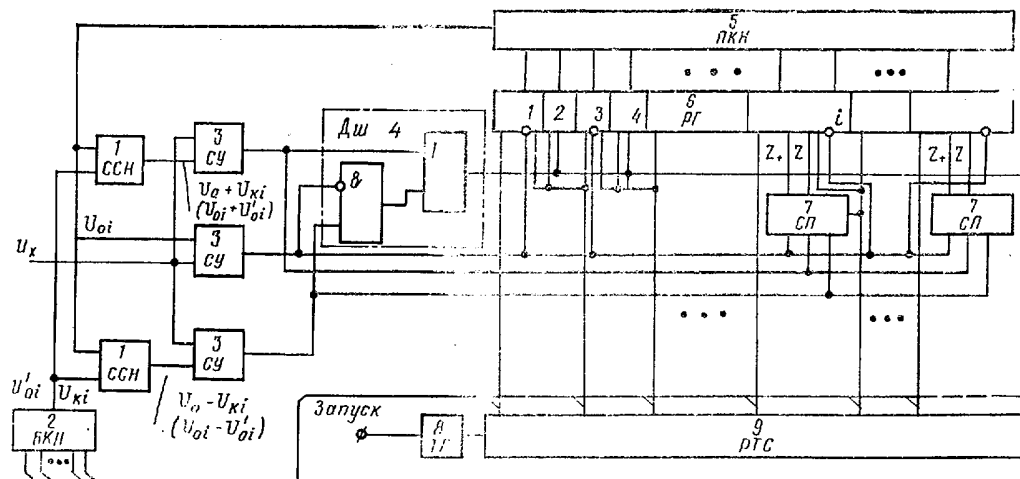
Преобразователь напряжения в код, содержащий сравнивающие блоки, первые входы которых соединены с входной шиной источника измеряемого сигнала, второй вход первого сравнивающего блока соединен с выходом преобразователя кода в напряжение и с первыми входами блоков суммирования напряжений, вторые входы второго и третьего сравнивающих блоков соединены с выходами блоков суммирования напряжений, вторые входы которых соединены с выходом блока контрольных напряжений, выходы сравнивающих блоков соединены с импульсными входами элементов И, к тактовым входам которых подключены выходы распределителя тактовых импульсов, выходы элементов И соединены со входами сложения и вычитания регистра триггеров, входы установки которого соединены с выходом распределителя тактовых импульсов, управляющие входы блока контрольных напряжений соединены с управляющими выходами распределителя тактовых импульсов, выходы регистра триггеров соединены с входами преобразователя кода в напряжение, выход тактового генератора соединен с частотным входом распределителя тактовых импульсов, отличающийся тем, что, с целью уменьшения динамической погрешности и увеличения быстродействия, введен дешифратор, причем входы дешифратора соединены с выходами сравнивающих блоков, а выходы — с входами управления регистра триггеров.

Источники информации,
принятые во внимание при экспертизе

1. Островерхов В. В. Динамические по-
грешности аналого-цифровых преобразова-

телей. Л., «Энергия», 1975, с. 52, 54, 56, 58,
60, 153, 160.

2. Авторское свидетельство СССР
№ 324705, кл. Н 03К 13/17, 1968 (прото-
5 тип).



Составитель А. Титов

Редактор Б. Федотов

Техред В. Серякова

Корректор В. Рыбакова

Заказ 1726/8

Изд. № 419

Тираж 995

Подписное

НПО «Поиск» Государственного комитета СССР по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Типография, пр. Сапунова, 2