

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成18年11月2日(2006.11.2)

【公開番号】特開2005-116753(P2005-116753A)

【公開日】平成17年4月28日(2005.4.28)

【年通号数】公開・登録公報2005-017

【出願番号】特願2003-348567(P2003-348567)

【国際特許分類】

H 0 1 L 21/3065 (2006.01)

【F I】

H 0 1 L 21/302 1 0 5 A

【手続補正書】

【提出日】平成18年9月13日(2006.9.13)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

半導体基板上にシリコン層を形成する工程と、

前記シリコン層上にレジストマスクを形成する工程と、

前記レジストマスクをマスクにして前記シリコン層をドライエッチングするとともに、
前記シリコン層をドライエッチングしている最中に生成され、シリコンおよびシリコン酸化物を含み、前記シリコン酸化物の量に対する前記シリコンの量の比が1以上である副生成物を、前記レジストマスクの上面および側面の上に堆積する工程と

を有することを特徴とする半導体装置の製造方法。

【請求項2】

前記レジストマスクをマスクにして前記シリコン層をドライエッチングするときに、H B r ガス、C l₂ ガスおよびO₂ ガスを含む混合ガスを用いることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項3】

前記O₂ ガスの流量を4 s c c m以上に設定することを特徴とする請求項2に記載の半導体装置の製造方法。

【請求項4】

前記レジストマスクをマスクにして前記シリコン層をドライエッチングするときのエッチング圧力を1 0 m T o r r 以上に設定することを特徴とする請求項2または3に記載の半導体装置の製造方法。

【請求項5】

前記レジストマスクはゲートパターンを含み、かつ、前記ゲートパターンの幅が1 1 0 n m以下であることを特徴とする請求項1ないし4のいずれか1項に記載の半導体装置の製造方法。

【請求項6】

前記シリコン層上に反射防止膜を形成する工程をさらに有し、該反射防止膜上に前記レジストマスクを形成し、かつ、前記反射防止膜および前記レジストマスクを細らした後に、該細らしたレジストマスクを用いて前記シリコン層をドライエッチングすることを特徴とする請求項1ないし5のいずれか1項に記載の半導体装置の製造方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正の内容】

【0009】

上記目的を達成するために、本発明に係る半導体装置の製造方法は、半導体基板上にシリコン層を形成する工程と、前記シリコン層上にレジストマスクを形成する工程と、前記レジストマスクをマスクにして前記シリコン層をドライエッチングするとともに、前記シリコン層をドライエッチングしている最中に生成され、シリコンおよびシリコン酸化物を含み、前記シリコン酸化物の量に対する前記シリコンの量の比が1以上である副生成物を、前記レジストマスクの上面および側面の上に堆積する工程とを有することを特徴とする。