

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 3 区分

【発行日】平成24年11月22日 (2012.11.22)

【公表番号】特表2004-511039(P2004-511039A)

【公表日】平成16年4月8日 (2004.4.8)

【年通号数】公開・登録公報2004-014

【出願番号】特願2002-533059(P2002-533059)

【国際特許分類】

G 0 6 F 9/315 (2006.01)

G 0 6 F 9/305 (2006.01)

G 0 6 F 7/00 (2006.01)

【F I】

G 0 6 F 9/30 3 4 0 D

G 0 6 F 9/30 3 4 0 E

G 0 6 F 7/00 H

G 0 6 F 7/00 1 0 1 G

【誤訳訂正書】

【提出日】平成24年10月3日 (2012.10.3)

【誤訳訂正 1】

【訂正対象書類名】明細書

【訂正対象項目名】0 0 0 4

【訂正方法】変更

【訂正の内容】

【0 0 0 4】

1つの態様において、本発明はシフト回路、演算回路、及び前記シフト回路と第1入力データワードR_mと前記第1入力とは異なる第2入力データワードR_nとの演算を実行する前記演算回路とを制御する命令に応答する命令デコーダを含み、前記演算は、前記データワードR_mの非隣接の複数の多数ビット部分を選択して、各々ビット長Aをもった複数の多数ビット部分を形成し、前記選択した複数の多数ビット部分を全てシフトビット位置まで共通のシフト量だけシフトするかまたはシフトしないか選択し、前記複数の多数ビット部分の各々を前記ビット長Aからビット長Bに進進 (p r o m o t e) して複数の増進された多数ビット部分を形成し、該増進された多数ビット部分が互いに接合して増進されたデータワードPを形成するようにし、さらに前記増進されたデータワードPとデータワードR_nとからのビット長Bのそれぞれのビット位置部分を入力オペランドとして用いて複数の独立の演算操作を実行して、結果としてデータワードR_dを形成する、ことにより与えられた値を発生する。

【誤訳訂正 2】

【訂正対象書類名】明細書

【訂正対象項目名】0 0 1 1

【訂正方法】変更

【訂正の内容】

【0 0 1 1】

他の観点から見ると、本発明はデータ処理の1つの方法を提供し、その方法は、前記データワードR_mの複数の非隣接多数ビット部分を選択し、前記選択した複数の多数ビット部分を全てシフトビット位置まで共通のシフト量だけシフトするかまたはシフトしないか選択し複数のビット長Aの多数ビット部分を形成すること；前記複数の多数ビット部分の各々を前記Aのビット長からBのビット長まで増進して、前記多数ビット部分が互いに接合して増進されたデータワードPを形成するようにすること；及び前記増進されたデータ

ワード P とデータワード R_n とからのビット長 B のそれぞれのビット位置部分 (b i t p o s i t i o n p o r t i o n s) を入力オペランドとして使用して複数の独立の演算操作を行ってその結果としてデータワード R_d を形成すること ; により所与の結果を生成する命令をデコードし、実行する工程を含む。

【誤訳訂正 3】

【訂正対象書類名】明細書

【訂正対象項目名】請求項 1

【訂正方法】変更

【訂正の内容】

【請求項 1】 シフト回路 ;

演算回路 ; 及び

前記シフト回路と、第 1 入力データワード R_m と前記第 1 入力とは異なる第 2 入力データワード R_n との演算を実行する前記演算回路と、を制御する命令に応答する命令デコーダ ;

を含むデータ処理装置にして、前記演算が、

前記第 1 入力データワード R_m の複数の非隣接多数ビット部分を選択して、それぞれビット長 A の複数の多数ビット部分を形成すること ;

前記選択した複数の非隣接多数ビット部分を全てシフトビット位置まで共通シフト量だけシフトするか、またはシフトしないかを選択すること ;

前記複数の非隣接多数ビット部分の各々を、ゼロ拡張あるいは符号拡張を使用して前記ビット長 A からビット長 B まで長さを拡張して、複数の拡張された多数ビット部分を形成し、該拡張された多数ビット部分が互いに接合されて拡張されたデータワード P を形成するようにすること ; 及び

前記拡張されたデータワード P と前記第 2 入力データワード R_n とからそれぞれビット長さ B のビット位置部分を入力オペランドとして用いて複数の独立した演算操作を実行して、その結果によるデータワード R_d を形成すること ;

の工程によって 1 つの値を生成するようにした、前記データ処理装置。

【誤訳訂正 4】

【訂正対象書類名】明細書

【訂正対象項目名】請求項 1 4

【訂正方法】変更

【訂正の内容】

【請求項 1 4】 第 1 入力データワード R_m と前記第 1 入力データワードとは異なる第 2 入力データワード R_n から 1 つの値を発生する命令をデコードし、実行する工程を含むデータ処理の方法において、前記 1 つの値が、

前記第 1 入力データワード R_m の複数の非隣接の多数ビット部分を選択して複数のビット長 A の多数ビット部分を形成すること ;

前記選択した複数の非隣接多数ビット部分を全てシフトビット位置まで共通シフト量だけシフトするか、またはシフトしないかを選択すること ;

前記複数の多数ビット部分の各々を前記ビット長 A からビット長 B まで長さを拡張して複数の拡張された多数ビット部分を形成し、前記拡張された多数ビット部分が互いに接合して拡張されたデータワード P を形成するようにすること ; 及び

前記拡張されたデータワード P と前記第 2 入力データワード R_n とからの、それぞれビット長 B のビット位置部分を入力オペランドとして使用して複数の独立の演算操作を実行し、その結果としてデータワード R_d を形成すること ;

の工程によって得られる、前記データ処理の方法。