

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2012-532455
(P2012-532455A)

(43) 公表日 平成24年12月13日(2012.12.13)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 G 4/232 (2006.01)	HO 1 G 4/12 3 5 2	5 E 0 0 1
HO 1 G 4/12 (2006.01)	HO 1 G 4/12 3 6 4	5 E 0 8 2
HO 1 G 4/30 (2006.01)	HO 1 G 4/30 3 0 1 C	
	HO 1 G 4/30 3 0 1 D	
	HO 1 G 4/30 3 1 1 D	

審査請求 有 予備審査請求 未請求 (全 22 頁)

(21) 出願番号 特願2012-517909 (P2012-517909)
 (86) (22) 出願日 平成22年7月1日(2010.7.1)
 (85) 翻訳文提出日 平成24年2月8日(2012.2.8)
 (86) 国際出願番号 PCT/US2010/040754
 (87) 国際公開番号 W02011/002982
 (87) 国際公開日 平成23年1月6日(2011.1.6)
 (31) 優先権主張番号 61/222, 296
 (32) 優先日 平成21年7月1日(2009.7.1)
 (33) 優先権主張国 米国 (US)

(71) 出願人 511231986
 ケメット エレクトロニクス コーポレー
 ション
 アメリカ合衆国 29681 サウス カ
 ロライナ シンプソンビル ケメット ウ
 ェイ 2835
 (74) 代理人 110000796
 特許業務法人三枝国際特許事務所
 (72) 発明者 ブルティテュード ジョン
 アメリカ合衆国 29615 サウスカロ
 ライナ州 グリーンヴィル フォックスク
 ロフト ドライブ 508

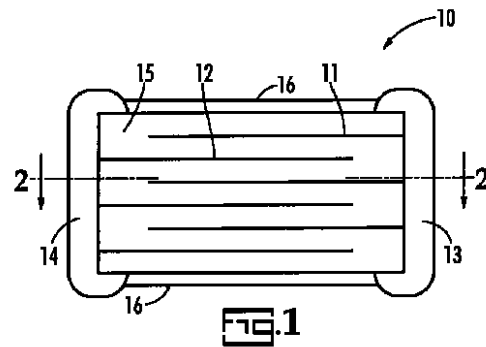
最終頁に続く

(54) 【発明の名称】 高電圧能力を有する高静電容量の多層

(57) 【要約】

表面アークオーバーを防止するための部品のコーティングを必要としない、高電圧能力を有する多層セラミックコンデンサの新しい設計を記述する。1つの設計は、高電圧能力を維持しつつ、相対的に大きな静電容量のための大きなオーバーラップ面積を兼ね備えている。オーバーラップ面積と、したがって静電容量とが減少するが、この設計の一バリエーションは、この設計および従来技術において既知のその他の設計と比べた場合に、増大した電圧能力を具備する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

交互に配置される層内の第 1 内部導電体および第 2 内部導電体であって、前記第 1 内部導電体は、第 1 極性を具備し、かつ、前記第 2 内部導電体は反対の極性を具備する、第 1 および第 2 内部導電体と、

前記第 1 内部導電体との電氣的接触状態にある第 1 外部終端であって、前記第 1 内部導電体および前記第 2 内部導電体に対して垂直であり、前記コンデンサの側部に沿って所定の距離だけ延在する第 1 側部延長部を具備する第 1 外部終端と、

前記第 2 内部導電体との電氣的接触状態にある第 2 外部終端であって、前記第 1 内部導電体および前記第 2 内部導電体に対して垂直であり、前記コンデンサの第 2 側部に沿って第 2 距離だけ延在する第 2 側部延長部を具備する第 2 外部終端と、

を有し、

前記第 1 内部導電体は、前記第 2 外部終端から前記第 2 距離未満の離隔距離まで、前記第 2 外部終端に向かって延在しており、

前記第 1 内部導電体は、バルク領域と第 2 領域とを有し、前記第 2 領域は、前記バルク領域のバルク幅未満の領域幅を具備するコンデンサ。

【請求項 2】

前記第 1 内部導電体に対して平行であり、かつ、前記第 1 内部導電体とは反対の極性を有し、かつ、前記第 1 内部導電体と、前記第 1 内部導電体に最も近接した反対の極性の外部終端との間に位置した、少なくとも 1 つの遮蔽層を更に有する請求項 1 に記載のコンデンサ。

【請求項 3】

前記第 1 内部導電体に対して平行な複数の遮蔽層を更に有し、かつ、少なくとも 2 つの前記遮蔽層は、最も近接した内部導電体とは反対の極性を有する請求項 2 に記載のコンデンサ。

【請求項 4】

前記第 2 領域は、半円、台形、矩形、部分的に丸くなった矩形、および窪んだ台形からなる群から選択された少なくとも 1 つの形状を有する請求項 1 に記載のコンデンサ。

【請求項 5】

前記第 2 領域は、半円、半楕円、および半長楕円からなる群から選択された少なくとも 1 つの形状を有する請求項 4 に記載のコンデンサ。

【請求項 6】

前記矩形は、前記バルクゾーンの幅に対して垂直であり、かつ、前記バルクゾーンの前記幅よりも短い長さを有する請求項 4 に記載のコンデンサ。

【請求項 7】

前記バルクゾーンは、前記第 1 外部終端から計測される前記第 1 内部導電体の長さの少なくとも 66% である高さを有する請求項 1 に記載のコンデンサ。

【請求項 8】

1120V を越える絶縁破壊強度を有する請求項 1 に記載のコンデンサ。

【請求項 9】

1500V を越える絶縁破壊強度を有する請求項 8 に記載のコンデンサ。

【請求項 10】

交互に配置される層内の第 1 内部導電体および第 2 内部導電体であって、前記第 1 内部導電体は、第 1 極性を具備し、かつ、前記第 2 内部導電体は反対の極性を具備する、第 1 および第 2 内部導電体と、

前記第 1 内部導電体との電氣的接触状態にある第 1 外部終端であって、前記第 1 内部導電体および前記第 2 内部導電体に対して垂直であり、前記コンデンサの側部に沿って所定の距離だけ延在する第 1 側部延長部を具備する第 1 外部終端と、

前記第 2 内部導電体との電氣的接触状態にある第 2 外部終端であって、前記第 1 内部導電体および前記第 2 内部導電体に対して垂直であり、前記コンデンサの第 2 側部に沿って

10

20

30

40

50

第 2 距離だけ延在する第 2 側部延長部を具備する第 2 外部終端と、
を有し、

前記第 1 内部導電体は、前記第 2 外部終端から前記第 2 距離未満の離隔距離まで、前記第 2 外部終端に向かって延在しており、

前記第 1 内部導電体は、バルク領域と第 2 領域とを有し、前記第 2 領域は、前記第 2 距離よりも前記第 2 側部延長部から離れているコンデンサ。

【請求項 1 1】

前記第 1 内部導電体および前記第 2 内部導電体に対して平行であり、かつ、最も近接した内部導電体とは反対の極性を有し、かつ、前記最も近接した内部導電体と、前記最も近接した内部導電体に最も近接した反対の極性の外部終端との間に位置した、少なくとも 1 10

【請求項 1 2】

前記第 1 内部導電体および前記第 2 内部導電体に対して平行な複数の遮蔽層を更に有し、かつ、少なくとも 2 つの前記遮蔽層は、最も近接した内部導電体とは反対の極性を有する請求項 1 1 に記載のコンデンサ。

【請求項 1 3】

前記第 2 領域は、半円、台形、矩形、部分的に丸くなった矩形、および窪んだ台形からなる群から選択された少なくとも 1 つの形状を有する請求項 1 0 に記載のコンデンサ。

【請求項 1 4】

前記第 2 領域は、半円、半楕円、および半長楕円からなる群から選択された少なくとも 1 20

【請求項 1 5】

前記矩形は、前記バルクゾーンの幅に対して垂直であり、かつ、前記バルクゾーンの前記幅よりも短い長さを有する請求項 1 3 に記載のコンデンサ。

【請求項 1 6】

前記バルクゾーンは、前記第 1 外部終端から計測される前記第 1 内部導電体の長さの少なくとも 66% である高さを有する請求項 1 0 に記載のコンデンサ。

【請求項 1 7】

1120V を越える絶縁破壊強度を有する請求項 1 0 に記載のコンデンサ。

【請求項 1 8】

1500V を越える絶縁破壊強度を有する請求項 1 7 に記載のコンデンサ。

【請求項 1 9】

多層セラミックコンデンサの形成方法であって、

導電性材料の印刷領域のパターンを一連のシート上に印刷するステップであって、前記印刷領域のうちのそれぞれの印刷領域は、バルク領域と第 2 領域とを有し、前記第 2 領域は、前記バルク領域のバルク幅未満の領域幅を具備する、ステップと、

積層アセンブリを形成するステップであって、

第 1 シートを下部シート上に平行かつオフセットされた方式によって被せるステップであって、前記下部シートの少なくとも 1 つの前記印刷領域は、前記第 1 シートの印刷領域とオーバーラップし横方向にオフセットされており、前記オーバーラップし横方向にオフセットされている印刷領域の間には、誘電性プレカーソルを有する、ステップと、 40

第 2 シートを前記第 1 シート上に被せるステップであって、前記第 2 シートの少なくとも 1 つの前記印刷領域は、前記第 1 シートの前記印刷領域および前記下部シートの前記印刷領域とオーバーラップしオフセットされており、前記オーバーラップし横方向にオフセットされている印刷領域の間には、誘電体を有する、ステップと、

交互に配置されるシートが、それぞれ、前記第 1 シートおよび前記第 2 シートと位置あわせされた前記印刷領域を具備する状態において、更なるシートを被せるステップであって、前記オーバーラップし横方向にオフセットされている印刷領域の間には、誘電体を有する、ステップと、

前記印刷領域が前記下部シートと位置あわせされた状態において、上部シートを被せ 50

るステップであって、前記オーバーラップし横方向にオフセットされている印刷領域の間には、誘電体を有する、ステップと、

によって積層アセンブリを形成するステップと、

未焼成でコンパクト化されたシートをダイシングし、第 1 内部導電体を形成する前記第 1 層の印刷領域と、第 2 内部導電体を形成する前記第 2 層の印刷領域と、遮蔽層を形成する前記上部シートおよび前記下部シートの印刷領域と、を有する積層構造を分離するステップと、

前記積層アセンブリを焼成し、有機材料を除去するとともに、前記シートを溶融させて焼成されたモノリスを形成するステップと、

前記焼成されたモノリス上に、前記第 1 内部導電体との電気的接触状態にある第 1 外部

10

終端を形成するステップと、

前記焼成されたモノリス上に、前記第 2 内部導電体との電気的接触状態にある第 2 外部

を有する方法。

【請求項 20】

前記第 2 領域は、半円、台形、矩形、部分的に丸くなった矩形、および窪んだ台形からなる群から選択された少なくとも 1 つの形状を有する請求項 19 に記載の多層セラミックコンデンサを形成する方法。

【請求項 21】

前記第 2 領域は、半円、半楕円、および半長楕円からなる群から選択された少なくとも 1 つの形状を有する請求項 20 に記載の多層セラミックコンデンサを形成する方法。

20

【請求項 22】

前記矩形は、前記バルクゾーンの幅に対して垂直であり、かつ、前記バルクゾーンの前記幅よりも短い長さを有する請求項 20 に記載の多層セラミックコンデンサを形成する方法。

【請求項 23】

前記バルクゾーンは、前記第 1 外部終端から計測される前記第 1 内部導電体の長さの少なくとも 66% である高さを有する請求項 19 に記載の多層セラミックコンデンサを形成する方法。

【請求項 24】

1120V を越える絶縁破壊強度を有する請求項 19 に記載の多層セラミックコンデンサを形成する方法。

30

【請求項 25】

1500V を越える絶縁破壊強度を有する請求項 24 に記載の多層セラミックコンデンサを形成する方法。

【請求項 26】

それぞれの前記印刷領域は、前記第 2 領域の反対側に第 3 領域を更に有する請求項 19 に記載の多層セラミックコンデンサを形成する方法。

【請求項 27】

それぞれの前記印刷領域は対称性を有する請求項 26 に記載の多層セラミックコンデンサを形成する方法。

40

【請求項 28】

前記第 3 領域は、半円、台形、矩形、部分的に丸くなった矩形、および窪んだ台形からなる群から選択された少なくとも 1 つの形状を有する請求項 26 に記載の多層セラミックコンデンサを形成する方法。

【請求項 29】

前記第 3 領域は、半円、半楕円、および半長楕円からなる群から選択された少なくとも 1 つの形状を有する請求項 28 に記載の多層セラミックコンデンサを形成する方法。

【請求項 30】

前記矩形は、前記バルクゾーンの幅に対して垂直であり、かつ、前記バルクゾーンの

50

記幅よりも短い長さを有する請求項 28 に記載の多層セラミックコンデンサを形成する方法。

【発明の詳細な説明】

【技術分野】

【0001】

関連出願に対する相互参照

本出願は、2009年7月1日付けで出願された米国仮特許出願第61/222,296号の優先権を主張する。

【0002】

本発明は、単位容積当たりの高い静電容量を有するコンデンサに関する。更に詳しくは、本発明は、高電圧定格を有するとともにアークオーバーを伴わない、電極のオーバーラップと、したがって静電容量とを改善する、改善された導電性内側電極の設計に関する。

10

【背景技術】

【0003】

例えば500VDC以上において使用される従来の高電圧コンデンサの設計においては、通常、同一の多層セラミックデバイスパッケージ内において、複数のコンデンサを直列に組み合わせている。有効電圧が2つのコンデンサ間において分割されるため、これらの直列設計は、有効電圧を増大させるのに有効である。直列に構成されたコンデンサはまた、表面アークオーバーの発生を低減するのにも有効であるが、残念ながら、 $1/C_{eff} = 1/C_n$ であるため、直列デバイスの場合には、有効静電容量 C_{eff} が大幅に低下する。ここで、 n は、直列に接続されたコンデンサの数である。

20

【0004】

したがって、当業者は、従来、直列コンデンサによって改善可能である高電圧能力に対するニーズと、直列コンデンサによって損なわれる高静電容量に対するニーズとを均衡させなければならなかった。

【0005】

約2,500VDCまでの電圧の場合には、標準的なMLCC設計を使用し、コンデンサ自体を、或いは、基板または組立が完了したデバイスをコーティングすることにより、フラッシュオーバーを最小限に抑制しつつ、静電容量を増大させることができる。個別のモノリシック多層コンデンサの場合には、リード線が装着され、かつ、部品がエポキシコーティングされる。この方法の大きな欠陥は、リード線が装着された部品は、通常、自動化された表面実装組立プロセスにおいて使用することができず、かつ、リード線およびエポキシと関連するなんらかの追加費用が発生するという点にある。

30

【0006】

フラッシュオーバーと関連した問題点を軽減するための1つの方法が、米国特許第6,134,098号明細書に記述されており、この場合には、相対的に小さなKの誘電体層が直列コンデンサ設計の上部および下部に使用されている。この方法は、フラッシュオーバーの低減には有効であるが、依然として、直列コンデンサ設計であり、したがって、先程詳述したように、有効静電容量が相対的に小さい。更には、焼成の際に熱応力が生じるため、様々な材料の熱膨張係数の相違が問題となる。

40

【0007】

SHIMIZU MICHINA O、ITO KAZUNORI、およびKOMATSU TOSHI AKIらによる日本国公開特許公報第2006-066831号には、表面放電の開始電圧を上昇させる多層セラミックコンデンサ設計を開示している。この効果を実現するには、複数の内部電極印刷を使用するコンデンサの、直列タイプの構成が必要である。

【0008】

部品をコーティングすることにより、表面実装の能力を維持しつつ、アークオーバーを遅延させることができる。Duvacによる米国特許第6,627,529号明細書および関連する米国特許第6,683,782号明細書は、多層セラミックコンデンサに対して

50

パラキシレンポリマーコーティングを適用する利益および方法について記述しており、これらの内容は、いずれも、本引用により本明細書に包含される。個別の部品または最終的なアセンブリをコーティングするには、多大な費用を要し、したがって、これらの方法は、エレクトロニクスにおける付加価値の高い用途に限定されている。

【0009】

静電容量Cは、 $C = \epsilon_r \epsilon_0 A n / t$ という式によって規定され、ここで、 ϵ_r は誘電体の比誘電率であり、 ϵ_0 は自由空間の誘電率に等しい定数であり、Aは活性電極(activative)とも呼ばれるそれぞれの内部導電層のオーバーラップ面積であり、nは活性電極の数であり、かつ、tは電極間の離隔距離または厚さである。したがって、層の離隔を低減しつつ、層の数とオーバーラップ面積とを増大させることが現行のニーズである。多くの場合に、電圧を増大させるための試みは、これらのニーズのうちの1つまたは複数のものと相反している。

10

【0010】

たとえば、Bultitudeらによる米国特許第7,336,475号明細書に提示されている更に最近の方法においては、非直列設計において、高静電容量のために相対的に大きなオーバーラップ面積を維持しつつ、表面アークオーバーを防止することによって高電圧能力を実現する遮蔽電極が使用されており、この内容は、本引用により本明細書に包含される。この設計においては、遮蔽体との接触状態にある下方の端子からのアークオーバーから、反対に帯電された電極を保護する上部および下部遮蔽電極を兼ね備えている。また、反対の極性の端子に接続しつつ活性電極をオーバーラップさせてアークオーバーを防止することにより、部品の側部に沿ってそれぞれの活性電極を保護することによって同様に機能する側部遮蔽体についても、記述されている。

20

【0011】

また、Bultitudeの米国特許出願公開第2009/0052111号明細書は、絶縁破壊強度を更に増大させるべく回転塗布によって塗布されたポリイミドコーティングの使用について記述しており、この内容は、本引用によりその全体が本明細書に包含される。関連する米国特許出願公開第2009/0052112号明細書は、端子と、対向する電極との間を遮蔽する必要性について記述しており、この内容は、本引用によりその全体が本明細書に包含される。いずれの場合にも、記述されているMLCC設計は、対向する端子に接続された側部遮蔽体を使用している。

30

【0012】

それぞれの活性層内において反対側の端子に接続された側部遮蔽体の存在は、遮蔽体と活性電極との間の絶縁破壊経路のリスクをもたらす。この経路は、電極印刷プロセスにおける汚染または電極の「ブリードアウト」に起因して発生可能であり、この結果、コンデンサの短絡および破滅的な障害が発生することになる。更には、これらの従来技術による設計は、直列設計と比べて、大きなオーバーラップと、したがって大きな静電容量とを具備しているが、側部遮蔽体が、静電容量に寄与しない大きな面積を占有する。遮蔽体によって占有される面積は、電極のオーバーラップに利用することができないため、側部遮蔽体によって占有される面積は、利用可能な静電容量を、合計容積に応じて減少させる。

40

【0013】

当技術分野の発展にも拘わらず、フラッシュオーバーが最小限に抑制され、かつ、改善された静電容量を有する、高電圧アプリケーションに使用されるコンデンサに対する長年にわたるニーズが依然として存在している。本明細書には、このようなコンデンサが提供されている。

【発明の概要】

【発明が解決しようとする課題】

【0014】

本発明の目的は、高静電容量を維持しつつ、異なる誘電体間における潜在的な熱的不整合の問題を有する別のタイプの誘電体を必要とすることなしに、表面アークオーバーとも呼ばれるフラッシュオーバーが低減されたコンデンサを提供することにある。

50

【 0 0 1 5 】

本発明の別の目的は、有効電圧定格の損失がなく、フラッシュオーバーが低減されており、かつ、単位容積当たりの改善された静電容量を有するコンデンサを提供することにある。

【 課題を解決するための手段 】

【 0 0 1 6 】

これらのおよびその他の発明は、改善されたコンデンサとして実現される。このコンデンサは、交互に配置される層内の第1内部導電体および第2内部導電体を具備しており、第1内部導電体は、第1極性を具備し、かつ、第2内部導電体は、反対の極性を具備する。第1外部終端が第1内部導電体との電氣的接触状態にあり、第1外部終端は、第1内部導電体および第2内部導電体に対して垂直であり、コンデンサの側部に沿って所定の距離だけ延在する第1側部延長部を具備する。第2外部終端が第2内部導電体との電氣的接触状態にあり、第2外部終端は、第1内部導電体および第2内部導電体に対して垂直であり、コンデンサの第2側部に沿って第2距離だけ延在する第2側部延長部を具備する。第1内部導電体は、第2外部終端から第2距離未満の離隔距離まで、第2外部終端に向かって延在している。第1内部導電体は、バルク領域と第2領域とを有し、第2領域は、バルク領域のバルク幅未満の領域幅を具備する。

【 0 0 1 7 】

更に別の実施例が、改善されたコンデンサとして提供される。このコンデンサは、交互に配置される層内の第1内部導電体および第2内部導電体を具備しており、第1内部導電体は、第1極性を具備し、かつ、第2内部導電体は反対の極性を具備する。第1外部終端が第1内部導電体との電氣的接触状態にあり、第1外部終端は、第1内部導電体および第2内部導電体に対して垂直であり、コンデンサの側部に沿って所定の距離だけ延在する第1側部延長部を具備する。第2外部終端が第2内部導電体との電氣的接触状態にあり、第2外部終端は、第1内部導電体および第2内部導電体に対して垂直であり、コンデンサの第2側部に沿って第2距離だけ延在する第2側部延長部を具備する。第1内部導電体は、第2外部終端から第2距離未満の離隔距離まで、第2外部終端に向かって延在している。第1内部導電体は、バルク領域と第2領域とを有し、第2領域は、第2距離よりも第2側部延長部から離れている。

【 0 0 1 8 】

更に別の実施例が、多層セラミックコンデンサの形成方法として提供される。この方法は、

導電性材料の印刷領域のパターンを一連のシート上に印刷するステップであって、それぞれの印刷領域は、バルク領域と第2領域とを具備し、第2領域は、バルク領域のバルク幅未満の領域幅を具備している、ステップと、

積層アセンブリを形成するステップであって、

第1シートを下部シート上に平行かつオフセットされた方式によって被せるステップであって、下部シートの少なくとも1つの印刷領域は、第1シートの印刷領域とオーバーラップし横方向にオフセットされており、オーバーラップし横方向にオフセットされている印刷領域の間には、誘電体プレカーソルを有する、ステップと、

第2シートを第1シート上に被せるステップであって、第2シートの少なくとも1つの印刷領域は、第1シートの印刷領域および下部シートの印刷領域とオーバーラップしオフセットされており、オーバーラップし横方向にオフセットされている印刷領域の間には、誘電体を有する、ステップと、

交互に配置されるシートが、それぞれ、第1シートおよび第2シートと位置あわせされた印刷領域を具備する状態において、更なるシートを被せるステップであって、オーバーラップし横方向にオフセットされている印刷領域の間には、誘電体を有する、ステップと、

印刷領域が下部シートと位置あわせされた状態において、上部シートを被せるステップであって、オーバーラップし横方向にオフセットされている印刷領域の間に、誘電体を

有する、ステップと、

による積層アセンブリを形成するステップと、

被せられたシートをコンパクト化およびダイシングし、第 1 内部導電体を形成する第 1 層の印刷領域と、第 2 内部導電体を形成する第 2 層の印刷領域と、遮蔽層を形成する上部および下部シートの印刷領域と、を有する積層構造を分離するステップと、

圧縮およびダイシングされた被せられたシートを焼成し、有機材料を除去するとともに、被せられたシートを焼成モノリスとして溶融させるステップと、

第 1 内部導電体との電気的接触状態にある第 1 外部終端を形成するステップと、

第 2 内部導電体との電気的接触状態にある第 2 外部終端を形成するステップと、

を含む。

10

【図面の簡単な説明】

【0019】

【図 1】コンデンサの概略断面図である。

【図 2】図 1 のライン 2 - 2 に沿ったコンデンサの概略断面図である。

【図 3】コンデンサの概略断面図である。

【図 4 A】導電性内側電極の概略図である。

【図 4 B】導電性内側電極の概略図である。

【図 4 C】導電性内側電極の概略図である。

【図 4 D】導電性内側電極の概略図である。

【図 4 E】導電性内側電極の概略図である。

20

【図 4 F】導電性内側電極の概略図である。

【図 5】活性電極印刷の概略図である。

【図 6】上部および下部遮蔽電極印刷の概略図である。

【図 7】活性電極印刷の概略図である。

【図 8】活性電極印刷の概略図である。

【図 9】活性電極印刷の概略図である。

【図 10 A】導電性内側電極の概略図である。

【図 10 B】導電性内側電極の概略図である。

【図 10 C】導電性内側電極の概略図である。

【図 10 D】導電性内側電極の概略図である。

30

【図 10 E】導電性内側電極の概略図である。

【図 10 F】導電性内側電極の概略図である。

【図 11】活性電極印刷の概略図である。

【図 12】コンデンサの概略断面図である。

【図 13】図 11 のコンデンサのライン 13 - 13 に沿った概略断面図である。

【図 14】図 11 のコンデンサのライン 14 - 14 に沿った概略断面図である。

【図 15】活性電極印刷の概略図である。

【発明を実施するための形態】

【0020】

本発明は、改善されたコンデンサに関する。更に詳しくは、本発明は、内側導電層の改善された形状を有するコンデンサに関する。

40

【0021】

本開示の一部を構成する非限定的な要素である様々な図面を参照し、本発明について説明する。図面の全体を通じて、類似の要素に対しては、相応して番号が付与されている。わかりやすくすべく、最少数の活性層が示されているが、使用される活性層の実際の数、極めて多いものであってよいことを理解されたい。

【0022】

本発明の多層セラミックコンデンサの断面概略図が図 1 に概略的に示されている。図 1 においては、全体を意味する参照符号 10 によって示されたコンデンサは、交互に異なる極性を有する複数の導電性内側電極 11 および 12 を有し、これらの電極の間には、誘電

50

性セラミック層 15 が分散配置されている。交互に配置される導電性内側電極は、両側の外部端子 13 および 14 において終端している。絶縁層 16 を適用可能である。

【0023】

図 1 のコンデンサのライン 2 - 2 に沿った断面概略図が図 2 に提供されている。図 2 において、外部終端 14 の側部延長部 17 と、反対の極性の導電性内側電極 11 の最も近接した部分 18 との間の最も近接した地点として、アークポイントが存在している。

【0024】

図 3 には、内側電極に対して平行な面における断面概略図において、本発明の一実施形態が示されている。図 3 において、第 1 導電性内側電極 111 は、共通の極性を有する外部終端 113 と電氣的接触状態にある。第 2 導電性電極 112 も、共通の極性を有する外部終端 114 と電氣的接触状態にあり、理解されるように、第 1 導電性内側電極と第 2 導電性内側電極とは反対の極性を有している。誘電体 115 が、複数の導電性電極の間およびその周囲に存在している。絶縁層 116 を適用可能である。

10

【0025】

説明を目的として、第 1 導電性内側電極および第 2 導電性内側電極は、同一の形状およびサイズを有している。製造を目的として、異なる形状およびサイズも機能可能ではあるが、更に詳しく説明するように、それぞれの電極は、フラッシュオーバーを回避するための制約内において、可能な限り大きくなるように設計されるため、これらの電極は、同一であることが極めて望ましい。以下の説明において、導電性内側電極とは、1 つの層または両方の層を意味するものとする。

20

【0026】

内側導電層は、最も好ましくは矩形であるバルクゾーン 120 と第 2 ゾーン 121 とを具備するものと規定される。バルクゾーンおよび第 2 ゾーンは、幾何学的形状を目的として規定されたものであり、かつこれらは、協働して継ぎ目のない内側導電層を形成し、好ましくは、層の厚さまたは組成における相違が存在しない。第 2 ゾーンの少なくとも一部分が距離 D^1 であり、これは、外部終端の側部延長部 117 が外部終端から離れるように側部に沿って延在している距離である距離 D^2 よりも、反対の極性の外部終端に近接している。

【0027】

バルクゾーン 120 は、好ましくは、反対の極性の内側導電層との最大のオーバーラップを提供するように、可能な限り大きくなっている。第 2 ゾーン 121 は、バルクゾーンの幅 W よりも狭い幅を具備する領域を有している。第 2 ゾーンの狭くなった領域は、外部終端の側部延長部 117 と第 2 ゾーンの狭くなった部分 118 との間の最も近接した距離が、 D^1 として表されている導電性内側電極と反対の極性の外部終端との間の最も近接した離隔距離と、少なくとも同じ大きさになることを保証している。バルクゾーンの高さ H は、好ましくは、共通の極性を有する外部終端との接触地点から計測される内側導電層の最大長の少なくとも 66% である。25% という低いバルクゾーンの高さの場合にも、正常に稼働することが実証されている。

30

【0028】

代表的な導電性内側電極が図 4 A ~ 図 4 F に概略的に示されており、それぞれの導電性内側電極 111 は、矩形のバルクゾーン 120 と第 2 ゾーン 121 とで示されている。

40

【0029】

図 4 A においては、第 2 ゾーンは半円の形状を有している。半円の形状は、ゾーン全体にわたって同一の半径を具備し、これにより半円形を形成可能である。或いは、半径が変化し、これにより半楕円形状または半長楕円形状を形成することも可能であり、長楕円形状は、それぞれの終点に接した平行な線分によって接続された 2 つの半円形から構成されている。

【0030】

図 4 B においては、第 2 ゾーンは部分的に丸くなった矩形の形状を有する。丸くなった部分は、丸くなったゾーンの全体にわたって同一の半径を具備し、これにより半円形を形

50

成可能であり、或いは、半径が変化し、これにより半楕円形状または半長楕円形状を形成することも可能である。

【0031】

図4Cにおいては、第2ゾーンは、好ましくは、相対的に短い平行な辺をバルクゾーンの反対側に有する台形である。

【0032】

図4Dにおいては、第2ゾーンは、バルクゾーンの幅W未満の長さLを有する矩形である。

【0033】

図4Eにおいては、第2ゾーンは窪んだ台形であり、台形の平行ではない辺が窪んでいる。窪んだ台形は、図4Aとの関係において説明したように、好ましくは、丸くなっており、かつ、丸くなったゾーンの全体にわたって同一の半径を具備し、これにより半円形を形成可能であり、或いは、半径が変化し、これにより半楕円形状または半長楕円形状を形成することも可能である。

10

【0034】

図4Fにおいては、第2ゾーンは、台形である第1の第2ゾーンと半円形である第2の第2ゾーンとの組合せである。

【0035】

第2ゾーンにおいて、任意の丸くなった部分の半径は、第2部分と、反対の極性を有する外部終端との間の離隔を上回るように、外部終端の側部延長部の最も近接した部分と内側導電性電極との間の離隔が十分に大きくなっている。

20

【0036】

誘電性セラミック層は、好ましくは誘電性セラミック組成物を有する。セラミックの主要な構成材料は、たとえば、 $BaTiO_3$ 、 $BaCaTiZrO_3$ 、 $BaCaZrO_3$ 、 $BaZrO_3$ 、 $CaZrO_3$ 、および/または $CaTiO_3$ から製造可能であるが、本発明は、使用されるセラミック誘電材料のタイプ、並びに、当技術分野において既知のその他の誘電性材料、絶縁体、磁気材料、および半導体材料、或いは、これらの組合せに特に限定されるものではない。誘電性セラミック組成物は、貴金属または卑金属の内側電極との関連において使用可能である。相対的に安価な卑金属の電極が最も好ましく、かつ、これらは、非還元性セラミックを必要としており、非還元性セラミックは、電極に対する損傷を伴うことなしに、ニッケルなどの一般的な卑金属の熔融温度未満の還元性雰囲気中において焼結可能であり、これにより、高度な電極の連続性と優れた電気的特性とを有するコンデンサが得られる。

30

【0037】

導電性内側電極は、貴金属または卑金属を有する。一般的な卑金属は、ニッケル、タングステン、モリブデン、アルミニウム、クロミウム、銅、または還元性雰囲気中において焼成可能なこれらの合金を含む。一般的な貴金属は、銀、パラジウム、プラチナ、金、およびこれらの合金である。最も好ましくは、卑金属はニッケルである。

【0038】

外部終端および側部延長部の組成物は、本明細書においては特に限定されず、当技術分野において通常利用されている任意の組成物で十分である。銀、パラジウム、銅、ニッケル、または様々なガラスフリットと混合された内側電極に適合するこれらの金属の合金が、特に好適である。外部端部の終端には、1つまたは複数のめっき層を形成可能である。

40

【0039】

導電性内側電極内における卑金属の使用に起因し、本発明のコンデンサは、好ましくは、還元性雰囲気中において焼成される。還元性雰囲気全体としての平均 PO_2 は、好ましくは $10^{-3} \sim 10^{-18}$ atmであり、コンデンサモリス内の局所領域における PO_2 は、 $\sim 10^{-28}$ atmと低く推定されている(CA. Randall他、「A Structure-Property-Processing Approach Targeted to the Challenges in Capacitive C

50

eramic Devices」、CARTS USA 2006 PROCEEDINGS、3～12、2006年4月3日～6日)。

【0040】

本発明の利点は、一般的に利用されているのと同じの材料と、当業者が習熟している従来のテープ成形プロセスとを使用できることにある。このプロセスにおいては、かなりの部分がチタン酸バリウムを含むX7R誘電体に適合した、好適な卑金属などのセラミックパウダを有機媒質中に分散させ、次いで、テープとして成形する。

【0041】

テープの一部に電極パターンを印刷するが、この場合には、電極パターンは有機媒質を有するニッケルペーストである。

【0042】

本発明の製造プロセスの一例に過ぎないが、選択したセラミック化合物を、水中において、或いは、たとえば、エタノール、イソプロパノール、トルエン、エチルアセテート、プロピルアセテート、ブチルアセテート、またはこれらの混合物などの有機溶剤中において分散剤と混練することにより、セラミックスラリーを調製する。練った後に、バインダおよび可塑剤を追加してレオロジーを調節することにより、テープ成形のためのセラミックスリップを調製する。

【0043】

次いで、テープ成形により、スリップを薄いシートに加工する。シートを乾燥させた後に、たとえば、スクリーン印刷法を使用してシート上に複数の電極をパターンングし、印刷済みのセラミックシートを形成する。

【0044】

ポリカーボネート、ポリエステル、または類似の方法などの物質上に、1)下部カバーを表す所定枚数の印刷されていないセラミックシートと、次いで、2)両側の端部において終端する交互に配置される電極を生成するように、交互に方向が変化する所定枚数の印刷済みのセラミックシートと、3)上部カバーを表す所定枚数の印刷されていないセラミックシートとを積層させることにより、積層グリーンボディを調製する。本発明の誘電材料に応じて、印刷済みのシートおよび印刷されていないシートの様々な積層順序を使用可能である。次いで、20 ~ 120 において積層体をプレスし、すべての積層された層の接着を促進する。次いで、積層グリーンボディを個々のグリーンチップに切断する。

【0045】

貴金属の内側電極で製造されたコンデンサは、最大で1400 以下の温度において、空気中において焼結可能である。卑金属の場合には、約1500 以下の温度において、 $10^{-3} \sim 10^{-18}$ atmの酸素分圧を有する還元性雰囲気中において、セラミックを焼結させる。

【0046】

焼結されたコンデンサには、好ましくは、当技術分野において既知のように、バレルまたはサンドブラストによる端面研磨が施され、この後に、外部電極ペーストを塗布して内側電極の終端を形成する。次いで、更なる焼成を実行し、終端の形成を完了させる。貴金属電極の場合には、この焼成は、通常、約500 ~ 900 の温度において、空気中において実行される。卑金属の場合には、この焼成は、通常、約0.1 ~ 1時間にわたって、約600 ~ 1000 の温度において、窒素雰囲気中において実行される。

【0047】

次いで、外側電極上にニッケルおよびすずの層をめっきすることにより、はんだ付け性を向上させるとともに外側電極の酸化を防止可能である。

【0048】

本発明の特に好適な実施形態が図10A ~ 図10Fに示されており、それぞれの電極は、図4A ~ 図4Fに示されているように、かつ、これらの図との関係において説明したように、バルク領域120と第2領域121とを具備している。図10A ~ 図10Fには、好ましくは形状およびサイズが第2ゾーンと同一である第3領域121'が提供されてい

10

20

30

40

50

る。第2ゾーンと第3ゾーンとは、形状およびサイズにおいて異なるものであってもよいが、これは、以下の説明から更に理解されるように、製造が複雑化することから極めて望ましくない。

【0049】

図10A～図10Fとの関係において説明した対称的な電極の利点を、図11を参照して説明することとする。図11には、利便性のために、矩形のバルク領域と、対称的に配設された台形の第2および第3領域とを具備する導電性領域が示されている。複数の同一の印刷ゾーン701をその上部に有するように、シート700を調製する。それぞれの印刷ゾーンは、狭くなった端部の間において計測される距離Sだけ、隣接する印刷ゾーンから離隔していることが好ましい。実際には、距離Sは、後続の印刷領域の間における短絡またはアーク放電を回避するべく、十分に大きいことを要する。少なくとも0.20mm(0.008インチ)の離隔で十分である。この設計の利点は、上部および下部遮蔽電極と両方の極性を有する電極とを、共通の印刷から製造することができるという点にある。この結果、複数の印刷パターンが不要となり、したがって、製造性が大幅に向上する。一例として、シートは、ライン702および702'に沿って切断可能であり、図示の印刷ゾーンのそれぞれの半体は、図12～図14およびその説明を参照して更に明瞭に理解されるように、完成した製品内において遮蔽電極として機能することになる。同様に、ちょうど印刷ゾーンを分離するように意図されたライン703および703'に沿ってシートを切断し、切断ラインにおいて外部終端に装着することによって、第1極性の活性層を形成することも可能である。同様に、ライン704および704'に沿ってシートを切断し、第2極性の活性層を形成することも可能である。切断ライン702および702'は、印刷ゾーン内において中心に位置することが好ましく、切断ライン703、703'、704、および704'は、印刷ゾーンの内部ぎりぎりのところに位置し、これにより、最終的な外部終端との十分な接触を保證することが好ましい。これらの層は、ライン705および705'に沿って切断され、個々の静電容量ユニットに分離される。

10

20

【0050】

図11の対称的な電極を利用して形成されたコンデンサが、図12の断面図に示されている。図13は、図12のコンデンサのライン13-13に沿った断面図であり、図14は、図12のコンデンサのライン14-14に沿った断面図である。図12～図14において、活性電極1111および1112は、反対の極性を有しており、交互に配置された活性電極は、両側の外部終端1113および1114との電氣的な接触状態にある。タブ1019は、図15に示されている切断パターンから理解されるように、切断パターンの残余物である。これらのタブは、特に好ましいものではないが、切断操作の所産である。遮蔽電極1011、1012、1013、および1014は、活性電極に対して平行なそれぞれの面上に配設されている。遮蔽電極1012および1013は、最も近接した外部終端に対するアーク放電から、隣接する活性電極を保護する遮蔽体として機能する。遮蔽電極1011および1014は、当技術分野において理解されるように、製造の利便のために提供される任意選択の電極である。任意の絶縁層1116は、前述のとおりである。遮蔽電極は、図11との関係において前述した印刷ゾーンの離隔に対応した距離Sだけ、離隔している。

30

40

【0051】

図11～図14との関係における説明から理解されるように、対称的な電極パターンの場合には、隣接するシートを平行な構成においてシフトさせるだけで、遮蔽電極と両方の活性電極とに単一のパターンを使用可能である。この結果、コンデンサの製造の際のシートの配置が大幅に簡素化され、かつ、任意のシートがコンデンサ内の任意の層として機能することになり、これにより、製造することを要する異なる部品数を極小化することができる。

【0052】

実施例

以下の実施例においては、同一の材料から製造され、かつ、0.001インチ(25.

50

4 μm) の同一の焼成後の厚さを有するテープが使用されている。すべての部品は、同一プロセスによって同一材料から製造された 1206 ケースサイズを利用しており、電気的特性に影響を与える唯一の要因は、内部導電性電極の設計の関数であるオーバーラップ面積 A である。これらのコンデンサにはコーティングを施さなかった。導電体の設計については、更に詳細に表 1 および実施例に記述されている。

【0053】

【表 1】

表 1 :

実施例	電極印刷の合計数	活性または中間の活性電極印刷	上部および下部の遮蔽電極印刷
1	40	40	0
2	42	40	2
3	42	40	2
4	42	40	2
5	42	40	2
6	42	40	2
7	42	40	2
8	42	40	2

10

20

【0054】

比較例 1

図 5 に示されている活性オーバーラップパターンを使用して、基本的な MLC を製造した。当業者には理解されるように、この場合には、隣接するシートにおいてウィンドウ内のエリアがオーバーラップしている。

【0055】

比較例 2

中間の活性電極は実施例 1 において説明したものと同一であるが、上部および下部の遮蔽電極パターンによって、更なる最初および最後の印刷を追加した点を除いて、前述の実施例 1 において説明した設計に類似した活性電極設計を使用した。この上部および下部遮蔽電極パターンが図 6 に示されており、ウィンドウ内の部品エリアが、図 5 の印刷されたテープのウィンドウとオーバーラップする。

30

【0056】

比較例 3

実施例 2 において説明した上部および下部遮蔽体の使用に加えて、次の図 7 に示されているように、中間活性電極において側部遮蔽体を使用した。更には、利用可能なオーバーラップエリアを極大化させるとともに、可能な最大の静電容量を実現するべく、2つの側部遮蔽体のみを利用している。また、これらの側部遮蔽体はコンデンサの反対側の端子に接続されるため、側部遮蔽体と活性電極との間の低絶縁経路によって生じる絶縁破壊により、短絡と、破滅的な障害とが発生するであろうことが分かる。

40

【0057】

本発明の実施例 4 ~ 7

実施例 2 および実施例 3 において説明した上部および下部遮蔽体を使用した。前述の図 7 に示されている活性層内の側部遮蔽体が存在していない。この本発明による内部導電体は、電極の第 2 ゾーンを使用して、反対の極性の終端と導電性内側層の端部との間の距離を増大させることにより、側部遮蔽体の必要性を除去している。実施例 1 および実施例 2 と比べた場合に、テーパ化によって利用可能なオーバーラップ面積は減少しているが、この内部導電体は、依然として、実施例 3 と比べて、すべての場合において、相対的に大きな静電容量を維持しつつ、実施例 1 および実施例 2 のいずれよりも高い絶縁破壊強度を実現する。実施例 4、実施例 5、実施例 6、および実施例 7 の本発明による電極設計に

50

において使用された焼成後の寸法が、図 8 を参照して表 2 に要約されている。この結果、表 2 に示された電気的特性に示されているように、高い絶縁破壊強度を維持しつつ、静電容量を極大化可能である。

【 0 0 5 8 】

【表 2】

表 2 :

実施例	A ⁴ (mm)	A ⁴ (インチ)	D ⁴ (mm)	D ⁴ (インチ)
4	0.998	0.0393	0.500	0.0197
5	2.02	0.0795	0.500	0.0197
6	0.998	0.0393	0.813	0.0320
7	2.02	0.0795	0.813	0.0320

10

【 0 0 5 9 】

本発明の実施例 8

半円にテーパ化された設計を電極の端部において使用した。この場合には、電極の最大長 (A⁴) は焼成後において 2.02 mm (0.0795 インチ) であり、これは、実施例 5 および実施例 7 と同一である。中間活性印刷が図 9 に示されている。実施例 1 ~ 実施例 8 の電気的特性が表 3 に要約されている。

【 0 0 6 0 】

20

【表 3】

表 3 :

実施例	静電容量および損失係数 50 個					空気中における絶縁破壊強度 50 個 (VDC)			
	48 時間にわたる静電容量の平均値 (nF)	静電容量の標準偏差 (nF)	静電容量の % 標準偏差	48 時間にわたる損失係数の平均値 (%)	損失係数の標準偏差 (%)	平均値	最大値	最小値	標準偏差
1	137.48	0.86	0.63%	1.42	0.039	972	1350	730	146
2	141.00	1.44	1.02%	1.48	0.024	1347	1720	1060	156
3	81.01	0.74	0.91%	1.47	0.015	1712	2140	1120	224
4	85.34	0.55	0.64%	1.49	0.010	1504	2070	1150	203
5	98.21	0.86	0.88%	1.35	0.029	1653	1860	1270	118
6	98.09	1.44	1.47%	1.41	0.028	1635	1860	1210	166
7	109.06	0.74	0.68%	1.44	0.022	1635	1840	1350	138
8	107.37	0.63	0.58%	1.46	0.027	1603	1830	1150	188

30

【 0 0 6 1 】

この電気的データは、実施例 4、実施例 5、実施例 6、実施例 7、および実施例 8 において説明した設計によって製造された MLC の平均静電容量が、比較例 3 よりも大きいことを示している。実施例 4 は、実施例 3 の特許された設計における 81.01 nF と比べて、85.34 nF の静電容量を具備している。実施例 4 は、実施例 3 よりも 5.3% だけ大きな静電容量を具備している。表 3 は、これらの静電容量の計測値と関連した標準偏差 () を示している。実施例 3 および実施例 4 と関連した 3 は、それぞれ、2.2 nF および 1.65 nF であり、4.33 nF という静電容量の増分は、これらを組み合わせたもの (3.87 nF) よりも大きいため、この結果は重要である。実施例 4、実施例 5、実施例 6、および実施例 7 における最小絶縁破壊強度は、すべての場合において、実施例 3 において記録された 1120 V という最小値を越えている。最小絶縁破壊強度は、設計能力の優れたインジケータであり、したがって、実施例 4、実施例 5、実施例 6、実施例 7、および実施例 8 に開示されている新しい設計は、類似の電圧能力を有する実

40

50

施例 3 と比べて、増大した静電容量を提供する。本発明は、1120 ボルトを越える絶縁破壊電圧を有するコンデンサを提供する。

【0062】

また、実施例 1 および実施例 2 は最大の静電容量を具備してはいるが、これらの実施例の絶縁破壊強度は、その他の実施例のいずれのものよりも小さいことに留意されたい。更には、最大の最小絶縁破壊電圧は、実施例 7 の場合の 1350 V であり、本発明による設計において得られる最大の静電容量は、実施例 3 よりも 34.6 % だけ大きい静電容量であることを観察可能である。実施例 8 において説明した半円形の電極パターンは、実施例 7 に類似した静電容量を具備しているが、平均、最大、および最小 U V B D は、いずれも、実施例 8 のほうがわずかに小さい。

10

【0063】

本発明による実施例 9 ~ 12

それぞれの層について図 15 の電極パターンを使用し、MLCC の 4 つのバッチを製造した。図 15 において、切断ボックス 1501 に示されているパターンで切断することにより、上部および下部遮蔽層を最終的に形成した。切断ボックス 1502 に示されているパターンで切断することにより、第 1 極性の活性端子および関連するタブを最終的に形成し、かつ、切断ボックス 1503 に示されているパターンで切断することにより、第 2 極性の活性端子および関連するタブを最終的に形成した。それぞれの層の焼成後の厚さは、25.4 μm (0.001 インチ) であった。44 個の層を使用して、それぞれの MLCC を形成した。それぞれのバッチの電気的特性が表 4 に提供されている。

20

【0064】

【表 4】

表 4 :

実施例	静電容量および損失係数 50 個					空気中における絶縁破壊強度 50 個			
	48 時間にわたる静電容量の平均値 (nF)	静電容量の標準偏差 (nF)	静電容量の % 標準偏差	48 時間にわたる損失係数の平均値 (%)	損失係数の標準偏差 (%)	平均値	最大値	最小値	標準偏差
9	95.57	1.58	1.65%	1.24	0.013	1781	2140	1330	256
10	95.71	1.04	1.09%	1.24	0.012	1846	2170	1420	202
11	94.13	0.99	1.06%	1.10	0.013	1810	1930	1590	100
12	94.85	0.87	0.92%	1.10	0.014	1837	2050	1690	103

30

【0065】

表 4 に提示されているデータから理解することができるように、単一電極パターンにより、大きな静電容量と、別の方法では入手不可能である高い絶縁破壊電圧とが提供される。静電容量の値は、米国特許第 7,336,475 号の実施例 3 に提示されているものを越えており、遮蔽体として使用されている追加の 2 つの電極印刷に起因した追加の静電容量も許容されている。上部および下部遮蔽体内におけるギャップの形成に起因して、米国特許第 7,336,475 号の教示内容においては、単一パターンを使用することができないであろう。

40

【0066】

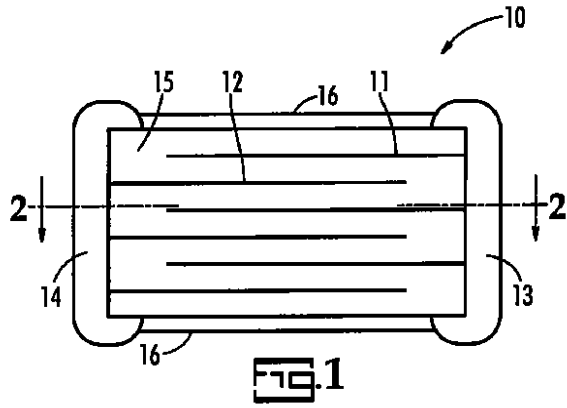
本明細書においては、現時点において従来技術によって入手可能なものと比べて、大きな静電容量と増大した処理電圧能力とを提供する高電圧コンデンサ設計について説明した。

【0067】

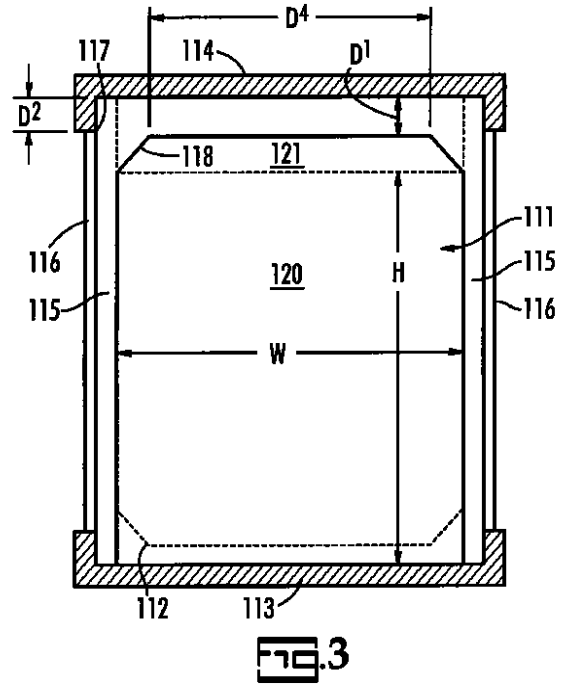
以上、限定を伴うことなしに、好適な実施例を具体的に参照し、本発明について説明した。当業者は、添付の請求項に更に具体的に規定されている本発明の範囲に含まれるが具体的には記述されていない更なる変更、実施例、および例について理解するであろう。

50

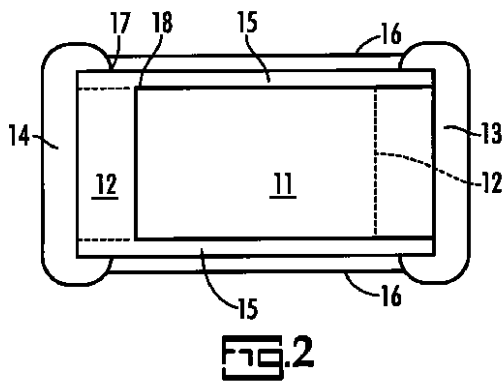
【 図 1 】



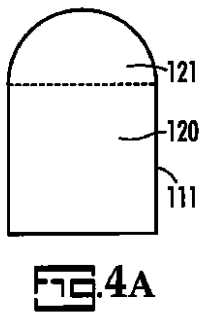
【 図 3 】



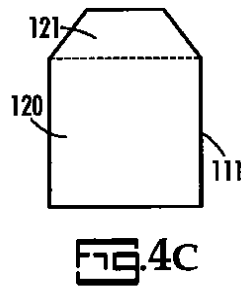
【 図 2 】



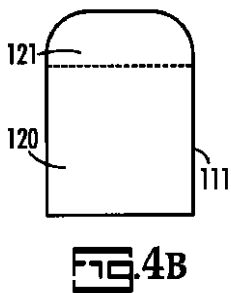
【 図 4 A 】



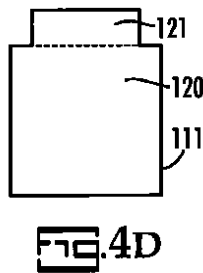
【 図 4 C 】



【 図 4 B 】



【 図 4 D 】



【 図 4 E 】

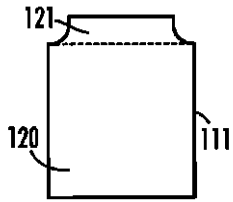


FIG. 4E

【 図 4 F 】

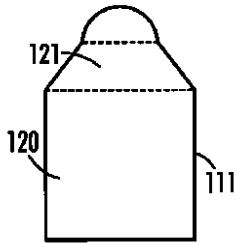


FIG. 4F

【 図 5 】

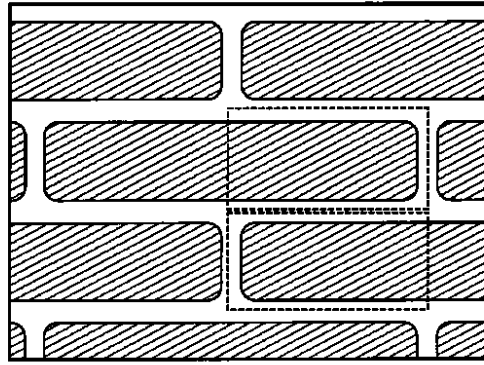


FIG. 5

【 図 6 】

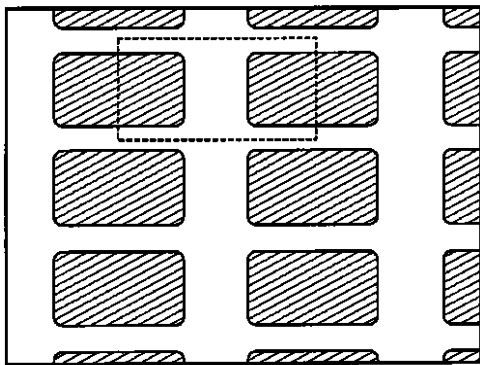


FIG. 6

【 図 7 】

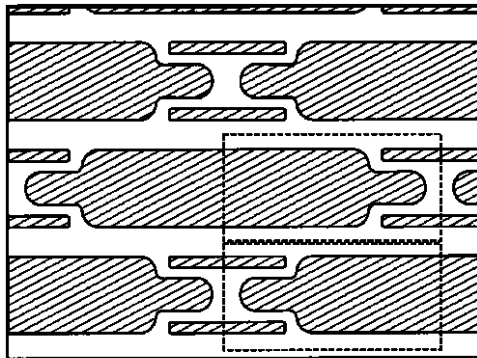


FIG. 7

【 図 8 】

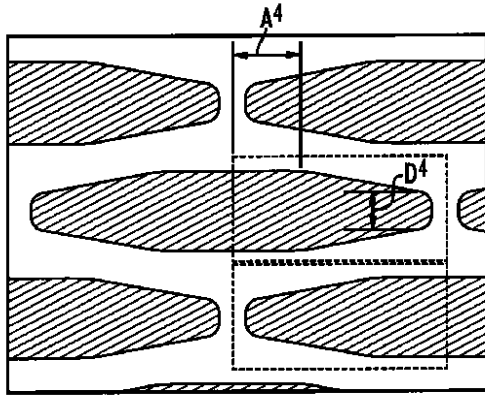


FIG.8

【 図 9 】

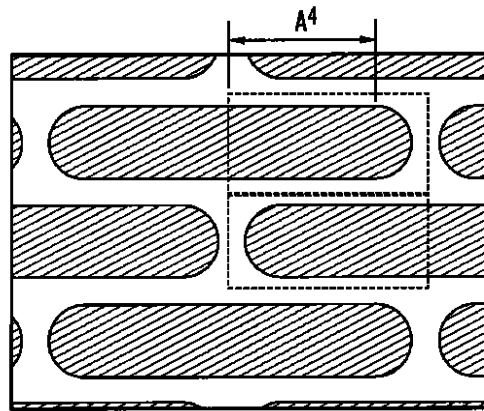


FIG.9

【 図 10 A 】

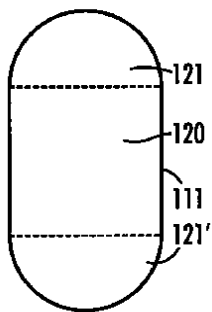


FIG.10A

【 図 10 B 】

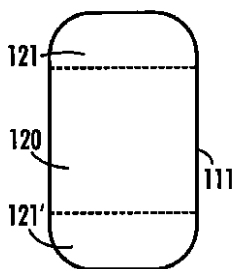


FIG.10B

【 図 10 C 】

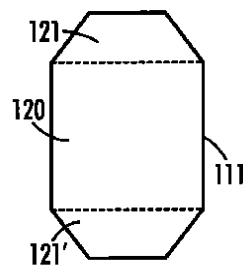


FIG.10C

【 図 10 D 】

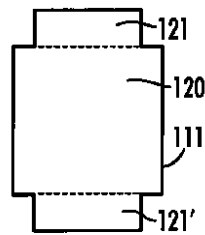
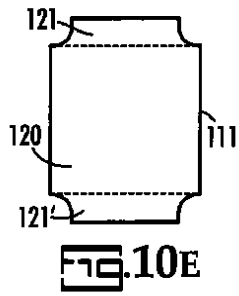
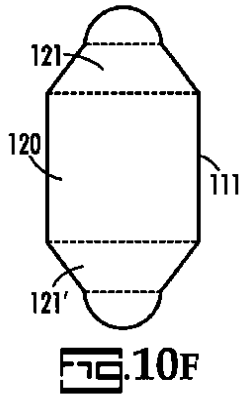


FIG.10D

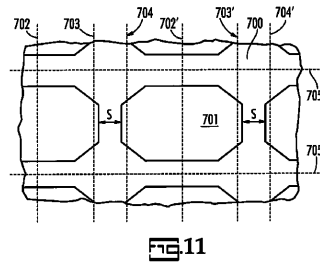
【 図 1 0 E 】



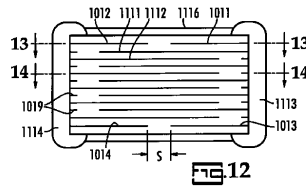
【 図 1 0 F 】



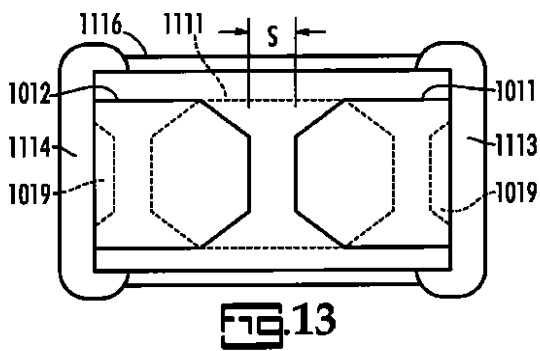
【 図 1 1 】



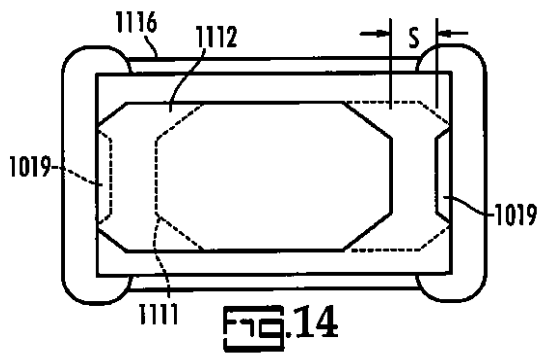
【 図 1 2 】



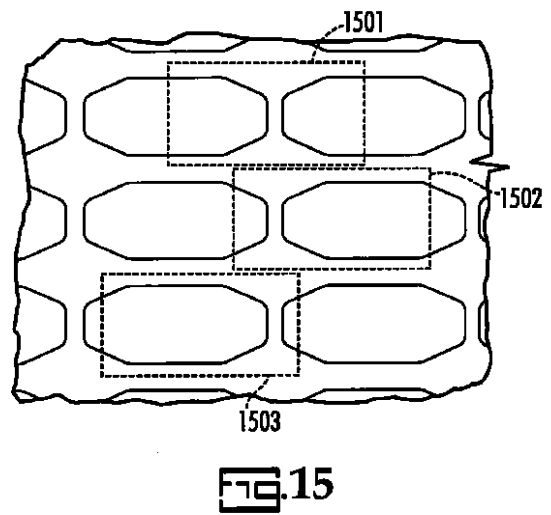
【 図 1 3 】





【 図 1 4 】



【 図 1 5 】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/US2010/040754
A. CLASSIFICATION OF SUBJECT MATTER		
<i>H01G 4/12(2006.01)i, H01G 4/30(2006.01)i</i>		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H01G 4/12; C04B 33/32; H01G 4/32; H01G 4/00		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean utility models and applications for utility models Japanese utility models and applications for utility models		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) eKOMPASS(KIPO internal) & Keywords: capacitor, internal, external, distance, perpendicular		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 6052272 A1 (KURODA; YOICHI et al.) 18 April 2000 See the abstract, figures 1- 2(b), claim 1	1-30
A	US 2003-0142457 A1 (ESBJORN ERIKSSON et al.) 31 July 2003 See the abstract, claim 1	1-30
A	US 2004-0051216 A1 (YUKI NAKANO et al.) 18 March 2004 See the abstract, claim 1	1-30
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
Date of the actual completion of the international search 25 FEBRUARY 2011 (25.02.2011)		Date of mailing of the international search report 25 FEBRUARY 2011 (25.02.2011)
Name and mailing address of the ISA/KR  Korean Intellectual Property Office Government Complex-Daejeon, 139 Seonsa-ro, Seo-gu, Daejeon 302-701, Republic of Korea Facsimile No. 82-42-472-7140		Authorized officer LEE, SANG MIN Telephone No. 82-42-481-8464 

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/US2010/040754

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 6052272 A1	18.04.2000	EP 0866479 A2	23.09.1998
		EP 0866479 A3	05.11.2003
		JP 10-261546 A	29.09.1998
		KR 10-0270887 B1	01.11.2000
US 2003-0142457 A1	31.07.2003	AT 403226 T	15.08.2008
		AU 2001-28967 A1	31.07.2001
		AU 2001-28967 B2	21.10.2004
		BR 0107608 A	15.10.2002
		CA 2396187 A1	26.07.2001
		CA 2396187 C	09.11.2010
		CN 1401125 A	05.03.2003
		CN 1401125 A0	05.03.2003
		CN 1401125 B	28.04.2010
		CN 1401125 C	28.04.2010
		EP 1254466 A1	06.11.2002
		EP 1254466 B1	30.07.2008
		EP 1254466 B8	15.10.2008
		ES 2310555 T3	16.01.2009
		JP 2003-521115 A	08.07.2003
		JP 2003-521115 T	08.07.2003
		SE0000117A	15.07.2001
		SE0000117D0	14.01.2000
		SE0000117L	15.07.2001
		SE515883C2	22.10.2001
US 6894886 B2	17.05.2005		
WO 01-54151 A1	26.07.2001		
US 2004-0051216 A1	18.03.2004	JP 2002-305124 A	18.10.2002
		KR 10-0428961 B1	28.04.2004
		US 2002-0075632 A1	20.06.2002
		US 6785121 B2	31.08.2004
		US 7335329 B2	26.02.2008

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

(72)発明者 マギー ジェームズ アール .

アメリカ合衆国 29681 サウスカロライナ州 シンプソンヴィル チョウク ヒル コート
605

(72)発明者 ジョーンズ ロニー ジー .

アメリカ合衆国 29617 サウスカロライナ州 グリーンヴィル セーラム コート 104

Fターム(参考) 5E001 AB03 AC02 AC03 AC10 AE02 AE03 AF06

5E082 AB03 BB04 BC35 CC03 CC13 EE04 EE23 EE35 FF05 FG04

FG26 FG46 GG10