



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 11 2006 001 036 T5** 2008.02.28

(12)

Veröffentlichung

der internationalen Anmeldung mit der
(87) Veröffentlichungs-Nr.: **WO 2006/114267**
in deutscher Übersetzung (Art. III § 8 Abs. 2 IntPatÜG)
(21) Deutsches Aktenzeichen: **11 2006 001 036.0**
(86) PCT-Aktenzeichen: **PCT/EP2006/003795**
(86) PCT-Anmeldetag: **25.04.2006**
(87) PCT-Veröffentlichungstag: **02.11.2006**
(43) Veröffentlichungstag der PCT Anmeldung
in deutscher Übersetzung: **28.02.2008**

(51) Int Cl.⁸: **H01L 23/498** (2006.01)

(30) Unionspriorität:

11/115,401	27.04.2005	US
11/374,419	14.03.2006	US

(71) Anmelder:

Infineon Technologies AG, 85579 Neubiberg, DE

(74) Vertreter:

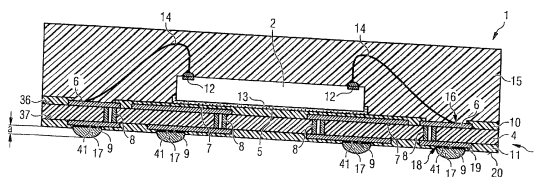
Schweiger & Partner, 80333 München

(72) Erfinder:

Birzer, Christian, 93133 Burglengenfeld, DE; Bock, Gerald, 93049 Regensburg, DE; Ort, Thomas, 93059 Regensburg, DE; Rakow, Bernd, 93049 Regensburg, DE; Schaetzler, Bernhard, 93049 Regensburg, DE; Schott, Albert, 93182 Duggendorf, DE; Steiner, Rainer, 93049 Regensburg, DE; Waidhas, Bernd, 93186 Pettendorf, DE; Walter, Jürgen, 93049 Regensburg, DE

(54) Bezeichnung: **Elektronisches Bauelement und elektronische Anordnung**

(57) Hauptanspruch: Elektronisches Bauelement, umfassend:
einen Halbleiterchip; und
ein Substrat, wobei das Substrat Nachfolgendes umfasst:
einen dielektrischen Körper mit einer ersten Oberfläche und einer zweiten Oberfläche;
eine Vielzahl von auf der ersten Oberfläche angeordneten ersten Kontaktbereichen; und
eine Vielzahl von auf der zweiten Oberfläche angeordneten zweiten Kontaktbereichen, wobei die Vielzahl von zweiten Kontaktbereichen eines aus Kupfer und einer Kupferlegierung umfasst;
eine erste auf der zweiten Oberfläche angeordnete Isolierschicht, wobei die erste Isolierschicht eine Vielzahl von ersten Durchbrüchen umfasst, wobei jeder erste Durchbruch auf einem zugehörigen zweiten Kontaktbereich angeordnet ist; und
eine Vielzahl von Erhebungen, wobei jede Erhebung auf einem zugehörigen zweiten Kontaktbereich angeordnet ist, wobei die Erhebungen eine unverbleite Lotpaste umfassen.



Beschreibung

[0001] Die vorliegende Erfindung bezieht sich auf elektronische Bauelemente und elektronische Anordnungen.

[0002] Halbleiterbaugruppen einschließlich eines Halbleiterchips werden typischerweise auf ein Substrat, wie zum Beispiel eine gedruckte Leiterplatte (Printed Circuit Board – PCB) montiert, die andere elektronische Bauelemente umfasst. Leiterbahnen des PCB stellen die erwünschten elektrischen Verbindungen zwischen den unterschiedlichen elektronischen Bauelementen zur Verfügung. Das PCB formt typischerweise ein elektronisches Subsystem zu Verwendung in einer bestimmten Ware oder einem bestimmten Bereich von Waren aus.

[0003] Diese gedruckten Leiterplatten werden häufig in einer Vielfalt von Situationen verwendet, in denen die gedruckte Leiterplatte und die Halbleiterbaugruppen wiederholter mechanischer Beanspruchung unterliegen. Dies kann auf Grund von Rissen des Subsystems in der Verbindung zwischen dem Bauelement und der gedruckten Leiterplatte zu einem Ausfall führen. Dies ist im Besonderen ein Problem bei Konsumartikeln, wie zum Beispiel Mobiltelefonen.

[0004] Halbleiterbaugruppen und elektronische Anordnungen, die mechanischer Beanspruchung besser standhalten können und weniger teuer hergestellt werden können, sind wünschenswert. Außerdem ist es wünschenswert, auf Blei basiertes Lot für das Montieren und das elektrische Verbinden elektronischer Bauelemente mit gedruckten Leiterplatten zu vermeiden, da unverbleite Lotverbindungen oft weniger mechanisch robust sind als elektrische Verbindungen, die durch auf Blei basierendem Lot zur Verfügung gestellt werden.

[0005] Entsprechend der vorliegenden Erfindung kann ein elektronisches Bauelement kostengünstig hergestellt und unter Verwendung von unverbleitem Lot zuverlässig auf eine gedruckte Leiterplatte montiert werden. Weiterhin kann eine elektronische Anordnung solch ein auf eine gedruckte Leiterplatte montiertes elektronisches Bauelement umfassen.

[0006] Entsprechend der vorliegenden Erfindung umfasst ein elektronisches Bauelement einen Halbleiterchip und ein Substrat. Das Substrat umfasst einen dielektrischen Körper mit einer ersten Oberfläche und einer zweiten Oberfläche, eine Vielzahl von ersten Kontaktbereichen, die auf der ersten Oberfläche angeordnet sind, und eine Vielzahl von zweiten Kontaktbereichen, die auf der zweiten Oberfläche angeordnet sind. Die Vielzahl von zweiten Kontaktbereichen umfasst eines aus Kupfer und einer Kupferlegierung. Eine erste Isolierschicht ist auf der zweiten Oberfläche angeordnet, und die erste Isolierschicht

umfasst eine Vielzahl von ersten Durchbrüchen. Auf jedem der zweiten Kontaktbereiche befindet sich einer der Vielzahl von ersten Durchbrüchen. Eine Vielzahl von Erhebungen wird ebenfalls zur Verfügung gestellt, wobei auf jeder der Vielzahl von zweiten Kontaktbereichen eine Erhebung angeordnet ist und die Vielzahl von Erhebungen unverbleite Lotpaste umfasst.

[0007] Die obigen und noch weitere Ziele, Merkmale und Vorteile der vorliegenden Erfindung werden offensichtlich bei der Betrachtung der nachfolgenden detaillierten Beschreibung von spezifischen Ausführungsformen, im Besonderen wenn diese in Verbindung mit den begleitenden Figuren ausgeführt wird, in denen gleiche Bezugszeichen in den verschiedenen Figuren verwendet werden, um gleiche Komponenten zu bezeichnen.

[0008] [Fig. 1](#) beschreibt eine Ansicht im Querschnitt auf eine LGA Baugruppe einschließlich unverbleiter Lötverbindungen entsprechend einer ersten Ausführungsform der Erfindung.

[0009] [Fig. 2](#) beschreibt eine Ansicht im Querschnitt auf eine elektronische Anordnung einschließlich einer LGA Baugruppe entsprechend einer zweiten Ausführungsform der Erfindung.

[0010] [Fig. 3](#) beschreibt eine Ansicht im Querschnitt auf eine elektronische Anordnung einschließlich einer LGA Baugruppe entsprechend einer dritten Ausführungsform der Erfindung.

[0011] [Fig. 4](#) beschreibt eine Ansicht im Querschnitt auf ein Detail von einem außen liegenden Baugruppenkontakt entsprechend der Erfindung.

[0012] [Fig. 5](#) ist ein Graph, der die Ergebnisse von Fallprüfungen für Baugruppen mit unterschiedlichen Lötstopplacköffnungen und Lotkugeln mit unterschiedlichen Durchmessern zeigt.

[0013] [Fig. 6](#) ist ein Graph, der die Ergebnisse von Fallprüfungen für Baugruppen mit unterschiedlichen Lötstopplacköffnungen und Lotkugeln mit unterschiedlichen Durchmessern zeigt.

[0014] Ein elektronisches Bauelement entsprechend der Erfindung umfasst einen Halbleiterchip und ein Substrat. Das Substrat umfasst einen dielektrischen Körper mit einer ersten oberen Oberfläche und einer zweiten unteren Oberfläche. Eine Vielzahl von ersten, innen liegenden Baugruppenkontaktbereichen ist auf der oberen Oberfläche des Substrats angeordnet und eine Vielzahl von zweiten außen liegenden Baugruppenkontaktbereichen ist auf der unteren Oberfläche angeordnet. Die innen liegenden Kontaktbereiche oder Felder sind mit den außen liegenden Kontaktbereichen oder Feldern durch elek-

trisch leitende Bahnen verbunden, die auf den oberen und unteren Oberflächen des Substrats angeordnet sind, und durch elektrisch leitende Durchkontaktierungen, die sich der Dicke nach von der oberen zur unteren Oberfläche des Substrats erstrecken. Diese Art des Substrats weist eine Einzelschichtanordnung auf.

[0015] Alternativ dazu sind, wenn das Substrat eine Vielschichtanordnung aufweist, zusätzlich zu den oberen und unteren Oberflächen elektrisch leitende Bahnen auf Schichten innerhalb des Körpers des Substrats angeordnet. Bei dieser Art der Anordnung erstrecken sich Durchkontaktierungen der Dicke nach durch jede der Schichten des Substrats, um die Leiterbahnen auf den unterschiedlichen Schichten elektrisch zu verbinden, und um elektrisch leitende Pfade von den innen liegenden Kontaktbereichen zu den außen liegenden Kontaktbereichen zur Verfügung zu stellen. Die Substrate sind auch als Verbundstoffe bekannt. Die Vielzahl von zweiten außen liegenden Kontaktbereichen umfasst Kupfer, oder eine auf Kupfer basierte Legierung.

[0016] Eine erste Isolierschicht ist auf der unteren Oberfläche des dielektrischen Körpers angeordnet. Die Isolierschicht besteht aus einem elektrisch isolierenden Material und einer Lötstopplackschicht. Eine Lötstopplackschicht umfasst Material, das durch Lot nicht benetzt wird. Die erste Isolierschicht umfasst eine Vielzahl der ersten Durchbrüche oder Durchgangsöffnungen. Auf jedem der außen liegenden Kontaktbereiche befindet sich ein Durchbruch, zum Beispiel in Richtung des lateralen Zentrums. Deshalb verbleibt mindestens der zentrale Teilbereich von jedem der zweiten Kontaktbereiche frei von der Isolierschicht. Die außen liegende Oberfläche der Isolierschicht stellt die außen liegende untere Oberfläche des elektronischen Bauelements zur Verfügung.

[0017] Das elektronische Bauelement umfasst auch eine Vielzahl von Erhebungen zum Befestigen auf und zum elektrischen Verbinden des elektronischen Bauelements mit einer gedruckten Leiterplatte. Auf jedem der Vielzahl von zweiten Kontaktbereichen ist eine Erhebung angeordnet.

[0018] Gemäß der Erfindung kann die Vielzahl von Erhebungen unverbleite Lotpaste umfassen. Eine Lotpaste umfasst das Lotmaterial in der Form von Partikeln, die in einem Bindemittel, das heißt einer organischen Zusammensetzung gehalten werden, um die Konsistenz einer Paste aufzuweisen. Eine Lotpaste kann deshalb durch Verteilen oder durch Siebdruckverfahren bei Raumtemperatur auf die Kontaktbereiche aufgebracht werden.

[0019] Alternativ umfasst die Vielzahl von Erhebungen ein unverbleites Lot, das durch Platzieren einer Kugel aus unverbleitem Lot auf jeden der zweiten

Vielzahl von Kontaktbereichen und Ausführen einer Wärmebehandlung zur Verfügung gestellt wird, so dass das Lot schmilzt oder erneut fließt, um die Kugel mit dem Kontaktbereich zu verbinden.

[0020] Ein elektronisches Bauelement entsprechend der Erfindung umfasst ein unverbleites Lot und Kontaktbereiche, die Kupfer umfassen. Die Verwendung von weiteren metallischen Schichten, um die Kupferkontaktbereiche zu bedecken und um so einen Korrosionsschutz zur Verfügung zu stellen, wird vermieden. Das Bereitstellen einer unverbleiten Lotpaste, die die Kupferkontaktbereiche kontaktiert, verbessert die Bindung zwischen dem unverbleiten Material der Lotpaste und dem Kupfer. Deshalb ist die Fähigkeit der elektronischen Bauelemente, mechanischer Beanspruchung standzuhalten, verbessert.

[0021] Die unverbleite Lotpaste, die unverbleiten Lotkugeln und die Vielzahl von Erhebungen umfassen deshalb zum Beispiel ein unverbleites Lot aus Zinn, Silber und Kupfer (SnAgCu). Solche unverbleiten Lotpasten und unverbleiten Lotkugeln sind breit verfügbar, so dass die Herstellungskosten nicht erhöht werden und die Rückflussbedingungen gut definiert sind, so dass zuverlässige elektrische Verbindungen ausgeformt werden können. In einer Ausführungsform besteht die Vielzahl von Erhebungen in Masseanteilen im Wesentlichen aus 4% Ag, 0,5% Cu und der Rest aus Sn. Diese Zusammensetzung, wie hierin beschrieben, wird als SnAg 4 Cu 0,5 abgekürzt.

[0022] In einer weiteren Ausführungsform der Erfindung umfasst die Vielzahl von Erhebungen in Masseanteilen $1\% \leq \text{Ag} \leq 2\%$, $0,3\% \leq \text{Cu} \leq 1,5\%$, eines oder mehrere aus der Gruppe bestehend aus $0,005\% \leq \text{Sb} \leq 1,5\%$, $0,05\% \leq \text{Zn} \leq 1,5\%$, $0,05\% \leq \text{Ni} \leq 1,5\%$ und $0,05\% \leq \text{Fe} \leq 1,5\%$, und dem entsprechenden Ausgleichsanteil an Sn, wobei die Gesamtmenge an Sb und Zn und Ni und Fe kleiner oder gleich 1,5% ist. In einer weiteren Ausführungsform der Erfindung besteht die Vielzahl von Erhebungen in Masseanteilen im Wesentlichen aus 1,2% Ag, 0,5% Cu, 0,05% Ni und der Rest aus Sn. Diese Zusammensetzung, wie hierin beschrieben, wird als SnAg 1,2 Cu 0,5 Ni 0,05 abgekürzt.

[0023] In einer Ausführungsform der Erfindung weist das Substrat eine Einzelschichtanordnung auf. In einer alternativen Ausführungsform weist das Substrat eine Vielschichtanordnung auf.

[0024] Jede der Vielzahl von Erhebungen füllt zum Beispiel jeden der Vielzahl von ersten Durchbrüchen im Wesentlichen aus und ragt nach außen aus dem ersten Durchbruch heraus. Die unverbleite Lotpaste kontaktiert die Seitenwände des ersten Durchbruchs. Alternativ wird eine unverbleite Loterhebung ausgeformt durch Verbinden einer unverbleiten Lotkugel

mit dem außen liegenden Kontaktfeld und durch erneutes Verflüssigen oder teilweises erneutes Verflüssigen des Lots, Schmelzen des Lots und Ausformen einer Vielzahl von Erhebungen, die mit den zweiten Kontaktbereichen verbunden sind. Die innen liegenden Seitenwände der ersten Durchbrüche steuern die laterale Ausbreitung des Lots und deshalb füllt jede der Vielzahl von unverbleiten Loterhebungen jede der Vielzahl von ersten Durchbrüchen im Wesentlichen aus.

[0025] Eine vorstehende Erhebung stellt ein positives Abstandsstück zwischen der außen liegenden Oberfläche des elektronischen Bauelements und der Oberfläche der gedruckten Leiterplatte zur Verfügung. Dies erhöht die Zuverlässigkeit des Montageprozesses und verbessert die Zuverlässigkeit der zwischen dem elektronischen Bauelement und der gedruckten Schaltung ausgeformten Verbindungen.

[0026] Die ersten Durchbrüche können lateral im Wesentlichen kreisförmig sein. Die Vielzahl von Erhebungen weist zum Beispiel eine im Wesentlichen gewölbte Form auf, in der die Spitze der Kuppel nach außen hin aus der außen liegenden Oberfläche der Isolierschicht herausragt. Diese Anordnung stellt einen mechanisch zuverlässigen elektrischen Kontakt zur Verfügung, wenn das elektronische Bauelement auf die gedruckte Leiterplatte montiert wird, da mechanische Beanspruchung gleichförmiger um die Erhebung herum verteilt wird.

[0027] Jeder der Vielzahl von ersten Durchbrüchen weist einen Durchmesser auf, der etwa 50% größer ist als der Durchmesser von jeder der Vielzahl von unverbleiten Loterhebungen oder der unverbleiten Lotkugeln, die auf den zweiten Kontaktbereichen angeordnet sind. Die Beziehung zwischen dem Durchmesser der ersten Durchbrüche und dem Durchmesser der unverbleiten Lotkugeln wird mit Hilfe des Durchmessers der unverbleiten Lotkugeln definiert, bevor das Lot teilweise oder völlig erneut verflüssigt wird, um das Lot mit dem Kontaktbereich zu verbinden.

[0028] Während des Aufschmelzlötprozesses schmilzt das Lot und füllt die laterale Fläche des ersten Durchbruchs. Deshalb werden die lateralen Dimensionen der zweiten Kontaktbereiche durch die Lotmaske festgelegt und stellen deshalb einen Durchbruch vom Typ SMD dar. Die innen liegenden Seitenwände des ersten Durchbruchs steuern deshalb die laterale Ausbreitung des geschmolzenen Lots, so dass eine unverbleite Loterhebung ausgeformt wird. Die laterale Größe der Basis der erneut verflüssigten unverbleiten Loterhebung ist deshalb etwa die gleiche wie die laterale Größe des zweiten Kontaktbereichs.

[0029] In einer Ausführungsform weist jeder der

Vielzahl von ersten Durchbrüchen einen Durchmesser von etwa 450 Mikrometern auf, und jede der Vielzahl von unverbleiten Loterhebungen weist einen Durchmesser von etwa 300 Mikrometern auf, bevor das Lot erneut verflüssigt wird.

[0030] In einer Ausführungsform der Erfindung besteht jede der Vielzahl von unverbleiten Loterhebungen im Wesentlichen aus SnAg 1,2 Cu 0,5 Ni 0,05 (in Masseanteilen 1,2% Ag, 0,5% Cu, 0,05% Ni und der Rest aus Sn) und weist einen Durchmesser von etwa 500 Mikrometern auf, bevor das Lot erneut verflüssigt wird, und die Vielzahl von ersten Durchbrüchen weist einen Durchmesser von etwa 400 Mikrometern auf.

[0031] In einer Ausführungsform der Erfindung besteht jede der Vielzahl von unverbleiten Loterhebungen im Wesentlichen aus SnAg 1,2 Cu 0,5 Ni 0,05 (in Masseanteilen 1,2% Ag, 0,5% Cu, 0,05% Ni und der Rest aus Sn) und weist einen Durchmesser von etwa 300 Mikrometern auf, bevor sie erneut verflüssigt wird, und die Vielzahl von ersten Durchbrüchen weist einen Durchmesser von etwa 450 Mikrometern auf.

[0032] Es kann auch eine Schicht aus schützendem organischem Material auf den außen liegenden Kontaktbereichen aus Kupfer angeordnet werden. Die Schicht aus organischem Material schützt die Oberfläche des Kupferkontakts während des Zusammensetzens des elektronischen Bauelements vor Korrosion. Die Erhebung umfasst unverbleite Lotpaste, oder eine unverbleite Lotkugel wird in diesem Fall auf die organische Schutzschicht angebracht. Während des Aufschmelzlötprozesses, der bei hohen Temperaturen stattfindet, zerfällt das organische Material, so dass durch eine intermetallische Schicht aus Zinn und Kupfer eine elektrische Verbindung mit geringem Widerstand zwischen dem Kupferkontaktbereich und der unverbleiten Loterhebung ausgeformt wird.

[0033] Der Halbleiterchip ist elektrisch leitfähig mit der Vielzahl von ersten innen liegenden Kontaktbereichen verbunden, die auf der ersten oberen Oberfläche des Substrats angeordnet sind.

[0034] In einer Ausführungsform der Erfindung ist der Halbleiterchip elektrisch durch eine Vielzahl von Drahtverbindungen mit dem Substrat verbunden, die sich zwischen den auf der aktiven Oberfläche des Chips angeordneten Chipkontaktfeldern und den ersten Kontaktbereichen erstrecken. Das elektronische Bauelement umfasst weiterhin plastisches Kapselungsmaterial, das den Halbleiterchip, die Verbindungsdrähte und die erste Oberfläche des Substrats verkapselt. Die außen liegenden Oberflächen des Kapselungsmaterials stellen die außen liegenden Oberflächen der Baugruppe zur Verfügung. Das Kapselungsmaterial schützt den Halbleiterchip einerseits vor der Umgebung, im Besonderen vor Feuchtigkeit, und stellt andererseits auch einen Schutz vor mecha-

nischer Beanspruchung zur Verfügung.

[0035] In einer alternativen Ausführungsform der Erfindung ist der Halbleiterchip elektrisch durch ein Flip-Chip-Verfahren mit dem Substrat verbunden. Die Vielzahl der ersten Kontaktbereiche ist in Richtung des lateralen Zentrums der ersten Oberfläche des Substrats angeordnet und weist eine laterale Anordnung auf, die der lateralen Anordnung der Chipkontaktfelder entspricht. Die aktive Oberfläche des Halbleiterchips liegt deshalb der ersten Oberfläche des Substrats gegenüber, und der Halbleiterchip ist elektrisch mit dem Substrat verbunden durch eine Vielzahl von Flip-Chip-Kontakten, die durch Lotkugeln zur Verfügung gestellt werden. Eine Lotkugel ist direkt zwischen einem Chipkontaktfeld und dessen zugehörigem ersten Kontaktfeld angeordnet, das auf der oberen Oberfläche des Substrats angeordnet ist.

[0036] Der zwischen der aktiven Oberfläche des Halbleiterchips und der ersten Oberfläche des Substrats ausgeformte Hohlraum kann durch Unterfüllungsmaterial ausgefüllt werden. In dieser Ausführungsform bleibt die rückseitige Seite des Halbleiterchips frei und ist nicht eingegossen. Alternativ ist der Halbleiterchip in einer weiteren Ausführungsform so durch ein Kunststoffmaterial eingegossen, dass die passive rückseitige Seite und die Seitenflächen des Chips in den Formwerkstoff eingebettet sind. Das plastische Kapselungsmaterial verkapselt deshalb den Halbleiterchip und die Vielzahl von Flip-Chip-Kontakten.

[0037] Das Substrat gemäß der Erfindung kann in einer Vielfalt von Arten von elektronischen Bauelementen verwendet werden, in denen der Halbleiterchip entweder durch Verbindungsdrähte oder Flip-Chip-Kontakte elektrisch mit dem Substrat verbunden ist. Das elektronische Bauelement kann auch von der Ausführungsform eines vergossenen oder eines freiliegenden Chips sein.

[0038] Die Erfindung stellt auch elektronische Anordnungen zur Verfügung, die ein elektronisches Bauelement und eine gedruckte Leiterplatte aufweisen.

[0039] Ein elektronisches Bauelement umfasst einen Halbleiterchip und ein Substrat. Die außen liegende untere Oberfläche des Substrats stellt die außen liegende untere Oberfläche des elektronischen Bauelements zur Verfügung. Wie weiter oben angemerkt, umfasst die untere Oberfläche des Substrats eine Vielzahl von zweiten außen liegenden Kontaktbereichen und eine erste Isolierschicht. Die Vielzahl zweiter Kontaktbereiche umfasst Kupfer oder eine Kupferlegierung. Die erste Isolierschicht umfasst eine Vielzahl von ersten Durchbrüchen oder Durchgangsöffnungen. Auf jedem der zweiten Kontaktbereiche befindet sich ein erster Durchbruch.

[0040] Die Vielzahl von ersten Durchbrüchen weist eine Anordnung auf. Der Begriff Anordnung wird hier verwendet, um zu bezeichnen, dass die Vielzahl von Durchbrüchen eine vorgegebene laterale Anordnung aufweist, und jeder der Durchbrüche eine vorab festgelegte Größe aufweist. Jeder Durchbruch einer Vielzahl kann im Wesentlichen dieselbe Größe aufweisen. Die Durchbrüche sind typischerweise in einer regelmäßigen Matrix von Reihen und Spalten angeordnet, in denen sich jeder Durchbruch in einer vorgegebenen Distanz oder einem vorgegebenen Abstand von seinem benachbarten Nachbarn befindet. Jeder Durchbruch ist weiterhin durch laterale Abmessungen und eine Tiefe definiert.

[0041] Die gedruckte Leiterplatte umfasst typischerweise ein dielektrisches Board mit einer strukturierten elektrisch leitenden Schicht einschließlich einer Vielzahl von dritten Kontaktbereichen und mit Leiterbahnen, die auf seiner oberen Oberfläche angeordnet sind. Eine zweite Isolierschicht ist auf der oberen Oberfläche der gedruckten Leiterplatte angeordnet und bedeckt die elektrisch leitende Schicht.

[0042] Die zweite Isolierschicht isoliert ebenfalls elektrisch und ist eine Lötstopplackschicht. Die zweite Isolierschicht umfasst eine Vielzahl von zweiten Durchbrüchen. Auf jedem der dritten Kontaktbereiche befindet sich ein zweiter Durchbruch, so dass mindestens der zentrale Teilbereich von jedem der dritten Kontaktbereiche vom Isoliermaterial oder Lötstopplackmaterial frei bleibt. Die dritten Kontaktbereiche sind zum Beispiel eine Maske, die kein Lot umfasst, und so festgelegt ist, dass der ganze Kontaktbereich innerhalb des dritten Durchbruchs freiliegend ist. Die Vielzahl von zweiten Durchbrüchen weist eine Anordnung auf, die im Wesentlichen gleich der Anordnung der Vielzahl von ersten Durchbrüchen ist, die im Substrat des elektronischen Bauelements zur Verfügung gestellt sind. Die zweiten Durchbrüche weisen eine zweite Größe, zweite laterale Abmessungen und eine zweite Tiefe auf.

[0043] Die elektronische Anordnung umfasst auch eine Vielzahl von Erhebungen. Zwischen jedem der zweiten Kontaktbereiche und jedem der dritten Kontaktbereiche ist eine Erhebung angeordnet. Jede Erhebung kontaktiert den zweiten Kontaktbereich und den dritten Kontaktbereich mechanisch und elektrisch. Die Erhebungen umfassen ein unverbleites Lot.

[0044] In einer alternativen Ausführungsform wurde anfangs eine Vielzahl von unverbleiten Lotpastenerhebungen auf die Vielzahl von zweiten Kontaktbereichen aufgebracht. Die Lotpastenerhebungen wurden auf eine höhere Temperatur erwärmt, zum Beispiel in einem Bereich von 220° C bis 260° C, um das Bindemittel zu zersetzen und die Lotpartikel in einem Aufschmelzlotprozess zu schmelzen. Die erforderlichen

Aufschmelzlötbedingungen werden typischerweise vom Hersteller der Paste zugeliefert.

[0045] Alternativ wird eine Vielzahl von unverbleiten Lotkugeln auf die Vielzahl von zweiten Kontaktbereichen aufgebracht. Das elektronische Bauelement wird einer ersten Aufschmelzlötwärmebehandlung unterworfen, um die unverbleiten Lotkugeln mit den zweiten Kontaktbereichen zu verbinden. Nachdem das elektronische Bauelement auf die gedruckte Leiterplatte montiert ist, wird eine zweite Aufschmelzlötbehandlung ausgeführt, um die elektronische Anordnung mechanisch und elektrisch mit der gedruckten Leiterplatte zu verbinden.

[0046] In einer Ausführungsform der Anordnung entsprechend der Erfindung besteht die Vielzahl von Erhebungen in Masseanteilen im Wesentlichen aus 4% Ag, 0,5% Cu und der Rest aus Sn. In einer weiteren Ausführungsform der Erfindung besteht die Vielzahl von Erhebungen in Masseanteilen aus $1\% \leq \text{Ag} \leq 2\%$, $0,3\% \leq \text{Cu} \leq 1,5\%$, einem oder mehreren aus der Gruppe, die besteht aus $0,005\% \leq \text{Sb} \leq 1,5\%$, $0,05\% \leq \text{Zn} \leq 1,5\%$, $0,05\% \leq \text{Ni} \leq 1,5\%$ und $0,05\% \leq \text{Fe} \leq 1,5\%$, ausgeglichen mit Sn, wobei die Gesamtsumme von Sb und Zn und Ni und Fe 1,5% beträgt. In einer weiteren Ausführungsform besteht die Vielzahl von Erhebungen in Masseanteilen im Wesentlichen aus 1,2% Ag, 0,5% Cu, 0,05% Ni und der Rest aus Sn.

[0047] Die elektronische Anordnung umfasst einen kleinen Spalt zwischen der unteren Oberfläche des elektronischen Bauelements und der oberen Oberfläche der gedruckten Leiterplatte. Entsprechend der Erfindung wird dieser Abstand durch die Größe der ersten Durchbrüche in der ersten Isolierschicht des elektronischen Bauelements und die Größe der unverbleiten Loterhebungen zur Verfügung gestellt.

[0048] Das Bereitstellen eines, verglichen mit herkömmlichen BGA Baugruppen, reduzierten Abstands zwischen dem elektronischen Bauelement und der gedruckten Leiterplatte in Verbindung mit der Größe der ersten Durchbrüche in der ersten Isolierschicht verbessert die Fähigkeit der elektronischen Anordnung, mechanischer Beanspruchung standzuhalten, ohne die elektrische Verbindung zwischen den Kontaktbereichen des elektronischen Bauelements und den Kontaktbereichen der gedruckten Leiterplatte zu beschädigen. Für die elektronische Anordnung der Erfindung ist in Fallprüfungen festgestellt worden, dass sie eine verbesserte Leistung zur Verfügung stellt.

[0049] Die dritten auf der gedruckten Leiterplatte zur Verfügung gestellten Kontaktbereiche umfassen eine Schicht aus Kupfer oder einer Legierung auf Grundlage von Kupfer, die durch eine organische Oberflächenkonservierungsschicht (Organic Surface Preser-

vation – OSP) bedeckt wird. Die OSP Schicht schützt die Oberfläche der dritten Kontaktbereiche vor Korrosion und verbessert daher die Qualität und Zuverlässigkeit der zwischen dem elektronischen Bauelement und der gedruckten Leiterplatte hergestellten elektrischen Verbindungen.

[0050] Jeder der Vielzahl von ersten in der ersten Isolierschicht des elektronischen Bauelements angeordneten Durchbrüche, und jeder der Vielzahl von dritten Kontaktbereichen, die sich auf der gedruckten Leiterplatte befinden, ist lateral zum Beispiel im Wesentlichen kreisförmig. Entsprechend der Erfindung weist jeder der Vielzahl von dritten Kontaktbereichen einen Durchmesser von etwa 0,75 bis etwa 0,85 des Durchmessers von jeder der Vielzahl von ersten Durchbrüchen auf. In einer Ausführungsform weist jeder der Vielzahl von ersten Durchbrüchen einen Durchmesser von etwa 450 Mikrometern auf, und jeder der Vielzahl von dritten Kontaktbereichen weist einen Durchmesser von etwa 350 Mikrometern auf. Dies stellt, wie durch einen Falltest gemessen, eine mechanisch robustere Verbindung zwischen dem elektronischen Bauelement und der gedruckten Leiterplatte zur Verfügung.

[0051] In einer Ausführungsform der Anordnung entsprechend der Erfindung besteht jede der Vielzahl von unverbleiten Loterhebungen in Masseanteilen im Wesentlichen aus 1,2% Ag, 0,5% Cu, 0,05% Ni und der Rest aus Sn und weist einen Durchmesser von etwa 500 Mikrometern auf, bevor das Lot erneut verflüssigt wird, und die Vielzahl von ersten Durchbrüchen weist einen Durchmesser von etwa 400 Mikrometern auf.

[0052] In einer Ausführungsform der Erfindung besteht jede der Vielzahl von unverbleiten Loterhebungen im Wesentlichen aus SnAg 1,2 Cu 0,5 Ni 0,05 (in Masseanteilen aus 1,2% Ag, 0,5% Cu, 0,05% Ni und der Rest aus Sn) und weist einen Durchmesser von etwa 300 Mikrometern auf, bevor das Lot erneut verflüssigt wird, und die Vielzahl von ersten Durchbrüchen weist einen Durchmesser von etwa 450 Mikrometern auf.

[0053] Jeder der ersten beziehungsweise zweiten Durchbrüche, die sich in den Isolierschichten des elektronischen Bauelements und der gedruckten Leiterplatte befinden, kann lateral im Wesentlichen kreisförmig sein. Mechanische Kraft wird um eine in einem lateral im Wesentlichen kreisförmigen Durchbruch platzierte Lotverbindung herum gleichförmiger verteilt. Eine weitere Verbesserung der mechanischen Robustheit der Anordnungen wird deshalb zur Verfügung gestellt.

[0054] Jeder der Vielzahl von ersten Durchbrüchen, angeordnet in der ersten auf dem elektronischen Bauelement angeordneten Isolierschicht, weist zum Beispiel einen Durchmesser auf, der etwa 50% größer

ist, als der Durchmesser von jeder der unverbleiten Loterhebungen oder der unverbleiten Lotkugeln, die auf dem elektronischen Bauelement angeordnet sind. In einer Ausführungsform kann jeder der Vielzahl von ersten Durchbrüchen einen Durchmesser von etwa 450 Mikrometern aufweisen, und jede der Vielzahl von unverbleiten Loterhebungen kann einen Durchmesser von etwa 300 Mikrometern aufweisen, bevor das Lot erneut verflüssigt wird, um das Lot mit dem ersten zweiten Kontaktbereich zu verbinden.

[0055] Diese Beziehung zwischen der lateralen Größe des ersten Kontaktbereichs und dem Durchmesser der Lotkugel, die mit dem zweiten Kontaktbereich verbunden wird, stellt eine unverbleite Loterhebung zur Verfügung, nachdem das Lot erneut verflüssigt wurde. Dies stellt den erwünschten Abstand oder die Entfernung zwischen dem elektronischen Bauelement und der gedruckten Leiterplatte zur Verfügung, nachdem das elektronische Bauelement auf die gedruckte Leiterplatte montiert worden ist.

[0056] Entsprechend der Erfindung beträgt die Entfernung zwischen der zweiten, auf der gedruckten Leiterplatte angeordneten Isolierschicht und dem zweiten, auf dem elektronischen Bauelement angeordneten Kontaktbereich etwa 0,25 bis etwa 0,3 des Durchmessers von jedem der Vielzahl von ersten Durchbrüchen.

[0057] In einer Ausführungsform beträgt die Entfernung zwischen der zweiten Isolierschicht, angeordnet auf der gedruckten Leiterplatte, und dem zweiten Kontaktbereich, angeordnet auf dem elektronischen Bauelement, etwa 130 Mikrometer. Deshalb wird, durch Erhöhen des Durchmessers der ersten Durchbrüche des elektronischen Bauelements und durch Reduzieren des Durchmessers der unverbleiten Lotkugel, die mit dem im ersten Durchbruch freigelegten Kontaktbereich verbunden ist, der Abstand zwischen dem elektronischen Bauelement und der gedruckten Leiterplatte, auf der es ist befestigt ist, gesteuert, und, entsprechend der Erfindung, im Vergleich mit den herkömmlich Anordnungen reduzierte. Es ist wurde herausgefunden, dass dies zu einer unerwarteten Verbesserung bezüglich der Fallprüfungsergebnisse führte.

[0058] Das elektronische Bauelement entsprechend der Erfindung und die elektronischen Anordnungen, in denen das elektronische Bauelement auf einer gedruckten Leiterplatte befestigt wird, weisen eine verbesserte Fallprüfungsleistung auf. Fallprüfungen werden verwendet, um die Fähigkeit von elektronischen Anordnungen zu messen, mechanischer Beanspruchung standzuhalten. Typische Bedingungen, unter denen die Fallprüfungsleistung gemessen wird, sind in der Technik bekannt und können zum Beispiel umfassen, die Anordnung aus einer bekannten Höhe auf eine harte Oberfläche fallen zu lassen.

Die Bedingungen der Prüfung werden gewählt, um die mechanische Beanspruchung zu simulieren, der das Verbrauchsgut einschließlich der elektronischen Anordnung wahrscheinlich unterzogen wird, wenn es vom Verbraucher verwendet wird. Für eine elektronische Anordnung gemäß der Erfindung wurde in Fallprüfungen einer Verbesserung beim Auftreten des ersten Fehlers von 5 auf 50 Fallvorgänge beobachtet.

[0059] Das elektronische Bauelement und die elektronischen Anordnungen gemäß der Erfindung stellen eine verbesserte Fallprüfungsleistung zur Verfügung, während die Verwendung von Oberflächenbeschichtungen aus Nickel und Gold vermieden wird. Da eine Beschichtung mit Gold zu einer Versprödung der Lotverbindung führen kann, werden eine zuverlässigere Halbleiterbaugruppe und eine zuverlässigere elektronische Anordnung zur Verfügung gestellt. Auch die Verwendung eines zusätzlichen Unterfüllungsmaterials zwischen dem elektronischen Bauelement und der gedruckten Leiterplatte kann vermieden werden, was das Verfahren vereinfacht und Kosten reduziert.

[0060] Die Verwendung einer unverbleiten Loterhebung gemäß der Erfindung führt zu einem reduzierten Abstand zwischen dem elektronischen Bauelement und der gedruckten Leiterplatte und vermeidet auch die mögliche Fehlfunktion des Kontaktierungsprozesses. Dies ist besonders vorteilhaft bei der Montage von auf Laminaten basierten Baugruppen in Kontaktflächenrasteranordnung (Land Grid Array – LGA) oder Kugelrasteranordnung (Ball Grid Array – BGA) auf einer gedruckten Leiterplatte, da ein Verfahrensschritt, selektiv Lotpastenabscheidungen auf die gedruckte Leiterplatte auszuführen, vermieden werden kann. Außerdem ermöglicht die elektronische Anordnung entsprechend der Erfindung die leichte Reparatur oder den leichten Tausch der Baugruppe in Kontaktflächenrasteranordnung dadurch, dass sie das Lot für die Verbindung auf dem elektronischen Bauelement zur Verfügung stellt.

[0061] Die Verwendung von bleifreien oder unverbleiten Loterhebungen in elektronischen Anordnungen, besonders jenen, die ein Bauelement in Kontaktflächenrasteranordnung umfassen, weist den weiteren Vorteil auf, dass die Anordnung mit zukünftigen Umweltstandards übereinstimmt. Zukünftige Umweltstandards erfordern, dass die Verwendung von Lot, das auf Blei basiert, durch die Verwendung von unverbleitem Lot ersetzt wird.

[0062] Die Erfindung wird jetzt mit Bezug auf die beispielhaften Ausführungsformen gemäß den [Fig. 1](#) bis [Fig. 4](#) beschrieben.

[0063] [Fig. 1](#) veranschaulicht eine Baugruppe 1 in oberflächenmontierbarer Kontaktflächenrasteranordnung (Land Grid Array – LGA) entsprechend einer

ersten Ausführungsform der Erfindung. Die Baugruppe **1** umfasst einen Halbleiterchip **2** und ein Substrat **3**. Das Substrat **3** umfasst ein Trägermaterial **4** aus dielektrischem Material, in diesem Fall BT, in der Form von einem Board. Das Substrat **3** umfasst einen Chipbefestigungsbereich **5**, der ungefähr im lateralen Zentrum von dessen oberer Oberfläche **36** angeordnet ist. Das Substrat **3** umfasst auch eine Vielzahl von innen liegenden Kontaktbereichen **6**, die auf der oberen Oberfläche **36** des Kerns **4** angeordnet sind. Die innen liegenden Kontaktbereiche **6** sind in Richtung der Peripherie des Substrats **3** der Halbleiterbaugruppe **1** angeordnet und sind deshalb lateral außerhalb angeordnet und umgeben die Chipmontageposition **5** und den Halbleiterchip **2** lateral.

[0064] Die Vielzahl von innen liegenden Kontaktbereichen **6** ist durch Leiterbahnen **7** und Durchkontaktierungen **8** mit außen liegenden Kontaktbereichen **9** verbunden, die auf der unteren Oberfläche **37** des Kerns **4** des Substrats **3** angeordnet sind. Leiterbahnen **7** sind auf den oberen **36** und unteren **37** Oberflächen des Kerns **4** des Substrats **3** angeordnet und sind elektrisch durch die Durchkontaktierungen **8** verbunden, die sich von der oberen Oberfläche zur unteren Oberfläche des Kerns **4** erstrecken. Die innen liegenden Kontaktbereiche **6**, Leiterbahnen **7**, Durchkontaktierungen **8** und außen liegenden Kontaktbereiche **9** umfassen elektrisch leitfähiges Material und stellen die Umverdrahtungsanordnung des Substrats **3** zur Verfügung. In der in [Fig. 1](#) gezeigten Ausführungsform umfasst die Umverdrahtungsanordnung sauerstofffreies Kupfer hoher Leitfähigkeit.

[0065] Außerdem ist eine Lötstopplackschicht **10** auf der oberen Oberfläche der Substrats **3** angeordnet und bedeckt die elektrisch leitfähigen Leiterbahnen **7** und die obere Oberfläche **36** des Kerns **4**. Die Lötstopplackschicht **10** umfasst Durchgangsöffnungen oder Durchbrüche, die positioniert sind über und angeordnet sind auf dem zentralen Teilbereich der innen liegenden Kontaktbereiche **6**. Die zentralen Teilbereiche der innen liegenden Kontaktbereiche **6** sind deshalb unbedeckt und bleiben frei von der Lötstopplackschicht **10**. Die peripheren Regionen der innen liegenden Kontaktbereiche **6** sind vom Lötstopplackmaterial der Lötstopplackschicht **10** bedeckt.

[0066] Der Halbleiterchip **2** umfasst eine aktive Oberfläche, die eine Vielzahl von Bauelementen aus integrierten Schaltungen und eine Vielzahl von Chipkontaktfeldern **12** umfasst. Die Chipkontaktfelder **12** sind in einer einzelnen Reihe angeordnet und sind in Richtung der peripheren Kanten der aktiven Oberfläche des Halbleiterchips **2** angeordnet. Der Halbleiterchip **2** weist auch eine gegenüber liegende passive Oberfläche auf, auf der keine Bauelemente aus integrierten Schaltungen angeordnet sind. Die passive Oberfläche des Halbleiterchips **2** wird durch Chipbefestigungsmaterial **13** im Chipbefestigungsbereich **5**

auf die obere Oberfläche des Substrats **3** montiert.

[0067] Der Halbleiterchip **2** ist durch eine Vielzahl von Verbindungsdrähten **14** elektrisch mit dem Substrat **3** verbunden. Zwischen jedem Chipkontaktfeld **12** und einem innen liegenden Kontaktbereich **6** ist ein Verbindungsdraht **14** angeordnet. Der Halbleiterchip **2**, die Vielzahl von Verbindungsdrähten **14** und die obere Oberfläche des Substrats **3** sind durch Formwerkstoff **15** verkapselt. Die außen liegenden Oberflächen des Formwerkstoffs **15** stellen die außen liegenden Oberflächen des Gehäuses der Halbleiterbaugruppe **1** zur Verfügung.

[0068] Ebenso ist eine zweite Lötstopplackschicht **11** auf der unteren Oberfläche **37** des Substrats **3** angeordnet und bedeckt die elektrisch leitfähige Umverteilungsanordnung und die Oberfläche des Kerns **4** des Substrats **3**. Die außen liegenden Kontaktbereiche **9** sind unbedeckt und bleiben frei vom Lötstopplack, da Durchgangsöffnungen **18** in der zweiten Lötstopplackschicht **11** platziert sind und sich auf dem zentralen Teilbereich der außen liegenden Kontaktbereiche **9** befinden. Die peripheren Regionen der außen liegenden Kontaktbereiche **9** sind vom Material der zweiten Lötstopplackschicht **11** bedeckt. Die außen liegenden Kontaktbereiche **9** sind deshalb durch die Lotmaske definierte (Solder Mask Defined – SMD) Flächen.

[0069] Die Lötstopplackschichten **10**, **11** umfassen elektrisch isolierendes Material, das nicht durch das Material benetzt wird, das verwendet wird, um die Baugruppe **1** auf einem externen Substrat höherer Ebene, wie zum Beispiel einer gedruckten Leiterplatte, mechanisch zu befestigen und elektrisch mit diesem zu verbinden.

[0070] In dieser Ausführungsform der Erfindung ist eine Oberflächenschutzschicht **41** auf jedem der außen liegenden Kontaktbereiche **9** angeordnet. Die Oberflächenschutzschicht **41** umfasst ein organisches Material. Die Halbleiterbaugruppe **1** umfasst auch unverbleite Lotpastenerhebungen **17**. Auf jedem der außen liegenden Kontaktbereiche **9** der LGA Baugruppe ist eine unverbleite Lotpastenerhebung **17** angeordnet.

[0071] In dieser Ausführungsform der Erfindung umfassen die außen liegenden Kontaktbereiche **9** sauerstofffreies Kupfer hoher Leitfähigkeit. Die unverbleite Loterhebung umfasst eine Paste, die Zinn, Kupfer und Silber und Bindematerialien enthält.

[0072] Die außen liegenden Kontaktbereiche **9** sind lateral in einer erwünschten Anordnung angeordnet, zum Beispiel in einer Matrix aus Reihen und Spalten, in der die außen liegenden Kontaktbereiche einen gewünschten Abstand aufweisen. Typischerweise weisen die außen liegenden Kontaktbereiche **9** einen

festgelegten Abstand zwischen zum Beispiel den zentralen Punkten von jedem der Vielzahl von außen liegenden Kontaktbereichen **9** auf. Die Anordnung kann vereinbarten Industriestandards entsprechen und der Abstand beträgt in dieser Ausführungsform 0,8 mm.

[0073] Weiterhin füllt in dieser Ausführungsform der Erfindung die unverbleite Lotpastenerhebung **17** die Durchgangsöffnung **18** in der zweiten Lötstopplackschicht **11** lateral im Wesentlichen aus, und ragt von der außen liegenden Oberfläche **20** der zweiten Lötstopplackschicht **11** in einem Abstand a hervor. Die Lotpastenerhebung **17** steht in Kontakt mit der Seitenwand **19** der Durchgangsöffnung **18**.

[0074] In dieser Ausführungsform der Erfindung umfassen die unverbleiten Lotpastenerhebungen **17** eine Lotpaste, die Sn, Ag und Cu umfasst. Die Lotpastenerhebungen **17** werden durch Anwendung eines Siebdruckverfahrens auf die außen liegenden Kontaktbereiche **9** der Baugruppe **1** aufgetragen. Später in dem Verfahren wird die Lotpaste erneut verflüssigt, in dem sie einem Wärmebehandlungsprozess unterzogen wird. Während dieser Wärmebehandlung zerfällt die Oberflächenschutzschicht **41**, so dass ein elektrischer Kontakt zwischen dem außen liegenden Kontaktbereich **9** und dem Lotmaterial zur Verfügung gestellt wird.

[0075] Die Seitenwände **19** der Durchgangsöffnungen **18** stellen deshalb während des Aufbringungsprozesses eine mechanische Steuerung der lateralen Ausbreitung der unverbleiten Lotpastenerhebung **17** zur Verfügung und steuern die laterale Ausbreitung des geschmolzen Lots während das Aufschmelzlötprozesses.

[0076] Der Abstand a' , um den die Lotpastenerhebungen **17** aus der außen liegenden Oberfläche **20** der Baugruppe **1** herausragen, stellt eine Abstandsentfernung zwischen der unteren Oberfläche **20** der Baugruppe **1** von der oberen Oberfläche der gedruckten Leiterplatte zur Verfügung, wenn die Baugruppe **1** auf eine gedruckte Leiterplatte (PCB) platziert wird. Dies kann eindeutiger aus den in den [Fig. 2](#) und [Fig. 3](#) gezeigten Ausführungsformen gesehen werden.

[0077] [Fig. 2](#) veranschaulicht eine elektronische Anordnung, die eine LGA Halbleiterbaugruppe **21** umfasst, die entsprechend einer zweiten Ausführungsform der Erfindung auf eine gedruckte Leiterplatte **23** montiert ist. Teile der zweiten LGA Baugruppe **21**, die im Wesentlichen die Gleichen sind, wie die der ersten LGA Halbleiterbaugruppe **1** gemäß der ersten Ausführungsform der Erfindung, werden durch dieselben Bezugszeichen bezeichnet und werden nicht unbedingt erneut beschrieben.

[0078] Die zweite LGA Halbleiterbaugruppe **21** unterscheidet sich von der ersten Ausführungsform der Erfindung darin, dass unverbleite Lotkugeln **22** auf den außen liegenden Kontaktbereichen **9** der Halbleiterbaugruppe **21** zur Verfügung gestellt werden. Die unverbleiten Lotkugeln **22** sind direkt auf außen liegenden Kupferkontaktfeldern **9** der Halbleiterbaugruppe **21** angeordnet.

[0079] Die zweite LGA Baugruppe **21** ist montiert auf und elektrisch leitfähig verbunden mit einer gedruckten Leiterplatte **23**. Die gedruckte Leiterplatte umfasst typischerweise eine Anzahl von elektronischen Bauelementen, die elektrisch verbunden sind, um die gewünschte Anordnung auszuformen. Nur ein Teilbereich der gedruckten Leiterplatte, auf der die Baugruppe **1** befestigt ist, ist in [Fig. 2](#) dargestellt.

[0080] Die obere Oberfläche der gedruckten Leiterplatte **23** umfasst eine elektrisch leitfähige Umverdrahtungsschicht **25**, die eine Vielzahl von Bauelementkontaktbereichen **24** umfasst, und eine Vielzahl von Leiterbahnen, die zum Zweck der Übersichtlichkeit nicht gezeigt werden. Die Bauelementkontaktbereiche **24** sind aus Kupfer und sind während des Lagerns und der Herstellung der gedruckten Leiterplatte durch eine organische Oberflächenschutzschicht bedeckt. Da das Lot in der Abbildung erneut verflüssigt wurde, ist die OSP Schicht nicht sichtbar.

[0081] Die Bauelementkontaktbereiche **24** weisen eine laterale Anordnung auf, die im Wesentlichen die gleiche ist wie die der lateralen Anordnung der unverbleiten Lotkugeln **22** der Baugruppe **21**. Auf der oberen Oberfläche der gedruckten Leiterplatte **23** ist eine Lötstopplackschicht **38** angeordnet und umfasst Durchgangsöffnungen **26**, in der die Bauelementkontaktbereiche **24** der Umverdrahtungsschicht **25** offen liegen. Im Gegensatz zu den außen liegenden Kontaktbereichen **9** der Baugruppe **21** sind die Bauelementkontaktbereiche **24** der gedruckten Leiterplatte **23** NSMD (Non-Solder Mask Defined) Felder, und die Durchgangsöffnungen **26** in der Lötstopplackschicht **38** sind deshalb lateral größer als die Bauelementkontaktbereiche **24**.

[0082] Die Durchgangsöffnungen **26** in der Lötstopplackschicht **38** des PCB **23** weisen deshalb eine laterale Anordnung auf, die im Wesentlichen die gleiche ist, wie die laterale Anordnung der Durchgangsöffnungen **16**, die in der zweiten Lötstopplackschicht **11** der Halbleiterbaugruppe **21** angeordnet sind.

[0083] Die relativen Größen der Durchgangsöffnungen **16** und der Kontaktbereiche **24** werden unter Bezugnahme auf [Fig. 4](#) beschrieben. Die Vielzahl von Durchgangsöffnungen **16** der Baugruppe und die Vielzahl von PCB-Durchgangsöffnungen **26** sind in einer Matrix von Reihen und Spalten angeordnet. Die Vielzahl von Durchgangsöffnungen **16**, die auf dem

Substrat **3** angeordnet ist, und die Vielzahl von Durchgangsöffnungen **18**, die auf der gedruckten Leiterplatte **23** angeordnet ist, weisen im Wesentlichen denselben Abstand auf. Der Abstand ist definiert als die Entfernung zwischen dem lateralen Zentrum von innerhalb der Vielzahl benachbarten Durchgangsöffnungen.

[0084] Ebenso ist die laterale Anordnung der Vielzahl von außen liegenden Kontaktbereichen **9** und Bauelementkontaktbereichen **24** im Wesentlichen die gleiche. Jeder Kontaktbereich jeder Vielzahl ist von seinem angrenzenden Nachbarn im Wesentlichen durch den gleichen Abstand getrennt, so dass die Anordnung festgelegte Abstände aufweist. Der Abstand der Vielzahl von außen liegenden Kontaktbereichen **9** ist im Wesentlichen der gleiche wie der Abstand der Vielzahl von Kontaktbereichen **24** des Bauelements.

[0085] In dieser Ausführungsform der Erfindung ist der Halbleiterchip **2** durch ein Flip-Chip-Verfahren auf dem Substrat **3** befestigt. Die Chipkontaktbereiche **12** befinden sich deshalb in Richtung des lateralen Zentrums der aktiven Oberfläche des Chips, und der Chip ist mit seiner aktiven Oberfläche gegenüberliegend zu der oberen Oberfläche **36** des Substrats **3** befestigt. Die innen liegenden Kontaktbereiche **6** befinden sich im Chipbefestigungsbereich **5** auf der oberen Oberfläche **36** des Substrats **3** und weisen eine laterale Anordnung auf, die im Wesentlichen die gleiche ist wie die laterale Anordnung der Chipkontaktbereiche **12**. Ein Flip-Chip-Kontakt, in diesem Fall eine Lotkugel **27**, ist dazwischen angeordnet und verbindet mechanisch und elektrisch jedes Chipkontaktfeld **12** und ein innen liegendes Kontaktfeld **6**.

[0086] In der Halbleiterbaugruppe **21** gemäß [Fig. 2](#) ist der zwischen der aktiven Oberfläche des Halbleiterchips und der oberen Oberfläche **36** des Substrats **3** ausgeformte Hohlraum **28** durch Unterfüllungsmaterial **29** gefüllt. Die rückseitige passive Oberfläche des Halbleiterchips **2** bleibt ungeschützt und ist unbedeckt durch Form- oder Kapselungsmaterial.

[0087] In dieser Ausführungsform der Erfindung weist jede der Vielzahl von unverbleiten Lotkugeln **22** einen Durchmesser von etwa 300 Mikrometern (μm) auf, wenn sie auf den außen liegenden Kontaktbereich **9** der Baugruppe **21** aufgebracht wird. Jede der Durchgangsöffnungen **16** der Lötstopplackschicht **11** des Substrats **3** ist lateral in etwa kreisförmig und weist einen Durchmesser von etwa 450 μm auf.

[0088] Die Durchgangsöffnung **26** in der Lötstopplackschicht **38** auf der gedruckten Leiterplatte **23** ist lateral größer als die Lotkugel **22**. Die relativen Größen der Durchgangsöffnung **16** auf dem Substrat **3** der Baugruppe **21** und der Lotkugel **22** sind gewählt, um verglichen mit Standardbaugruppen eine redu-

zierter Abstandsentfernung b zwischen der unteren Oberfläche **20** der Baugruppe **21** und der oberen Oberfläche **40** der gedruckten Leiterplatte **23** zur Verfügung zu stellen. Es ist festgestellt worden, dass eine Durchgangsöffnung **16** mit einem Durchmesser 50% größer oder von 150% des Durchmessers der Lotkugel **22** eine verbesserten Fallprüfungsleistung aufweist, wie mit Bezug auf [Fig. 5](#) veranschaulicht wird.

[0089] [Fig. 3](#) zeigt eine Ansicht im Querschnitt auf die Halbleiterbaugruppe **30** entsprechend einer dritten Ausführungsform der Erfindung. Die Halbleiterbaugruppe **30** umfasst einen in einem Flip-Chip-Verfahren auf das Substrat **3** montierten Halbleiterchip **2**. In dieser Baugruppe ist der Halbleiterchip **2** vergossen und daher sind sowohl die rückseitige passive Seite und die Seitenflächen des Chips, wie auch die Flip-Chip-Kontakte **22** im Formwerkstoff **31** verkapselt.

[0090] In dieser Ausführungsform der Erfindung sind die unverbleiten Lotpastenerhebungen **17** gemäß [Fig. 1](#) Rückflusswärmebehandlung unterzogen worden, um unverbleite Loterhebungen **42** zur Verfügung zu stellen, die eine gewölbte Form aufweisen. Auf jedem der außen liegenden Kontaktbereiche **9** der Halbleiterbaugruppe **1** ist eine Loterhebung **42** angeordnet. Die Spitze der Kuppel ragt aus der unteren Oberfläche **20** der LGA Baugruppe **1** nach außen hin heraus und liegt in einer Ebene unterhalb derer der unteren Oberfläche **20**, wie in [Fig. 3](#) gezeigt wird.

[0091] [Fig. 3](#) veranschaulicht, dass die Baugruppe **30** ein Vielschichtsubstrat **3** umfasst, in dem Leiterbahnen **7** sowohl auf unterschiedlichen Schichten innerhalb des dielektrischen Körpers **4** des Substrats angeordnet sind, wie auch auf der oberen Oberfläche **36**. Die Leiterbahnen **7**, die sich auf unterschiedlichen Schichten befinden, sind elektrisch durch Durchkontaktierungen **8** verbunden, die zwischen den Leiterbahnen **7** angeordnet sind. Die Halbleiterbaugruppe **30** umfasst deshalb ein Substrat vom Verbundstofftyp.

[0092] Eine dünne organische Oberflächenschutzschicht wird ebenfalls auf der Oberfläche der Kupferbauelementkontaktbereiche **34** des PCB **30** zur Verfügung gestellt. Die organische Oberflächenschutzschicht schützt die Oberfläche der außen liegenden Kontaktbereiche **9** aus Kupfer der Halbleiterbaugruppen **1**, **21**, und die Bauelementkontaktbereiche **34** vor Korrosion während der Lagerung, der Herstellung und des Zusammensetzens der Halbleiterbaugruppe und der gedruckten Leiterplatte. Die organische Oberflächenschutzbeschichtung zerfällt bei den typischerweise beim Aufschmelzlötverfahren verwendeten Temperaturen und ist in der montierten Anordnung normalerweise nicht zu sehen.

[0093] [Fig. 4](#) veranschaulicht eine vergrößerte Sicht auf eine zwischen einem außen liegenden Kontaktbereich **9** der Halbleiterbaugruppe **21** und einem Bauelementkontaktbereich **24**, der sich auf der gedruckten Leiterplatte **23** befindet, angeordnete Lotkugel **22**. [Fig. 4](#) veranschaulicht eindeutig, dass das außen liegende Kontaktfeld ein SMD (Solder Mask Defined) Feld ist, während der Bauelementkontaktbereich **24** ein NSMD (Non-Solder Mask Defined) Feld ist.

[0094] Wenn die außen liegenden Kontaktbereiche **9** der Baugruppe **1** entsprechend einer Ausführungsform der Erfindung einen Abstand von 0,8 mm aufweisen, weist die Durchgangsöffnung **16** in der Lötstopplackschicht **11**, und deshalb der ungeschützte Teilbereich, der den außen liegenden Kontaktbereich **9** der Baugruppe ausformt, einen Durchmesser a von etwa 450 µm auf. Die Bauelementkontaktbereiche weisen einen Durchmesser b von etwa 350 µm auf. Wenn eine Lotkugel **22** mit einem Durchmesser von 300 µm auf den außen liegenden Kontaktbereich **9** aufgebracht wird, dann beträgt der Abstand b zwischen der Baugruppe **1** und der gedruckten Leiterplatte **23**, nachdem die Baugruppe **1** auf die gedruckte Leiterplatte **23** montiert worden ist, etwa 130 µm. Entsprechend der Erfindung beträgt der Durchmesser c der Bauelementkontaktbereiche **24** etwa 0,75 bis etwa $0,65 \times$ (multipliziert mit) a, und der Abstand b beträgt etwa 0,25 bis etwa $0,3 \times$ (multipliziert mit) a.

[0095] In Vergleich dazu weisen die Durchgangsöffnungen in der Lötstopplackschicht der Baugruppe bei Standardbaugruppen einen Durchmesser von etwa 400 µm auf, die Lotkugel weist einen Durchmesser von etwa 500 µm auf, und der Abstand b beträgt etwa 398 µm.

[0096] Die Ergebnisse von Fallprüfungen für die mit diesen Beziehungen zwischen den Abmessungen der Durchgangsöffnung der Lötstopplack, der Lotkugel und des Abstands b hergestellten Baugruppen sind in [Fig. 5](#) veranschaulicht.

[0097] Die Referenzbaugruppe weist Lötstopplacköffnungen (Solder Resist Openings – SRO) von 400 µm und Lotkugeln der Zusammensetzung SnAg4Cu0,5 (in Masseanteilen 4% Ag, 0,5% Cu, und der Rest aus Sn) mit einem Durchmesser von etwa 500 µm auf. Die Baugruppe **1** weist vergrößerte Lötstopplacköffnungen von etwa 450 µm auf und Lotkugeln mit einem Durchmesser von etwa 500 µm. Die Baugruppe **2** weist Lötstopplacköffnungen von etwa 400 µm auf und Lotkugeln mit einem kleineren Durchmesser von etwa 300 µm. Die Baugruppe **3** umfasst vergrößerte Lötstopplacköffnungen von 450 µm und kleinere Lotkugeln mit einem Durchmesser von 300 µm.

[0098] Wie in [Fig. 5](#) aus dem Graphen der Ergeb-

nisse der Fallprüfungen ersehen werden kann, ist die Anzahl der Falltests bis zum ersten Ausfall von 1 für die Referenzbaugruppe bis über 50 für die Baugruppe **3** verbessert worden. Weitere Untersuchungen zeigen, dass die äquivalente Beanspruchung entsprechend von Mises (Stress Equivalent according to von Mises – SEQV) auf Seite des Substrats (der Baugruppe) um etwa 18,5 % reduziert werden kann.

[0099] [Fig. 6](#) zeigt die Ergebnisse von mit LFL-GA-80 Baugruppen ausgeführten Fallprüfungen und zeigt die Ergebnisse für Baugruppen mit vier unterschiedlichen Konfigurationen von Lotmaterial, Lötstopplacköffnungen und Lotkugeldurchmessern. Der Graph umfasst Ergebnisse, die für zwei Referenzbaugruppen erzielt wurden. Eine erste Referenzbaugruppe **1** umfasst eine Vielzahl von Lötstopplacköffnungen mit einem Durchmesser von etwa 400 µm. Die Baugruppe umfasst eine Vielzahl von unverbleiten Lotkugeln der Zusammensetzung 4% Ag, 0,5% Cu und dem Rest aus Sn, die jede einen Durchmesser von etwa 500 µm aufweisen. Die Anzahl der Fallprüfungen bis zum ersten Ausfall beträgt 6.

[0100] Eine zweite Referenzbaugruppe **2** umfasst auf Blei basierte Standardlotkugeln, die Sn, Ag und Pb umfassen. Im Vergleich zu Baugruppe **1**, die unverbleite Lotkugeln umfasst, weist die Baugruppe **2** Lötstopplacköffnungen mit einem Durchmesser von 400 µm auf, und die auf Blei basierten Lotkugeln weisen jede einen Durchmesser von etwa 500 µm auf. Die Anzahl der Fallprüfungen bis zum ersten Ausfall beträgt für Baugruppe **2** etwa 100.

[0101] Die Ergebnisse von Fallprüfungen, ausgeführt für zwei Baugruppen, von denen jede unverbleite Lotkugeln umfasst, bei denen die Beziehung zwischen dem Durchmesser der Lötstopplacköffnung und dem Durchmesser der Lotkugel entsprechend der Erfindung modifiziert worden ist, werden in [Fig. 6](#) ebenfalls gezeigt. Die Baugruppe **4** umfasst Lotkugeln, die, wie in Referenzbaugruppe **1**, unverbleites Lot der Zusammensetzung 4% Ag, 0,5% Cu und dem Rest aus Sn umfassen. Im Gegensatz zur ersten Referenzprobe ist der Durchmesser der Lotkugeln jedoch auf etwa 300 µm reduziert worden, und der Durchmesser der Lötstopplacköffnungen ist auf mindestens 450 µm gesteigert worden. Wie aus [Fig. 6](#) ersehen werden kann, ist die Anzahl der Fallprüfungen bis zum ersten Ausfall von 6 auf mehr als 70 verbessert. Die Baugruppe **4** zeigt Eigenschaften der Fallprüfung, die jenen der Baugruppe **2** ähnlich sind, die unerwünschte auf Blei basierte Lotkugeln umfasst.

[0102] In [Fig. 6](#) werden auch Fallprüfungen für die Baugruppe **3** gezeigt, die unverbleite Lotkugeln mit einer Zusammensetzung von 1,2% Ag, 0,5% Cu, 0,05% Ni und dem Rest aus Sn umfasst. Die unverbleiten Lotkugeln der Baugruppe **3** weisen jeweils ei-

nen Durchmesser von 500 µm auf, und die Vielzahl von Lötstopplacköffnungen weist einen Durchmesser von rund 400 µm auf. Die Baugruppe **3** zeigt eine stark verbesserte Anzahl von Fallprüfungen, die dreimal besser ist als die für die Baugruppen **2** und **3** beobachteten Ergebnisse. Die Anzahl der Fallprüfungen bis zum ersten Ausfall ist auf über 300 erhöht.

[0103] Die in [Fig. 6](#) gezeigten Ergebnisse zeigen, dass die Robustheit einer Baugruppe gegenüber der Beanspruchung durch Fallprüfungen von einer Kombination der Zusammensetzung des Lotmaterials, des Durchmessers der Lotkugeln vor der erneuten Verflüssigung und des Durchmessers der Lötstopplacköffnungen abhängt. Die Zuverlässigkeit der Baugruppe kann deshalb durch Optimieren des Durchmessers der Lotkugeln und Lötstopplacköffnungen für eine vorgegebene Lotzusammensetzung verbessert werden.

[0104] Die Erfindung bezieht sich auch auf ein Verfahren, eine Halbleiterbaugruppe zusammenzusetzen, und auf Verfahren, die Halbleiterbaugruppe auf die gedruckte Leiterplatte zu montieren.

[0105] Es wird eine Platte zur Verfügung gestellt, die eine Vielzahl von Bauelementpositionen umfasst, wobei jede Bauelementposition das Substrat **3** für eine einzelne Halbleiterbaugruppe **1**, **21**, **30** zur Verfügung stellt. Ein Halbleiterchip **2** wird auf den Chipbefestigungsbereich **5** des Substrats **3** montiert und elektrisch mit den innen liegenden Kontaktbereichen **6** auf der oberen Oberfläche des Substrats **3** verbunden. Die elektrischen Verbindungen können durch Verbindungsdrähte **14** oder durch Flip-Chip-Kontakte **22** zur Verfügung gestellt werden. Der Halbleiterchip **2** und die obere Oberfläche des Substrats **3** können dann in einem Epoxidkapselungsmaterial **15**, **31** verkapselt werden.

[0106] Auf dieser Stufe des Zusammenfügensprozesses können unverbleite Lotpaste oder unverbleite Lotkugeln **22** auf die außen liegenden Kontaktbereiche **9** der Vielzahl von Bauelementpositionen angeordnet werden. Alternativ dazu können die einzelnen Halbleiterbaugruppen **1**, **21**, **30** von der Platte abgetrennt werden und die unverbleite Lotpaste oder die unverbleiten Lotkugeln **22** können dann individuell auf den außen liegenden Kontaktbereichen jeder Baugruppe **1**, **21**, **30** angeordnet werden. Die unverbleite Lotpaste wird durch ein Siebdruckverfahren auf die Kontaktbereiche aufgebracht, um die Erhebungen **17** auszuformen. Alternativ dazu wird eine unverbleite Lotkugel **22** auf jeden der außen liegenden Kontaktbereiche **9** des Substrats positioniert, und das Lot wird erneut verflüssigt, um die Lotkugel **22** mit dem außen liegenden Kontaktbereich **9** zu verbinden.

[0107] Dann wird eine gedruckte Leiterplatte **23** zur

Verfügung gestellt, die eine für die Halbleiterbaugruppe **1**, **21**, **30** geeignete Bauelementmontageposition umfasst. Die laterale Anordnung der Kontaktbereiche **24** auf der gedruckten Leiterplatte **23** entspricht deshalb der lateralen Anordnung der außen liegenden Kontaktbereiche **9** und der unverbleiten Loterhebungen **17**, **22** der Halbleiterbaugruppe **1**, **21**. Auf jeden der Bauelementkontaktbereiche **24** wird dann unverbleite Lotpaste aufgebracht.

[0108] Die Baugruppe **1**, **21**, **30** wird auf die Bauelementmontageposition auf der gedruckten Leiterplatte **23** ausgerichtet, so dass das Lotmaterial **17**, **22** sowohl in Kontakt mit den außen liegenden Kontaktbereichen **9** der Baugruppe **1**, **21**, wie auch der Lotpaste kommt, die auf den Bauelementkontaktbereichen **24** der gedruckten Leiterplatte **23** angeordnet ist. Die Anordnung wird dann einer Wärmebehandlung durch Aufschmelzlötung unterzogen, um das Lot zu schmelzen und eine elektrische Verbindung zwischen der Halbleiterbaugruppe **1**, **21**, **30** und der gedruckten Leiterplatte **23** zur Verfügung zu stellen.

[0109] Während die Erfindung im Detail und mit Bezugnahme auf bestimmte Ausführungsformen davon beschrieben worden ist, wird es für eine in der Technik ausgebildete Person offensichtlich sein, dass verschiedene Abänderungen und Modifikationen darin gemacht werden können, ohne vom Geist und Schutzzumfang der Erfindung abzuweichen.

[0110] Dementsprechend ist es beabsichtigt, dass die vorliegende Erfindung die Modifikationen und Variationen dieser Erfindung abdeckt, sofern sie innerhalb des Schutzzumfangs der anhängenden Ansprüche und deren Entsprechungen liegen.

Zusammenfassung

Elektronisches Bauelement und elektronische Anordnung

[0111] Ein elektronisches Bauelement umfasst ein Substrat mit außen liegenden Kontaktbereichen, die Kupfer umfassen. Unverbleite Loterhebungen sind auf den außen liegenden Kontaktbereichen des elektronischen Bauelements angeordnet. Eine elektronische Anordnung umfasst ein elektronisches Bauelement und eine gedruckte Leiterplatte. Das elektronische Bauelement ist durch elektrische Verbindungen aus unverbleitem Lot auf die gedruckte Leiterplatte montiert.

Bezugszeichenliste

1	erste Halbleiterbaugruppe
2	Halbleiterchip
3	Substrat
4	Kern
5	Chipbefestigungsbereich

- 6 innen liegender Kontaktbereich
- 7 Leiterbahn
- 8 Durchkontaktierung
- 9 außen liegender Kontaktbereich
- 10 erste Lötstopplackschicht
- 11 zweite Lötstopplackschicht
- 12 Chipkontaktfelder
- 13 Chipbefestigungsmaterial
- 14 Verbindungsdraht
- 15 Formwerkstoff
- 16 Durchbruch
- 17 Loterhebung
- 18 Durchgangsöffnung
- 19 Seitenwand
- 20 untere Oberfläche der Baugruppe
- 21 zweite Halbleiterbaugruppe
- 22 Lotkugel
- 23 erste gedruckte Leiterplatte
- 24 Kontaktbereich
- 25 Umverdrahtungsschicht
- 26 Durchgangsöffnung
- 27 Lotkugel
- 28 Hohlraum
- 29 Unterfüllung
- 30 dritte Baugruppe
- 31 Formwerkstoff
- 36 obere Oberfläche des Kerns
- 37 untere Oberfläche des Kerns
- 38 Lötstopplackschicht
- 40 obere Oberfläche
- 41 organischer Oberflächenschutz
- 42 Loterhebungen

Patentansprüche

1. Elektronisches Bauelement, umfassend:
 einen Halbleiterchip; und
 ein Substrat, wobei das Substrat Nachfolgendes umfasst:
 einen dielektrischen Körper mit einer ersten Oberfläche und einer zweiten Oberfläche;
 eine Vielzahl von auf der ersten Oberfläche angeordneten ersten Kontaktbereichen; und
 eine Vielzahl von auf der zweiten Oberfläche angeordneten zweiten Kontaktbereichen, wobei die Vielzahl von zweiten Kontaktbereichen eines aus Kupfer und einer Kupferlegierung umfasst;
 eine erste auf der zweiten Oberfläche angeordnete Isolierschicht, wobei die erste Isolierschicht eine Vielzahl von ersten Durchbrüchen umfasst, wobei jeder erste Durchbruch auf einem zugehörigen zweiten Kontaktbereich angeordnet ist; und
 eine Vielzahl von Erhebungen, wobei jede Erhebung auf einem zugehörigen zweiten Kontaktbereich angeordnet ist, wobei die Erhebungen eine unverbleite Lotpaste umfassen.

2. Elektronisches Bauelement nach Anspruch 1, wobei das Substrat eine Einzelschichtanordnung aufweist.

3. Elektronisches Bauelement nach Anspruch 1, wobei das Substrat eine Vielschichtanordnung aufweist.

4. Elektronisches Bauelement nach Anspruch 1, wobei die Erhebungen Sn und Ag und Cu umfassen.

5. Elektronisches Bauelement nach Anspruch 4, wobei die Erhebungen in Masseanteilen im Wesentlichen bestehen aus 4% Ag, 0,5% Cu und der Rest aus Sn.

6. Elektronisches Bauelement nach Anspruch 1, wobei die Erhebungen in Masseanteilen $1\% \leq \text{Ag} \leq 2\%$, $0,3\% \leq \text{Cu} \leq 1,5\%$, mindestens eines aus der Gruppe, die besteht aus $0,005\% \leq \text{Sb} \leq 1,5\%$, $0,05\% \leq \text{Zn} \leq 1,5\%$, $0,05\% \leq \text{Ni} \leq 1,5\%$ und $0,05\% \leq \text{Fe} \leq 1,5\%$, und den Ausgleich an Sn umfassen, und die Gesamtheit von Sb, Zn, Ni und Fe bezogen auf die Masse kleiner oder gleich 1,5% ist.

7. Elektronisches Bauelement nach Anspruch 6, wobei die Erhebungen in Masseanteilen im Wesentlichen bestehen aus 1,2% Ag, 0,5% Cu, 0,05% Ni und der Rest aus Sn.

8. Elektronisches Bauelement nach Anspruch 1, wobei jede der Erhebungen im Wesentlichen einen zugehörigen ersten Durchbruch ausfüllt und aus diesem heraus ragt.

9. Elektronisches Bauelement nach Anspruch 5, wobei die ersten Durchbrüche eine laterale Geometrie aufweisen, die im Wesentlichen kreisförmig ist, und die Erhebungen im Wesentlichen eine Kuppelform aufweisen.

10. Elektronisches Bauelement nach Anspruch 1, wobei jeder der ersten Durchbrüche einen Durchmesser aufweist, der etwa 50% größer ist als der Durchmesser von jeder der Loterhebungen, bevor das Lot erneut verflüssigt wird.

11. Elektronisches Bauelement nach Anspruch 1, wobei jeder der ersten Durchbrüche einen Durchmesser von etwa 450 Mikrometern aufweist, und jede der Loterhebungen einen Durchmesser von etwa 300 Mikrometern aufweist, bevor das Lot erneut verflüssigt wird.

12. Elektronisches Bauelement nach Anspruch 1, wobei jede der Loterhebungen in Masseanteilen im Wesentlichen besteht aus 1,2% Ag, 0,5% Cu, 0,05% Ni und der Rest aus Sn, und jede Loterhebung einen Durchmesser von etwa 500 Mikrometern aufweist, bevor das Lot erneut verflüssigt wird, und die Vielzahl von ersten Durchbrüchen einen Durchmesser von etwa 400 Mikrometern aufweist.

13. Elektronisches Bauelement nach Anspruch

1, weiterhin umfassend:

eine Schicht aus organischem Material, angeordnet auf der Vielzahl von zweiten Kontaktbereichen.

14. Elektronisches Bauelement nach Anspruch 1, weiterhin umfassend:

eine Vielzahl von Verbindungsdrähten, um den Halbleiterchip elektrisch leitfähig mit den ersten Kontaktbereichen zu verbinden;

ein plastisches Kapselungsmaterial, das den Halbleiterchip und die Verbindungsdrähte verkapselt.

15. Elektronisches Bauelement nach Anspruch 1, wobei der Halbleiterchip durch eine Vielzahl von Flip-Chip-Kontakten elektrisch leitfähig mit den ersten Kontaktbereichen verbunden ist.

16. Elektronisches Bauelement nach Anspruch 15, weiterhin umfassend:

ein plastisches Kapselungsmaterial, das den Halbleiterchip und die Flip-Chip-Kontakte verkapselt.

17. Elektronische Anordnung, die ein elektronisches Bauelement umfasst, wobei das elektronische Bauelement Nachfolgendes umfasst:

einen Halbleiterchip;

ein Substrat, wobei das Substrat Nachfolgendes umfasst:

eine Vielzahl von zweiten Kontaktbereichen, wobei die zweiten Kontaktbereiche eines aus Kupfer und einer Kupferlegierung umfassen; und

eine erste Isolierschicht, wobei die erste Isolierschicht eine Vielzahl von ersten Durchbrüchen umfasst, wobei jeder erste Durchbruch auf einem zugehörigen zweiten Kontaktbereich angeordnet ist; und eine gedruckte Leiterplatte, wobei die gedruckte Leiterplatte Nachfolgendes umfasst:

eine Vielzahl dritter Kontaktbereiche, wobei die dritten Kontaktbereiche eines aus Kupfer und einer Kupferlegierung umfassen;

eine zweite Isolierschicht, wobei die zweite Isolierschicht eine Vielzahl von zweiten Durchbrüchen umfasst, jeder zweite Durchbruch auf einem zugehörigen dritten Kontaktbereich angeordnet ist, und die zweiten Durchbrüche eine Anordnung aufweisen, die im Wesentlichen dieselbe Anordnung ist wie die der ersten Durchbrüche; und

eine Vielzahl von Erhebungen, wobei jede Erhebung zwischen einem zugehörigen zweiten Kontaktbereich und einem zugehörigen dritten Kontaktbereich angeordnet ist, wobei die Erhebungen ein unverbleites Lot umfassen.

18. Elektronisches Bauelement nach Anspruch 17, wobei das Substrat eine Einzelschichtanordnung aufweist.

19. Elektronisches Bauelement nach Anspruch 17, wobei das Substrat eine Vielschichtanordnung aufweist.

20. Elektronische Anordnung nach Anspruch 17, wobei die Erhebungen Sn und Ag und Cu umfassen.

21. Elektronisches Bauelement nach Anspruch 20, wobei die Erhebungen in Masseanteilen im Wesentlichen bestehen aus 4% Ag, 0,5% Cu und der Rest aus Sn.

22. Elektronisches Bauelement nach Anspruch 17, wobei die Erhebungen in Masseanteilen $1\% \leq \text{Ag} \leq 2\%$, $0,3\% \leq \text{Cu} \leq 1,5\%$, mindestens eines aus der Gruppe, die besteht aus $0,005\% \leq \text{Sb} \leq 1,5\%$, $0,05\% \leq \text{Zn} \leq 1,5\%$, $0,05\% \leq \text{Ni} \leq 1,5\%$ und $0,05\% \text{ Fe} \leq 1,5\%$, und den Ausgleich an Sn umfassen, und die Gesamtheit von Sb, Zn, Ni und Fe bezogen auf die Masse kleiner oder gleich 1,5% ist.

23. Elektronisches Bauelement nach Anspruch 22, wobei die Erhebungen in Masseanteilen im Wesentlichen bestehen aus 1,2% Ag, 0,5% Cu, 0,05% Ni und der Rest aus Sn.

24. Elektronische Anordnung nach Anspruch 17, wobei jeder der ersten Durchbrüche und jeder der dritten Kontaktbereiche eine laterale Geometrie aufweist, die im Wesentlichen kreisförmig ist.

25. Elektronische Anordnung nach Anspruch 24, wobei jeder der dritten Kontaktbereiche einen Durchmesser von etwa 75% bis etwa 85% des Durchmessers von jedem der ersten Durchbrüche aufweist.

26. Elektronische Anordnung nach Anspruch 25, wobei jeder der ersten Durchbrüche einen Durchmesser von etwa 450 Mikrometern aufweist, und jeder der dritten Kontaktbereiche einen Durchmesser von etwa 350 Mikrometern aufweist.

27. Elektronische Anordnung nach Anspruch 17, wobei jeder der ersten Durchbrüche einen Durchmesser etwa 50% größer als den Durchmesser von jeder der Loterhebungen aufweist, bevor das Lot erneut verflüssigt wird.

28. Elektronische Anordnung nach Anspruch 17, wobei jeder der ersten Durchbrüche einen Durchmesser von etwa 450 Mikrometern aufweist, und jede der Loterhebungen einen Durchmesser von etwa 300 Mikrometern aufweist, bevor das Lot erneut verflüssigt wird.

29. Elektronische Anordnung nach Anspruch 17, wobei jede der Loterhebungen in Masseanteilen im Wesentlichen besteht aus 1,2% Ag, 0,5% Cu, 0,05% Ni und der Rest aus Sn, jede der Loterhebungen einen Durchmesser von etwa 500 Mikrometern aufweist, bevor das Lot erneut verflüssigt wird, und die ersten Durchbrüche einen Durchmesser von etwa 400 Mikrometern aufweisen.

30. Elektronische Anordnung nach Anspruch 17, wobei die zweite Isolierschicht in einem ausgewählten Abstand von der gedruckten Leiterplatte und dem zweiten Kontaktbereich, der sich auf dem elektronischen Bauelement befindet, angeordnet ist, und der ausgewählte Abstand etwa 25% bis etwa 30% des Durchmessers von jedem der ersten Durchbrüche beträgt.

31. Elektronische Anordnung nach Anspruch 30, wobei der ausgewählte Abstand zwischen der zweiten Isolierschicht und dem zweiten Kontaktbereich, der sich auf dem elektronischen Bauelement befindet, etwa 130 Mikrometer ist.

32. Elektronische Anordnung nach Anspruch 17, weiterhin umfassend:
eine Vielzahl von Verbindungsdrähten, die den Halbleiterchip elektrisch leitfähig mit den ersten Kontaktbereichen verbinden; und
ein plastisches Kapselungsmaterial, das den Halbleiterchip und die Verbindungsdrähte verkapselt.

33. Elektronische Anordnung nach Anspruch 17, wobei der Halbleiterchip durch eine Vielzahl von Flip-Chip-Kontakten elektrisch leitfähig mit den ersten Kontaktbereichen verbunden ist.

34. Elektronische Anordnung nach Anspruch 33, wobei das elektronische Bauelement weiterhin ein plastisches Kapselungsmaterial umfasst, das den Halbleiterchip und die Flip-Chip-Kontakte verkapselt.

35. Elektronische Anordnung nach Anspruch 17, wobei das elektronische Bauelement eines aus einer LGA und einer BGA Halbleiterbaugruppe ist.

Es folgen 4 Blatt Zeichnungen

Anhängende Zeichnungen

FIG 1

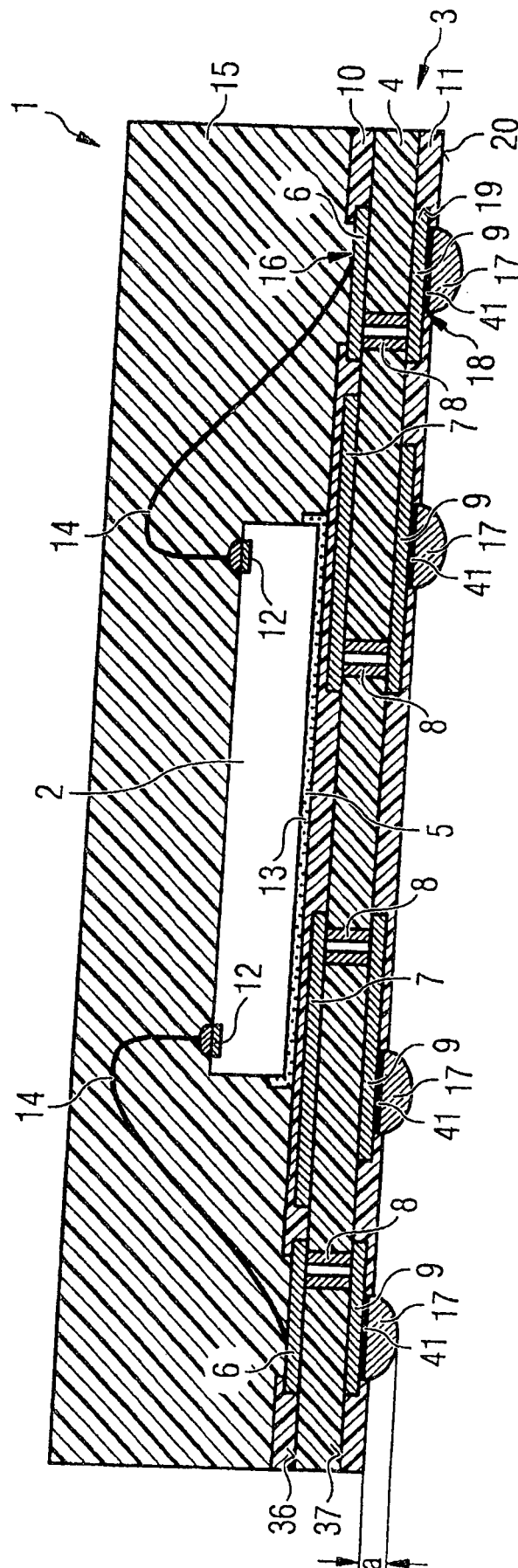


FIG 2

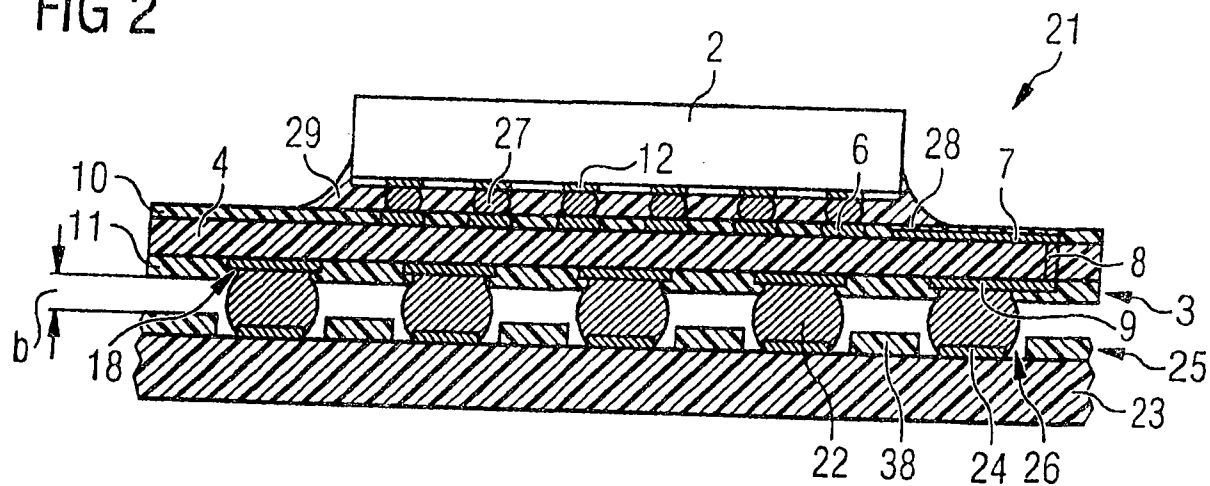


FIG 3

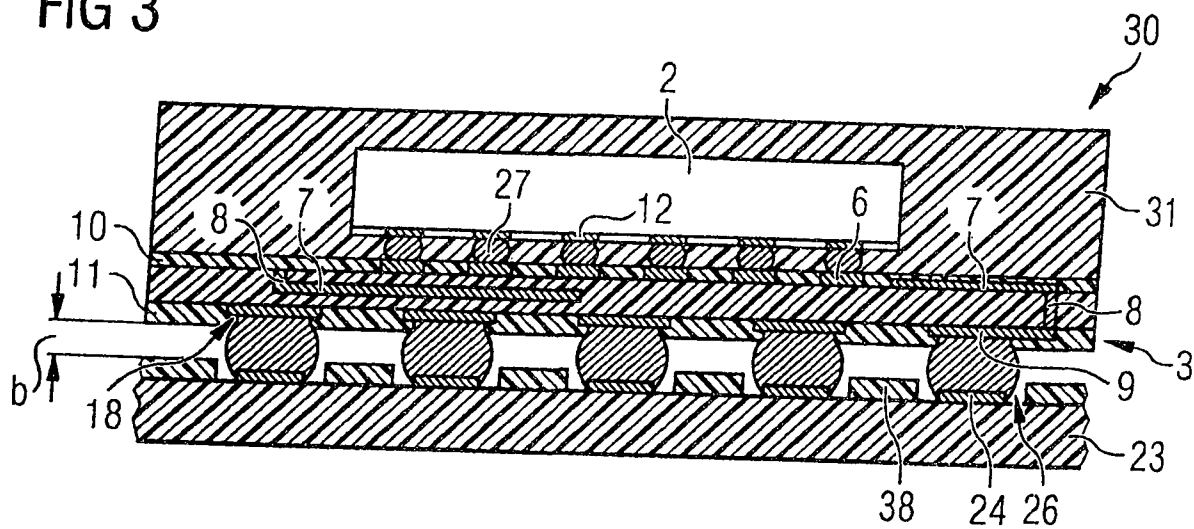


FIG 4

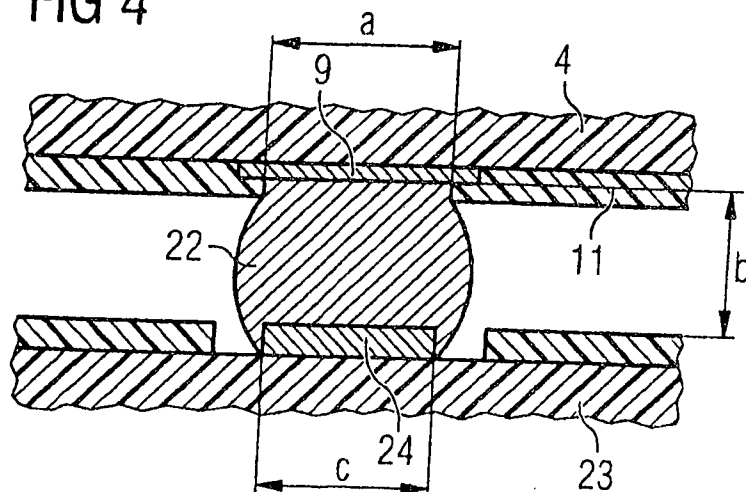


FIG 5

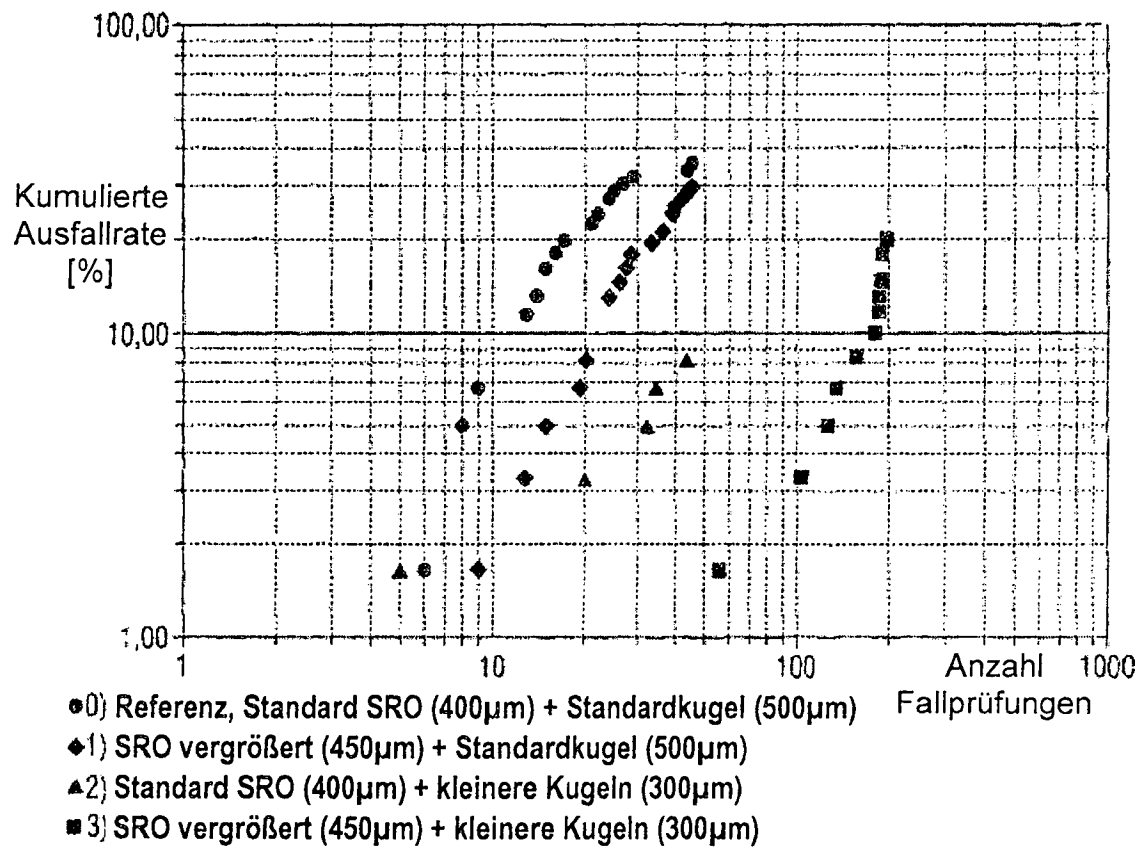


FIG 6

