



FEDERÁLNÍ ÚŘAD
PRO VYNÁLEZY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

265 367

(11)

(13) B1

(51) Int. Cl.⁴
G 05 B 24/02

(21) PV 4316-87.E
(22) Přihlášeno 12 06 87

(40) Zveřejněno 10 02 89
(45) Vydáno 22.6.1990

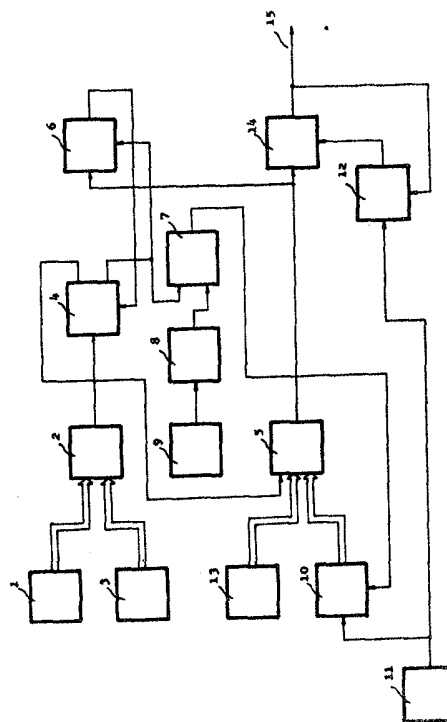
(75)
Autor vynálezu

HUDEČEK FRANTIŠEK ing. BRNO,
JANDA JAROSLAV ing., ČESKÁ U BRNA

(54)

Zapojení časové základny, zejména pro kontrolní,
měřicí a signalizační zařízení

(57) Zapojení pracuje na principu snímání a vyhodnocování videosignálu alespoň jednou televizní kamerou. Podstata vynálezu spočívá v číslicovém generování časové základny, vyznačující se vysokou časovou a teplotní stabilitou parametrů. Základem zapojení jsou dva přednastavitelné komparátory, pomocí nichž je určena poloha obrazce na stínítku obrazovky. Velikost kontrolního obrazce je určena pevně zvolenými cykly čítačů, výšky a šířky kontrolního obrazce. Přesnost nastavení horizontální polohy a šířky kontrolního obrazce je dána teplotní a časovou stabilitou zdroje přesného stabilizovaného kmitočtu. Zapojení umožňuje nastavení polohy kontrolního obrazce ve velmi jemném horizontálním i vertikálním kroku.



Vynález se týká zapojení časové základny, zejména pro kontrolní, měřicí a signalizační zařízení, pracující na principu snímání a vyhodnocování videosignálu jednou nebo několika televizními kamerami.

Jsou známa zapojení, pracující na principu vyhodnocování parametrů, jako jsou špičkové hodnoty, střední hodnoty nebo časové změny těchto hodnot, elektrického signálu či videosignálu, kde vyhodnocované parametry odpovídají jednomu nebo několika plošným obrazcům či kontrolním plochám, vymezeným z celkové snímané plochy jednotlivých televizních kamer.

K tomuto účelu je nutné vytvořit časový sled elektrických impulsů, tak zvanou časovou základnu, synchronně generovaných s funkcí snímání a řádkování snímací kamery, které vyklíčují příslušnou část videosignálu, odpovídající zvoleným kontrolním plochám obrazu, a tato část videosignálu je dále používána k dalšímu zpracování vyhodnocovacími obvody.

Dosud známá řešení časové základny používají různé soustavy vzájemně vazbených klopných a zpožďovacích obvodů synchronizovaných s funkcí rozkladových obvodů snímací kamery, jejichž výsledný výstupní signál určuje tvar a umístění kontrolní plochy na celkové snímané ploše obrazu.

Nevýhodou tohoto známého řešení je, že přestože používané aktivní i pasívní prvky těchto obvodů jsou voleny

s maximálně stabilními teplotními i časovými parametry, vykazují tyto obvody zvláště v případech, kdy je požadována možnost plynulého nastavení souřadnic kontrolní plochy nebo v případech, kdy kontrolní plocha je jen malou částí z celkového záběru snímací kamery, značnou časovou a teplotní nestabilitu parametrů časové základny, což zhoršuje výsledné technické parametry celého zařízení, a tím i možnosti jeho použití.

Uvedené nevýhody dosavadního stavu do značné míry odstraňuje zapojení časové základny, zejména pro kontrolní, měřicí a signalizační zařízení, podle vynálezu, jehož podstatou je, že je tvořeno čítačem řádkových synchronizačních impulsů, spojeným svým sběrnicovým výstupem s prvním sběrnicovým vstupem komparátoru vertikální polohy obrazce, jehož druhý sběrnicový vstup je spojen se sběrnicovým výstupem prvního číslicového spínače a jehož výstup je spojen s řídicím vstupem prvního klopného obvodu, který je spojen svým Q-výstupem se vstupem komparátoru horizontální polohy obrazce, svým $\bar{Q}$ -výstupem s nulovacím vstupem čítače počtu řádků a s prvním vstupem součinného hradla, jehož druhý vstup je spojen s výstupem invertoru, připojeného svým vstupem ke tvarovači řádkových synchronizačních impulsů, přičemž výstup součinného hradla je spojen s nulovacím vstupem čítače přeběhu, spojeného svým čítacím vstupem s výstupem zdroje přesného stabilizovaného kmitočtu a s čítacím vstupem čítače šířky obrazce a svým sběrnicovým výstupem s druhým sběrnicovým vstupem

komparátoru horizontální polohy obrazce, který je dále spojen svým prvním sběrnicovým vstupem se sběrnicovým výstupem druhého číslicového spínače a svým výstupem s řídicím vstupem druhého klopného obvodu a s čítacím vstupem čítače počtu řádků, spojeného svým výstupem s nulovacím vstupem prvního klopného obvodu, zatímco druhý klopný obvod je spojen svým $\bar{Q}$ -výstupem s výstupní svorkou zapojení a s nulovacím vstupem čítače šířky obrazce a svým nulovacím vstupem s výstupem čítače šířky obrazce.

Výhody zapojení časové základny podle vynálezu spočívají zejména ve značně vyšší časové a teplotní stabilitě parametrů časové základny, což zlepšuje výsledné technické parametry celého zařízení, a tím i možnosti jeho použití.

Vynález bude dále podrobněji popsán podle přiloženého výkresu, na němž je schematicky znázorněno příkladné provedení zapojení časové základny, zejména pro kontrolní, měřicí a signalizační zařízení podle vynálezu.

Na výkresu příkladného zapojení podle vynálezu je znázorněn čítač 1 řádkových synchronizačních impulsů, spojený svým sběrnicovým výstupem s prvním sběrnicovým vstupem komparátoru 2 vertikální polohy obrazce, jehož druhý sběrnicový vstup je spojen se sběrnicovým výstupem prvního číslicového spínače 3 a jehož výstup je spojen s řídicím vstupem prvního klopného obvodu 4. První obvod 4 je spojen svým Q -výstupem se vstupem komparátoru 5 horizontální polohy obrazce, svým $\bar{Q}$ -výstupem s nulovacím vstupem

čítače 6 počtu řádků a s prvním vstupem součinnového hradla 7 a svým výstupem s nulovacím vstupem prvního klopného obvodu 4. Součinnové hradlo 7 je spojeno svým druhým vstupem přes invertor 8 s výstupem tvarovače 9 řádkových synchronizačních impulsů a svým výstupem s nulovacím vstupem čítače 10 přeběhu. Čítač 10 přeběhu je spojen svým čítacím vstupem s výstupem zdroje 11 přesného stabilizovaného kmitočtu a s čítacím vstupem čítače 12 šířky obrazce a svým sběrnicovým výstupem s druhým sběrnicovým vstupem komparátoru 5 horizontální polohy obrazce. Komparátor 5 horizontální polohy obrazce je dále spojen svým prvním sběrnicovým vstupem se sběrnicovým výstupem druhého číslicového spínače 13 a svým výstupem s řídícím vstupem druhého klopného obvodu 14 a s čítacím vstupem čítače 6 počtu řádků. Druhý klopný obvod 14 je spojen svým $\overline{Q}$ -výstupem s výstupní svorkou 15 zapojení a s nulovacím vstupem čítače 12 šířky obrazce a svým nulovacím vstupem s výstupem čítače 12 šířky obrazce.

V činnosti zařízení podle vynálezu se na prvním číslicovém spínači 3 nastaví řádek, který by se měl jako první objevit na stínítku obrazovky. Informace o volbě řádku se přivede na druhý sběrnicový vstup komparátoru 2 vertikální polohy obrazce, kde se srovnává s okamžitým stavem televizního rozkladu, kterému odpovídá okamžitý stav čítače 1 řádkových synchronizačních impulsů. Čítač 1 řádkových synchronizačních impulsů načítává řádkové synchronizační impulsy od počátku snímku, přičemž

po skončení posledního přeběhu snímku je vynulován snímkovým synchronizačním impulsem, přivedeným na jeho nulovací vstup. Jakmile čítač 1 řádkových synchronizačních impulsů načítá počet řádků shodný s nastavením prvního číslicového spínače 3, vyšle komparátor 2 vertikální polohy obrazce spouštěcí impuls do prvního klopného obvodu 4, který překlopí do aktivního stavu, signál odebíraný z výstupů prvního klopného obvodu 4 zruší nulování čítače 10 přeběhu a současně zruší blokování komparátoru 5 horizontální polohy obrazce. Komparátor 5 horizontální polohy obrazce porovnává nastavení druhého číslicového spínače 13 se stavem na sběrnicovém výstupu čítače 10 přeběhu a v okamžiku, kdy dojde ke shodě obou signálů na prvním a druhém sběrnicovém vstupu komparátoru 5 horizontální polohy obrazce, generuje komparátor 5 horizontální polohy obrazce na svém výstupu impuls, který zvětší obsah čítače 6 výšky kontrolního obrazce a překlopí druhý klopný obvod 14 do aktivního stavu. Druhý klopný obvod 14 spolu s čítačem 12 šířky kontrolního obrazce, pevně nastaveným na délku cyklu odpovídající šířce kontrolního obrazce, kde délka cyklu je dána čítáním impulsů ze zdroje 11 přesného stabilizovaného kmitočtu, tvoří obvod pro generování impulsů výstupního signálu. Délka signálů na výstupní svorce 15 zapojení je dána nastaveným cyklem čítače 12 šířky kontrolního obrazce a posunutí vůči základnímu signálu řádkového synchronizačního impulsu, přicházejícího na čítací vstup

čítače 1 řádkových synchronizačních impulsů, je určeno nastavením prvního číslicového spínače 3. Během jednoho cyklu čítač 10 přeběhu vždy generuje jeden výstupní impuls, kterým se současně zvětší obsah čítače 6 výšky kontrolního obrazce, a to s četností, odpovídající pevně nastavenému cyklu čítače 6 výšky kontrolního obrazce. Jakmile čítač 6 výšky kontrolního obrazce načítá ten počet řádků, na nějž byl nastaven, což na obrazovce odpovídá ukončení zobrazení zvolené kontrolní plochy, jejíž rozměry jsou dány nastavenými cykly čítače 6 výšky kontrolního obrazce a čítače 12 šířky kontrolního obrazce a jejíž umístění na stínítku obrazovky je dáno nastavením komparátoru 2 vertikální polohy a komparátoru 5 horizontální polohy prostřednictvím prvního číslicového spínače 3 a druhého číslicového spínače 13, generuje se na výstupu čítače 6 výšky kontrolního obrazce nulovací impuls, který nastaví první klopný obvod 4 do neaktivního stavu, a tím zablokuje činnost čítače 10 přeběhu a komparátoru 5 horizontální polohy. Generování jednotlivých snímků kontrolní plochy se opakuje vždy po příchodu dalšího snímkového synchronizačního impulsu, který nastaví do výchozího stavu čítač 1 řádkových synchronizačních impulsů. Je přitom zřejmé, že pro vytvoření více kontrolních obrazců na stínítku obrazovky lze zapojit několik zapojení podle vynálezu vedle sebe, a to se společným čítačem 1 řádkových synchronizačních impulsů, společným čítačem 10 přeběhu, společným zdrojem 11 přes-

ného stabilizovaného kmitočtu a společným čítačem 12 šířky kontrolního obrazce. Komparátory 2 vertikální polohy a komparátory 5 horizontální polohy včetně číslicových spínačů 3 a 13 lze přitom uskutečnit vnitřním zapojením mikropočítače.

P Ř E D M Ě T V Y N Á L E Z U

Zapojení časové základny, zejména pro kontrolní, měřicí a signalizační zařízení, vyznačující se tím, že je tvořeno čítačem (1) řádkových synchronizačních impulsů, spojeným svým sběrniceovým výstupem s prvním sběrniceovým vstupem komparátoru (2) vertikální polohy obrazce, jehož druhý sběrniceový vstup je spojen se sběrniceovým výstupem prvního číslicového spínače (3) a jehož výstup je spojen s řídicím vstupem prvního klopného obvodu (4), který je spojen svým Q-výstupem se vstupem komparátoru (5) horizontální polohy obrazce, svým $\bar{Q}$ -výstupem s nulovacím vstupem čítače (6) počtu řádků a s prvním vstupem součinového hradla (7), jehož druhý vstup je spojen s výstupem invertoru (8), připojeného svým vstupem ke tvarovači (9) řádkových synchronizačních impulsů, přičemž výstup součinového hradla (7) je spojen s nulovacím vstupem čítače (10) přeběhu, spojeného svým čítacím vstupem s výstupem zdroje (11) přesného stabilizovaného kmitočtu a s čítacím vstupem čítače (12) šířky obrazce a svým sběrniceovým výstupem s druhým sběrniceovým vstupem komparátoru (5) horizontální polohy obrazce, který je dále spojen svým prvním sběrniceovým vstupem se sběrniceovým výstupem druhého číslicového spínače (13) a svým výstupem s řídicím vstupem druhého klopného obvodu (14) a s čítacím vstupem čítače (6) počtu řádků, spojeného svým výstupem s nulovacím vstupem prvního klopného obvodu (4),

zatímco druhý klopný obvod (14) je spojen svým $\bar{Q}$ -výstupem s výstupní svorkou (15) zapojení a s nulovacím vstupem čítače (12) šířky obrazce a svým nulovacím vstupem s výstupem čítače (12) šířky obrazce.

1 výkres

