

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 4 区分

【発行日】平成 27 年 8 月 6 日 (2015.8.6)

【公表番号】特表 2014-518506 (P2014-518506A)

【公表日】平成 26 年 7 月 28 日 (2014.7.28)

【年通号数】公開・登録公報 2014-040

【出願番号】特願 2014-519173 (P2014-519173)

【国際特許分類】

H 0 2 M 3/155 (2006.01)

【F I】

H 0 2 M 3/155 H

【手続補正書】

【提出日】平成 27 年 6 月 16 日 (2015.6.16)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

DC / DC コンバータのためのコントローラであって、

変圧器の二次側から一次電圧を検出し、前記一次電圧に対応する第 1 のエラー信号を生成するように構成される第 1 のエラーアナログデジタルコンバータ (EADC) であって、第 1 の参照電圧と前記検出された一次電圧との間の比較に基づいて前記第 1 のエラー信号が生成される、前記第 1 の EADC と、

前記第 1 のエラー信号を処理し、前記第 1 の参照電圧からの一次電圧変動に基づいて第 1 の補償信号を生成するようにフィードフォワード制御として構成される第 1 のアクセラレータと、

前記 DC / DC コンバータの出力電圧を検出し、前記出力電圧に対応する第 2 のエラー信号を生成するように構成される第 2 のエラーアナログデジタルコンバータ (EADC) であって、第 2 の参照電圧と前記検出された出力電圧との間の比較に基づいて前記第 2 のエラー信号が生成される、前記 EADC と、

前記第 2 のエラー信号を処理し、前記一次電圧を制御するために前記変圧器の前記一次側にフィードフォワードされる第 2 の補償信号を生成するように構成される第 2 のアクセラレータであって、前記変圧器の前記一次側に対するスイッチング要素を制御するパルス幅変調器 (PWM) を調節するように、前記第 1 の補償信号と前記第 2 の補償信号とが組み合わされる、前記第 2 のアクセラレータと、

を含む、コントローラ。

【請求項 2】

請求項 1 に記載のコントローラであって、

前記第 1 のアクセラレータが、前記第 1 の補償信号を生成する比例及び積分 (PI) 制御を含む、コントローラ。

【請求項 3】

請求項 2 に記載のコントローラであって、

前記 PI 制御が、前記第 1 の補償信号を改変するダイナミック利得調節を含む比例制御を更に含む、コントローラ。

【請求項 4】

請求項 3 に記載のコントローラであって、

前記ダイナミック利得調節が、前記第 1 の補償信号を増大させる又は低減させる正又は負のステップ制御を含む、コントローラ。

【請求項 5】

請求項 1 に記載のコントローラであって、

前記第 1 の E A D C が、前記一次電圧を監視し、前記第 1 のエラー信号を生成する第 1 の差動増幅器を更に含む、コントローラ。

【請求項 6】

請求項 5 に記載のコントローラであって、

前記第 1 の差動増幅器に対し前記第 1 の参照電圧を供給する第 1 のデジタルアナログコンバータ (D A C) を更に含む、コントローラ。

【請求項 7】

請求項 1 に記載のコントローラであって、

前記第 2 のアクセラレータが、前記第 2 の補償信号を生成する、比例、積分及び微分 (P I D) 制御を含む、コントローラ。

【請求項 8】

請求項 1 に記載のコントローラであって、

前記 D C / D C コンバータの前記出力電圧を監視し、前記第 2 のエラー信号を生成する第 2 の差動増幅器を更に含む、コントローラ。

【請求項 9】

請求項 8 に記載のコントローラであって、

前記第 1 の E A D C が、前記 D C / D C コンバータの 1 つの完全なスイッチングサイクルに対し電力段をイネーブルにする、コントローラ。

【請求項 10】

方法であって、

第 1 のエラー信号を生成するために第 1 のエラーアナログデジタルコンバータ (E A D C) を介して D C / D C コンバータの一次電圧を監視することであって、前記第 1 のエラー信号が第 1 の参照信号と前記監視される一次電圧との比較に基づく、前記監視することと、

前記第 1 のエラー信号に基づいて第 1 の補償信号を生成することと、

第 2 のエラー信号を生成するために第 2 の E A D C を介して前記 D C / D C コンバータの出力電圧を監視することであって、前記第 2 のエラー信号が第 2 の参照電圧と前記監視される出力電圧との比較に基づく、前記監視することと、

前記第 2 のエラー信号に基づいて第 2 の補償信号を生成することであって、前記 D C / D C コンバータの前記一次電圧を調節するために前記第 2 の補償信号が前記第 1 の補償信号と組み合わせられる、前記生成することと、

1 つのスイッチングサイクルにおいて前記 D C / D C コンバータの定常状態オペレーションを促進するために前記第 1 の補償信号と前記第 2 の補償信号とを制御ループに組み合わせることと、

を含む、方法。

【請求項 11】

請求項 10 に記載の方法であって、

前記第 1 の補償信号に関連付けられる比例制御をダイナミックに調節することを更に含む、方法。

【請求項 12】

請求項 11 に記載の方法であって、

前記比例制御を調節する正又は負の利得ステップを提供することを更に含む、方法。

【請求項 13】

請求項 10 に記載の方法であって、

前記第 2 の補償信号を調節する、比例、積分及び微分 (P I D) 制御を提供することを更に含む、方法。

【請求項 14】

ＤＣ／ＤＣコンバータのためのコントローラであって、

変圧器の二次側から一次電圧を検出し、前記一次電圧に対応する第１のエラー信号を生成するように構成される第１のエラーアナログデジタルコンバータ（ＥＡＤＣ）であって、第１の参照電圧と前記検出された一次電圧との間の比較に基づいて前記第１のエラー信号が生成される、前記第１のＥＡＤＣと、

前記第１のエラー信号を処理し、前記一次電圧変動である第１の補償信号を生成するように構成される第１のアクセラレータと、

前記ＤＣ／ＤＣコンバータの出力電圧を検出し、前記出力電圧に対応する第２のエラー信号を生成するように構成される第２のエラーアナログデジタルコンバータ（ＥＡＤＣ）であって、第２の参照電圧と前記ＤＣ／ＤＣコンバータの前記出力電圧との間の比較に基づいて前記第２のエラー信号が生成される、前記第２のＥＡＤＣと、

前記第２のエラー信号を処理し、電圧ループフィードバック制御のための第２の補償信号を生成するように構成される第２のアクセラレータと、

前記変圧器の一次側及び前記二次側内のスイッチング要素を制御するための変調器と、

１つのスイッチングサイクルにおいて前記ＤＣ／ＤＣコンバータの定常状態オペレーションを促進するために、前記第１の補償信号と前記第２の補償信号とを前記変調器にフィードフォワードするためのコンバイナと、

を含む、コントローラ。

【請求項 15】

請求項 14 に記載のコントローラであって、

前記第１のアクセラレータが、前記第１の補償信号を生成する比例及び積分（ＰＩ）制御を含む、コントローラ。

【請求項 16】

請求項 15 に記載のコントローラであって、

前記ＰＩ制御が、前記第１の補償信号を改変するダイナミック利得調節を含む比例制御を更に含む、コントローラ。

【請求項 17】

請求項 14 に記載のコントローラであって、

前記第２のアクセラレータが、前記第２の補償信号を生成する、比例、積分及び微分（ＰＩＤ）制御を含む、コントローラ。