(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2022-0074520
(43) 공개일자 2022년06월03일

(51) 국제특허분류(Int. Cl.)
A61B 5/316 (2021.01) *A61B 5/00* (2021.01)
A61B 5/24 (2021.01) *A61B 5/349* (2021.01)
A61B 5/374 (2021.01) *A61B 5/389* (2021.01)
(52) CPC특허분류
A61B 5/316 (2022.01)
A61B 5/24 (2022.01)
(21) 출원번호 10-2020-0163116
(22) 출원일자 2020년11월27일
심사청구일자 2020년11월27일

(71) 출원인
한국기술교육대학교 산학협력단
충청남도 천안시 동남구 병천면 충절로 1600 (한국기술교육대학교내)
(72) 발명자
김종팔
경기도 화성시 동탄순환대로27길 45, 621동 802호 (영천동, 동탄역 센트럴 에미지)
(74) 대리인
특허법인 무한

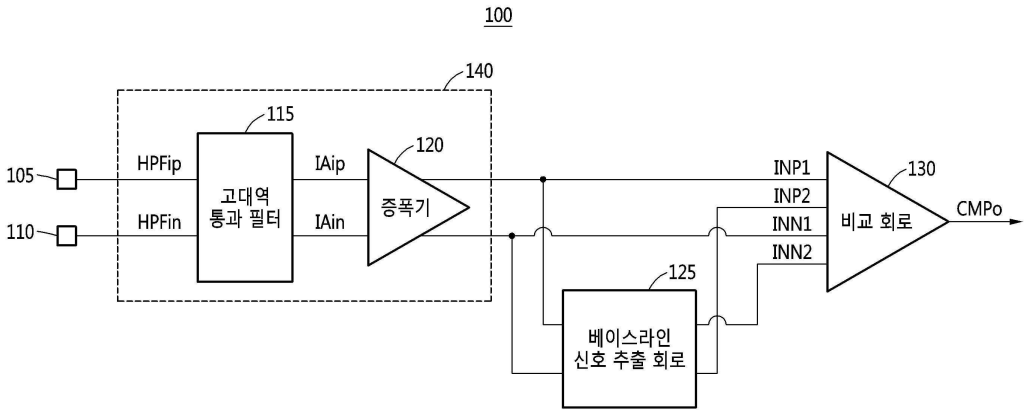
전체 청구항 수 : 총 14 항

(54) 발명의 명칭 **생체 신호의 스파이크 검출 장치 및 스파이크 검출 방법**

(57) 요 약

스파이크 검출 장치 및 스파이크 검출 방법이 개시된다. 스파이크 검출 장치는 제1 입력 신호로부터 제1 입력 신호의 베이스라인(baseline) 성분을 포함하는 제1 베이스라인 신호를 추출하고, 제2 입력 신호로부터 제2 입력 신호의 베이스라인 성분을 포함하는 제2 베이스라인 신호를 추출하는 베이스라인 신호 추출 회로, 및 제1 입력 신호, 제2 입력 신호, 제1 베이스라인 신호 및 제2 베이스라인 신호에 기초하여 스파이크 성분이 포함된 결과 신호를 출력하는 비교 회로를 포함한다.

대 표 도



(52) CPC특허분류
A61B 5/349 (2022.01)
A61B 5/374 (2022.01)
A61B 5/389 (2022.01)
A61B 5/7225 (2021.01)
A61B 5/7235 (2021.01)

이 발명을 지원한 국가연구개발사업
과제고유번호 1711118776
과제번호 2020R1F1A1067128
부처명 과학기술정보통신부
과제관리(전문)기관명 한국연구재단
연구사업명 개인기초연구(과기정통부)(R&D)
연구과제명 전자약 적용을 위한 신경 인터페이스 집적회로 연구
기 여 율 1/1
과제수행기관명 한국기술교육대학교
연구기간 2020.06.01 ~ 2021.02.28

명 세 서

청구범위

청구항 1

신호에서 스파이크를 검출하는 스파이크 검출 장치에 있어서,

제1 입력 신호로부터 상기 제1 입력 신호의 베이스라인(baseline) 성분을 포함하는 제1 베이스라인 신호를 추출하고, 제2 입력 신호로부터 상기 제2 입력 신호의 베이스라인 성분을 포함하는 제2 베이스라인 신호를 추출하는 베이스라인 신호 추출 회로; 및

상기 제1 입력 신호, 상기 제2 입력 신호, 상기 제1 베이스라인 신호 및 상기 제2 베이스라인 신호에 기초하여 스파이크 성분이 포함된 결과 신호를 출력하는 비교 회로

를 포함하는 스파이크 검출 장치.

청구항 2

제1항에 있어서,

제1 극성의 제1 생체 신호 및 제2 극성의 제2 생체 신호 각각에 대해 고대역 통과 필터링을 수행하고, 상기 고대역 통과 필터링된 제1 생체 신호를 증폭하여 상기 제1 생체 신호를 출력하고 상기 고대역 통과 필터링된 제2 생체 신호를 증폭하여 상기 제2 입력 신호를 출력하는 전처리 회로

를 더 포함하는 스파이크 검출 장치.

청구항 3

제2항에 있어서,

상기 전처리 회로는,

상기 고대역 통과 필터링을 수행하는 고대역 통과 필터; 및

상기 제1 생체 신호 및 상기 제2 생체 신호를 증폭하는 증폭기

를 포함하는,

스파이크 검출 장치.

청구항 4

제3항에 있어서,

상기 비교 회로는,

제1 입력 단자 및 제2 입력 단자를 포함하는 비교기를 포함하고,

상기 제1 입력 단자에는, 상기 제1 입력 신호와 상기 제2 베이스라인 신호 간의 제1 결합 신호가 입력되고,

상기 제2 입력 단자에는, 상기 제2 입력 신호와 상기 제1 베이스라인 신호 간의 제2 결합 신호가 입력되는,

스파이크 검출 장치.

청구항 5

제4항에 있어서,

상기 비교기는,

상기 제1 입력 단자에 입력된 신호가 상기 제2 입력 단자에 입력된 신호보다 큰 경우 제1 상태의 신호를 상기 결과 신호로 출력하고, 상기 제2 입력 단자에 입력된 신호가 상기 제1 입력 단자에 입력된 신호보다 큰 경우 제

2 상태의 신호를 상기 결과 신호로 출력하는,

스파이크 검출 장치.

청구항 6

제5항에 있어서,

상기 비교기의 상기 제1 입력 단자에는, 상기 제1 결합 신호와 제1 오프셋 신호 간의 제3 결합 신호가 입력되고,

상기 비교기의 상기 제2 입력 단자에는, 상기 제2 결합 신호와 제2 오프셋 신호 간의 제4 결합 신호가 입력되는,

스파이크 검출 장치.

청구항 7

제6항에 있어서,

상기 비교 회로는,

상기 제1 오프셋 신호를 조절하는 제1 조절 단자 및 제2 오프셋 신호를 조절하는 제2 조절 단자

를 포함하는,

스파이크 검출 장치.

청구항 8

제7항에 있어서,

상기 베이스라인 신호 추출 회로는,

저대역 통과 필터링을 이용해 상기 제1 입력 신호로의 상기 제1 베이스라인 신호 및 상기 제2 입력 신호의 상기 제2 베이스라인 신호를 추출하는,

스파이크 검출 장치.

청구항 9

신호에서 스파이크를 검출하는 스파이크 검출 방법에 있어서,

제1 입력 신호로부터 상기 제1 입력 신호의 베이스라인(baseline) 성분을 포함하는 제1 베이스라인 신호를 추출하고, 제2 입력 신호로부터 상기 제2 입력 신호의 베이스라인 성분을 포함하는 제2 베이스라인 신호를 추출하는 단계; 및

상기 제1 입력 신호, 상기 제2 입력 신호, 상기 제1 베이스라인 신호 및 상기 제2 베이스라인 신호에 기초하여 스파이크 성분이 포함된 결과 신호를 출력하는 단계

를 포함하는 스파이크 검출 방법.

청구항 10

제9항에 있어서,

제1 극성의 제1 생체 신호 및 제2 극성의 제2 생체 신호 각각에 대해 고대역 통과 필터링을 수행하는 단계;

상기 고대역 통과 필터링된 제1 생체 신호를 증폭하여 상기 제1 입력 신호를 생성하는 단계; 및

상기 고대역 통과 필터링된 제2 생체 신호를 증폭하여 상기 제2 입력 신호를 생성하는 단계

를 더 포함하는,

스파이크 검출 방법.

청구항 11

제10항에 있어서,

상기 결과 신호를 출력하는 단계는,

상기 제1 입력 신호와 상기 제2 베이스라인 신호가 결합되어 제1 결합 신호를 생성하는 단계;

상기 제2 입력 신호와 상기 제1 베이스라인 신호가 결합되어 제2 결합 신호를 생성하는 단계; 및

제1 비교 신호 및 제2 비교 신호를 비교하는 단계

를 포함하고,

상기 제1 비교 신호는 상기 제1 결합 신호이고, 상기 제2 비교 신호는 상기 제2 결합 신호인,

스파이크 검출 방법.

청구항 12

제11항에 있어서,

상기 비교하는 단계는,

상기 제1 비교 신호가 상기 제2 비교 신호보다 더 큰 경우 제1 상태의 신호를 상기 결과 신호로 출력하고, 상기 제2 비교 신호가 상기 제1 비교 신호보다 더 큰 경우 제2 상태의 신호를 상기 결과 신호로 출력하는 단계

를 포함하는,

스파이크 검출 방법.

청구항 13

제12항에 있어서,

상기 결과 신호를 출력하는 단계는,

상기 제1 결합 신호에 제1 오프셋 신호가 결합된 제3 결합 신호를 생성하는 단계;

상기 제2 결합 신호에 제2 오프셋 신호가 결합된 제4 결합 신호를 생성하는 단계

를 더 포함하고,

상기 제1 비교 신호는 상기 제3 결합 신호이고, 상기 제2 비교 신호는 상기 제4 결합 신호인,

스파이크 검출 방법.

청구항 14

제13항에 있어서,

상기 추출하는 단계는,

저대역 통과 필터링을 이용해 상기 제1 입력 신호의 상기 제1 베이스라인 신호 및 상기 제2 입력 신호의 상기 제2 베이스라인 신호를 추출하는 단계를 포함하는,

스파이크 검출 방법.

발명의 설명

기 술 분 야

[0001] 아래 실시예들은 생체 신호에서 스파이크를 검출하는 기술에 관한 것이다.

배 경 기 술

[0002] 신경과학(neuroscience) 관련 연구의 중요한 측면은 신경 신호의 검출 및 분석이다. 신경 신호는 전기 및 화학

신호를 통해 정보를 처리하고 전송하는, 전기적으로 흥분 가능한 세포와 관련 있다. 전기적인 측면에서, 뉴런이 충분한 자극을 받으면 전압 게이트의(voltage-gated) 이온 채널이 열리며, 신경 신호는 축색 말단(axon terminal)을 통해 전송된다. 화학적인 측면에서, 활동 전위(action potential)에 따라 축삭 말단에서 전압 게이트의 칼슘 이온 채널이 열리고, 신경 전달 물질이라는 화학 물질이 시냅스로 방출된다. 신경 신호에 담긴 정보는 신호 레벨 보다는 스파이크(spike)의 빈도를 통해 식별될 수 있다.

발명의 내용

해결하려는 과제

과제의 해결 수단

[0003] 일 실시예에 따른 신호에서 스파이크를 검출하는 스파이크 검출 장치는, 제1 입력 신호로부터 상기 제1 입력 신호의 베이스라인(baseline) 성분을 포함하는 제1 베이스라인 신호를 추출하고, 제2 입력 신호로부터 상기 제2 입력 신호의 베이스라인 성분을 포함하는 제2 베이스라인 신호를 추출하는 베이스라인 신호 추출 회로; 및 상기 제1 입력 신호, 상기 제2 입력 신호, 상기 제1 베이스라인 신호 및 상기 제2 베이스라인 신호에 기초하여 스파이크 성분이 포함된 결과 신호를 출력하는 비교 회로를 포함할 수 있다.

[0004] 일 실시예에 따른 스파이크 검출 장치는, 제1 극성의 제1 생체 신호 및 제2 극성의 제2 생체 신호 각각에 대해 고대역 통과 필터링을 수행하고, 상기 고대역 통과 필터링된 제1 생체 신호를 증폭하여 상기 제1 생체 신호를 출력하고 상기 고대역 통과 필터링된 제2 생체 신호를 증폭하여 상기 제2 입력 신호를 출력하는 전처리 회로를 더 포함할 수 있다.

[0005] 상기 전처리 회로는, 상기 고대역 통과 필터링을 수행하는 고대역 통과 필터; 및 상기 제1 생체 신호 및 상기 제2 생체 신호를 증폭하는 증폭기를 포함할 수 있다.

[0006] 상기 비교 회로는, 제1 입력 단자 및 제2 입력 단자를 포함하는 비교기를 함하고, 상기 제1 입력 단자에는, 상기 제1 입력 신호와 상기 제2 베이스라인 신호 간의 제1 결합 신호가 입력되고, 상기 제2 입력 단자에는, 상기 제2 입력 신호와 상기 제1 베이스라인 신호 간의 제2 결합 신호가 입력될 수 있다.

[0007] 상기 비교기는, 상기 제1 입력 단자에 입력된 신호가 상기 제2 입력 단자에 입력된 신호보다 큰 경우 제1 상태의 신호를 상기 결과 신호로 출력하고, 상기 제2 입력 단자에 입력된 신호가 상기 제1 입력 단자에 입력된 신호보다 큰 경우 제2 상태의 신호를 상기 결과 신호로 출력할 수 있다.

[0008] 상기 비교기의 상기 제1 입력 단자에는, 상기 제1 결합 신호와 제1 오프셋 신호 간의 제3 결합 신호가 입력되고, 상기 비교기의 상기 제2 입력 단자에는, 상기 제2 결합 신호와 제2 오프셋 신호 간의 제4 결합 신호가 입력될 수 있다.

[0009] 상기 비교 회로는, 상기 제1 오프셋 신호를 조절하는 제1 조절 단자 및 제2 오프셋 신호를 조절하는 제2 조절 단자를 포함할 수 있다.

[0010] 상기 베이스라인 신호 추출 회로는, 저대역 통과 필터링을 이용해 상기 제1 입력 신호의 상기 제1 베이스라인 신호 및 제2 입력 신호의 상기 제2 베이스라인 신호를 추출할 수 있다.

[0011] 일 실시예에 따른 신호에서 스파이크를 검출하는 스파이크 검출 방법은, 제1 입력 신호로부터 상기 제1 입력 신호의 베이스라인(baseline) 성분을 포함하는 제1 베이스라인 신호를 추출하고, 제2 입력 신호로부터 상기 제2 입력 신호의 베이스라인 성분을 포함하는 제2 베이스라인 신호를 추출하는 단계; 및 상기 제1 입력 신호, 상기 제2 입력 신호, 상기 제1 베이스라인 신호 및 상기 제2 베이스라인 신호에 기초하여 스파이크 성분이 포함된 결과 신호를 출력하는 단계를 포함할 수 있다.

[0012] 일 실시예에 따른 스파이크 검출 방법은, 제1 극성의 제1 생체 신호 및 제2 극성의 제2 생체 신호 각각에 대해 고대역 통과 필터링을 수행하는 단계; 상기 고대역 통과 필터링된 제1 생체 신호를 증폭하여 상기 제1 입력 신호를 생성하는 단계; 및 상기 고대역 통과 필터링된 제2 생체 신호를 증폭하여 상기 제2 입력 신호를 생성하는 단계를 더 포함할 수 있다.

[0013] 상기 결과 신호를 출력하는 단계는, 상기 제1 입력 신호와 상기 제2 베이스라인 신호가 결합되어 제1 결합 신호

를 생성하는 단계; 상기 제2 입력 신호와 상기 제1 베이스라인 신호가 결합되어 제2 결합 신호를 생성하는 단계; 및 제1 비교 신호 및 제2 비교 신호를 비교하는 단계를 포함할 수 있고, 상기 제1 비교 신호는 상기 제1 결합 신호이고, 상기 제2 비교 신호는 상기 제2 결합 신호일 수 있다.

[0014] 상기 비교하는 단계는, 상기 제1 비교 신호가 상기 제2 비교 신호보다 더 큰 경우 제1 상태의 신호를 상기 결과 신호로 출력하고, 상기 제2 비교 신호가 상기 제1 비교 신호보다 더 큰 경우 제2 상태의 신호를 상기 결과 신호로 출력하는 단계를 포함할 수 있다.

[0015] 상기 결과 신호를 출력하는 단계는, 상기 제1 결합 신호에 제1 오프셋 신호가 결합된 제3 결합 신호를 생성하는 단계; 상기 제2 결합 신호에 제2 오프셋 신호가 결합된 제4 결합 신호를 생성하는 단계를 더 포함할 수 있고, 상기 제1 비교 신호는 상기 제3 결합 신호이고, 상기 제2 비교 신호는 상기 제4 결합 신호일 수 있다.

[0016] 상기 추출하는 단계는, 저대역 통과 필터링을 이용해 상기 제1 입력 신호의 상기 제1 베이스라인 신호 및 제2 입력 신호의 상기 제2 베이스라인 신호를 추출하는 단계를 포함할 수 있다.

도면의 간단한 설명

[0017] 도 1은 일 실시예에 따른 스파이크 검출 장치의 구성을 도시하는 도면이다.

도 2는 일 실시예에 따른 스파이크 검출 장치의 전처리 회로의 출력 신호를 도시하는 도면이다.

도 3은 일 실시예에 따른 스파이크 검출 장치의 비교 회로를 설명하기 위한 도면이다.

도 4는 일 실시예에 따른 스파이크 검출 장치의 비교 회로의 회로도를 도시한다.

도 5는 일 실시예에 따른 스파이크 검출 장치의 비교기의 입력 신호와 출력 신호를 도시하는 도면이다.

도 6은 일 실시예에 따른 스파이크 검출 장치의 비교기의 오프셋 신호가 결합된 입력 신호, 출력 신호를 도시하는 도면이다.

도 7은 일 실시예에 따른 스파이크 검출 방법을 설명하는 흐름도이다.

발명을 실시하기 위한 구체적인 내용

[0018] 실시예들에 대한 특정한 구조적 또는 기능적 설명들은 단지 예시를 위한 목적으로 개시된 것으로서, 다양한 형태로 변경되어 구현될 수 있다. 따라서, 실제 구현되는 형태는 개시된 특정 실시예로만 한정되는 것이 아니며, 본 명세서의 범위는 실시예들로 설명한 기술적 사상에 포함되는 변경, 균등물, 또는 대체물을 포함한다.

[0019] 제1 또는 제2 등의 용어를 다양한 구성요소들을 설명하는데 사용될 수 있지만, 이런 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 해석되어야 한다. 예를 들어, 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소는 제1 구성요소로도 명명될 수 있다.

[0020] 어떤 구성요소가 다른 구성요소에 "연결되어" 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다.

[0021] 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 명세서에서, "포함하다" 또는 "가지다" 등의 용어는 설명된 특징, 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함으로 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

[0022] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 해당 기술분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가진다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥상 가지는 의미와 일치하는 의미를 갖는 것으로 해석되어야 하며, 본 명세서에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.

[0023] 이하, 실시예들을 첨부된 도면들을 참조하여 상세하게 설명한다. 첨부 도면을 참조하여 설명함에 있어, 도면 부호에 관계없이 동일한 구성 요소는 동일한 참조 부호를 부여하고, 이에 대한 중복되는 설명은 생략하기로 한다.

[0025] 도 1은 일 실시예에 따른 스파이크 검출 장치의 구성을 도시하는 도면이다.

[0026] 생체 신호, 특히 신경 신호는 근육, 신경 등 흥분성 세포의 흥분에 의한 세포막의 일시적인 전위 변화인 스파이크 전위에 의해 전달된다. 신경 신호는 스파이크 전위의 신호 레벨보다는 스파이크의 빈도를 통해 정보를 전달하므로, 스파이크의 빈도는 신경 신호에 포함된 정보를 파악하는데 중요한 요소이다.

[0027] 건강 및 질환 상태의 모니터링을 위해서는 생체 신호에 포함된 정보를 얻는 기술이 필요하다. 생체 신호에 포함된 정보는 생체 신호를 검출하고, 검출된 생체 신호를 적절히 처리하여 디지털 신호로 변환하고 스파이크 빈도를 측정함으로써 얻을 수 있다.

[0028] 스파이크 검출 장치(100)는 생체 신호에서 스파이크 빈도를 측정하기 위하여 검출된 생체 신호를 적절히 처리하고 생체 신호의 스파이크 성분을 검출할 수 있다.

[0029] 도 1을 참고하면, 일 실시예에 따른 스파이크 검출 장치(100)는 전처리 회로(140), 베이스라인 신호 추출 회로(125) 및 비교 회로(130)를 포함할 수 있다.

[0030] 앞서 언급하였듯, 스파이크 빈도 측정 위해서는 신경 신호를 검출하고, 검출된 신경 신호를 적절히 처리하여 디지털 신호로 변환해야 하는데, 이 과정에서 버퍼, PGA(Programmable Gain Amplifier), 아날로그 디지털 컨버터, 포락선 검파기(Envelope detector) 등이 사용되어 많은 면적 및 큰 소비 전력을 소모한다. 스파이크 검출 장치(100)가 웨어러블 기기 형태로 사용되는 경우 배터리 사이즈의 소형화를 위해 저전력이 필요하게 되고, 스파이크 검출 장치(100)가 체내에서 사용되는 경우에는 더욱 작은 배터리가 요구되므로, 초저전력화가 필요하다.

[0031] 스파이크 검출 장치(100)는 전처리 회로(140), 베이스라인 신호 추출 회로(125) 및 비교 회로(130)를 포함함으로써 전력 소모 및 부피가 큰 버퍼, PGA(Programmable Gain Amplifier), 아날로그 디지털 컨버터, 포락선 검파기(Envelope detector) 등을 사용하지 않고 생체 신호의 스파이크 성분을 검출할 수 있으므로 저전력화, 소형화할 수 있다.

[0032] 건강 및 질환 상태의 모니터링을 위해 생체 신호 측정이 필요할 수 있고, 생체 전극(105, 110)을 통해 생체 신호(HPFip, HPFin)를 측정할 수 있다. 일 실시예에서, 생체 전극은 신경 전극일 수 있다. 제1 극성의 전극(105)을 통해 제1 생체 신호(HPFip)가 검출되고 제2 극성의 전극(110)을 통해 제2 생체 신호(HPFin)가 검출될 수 있다.

[0033] 전처리 회로(140)는 제1 극성의 제1 생체 신호(HPFip) 및 제2 극성의 제2 생체 신호(HPFin) 각각에 대해 고대역 통과 필터링을 수행하고, 고대역 통과 필터링된 제1 생체 신호(IAip) 및 고대역 통과 필터링된 제2 생체 신호(IAin)를 증폭하여 생체 신호를 스파이크 검출에 적합한 상태로 가공할 수 있다. 전처리 회로(140)는 고대역 통과 필터(115)(high pass filter) 및 증폭기(120)를 포함할 수 있다. 일 실시예에서, 전처리 회로(140)는 양극의 생체 전극(105)을 통해 검출된 제1 생체 신호(HPFip) 및 음극의 생체 전극(110)을 통해 검출된 제2 생체 신호(HPFip)에서 저주파 성분을 제거하고, 저주파 성분이 제거된 제1 생체 신호(IAip) 및 저주파 성분이 제거된 제2 생체 신호(IAin)를 증폭할 수 있다. 스파이크 검출 장치(100)가 체외에서 사용되는 경우, 생체 전극(105, 110)은 ECG, EEG, PPG 등의 생체 신호를 측정할 수 있고, 스파이크 검출 장치(100)가 체내에서 사용되는 경우, 생체 전극(105, 110)은 신경 신호 등을 측정할 수 있다.

[0034] 일 실시예에서, 베이스라인 신호 추출 회로(125)는 저대역 통과 필터(low pass filter)를 포함할 수 있다. 베이스라인 신호 추출 회로(125)는 저대역 통과 필터를 이용하여 전처리 회로(140)에서 저주파 성분이 제거된 제1 생체 신호(IAip)가 증폭되어 생성된 제1 입력 신호(INP1) 및 저주파 성분이 제거된 제2 생체 신호(IAin)가 증폭되어 생성된 제2 입력 신호(INN1)의 스파이크 전압을 제거하고 기저선 전압에 해당하는 베이스라인(base line) 신호를 추출해낼 수 있다. 베이스라인 신호 추출 회로(125)는 제1 입력 신호(INP1)의 베이스라인 성분을 포함하는 제1 베이스라인 신호(INN2) 및 제2 입력 신호(INN1)의 베이스라인 성분을 포함하는 제2 베이스라인 신호(INP2)를 추출할 수 있다.

[0035] 일 실시예에서, 비교 회로(130)는 4개의 입력 단자를 포함하고, 각 단자를 통해 제1 입력 신호(INP1), 제2 입력 신호(INN1), 제1 베이스라인 신호(INN2) 및 제2 베이스라인 신호(INP2)가 비교 회로(130)에 입력될 수 있다. 비교 회로(130)는 제1 입력 신호, 제2 입력 신호, 제1 베이스라인 신호 및 제2 베이스라인 신호에 기초하여 스파이크 성분이 포함된 결과 신호를 출력할 수 있다.

[0036] 비교 회로는 제1 입력 단자 및 제2 입력 단자를 포함하는 비교기를 포함할 수 있다. 비교기는 제1 입력 단자에

입력된 신호가 제2 입력 단자에 입력된 신호보다 큰 경우 제1 상태의 신호를 결과 신호로 출력하고, 제2 입력 단자에 입력된 신호가 제1 입력 단자에 입력된 신호보다 큰 경우 제2 상태의 신호를 결과 신호로 출력할 수 있다.

[0037] 일 실시예에서, 비교기의 제1 입력 단자에는 제1 입력 신호(INP1)와 제2 베이스라인 신호(INP2) 간의 제1 결합 신호가 입력되고, 비교기의 제2 입력 단자에는 제2 입력 신호(INN1)와 제1 베이스라인 신호(INN2) 간의 제2 결합 신호가 입력될 수 있다. 극성이 반대되는 신호의 베이스라인 신호를 서로 교차 합산함으로써 베이스라인 성분이 제거된 결합 신호를 얻을 수 있다. 비교기는 제1 결합 신호가 제2 결합 신호보다 더 큰 경우, 제1 상태의 신호를 결과 신호로 출력하고, 제2 결합 신호가 제1 결합 신호보다 더 큰 경우, 제2 상태의 신호를 결과 신호로 출력할 수 있다.

[0038] 일 실시예에서, 비교 회로(130)는 제1 결합 신호 및 제2 결합 신호에 오프셋 신호를 결합하여 제3 결합 신호 및 제4 결합 신호를 생성할 수 있고, 결합되는 오프셋 신호를 조절하여 제3 결합 신호 및 제4 결합 신호의 오프셋 전압을 조절할 수 있다. 일 실시예에서, 오프셋 전압은 비교 회로(130)에 포함된 MOSFET의 사이즈를 조절하여 결정될 수 있다. 비교기의 제1 입력 단자에는 제1 결합 신호에 제1 오프셋 신호가 결합된 제3 결합 신호가 입력되고, 비교기의 제2 입력 단자에는 제2 결합 신호에 제2 오프셋 신호가 결합된 제4 결합 신호가 입력될 수 있다. 일 실시예에서, 비교 회로(130)는 제1 오프셋 신호를 조절하는 제1 조절 단자 및 제2 오프셋 신호를 조절하는 제2 조절 단자를 더 포함할 수 있다. 제1 결합 신호와 제2 결합 신호가 비교기에 입력되는 경우도 스파이크 신호를 검출할 수 있으나, 경우에 따라서는 모든 스파이크 신호가 검출되지 않을 수 있다. 비교기에 적절한 오프셋 전압이 가해진 제3 결합 신호 및 제4 결합 신호가 입력됨으로써 보다 높은 정확도로 스파이크 신호를 검출할 수 있다. 이와 관련하여서는 도 5 및 도 6을 참조하여 아래에서 설명한다.

[0040] 도 2는 일 실시예에 따른 스파이크 검출 장치의 전처리 회로의 출력 신호를 도시하는 도면이고, 도 3은 일 실시예에 따른 스파이크 검출 장치의 비교 회로를 설명하기 위한 도면이다.

[0041] 도 2를 참조하면, 제1 입력 신호(INP1) 및 제2 입력 신호(INN1)가 도시되어 있다. 제1 입력 신호(INP1)는 도 1의 제1 입력 신호(INP1)에 대응될 수 있고, 제2 입력 신호(INN1)는 도 1의 제2 입력 신호(INN1)에 대응될 수 있다.

[0042] 일 실시예에 따른 제1 입력 신호(INP1)와 제2 입력 신호(INN1)는 전처리 회로의 고대역 통과 필터를 거친 뒤 증폭된 기저선 전압(Vb, -Vb)과 공통 모드 전압(Vc) 그리고 스파이크 신경 신호에 대응되는 스파이크 전압(Vp, -Vp)으로 표현될 수 있다. 제1 입력 신호(INP1)와 제2 입력 신호(INN1)를 수식으로 표현하면 다음과 같다.

수학식 1

[0043] $$IAop = Vc + Vb + Vp$$

[0044] $$IAon = Vc - Vb - Vp$$

[0045] 여기서 IAop는 제1 입력 신호(INP1)를, IAon은 제2 입력 신호(INN1)를 의미하며, Vc는 공통 모드 전압, Vb는 기저선 전압, Vp는 스파이크 전압을 의미한다.

[0046] 스파이크 검출 장치의 저전력화 및 저면적화를 위해 아날로그 디지털 컨버터, 포락선 검파기(Envelope detector) 등을 사용하지 않고 제1 입력 신호(INP1)와 제2 입력 신호(INN1)를 직접 비교기(340)에 입력하여 스파이크를 검출할 수 있으나, 이 경우 수학식 2와 같이 두 신호를 비교한 결과에 기저선 전압(Vb, -Vb)이 남게 되어 스파이크 전압(Vp, -Vp) 추출을 어렵게 한다.

수학식 2

[0047] $$IAop - IAon = 2Vb + 2Vp$$

[0048] 여기서 IAop는 제1 입력 신호(INP1)를, IAon은 제2 입력 신호(INN1)를 의미하며, Vb는 기저선 전압, Vp는 스파이크 전압을 의미한다.

[0049] 비교기(340) 출력 결과에 기저선 전압(Vb, -Vb)이 포함되지 않도록 비교기(340) 입력 이전에 비교기(340)에 입력되는 신호에서 기저선 전압(Vb, -Vb)에 대응되는 베이스라인 성분을 제거할 수 있다.

[0050] 도 3을 참조하면, 일 실시예에서, 비교 회로(330)는 4개의 입력 단자를 포함하고, 각 단자를 통해 제1 입력 신호(INP1), 제2 입력 신호(INN1), 제1 베이스라인 신호(INN2) 및 제2 베이스라인 신호(INP2)가 비교 회로(330)에 입력될 수 있다. 비교 회로(330)는 도1의 비교 회로(130)와 대응될 수 있다.

[0051] 일 실시예에서, 제1 입력 신호(INP1)의 베이스라인 성분을 포함하는 제1 베이스라인 신호(Vb) 및 제2 입력 신호(INN1)의 베이스라인 성분을 포함하는 제2 베이스라인 신호(-Vb)가 베이스라인 신호 추출 회로에 의해 추출될 수 있다. 제1 입력 신호(INP1), 제2 입력 신호(INN1), 제2 베이스라인 신호(-Vb) 및 제1 베이스라인 신호(Vb)는 수학식 3과 같이 표현될 수 있다.

수학식 3

[0052] $$INP1 = Vc + Vb + Vp$$

[0053] $$INN1 = Vc - Vb - Vp$$

[0054] $$INP2 = Vc - Vb$$

[0055] $$INN2 = Vc + Vb$$

[0056] 여기서 INP1은 제1 입력 신호(INP1)고, INN1은 제2 입력 신호(INN1)며, INP2는 제2 베이스라인 신호(-Vb), INN2는 제1 베이스라인 신호(Vb)를 의미한다. 여기서 Vc는 공통 모드 전압, Vb는 기저선 전압, Vp는 스파이크 전압을 의미한다. 제1 베이스라인 신호(Vb) 및 제2 베이스라인 신호(-Vb) 각각 도 1의 제1 베이스라인 신호(INN2) 및 제2 베이스라인 신호(INP2) 와 대응될 수 있다.

[0057] 제1 입력 신호(INP1), 제2 베이스라인 신호(-Vb), 제1 베이스라인 신호(Vb) 및 제2 입력 신호(INN1)가 비교 회로(330)의 4개의 단자를 통해 입력될 수 있다.

[0058] 일 실시예에서, 비교기(340)의 제1 입력 단자에는 제1 입력 신호(INP1)와 제2 베이스라인 신호(INP2) 간의 제1 결합 신호(320)가 입력되고, 비교기(340)의 제2 입력 단자에는 제2 입력 신호(INN1)와 제1 베이스라인 신호(INN2) 간의 제2 결합 신호(325)가 입력될 수 있다. 제1 결합 신호(320) 및 제2 결합 신호(325)는 수학식 4와 같이 표현될 수 있다.

수학식 4

[0059] $$CMPip = INP1 + INP2 = 2Vc + Vp$$

[0060] $$CMPin = INN1 + INN2 = 2Vc - Vp$$

[0061] 여기서 CMPip는 제1 결합 신호(320), CMPin은 제2 결합 신호(325)를 의미하고, INP1은 제1 입력 신호(INP1), INP2는 제2 베이스라인 신호(-Vb), INN1은 제2 입력 신호(INN1), INN2는 제1 베이스라인 신호(Vb)를 의미한다. 여기서 Vc는 공통 모드 전압, Vp는 스파이크 전압을 의미한다. 제1 결합 신호(320)와 제2 결합 신호(325)는 베이스라인 성분이 제거된 신호일 수 있고, 비교기(340)를 통해 스파이크 전압(Vp)이 보다 정확하게 검출될 수 있다.

[0062] 제1 결합 신호(320) 및 제2 결합 신호(325)는 비교기(340)에 입력될 수 있다. 비교기(340)는 수학식 5와 같이 제1 결합 신호(320) 및 제2 결합 신호(325)를 비교할 수 있다. 일 실시예에서, 비교기(340)는 연산 증폭기일 수 있다.

수학식 5

[0063] $$CMPip - CMPin = (2Vc + Vp) - (2Vc - Vp) = 2Vp$$

[0064] 여기서 CMPip는 제1 결합 신호(320), CMPin은 제2 결합 신호(325)를 의미하고, Vc는 공통 모드 전압(Vc), Vp는 스파이크 전압(Vp)을 의미한다.

[0065] 비교기(340)는 비교 결과에 따라 제1 결합 신호(320)가 제2 결합 신호(325) 보다 더 큰 경우 제1 상태의 신호를 결과 신호(CMPo)로 출력하고 제2 결합 신호(325)가 제1 결합 신호(320) 보다 더 큰 경우 제2 상태의 신호를 결과 신호(CMPo)로 출력할 수 있다. 스파이크 검출 장치는 전처리 회로, 베이스라인 신호 추출 회로 및 비교 회로를 포함함으로써 전력 소모 및 부피가 큰 버퍼, PGA(Programmable Gain Amplifier), 아날로그 디지털 컨버터, 포락선 검파기(Envelope detector) 등을 사용하지 않고 생체 신호의 스파이크 성분을 검출할 수 있으므로 저전력화, 소형화할 수 있다.

[0066] 일 실시예에서, 비교기의 제1 입력 단자에는, 제1 결합 신호와 제1 오프셋 신호 간의 제3 결합 신호가 입력되고, 비교기의 제2 입력 단자에는, 제2 결합 신호와 제2 오프셋 신호 간의 제4 결합 신호가 입력될 수 있다. 제1 결합 신호(320) 및 제2 결합 신호(325)에 오프셋 신호가 결합됨으로써 제3 결합 신호 및 제4 결합 신호는 오프셋 전압을 포함할 수 있다.

[0067] 비교기는 제3 결합 신호가 제4 결합 신호보다 더 큰 경우 제1 상태의 신호를 결과 신호(CMPo)로 출력하고, 제4 결합 신호가 제3 결합 신호보다 더 큰 경우 제2 상태의 신호를 결과 신호(CMPo)로 출력할 수 있다.

[0068] 비교 회로(330)는 제1 결합 신호(320)와 결합되는 제1 오프셋 신호를 조절하는 제1 단자 및 제2 결합 신호(325)와 결합되는 제2 오프셋 신호를 조절하는 제2 단자를 더 포함할 수 있다. 비교기(340)에 오프셋 신호가 결합된 결합 신호가 입력됨으로써 보다 높은 정확도로 스파이크 신호를 검출할 수 있다.

[0070] 도 4는 일 실시예에 따른 스파이크 검출 장치의 비교 회로의 회로도를 도시한다.

[0071] 도 4를 참조하면, 비교 회로의 구성(430)이 도시되어 있다. 일 실시예에 따른 비교 회로는 병렬 연결된 PMOS들(P-channel metal oxide semiconductors, P1N, P2N, P3N, P1P, P2P, P3P) 및 미러 회로로 구성된 NMOS들(N-channel metal oxide semiconductors, N1N, N2N, N1P, N2P)을 포함할 수 있다. NMOS들(N1N, N2N, N1P, N2P)은 병렬 연결된 PMOS들(P1N, P2N, P3N, P1P, P2P, P3P)과 직렬 연결될 수 있다. 일 실시예에서, PMOS들(P1N, P2N, P1P, P2P)의 사이즈는 동일할 수 있다. NMOS들(N2N, N2P)의 사이즈는 가변적일 수 있고, NMOS들(N2N, N2P)의 사이즈에 따라 비교 회로의 히스테리시스(hysteresis) 특성이 결정될 수 있다. 비교 회로는 PMOS들(P1N, P2N, P3N, P1P, P2P, P3P)의 게이트에 입력되는 입력 신호들(INN1, INN2, VC1, VC2, INP1, INP2)을 입력하기 위한 단자들을 포함할 수 있다. 입력 신호들(INN1, INN2, INP1, INP2)은 도 3의 신호들(INN1, INN2,

INP1, INP2)과 대응될 수 있다.

[0072] 각 PMOS들(P1N, P2N, P3N, P1P, P2P, P3P)의 게이트에 입력 신호들(INN1, INN2, VC1, VC2, INP1, INP2)이 바이어스 전압으로서 입력될 수 있다. 비교 회로에서 제1 입력 신호(INP1) 및 제2 베이스라인 신호(INP2)가 결합됨으로써 제1 베이스라인 신호의 영향을 받지 않는 출력 전압 신호인 제1 결합 신호가 생성될 수 있다.

[0073] 제2 입력 신호(INN1) 및 제1 베이스라인 신호(INN2)가 결합됨으로써 제2 베이스라인 신호의 영향을 받지 않는 출력 전압 신호인 제2 결합 신호가 생성될 수 있다.

[0074] PMOS들(P1N, P2N, P1P, P2P)에 PMOS들(P3N, P3P)을 병렬로 연결함으로써 제1 결합 신호에 제1 오프셋 신호(VC1)가 결합되어 오프셋 전압이 부가된 제3 결합 신호가 생성되고 제2 결합 신호에 제2 오프셋 신호(VC2)가 결합되어 오프셋 전압이 부가된 제4 결합 신호가 생성될 수 있다. 비교 회로는 PMOS들(P3N, P3P)에 오프셋 신호들(VC1, VC2)을 입력하기 위한 2개의 입력 단자들을 더 포함할 수 있다. 오프셋 신호들(VC1, VC2)을 조절하여 제3 결합 신호 및 제4 결합 신호의 오프셋 전압이 조절될 수 있다. 제1 오프셋 신호(VC1)와 제2 오프셋 신호(VC2)는 각각 조절될 수 있다. PMOS들(P3N, P3P)의 사이즈는 가변적일 수 있다. PMOS들(P3N, P3P)의 사이즈에 따라 출력단에 부가되는 오프셋 전압이 결정될 수 있다.

[0075] 다른 실시예에서, 비교 회로는 PMOS들(P3N, P3P) 없이 제1 결합 신호 및 제2 결합 신호를 이용하여 동작할 수 있다.

[0076] 일 실시예에서, 도 4의 출력 전압(VOP) 혹은 출력 전압(VON)이 도 3의 결과 신호(CMPo)에 대응될 수 있다.

[0077] 도 4에 도시된 비교 회로의 입력 단의 구현 회로도는 일 실시예일 뿐이며, 비교 회로와 같은 기능을 수행하는 다른 형태의 회로로 구성될 수 있다. 예컨대, 비교 회로는 BJT를 이용하여 구현될 수 있다.

[0079] 도 5는 일 실시예에 따른 스파이크 검출 장치의 비교기의 입력 신호와 출력 신호를 도시하는 도면이고, 도 6은 일 실시예에 따른 스파이크 검출 장치의 비교기의 오프셋 신호가 결합된 입력 신호, 출력 신호를 도시하는 도면이다.

[0080] 도 5를 참조하면, 비교기의 제1 입력 단자로 입력되는 제1 결합 신호(520), 비교기의 제2 입력 단자로 입력되는 제2 결합 신호(525) 및 비교기에서 출력되는 결과 신호(CMPo)가 도시되어 있다. 제1 결합 신호(520)는 도 3의 제1 결합 신호(320)에 대응될 수 있고, 제2 결합 신호(525)는 도 3의 제2 결합 신호(325)에 대응될 수 있으며, 결과 신호(CMPo)는 도 3의 결과 신호(CMPo)에 대응될 수 있다.

[0081] 도 5에서, 제1 결합 신호가 항상 제2 결합 신호보다 크므로, 비교기는 항상 제1 상태의 결과 신호(CMPo)를 출력한다. 일 실시예에서, 제1 상태의 결과 신호(CMPo)는 논리 하이(HIGH)에 대응되는 신호이고 제2 상태의 결과 신호(CMPo)는 논리 로우(LOW)에 대응되는 신호일 수 있다. 도 4에서 PMOS들(P3N, P3P)이 off 되거나 PMOS들(P3N, P3P)에 의해 생성되는 전류가 동일한 경우 제1 결합 신호는 제2 결합 신호보다 항상 크게 되므로, 비교 회로는 스파이크 신호를 적절히 검출하지 못할 수 있다.

[0082] 도 6을 참고하면, 비교기의 제1 입력 단자로 입력되는 제3 결합 신호(620), 비교기의 제2 입력 단자로 입력되는 제4 결합 신호(625) 및 비교기에서 출력되는 결과 신호(CMPo)가 도시되어 있다.

[0083] 도 4 및 도 6에서, 오프셋 신호들(VC1, VC2) 및 PMOS들(P3N, P3P)을 적절히 조절함으로써 제3 결합 신호(620) 및 제4 결합 신호(625) 사이 오프셋 전압의 차이(610)를 형성할 수 있다. 제4 결합 신호(625)는 제3 결합 신호(620)와의 관계에서 임계값 역할을 하며, 제3 결합 신호(620)가 제4 결합 신호(625)보다 큰 경우에 비교기는 제1 상태의 값을 결과 신호(CMPo)로 출력하게 된다.

[0084] 오프셋 신호를 결합하여 제3 결합 신호(620) 및 제4 결합 신호(625)를 생성하고 두 신호를 비교함으로써 비교 회로는 잡음에 강인하도록 구성될 수 있다.

[0086] 도 7은 일 실시예에 따른 스파이크 검출 방법을 설명하는 흐름도이다. 스파이크 검출 방법은 스파이크 검출 장치에 의해 수행될 수 있다.

[0087] 도 7을 참고하면, 단계(710)에서 스파이크 검출 장치는 제1 입력 신호로부터 제1 생체 신호의 베이스라인(baseline) 성분을 포함하는 제1 베이스라인 신호를 추출하고, 제2 입력 신호로부터 제2 생체 신호의 베이스라

인 성분을 포함하는 제2 베이스라인 신호를 추출할 수 있다.

[0088] 단계(720)에서 스파이크 검출 장치는 제1 입력 신호, 제2 입력 신호, 제1 베이스라인 신호 및 제2 베이스라인 신호에 기초하여 스파이크 성분이 포함된 결과 신호를 출력할 수 있다.

[0089] 일 실시예에서, 스파이크 검출 장치는 제1 극성의 제1 생체 신호 및 제2 극성의 제2 생체 신호 각각에 대해 고대역 통과 필터링을 수행하고, 고대역 통과 필터링된 제1 생체 신호를 증폭하여 단계(710)의 제1 입력 신호를 생성하고 고대역 통과 필터링된 제2 생체 신호를 증폭하여 단계(710)의 제2 입력 신호를 생성할 수 있다.

[0090] 스파이크 검출 장치는 제1 입력 신호로부터 제1 입력 신호의 베이스라인(baseline) 성분을 포함하는 제1 베이스라인 신호를 추출하고, 제2 입력 신호로부터 제2 입력 신호의 베이스라인 성분을 포함하는 제2 베이스라인 신호를 추출할 수 있다. 제1 입력 신호, 제2 입력 신호, 제1 베이스라인 신호 및 제2 베이스라인 신호는 각각 도 1의 제1 입력 신호(INP1), 제2 입력 신호(INN1), 제1 베이스라인 신호(INP2) 및 제2 베이스라인 신호(INP1)에 대응될 수 있다. 제1 베이스라인 신호 및 제2 베이스라인 신호는 저대역 통과 필터링을 이용하여 추출될 수 있다.

[0091] 스파이크 검출 장치는 제1 입력 신호, 제2 입력 신호, 제1 베이스라인 신호 및 제2 베이스라인 신호에 기초하여 스파이크 성분이 포함된 결과 신호를 출력할 수 있다. 스파이크 검출 장치는 제1 입력 신호와 제2 베이스라인 신호를 결합하여 제1 결합 신호를 생성하고 제2 입력 신호와 제1 베이스라인 신호를 결합하여 제2 결합 신호를 생성할 수 있다. 스파이크 검출 장치는 생성된 제1 결합 신호 및 제2 결합 신호를 비교하고 제1 결합 신호가 제2 결합 신호보다 더 큰 경우 제1 상태의 신호를 결과 신호로 출력하고, 제2 결합 신호가 제1 결합 신호보다 더 큰 경우 제2 상태의 신호를 결과 신호로 출력할 수 있다.

[0092] 일 실시예에서, 스파이크 검출 장치는 제1 결합 신호에 제1 오프셋 신호가 결합된 제3 결합 신호를 생성하고, 제2 결합 신호에 제2 오프셋 신호가 결합된 제4 결합 신호를 생성할 수 있다. 제1 결합 신호 및 제2 결합 신호는 각각 도 3의 제1 결합 신호(320) 및 제2 결합 신호(325)에 대응될 수 있고 제3 결합 신호 및 제4 결합 신호는 각각 도 6의 제3 결합 신호(620) 및 제4 결합 신호(625)에 대응될 수 있다. 스파이크 검출 장치는 제3 결합 신호와 제4 결합 신호를 비교하여 제3 결합 신호가 제4 결합 신호보다 더 큰 경우 제1 상태의 신호를 결과 신호로 출력하고, 제4 결합 신호가 제3 결합 신호보다 더 큰 경우 제2 상태의 신호를 결과 신호로 출력할 수 있다. 결과 신호는 도 6의 결과 신호(CMPo)에 대응될 수 있다. 스파이크 검출 장치는 오프셋 신호가 결합된 제3 결합 신호 및 제4 결합 신호를 비교함으로써 잡음에 강인한 방법으로 스파이크 성분을 검출할 수 있다.

[0094] 이상에서 설명된 실시예들은 하드웨어 구성요소, 소프트웨어 구성요소, 및/또는 하드웨어 구성요소 및 소프트웨어 구성요소의 조합으로 구현될 수 있다. 예를 들어, 실시예들에서 설명된 장치, 방법 및 구성요소는, 예를 들어, 프로세서, 콘트롤러, ALU(arithmetic logic unit), 디지털 신호 프로세서(digital signal processor), 마이크로컴퓨터, FPGA(field programmable gate array), PLU(programmable logic unit), 마이크로프로세서, 또는 명령(instruction)을 실행하고 응답할 수 있는 다른 어떠한 장치와 같이, 범용 컴퓨터 또는 특수 목적 컴퓨터를 이용하여 구현될 수 있다. 처리 장치는 운영 체제(OS) 및 상기 운영 체제 상에서 수행되는 소프트웨어 애플리케이션을 수행할 수 있다. 또한, 처리 장치는 소프트웨어의 실행에 응답하여, 데이터를 접근, 저장, 조작, 처리 및 생성할 수도 있다. 이해의 편의를 위하여, 처리 장치는 하나가 사용되는 것으로 설명된 경우도 있지만, 해당 기술분야에서 통상의 지식을 가진 자는, 처리 장치가 복수 개의 처리 요소(processing element) 및/또는 복수 유형의 처리 요소를 포함할 수 있음을 알 수 있다. 예를 들어, 처리 장치는 복수 개의 프로세서 또는 하나의 프로세서 및 하나의 컨트롤러를 포함할 수 있다. 또한, 병렬 프로세서(parallel processor)와 같은, 다른 처리 구성(processing configuration)도 가능하다.

[0095] 소프트웨어는 컴퓨터 프로그램(computer program), 코드(code), 명령(instruction), 또는 이들 중 하나 이상의 조합을 포함할 수 있으며, 원하는 대로 동작하도록 처리 장치를 구성하거나 독립적으로 또는 결합적으로(collectively) 처리 장치를 명령할 수 있다. 소프트웨어 및/또는 데이터는, 처리 장치에 의하여 해석되거나 처리 장치에 명령 또는 데이터를 제공하기 위하여, 어떤 유형의 기계, 구성요소(component), 물리적 장치, 가상 장치(virtual equipment), 컴퓨터 저장 매체 또는 장치, 또는 전송되는 신호 파(signal wave)에 영구적으로, 또는 일시적으로 구체화(embody)될 수 있다. 소프트웨어는 네트워크로 연결된 컴퓨터 시스템 상에 분산되어서, 분산된 방법으로 저장되거나 실행될 수도 있다. 소프트웨어 및 데이터는 컴퓨터 판독 가능 기록 매체에 저장될 수 있다.

[0096] 실시예에 따른 방법은 다양한 컴퓨터 수단을 통하여 수행될 수 있는 프로그램 명령 형태로 구현되어 컴퓨터 판독 가능 매체에 기록될 수 있다. 컴퓨터 판독 가능 매체는 프로그램 명령, 데이터 파일, 데이터 구조 등을 단독으로 또는 조합하여 포함할 수 있으며 매체에 기록되는 프로그램 명령은 실시예를 위하여 특별히 설계되고 구성된 것들이거나 컴퓨터 소프트웨어 당업자에게 공지되어 사용 가능한 것일 수도 있다. 컴퓨터 판독 가능 기록 매체의 예에는 하드 디스크, 플로피 디스크 및 자기 테이프와 같은 자기 매체(magnetic media), CD-ROM, DVD와 같은 광기록 매체(optical media), 플롭티컬 디스크(floptical disk)와 같은 자기-광 매체(magneto-optical media), 및 롬(ROM), 램(RAM), 플래시 메모리 등과 같은 프로그램 명령을 저장하고 수행하도록 특별히 구성된 하드웨어 장치가 포함된다. 프로그램 명령의 예에는 컴파일러에 의해 만들어지는 것과 같은 기계어 코드뿐만 아니라 인터프리터 등을 사용해서 컴퓨터에 의해서 실행될 수 있는 고급 언어 코드를 포함한다.

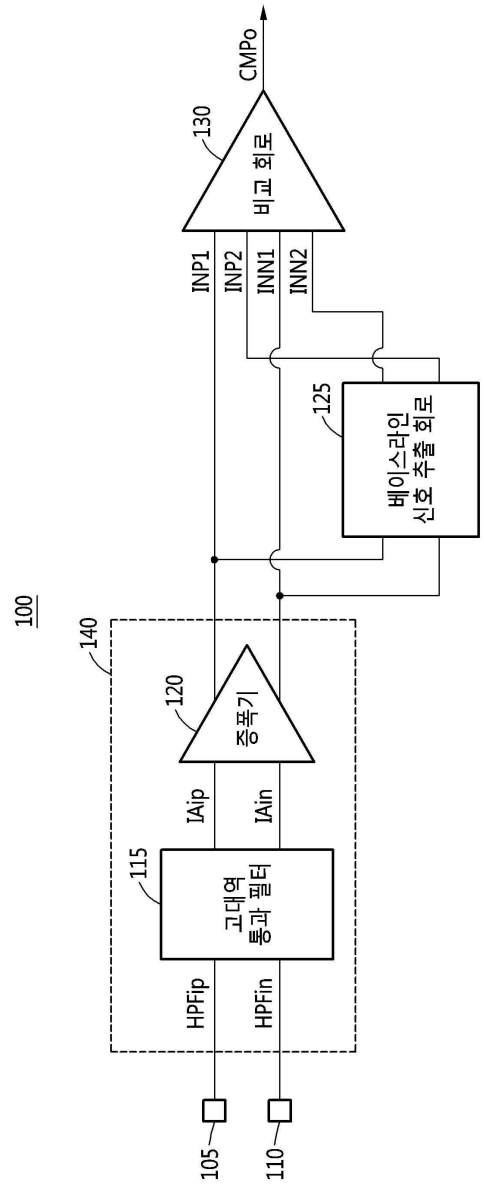
[0097] 위에서 설명한 하드웨어 장치는 실시예의 동작을 수행하기 위해 하나 또는 복수의 소프트웨어 모듈로서 작동하도록 구성될 수 있으며, 그 역도 마찬가지이다.

[0098] 이상과 같이 실시예들이 비록 한정된 도면에 의해 설명되었으나, 해당 기술분야에서 통상의 지식을 가진 자라면 이를 기초로 다양한 기술적 수정 및 변형을 적용할 수 있다. 예를 들어, 설명된 기술들이 설명된 방법과 다른 순서로 수행되거나, 및/또는 설명된 시스템, 구조, 장치, 회로 등의 구성요소들이 설명된 방법과 다른 형태로 결합 또는 조합되거나, 다른 구성요소 또는 균등물에 의하여 대치되거나 치환되더라도 적절한 결과가 달성될 수 있다.

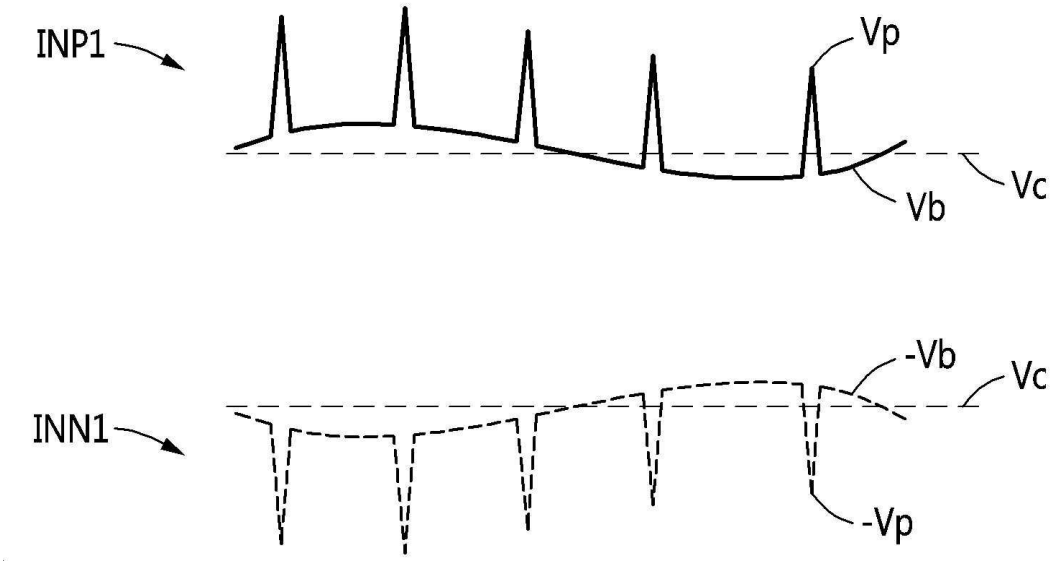
[0099] 그러므로, 다른 구현들, 다른 실시예들 및 특허청구범위와 균등한 것들도 후술하는 특허청구범위의 범위에 속한다.

도면

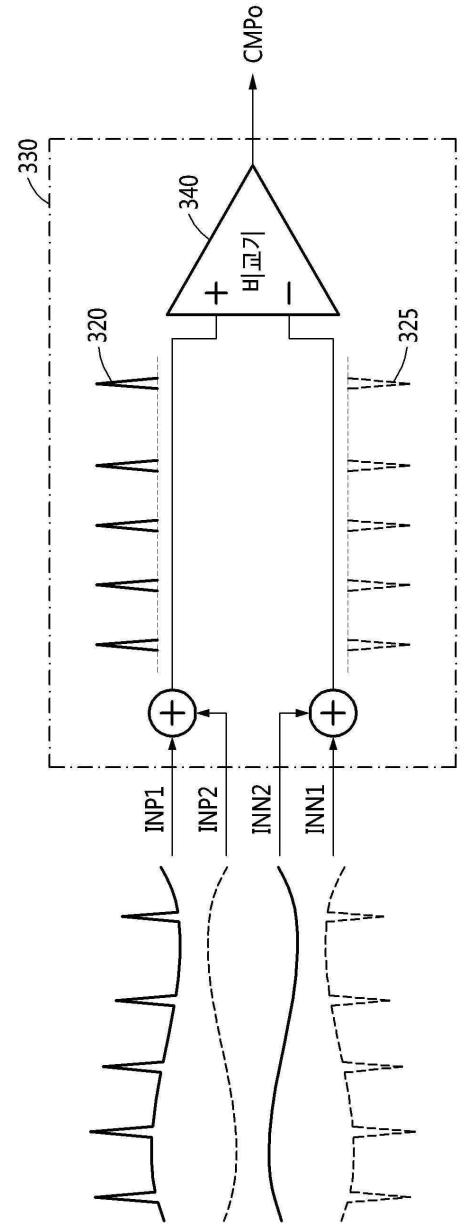
도면1


CMPo
130
비교 회로
INP1
INP2
INN1
INN2
125
베이스라인
신호 추출 회로
100
140
120
증폭기
IAip
IAin
115
고대역
통과 필터
HPFip
HPFin
105
110

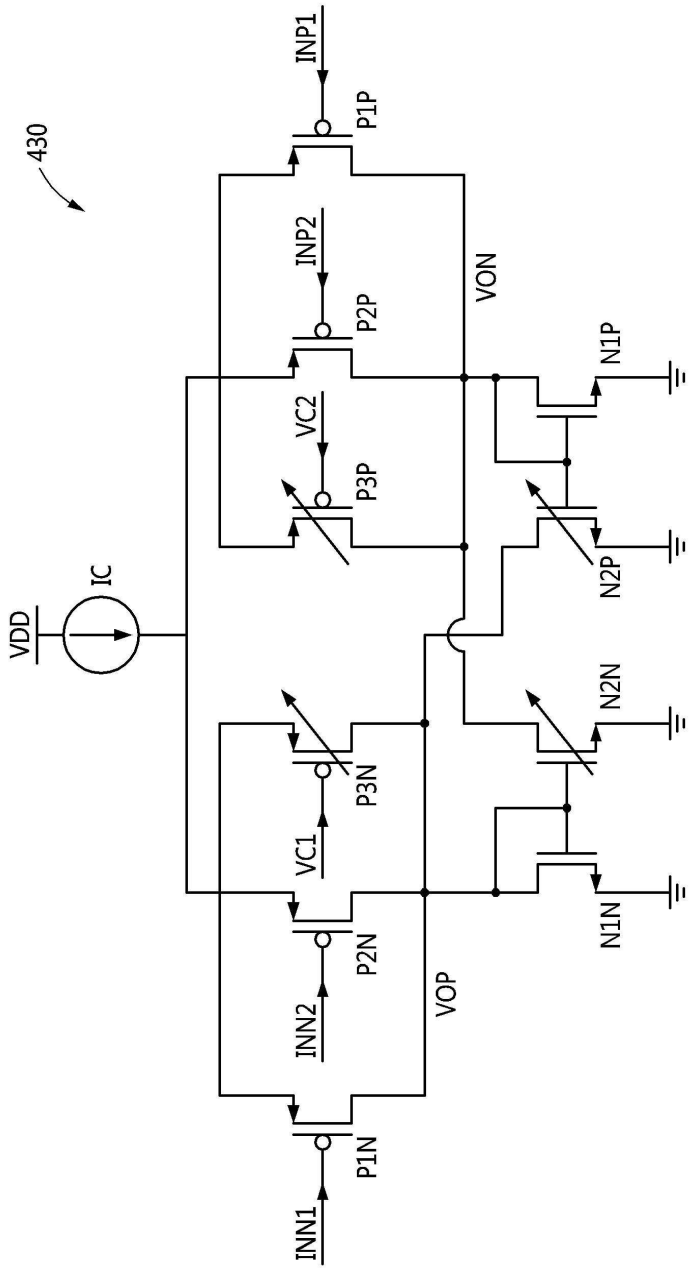
도면2



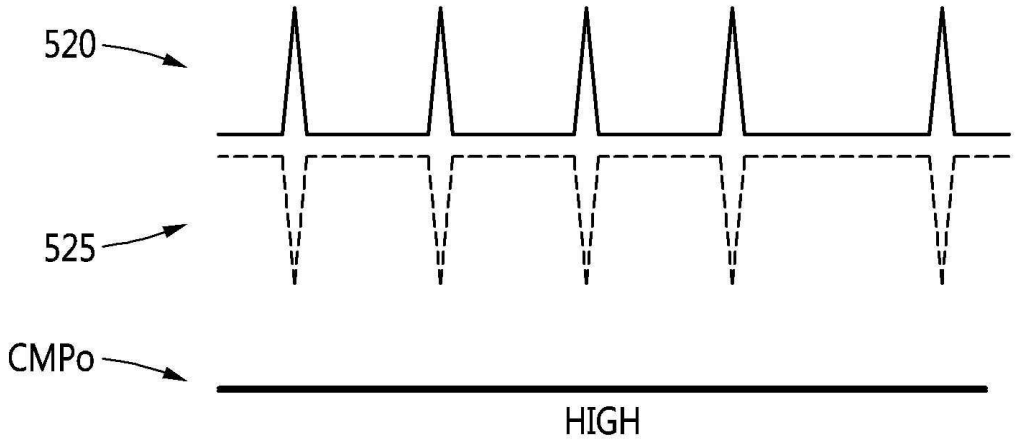
도면3



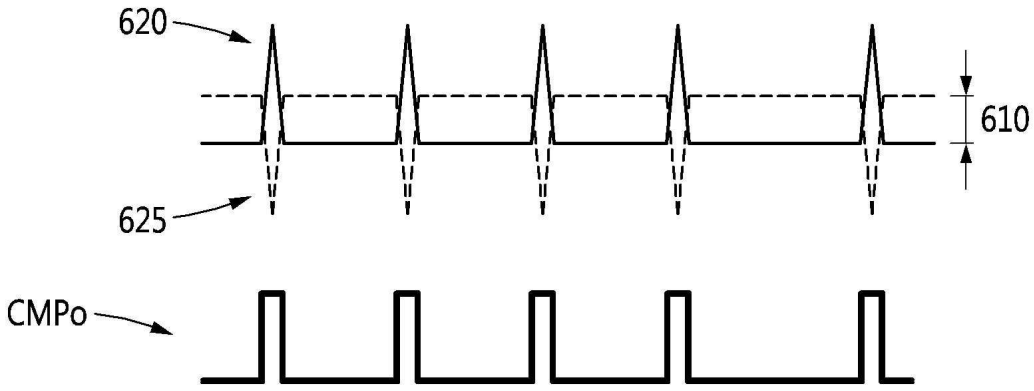
도면4


430
INP1
P1P
INP2
P2P
VON
N1P
VC2
P3P
IC
VDD
N2P
N2N
P3N
VC1
N1N
P2N
INN2
VOP
P1N
INN1

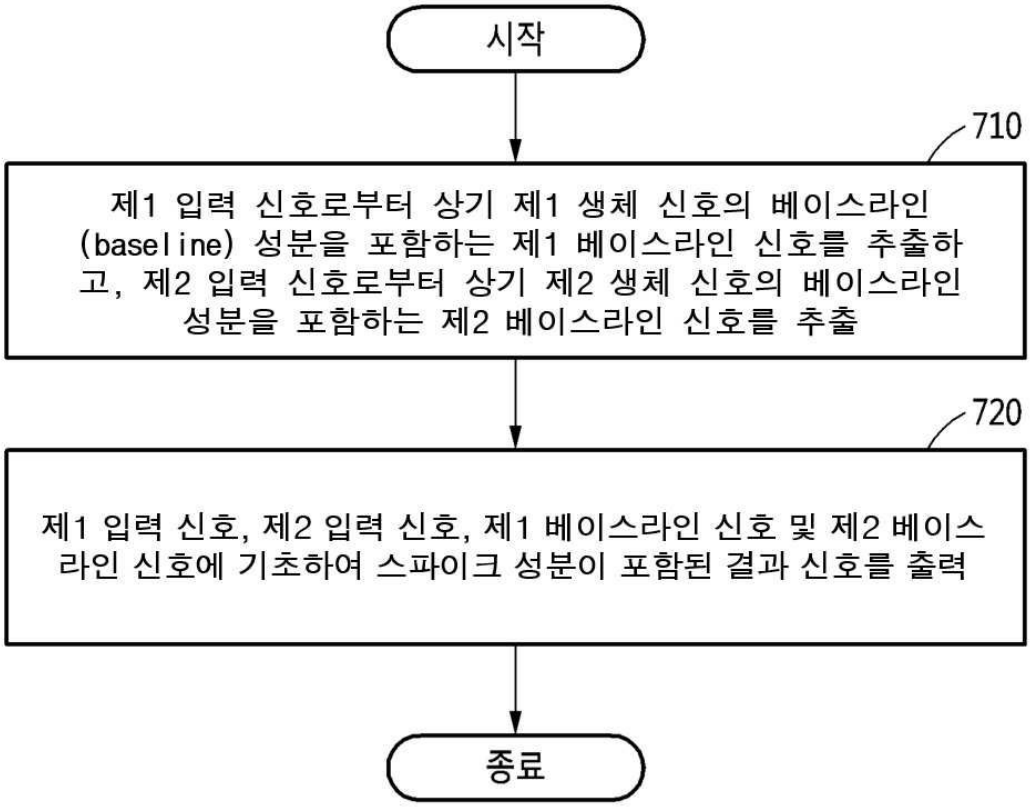
도면5



도면6



도면7


시작
710
제1 입력 신호로부터 상기 제1 생체 신호의 베이스라인 (baseline) 성분을 포함하는 제1 베이스라인 신호를 추출하고, 제2 입력 신호로부터 상기 제2 생체 신호의 베이스라인 성분을 포함하는 제2 베이스라인 신호를 추출
720
제1 입력 신호, 제2 입력 신호, 제1 베이스라인 신호 및 제2 베이스라인 신호에 기초하여 스파이크 성분이 포함된 결과 신호를 출력
종료