

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2012 年 10 月 26 日(26.10.2012)



(10) 国際公開番号

WO 2012/144249 A1

- (51) 国際特許分類:
H02M 3/28 (2006.01) B60L 3/00 (2006.01)
- (21) 国際出願番号: PCT/JP2012/052617
- (22) 国際出願日: 2012 年 2 月 6 日(06.02.2012)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2011-091910 2011 年 4 月 18 日(18.04.2011) JP
- (71) 出願人(米国を除く全ての指定国について): 三菱電機株式会社 (Mitsubishi Electric Corporation) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目 7 番 3 号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人(米国についてのみ): 竹島 由浩 (TAKESHIMA Yoshihiro) [—/JP]; 〒1008310 東京都千代田区丸の内二丁目 7 番 3 号 三菱電機株式会社内 Tokyo (JP). 山田 正樹(YAMADA Masaki) [—/JP]; 〒1008310 東京都千代田区丸の内二丁目 7 番 3 号 三菱電機株式会社内 Tokyo (JP). 矢野

拓人(YANO Takuto) [—/JP]; 〒1008310 東京都千代田区丸の内二丁目 7 番 3 号 三菱電機株式会社内 Tokyo (JP).

(74) 代理人: 村上 啓吾, 外(MURAKAMI Keigo et al.); 〒6610033 兵庫県尼崎市南武庫之荘 3 丁目 3 番 8 号 Hyogo (JP).

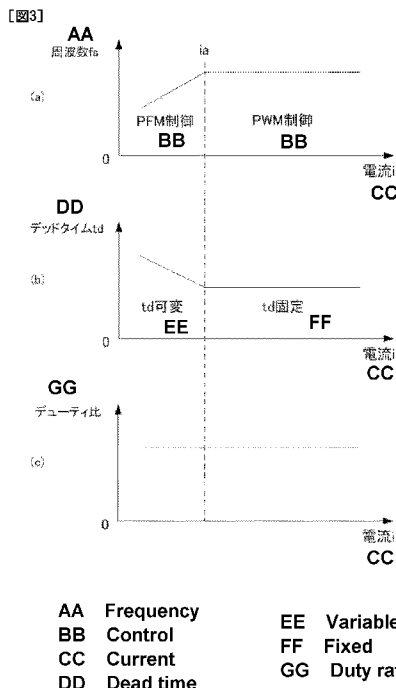
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE,

[続葉有]

(54) Title: POWER CONVERSION DEVICE AND IN-VEHICLE POWER SUPPLY DEVICE EQUIPPED WITH SAME

(54) 発明の名称: 電力変換装置およびそれを備えた車載電源装置



(57) Abstract: In a DC/DC converter performing zero voltage switching, capacitors (6a, 6b) are connected in parallel with first and second MOSFETs (5a, 5b) in an inverter portion (15) provided on the primary side of a transformer (8), and an inductor (7) is connected to an AC output line. A control circuit (30) controls the inverter portion (15) such that a PWM control with a fixed dead time (t_d) is used in a region where current (i) exceeds a predetermined value and, in a light load region where the current (i) becomes the predetermined value or less, is switched to a PFM control in which frequency is reduced so that the dead time (t_d) becomes longer as the current (i) decreases and thereby a duty ratio is not changed but maintained.

(57) 要約: ゼロ電圧スイッチングを行うDC/DCコンバータにおいて、トランス(8)の一次側のインバータ部(15)内の第1、第2のMOSFET(5a、5b)にコンデンサ(6a、6b)が並列接続され、交流出力線にインダクタ(7)が接続される。制御回路(30)は、電流(i)が所定値を超える領域で、デッドタイム(t_d)固定のPWM制御を用いてインバータ部(15)を制御し、電流(i)が所定値以下になる軽負荷領域では、PFM制御に切り換え、電流(i)の減少に伴ってデッドタイム(t_d)が長くなるように周波数を低減させてデューティ比を変化させずに保持する。



ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, 添付公開書類:

MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK,

SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ,

GW, ML, MR, NE, SN, TD, TG).

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称： 電力変換装置およびそれを備えた車載電源装置

技術分野

[0001] この発明は、直流電力を異なる電圧の直流電力に変換して出力する電力変換装置、およびそれを備えた車載電源装置に関するものである。

背景技術

[0002] 自動車の二酸化炭素排出量の削減を目指して、エネルギー利用効率を高めるよう燃費向上が強く求められている。近年、従来のエンジンのみで走行する従来自動車に加えて、エンジンとモータジェネレータを組み合わせたハイブリッド自動車や、モータのみで走行する電気自動車などの電動車両が登場し電動車両の普及が急速に進んできている。電動車両においては、従来の鉛バッテリーである低圧バッテリーに加えて、モータジェネレータにエネルギー供給を行うためにニッケル水素バッテリーやリチウムイオンバッテリーなどの高圧バッテリーが用いられている。

電動車両においては発電機（オルタネータ）がなく、代わりに高圧バッテリーを入力とする絶縁型DC／DCコンバータが用いられ、低圧バッテリー（鉛バッテリー）と従来電装品である低圧系負荷への電力供給の役割を担っている。高圧バッテリーと低圧バッテリーおよび低圧系負荷との間の異電圧間を接続する従来の電力変換装置として、以下に示すものがある。

[0003] 従来の電力変換装置は、入力端子とトランスとの間に設けられ、第1および第2のアームを含むフルブリッジ型スイッチング回路と、出力端子とトランスとの間に設けられた出力回路と、スイッチング回路を位相シフト制御する制御回路とを備える。スイッチング回路内のスイッチング素子には、それぞれダイオードおよびコンデンサが並列に接続され、第1のアームの midpoint は共振用インダクタを介してトランスの一次巻線の一端に接続され、第2のアームの midpoint は、トランスの一次巻線他端に接続される。

制御回路は、出力非伝送期間において入力端子とスイッチング回路との間

を流れる一次側電流に現れるパルス成分を検出する電流検出部と、電流検出部による検出結果に基づいて第1および第2のアームの少なくとも一方のデッドタイムを変更するデッドタイム設定部とを有している。

先行技術文献

特許文献

[0004] 特許文献1：特開2004-140913

発明の概要

発明が解決しようとする課題

[0005] 上記従来の電力変換装置では、固定周波数動作でスイッチング素子のオンオフ比を制御するPWM制御（Pulse Width Modulation制御）を行っている。そして、負荷を軽くするにつれてアームのスイッチング素子が共にオフとなるデッドタイムを長くすることで、デッドタイム中にスイッチング素子の並列容量における電荷の充放電を完了させ、スイッチング損失を低減させるソフトスイッチング動作を実現させている。

しかしながら、固定周波数動作でスイッチング動作させているため、デッドタイムを長くすると実効的なオン期間が短くなり、所望の出力電圧を得るために必要なデューティ比を満足できない。このため必要なデューティ比を得るためにデッドタイムに上限を設けると、軽負荷領域でソフトスイッチング動作ができずにスイッチング損失が増大する。その場合、スイッチング素子がオフからオン動作に移行するたびに、並列コンデンサの両端を短絡して該並列コンデンサに蓄えられたエネルギーを無駄に消費し、大幅な損失増大を招くものであった。

[0006] この発明は、上記のような問題点を解消するために成されたものであって、広い負荷範囲において半導体スイッチング素子のソフトスイッチングを可能にして電力変換装置の電力損失を低減して電力変換効率を向上させることを目的とする。また、このような電力変換効率が向上した電力変換装置を備えて、車両に搭載される車載電源装置を提供することを第2の目的とする。

課題を解決するための手段

[0007] この発明に係る電力変換装置は、2直列の半導体スイッチング素子を備えて直流電力を交流電力に変換するインバータ部と、該インバータ部の交流出力を整流する整流回路と、整流された電圧を平滑して負荷に直流電力を出力する平滑回路とを備えたDC/DCコンバータと、上記インバータ部を制御する制御回路とを備える。上記インバータ部は、上記各半導体スイッチング素子に並列接続されたコンデンサと、交流出力線に接続されたインダクタとを備える。そして上記制御回路は、上記各半導体スイッチ素子がゼロ電圧スイッチングするように、上記DC/DCコンバータを流れる回路電流に応じて、上記2直列の半導体スイッチング素子が共にオフする期間であるデッドタイムを変化させ、該回路電流が少なくとも低電流領域ではPFM制御を用いて上記インバータ部を制御するものである。

[0008] またこの発明に係る車載電源装置は、上記電力変換装置と走行用モータ駆動用のバッテリーとを備え、上記電力変換装置の上記インバータ部は、上記バッテリーから直流電力が入力されるものである。

発明の効果

[0009] この発明によると、制御回路は、DC/DCコンバータを流れる回路電流に応じて、2直列の半導体スイッチング素子が共にオフする期間であるデッドタイムを変化させ、該回路電流が少なくとも低電流領域ではPFM制御を用いてインバータ部を制御する。このため、低電流領域においても、必要なデューティ比を満足しつつ、各半導体スイッチ素子がゼロ電圧スイッチングするようにデッドタイムを変化させることができ、広い負荷範囲において半導体スイッチング素子のゼロ電圧スイッチングが可能になる。これにより、電力損失を大きく低減でき、変換効率の高い電力変換装置が得られる。

[0010] またこの発明によると、走行用モータ駆動用のバッテリーから高い電力変換効率で異なる直流電圧の電源を生成して負荷に供給する車載電源装置が得られる。

図面の簡単な説明

[0011] [図1]この発明の実施の形態 1 による電力変換装置および車載電源装置の構成図である。

[図2]この発明の実施の形態 1 による電力変換装置におけるゲート信号の波形図である。

[図3]この発明の実施の形態 1 による電力変換装置の動作を説明する特性図である。

[図4]この発明の実施の形態 2 による電力変換装置の動作を説明する特性図である。

[図5]この発明の実施の形態 3 による電力変換装置の動作を説明する特性図である。

[図6]この発明の実施の形態 4 による電力変換装置および車載電源装置の構成図である。

[図7]この発明の実施の形態 5 によるインダクタの特性図である。

発明を実施するための形態

[0012] 実施の形態 1 .

以下、この発明の実施の形態 1 による電力変換装置および車載電源装置を図に基づいて説明する。

図 1 は、この発明の実施の形態 1 による電力変換装置としての DC/DC コンバータ装置および車載電源装置の構成図である。図 1 に示すように、車載電源装置は、車両の走行用モータ駆動用の高圧のバッテリー 1 と、バッテリー 1 の電圧を異なる電圧に変換して負荷 13 に電力供給するための DC/DC コンバータ装置によって構成される。DC/DC コンバータ装置は主回路 20 と制御回路 30 とを備え、DC/DC コンバータ装置の主回路 20 を、以下、単に DC/DC コンバータ 20 と称す。

DC/DC コンバータ 20 は、絶縁されたトランス 8 と、該トランス 8 の一次側に接続されて入力端子 2a-2b 間の直流電圧を交流電圧に変換するインバータ部 15 と、トランス 8 の二次側に接続された整流回路 10 と、整流された電圧を平滑して出力端子 2c-2d 間に出力する平滑回路 12 とを

備える。

[0013] インバータ部 15 は、直流母線間に直列接続される第 1、第 2 の分圧用コンデンサ 4 a、4 b、および 2 直列の半導体スイッチング素子としての第 1、第 2 の MOSFET（電界効果型トランジスタ）5 a、5 b を有するハーフブリッジインバータにて構成される。第 1、第 2 の MOSFET 5 a、5 b は、それぞれダイオードが逆並列接続されている。なお、このダイオードは素子が内蔵する寄生ダイオードを用いても良い。このインバータ部 15 は、第 1、第 2 の MOSFET 5 a、5 b のスイッチング時の素子の両端電圧がほぼゼロ電圧にできるゼロ電圧スイッチング回路であり、第 1、第 2 の MOSFET 5 a、5 b にはそれぞれ並列に第 1、第 2 のコンデンサ 6 a、6 b が接続される。また、第 1、第 2 の MOSFET 5 a、5 b とトランス 8 の一次巻線 8 a との間の交流出力線にはインダクタ 7 が接続される。

また、整流回路 10 はダイオード 10 a、10 b にて構成され、平滑回路 12 は、インダクタ 9 a、9 b および平滑コンデンサ 11 にて構成される。

さらに、DC/DC コンバータ 20 を流れる回路電流としての電流 i を検出する電流検出器 3 が、この場合、インバータ部 15 の入力側の直流母線に設けられている。

[0014] DC/DC コンバータ 20 の外部には、インバータ部 15 を出力制御する制御回路 30 が配置される。制御回路 30 には、出力端子 2 c、2 d の各電位 V_H 、 V_L と、電流検出器 3 にて検出された電流 i とが入力され、インバータ部 15 の第 1、第 2 の MOSFET 5 a、5 b への第 1、第 2 のゲート信号 30 a、30 b を生成して出力する。

[0015] 車載電源装置の各部の接続の詳細を以下に示す。

バッテリー 1 は入力端子 2 a - 2 b 間に接続される。入力端子 2 a は、電流検出器 3 の一端に接続され、電流検出器 3 の他端は第 1 の分圧用コンデンサ 4 a の第 1 の端子および第 1 の MOSFET 5 a のドレイン端子に各々接続される。入力端子 2 b は、第 2 の分圧用コンデンサ 4 b の第 1 の端子および第 2 の MOSFET 5 b のソース端子に各々接続される。第 1 の分圧用コン

デンサ 4 a の第 2 の端子と第 2 の分圧用コンデンサ 4 b の第 2 の端子が互いに接続され、第 1 の MOSFET 5 a のソース端子と第 2 の MOSFET 5 b のドレイン端子が互いに接続される。第 1 の MOSFET 5 a と第 2 の MOSFET 5 b の接続点とインダクタ 7 の一端が接続され、インダクタ 7 の他端とトランス 8 の一次巻線 8 a の第 1 の端子が接続される。第 1 のコンデンサ 6 a は第 1 の MOSFET 5 a のドレイン−ソース間に接続され、第 2 のコンデンサ 6 b は第 2 の MOSFET 5 b のドレイン−ソース間に接続される。

[0016] トランス 8 の一次巻線 8 a の第 2 の端子と、第 1 の分圧用コンデンサ 4 a および第 2 の分圧用コンデンサ 4 b の接続点が接続される。トランス 8 の二次巻線 8 b の第 1 の端子と、インダクタ 9 a の第 1 の端子およびダイオード 10 a のカソード端子が各々接続され、トランス 8 の二次巻線 8 b の第 2 の端子と、インダクタ 9 b の第 1 の端子およびダイオード 10 b のカソード端子が各々接続される。平滑コンデンサ 11 が出力端子 2 c − 2 d 間に接続される。各インダクタ 9 a、9 b の第 2 の端子が平滑コンデンサ 11 の一端に各々接続され、平滑コンデンサ 11 の他端に各ダイオード 10 a、10 b のカソード端子が各々接続される。そして、負荷 13 が出力端子 2 c − 2 d 間に接続される。

制御回路 30 は、第 1、第 2 の MOSFET 5 a、5 b のゲート端子が接続されると共に、出力端子 2 c、2 d および電流検出器 3 に接続される。

[0017] このように構成される車載電源装置の動作について、以下に説明する。

バッテリー 1 の電圧 V_{in} が入力端子 2 a − 2 b 間に接続されると、第 1 の分圧用コンデンサ 4 a および第 2 の分圧用コンデンサ 4 b により $1/2 \cdot V_{in}$ ずつに分圧される。図 2 は、インバータ部 15 の第 1、第 2 の MOSFET 5 a、5 b への第 1、第 2 のゲート信号 30 a、30 b を示すもので、第 1 の MOSFET 5 a および第 2 の MOSFET 5 b は相補的にオンオフ動作を繰り返す。第 1 の MOSFET 5 a および第 2 の MOSFET 5 b が共にオフになる期間をデッドタイム t_d とする。なお、図 2 において、 T_s

はスイッチングの周期、 T_{on} は各第1、第2のMOSFET 5a、5bのオン期間、 T_{off} は、半周期 $T_s/2$ での各第1、第2のMOSFET 5a、5bの T_{on} 後のオフ期間であり、この場合、 $T_{off} = t_d$ となる。

[0018] まず、第1のMOSFET 5aがオン状態で第2のMOSFET 5bがオフ状態の時、トランス8の一次側には、第1の分圧用コンデンサ4a→第1のMOSFET 5a→インダクタ7→トランス一次巻線8aの経路で電流が流れ、トランス一次巻線8aに $1/2 \cdot V_{in}$ の電圧が印加される。その結果、トランス8の二次側には、トランス二次巻線8bにトランス巻数比で決まる電圧が誘起し、トランス二次巻線8b→インダクタ9a→平滑コンデンサ11→ダイオード10bの経路で電流が流れ、トランス8の一次側から二次側に電力伝達が行われる。

[0019] 次に、第1のMOSFET 5aがオフしてデッドタイム t_d 期間に入ると、インダクタ7は電流を流し続けようとする特性があるので、トランス8の一次側には、インダクタ7→トランス一次巻線8a→第1の分圧用コンデンサ4a→コンデンサ6aの経路と、インダクタ7→トランス一次巻線8a→第2の分圧用コンデンサ4b→コンデンサ6bの経路とで電流が流れる。この時、第1のMOSFET 5aの両端電圧はコンデンサ6aの作用により、電圧の上昇を遅くすることができ、このようなスイッチングが一般にゼロ電圧スイッチングと呼ばれるもので、スイッチング損失がほぼゼロに低減される。

[0020] また、コンデンサ6aとコンデンサ6bとの各電圧の和は第1、第2の分圧用コンデンサ4a、4bの電圧和である V_{in} に等しくなるので、コンデンサ6aの両端電圧の上昇に応じてコンデンサ6bの両端電圧は下降する。この状態は、コンデンサ6aの電圧が、第1、第2の分圧用コンデンサ4a、4bの電圧和 V_{in} にほぼ等しくなり、コンデンサ6bの電圧がほぼゼロになるまで継続する。

またこの時、トランス8の二次側には、インダクタ9a→平滑コンデンサ11→ダイオード10aの経路と、インダクタ9b→平滑コンデンサ11→

ダイオード 10b の経路とで電流が流れる。

[0021] 次に、コンデンサ 6a の電圧が、 V_{in} にほぼ等しくなり、コンデンサ 6b の電圧がほぼゼロになると、トランス 8 の一次側には、インダクタ 7 → トランス一次巻線 8a → 第 2 の分圧用コンデンサ 4b → 第 2 の MOSFET 5b の逆並列ダイオードの経路で電流が流れる。

[0022] 次に、第 2 の MOSFET 5b がオンするが、この時、第 2 の MOSFET 5b の両端にかかる電圧（コンデンサ 6b の電圧）はほぼゼロで、ゼロ電圧スイッチングとなり、第 2 の MOSFET 5b のスイッチング損失はほぼゼロである。

そして、第 1 の MOSFET 5a がオフ状態で第 2 の MOSFET 5b がオン状態の時、トランス 8 の一次側には、第 2 の分圧用コンデンサ 4b → トランス一次巻線 8a → インダクタ 7 → 第 2 の MOSFET 5b の経路で電流が流れ、トランス一次巻線 8a に $-1/2 \cdot V_{in}$ の電圧が印加される。その結果、トランス 8 の二次側には、トランス二次巻線 8b にトランス巻数比で決まる電圧が誘起し、トランス二次巻線 8b → インダクタ 9b → 平滑コンデンサ 11 → ダイオード 10a の経路で電流が流れ、トランス 8 の一次側から二次側に電力伝達が行われる。

[0023] 次に、第 2 の MOSFET 5b がオフしてデッドタイム t_d 期間に入ると、電流を流し続けようとするインダクタ 7 の特性により、トランス 8 の一次側には、インダクタ 7 → コンデンサ 6b → 第 2 の分圧用コンデンサ 4b → トランス一次巻線 8a の経路と、インダクタ 7 → コンデンサ 6a → 第 1 の分圧用コンデンサ 4a → トランス一次巻線 8a の経路とで電流が流れる。この時、第 2 の MOSFET 5b の両端電圧はコンデンサ 6b の作用により、電圧の上昇を遅くすることができ、ゼロ電圧スイッチングによるオフとなる。

[0024] また、コンデンサ 6b の両端電圧の上昇に応じてコンデンサ 6a の両端電圧は下降し、この状態は、コンデンサ 6b の電圧が、第 1、第 2 の分圧用コンデンサ 4a、4b の電圧和 V_{in} にほぼ等しくなり、コンデンサ 6a の電圧がほぼゼロになるまで継続する。

またこの時、トランス 8 の二次側には、インダクタ 9 a → 平滑コンデンサ 11 → ダイオード 10 a の経路と、インダクタ 9 b → 平滑コンデンサ 11 → ダイオード 10 b の経路とで電流が流れる。

[0025] 次に、コンデンサ 6 b の電圧が、 V_{in} にほぼ等しくなり、コンデンサ 6 a の電圧がほぼゼロになると、トランス 8 の一次側には、インダクタ 7 → 第 1 の MOSFET 5 a の逆並列ダイオード → 第 1 の分圧用コンデンサ 4 a → トランス一次巻線 8 a の経路で電流が流れる。

その後、第 1 の MOSFET 5 a がオンして、第 1 の MOSFET 5 a がオン状態で第 2 の MOSFET 5 b がオフ状態の時に戻る。この時も、第 1 の MOSFET 5 a の両端にかかる電圧（コンデンサ 6 a の電圧）はほぼゼロで、ゼロ電圧スイッチングとなり、第 1 の MOSFET 5 a のスイッチング損失はほぼゼロである。

[0026] 上述したような第 1、第 2 の MOSFET 5 a、5 b のゼロ電圧スイッチングの際には、各第 1、第 2 の MOSFET 5 a、5 b に並列接続されたコンデンサ 6 a、6 b が作用する。各第 1、第 2 の MOSFET 5 a、5 b のゼロ電圧スイッチングが成立するためには、スイッチングにおけるデッドタイム t_d 期間中に、コンデンサ 6 a、6 b の電圧が第 1、第 2 の分圧用コンデンサ 4 a、4 b の電圧和 V_{in} まで増加する、あるいはゼロ電圧近辺まで低下することが必要である。第 1、第 2 の MOSFET 5 a、5 b のオンオフにより、コンデンサ 6 a、6 b の電圧が第 1、第 2 の分圧用コンデンサ 4 a、4 b の電圧和 V_{in} まで増加する、あるいはゼロ電圧近辺まで低下するために要する時間を、以下、コンデンサ 6 a、6 b の充放電完了時間と称す。

コンデンサ 6 a、6 b の電圧は、コンデンサ 6 a、6 b を充放電する電流であるインダクタ 7 の電流によって変化する。このため、負荷 13 が軽くなり DC/DC コンバータ 20 の出力電力が小さい場合、すなわちインダクタ 7 の電流が低下すると、コンデンサ 6 a、6 b の充放電完了時間が増大する。

[0027] 図3は、インバータ部15の第1、第2のMOSFET5a、5bの制御および動作について説明する図である。図3に示すように、制御回路30は、電流検出器3からの電流*i*に応じて制御を切り換える。インダクタ7の電流は負荷電流に依存し、電流検出器3からの電流*i*も同様に負荷電流に依存するため、コンデンサ6a、6bの電圧は、負荷電流に依存する電流*i*によって変化することができる。

制御回路30は、電流*i*が所定値*i_a*を超える領域、即ち負荷13が中負荷～定格負荷の負荷領域においては、PWM制御を用いてインバータ部15を制御し、電流*i*が所定値*i_a*以下になると、即ち負荷13が所定負荷より軽い軽負荷領域になるとPFM制御（Pulse Frequency Modulation制御）に切り換える。

周波数が一定のPWM制御ではデッドタイム*t_d*が固定であるが、低電流領域でのPFM制御では、電流*i*の減少に伴ってデッドタイム*t_d*が長くなるように周波数を低減させる。そして所望の出力電圧を得るデューティ比を変化させずに保持する。

[0028] 上述したように、負荷13が軽くなりDC/DCコンバータ20の出力電力が小さい場合、即ち電流*i*が低下すると、第1、第2のMOSFET5a、5bのスイッチング時におけるコンデンサ6a、6bの充放電完了時間が増大する。この実施の形態では、電流*i*が所定値*i_a*以下になるとPFM制御に切り換えて、電流*i*の減少に伴ってデッドタイム*t_d*を長くして第1、第2のMOSFET5a、5bをスイッチング制御する。このデッドタイム*t_d*は、電流*i*の減少に伴って増大するコンデンサ6a、6bの充放電完了時間より長くなるように設定される。

[0029] これにより、広い負荷範囲において、第1、第2のMOSFET5a、5bのスイッチングにおけるデッドタイム*t_d*期間中に、コンデンサ6a、6bの電圧が第1、第2の分圧用コンデンサ4a、4bの電圧和*V_{in}*まで増加する、あるいはゼロ電圧近辺まで低下することが可能になり、ゼロ電圧スイッチングが信頼性良く安定して行える。これにより、電力損失を大きく低

減でき、変換効率の高いDC/DCコンバータ装置、およびそれを用いた車載電源装置が得られる。

[0030] なお、上記実施の形態では、電流検出器3は、インバータ部15の入力側の直流母線に接続して入力電流を検出したが、DC/DCコンバータ20を流れる電流で、負荷電流に依存して変化する電流を検出するものであれば、これに限るものではない。

[0031] また、上記実施の形態1では、2直列の半導体スイッチング素子5a、5bとしてMOSFETを用いて説明を行ったが、バイポーラトランジスタ、または絶縁型バイポーラトランジスタ（IGBT）、またはシリコンカーバイドトランジスタ、またはワイドバンドギャップ半導体によって形成されたMOSFETを用いても同様の効果が得られる。

ワイドバンドギャップ半導体は、シリコンに比べてバンドギャップが大きい半導体であり、例えば、炭化珪素、窒化ガリウム系材料又はダイヤモンドがある。このようなワイドバンドギャップ半導体によって形成されたスイッチング素子は、耐電圧性が高く、許容電流密度も高いため、スイッチング素子の小型化が可能であり、これら小型化されたスイッチング素子を用いることにより、車載電源装置の小型化が促進できる。更に電力損失が低いため、スイッチング素子の高効率化が可能であり、車載電源装置の高効率化が図れる。

またワイドバンドギャップ半導体から成るスイッチング素子は耐熱性も高いため、通常、車載電源装置に併設されているヒートシンクの放熱フィン的小型化や、水冷部の空冷化が可能であるので、車載電源装置の一層の小型化が可能になる。

[0032] また、上記実施の形態1では、インダクタ7を独立した素子として説明を行ったが、トランス8の漏れインダクタンスを用いても良く、同様の効果が得られる。

[0033] さらにまた、第1、第2のMOSFET5a、5bにそれぞれ並列接続される第1、第2のコンデンサ6a、6bは、第1のMOSFET5aおよび

第2のMOSFET 5bの両端に寄生する寄生容量を用いても良く、同様の効果が得られる。

[0034] また、上記実施の形態1では、インバータ部15をハーフブリッジインバータで構成したが、それ以外の種々のインバータ回路にも適用でき同様の効果が得られる。

[0035] また、上記実施の形態1では、トランス8の二次側の回路構成に、倍電流整流回路構成を用いて説明したが、センタータップ整流やダイオードブリッジ整流の回路構成としても良く、同様の効果が得られる。

[0036] また、上記実施の形態1では、整流回路10としてダイオード10a、10bを用いたダイオード整流を示したが、半導体スイッチング素子を備えて同期整流回路を構成しても良い。その場合、制御回路30は、整流回路内の半導体スイッチング素子を、インバータ部15の第1、第2のMOSFET 5a、5bに同期させてスイッチング制御する。これにより整流回路での導通損失が低減できる。

また、整流回路内の半導体スイッチング素子をワイドバンドギャップ半導体によって形成することにより、さらに低損失で小型化、高効率化が図れる。

[0037] また、上記実施の形態1では、インバータ部15のPFM制御期間では、デッドタイム t_d は電流低下に伴って直線的に増大するものを図示したが、曲線的あるいは階段状などにより増大しても良く、電流低下に伴って増大するコンデンサ6a、6bの充放電完了時間より長くなるように設定されるものであれば良い。

[0038] また、上記実施の形態1では、DC/DCコンバータ装置は車載電源装置に適用するものを示したが、車両用以外にも適用可能で、同様の効果が得られる。また、DC/DCコンバータ装置は、絶縁のためのトランス8が無い構成としても良い。

[0039] 実施の形態2.

次に、この発明の実施の形態2について説明する。

この実施の形態 2 では、上記実施の形態 1 の図 1 で示した同様の回路構成の電力変換装置および車載電源装置を用い、制御回路 30 には、出力端子 2c、2d の各電位 V_H 、 V_L と、電流検出器 3 にて検出された電流 i とが入力され、インバータ部 15 の第 1、第 2 の MOSFET 5a、5b へ、図 2 で示した同様の第 1、第 2 のゲート信号 30a、30b を生成して出力する。この場合、制御回路 30 による第 1、第 2 の MOSFET 5a、5b の制御の方法が上記実施の形態 1 と異なり、以下に示す。

図 4 は、実施の形態 2 による、インバータ部 15 の第 1、第 2 の MOSFET 5a、5b の制御および動作について説明する図である。図 4 に示すように、制御回路 30 は、電流 i が所定値 i_b を超える領域、即ち負荷 13 が中負荷～定格負荷の負荷領域においては、PWM 制御を用いてインバータ部 15 を制御し、電流 i が所定値 i_b 以下になると、即ち負荷 13 が所定負荷より軽い軽負荷領域になると PFM 制御に切り換える。

[0040] 通常、所望の出力電圧を得るためのデューティ比にはある程度余裕があり、周波数が一定の PWM 制御においても、デューティ比が許容される範囲で、電流 i の減少に伴ってデッドタイム t_d が長くなるように第 1、第 2 の MOSFET 5a、5b を制御する。そして、低電流領域での PFM 制御では、電流 i の減少に伴ってデッドタイム t_d が長くなるように周波数を低減させ、デューティ比を変化させずに保持する。

このデッドタイム t_d は、電流 i の減少に伴って増大するコンデンサ 6a、6b の充放電完了時間より長くなるように設定される。

[0041] 上述したように、負荷 13 が軽くなり DC/DC コンバータ 20 の出力電力が小さい場合、即ち電流 i が低下すると、第 1、第 2 の MOSFET 5a、5b のスイッチング時におけるコンデンサ 6a、6b の充放電完了時間が増大するが、この充放電完了時間よりデッドタイム t_d を長くなるように設定して第 1、第 2 の MOSFET 5a、5b を制御する。

これにより、広い負荷範囲において、第 1、第 2 の MOSFET 5a、5b のスイッチングにおけるデッドタイム t_d 期間中に、コンデンサ 6a、6

bの電圧が第1、第2の分圧用コンデンサ4a、4bの電圧和 V_{in} まで増加する、あるいはゼロ電圧近辺まで低下することが可能になり、ゼロ電圧スイッチングが信頼性良く安定して行える。これにより、上記実施の形態1と同様に、電力損失を大きく低減でき、変換効率の高いDC/DCコンバータ装置、およびそれを用いた車載電源装置が得られる。

[0042] なお、上述した上記実施の形態1に適用可能な種々の変形例は、同様に適用でき同様の効果が得られる。

[0043] 実施の形態3.

次に、この発明の実施の形態3について説明する。

この実施の形態3においても、上記実施の形態1と同様の回路構成の電力変換装置および車載電源装置を用い、制御回路30による第1、第2のMOSFET5a、5bの制御の方法が上記実施の形態1と異なる。

図5は、実施の形態3による、インバータ部15の第1、第2のMOSFET5a、5bの制御および動作について説明する図である。図5に示すように、制御回路30は、PFM制御により第1、第2のMOSFET5a、5bを制御する。そして、電流*i*の減少に伴ってデッドタイム t_d が長くなるように周波数を低減させ、所望の出力電圧を得るデューティ比を変化させずに保持する。このデッドタイム t_d は、電流*i*の減少に伴って増大するコンデンサ6a、6bの充放電完了時間より長くなるように設定される。

[0044] 上述したように、負荷13が軽くなりDC/DCコンバータ20の出力電力が小さい場合、即ち電流*i*が低下すると、第1、第2のMOSFET5a、5bのスイッチング時におけるコンデンサ6a、6bの充放電完了時間が増大するが、この充放電完了時間よりデッドタイム t_d を長くなるように設定して第1、第2のMOSFET5a、5bを制御する。

これにより、広い負荷範囲において、第1、第2のMOSFET5a、5bのスイッチングにおけるデッドタイム t_d 期間中に、コンデンサ6a、6bの電圧が第1、第2の分圧用コンデンサ4a、4bの電圧和 V_{in} まで増加する、あるいはゼロ電圧近辺まで低下することが可能になり、ゼロ電圧ス

スイッチングが信頼性良く安定して行える。これにより、上記実施の形態１と同様に、電力損失を大きく低減でき、変換効率の高いDC/DCコンバータ、およびそれを用いた車載電源装置が得られる。

[0045] なお、上述した上記実施の形態１に適用可能な種々の変形例は、同様に適用でき同様の効果が得られる。

[0046] 実施の形態４．

次に、この発明の実施の形態４について説明する。

図６は、この発明の実施の形態４による電力変換装置としてのDC/DCコンバータ装置および車載電源装置の構成図である。図６に示すように、制御回路３０には、出力端子２ｃ、２ｄの各電位 V_H 、 V_L と、電流検出器３にて検出された電流 i と、さらに第２のMOSFET ５ｂのドレイン端子、ソース端子の各電位 V_d 、 V_s が入力され、インバータ部１５の第１、第２のMOSFET ５ａ、５ｂへ第１、第２のゲート信号３０ａ、３０ｂを生成して出力する。その他の構成は、上記実施の形態１と同様である。

[0047] 制御回路３０の基本の制御は、上記実施の形態１と同様である。電流 i が所定値 i_a を超える領域、即ち負荷１３が中負荷～定格負荷の負荷領域においては、PWM制御を用いてデッドタイム t_d を固定にしてインバータ部１５を制御し、電流 i が所定値 i_a 以下になると、即ち負荷１３が所定負荷より軽い軽負荷領域になるとPFM制御に切り換える。そして、低電流領域でのPFM制御では、電流 i の減少に伴ってデッドタイム t_d が長くなるように周波数を低減させる。そして所望の出力電圧を得るデューティ比を変化させずに保持する。

[0048] この場合、制御回路３０では、第２のMOSFET ５ｂのドレイン端子、ソース端子の各電位 V_d 、 V_s から、第２のMOSFET ５ｂの両端電圧を検出して監視し、該両端電圧に基づいて、第１、第２のMOSFET ５ａ、５ｂがゼロ電圧スイッチングするように第１、第２のMOSFET ５ａ、５ｂのスイッチングを調整する。第１、第２のMOSFET ５ａ、５ｂがゼロ電圧スイッチングするのは、コンデンサ６ａ、６ｂの電圧、即ち、第１、第

2のMOSFET 5 a、5 bの両端電圧が、第1、第2の分圧用コンデンサ 4 a、4 bの電圧和 V_{in} とほぼ等しいか、ほぼ0に等しい時である。このため、第2のMOSFET 5 bの両端電圧を監視し、この電圧が、 V_{in} とほぼ等しいか、ほぼ0に等しい時に第1、第2のMOSFET 5 a、5 bがオンオフするように、スイッチングのタイミングを調整する。

これにより、上記実施の形態1と同様の効果が得られると共に、第1、第2のMOSFET 5 a、5 bが確実にゼロ電圧スイッチングすることができ、電力損失をさらに低減でき、変換効率の高いDC/DCコンバータ装置、およびそれを用いた車載電源装置が得られる。

[0049] なお、上記実施の形態4では、制御回路30の基本の制御は、上記実施の形態1と同様である場合を示したが、上記実施の形態2または3と同様にしても良く、いずれも第1、第2のMOSFET 5 a、5 bが確実にゼロ電圧スイッチングすることができ、電力損失をさらに低減でき、変換効率の高いDC/DCコンバータ装置、およびそれを用いた車載電源装置が得られる。

[0050] また、上述した上記実施の形態1に適用可能な種々の変形例は、同様に適用でき同様の効果が得られる。

[0051] 実施の形態5.

次に、この発明の実施の形態5について説明する。

この実施の形態5では、上記各実施の形態1～4において、インダクタ7に可変特性を有するものを用いる。図7は、実施の形態5によるインダクタ7の特性図であり、電流に応じてインダクタンスを可変とし、電流が増加するとインダクタンスを減少させる。

インダクタンスが一定の場合では、DC/DCコンバータ20に流れる電流が増加すると、第1、第2のMOSFET 5 a、5 bのスイッチング時におけるインダクタ7での転流時間が増大する。この実施の形態では、インダクタ7は、電流の増加に伴いインダクタンスを減少させるため、転流時間を短縮することができる。このため、DC/DCコンバータ20は、さらに低損失で電力変換効率が向上する。

[0052] また、ゼロ電圧スイッチングはインダクタ 7 の転流を利用して行っているもので、この場合、デッドタイム t_d の設定は、電流 i と、電流 i に応じて変化するインダクタ 7 のインダクタンスとの双方に基づいて、例えば、P F M制御においては周波数を非線形に変化させることにより、ゼロ電圧スイッチングできるように、また所望の出力電圧が得られるように設定する。これにより、ゼロ電圧スイッチングが確実に行えると共に、動作周波数の下限値を上昇させることができるため D C / D C コンバータ 2 0 内の磁性部品が小型化できる。

[0053] なお、この発明は、その発明の範囲内において、各実施の形態を自由に組み合わせたり、各実施の形態を適宜、変形、省略することが可能である。

請求の範囲

- [請求項1] 2直列の半導体スイッチング素子を備えて直流電力を交流電力に変換するインバータ部と、該インバータ部の交流出力を整流する整流回路と、整流された電圧を平滑して負荷に直流電力を出力する平滑回路とを備えたDC／DCコンバータと、上記インバータ部を制御する制御回路とを備えた電力変換装置において、
上記インバータ部は、上記各半導体スイッチング素子に並列接続されたコンデンサと、交流出力線に接続されたインダクタとを備え、
上記制御回路は、上記各半導体スイッチ素子がゼロ電圧スイッチングするように、上記DC／DCコンバータを流れる回路電流に応じて、上記2直列の半導体スイッチング素子が共にオフする期間であるデッドタイムを変化させ、該回路電流が少なくとも所定値以下となる領域ではPFM制御を用いて上記インバータ部を制御する、
電力変換装置。
- [請求項2] 上記制御回路は、上記回路電流が上記所定値を超える領域でPWM制御を用いて上記インバータ部を制御し、上記回路電流が上記所定値以下になるとPFM制御に切り換える、
請求項1に記載の電力変換装置。
- [請求項3] 上記制御回路は、上記回路電流が減少すると上記デッドタイムを増大させる、
請求項1または2に記載の電力変換装置。
- [請求項4] 上記DC／DCコンバータを流れる回路電流を検出する電流検出器を備えた請求項1または2に記載の電力変換装置。
- [請求項5] 上記インバータ部の直流母線間に、入力される直流電圧を分圧する2直列の分圧用コンデンサを備え、上記インバータ部をハーフブリッジインバータにて構成した請求項1または2に記載の電力変換装置。
- [請求項6] 上記インバータ部の交流側に接続されたトランスを備え、該トランスの一次巻線、上記インダクタ、および上記交流出力線が直列接続され

、該トランスの二次巻線が上記整流回路に接続される請求項 1 または 2 に記載の電力変換装置。

[請求項7] 上記 2 直列の半導体スイッチング素子の一方の両端電圧を検出し、
上記制御回路は、検出された電圧に応じて上記 2 直列の半導体スイッチング素子のスイッチングを調整する、
請求項 1 または 2 に記載の電力変換装置。

[請求項8] 上記インダクタは、上記回路電流に応じてインダクタンスを可変とし、
上記回路電流が増加すると上記インダクタンスを減少させる、
請求項 1 または 2 に記載の電力変換装置。

[請求項9] 上記整流回路が半導体スイッチング素子を備え、
上記制御回路は、上記整流回路内の上記半導体スイッチング素子を、
上記インバータ部の上記 2 直列スイッチング素子に同期させてスイッチング制御する、
請求項 1 または 2 に記載の電力変換装置。

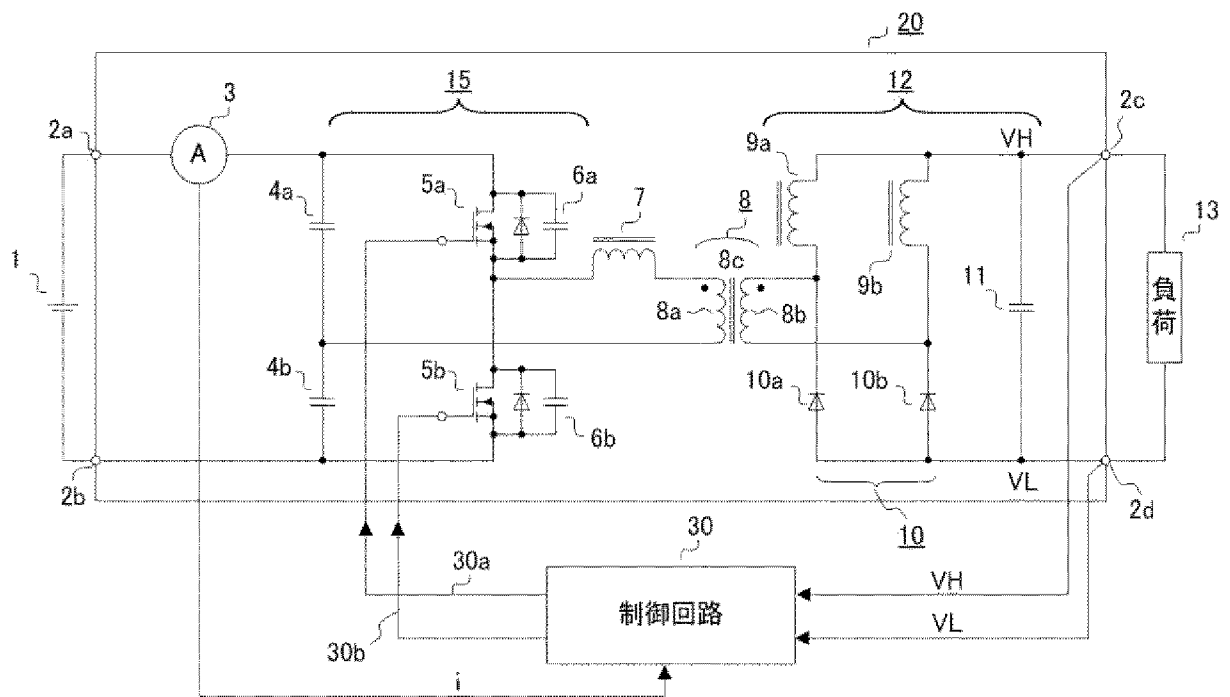
[請求項10] 上記整流回路内の上記半導体スイッチング素子は、シリコンよりバンドギャップが広いワイドバンドギャップ半導体により形成される、
請求項 1 または 2 に記載の電力変換装置。

[請求項11] 上記インバータ部内の上記各半導体スイッチング素子は、シリコンよりバンドギャップが広いワイドバンドギャップ半導体により形成される、
請求項 1 または 2 に記載の電力変換装置。

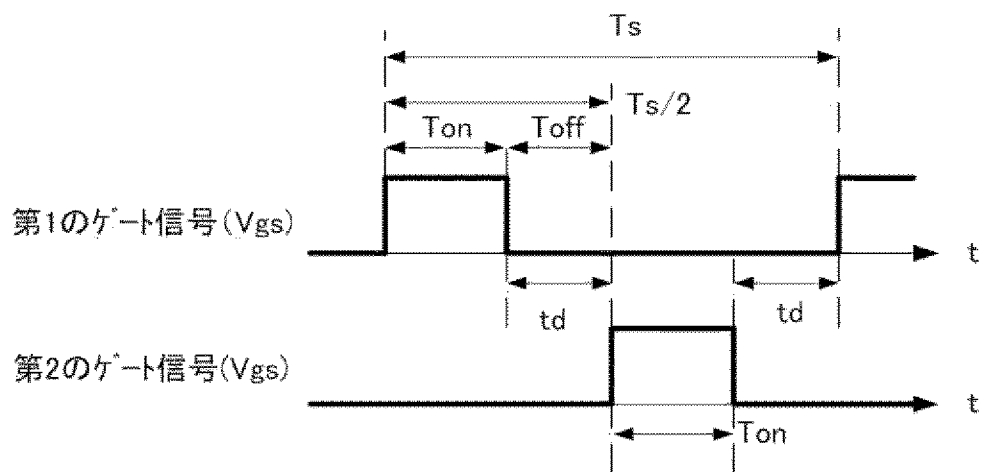
[請求項12] 2 直列の半導体スイッチング素子を備えて直流電力を交流電力に変換するインバータ部と、該インバータ部の交流出力を整流する整流回路と、整流された電圧を平滑して負荷に直流電力を出力する平滑回路とを備えた DC / DC コンバータと、上記インバータ部を制御する制御回路とを有した電力変換装置、および
走行用モータ駆動用のバッテリーを備えた車載電源装置において、
上記インバータ部は、上記各半導体スイッチング素子に並列接続され

たコンデンサと、交流出力線に接続されたインダクタとを備えて、上記バッテリーから直流電力が入力され、
上記制御回路は、上記各半導体スイッチ素子がゼロ電圧スイッチングするように、上記DC／DCコンバータを流れる回路電流に応じて、上記2直列の半導体スイッチング素子が共にオフする期間であるデッドタイムを変化させ、該回路電流が少なくとも所定値以下となる領域ではPFM制御を用いて上記インバータ部を制御する、
車載電源装置。

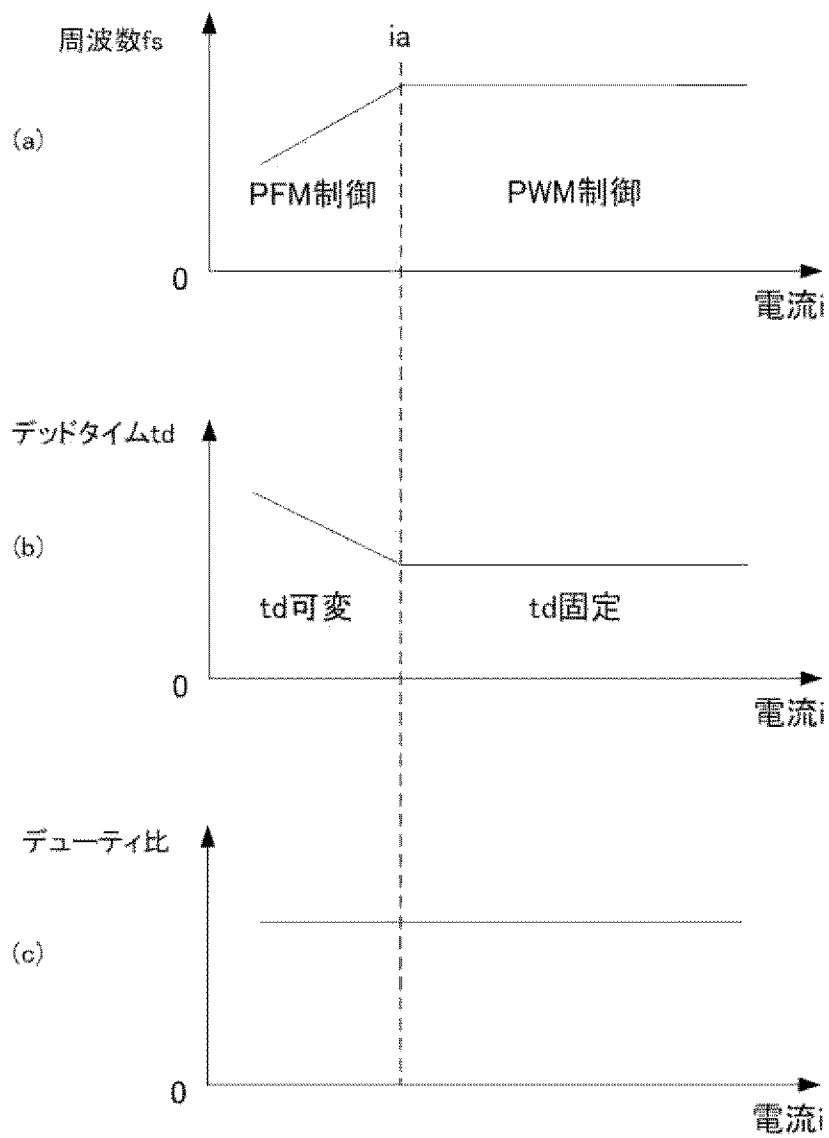
[図1]



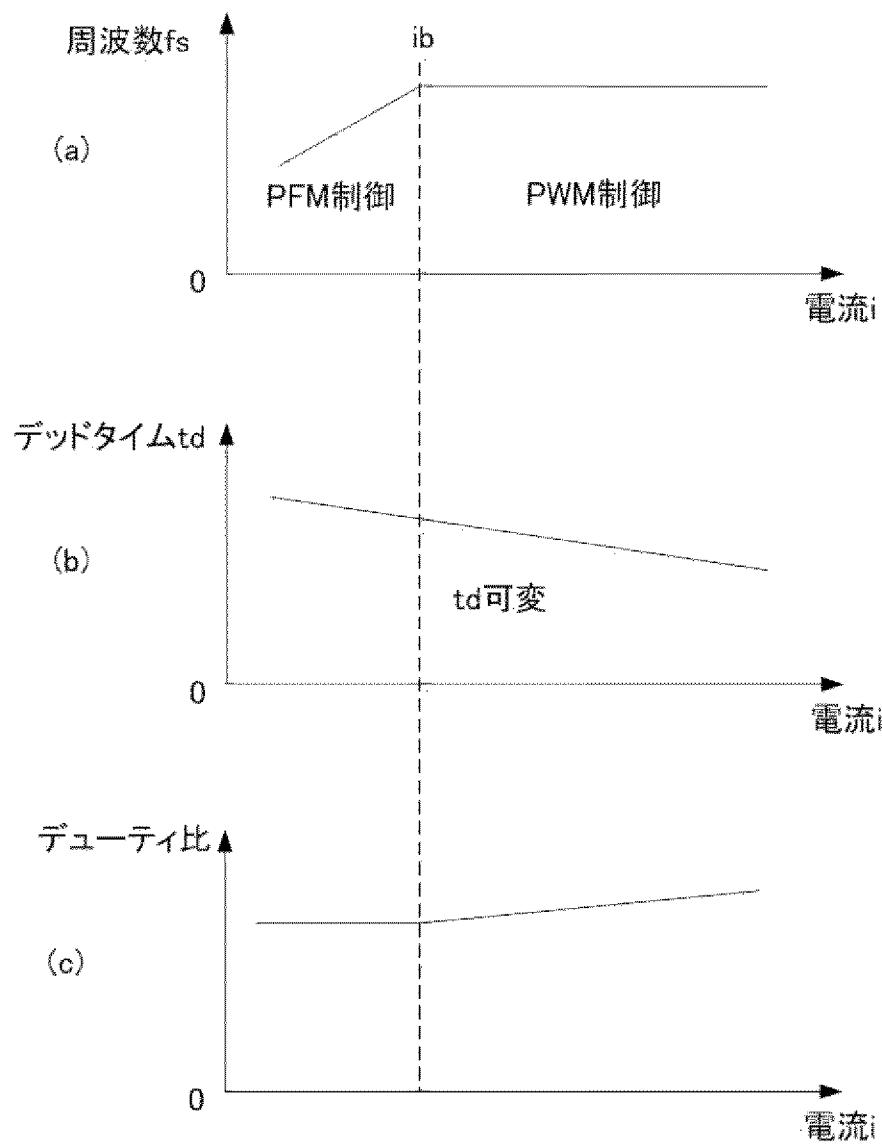
[図2]



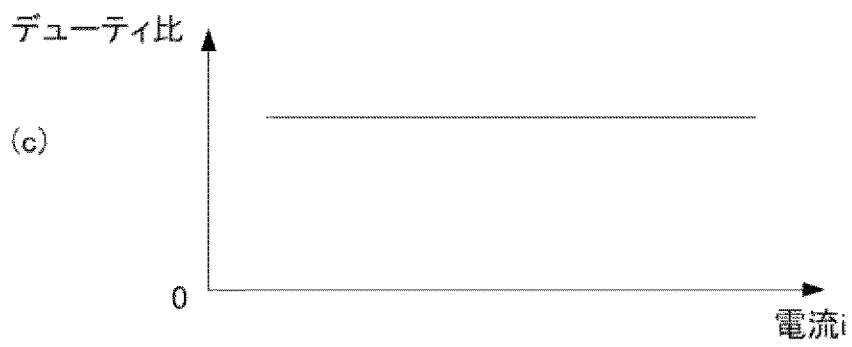
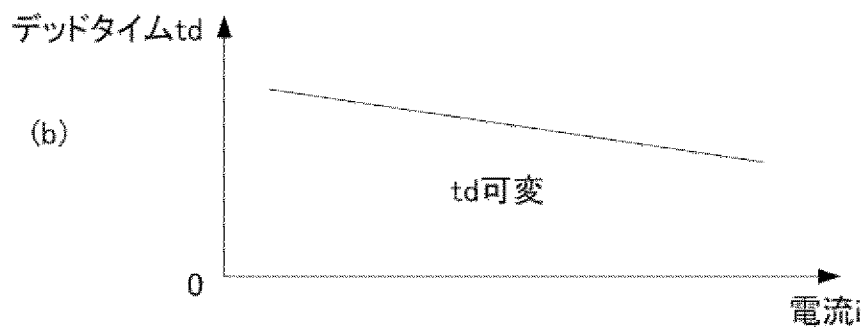
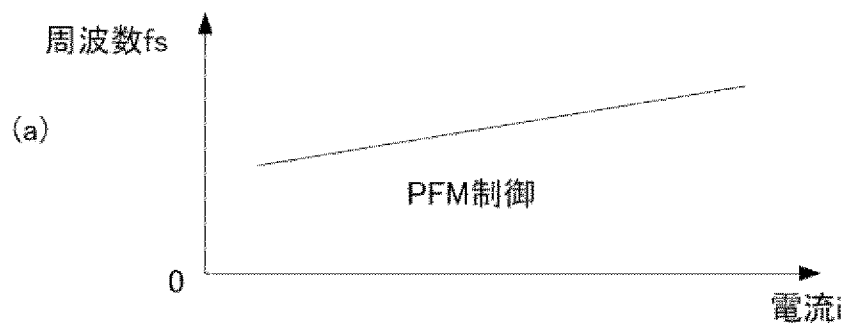
[図3]



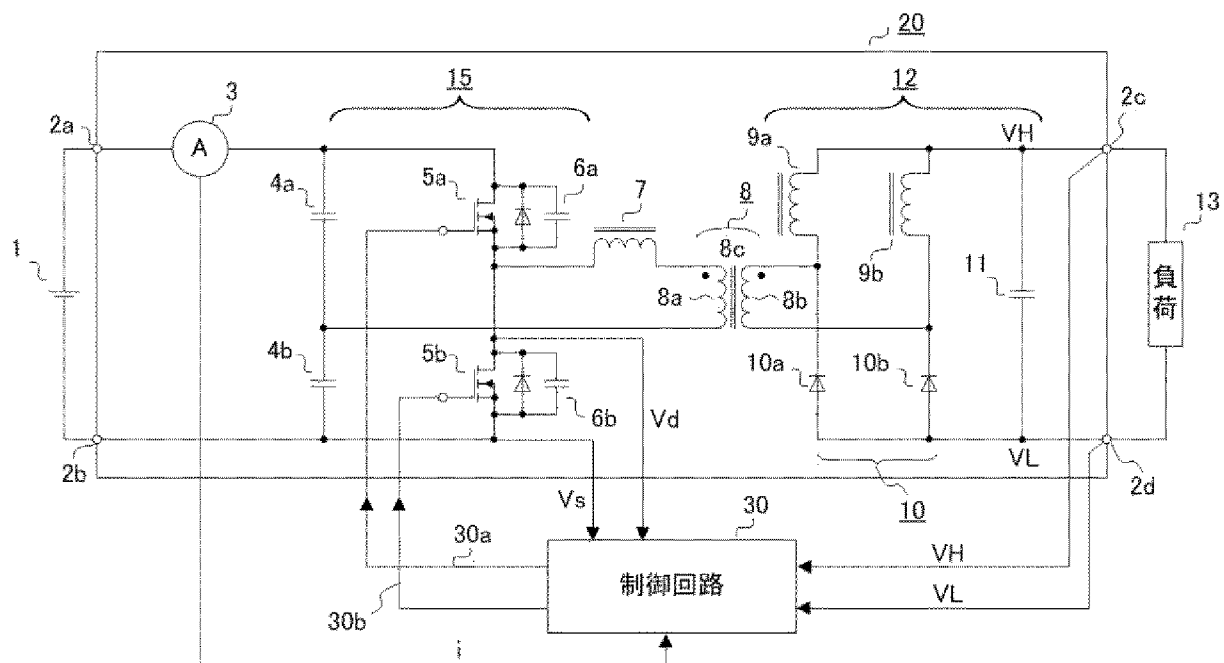
[図4]



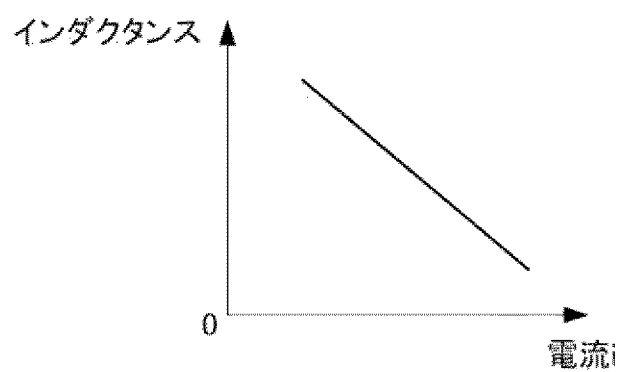
[図5]



[図6]



[図7]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/052617

A. CLASSIFICATION OF SUBJECT MATTER

H02M3/28(2006.01) i, B60L3/00(2006.01) n

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M3/28, B60L3/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2012
Kokai Jitsuyo Shinan Koho	1971-2012	Toroku Jitsuyo Shinan Koho	1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2004-140913 A (TDK Corp.), 13 May 2004 (13.05.2004), paragraphs [0018] to [0115]; fig. 1 to 16 (Family: none)	1-6, 9-12 7-8
Y A	JP 10-14217 A (Murata Mfg. Co., Ltd.), 16 January 1998 (16.01.1998), paragraphs [0019] to [0027]; fig. 4 to 5 (Family: none)	1-6, 9-12 7-8
Y	JP 2007-221915 A (Winz Corp.), 30 August 2007 (30.08.2007), paragraphs [0019] to [0024]; fig. 2 to 3 (Family: none)	5



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

10 April, 2012 (10.04.12)

Date of mailing of the international search report

17 April, 2012 (17.04.12)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/052617

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2010-172146 A (Renesas Electronics Corp.), 05 August 2010 (05.08.2010), paragraphs [0063] to [0076]; fig. 7 (Family: none)	9-11
Y	JP 2009-55747 A (Hitachi Computer Peripherals Co., Ltd.), 12 March 2009 (12.03.2009), paragraphs [0002] to [0009]; fig. 1 & US 2011/0019440 A1 & CN 101378232 A	12
A	JP 2003-174773 A (Matsuda Micronics Corp.), 20 June 2003 (20.06.2003), paragraphs [0006] to [0010]; fig. 2 to 6 (Family: none)	1-12
A	JP 2004-236461 A (Onkyo Corp.), 19 August 2004 (19.08.2004), paragraphs [0040] to [0132]; fig. 1 to 13 (Family: none)	1-12

A. 発明の属する分野の分類（国際特許分類（I P C）） Int.Cl. H02M3/28(2006.01)i, B60L3/00(2006.01)n			
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（I P C）） Int.Cl. H02M3/28, B60L3/00			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1 9 2 2 - 1 9 9 6 年 日本国公開実用新案公報 1 9 7 1 - 2 0 1 2 年 日本国実用新案登録公報 1 9 9 6 - 2 0 1 2 年 日本国登録実用新案公報 1 9 9 4 - 2 0 1 2 年			
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	
Y A	JP 2004-140913 A（TDK株式会社）2004.05.13, 【0018】－【0115】、図1-16（ファミリーなし）	1-6, 9-12 7-8	
Y A	JP 10-14217 A（株式会社村田製作所）1998.01.16, 【0019】－【0027】、図4-5（ファミリーなし）	1-6, 9-12 7-8	
Y	JP 2007-221915 A（株式会社ウインズ）2007.08.30, 【0019】－【0024】、図2-3（ファミリーなし）	5	
☒ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献			
国際調査を完了した日 1 0 . 0 4 . 2 0 1 2		国際調査報告の発送日 1 7 . 0 4 . 2 0 1 2	
国際調査機関の名称及びあて先 日本国特許庁（I S A / J P） 郵便番号1 0 0 - 8 9 1 5 東京都千代田区霞が関三丁目4番3号		特許庁審査官（権限のある職員） 櫻田 正紀 電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 3 5 7	3 V 2 9 1 7

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2010-172146 A (ルネサスエレクトロニクス株式会社) 2010.08.05, 【0063】－【0076】，図7 (ファミリーなし)	9-11
Y	JP 2009-55747 A (日立コンピュータ機器株式会社) 2009.03.12, 【0002】－【0009】，図1 & US 2011/0019440 A1 & CN 101378232 A	12
A	JP 2003-174773 A (マツダマイクロニクス株式会社) 2003.06.20, 【0006】－【0010】，図2-6 (ファミリーなし)	1-12
A	JP 2004-236461 A (オンキヨー株式会社) 2004.08.19, 【0040】－【0132】，図1-13 (ファミリーなし)	1-12