

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

本發明係有關於音訊來源編碼系統，然而，相同方法亦可以應用於許多其他技術領域。

先前技術

音訊編碼之近來發展係可以基於立體聲（或單聲道）訊號及對應控制資料，進而提供重建音訊訊號之多重通道表示法。基本上，這些方法係與傳統基於矩陣之解決方案不同，諸如：杜比定向邏輯（Dolby Prologic），因為這些方法係需要傳輸額外控制資料，藉以基於傳輸之單聲道或立體聲通道，進而控制環場（surround）通道之重建（亦稱為上行混音（upmix））。

有鑑於此，參數多重通道音訊解碼器係基於 M 個傳輸通道及額外控制資料，進而重建 N 個通道，其中， $N > M$ 。額外控制資料係表示顯著較低之資料速率，相較於傳輸全部 N 個通道，藉以得到非常效率之編碼、並同時確保 M 個通道裝置及 N 個通道裝置之相容性。

一般而言，這些參數環場（surround）編碼方法係包括環場（surround）訊號基於通道間強度差異（IID）及通道間連貫性（ICC）之參數化。這些參數（通常稱為”控制參數”）係描述上行混音（upmix）程序期間之成對通道間之功率比及相互關連。除此以外，用於習知技術之其他參數係包括預測參數，並且，預測參數係用來預測上行混音（upmix）程序期間之中間通道或輸出通道。

空間參數係可以利用幾種方式擷取出來。習知技術已知之一種有利方法係設置數種編碼模組，藉以接收兩個原始輸入訊號、並產生輸出訊號（兩個原始輸入訊號之下行混音（downmix））及對應空間參數（對應空間參數係用來重建兩個原始輸入訊號之精確複製），其中，輸出訊號之精確複製係基於單聲道下行混音（downmix）及空間參數以重建。另一種常用編碼模組係需要三個輸入訊號，藉以產生兩個輸出訊號及對應空間參數。

這些模組係可以連接為所謂之樹狀結構，其中，某一模組之輸出係另一模組之輸入。

先前所述之參數係需要非常效率之編碼，藉以得到最低之位元速率負擔。同時，空間參數之頻率解析度及時間解析度間係需要做出最佳選擇。有鑑於此，本發明係提出幾種方式，藉以得到空間參數之頻率解析度及時間解析度間之最佳化取捨，並且，本發明係提出訊號發送及控制參數內插之新穎方法。

發明內容

本發明之目的係提供一種參數編碼之改良觀念，並且，這種參數編碼之改良觀念係特別適合用於常見多重通道編碼或解碼之立體聲。

本發明之目的係利用申請專利範圍第 1 項所述之解碼器、申請專利範圍第 15 項所述之編碼器、申請專利範圍第 22、23、30、31、32、33、34 項所述之方法、申請專利範

圖第 24 項所述之參數資訊、或申請專利範圍第 35 項所述之電腦程式加以達成。

本發明係有關於達成高品質空間音訊重建、並同時保持最小傳輸資料之問題。本發明係提供表示及訊號發送空間音訊方位資訊 (spatial audio cue)、並特別改良時間解析度之數種解決方案加以達成。

本發明係具有下列特徵，其包括：

- 內插曲線之預測及訊號發送；
- 關連於其他參數之參數預測；以及
- 解碼器之內隱 (implicit) 內插規則。

參數內插亦可以實施，也就是說，移動或”重新計算”至上行混音 (upmix) 矩陣領域 (domain)。全部參數係重新計算至上行混音 (upmix) 矩陣，並且，上行混音 (upmix) 矩陣 (而非參數) 係可以進行內插。內插上行混音 (upmix) 矩陣之效果係相等於計算上行混音 (upmix) 矩陣或上行混音 (upmix) 係數以前之內插，其中，上行混音 (upmix) 係數係應用於傳輸基本通道。內插上行混音 (upmix) 係數 (而非傳輸參數) 係更為有利，因為這種實施方式係更為效率。聽覺心理上，兩種領域之內插並不存在任何差異。

實施方式

下列所述之本發明較佳實施例係僅用來介紹本發明”內插及參數訊號發送之先進方法”之原理。然而，應該瞭解的是，熟習此項技術之人士亦能夠針對本發明較佳實施例所述

之各種特定排列及細節進行調整及變動。有鑑於此，本專利欲保護之範圍係僅受限於所附之申請專利範圍，而不會限定於本發明較佳實施例之說明及解釋呈現之各種特定排列及細節。

解碼器之內隱（implicit）內插規則

如熟習此項技術之人士所知，適應性時間／頻率柵格（grid）之訊號發送係改善品質及編碼效率。除此以外，如熟習此項技術之人士所知，時間／頻率柵格（grid）係應該取決於訊號特徵，並且，一般而言，瞬變係在瞬變以前觸發時間邊界。一般而言，內插係應用於時間方向，藉以避免擷取及解碼參數化之過度突發變化，其係可能出現聲音缺陷（sound artifact）。本發明係教導：適應性時間／頻率柵格（grid）如何取決於訊號特徵而產生之知識係可以用來產生內隱（implicit）規則，其中，內隱（implicit）規則係有關於，當內插某時間點至次時間點時，內插應該如何應用之方式。舉例來說，在不具有任何瞬變之固定訊號之情況中，線性內插係可以利用，進而產生某一參數集合至次一參數集合之平滑轉換。本發明之另一種範例係：在瞬變之情況中，內插係應該保留先前數值至瞬變前面之該時間點，並且，在該時間點，內插係應該將瞬變改變為訊號發送數值。

第 1 圖係表示內插之兩種範例，其中，第 1A 圖係表示個別位置 102 及 104 之兩個數值 101 及 103 間之內插，並且，第 1A 圖之內插係線性內插 105 或瞬變內插 107。第 1B 圖係

表示額外瞬變位置 125 係可以如何利用，進而影響個別位置 122 及 124 之兩個數值 121 及 123 間之內插。線性內插係利用 127 表示，並且，瞬變內插係利用 129 表示，其中，先前參數數值 121 係維持至瞬變前面之該時間點。當設計瞬變內插 129 時，瞬變位置 125 係應該特別留意，藉以相符於聽覺心理 (psycho-acoustic) 關連時間常數。

內插曲線

針對具有極度複雜之時間結構之訊號而言 (舉例來說，數種獨立喝采訊號)，本發明係教導：內插曲線之訊號發送係可以改善複雜之時域結構。內插曲線之訊號發送可以編碼為，舉例來說，具有可應用曲線表格之查表，其中，編碼器側邊之選擇係可以基於不同內插曲線之方均誤差 (MSE) 之計算。除此以外，內插曲線亦可以是差異訊號，並且，差異訊號係相對於預定內插規則 (舉例來說，線性內插) 給定之內插曲線而進行編碼。有鑑於此，先前所述之全部內隱 (implicit) 內插係可以與差異內插曲線組合，進而達成更為精密之時間解析度。內插編碼係可以完成於涵蓋完整頻率範圍之單一頻帶，或者，內插編碼係可以完成於複數頻率解析度。除此以外，內插曲線之頻率解析度並不見得需要相符於、而可以映射至應該內插參數之頻率解析度。

除此以外，本發明亦教導：正規化內插曲線以降低查表大小或限制內插曲線容許操作擺幅係具有優點。

第 2A 圖係表示內插曲線之範例，其中，內隱 (implicit)

瞬變內插 209 係基於個別位置 202 及 204 之數值 201 及 203 之內插，並且，內隱 (implicit) 瞬變內插 209 係考量瞬變位置 205。內插曲線 207 (內插曲線 207 係較內隱 (implicit) 瞬變內插 209 具有更為精密之時間解析度) 係可以差異編碼、並相對於內隱 (implicit) 瞬變內插 209 而正規化。有鑑於此，正規化內插曲線係表示解碼器可得之內隱 (implicit) 瞬變內插 209 及編碼器預測之高時間解析度內插曲線間之差異。正規化內插曲線係利用第 2B 圖之 221 表示。位置 222 及 224 係分別相同於位置 201 及 203。內插曲線 221 可以編碼為，舉例來說，查表，或者，建立內插曲線之數值係可以進行時域之差量編碼 (delta code)、並利用，舉例來說，霍夫曼碼簿 (Huffman codebook) 進行剩餘編碼。在解碼器側邊，內隱 (implicit) 內插曲線 209 係與正規化內插曲線 221 組合，藉以維持高時間解析度。除此以外，當需要較高時間解析度時，正規化內插曲線 221 係可以利用，以及，當不需要較高時間解析度時，正規化內插曲線 221 係可以省略。利用這種手段，平均位元速率係可能最小化，同時，高時間解析度亦可以視情況需要加以保留。

極端案例、單一頻帶、高時間解析度包絡跟隨器

在先前段落中，內插曲線係描繪出來，並且，內插曲線係可以用於頻率選擇參數。然而，本發明亦教導：當決定具有極度複雜之時間結構之訊號 (舉例來說，數種獨立喝采訊號) 時間解析度及頻率解析度時，僅讓參數表示全部頻帶之

單一時間包絡係可能已經足夠。隨後，這種內插曲線實施方式，如本發明所教導，係可以視為先前描繪內插曲線之特例。內插曲線之高時間解析度係可以致能參數擷取，進而解析複數之時間結構。

在第 3 圖中，其係描繪本發明有關於內插曲線之另一種較佳實施例。在第 3A 圖中，左通道之時域外觀係表示為 301。時間訊號係表示於某時間點 t_1 及次時間點 t_2 之間。在第 3B 圖中，右通道之時域外觀係表示為 302。由圖中可知，顯而易見地，不同通道之瞬變係位置於不同時間點。在第 3C 圖中，左通道及右通道之單聲道下行混音 (downmix) 係表示為 303。

在第 3D 圖中，任意頻帶之平移數值 (pan-value) 係搭配內插曲線 305 而表示為內插曲線 304。正數值係對應於平移至左側，並且，負數值係對應於平移至右側。由於瞬變係發生於極短時間訊框，不同頻帶之控制數值係僅在某時間點 t_1 預測一次、並在次時間點 t_2 預測一次。不同頻帶之控制數值係針對各個頻帶及特定頻帶進行線性內插，進而表示為內插曲線 304。經由內插曲線 304，顯而易見地，上行混音 (upmix) 將不會將瞬變放置於右側空間位置。然而，當應用內插曲線 305 時(內插曲線 305 係全部頻帶之寬帶內插曲線)，瞬變係移動至正確空間位置。

有鑑於此，本發明之較佳實施例係一種解碼器，其中，這種解碼器係實施複數頻帶之線性內插或 (簡單) 內隱 (implicit) 訊號發送內插，並且，高時間解析度內插曲線

係用於全部頻帶，藉以將瞬變重新分佈。換句話說，這種解碼器首先係實施正常線性內插或內隱（implicit）訊號發送內插，藉以得到”第一階段”內插數值，且隨後，”第一階段”內插數值係利用高時間解析度內插曲線進行加權（諸如相乘），藉以得到”第二階段”內插數值，其中，相較於”第一階段”內插數值，瞬變係重新分佈。

利用多重通道樹狀結構之對稱性

當編碼多重通道聲音時，數個雙重通道空間參數盒（box）係可以連接為樹狀結構，藉以形成多重通道聲音之編碼鏈結，其中，各個雙重通道空間參數盒（box）係操作於雙重通道輸入、並提供單聲道聲音及空間參數以做為輸出。在這種樹狀結構中（這種樹狀結構係可以利用數種不同方式架構），通常會發生對稱性。舉例來說，如第 4A 圖所示，針對具有四個揚聲器（左前揚聲器（LF）401、右前揚聲器（RF）403、左環場揚聲器（LS）405、右環場揚聲器（RS）407）及低頻加強（LFE）揚聲器 406 之四重通道環場訊號而言，第 4B 圖所示之樹狀系統，舉例來說，係可以連接左前揚聲器（LF）421、左環場揚聲器（LS）423 及右前揚聲器（RF）425、右環場聲器（RS）427。當編碼兩個雙重通道空間編碼器 429 及 431（兩個雙重通道空間編碼器 429 及 431 係輸出音訊訊號 435 及 433）之空間參數及空間參數 439 及 437 時，如熟習此項技術之人士所知，參數係可以進行時域或頻域之差量編碼。一般而言，頻域之差量編碼係強制進行，藉

以避免即時系統之誤差傳遞。本發明係教導：在樹狀結構中，某個雙重通道空間參數盒 (box) 之空間參數 439 係可以面向另個雙重通道空間參數盒 (box) 之空間參數 437 而進行差量編碼，藉以避免誤差傳遞，並且，利用樹狀結構之對稱性，資料速率之降低係可以達成。這種方法係特別有利於先前所述之範例，利用四個揚聲器，若聲音事件發生於前方揚聲器，左前揚聲器 (LF) 421、左環場揚聲器 (LS) 423 及右前揚聲器 (RF) 425、右環場揚聲器 (RS) 427 之參數均會具有類似反應，且因此，相對於編碼同一事件兩次，編碼該一事件一次、並差量編碼左前揚聲器 (LF) 421、左環場揚聲器 (LS) 423 及右前揚聲器 (RF) 425、右環場揚聲器 (RS) 427 之參數差異係更為效率。

本發明較佳實施例之進一步說明

第 8 圖係介紹不同解析度資訊之一般概要。在第 8 圖中，高解析度輸入通道係利用 800 表示。高解析度輸入通道 800 之分隔區塊可以是時域取樣數值 801、802 或高解析度輸入通道 800 或偶數訊號訊框推導得到之頻率係數或子頻帶訊號，其中，各個訊號係具有預定數目之音訊取樣。在第 8 圖中，低解析度參數係利用 805 表示。舉例來說，第 8 圖係具有四個低解析度參數 P0、P1、P2、P3。四個低解析度參數 P0、P1、P2、P3 係對應於四個時刻 t0、t1、t2、t3。在第 8 圖所示之較佳實施例中，兩個低解析度參數數值間係具有非規則之時間周期。特別是，兩個時刻 t2 及 t1 間之時間

周期係小於兩個時刻 t_1 及 t_0 間之時間周期。當本發明係假設，舉例來說，兩個時刻 t_1 及 t_0 間之時間周期匹配於訊框柵格 (grid) 之訊框周期時，時刻 t_2 之出現 (時刻 t_2 係發生低解析度參數 P_1 至 P_2 之參數變化) 係暗示性地表示：時刻 t_2 附近係存在瞬變。有鑑於此，第 8 圖所示之較佳實施例係對應於先前所述之較佳實施例，其中，瞬變前面之時間邊界係加以觸發：時間邊界係時刻 t_2 。當高解析度輸入通道 800 之表示法與低解析度參數 805 之表示法比較時，顯而易見地，低解析度參數 805 之解析度係小於高解析度輸入通道 800 之解析度。有鑑於此，物件 800 及 805 係對應於編碼器側邊之某種情況，其中，高解析度基礎通道係與低解析度參數資訊同時傳輸。

在解碼器側邊，低解析度參數 805 係需要內插，藉以取得內插表示法 810。內插表示法 810 係表示為中解析度內插參數。不過，想當然爾，取決於內插演算法，高解析度內插參數表示法 810 亦可以產生，並且，高解析度內插參數表示法 810 與高解析度輸入通道 800 係可以具有相同解析度。這些情況亦可以是取樣數值之訊框序列，其中，物件 801 及 802 係對應於不同訊框。當進行相當固定訊號之編碼時，這種情況係可能發生，其中，描述通道間關係之參數係具有極緩變化之特徵。

第 5A 圖及第 5B 圖係介紹本發明較佳實施例之多重通道解碼器。儘管第 5A 圖係可以表示在上行混音 (upmix) 以前進行參數領域內插之某種較佳實施例，第 5B 圖係可以表

示另種較佳實施例，其中，低解析度上行混音 (upmix) 矩陣序列 (或所謂之上行混音 (upmix) 係數集合) 係加以計算。第 5B 圖之內插方法係利用上行混音 (upmix) 係數做為參數資訊而加以實施。當考量計算效率時，第 5B 圖之較佳實施例係更為有利，因為相較於計算上行混音 (upmix) 參數之上行混音 (upmix) 矩陣，一般而言，內插係需要更少資源。一種上行混音 (upmix) 方式係可以包括：計算第一上行混音 (upmix) 矩陣以產生預去關連 (pre-decorrelated) 訊號，以及，計算第二上行混音 (upmix) 矩陣以混合去關連 (decorrelated) 訊號推導得到之訊號及傳輸或預上行混音 (pre-upmix) 訊號，進而得到最終輸出通道。

在第 5A 圖所示之較佳實施例中，傳輸參數係可以視為”參數資訊”，並且，內插參數係可以視為內插參數資訊，相對於此，在第 5B 圖之較佳實施例中，內插上行混音 (upmix) 或混合矩陣係可以視為”內插參數資訊”，並且，低解析度上行混音 (upmix) 矩陣序列係可以視為低解析度參數資訊。

在第 5A 圖所示之較佳實施例中，多重通道解碼器係包括上行混音器 500，藉以利用單一或複數輸入通道 504 及線路 506 提供之高解析度內插參數資訊，進而產生 N 個輸出通道 502。除此以外，多重通道解碼器更包括參數內插器 508，藉以基於線路 510 提供之低解析度參數資訊，進而產生高解析度內插參數資訊。參數內插器 508 係用來適應性地利用複數不同內插特徵之一者，藉以基於控制訊號輸入 512 提供之訊號相關內插特徵控制訊號，進而內插低解析度參數資訊

510。

在第 5B 圖所示之較佳實施例中，高解析度參數資訊係上行混音 (upmix) 矩陣內插器 508 輸出之高解析度內插上行混音 (upmix) 矩陣輸出 (裝置 508 內插之參數)，並且，高解析度內插參數資訊係利用上行混音 (upmix) 矩陣計算器 507 輸出之單一或兩個相鄰低解析度係數集合或矩陣產生之內插上行混音 (upmix) 矩陣或所謂之內插上行混音 (upmix) 係數集合。

第 5C 圖係表示具有上行混音 (upmix) 係數 $a_{11}, \dots, a_{52}, a_{61}, a_{62}$ 之上行混音 (upmix) 矩陣之範例。在第 5C 圖中，B1, B2 代表被傳輸的基礎通道，L, R, L_s, R_s, C 代表被重建的輸出通道，上行混音 (upmix) 係數 $a_{11}, \dots, a_{62}$ 係可以利用低解析度參數計算，並且，上行混音 (upmix) 係數 $a_{11}, \dots, a_{62}$ 係可以內插於”上行混音 (upmix) 矩陣”領域。請參考具有參數 a_{61} 及 a_{62} 之函數”F”。函數 F 係應該解釋清楚：參數不僅是基礎通道之線性組合之加權參數，並且，參數亦可以是任何控制係數 (即使控制係數係具有數值或其他參數之任何函數，藉以利用解碼器可得之資訊，進而控制推導得到輸出通道之規則)，只要參數係取決於低解析度參數，並且，只要參數係可以利用一般方式內插。

應該強調的是，將參數領域之內插移動至矩陣領域之內插係更為有利，即使沒有進行內插特徵之內隱 (implicit) 或外顯 (explicit) 訊號發送。亦關連於諸如線性內插之直覺內插，矩陣領域之內插 (或所謂非屬於參數領域之其他領域

之內插)係可能更具計算效率。在下列情況中，這種優勢係特別顯著，其中，參數之預期不同數值集合受到限制。舉例來說，當參數已經在經由編碼器傳輸至解碼器以前進行量化時，可容許(預期)不同數值之限制係可能發生。除此以外，一般而言，本發明係假設：利用參數計算矩陣係數之計算複雜度係遠高於實施內插之計算複雜度。接著，利用限制之非內插參數集合以非直接地計算矩陣係數、並隨後在矩陣領域進行內插係更為有利。相較於直接計算(諸如：利用萬用處理器)，”非直接”計算係需要較少計算負擔。

”非直接”計算之較佳實施方式(也就是說，相較於經由處理器之算術計算，需要較少負擔之計算)最好係儲存查表，其中，查表係具有參數數值項目，並且，參數數值項目係關連單一或複數矩陣係數。或者，”非直接”計算係可以利用特定用途處理器或任何其他非適於萬用工作之硬接線處理器。”非直接”計算之各種實施方式之共同特性係：”非直接”計算之效率係顯著關連於不同可能輸入數值之數目。當利用量化數值時，不同可能輸入數值之數目係較大，並且，當利用內插(非量化)數值時，不同可能輸入數值之數目係較小。

有鑑於此，實施內插之計算效率係優於重新計算大量矩陣數值之計算效率。以計算複雜度之角度觀之，顯而易見地，用來計算矩陣成分之參數集合係因量化而受到相當限制。也就是說，全部矩陣數值最好係可以儲存於查表，如此，成分計算係可以省略。這種方式係至為有利，因為經由參數

數值計算取得矩陣成分係可能具有複雜之算術函數，諸如： $\cos(\cos(\dots))$ 結構。然而，當進行參數領域之內插時，查表係不再具有效率，因為參數集合係不再受到限制。想當然爾，這種特徵亦可以與內插特徵之內隱（implicit）或外顯（explicit）訊號發送組合、但亦可以在沒有不同內插特徵之情況下利用，舉例來說，當僅利用直覺線性內插或低通平滑時，其係立即破壞複雜計算（諸如：矩陣計算）以前之限制參數數值集合之優點。應該進一步強調的是，本發明亦可以應用於矩陣計算以外之其他目的。一般而言，當可以選擇不同領域之內插時，以及，當基於來源數值直接計算目標數值係極度複雜時，以及，當來源數值係具有限制之容許數值集合時，本發明最好係內插目標數值（而非來源數值）、並利用非內插來源數值進行非內插目標數值之”非直接”計算，其中，內插效率係取決於容許數值之數目，也就是說，當容許數值之數目較小時，內插效率係較高，以及，當容許數值之數目較大時，內插效率係較低（甚至低於直接計算之計算效率），其中，一般而言，容許數值係在內插以後得到。

控制訊號 512 係利用控制訊號提供器 600 提供，並且，控制訊號提供器 600 係表示於第 6 圖。控制訊號提供器 600 係基於單一或複數輸入通道 504（如第 5A 圖及第 5B 圖所示）、低解析度參數資訊 510、或解碼器可得之訊號發送資訊，藉以用來提供內插特徵控制訊號 512。

換句話說，控制訊號提供器提供之內插特徵控制訊號 512 可以是產生於編碼器側邊之控制訊號及經由編碼器側邊傳

輸至解碼器側邊之控制訊號，如第 6 圖之線路 605 所示。外顯編碼器引導訊號發送僅需要控制訊號提供器掃描解碼器接收之位元串流，藉以找到內插特徵控制資訊、並將內插特徵控制資訊輸出於控制訊號提供器之輸出 512，如第 6 圖所示。或者／另外，內隱（implicit）之內插特徵控制資訊亦可以利用。為達此目的，單一或複數輸入通道 504（如第 5A 圖及第 5B 圖所示）或參數資訊 510（如第 5A 圖及第 5B 圖所示）係可以利用，諸如：利用第 6 圖所示之線路 610。有鑑於此，傳輸資訊係包括第 5A 圖及第 5B 圖之輸入通道 504 或參數資訊 510。線路 600 之訊號（解碼器接收之訊號）係輸入至傳輸資訊之特定用途偵測器 610。傳輸訊號之特定用途偵測器 610 之較佳實施例係表示於第 7 圖。較佳者，當瞬變偵測器 710 偵測到 M 個輸入通道之單一或複數輸入通道之瞬變時，內隱（implicit）解碼器側邊內插資訊係可以推導出來。或者／另外，第 5A 圖或第 5B 圖之參數資訊 510 係可以利用時間邊界偵測器 720 檢查，藉以找到參數資訊之不規則時間邊界，其中，參數資訊之不規則時間邊界係上行混音（upmix）瞬變之強烈暗示，藉此，利用第 5A 圖或第 5B 圖之物件 508 施加之非瞬變內插特徵係可以利用瞬變類型內插特徵取代，進而經由線路 506 輸出不同內插參數。如此，第 5A 圖或第 5B 圖之上行混音器 500 係可以形成上行混音（upmix），並且，上行混音（upmix）之 N 個輸出通道係可以完全不具有任何聲音缺陷（sound artifact），或者，至少可以具有較低之聲音缺陷（sound artifact）。

有鑑於此，根據本發明而具有改善內插參數之解碼器係可以完全實現於解碼器側邊。因為不需要傳輸額外內插控制位元，這種解碼器係更為有利。除此以外，因為不需要修正位元串流語法，這種解碼器側邊之實施方式係更為有利。這種全解碼器側邊內插控制訊號產生係不會發生訊號發送負擔，且因此，這種全解碼器側邊內插控制訊號產生係非常位元效率及可以彈性應用。

或者，編碼器側邊之內插控制資訊亦可以產生並傳輸至解碼器。這種編碼器係表示於第 9 圖，藉以經由具有 N 個輸入通道之原始訊號，進而產生參數資訊。特別是，這種編碼器係包括參數計算器 900，藉以計算低解析度參數資訊 902，其中，低解析度參數資訊 902 係描述兩個或多個輸入通道 904 間之單一或複數關係。除此以外，這種編碼器係包括內插資訊計算器 906，藉以至少基於 N 個輸入通道 904 之兩個輸入通道，進而產生高解析度內插資訊 908。特別是，內插資訊計算器 906 係用來產生內插資訊，藉此，內插資訊係可以用於解碼器（如第 5A 圖及第 5B 圖所示），藉以內插低解析度參數資訊，進而得到高解析度參數資訊。低解析度參數資訊及內插資訊係共同形成本發明編碼器輸出之參數資訊 910。較佳者，本發明編碼器更進一步包括下行混音器，藉以將 N 個原始通道下行混音（downmix）至單一或兩個基礎通道，並且，單一或兩個基礎通道最好係與參數資訊 910 同時傳輸至多重通道解碼器，如第 5A 圖或第 5B 圖所示。

接著，第 11A 圖係描述一種較佳實施例，並且，這種較

佳實施例係產生內插資訊，諸如索引、差異資訊、頻率解析度資訊之內插資訊。如第 11A 圖之高解析度內插資訊 908 所示，內插資訊可以是查表索引或查表索引推導得到之資訊，或者，內插資訊可以是頻率解析度資訊或頻率解析度資訊推導得到之資訊。特別是，這些內插資訊全部可以互相組合，或者，這些內插資訊全部可以分別取決於位元串流要求。當位元串流係需要極低位元數目時，或許僅有單一查表索引可以自編碼器傳輸至解碼器。然而，當位元串流係容許更多位元時，頻率解析度資訊係可以傳輸，其中，頻率解析度係用來介紹那個索引應對應於那個頻率範圍。再者，當位元串流係容許再多位元時，差異資訊（差異資訊係表示訊號送內插曲線或內隱（implicit）發現內插曲線間之差異）亦可以加入輸出位元串流。然而，在位元串流中，本發明最好至多僅包括這麼多位元以做為內插資訊，藉此，低解析度參數表示法及內插資訊需要位元之位元數目係可以小於自編碼器傳輸高解析度參數資訊至解碼器需要之位元數目。一般而言，這種要求並不至於太難實現，因為在諸如心理聲學編碼（BCC）或參數立體聲（PS）之參數編碼技術中，內插資訊係可以選擇性地加入位元串流，也就是說，舉例來說，僅有通道間強度差異或通道間位準差異會接收內插資訊，並且，諸如通道間連貫性、通道間相位差異、通道間時間差異、或通道間時間包絡之其他參數不會接收任何內插資訊或僅會接收內插特徵索引，儘管通道間位準差異或通道間強度差異係利用內插曲線索引及其他外顯（explicit）傳輸或內隱

(implicit) 決定內插曲線之編碼差異進行編碼。

較佳者，內插資訊計算器 906 係接收 N 個原始通道及／或高解析度參數，其中，高解析度參數係利用第 9 圖之參數計算器 900 決定。基於高解析度參數及低解析度參數表示法，內插資訊計算器 906 係可以利用高解析度內插曲線計算器 1100 計算高解析度內插曲線。內插曲線計算器 1100 係輸出計算內插曲線，並且，計算內插曲線係輸入至內插曲線匹配器 1110。內插曲線匹配器 1110 亦連接至查表裝置 1120。查表裝置 1120 係具有數種內插曲線項目，諸如：線性內插曲線、瞬變內插曲線、平滑內插曲線（諸如：立體繞線（cubic spline）內插）、複雜內插曲線、及其他複雜內插曲線。各種內插曲線係可以經由索引進行存取，並且，在第 11A 圖之較佳實施例中，索引可以是介於一及五之索引。當查表裝置 1120 僅具有四種不同內插曲線時，二位元索引便已經足夠。然而，當查表裝置 1120 係包括高達八達不同內插曲線時，三位元索引將會需要。匹配器 1110 係用來比較內插曲線計算器 1100 計算之實際內插曲線及查表裝置 1120 之各種內插曲線。基於均方誤差（MSE）決定或其他匹配演算法，匹配器係可以輸出最佳匹配曲線之索引 1130。較佳者，最佳匹配曲線之索引 1130 係輸出於線路 908 以做為內插資訊。

在另一種較佳實施例中，第 11A 圖所示之內插資訊計算器 906 更包括差異編碼器 1140，其中，差異編碼器 1140 係用來計算內插曲線計算器 1100 輸出之實際內插曲線及線路 1150 及最佳匹配曲線間之差異。較佳者，最佳匹配曲線及

實際內插曲線間之差異係利用熵 (entropy) 編碼器 1160 進行熵 (entropy) 編碼。較佳者，這種編碼係係霍夫曼 (Huffman) 編碼器。除此以外，霍夫曼碼文 (code word) 亦饋入輸出線路 908 以做為差異資訊，並且，在較佳實施例中，霍夫曼碼文 (code word) 係形成內插資訊之一部分。除此以外，內插資訊計算器 906 係具有頻率解析度計算器 1170，並且，頻率解析度計算器 170 係用來計算內插曲線之頻率解析度。換句話說，頻率解析度計算器係決定：單一內插曲線是否足以適用於全部頻帶。在瞬變 (訊號強烈攻擊) 之情況中，本發明係假設：全部頻率成分係存在於具有或多或少相同振幅之攻擊。有鑑於此，內插資訊係需要極低之頻率解析度，因為瞬變係等同於全部頻率，相對於頻率而言。

在更普遍之例子中，不同頻帶之不同內插特徵係可以利用頻率解析度計算器 1170 加以計算並傳輸出。有鑑於此，頻率解析度器 1170 係可以輸入頻率解析度控制訊號 1180 至內插曲線計算器 1100，藉此，內插曲線計算器 1100 係可以實施相同操作於不同頻帶，進而計算數個頻帶之不同內插索引及不同差異資訊、並將數個頻帶之不同內插索引及不同差異資訊傳輸至解碼器。這種較佳實施例並不必然限定於音調、非瞬變訊號。相對於此，這種較佳實施例亦有助於瞬變訊號之至少複數頻率 (幾個頻帶，舉例來說，介於二及八之頻帶數目)。有鑑於此，這種較佳實施例並不必然限定於瞬變之單一頻帶。

在另一種較佳實施例中，第 11B 圖之編碼器係可以設

計，進而操作（第 16A 圖）差異編碼器 1140、計算內插曲線計算器 1100 輸出之實際內插曲線及預設內插曲線（在第 11B 圖中，預設內插曲線係利用線路 1118 輸出）。預設內插曲線可以是某一數值至次一數值之線性內插。較佳者，預設內插曲線及實際內插曲線間之差異係利用熵（entropy）編碼器 1160 進行熵（entropy）編碼。

除此以外，如第 11B 圖所示，差異編碼器 1140 係可以指示（如第 16B 圖所不），舉例來說，藉以利用瞬變位置，進而計算內插曲線計算器 1100 輸出之實際內插曲線及內隱（implicit）訊號發送至解碼器之內插曲線（內插曲線係利用第 11B 圖所示之訊號發送曲線提供器 1120 輸出）間之差異。這種實施方式係相符於第 2A 圖，其中，瞬變位置 205 係訊號發送於位元串流，並且，基於瞬變位置 205 之解碼器係基於位置 201 及 203 以計算內插曲線 209。類似計算係實施於編碼器側邊，藉此，計算差異曲線 207 係可以計算出來。較佳者，差異曲線 207 係利用熵（entropy）編碼器 1160 以進行熵（entropy）編碼。除此以外，第 11 圖之編碼器係可以進一步指示，藉以根據計算得到之內插訊號（舉例來說，將差異計號除以內插曲線推導得到之因子，諸如：功率量測、算術平均、幾何平均等等），進而實施差異訊號之正規化。

內隱（implicit）訊號發送內插曲線或一般預設內插曲線之利用係表示於第 11B 圖及第 16A 及 16B 圖。一般而言，解碼器係得到瞬變位置資訊或目前訊框之任何其他資訊，並

且，經由瞬變位置資訊或目前訊框之任何其他資訊，查表或函數係基於規則或（簡單）規則集合以決定內插。這種解碼器之作用係描繪於第 1 圖。除此以外，這種解碼器之作用，搭配差異編碼，係描繪於第 2 圖。

第 10 圖係表示第 5A 圖或第 5B 圖之內插器 508 之解碼器側邊實施方式。第 10 圖所示之內插器 508 係包括查表 1000 及計算器核心 1010，其中，計算器核心 1010 係實施兩時刻間各個時間點之高解析度參數計算，並且，計算器核心 1010 係輸入線路 1012 之參數。查表 1000 係接收第 5A 圖或第 5B 圖所示及第 6 圖或第 7 圖產生之控制訊號 512。當第 10 圖所示之較佳實施例僅接收具有查表索引之控制訊號 512 時，特定選擇內插特徵 1020 係輸入至計算器核心 1010，藉此，計算器核心 1010 係可以計算時刻 t_1 及 t_2 間之參數之內插數值。當計算器核心 1010 亦接收頻率解析度資訊時，計算器核心 1010 不僅會產生全部頻率之單一高解析度參數，並且，計算器核心 1010 亦會實施及加強數個時刻 t_1 、 t_2 ... 之低解析度參數表示法具有之頻率相關參數之內插。

或者／另外，計算器核心 1010 亦接收（解碼）差異資訊，藉此，計算器核心 1010 亦可以利用外顯（explicit）或內隱（implicit）決定內插特徵 1020 及差異資訊，進而計算內插參數之極度改善表示法。

接著，利用多重通道樹狀結構之對稱性之本發明特徵將會進一步詳細說明於第 12 圖及第 13 圖。應該在這裡指明的是，這種特徵係搭配第 4 圖描述，並且，第 12 圖及第 13

圖係可以搭配本發明之內插特徵一起利用。然而，舉例來說，當編碼器傳輸高解析度參數表示法時，或者，當解碼器已經利用內插或其他方式產生高解析度參數表示法時，本發明之參數編碼特徵亦可以單獨利用，而不需要本發明之內插特徵。

如第 12 圖所示，在參數計算器 900 中，第 9 圖之本發明編碼器係可以包括差量或差異編碼器 1200，並且，差量或差異編碼器 1200 係用來接收第一參數 1210 及第二參數 1220。較佳者，根據本發明，第一參數 1210 及第二參數 1220 係相同參數種類之參數。也就是說，兩個參數均是通道間強度差異參數或通道間位準差異參數或通道間時間差異參數或通道間相位差異參數或描述兩通道（或單一通道及虛擬通道）間任何關係之任何其他參數。差量或差異編碼器 1200 係用來計算相同參數類型之兩個參數間之差異，並且，差量或差異編碼器 1200 係接著將相同參數類型之兩個參數間之差異轉送至參數熵（entropy）編碼器 1230，其中，熵（entropy）編碼器 1230 係可以包括：霍夫曼（Huffman）編碼器、變動長度（run-length）編碼器、或組合編碼器。熵（entropy）編碼器 1230 之輸出及第一參數 1210 及第二參數 1220 係輸入至輸出級 1240，進而產生輸出訊號 1250。輸出訊號 1250 將會包括：第一參數 1210 及第二參數 1220（第一參數 1210 及第二參數 1220 係選擇性地具有編碼形式）、及參數差異（參數差異係選擇性地具有編碼形式）。除此以外，輸出訊號亦可以包括選擇性之選擇資訊，並且，選擇資訊係表示：

第一參數 1210 或第二參數 1220 是否利用非差異形式包含其中。

除此以外，第 12 圖之裝置係可以具有比較器，並且，比較器係比較差異數值及第一參數 1210 或第二參數 1220 之原始數值，藉以決定：傳輸參數差異是否會得到編碼優點。當出現差異大於原始參數之結果時，選擇資訊係可以訊號發送出去，並且，參數本身（而非差異）係可以傳輸出去。有鑑於此，在這種情況中，同時播放（simulcast）傳輸（而非差異傳輸）係可以選擇，其中，差異編碼並不會得到改善之編碼效率。除此以外，切換第一參數 1210 及第二參數 1220 以做為參數之做法係可能有益，並且，參數係利用絕對形式（而非差異形式）進行傳輸。誠如同時播放（simulcast）傳輸之較佳實施例，本發明編碼器將會基於位元效率之理由，藉以決定第一參數 1210 或第二參數 1220 是否更應該利用絕對形式（而非差異形式）進行傳輸。除此以外，本發明係可以組合時間或頻率之差異編碼，藉以進一步改善編碼效率。應該注意的是，在這種脈絡中，特別是在利用霍夫曼（Huffman）編碼之情況中，當傳輸數值之數值範圍降低時，編碼效率係自動增加。這種現象係基於下列事實，亦即：如熟習此項技術之人士所知，短碼文（code word）係分派給資文（information word），並且，相較於關連長碼文（code word）之資文（information），短碼文（code word）係更頻繁地發生於資文（information word）集合。當考量第 4 圖之範例時，下列情況係可能會發生，亦即：某側邊之左前揚

聲器 (LF) 及左環場揚聲器 (LS) 間及另側邊之右前揚聲器 (RF) 及右環場揚聲器 (RS) 間之連貫性及位準差異係 (幾乎) 完全相等, 藉此, 差異編碼 (無論具有或不具有特定量化器之量化) 將會得到零值, 其係非常適合利用變動長度 (run-length) 編碼器進行編碼, 當這些參數係具有連續數個零值。

第 13 圖係表示第 12 圖所示之編碼器側邊較佳實施例之解碼器側邊較佳實施例。除第 5A 圖或第 5B 圖所示之元件以外, 第 5A 圖或第 5B 圖所示之解碼器更包括差量解碼器 1300, 並且, 差量解碼器 1300 係經由位元串流或經由第 13 圖或第 5A 或 5B 圖未示之對應解碼器, 藉以接收傳輸參數 1310 及參數差異 1320。除此以外, 差量解碼器 1300 係接收選擇資訊 1330, 藉此, 差量解碼器 1300 係可以計算重建參數 1340, 並且, 重建參數 1340 及傳輸參數 1310 係可以輸入至第 5A 圖或第 5B 圖之內插器 508 而成為參數資訊 510。誠如第 12 圖已經注意的是, 傳輸參數 1310 及重建參數 1340 係可以直接饋入上行混音器 500, 因為相互參數差異編碼特徵係可以應用於多重通道解碼, 並且, 相互參數差異編碼特徵係可以獨立於第 5A 圖或第 5B 圖內插器 508 所示之內插特徵。

本發明方法或裝置或電腦程式係可以實施或包含於數種裝置。第 14 圖係表示一種傳輸系統, 並且, 這種傳輸系統係包括具有本發明編碼器之傳輸器及具有本發明解碼器之接收器。這種傳輸系統可以是無線或有線通道。除此以外,

如第 15 圖所示，這種編碼器係可以包含於音訊記錄器，或者，這種解碼器係可以包含於音訊播放器。來自音訊記錄器之音訊記錄係可以經由網際網路或經由儲存媒體，利用郵件或快遞資源或分佈儲存媒體（諸如：記憶卡、光碟、數位影音光碟）之其他可能性，進而分佈至音訊播放器。

根據本發明方法之特定實施方式要求，本發明方法係可以利用硬體或軟體實施。除此以外，本發明方法之實施方式係可以利用數位儲存媒體實施，特別是儲存電性可讀取控制訊號之磁碟或光碟，其係可以搭配可程式電腦系統利用，進而實施本發明方法。一般而言，本發明係電腦程式產品，並且，電腦程式產品係儲存程式碼於機械可讀取載子，其中，程式碼係進行架構，藉以在電腦程式產生執行於電腦時實施至少一種本發明方法。換句話說，有鑑於此，本發明方法係電腦程式，並且，電腦程式係具有程式碼，藉以在電腦程式執行於電腦時實施本發明方法。

雖然本發明已經利用先前所述之特定較佳實施例呈現及說明如上，然而，如熟習此項技術之人士所知，在不違背本發明精神及範圍之前提下，本發明之特定較佳實施例亦可能進行形式或細部之各種其他改變。應該瞭解的是，本發明之特定較佳實施例係可能進行各種改變，而不致偏離本發明說明及理解之廣義觀念。有鑑於此，本發明之保護範圍當以下列申請專利範圍為準。

佳實施例；

第 13 圖係介紹解碼器側邊相互參數差量編碼器（delta-coder）之較佳實施例；

第 14 圖係介紹傳輸系統之傳輸器及接收器；

第 15 圖係介紹具有本發明編碼器之音訊記錄器及具有解碼器之本發明播放器；

第 16A 圖係介紹第 11B 圖較佳實施例之某一較佳操作模式；以及

第 16B 圖係介紹第 11B 圖較佳實施例之另一較佳操作模式。

元件符號說明

105、127	線性內插	125、205	瞬變位置
107、129、209	瞬變內插	222、224	位置
401、421	左前揚聲器	403、425	右前揚聲器
437、439	空間參數	500	上行混音器
508	參數內插器	507	矩陣計算器
512	控制訊號	710	瞬變偵測器
720	邊界偵測器	805	低解析度參數
810	內插表示法	900	參數計算器
504	輸入通道	502	N 個輸出通道
1210	第一參數	1220	第二參數
1240	資訊加入	1250	輸出訊號
1300	差量解碼器	1320	參數差異

1012	輸入線路	1020	內插特徵
1110	匹配	1140	差異編碼器
1150	訊號發送	1010	計算器核心
1160、1230	編碼器	1310	接收傳輸參數
1330	接收選擇資訊	1340	計算重建參數
801、802	時域取樣數值	902	低解析度參數資訊
904	N 個輸入通道	906	內插資訊計算器
405、423	左環場揚聲器	406	低頻加強揚聲器
407、427	右環場揚聲器	910	參數資訊
908	高解析度內插資訊		
800	高解析度輸入通道		
301	左通道之時域外觀		
302	右通道之時域外觀		
303	單聲道下行混音		
1130	最佳匹配曲線之索引		
429、431	雙重通道空間編碼器		
433、435	輸出音訊訊號		
207、221、304、305		內插曲線	
101、103、121、123、201、203		數值	
102、104、122、124、202、204		個別位置	
506、510、600、605、610、1118		線路	
1000、1100、1120		查表	
1170		頻率解析度計算器	
1200		差量或差異編碼器	

五、中文發明摘要：

一種參數計算器係計算較低解析度參數資訊及內插資訊。在解碼器側邊，上行混音器(500)係用來產生輸出通道(502)。上行混音器(500)利由一參數內插器(508)所產生之高解析度參數資訊(506)，其中，參數內插器(508)係利用低解析度參數資訊(510)及解碼器側邊導出內插資訊(512)或編碼器產生的內插資訊(512)，藉以選擇複數不同內插特徵之一者。

六、英文發明摘要：

A parameter calculator calculates lower resolution parametric information and interpolation information. On a decoder-side, an upmixer (500) is used for generating the output channels (502). The upmixer (500) uses high resolution parametric information (506) generated by a parameter interpolator (508) using the low resolution parametric information (510) and decoder-side derived interpolation information (512) or encoder-generated interpolation information (512) for selecting one of a plurality of different interpolation characteristics.

十、申請專利範圍：

1.一種解碼器，包括：

一上行混音器（500），該上行混音器（500）利用單一或複數輸入通道（504）及內插高解析度參數資訊（506），以產生 N 個輸出通道（502）；

一參數內插器（508），該參數內插器（508）基於低解析度參數資訊（510）以產生該內插高解析度參數資訊（506），該參數內插器（508）適應性地利用複數不同內插特徵之其一，以回應一控制訊號（512）而內插該低解析度參數資訊；以及

一控制訊號提供器（600），該控制訊號提供器（600）提供該控制訊號（512），其中，該控制訊號（512）取決於該一或該等輸入通道、該低解析度參數資訊、或該解碼器可得之訊號發送資訊。

2.如申請專利範圍第 1 項所述之解碼器，其中，該低解析度參數資訊（510）具有一低時間解析度，其中，該一或該等輸入通道及該 N 個輸出通道具有一較高時間解析度，且其中，該高解析度參數資訊具有一時間解析度，該時間解析度高於該低時間解析度及低於或等於該通道之該時間解析度。

3.如申請專利範圍第 1 項所述之解碼器，其中，該參數內插器（508）係操作以實施一瞬變內插特徵或一非瞬變內插特徵，藉以做為該等不同內插特徵之兩內插特徵。

4.如申請專利範圍第 3 項所述之解碼器，其中，該瞬變

內插特徵具有一第一部分及一第二部分，該第一部分不加入或僅加入一輕微變化至一欲內插參數，該第二部分加入一較高變化至一欲內插參數，該第二部分相較於該第一部分更接近或相符於一瞬變時間。

5.如申請專利範圍第 3 項所述之解碼器，

其中，該控制訊號提供器（600）提供一瞬變訊號，用以指示一瞬變；以及

其中，當該控制訊號指示一瞬變時，該參數內插器（508）切換至該瞬變內插特徵。

6.如申請專利範圍第 1 項所述之解碼器，其中，該控制訊號提供器（600）偵測（720）未相稱於一預定規則參數柵格之參數資訊；以及

其中，該控制訊號提供器（600）指示該控制訊號（512）之一正偵測，以造成該參數內插器（508）之一內插特徵切換。

7.如申請專利範圍第 1 項所述之解碼器，其中，該參數內插器（508）具有一查表（1100），該查表（1100）儲存可經由一表格索引存取之複數差異內插特徵；以及

其中，該控制訊號提供器（600）從傳輸至該解碼器之資訊擷取一索引，以及，將該索引提供至該參數內插器（508）。

8.如申請專利範圍第 1 項所述之解碼器，更包括：一剩餘訊號提供器，用以提供一內插特徵剩餘訊號；以及

其中，該參數內插器（508）利用一預定內插特徵（1020）及該內插剩餘訊號以計算（1010）一實際內插特徵，其中，

該預定內插特徵（1020）來自該等不同內插特徵。

9.如申請專利範圍第 1 項所述之解碼器，其中，不同低解析度參數資訊係提供於不同頻帶；以及

其中，該參數內插器（508）將一訊號內插特徵應用至不止單一頻帶。

10.如申請專利範圍第 9 項所述之解碼器，其中，該控制訊號提供器（600）提供該控制訊號，使得該控制訊號具有頻率資訊以指示一參數資訊之頻帶，其係利用在不同頻帶之不同內插特徵間之一特定內插特徵加以內插。

11.如申請專利範圍第 1 項所述之解碼器，其中，該上行混音器（500）利用一第一參數以提供一第一對通道及利用一第二參數以提供一第二對通道，並且，該解碼器具有一參數重建器（1300），用以接收一參數（1310）及一參數差異（1320），並且，該參數重建器（1300）組合該參數及該參數差異，藉以得到該第一參數或該第二參數。

12.如申請專利範圍第 11 項所述之解碼器，其中，該第一參數及該第二參數係來自相同類型參數，其中，該類型參數包括：通道間位準差異參數、通道間強度差異參數、通道間連貫性參數、通道間時間差異參數、通道間相位差異參數及通道間時間包絡參數。

13.如申請專利範圍第 11 項所述之解碼器，其中，該第一對通道包括一左通道及一右通道，並且，該第二對通道包括一左環場通道及一右環場通道，或其中，該第一對通道包括一左通道及一左環場通道，並且，該第二對通道包括一右通

道及一右環場通道，或其中，該第一對通道包括一組合左通道及一組合右通道，並且，該第二對通道包括一中心通道及一低頻加強通道。

14.如申請專利範圍第 1 項所述之解碼器，

其中，該上行混音器 (500) 利用上行混音係數，以實施該一或該等輸入通道之一上行混音，而做為該內插高解析度參數資訊；以及

其中，該參數內插器 (508) 操作以於低解析度上行混音係數之間進行內插，該等低解析度上行混音係數係利用包括於該解碼器之一輸入訊號之該低解析度參數資訊 (510) 加以計算 (507)；或者

其中，該參數內插器 (508) 於低解析度參數資訊 (510) 之間進行內插，並且，該低解析度參數資訊 (510) 包括於該輸入訊號，藉以得到該高解析度參數資訊，以及，基於該高解析度參數資訊以計算高解析度上行混音係數。

15.一種編碼器，用於產生從具有 N 個輸入通道 (904) 之一原始訊號而導出的參數資訊 (910)，該編碼器包括：

一參數計算器 (900)，該參數計算器 (900) 計算低解析度參數資訊 (902)，

該低解析度參數資訊 (902) 描述在該 N 個輸入通道之二或複數通道間之單一或複數關係；以及

一內插資訊計算器 (906)，其基於該 N 個輸入通道之至少二者，以產生高解析度內插資訊 (908)，其中，該內插資訊計算器 (906) 產生該內插資訊，使得該內插資訊可用來

內插該低解析度參數資訊，進而取得一高解析度參數資訊。

16.如申請專利範圍第 15 項所述之編碼器，其中，該內插資訊計算器（906）係用來：

計算一高解析度參數資訊（1100）；

匹配（1110）該高解析度參數資訊及複數預定內插曲線，以找到一最佳匹配內插曲線；以及

訊號發送（1150）該最佳匹配內插曲線之一指示，以做為該內插資訊（908）。

17.如申請專利範圍第 15 項所述之編碼器，其中，該內插資訊計算器（906）係用來：

計算高解析度參數資訊（1100）；

匹配（1110）該高解析度參數資訊及複數預定內插曲線，以找到最佳匹配內插曲線；

計算（1140）該最佳匹配內插曲線及該高解析度參數資訊之一差異；以及

對該差異進行編碼（1160）、並將該編碼差異加入該高解析度內插資訊（908）。

18.如申請專利範圍第 15 項所述之編碼器，其中，該內插資訊計算器（906）用來預測（1170）及訊號發送一傳輸基礎通道之一頻率範圍，並且，該高解析度內插資訊（908）係實施於該傳輸基礎通道之該頻率範圍。

19.如申請專利範圍第 15 項所述之編碼器，其中，該內插資訊計算器（906）係用來產生關連於一基礎通道取樣方塊之全部頻帶之單一內插曲線資訊，該基礎通道取樣方塊係

由該低解析度參數資訊之兩個隨後參數數值之時刻決定。

20.如申請專利範圍第 15 項所述之編碼器，其中，該內插資訊計算器 (906) 具有一查表 (1120)，該查表 (1120) 具有數個不同內插特徵；以及

其中，一內插資訊計算器 (906) 利用該查表 (1120) 之一索引，以產生該高解析度內插資訊。

21.如申請專利範圍第 15 項所述之編碼器，其中，該參數計算器利用一第一對通道以計算一第一參數，以及，利用一第二對通道計算一第二參數，以及，計算該第一參數及該第二參數間之一參數差異 (1200)；以及

將該參數差異及該第一參數或該第二參數之資訊加入 (1240) 該低解析度參數表示。

22.一種解碼方法，包括下列步驟：

利用單一或複數通道 (504) 及內插高解析度參數資訊 (506)，以產生 (500) N 個輸出通道 (502)；

基於低解析度參數資訊 (510) 以產生 (508) 該內插高解析度參數資訊 (506)，其適應性地利用複數不同內插特徵之一者，並回應一控制訊號 (512) 而內插該低解析度參數資訊 (510)；以及

提供 (600) 該控制訊號 (512)，其中，該控制訊號係取決於該一或該等輸入通道、該低解析度參數資訊、或一解碼器可得之訊號發送資訊。

23.一種用於產生從具有 N 個輸入通道 (904) 之一原始訊號所導出的參數資訊 (910) 的方法，該方法包括下列步

驟：

計算 (900) 低解析度參數資訊 (902)，該低解析度參數資訊 (902) 描述在該 N 個輸入通道之二或複數通道間之單一或複數關係；以及

基於該 N 個輸入通道之至少二者以產生 (906) 高解析度內插資訊 (908)，其中，該內插資訊係由一內插資訊計算器 (906) 產生，使得該內插資訊可用來內插該低解析度參數資訊，進而取得一高解析度參數資訊。

24. 一種數位儲存媒體，該數位儲存媒體儲存複數電子可讀取控制訊號，該等電子可讀取控制訊號包括參數資訊 (910)，該參數資訊 (910) 是從一具有 N 個原始通道 (904) 之原始訊號所導出，該參數資訊 (910) 包括：

一低解析度參數資訊 (902)，該低解析度參數資訊 (902) 描述該二或複數通道間之單一或複數關係；以及

高解析度內插資訊 (908)，該高解析度內插資訊 (908) 可用來內插該低解析度參數資訊，進而取得一高解析度參數資訊。

25. 一種傳輸器，其中，該傳輸器具有如申請專利範圍第 15 項所述之一編碼器。

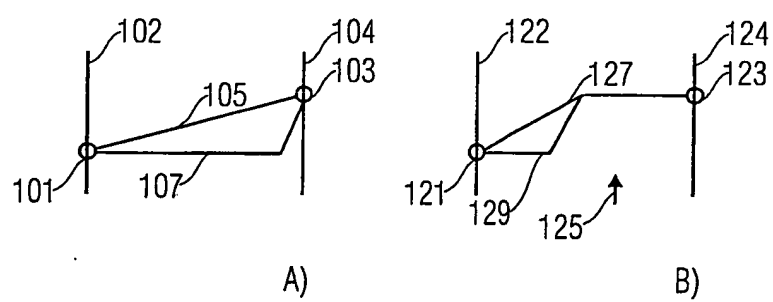
26. 一種音訊記錄器，其中，該音訊記錄器具有如申請專利範圍第 15 項所述之一編碼器。

27. 一種音訊播放器，其中，該音訊播放器具有如申請專利範圍第 1 項所述之一解碼器。

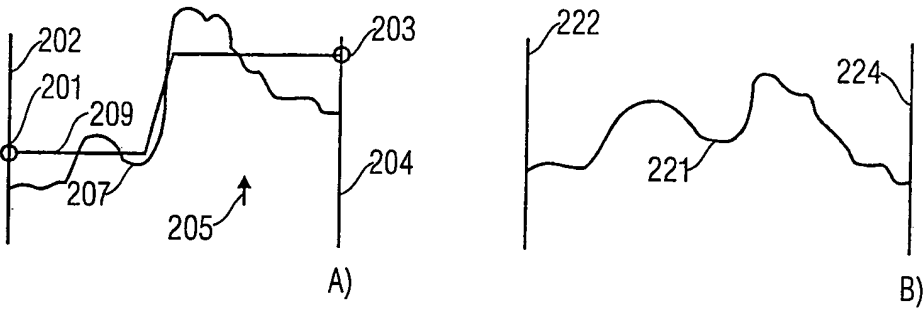
28. 一種接收器，其中，該接收器具有如申請專利範圍第

十一、圖式：

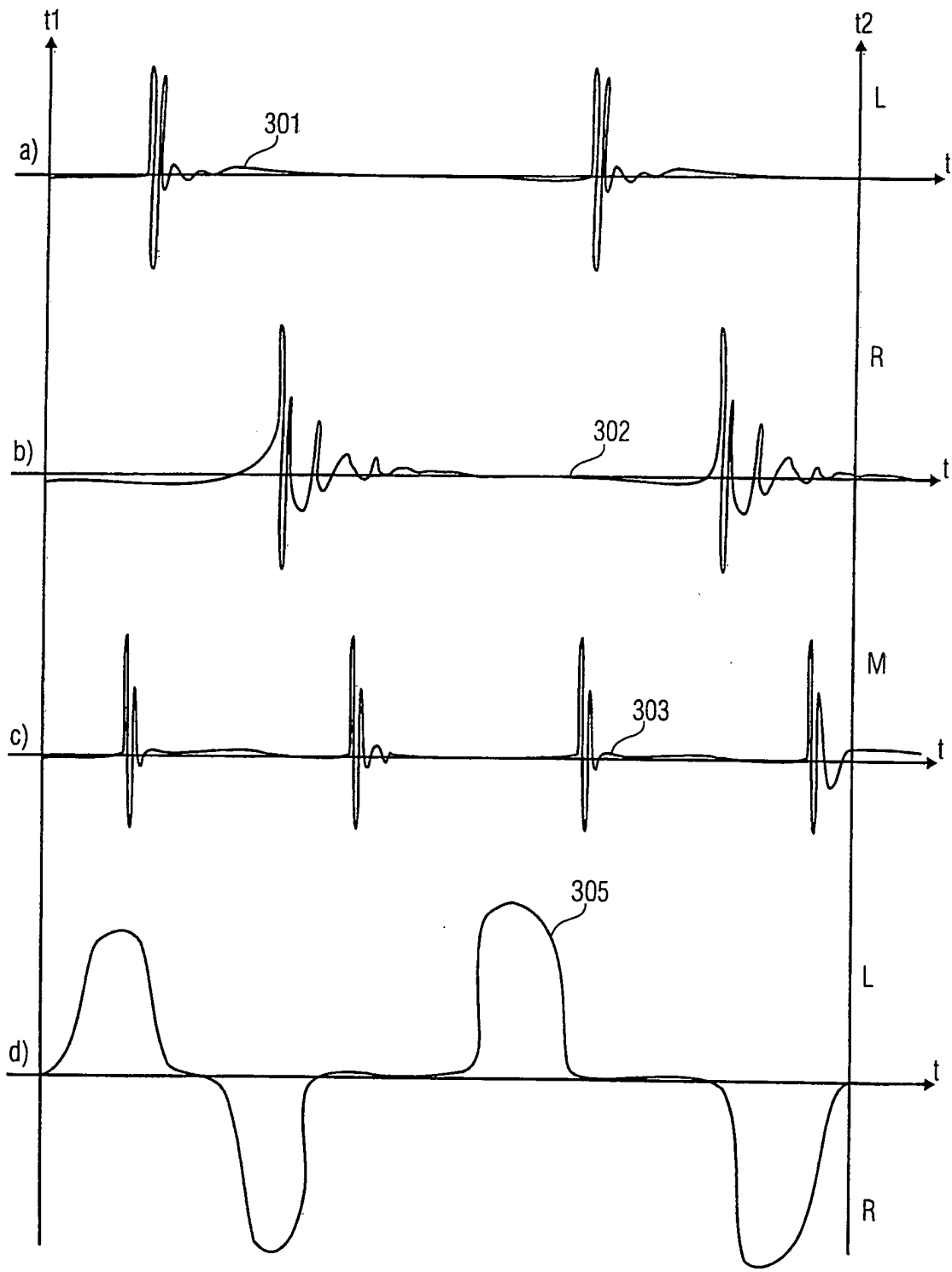
1/16



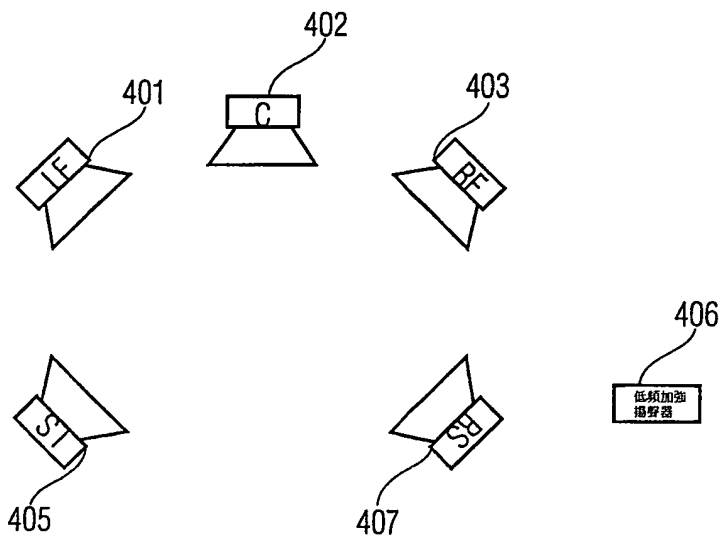
第 1 圖



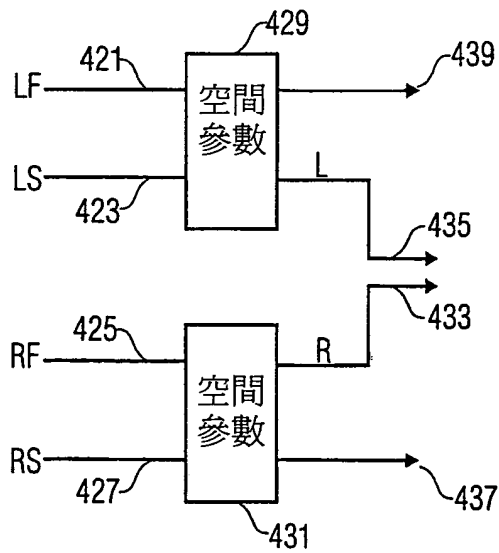
第 2 圖



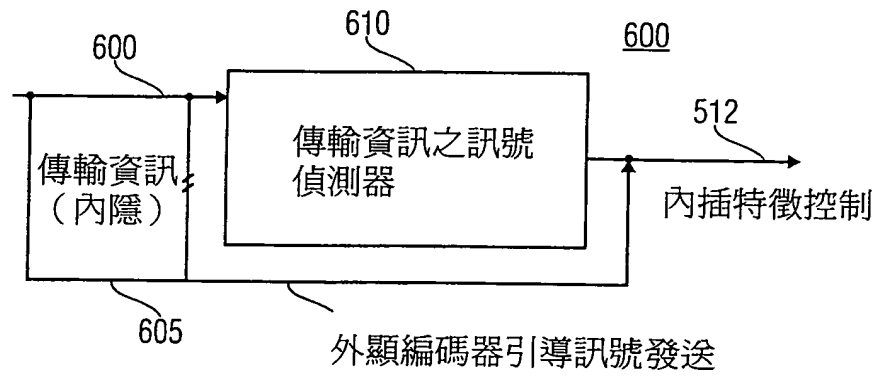
第 3 圖



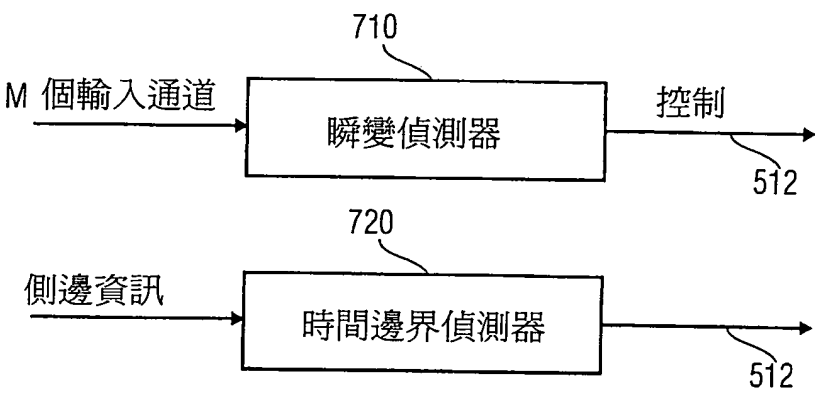
第 4a 圖



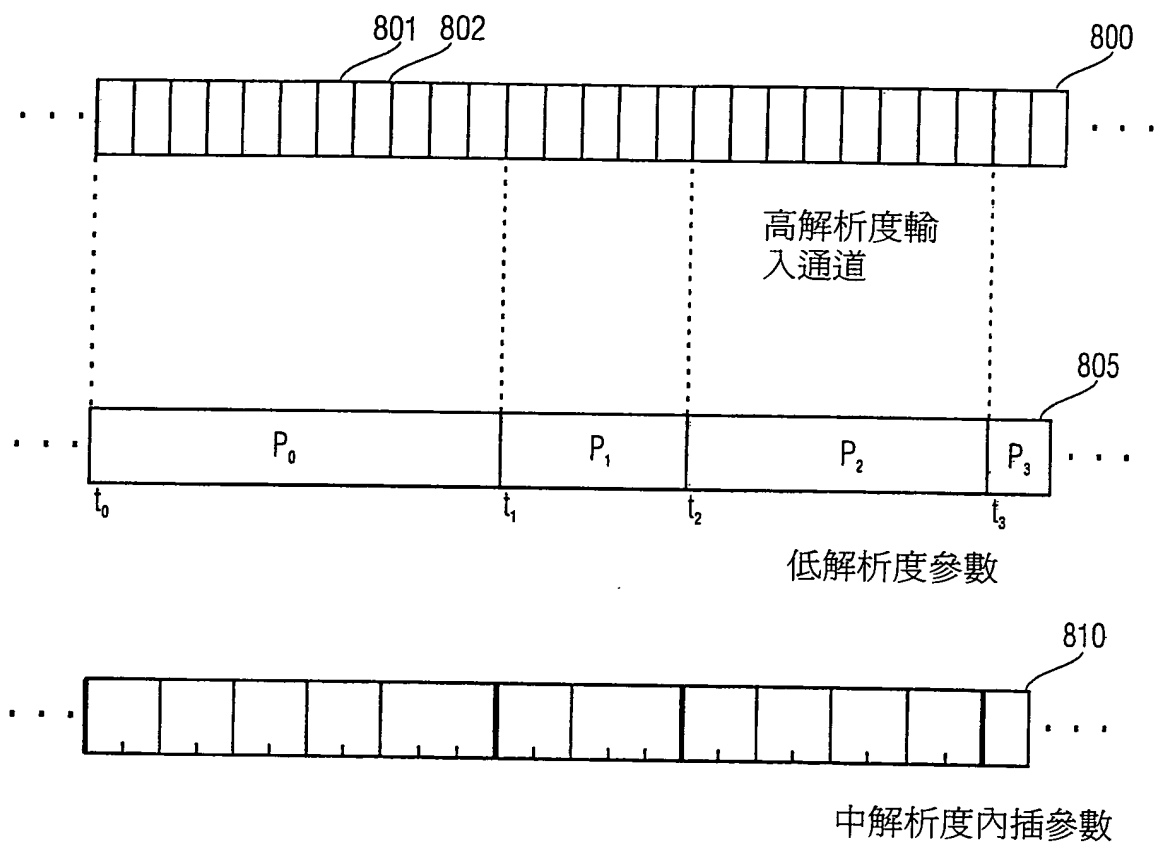
第 4b 圖



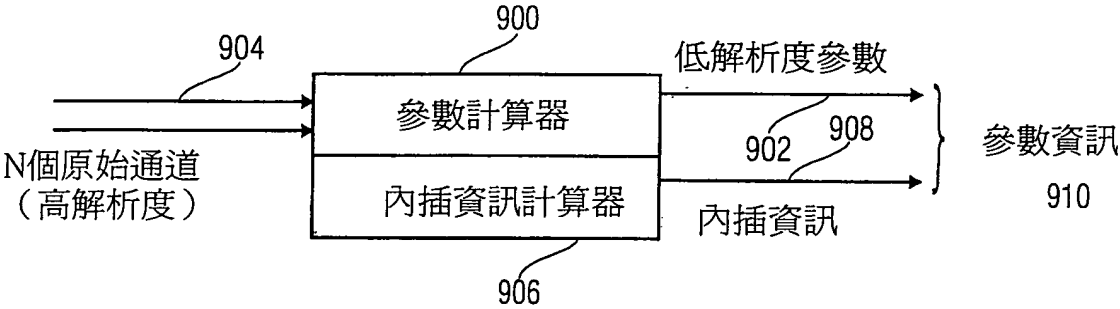
第 6 圖



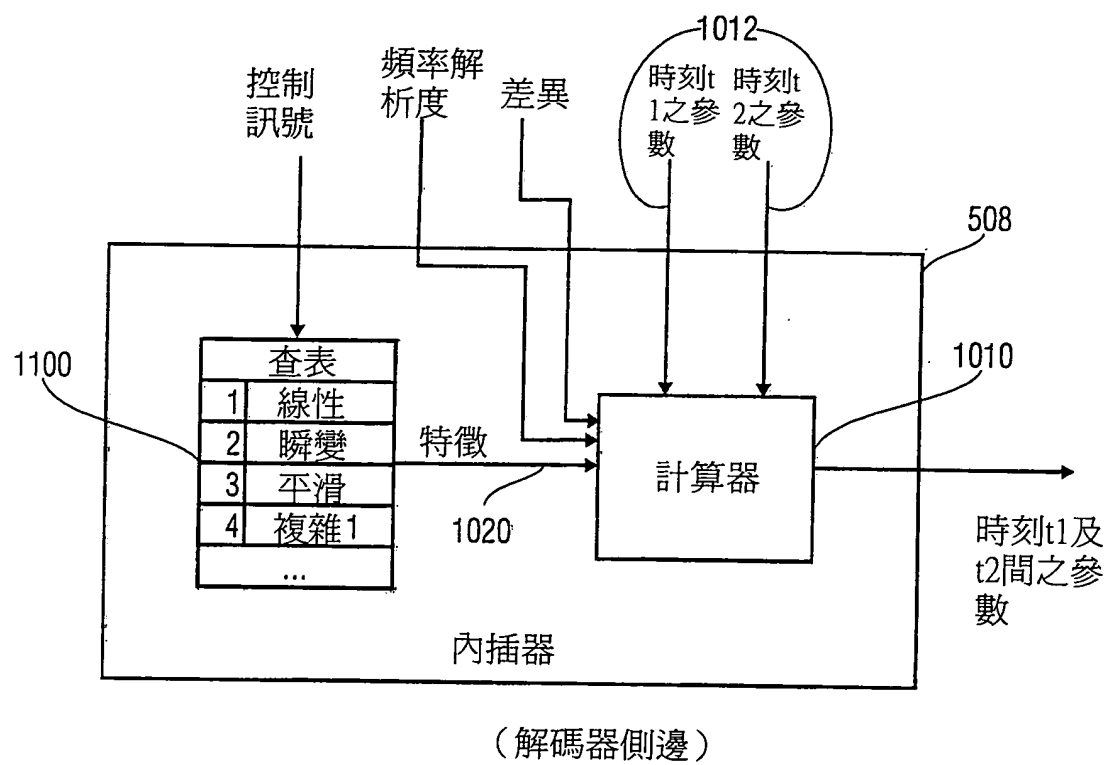
第 7 圖



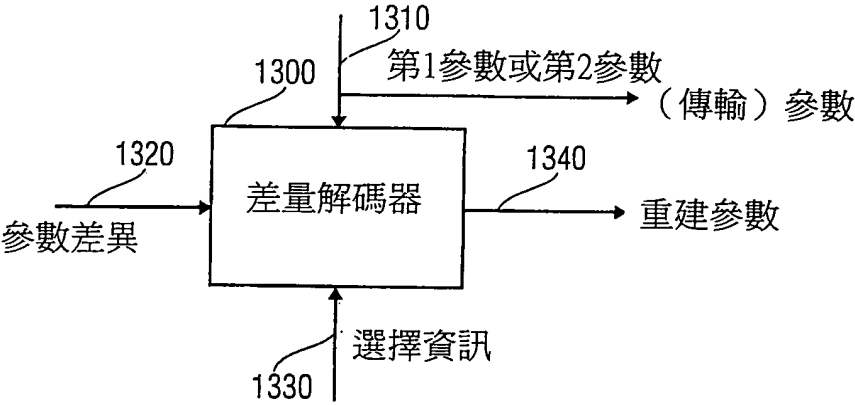
第 8 圖



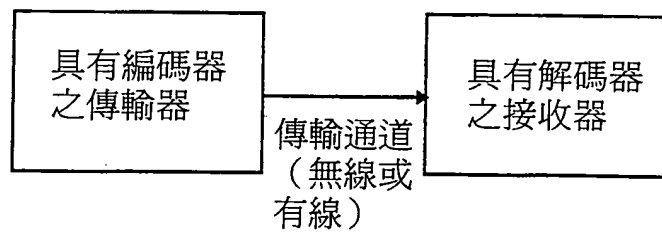
第 9 圖



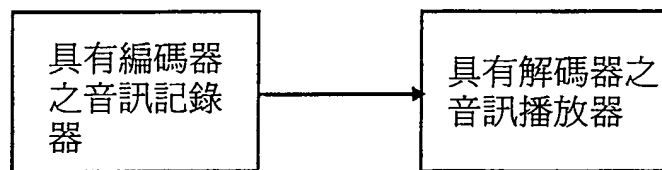
第10 圖



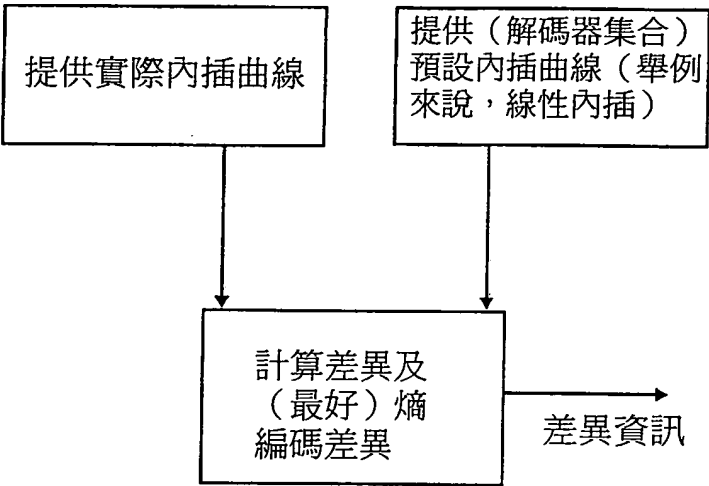
第 13 圖



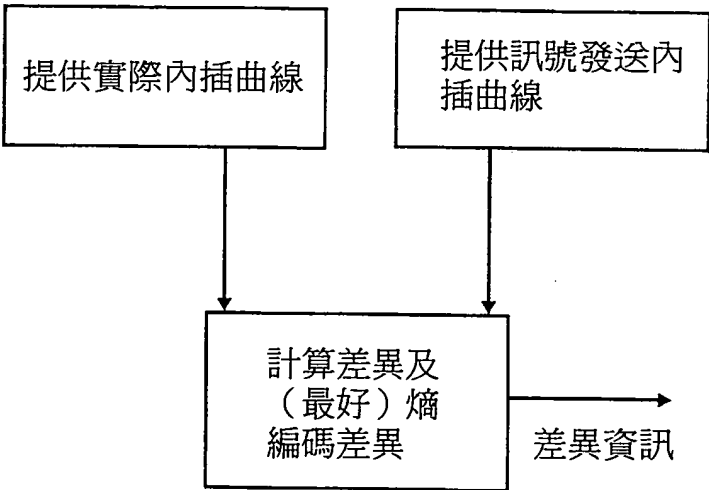
第 14 圖



第 15 圖



第 16a 圖



第 16b 圖

七、指定代表圖：

(一)本案指定代表圖為： 第 (5a) 圖

(二)本代表圖之元件符號簡單說明：

500	上行混音器
502	N 個輸出通道
504	輸入通道
506、510	線路
508	參數內插器

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

發明專利說明書

99年9月30日修(更)正替換頁

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：94138331

※申請日期：94年11月1日 ※IPC分類：G10L 19/08 (2006.01)

一、發明名稱：(中文/英文)

解碼器,產生參數資訊的方法,編碼、傳輸、接收、音訊記錄與音訊播放器和方法,傳輸系統,以及數位和電腦程式儲存媒體(Decoder, Method of Generating Parametric Information, Encoding, Transmitting, Receiving, Audio Recording and Audio Playing Apparatus and Method, Transmission System, and Digital and Computer Program Storage Medium)

二、申請人：(共 1 人)

姓名或名稱：(中文/英文) 編碼技術股份公司(Coding Technologies AB)

代表人：(中文/英文) 佩爾·伯恩(Per BOURN)

住居所或營業所地址：(中文/英文) 瑞典斯德哥爾摩 113 52 德貝恩街 64 號(Doebelnsgatan 64, 113 52 Stockholm, Sweden)

國籍：(中文/英文) 瑞典 SE

三、發明人：(共 4 人)

發明人 1：

姓名：(中文/英文) 克利斯多弗·克哲林(Kristofer

KJOERLING)

國 籍：(中文/英文) 瑞典 SE

發明人 2：

姓 名：(中文/英文) 海克·普恩哈根(Heiko PURNHAGEN)

國 籍：(中文/英文) 德國 DE

發明人 3：

姓 名：(中文/英文) 約納斯·安德加爾德(Jonas
ENGDEGARD)

國 籍：(中文/英文) 瑞典 SE

發明人 4：

姓 名：(中文/英文) 約納斯·勒登(Jonas ROEDEN)

國 籍：(中文/英文) 瑞典 SE

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家(地區)申請專利：

【格式請依：受理國家(地區)、申請日、申請案號 順序註記】

☒ 主張專利法第二十七條第一項國際優先權：

瑞典 SE 2004/11/02 No. 0402651-4

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

KJOERLING)

國 籍：(中文/英文) 瑞典 SE

發明人 2：

姓 名：(中文/英文) 海克·普恩哈根(Heiko PURNHAGEN)

國 籍：(中文/英文) 德國 DE

發明人 3：

姓 名：(中文/英文) 約納斯·安德加爾德(Jonas
ENGDEGARD)

國 籍：(中文/英文) 瑞典 SE

發明人 4：

姓 名：(中文/英文) 約納斯·勒登(Jonas ROEDEN)

國 籍：(中文/英文) 瑞典 SE

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家(地區)申請專利：

【格式請依：受理國家(地區)、申請日、申請案號 順序註記】

☒ 主張專利法第二十七條第一項國際優先權：

瑞典 SE 2004/11/02 No. 0402651-4

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

圖式簡單說明

本發明係利用較佳實施例、並配合所附圖式詳細說明如下，其中，較佳實施例係做為範例、而非用來限定本發明之範圍，並且，所附圖式係包括：

第 1 圖係介紹不同內插手段；

第 2 圖係介紹利用差動內插曲線之方式；

第 3 圖係介紹根據本發明之內插範例；

第 4A 圖及第 4B 圖係介紹多重通道架構及參數編碼；

第 5A 圖係介紹本發明解碼器之某一較佳實施例；

第 5B 圖係介紹本發明解碼器之另一較佳實施例；

第 5C 圖係介紹建立上行混音 (upmix) 矩陣之上行混音 (upmix) 係數範例；

第 6 圖係介紹產生特徵控制之兩種不同方式之較佳實施例；

第 7 圖係介紹第 6 圖訊號偵測器之較佳實施例；

第 8 圖係介紹高解析度通道、低解析度參數、及內插媒體解析度參數；

第 9 圖係介紹編碼器側邊之較佳實施例；

第 10 圖係介紹解碼器側邊內插器之較佳實施例；

第 11A 圖係介紹編碼器側邊內插資訊計算器之某一較佳實施例；

第 11B 圖係介紹第 11 圖編碼器側邊內插資訊計算器之另一較佳實施例及細節部分；

第 12 圖係介紹相互參數差量編碼器 (delta-coder) 之較

1 項所述之一解碼器。

29.一種傳輸系統，其中，該傳輸系統具有如申請專利範圍第 25 項所述之一傳輸器及如申請專利範圍第 28 項所述之一接收器。

30.一種傳輸方法，其中，該傳輸方法具有如申請專利範圍第 23 項所述之一編碼方法。

31.一種音訊記錄方法，其中，該音訊記錄方法具有如申請專利範圍第 23 項所述之一編碼方法。

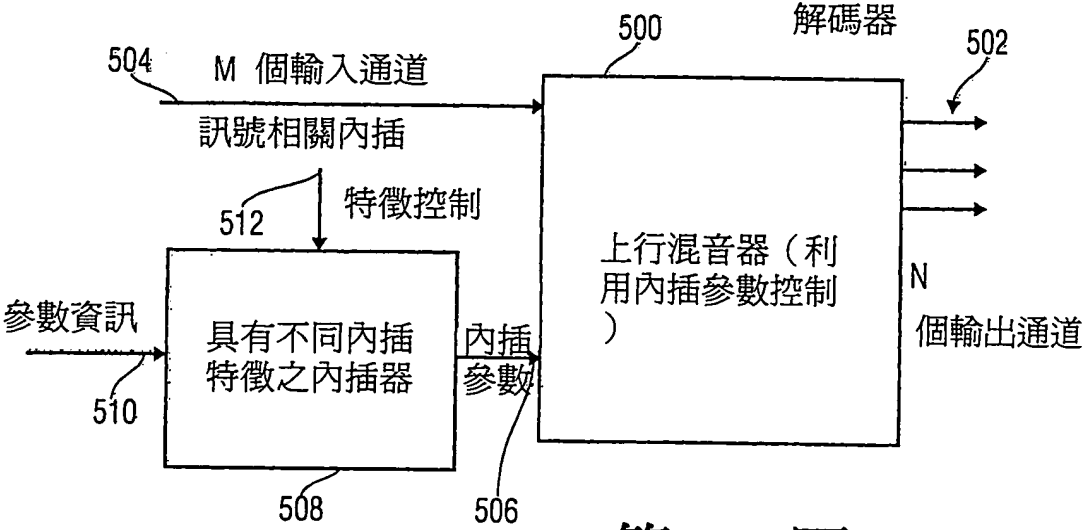
32.一種音訊播放方法，其中，該音訊播放方法具有如申請專利範圍第 22 項所述之一解碼方法。

33.一種接收方法，其中，該接收方法具有如申請專利範圍第 22 項所述之一解碼方法。

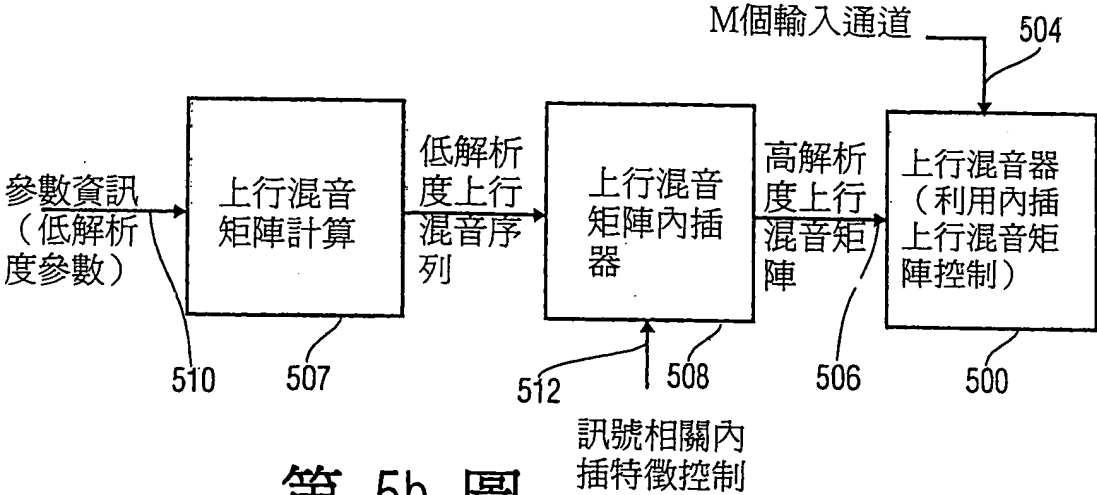
34.一種用於接收和傳輸的方法，具有如申請專利範圍第 33 項所述之一接收方法及如申請專利範圍第 30 項所述之一傳輸方法。

35.一種電腦程式儲存媒體，其中該電腦程式儲存媒體儲存一電腦程式，且該電腦程式，當於一電腦執行時，實施如申請專利範圍第 22、23、30、31、32、33、及 34 之任何項所述之一方法。

5/16



第 5a 圖

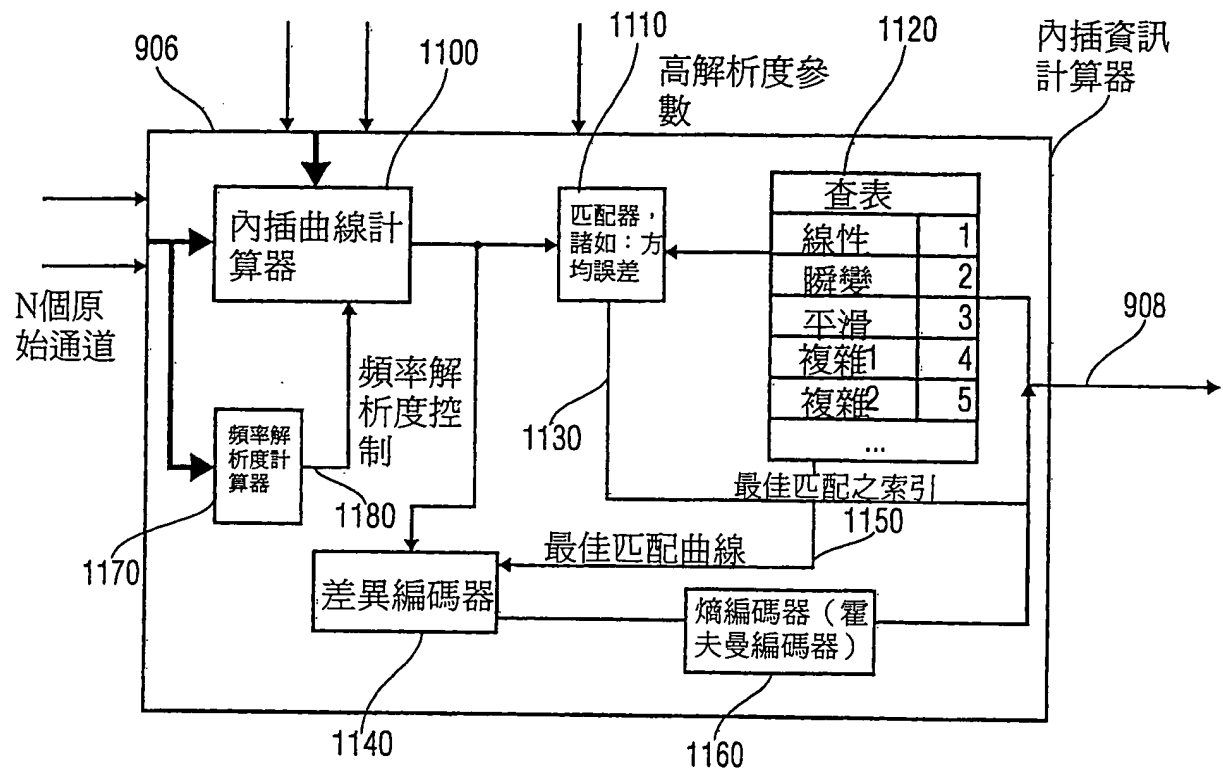


第 5b 圖

$$\begin{bmatrix} L \\ R \\ L_s \\ R_s \\ C \end{bmatrix} = \begin{bmatrix} \alpha_{11} & \alpha_{12} \\ \alpha_{21} & \alpha_{22} \\ \alpha_{31} & \alpha_{32} \\ \alpha_{41} & \alpha_{42} \\ \alpha_{51} & \alpha_{52} \end{bmatrix} * \begin{bmatrix} B1 \\ B2 \end{bmatrix} + \begin{matrix} f(\alpha_{61}, B1, B2) \\ f(\alpha_{62}, B1, B2) \end{matrix}$$

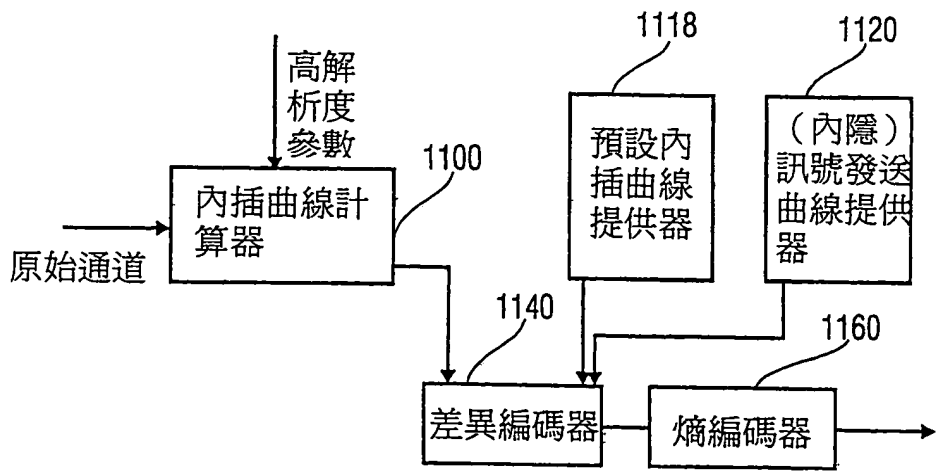
第 5c 圖

11/16



(解碼器側邊)

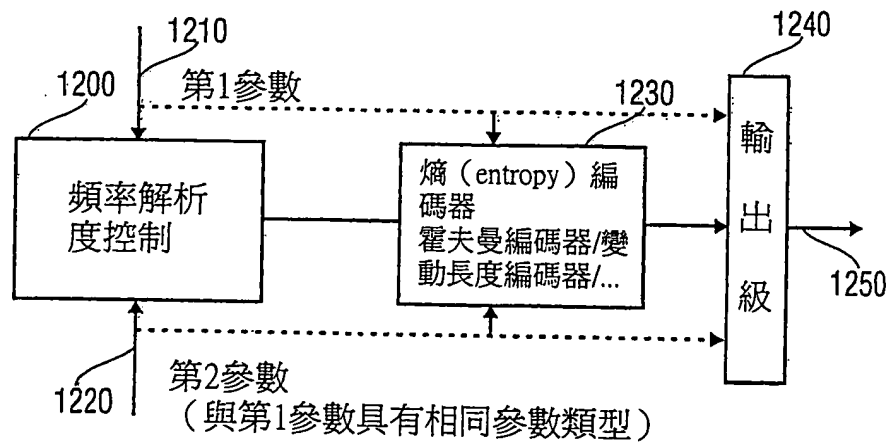
第11a 圖



(解碼器側邊)

第11b 圖

12/16



第 12 圖