

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-311347

(P2008-311347A)

(43) 公開日 平成20年12月25日(2008.12.25)

(51) Int.Cl.

H01L 25/00 (2006.01)

F I

H01L 25/00

B

テーマコード (参考)

審査請求 未請求 請求項の数 5 O L (全 11 頁)

(21) 出願番号 特願2007-156303 (P2007-156303)
 (22) 出願日 平成19年6月13日 (2007. 6. 13)

(71) 出願人 000002369
 セイコーエプソン株式会社
 東京都新宿区西新宿2丁目4番1号
 (74) 代理人 100107836
 弁理士 西 和哉
 (74) 代理人 100064908
 弁理士 志賀 正武
 (74) 代理人 100101465
 弁理士 青山 正和
 (72) 発明者 西山 佳秀
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

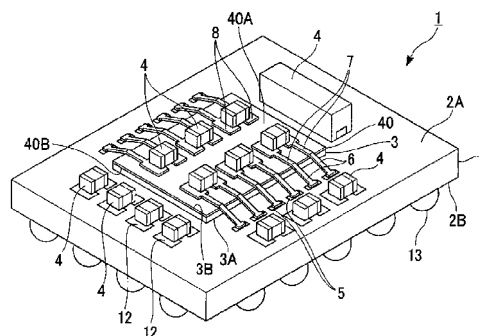
(54) 【発明の名称】 半導体モジュール及びその製造方法

(57) 【要約】

【課題】受動部品を有する場合であっても小型化が可能な半導体モジュール及びその製造方法を提供する。

【解決手段】本発明の半導体モジュール1は、インターポザ2と、能動面3Aと裏面3Bとを有し、能動面3Aがインターポザ2と対向して配置された半導体チップ3と、上面40Aに配線パターンを有し、上面40Aとは反対側の裏面40Bを半導体チップ3の裏面3Bに対向して配置されたテープ基板40と、テープ基板40の上面40Aに実装されて配線パターンに電氣的に接続された複数の受動部品4と、を備え、テープ基板40は、配線パターンに接続する複数のアウトリード6とを有し、アウトリード6を介して配線パターンがインターポザ2に電氣的に接続されている。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

インターポーザと、
能動面と裏面とを有し、前記能動面が前記インターポーザと対向して配置された半導体チップと、

第 1 の面に配線パターンを有し、前記第 1 の面とは反対側の第 2 の面を前記半導体チップの前記裏面に対向して配置されたテープ基板と、

前記テープ基板の前記第 1 の面に実装されて前記配線パターンに電氣的に接続された複数の受動部品と、を備え、

前記テープ基板は、前記配線パターンに接続する複数の外延リードを有し、当該外延リードを介して前記配線パターンが前記インターポーザに電氣的に接続されていることを特徴とする半導体モジュール。

10

【請求項 2】

前記外延リードは、その先端に金バンプまたはハンダバンプを有していることを特徴とする請求項 1 記載の半導体モジュール。

【請求項 3】

前記半導体チップは、前記インターポーザに対してフリップチップ実装されていることを特徴とする請求項 1 または 2 記載の半導体モジュール。

【請求項 4】

能動面と裏面とを有する半導体チップと、第 1 の面側に形成された配線パターンと当該配線パターンに接続する外延リードとを有するテープ基板と、を用意し、

インターポーザに、前記能動面が前記インターポーザと対向するようにして前記半導体チップを実装する工程と、

前記半導体チップの前記裏面に、前記第 1 の面とは反対側の第 2 の面を対向させて前記テープ基板を貼り合わせる工程と、

前記テープ基板の前記第 1 の面上に受動部品を実装する工程と、

前記インターポーザと前記配線パターンとを、前記外延リードを介して電氣的に接続する工程と、を含むことを特徴とする半導体モジュールの製造方法。

20

【請求項 5】

前記第 1 のインターポーザに前記半導体チップを実装した後、当該半導体チップに前記テープ基板を貼り合わせることを特徴とする請求項 4 に記載の半導体モジュールの製造方法。

30

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、半導体モジュール及びその製造方法に関するものである。

【背景技術】**【0002】**

電子機器の小型化及び高性能化等を目的として、複数の半導体チップ及び受動部品等をインターポーザ上に搭載することによってモジュールを形成する、MCM (Multi Chip Module)、SiP (System in a Package) 等と呼ばれる半導体モジュールが案出されている。下記特許文献には、半導体モジュールに関する技術の一例が開示されている。

40

【特許文献 1】特開平 5 - 206379 号公報

【特許文献 2】特開平 11 - 220089 号公報

【特許文献 3】特開 2002 - 359341 号公報

【発明の開示】**【発明が解決しようとする課題】****【0003】**

受動部品を有する半導体モジュールにおいて、インターポーザ上に半導体チップと受動部品とを並べて配置する場合、受動部品を配置するための領域を確保しなければならず、

50

半導体モジュールの小型化、特に、インターポーザの表面と平行な面内における半導体モジュールの小型化が困難となる。

【 0 0 0 4 】

また、インターポーザ上に半導体チップと受動部品とを並べて配置するために、製造工程がインターポーザと半導体チップ及び受動部品のそれぞれとを接続する工程を有する場合、その工程が複雑又は煩雑になる可能性がある。

【 0 0 0 5 】

本発明はこのような事情に鑑みてなされたものであって、受動部品を有する場合であっても小型化が可能な半導体モジュール及びその製造方法を提供することを目的としている。

10

【課題を解決するための手段】

【 0 0 0 6 】

本発明の半導体モジュールは、上記課題を解決するために、インターポーザと、能動面と裏面とを有し、能動面がインターポーザと対向して配置された半導体チップと、第1の面に配線パターンを有し、第1の面とは反対側の第2の面を半導体チップの裏面に対向して配置されたテープ基板と、テープ基板の第1の面に実装されて配線パターンに電気的に接続された複数の受動部品と、を備え、テープ基板は、配線パターンに接続する複数の外延リードを有し、当該外延リードを介して配線パターンがインターポーザに電気的に接続されていることを特徴とする。

【 0 0 0 7 】

20

本発明の半導体モジュールによれば、半導体チップをその能動面側を対向させてインターポーザに実装するとともに、半導体チップの裏面側に配置したテープ基板上に受動部品を配置するようにしたので、半導体モジュールの小型化、特にインターポーザの表面に平行な面内における半導体モジュールの小型化を実現することができる。さらに、本発明では、テープ基板を用いており、半導体モジュールの高さ方向における小型化、すなわち薄型化を実現することができる。また、本発明によれば、複数のリードを一括してインターポーザに接続することにより、ワイヤレスボンディングとすることができるので、半導体モジュールを製造する時の工程の複雑化等を抑制することができる。

【 0 0 0 8 】

また、外延リードは、その先端に金バンプまたはハンダバンプを有していることが好ましい。

30

このような構成によれば、リードの先端に設けられた金バンプまたはハンダバンプにより、リードとインターポーザ側接続端子との接続部分の信頼性が向上し、テープ基板とインターポーザとを良好に接続することができる。

【 0 0 0 9 】

また、半導体チップは、インターポーザに対してフリップチップ実装されていることが好ましい。

このような構成によれば、半導体チップの能動面とインターポーザとを良好に接続することができる。また、このようなワイヤレスボンディングを採用することにより、半導体モジュールを製造する時の工程の複雑化等を抑制することができる。

40

【 0 0 1 0 】

本発明の半導体モジュールの製造方法は、能動面と裏面とを有する半導体チップと、第1の面側に形成された配線パターンと当該配線パターンに接続する外延リードとを有するテープ基板と、を用意し、インターポーザに、能動面がインターポーザと対向するようにして半導体チップを実装する工程と、半導体チップの裏面に、第1の面とは反対側の第2の面を対向させてテープ基板を貼り合わせる工程と、テープ基板の第1の面上に受動部品を実装する工程と、インターポーザと配線パターンとを、外延リードを介して電気的に接続する工程と、を含むことを特徴とする。

【 0 0 1 1 】

本発明の半導体モジュールの製造方法によれば、半導体チップをその能動面側を対向さ

50

せてインターポーザに実装するとともに、半導体チップの裏面側に配置したテープ基板上に受動部品を配置するようにしたので、半導体モジュールの小型化、特にインターポーザの表面に平行な面内における半導体モジュールの小型化を実現することができる。さらに、本発明では、テープ基板を用いており、半導体モジュールの高さ方向における小型化、すなわち薄型化を実現することができる。また、本発明によれば、複数のリードを一括してインターポーザに接続することにより、ワイヤレスボンディングとすることができるので、半導体モジュールを製造する時の工程の複雑化等を抑制することができる。

【 0 0 1 2 】

また、第 1 のインターポーザに半導体チップを実装した後、半導体チップにテープ基板を貼り合わせることが好ましい。

このような製造方法によれば、テープ基板は複数のリードを有していることから、インターポーザに半導体チップを実装した後にテープ基板を半導体チップ上に貼り合わせることによって、インターポーザに対する半導体チップの位置決め精度が向上するとともに作業性が良くなるという利点がある。

【 発明を実施するための最良の形態 】

【 0 0 1 3 】

< 半導体モジュール >

本発明の半導体モジュールについて説明する。図 1 は、本実施形態に係る半導体モジュール 1 を模式的に示す斜視図、図 2 は、断面図であって、図 1 の A - A 線断面矢視図に相当する。また、図 3 は、本実施形態に係る半導体モジュール 1 の一部を拡大した平面図である。なお、以下の説明に用いる各図面では、各部材を認識可能な大きさとするため、各部材の縮尺を適宜変更している。

【 0 0 1 4 】

図 1、図 2 及び図 3 において、半導体モジュール 1 は、インターポーザ 2 と、能動面 3 A と裏面 3 B とを有し、能動面 3 A がインターポーザ 2 と対向するように配置された半導体チップ 3 と、半導体チップ 3 の裏面 3 B と対向するように配置されたテープ基板 4 0 と、テープ基板 4 0 上又はインターポーザ 2 上に配置された受動部品 4 とを備えている。本発明の半導体モジュール 1 は、T A B (Tape Automated Bonding) 技術を用いたパッケージである。

【 0 0 1 5 】

インターポーザ 2 は、半導体チップ 3 の能動面 3 A に対向する上面 2 A と、その上面 2 A とは反対側の下面 2 B とを有している。

【 0 0 1 6 】

テープ基板 4 0 は、半導体チップ 3 の裏面 3 B に対向する下面 4 0 B (第 2 の面) と、その下面 4 0 B とは反対側の上面 4 0 A (第 1 の面) とを有している。

【 0 0 1 7 】

半導体チップ 3 は、インターポーザ 2 の上面 2 A に実装され、その能動面 3 A とインターポーザ 2 の上面 2 A とが電氣的に接続されている。また、半導体チップ 3 の裏面 3 B とテープ基板 4 0 の下面 4 0 B とは、例えば樹脂等の接着剤で接着されている。

【 0 0 1 8 】

インターポーザ 2 は、例えばエポキシ樹脂、ポリイミド樹脂等の合成樹脂 (有機材料) 、セラミックス、及びガラス等の絶縁性の材料によって形成された基板と、その基板に形成された導電性の配線パターンとを備えている。

【 0 0 1 9 】

テープ基板 4 0 は、例えばポリエステル樹脂、ポリイミド樹脂等の合成樹脂 (有機材料) によって形成された絶縁性の薄膜フィルム 4 1 (図 2 参照) と、その上面 4 0 A 側に形成された導電性の配線パターンとを備えている。この配線パターンは、複数の電極 (端子) を含む C u 配線からなる。

【 0 0 2 0 】

半導体チップ 3 は、シリコン基板を含み、トランジスタ、メモリ素子等を含む電子回路

10

20

30

40

50

(集積回路)を有する。

【0021】

受動部品4は、抵抗、コンデンサ、及びインダクタ等を含む。本実施形態においては、半導体モジュール1が複数の受動部品4を備えている。インターポーザ2及びテープ基板40に複数の受動部品が実装されている。

【0022】

インターポーザ2の上面2Aには、端子5、12が形成されており、テープ基板40の上面40Aには、端子8(第1の端子)が形成されている。この端子8は、テープ基板40の上面40Aに形成された配線パターンの一部であって、配線パターンは、端子8、配線7によって構成される。

【0023】

端子5、端子8及び端子12はそれぞれ電極パッド(ランド)であり、これら端子5、8、12の表面は例えば金(Au)によってメッキされている。以下の説明においては、端子5、8、12を適宜、電極パッド5、8、12と称する。

【0024】

電極パッド8は、複数の受動部品4に対応するように、テープ基板40の上面40Aにおいて複数形成されている。図1及び図3において、受動部品4は、テープ基板40の上面40Aに6つ配置されており、電極パッド8は、1つの受動部品4に対して2つずつ、全部で12箇所に形成されている。そして、これらの電気パッド8に対応して、電気パッド5も12箇所に形成されている。この場合、電気パッド8は、テープ基板40の上面40Aの対向する二辺に沿って並ぶように形成されている。

【0025】

薄膜フィルム41の側縁には、配線7とそれぞれ電氣的に接続するアウトリード6(外延リード)が設けられている。このアウトリード6は、配線7に接続して、上面40Aから外延して形成されており、配線7との接続部、すなわち薄膜フィルム41の側縁において、インターポーザ2側にガルウィング状に折り曲げられている。

【0026】

アウトリード6の先端には、端子42が形成され、端子42の下面には、不図示のバンブが形成されている。そして、このバンブを介して端子42と端子5が電氣的に接続され、テープ基板40上の電極パッド8がインターポーザ2と電氣的に接続されることになる。

端子8、配線7、外延リード6、端子42から構成される部材を、配線リード19と呼ぶ。

【0027】

なお、端子42も電極パッド(ランド)であり、端子42の表面は例えば金(Au)によってメッキされている。以下の説明においては、端子42を適宜、電極パッド42と称する。

【0028】

なお、図1において、アウトリード6は12本形成され、端子42は12個形成されている。また、アウトリード6は、Cu配線からなり、電気パッド42の下面に形成されたバンブは金及び無鉛はんだからなる。

【0029】

本実施形態においては、図1、2において、テープ基板40は、半導体チップ3の裏面3Bに対して下面40B側を対向させた状態で貼り合わされている。半導体チップ3の裏面3Bとテープ基板40の下面40Bとは接着剤35によって接続されている。接着剤35としては、例えば樹脂等を用いることができる。

【0030】

また、本実施形態では、インターポーザ2に対して、半導体チップ3がフリップチップ実装されている。半導体チップ3の能動面3Aには、金及び無鉛はんだの少なくとも一方を含むバンブ30が形成されている。また、インターポーザ2の上面2Aには、半導体チ

10

20

30

40

50

チップ 3 の bumps 30 と電氣的に接続可能な接続端子 21 が形成されている。そして、半導体チップ 3 がインターポーザ 2 に対してフリップチップ実装されることによって、インターポーザ 2 の上面 2A と半導体チップ 3 の能動面 3A とが電氣的に接続される。本実施形態では、フリップチップ実装において、bumps 30 と接続端子 21 とを位置合わせし、荷重を加えつつ所定の方向に振動させ、その摩擦熱によって bumps 30 と接続端子 21 とを機械的且つ電氣的に接続する方法（超音波接合）が用いられる。

【0031】

半導体チップ 3 をインターポーザ 2 上に実装する際の接合材としては、異方性導電フィルム（ACF：Anisotropic Conductive Film）、異方性導電ペースト（ACP：Anisotropic Conductive Paste）、非導電性フィルム（NCF：Non Conductive Film）、及び非導電性ペースト（NCP：Non Conductive Paste）の少なくとも一つを用いることができる。また、実装する際、加熱しつつ加圧するようにしてもよいし、超音波を作用させながら実装してもよい。なお、接合材を用いない場合には、半導体チップ 3 をインターポーザ 2 に実装した後、半導体チップ 3 とインターポーザ 2 との間にアンダーフィル材を充填してもよい。

10

【0032】

また、半導体チップ 3 は、インターポーザ 2 の上面 2A の一部の領域 2C に実装されている。以下の説明において、インターポーザ 2 の上面 2A のうち、半導体チップ 3 が実装される領域 2C を適宜、実装領域 2C、と称する。

【0033】

本実施形態においては、インターポーザ 2 の上面 2A のうち半導体チップ 3 が実装された実装領域 2C 以外の非実装領域 2D にも、受動部品 4 が実装されている。受動部品 4 は、インターポーザ 2 の上面 2A に形成された電極パッド 12 と電氣的に接続される。本実施形態においては、受動部品 4 及びその受動部品 4 と接続される電極パッド 12 の少なくとも一部は、実装領域 2C に実装された半導体チップ 3 を囲むように複数設けられている。

20

【0034】

また、インターポーザ 2 のうち、半導体チップ 3 が実装される上面 2A とは反対側の下面 2B には、例えばマザーボード等の外部機器と電氣的に接続可能な端子 13 が形成されている。本実施形態においては、端子 13 は、はんだボールによって形成されている。

30

【0035】

また、インターポーザ 2 の上面 2A 側に実装された半導体チップ 3、当該半導体チップ 3 の裏面 3B 側に実装されたテープ基板 40、当該テープ基板 40 上に実装された受動部品 4 等は、樹脂 14（図 2）によって覆われている。樹脂 14 は型（モールド）を形成する。図 1 においては、樹脂 14 は省略されている。

【0036】

なお、電極パッド 5、8、12 やアウタリード 6 の数は上記した数に特に限定されるものではなく、必要な数だけ適宜設けられる。

【0037】

[半導体モジュールの製造方法]

次に、半導体モジュール 1 を製造する手順の一例について図 4～図 9 を用いて説明する。なお、本実施形態においては、既存の半導体チップ 3 を用いて半導体モジュール 1 を構成してもよいし、以下に説明するように半導体チップ 3 を始めから形成することとしてもよい。

40

【0038】

シリコン基板の第 1 面に集積回路等を形成し能動面 3A とし、その能動面 3A に bumps 30 を形成した後、それを図 5 に示すようにダイシング（切断）して半導体チップ 3 を得る。

一方、インターポーザ 2 の上面 2A には接続端子 21、及び電極パッド 5、電極パッド 12 を形成する。

50

そして、図 4 (a) に示すように、インターポーザ 2 の実装領域 2 C に、半導体チップ 3 を、その能動面 3 A がインターポーザ 2 の上面 2 A に対向するように配置する。そして、図 4 (b) に示すように、半導体チップ 3 をインターポーザ 2 上にフリップチップ実装する。この実装によって、半導体チップ 3 とインターポーザ 2 とが電氣的に接続される。

【 0 0 3 9 】

このフリップチップ実装には、金属圧着式、ろう材や異方性導電材を用いた加圧加熱式、超音波振動式（超音波加熱方式）などを用いることができる。本実施形態では、上述したように超音波接合（Au - Au 接合）することにより、狭ピッチに対応した電気接続を可能としている。これは、半導体チップ 3 のパンプ 3 0 とインターポーザ 2 の接続端子 2 1 との接合に留まらず、能動面 3 A と上面 2 A との接着性を向上させる手段としても有効である。

10

【 0 0 4 0 】

また、別の工程においてテープ基板 4 0 を形成する。なお、本実施形態においては、既存のテープ基板 4 0 を用いて半導体モジュール 1 を構成してもよいし、以下に説明するようにテープ基板 4 0 を始めから形成することとしてもよい。

【 0 0 4 1 】

テープ基板 4 0 は、図 6 に示すように、ポリイミドテープなどに代表される薄膜フィルム 4 1 の絶縁基材に、Cu から成る配線リード 1 9 を載置して接着することで形成する。配線リード 1 9 の一部はアウトリード 6 として薄膜フィルム 4 1 から外延しており、配線リード 1 9 の両先端には、電極パッド 8 及び電極パッド 4 2 を形成されている。

20

【 0 0 4 2 】

そして、図 4 (c) に示すように、このテープ基板 4 0 を、半導体チップ 3 の裏面 3 B に、下面 4 0 B を対向させた状態で、接着剤 3 5 によって張り合わせる。この接着剤 3 5 は、例えばインクジェット法、ディスペンス法、印刷法等を用いて、半導体チップ 3 の裏面 3 B 及びテープ基板 4 0 の下面 4 0 B の少なくとも一方に供給可能である。

【 0 0 4 3 】

次に、図 4 (d) に示すように、インターポーザ 2 の電極パッド 5 とテープ基板 4 0 の電極パッド 4 2 とを電氣的に接続する。

この電極パッド 5 と電極パッド 4 2 とを接続する方法としては、図 7 に示すような、一括ボンディング方式を採用することができる。これは、あらかじめ電極パッド 4 2 に不図示のパンプを形成しておき、1 2 対の電極パッド 5 と電極パッド 4 2 をそれぞれ対向させた状態で、加圧圧着治具 5 0 によって一括して加圧を行う、Au - Au 熱圧着方法である。

30

この電氣的な接続によって、後工程でテープ基板 4 0 の電極パッド 8 に載置される受動部品 4 とインターポーザ 2 とが電氣的に接続されることになる。

【 0 0 4 4 】

そして、図 4 (e) に示すように、テープ基板 4 0 の電極パッド 8 上及び、インターポーザ 2 の電極パッド 1 2 上に、受動部品 4 を載置してそれぞれ接続する。例えば、電極パッド 8 上の受動部品 4 は、図 3 に示すように配置することができる。

【 0 0 4 5 】

ここで、受動部品 4 と電極パッド 8 または電極パッド 1 2 とは、導電性材料を含む接着剤を介することによって、電氣的に接続（ボンディング）される。この接着剤としては、例えば導電性樹脂、無鉛はんだ等を用いることができる。そして、この接着剤は、例えばインクジェット法、ディスペンス法、印刷法等を用いて、受動部品 4 及びインターポーザ 2 の電極パッド 8 の少なくとも一方に供給可能である。

40

【 0 0 4 6 】

最後に、図 4 (e) に示すように、インターポーザ 2 の上面 2 A 側に実装された半導体チップ 3、テープ基板 4 0、受動部品 4、アウトリード 6 等を覆うように、モールドを形成するための樹脂 1 4 を供給する。

【 0 0 4 7 】

50

また、インターポーザ 2 のうち、半導体チップ 3 が実装される上面 2 A とは反対側の下面 2 B に、例えばマザーボード等の外部機器と電氣的に接続可能なはんだボール等の端子 1 3 を形成する。

【 0 0 4 8 】

以上説明したように、本実施形態によれば、インターポーザ 2 に、能動面 3 A を対向させて半導体チップ 3 を実装するとともに、半導体チップ 3 の裏面 3 B と対向するように受動部品 4 が接続されたテープ基板 4 0 を配置するようにしたので、半導体モジュール 1 の小型化、特にインターポーザ 2 の表面（上面 2 A、下面 2 B）、及びテープ基板 4 0 の表面（上面 4 0 A、下面 4 0 B）と平行な面内における半導体モジュール 1 の小型化を実現することができる。

10

【 0 0 4 9 】

すなわち、受動部品 4 を有する半導体モジュール 1 において、全ての受動部品 4 を、例えばインターポーザ 2 の上面 2 A に設け、インターポーザ 2 上に半導体チップ 3 と受動部品 4 とを並べるように配置する場合、受動部品 4 を配置するための領域を確保しなければならず、半導体モジュール 1 の小型化、特に、インターポーザ 2 の上面 2 A と平行な面内における半導体モジュール 1 の小型化が困難となる。

【 0 0 5 0 】

本実施形態においては、図 2 に示すように、半導体モジュール 1 に実装される受動部品 4 の少なくとも一部を、半導体チップ 3 を介してテープ基板 4 0 上に実装するようにしたので、半導体モジュール 1 の小型化を実現することができる。

20

【 0 0 5 1 】

また、本実施形態においては、半導体モジュール 1 を製造する際、インターポーザ 2 とテープ基板 4 0 とを電氣的に接続した後、すなわち、インターポーザ 2 の電極パッド 5 に対してテープ基板 4 0 の配線リード 1 9 を接続した後に、インターポーザ 2 に受動部品 4 を実装するようにしたので、インターポーザ 2 上の受動部品 4 が加圧圧着治具 5 0 による接続の妨げになることを避けることができる。これにより、半導体モジュール 1 を製造する際の工程の複雑化等を抑制できる。

【 0 0 5 2 】

また、本実施形態の配線リード 1 9 は、その先端に電極パッド 4 2 を備えたバンプ付のリードであることから、治具による加圧によって断線することもなく、電極パッド 5 との電氣的接続を良好にすることができる。

30

【 0 0 5 3 】

また、本実施形態においては、半導体チップ 3 上に、受動部品 4 とインターポーザ 2 とを電氣的に接続する配線パターンを有したテープ基板 4 0 を備えたことから、半導体チップ 3 側の裏面 3 B に配線パターンを形成する必要がなく、各部材を組み立てるだけでよいことになる。これにより、製造工程が簡略化され、半導体モジュール 1 を製造する際の工程の複雑化等を抑制できる。

【 0 0 5 4 】

また、テープ基板 4 0 を用いることで、半導体モジュール 1 の高さ方向における小型化、すなわち薄型化を実現することができる。

40

【 0 0 5 5 】

< 他の製造方法 >

本発明の半導体モジュールの製造方法の他の実施形態について図 8 及び図 9 を用いて説明する。

上述の実施形態においては、インターポーザ 2 に半導体チップ 3 を先に実装し、その後半導体チップ 3 上にテープ基板 4 0 を実装するようにしたが、他の実施形態においては、半導体チップ 3 とテープ基板 4 0 とを先に貼り合わせ、その後、テープ基板 4 0 を備えた半導体チップ 3 をインターポーザ 2 に実装するようにしてもよい。

【 0 0 5 6 】

例えば、図 8 に示すように、テープ基板 4 0 上を下面 4 0 B 側を上にした状態で、半導

50

体チップ 3 を裏面 3 B を下面 4 0 B に対向させて配置し、半導体チップ 3 とテープ基板 4 0 とを貼り合わせる。その後、一体となされた半導体チップ 3 とテープ基板 4 0 とを裏返して、図 4 (c) に示すように、インターポーザ 2 の上面 2 A に対向させる。この後の工程は、先に述べた製造方法と同様である。

【 0 0 5 7 】

以上、添付図面を参照しながら本発明に係る好適な実施形態について説明したが、本発明は係る例に限定されないことは言うまでもなく、上記各実施形態を組み合わせても良い。当業者であれば、特許請求の範囲に記載された技術的思想の範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、それらについても当然に本発明の技術的範囲に属するものと了解される。

10

【 0 0 5 8 】

例えば、上述の実施形態においては、インターポーザ 2 の上面 2 A に、受動部品 4 を接続可能な領域 2 D を設けているが、所定数の受動部品 4 の全てをテープ基板 4 0 の上面 4 0 A に接続可能であるならば、領域 2 D は無くてもよい。こうすることにより、より一層、半導体モジュール 1 を小型化することができる。

【 0 0 5 9 】

また、上述の実施形態においては、インターポーザ 2 上に受動部品 4 を実装する工程と、テープ基板 4 0 上に受動部品 4 を実装する工程とを同時に行うこととしたが、電極パッド 4 2 を電極パッド 5 に接続する前に、テープ基板上の受動部品のみ実装しても良い。

【 0 0 6 0 】

20

また、上述の実施形態においては、電極パッド 4 2 にバンパを備える構成としたが、インターポーザ 2 の電極パッド 5 上にバンパを設けるようにしてもよい。

【図面の簡単な説明】

【 0 0 6 1 】

【図 1】本実施形態に係る半導体モジュールを模式的に示す斜視図である。

【図 2】本実施形態に係る半導体モジュールの側断面図であって、図 1 の A - A 線断面矢視図に相当する図である。

【図 3】本実施形態に係る半導体モジュールの一部を拡大した平面図である。

【図 4】本実施形態に係る半導体モジュールを製造する手順の一例を説明するための図である。

30

【図 5】本実施形態に係る半導体モジュールを製造する手順の一例を説明するための図である。

【図 6】本実施形態に係る半導体モジュールを製造する手順の一例を説明するための図である。

【図 7】本実施形態に係る半導体モジュールを製造する手順の一例を説明するための図である。

【図 8】本実施形態に係る半導体モジュールを製造する手順の他の例を説明するための図である。

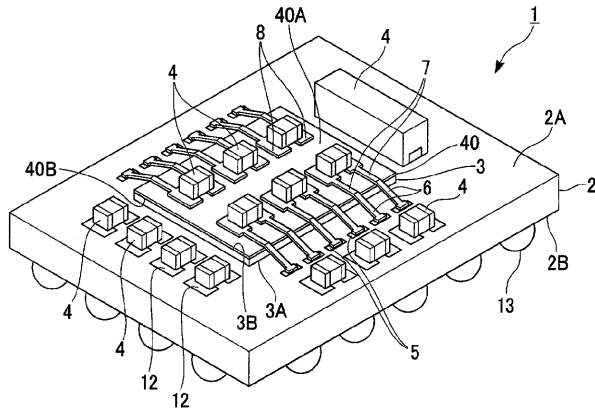
【符号の説明】

【 0 0 6 2 】

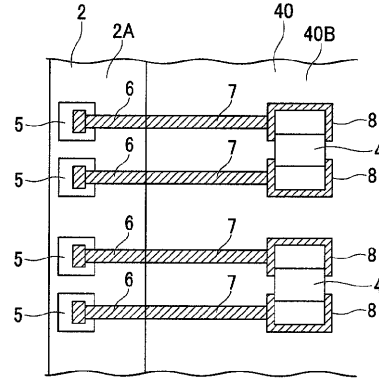
40

1 ... 半導体モジュール、 2 ... インターポーザ、 2 A ... 上面、 3 ... 半導体チップ、 3 A ... 能動面、 3 B ... 裏面、 4 ... 受動部品、 5 , 8 , 1 2 ... 電極パッド (端子) 、 7 ... 配線、 6 ... アウタリード (外延リード) 、 1 0 ... 接続端子、 1 9 ... 配線リード、 2 C ... 実装領域、 2 D ... 領域、 4 0 ... テープ基板、 4 0 A ... 上面、 4 0 B ... 下面、 4 2 ... 電極パッド (端子)

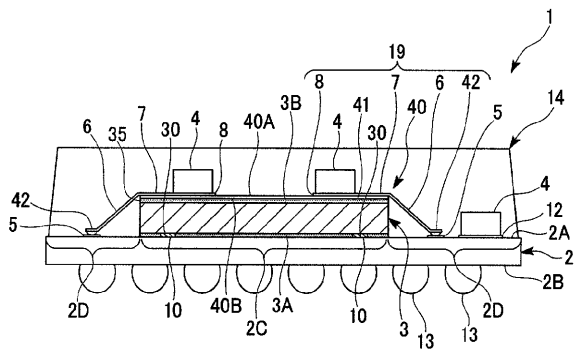
【図 1】



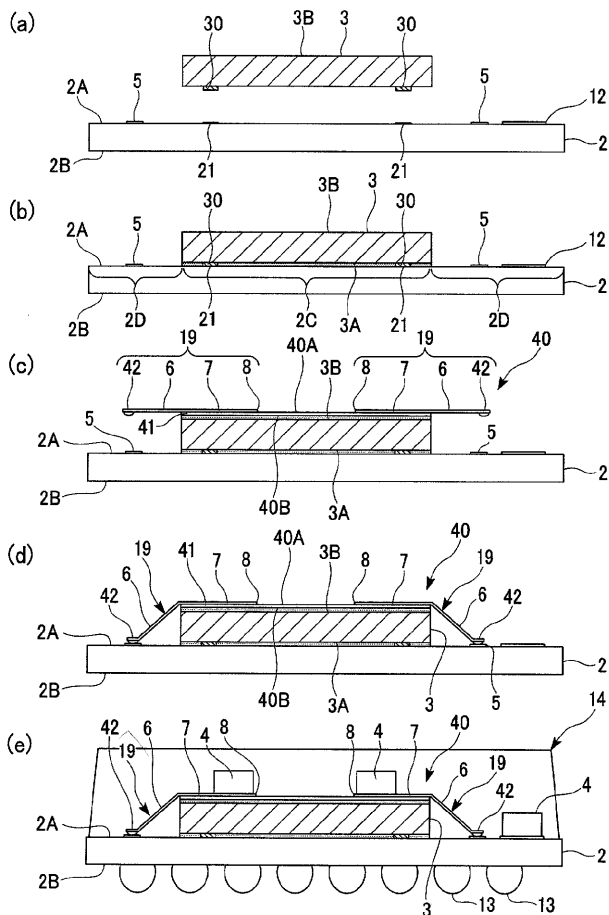
【図 3】



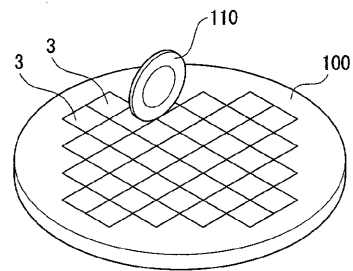
【図 2】



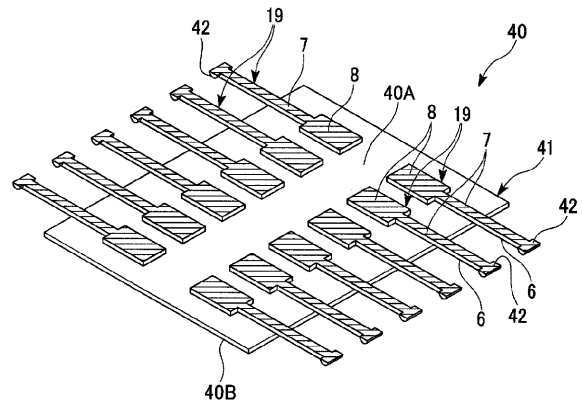
【図 4】



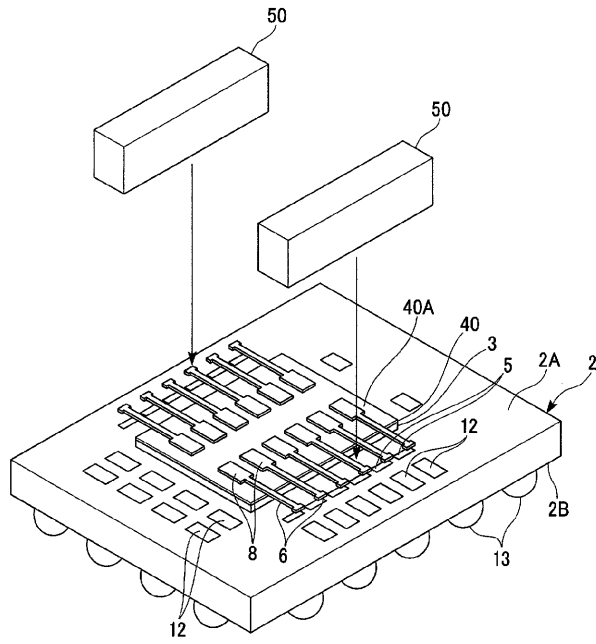
【図 5】



【図 6】



【図 7】



【図 8】

