

(12) 发明专利

(10) 授权公告号 CN 101587499 B

(45) 授权公告日 2010.12.08

(21) 申请号 200910087849.6

(22) 申请日 2009.06.24

(73) 专利权人 北京理工大学

地址 100081 北京市海淀区中关村南大街 5 号

(72) 发明人 谢民 高梅国 张雄奎 方秋均 李先楚 雷磊 刘国满 侯文才

(74) 专利代理机构 北京理工大学专利中心 11120

代理人 张利萍

(51) Int. Cl.

G06F 17/40 (2006.01)

G06F 15/00 (2006.01)

G05B 19/04 (2006.01)

G11C 11/34 (2006.01)

(56) 对比文件

CN 101110154 A, 2008.01.23, 全文.

US 2003/0231187 A1, 2003.12.18, 全文.

吕西臣等. 基于嵌入式技术的新型高速多通道数据采集系统的研制. 《现代制造技术与装备》. 2006, (第 5 期), 15 - 18.

审查员 董洪梅

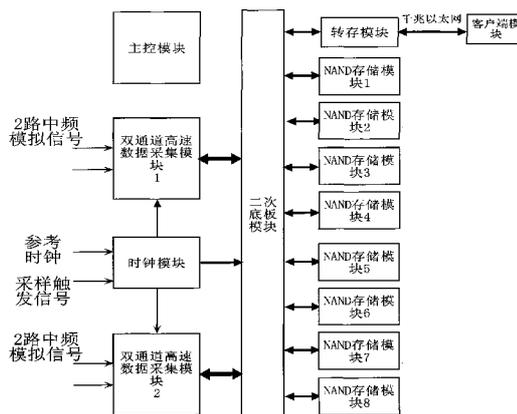
权利要求书 2 页 说明书 4 页 附图 5 页

(54) 发明名称

基于 NAND 的多通道信号采集系统

(57) 摘要

本发明涉及一种多通道信号采集系统,属于数字信号处理技术领域。该系统包括:1 个时钟模块,2 个双通道高速数据采集模块,8 个 NAND 存储模块,1 个转存模块,1 个二次底板模块,1 个主控模块和 1 个客户端模块,能够以 4 路 900MHz 的采样率对模拟信号进行实时采集存储,具有 3TB 的存储容量。本发明采用 NAND 存储体作为存储介质,具有设备体积小、功耗低的优点,并且通过时钟使能信号、采样触发信号与采样时钟的同步化处理以及信号延迟的精确设计,实现了 4 路采集通道的同步一致性。



1. 一种基于 NAND 的多通道高速大容量信号采集系统,其特征在于:包括 1 个时钟模块、2 个双通道高速数据采集模块、8 个 NAND 存储模块、1 个转存模块、1 个二次底板模块、1 个主控模块和 1 个客户端模块,其中:

时钟模块接收外输入参考时钟产生双通道高速数据采集模块所需的采样时钟,并根据主控模块的设置产生双通道高速数据采集模块所需的波门信号;为了控制多通道采集的同步性,时钟模块还为两个双通道高速数据采集模块提供同步复位信号;

双通道高速数据采集模块负责根据时钟模块提供的采样时钟和波门信号,对接收到的宽带模拟信号进行采集,并根据主控模块设置的参数对采样到的数据进行打包,而后发送给 NAND 存储模块;

NAND 存储模块接收来自双通道高速数据采集模块输出的数据,根据主控模块设置的参数对接收到的数据进行实时存储;

转存模块负责将多个 NAND 存储模块的数据读出,完成数据的拼接和整理,并通过千兆以太网接口输出给客户端模块;

二次底板模块负责提供双通道高速数据采集模块、NAND 存储模块、转存模块、时钟模块之间的物理连接;

主控模块负责对上述功能模块的管理和控制,包括采集参数的设置、采集启动和停止、采集数据的观测、数据擦除以及数据转存;主控模块与时钟模块、双通道高速数据采集模块、高速大容量存储模块以及转存模块的通信不经过二次底板模块,而是使用 PCI 总线进行通信;

客户端模块和主控模块相配合,负责接收转存模块通过千兆以太网发送来的数据,按指定的文件大小进行数据存储,并保存相关采集信息。

2. 根据权利要求 1 所述的一种基于 NAND 的多通道高速大容量信号采集系统,其特征在于:系统上电后首先自动进行多通道同步流程,然后进入等待状态,用户可在此时输入相关参数并执行采集存储、数据转存命令;执行命令时,主控模块首先会自动根据用户输入的参数产生命令字,并将命令字下传至各相关模块,系统进入相应命令状态;操作结束时,系统会自动跳回等待命令状态,从而为下一次操作做好准备;

当执行数据采集存储命令时:

主控模块将采集时长参数下达至时钟模块,将数据位宽下达至双通道高速数据采集模块,将地址参数下达至 NAND 存储模块;

主控模块将 NAND 存储模块置于采集状态,控制时钟模块进入采集并产生指定采集时长的采集波门信号;

双通道高速数据采集模块根据时钟模块输出的采集波门信号将中频模拟信号转换为数字信号,根据主控模块设置的数据位宽参数对数据打包,发送给 NAND 存储模块;

NAND 存储模块接收双通道高速数据采集模块发送过来的数据包,根据主控模块设置的地址参数生成命令包,发送给 NAND 存储模块上的 NAND 控制器,并由它将数据写入 NAND 存储体;

采集结束时,主控模块将本次采集的相关信号以数据记录的方式保存;

当执行数据转存命令时:

设置客户端模块,使之处于接收等待状态;

主控模块将指定转存记录的转存起始 / 结束地址位信息下达至 NAND 存储模块, 将数据位宽信息下达至转存模块后, 将 NAND 存储模块置于数据转存状态, 而后启动转存模块开始转存;

转存模块向 NAND 存储模块发出请求数据信号;

NAND 存储模块接收到该请求数据信号后, 读取指定地址的数据, 打包发送给转存模块;

转存模块根据主机板提供的数据位宽信息对接收到的数据包进行拼接和整理, 而后通过千兆以太网输出至客户端模块;

客户端模块根据设置的文件大小, 对接收的数据按通道进行保存;

当 NAND 存储模块转存的地址达到结束地址时, NAND 存储模块自动结束转存。

3. 根据权利要求 1 所述的一种基于 NAND 的多通道高速大容量信号采集系统, 其特征在于: 为了实现板间多通道的同步, 上电后, 两块双通道高速数据采集板各自完成关闭时钟、复位 ADC 芯片、复位 DEMUX、计数等待若干周期后释放 DEMUX 复位信号、释放 ADC 芯片复位操作, 而后等待时钟模块提供的时钟使能信号来同时开启 4 路通道的采样时钟, 由于在硬件设计上保证了时钟使能信号到两板的走线延迟的一致性, 而且两块双通道高速数据采集板上器件、FPGA 程序完全相同, 从而保证板间通道的采样点相位一致。

4. 根据权利要求 1 所述的一种基于 NAND 的多通道高速大容量信号采集系统, 其特征在于: 为了保证采样波门信号、时钟使能信号与采样时钟的相位关系固定, 采样波门信号、时钟使能信号均由时钟模块提供, 由与采样时钟同源的低频时钟同步之后输出。

基于 NAND 的多通道信号采集系统

技术领域

[0001] 本发明涉及一种多通道信号采集系统,属于数字信号处理技术领域。

背景技术

[0002] 数据存储设备广泛应用于雷达、工业自动化、医疗卫生、通信等各行业,由于涉及到设备所使用的环境不同,其实现方法也不尽相同。如何在满足性能要求的前提下,做到尽可能经济、便捷、实用,依然是数据存储研究不断推陈出新的重要原因。在现代数据存储系统研究中,特别是嵌入式应用当中,如何在体积功耗受限的情况下实现数据的高速采集和海量存储,并实现数据的回放再现,已成为目前的研究热点。例如在雷达接收系统中,常常要将采集到的高速实时数据及时地保存到存储器中以便做后续处理。现代的雷达接收系统,其数据采集的 A/D 变换都在 12 位或 14 位,采样速率也可能达到 100MSPS 或更高,因此亟需研究如何存储这些高速高精度数据。一种可行的方法是先将高速数据存储在一个大容量存储器中,然后慢速读入计算机进行处理。为了保证数据的高可靠性,一些专用的高速数据采集系统采用了磁盘阵列,如长久思捷公司研制的 LH-DACQ 高速雷达数据记录系统主要用于雷达系统中的海量数据存储。该系统采用 SCSI 磁盘作为基本的存储介质,并采用 RAID0 的存储控制引擎。其持续记录速度为 320MB/s,峰值存储速度超过 385MB/s。但是这一类由磁盘构成的存储系统体积和功耗都非常大,无法满足嵌入式应用的需求。

发明内容

[0003] 本发明的目的是针对现有嵌入式应用当中的磁盘构成的存储系统存在的存体积大、功耗大以及存储带宽小的缺点,设计采用大容量存储芯片 NAND 构建多通道高速信号采集系统,并实现多通道的同步采集。

[0004] 本发明的目的是通过下述技术方案实现的。

[0005] 本发明的一种基于 NAND 的多通道信号采集系统包括:1 个时钟模块,2 个双通道高速数据采集模块,8 个 NAND 存储模块,1 个转存模块,1 个二次底板模块,1 个主控模块和 1 个客户端模块,系统各功能模块框图如图 1 所示,其中:

[0006] 时钟模块接收外输入参考时钟产生双通道高速数据采集模块所需的采样时钟,并根据主控模块的设置产生双通道高速数据采集模块所需的波门信号;为了控制多通道采集的同步性,时钟模块还为两个双通道高速数据采集模块提供同步复位信号;

[0007] 双通道高速数据采集模块负责根据时钟模块提供的采样时钟和波门信号,对接收到的宽带模拟信号进行采集,并根据主控模块设置的参数对采样到的数据进行打包,而后发送给 NAND 存储模块;

[0008] NAND 存储模块接收来自双通道高速数据采集模块输出的数据,根据主控模块设置的参数对接收到的数据进行实时存储;

[0009] 转存模块负责将多个 NAND 存储模块的数据读出,完成数据的拼接和整理,并通过千兆以太网接口输出给客户端模块;

[0010] 二次底板模块负责提供双通道高速数据采集模块、NAND 存储模块、转存模块、时钟模块之间的物理连接；

[0011] 主控模块负责对所有功能模块的管理和控制,包括采集参数的设置、采集启动和停止、采集数据的观测、数据擦除以及数据转存等,图 1 中,主控模块与时钟模块、双通道高速数据采集模块、高速大容量存储模块以及转存模块的通信不经过二次底板模块,而是使用 PCI 总线进行通信；

[0012] 客户端模块和主控模块相配合,负责接收转存模块通过千兆以太网发送来的数据,按指定的文件大小进行数据存储,并保存相关采集信息。

[0013] 本发明的一种基于 NAND 的多通道信号采集系统的工作过程如下：

[0014] 如图 2 所示,系统上电后首先自动进行多通道同步流程,然后进入等待状态,用户可在此时输入相关参数并执行采集存储、数据转存等命令；执行命令时,主控模块首先会自动根据用户输入的参数产生命令字,并将命令字下传至各相关模块,系统进入相应命令状态；操作结束时,系统会自动跳回等待命令状态,从而为下一次操作做好准备。

[0015] 采集存储过程包括以下工作步骤：

[0016] 主控模块将采集时长参数下达至时钟板,将数据位宽下达至双通道高速数据采集模块,将地址参数下达至 NAND 存储模块；

[0017] 主控模块将 NAND 存储模块置于采集状态,控制时钟模块进入采集并产生指定采集时长的采集波门信号；

[0018] 双通道高速数据采集模块根据时钟模块输出的采集波门信号将中频模拟信号转换为数字信号,根据主控模块设置的数据位宽参数对数据打包,发送给 NAND 存储模块；

[0019] NAND 存储模块接收双通道高速数据采集模块发送过来的数据包,根据主控模块设置的地址参数生成命令包,发送给 NAND 存储模块上的 NAND 控制器,并由它将数据写入 NAND 存储体；

[0020] 采集结束时,主控模块将本次采集的相关信号以数据记录的方式保存。

[0021] 数据转存过程包括以下工作步骤：

[0022] 设置客户端模块,使之处于接收等待状态；

[0023] 主控模块将指定转存记录的转存起始 / 结束地址位信息下达至 NAND 存储模块,将数据位宽信息下达至转存模块后,将 NAND 存储模块置于数据转存状态,而后启动转存模块开始转存；

[0024] 转存模块向 NAND 存储模块发出请求数据信号；

[0025] NAND 存储模块接收到该信号后,读取指定地址的数据,打包发送给转存模块；

[0026] 转存模块根据主机板提供的数据位宽信息对接收到的数据包进行拼接和整理,而后通过千兆以太网输出至客户端模块；

[0027] 客户端模块根据设置的文件大小,对接收的数据按通道进行保存；

[0028] 当 NAND 存储模块转存的地址达到结束地址时,NAND 存储模块自动结束转存。

[0029] 为了实现多通道的同步采集,本发明首先是采用了同步复位技术,从而保证了在系统上电初始多路 ADC 芯片输出数据经多路分配器后的初相一致,然后通过波门信号与采样时钟的同步化处理以及精确的走线延迟设计实现了板内 / 板间多路 ADC 的同步采集。

[0030] 有益效果：

[0031] 与现有采集系统相比,它具有以下特点:

[0032] 本设备总共 4 个采集通道,每个通道 900MHz 采样率,最大存储带宽 4.5GB/s;存储容量总共 3TB;标准的 6U17 槽机箱,功耗仅为 350W;四个通道的同步精度小于一个采样点。

附图说明

[0033] 图 1 是本发明的功能模块组成框图;

[0034] 图 2 是本发明的系统工作流程;

[0035] 图 3 是本发明的二次底板连接图;

[0036] 图 4 是本发明的多通道同步流程示意图;

[0037] 图 5 是本发明的同步信号产生示意图,其中:

[0038] A1:经 100MHz 同步后输出的采样波门信号、时钟使能信号,提供给 ADC 板 1;A2:经 100MHz 同步后输出的采样波门信号、时钟使能信号,提供给 ADC 板 2;B1:提供给 ADC 板 1 的采样时钟;B2:提供给 ADC 板 2 的采样时钟。

具体实施方式

[0039] 下面结合附图及具体实施方式对本发明做进一步详细描述:

[0040] 一种基于 NAND 的多通道信号采集系统包括:2 块双通道高速数据采集板、8 块容量为 384GB 的 NAND 存储板、一块时钟板、一块转存板、一块二次底板、一块主机板、标准 6U17 槽 PCI 机箱以及一台客户端计算机。

[0041] 双通道高速数据采集板负责根据时钟板提供的采样时钟和波门信号,对接收到的宽带模拟信号进行采集,并根据主机板设置的参数对采样数据进行打包,而后发送给高速大容量存储板;每块双通道高速数据采集板上集成了两片 Atmel 公司的 TS83102G0,实现模数转换速率 900MSPS;每块双通道高速数据采集板与 4 块 NAND 存储板通过 4 个源同步链路互连(通过二次底板),每条链路的带宽 800MB/s;对于一路 ADC 来讲,其采集带宽为 1125MB/s,本发明中 ADC 采集的数据按乒乓的方式发送给两块存储板。

[0042] NAND 存储板在采集存储过程中,接收来自双通道高速数据采集板输出的数据,根据主机板设置的参数对接收到的数据进行实时存储;在数据转存工作过程中,接收到转存板的请求后,根据主机板设置的参数将数据发送给转存板。

[0043] 时钟板由外输入参考时钟产生双通道高速数据采集板所需的采样时钟,并根据主机板的设置产生双通道高速数据采集板所需的波门信号;为了控制多通道采集的同步性,该板卡为两块双通道高速数据采集板提供同步复位信号。

[0044] 转存板负责将多块 NAND 存储板的数据读出,完成数据的拼接和整理,并通过千兆以太网输出给客户端计算机。

[0045] 二次底板负责提供双通道高速数据采集板、NAND 存储板、转存板、时钟板之间的物理连接,具体数据通路如图 3 所示。为了保证两块双通道高速数据采集板上的 4 路 ADC 输出数据的初相一致,在二次底板上设计了两根同步复位信号,由时钟板至两块双通道高速数据采集板,并严格控制等长。

[0046] 主机板负责对所有其他板卡的管理和控制,完成对整个采集系统的过程控制,包括采集参数的设置、采集启动和停止、采集数据的观测、数据擦除以及数据转存等。

[0047] 客户端计算机和主机板相配合,负责接收转存板通过千兆以太网发送来的数据,按指定的文件大小进行数据存储,并保存相关采集信息。

[0048] 标准 6U17 槽 CPCI 机箱为整个信号采集系统提供硬件平台。

[0049] 本发明为了实现板间多通道的同步,所使用的方法如图 4 所示:上电后,两块双通道高速数据采集板各自完成关闭时钟、复位 ADC 芯片、复位 DEMUX、计数等待若干周期后释放 DEMUX 复位信号、释放 ADC 芯片复位这几步操作,而后等待时钟板提供的时钟使能信号来同时开启 4 路通道的采样时钟。由于在硬件设计上保证了时钟使能信号到两板的走线延迟的一致性,而且两块双通道高速数据采集板上器件、FPGA 程序完全相同,从而保证板间通道的采样点相位一致。

[0050] 为了保证采样波门信号、时钟使能信号与采样时钟的相位关系固定,本发明中采用了如图 5 所示的设计,即采样波门信号、时钟使能信号均由与采样时钟同源的低频时钟同步之后输出。

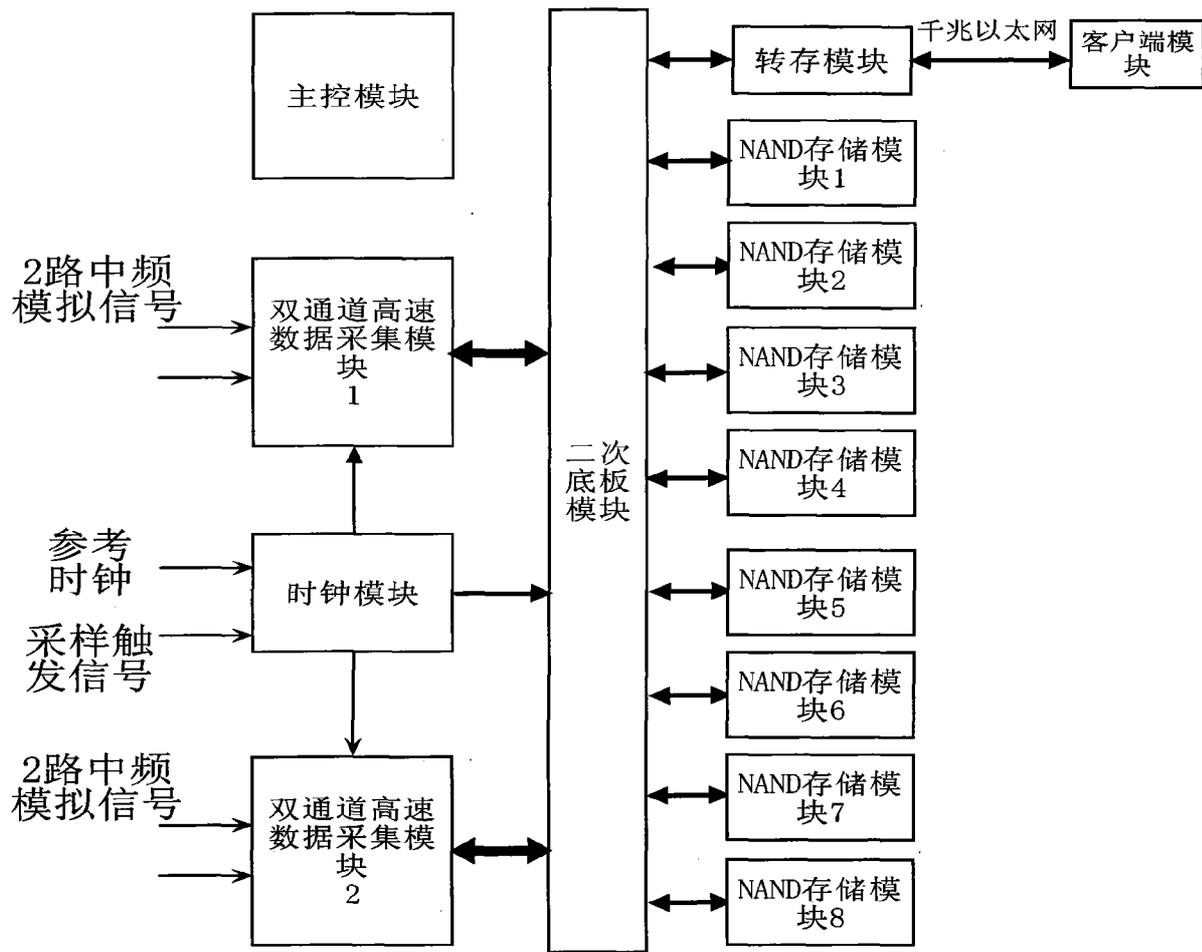


图 1

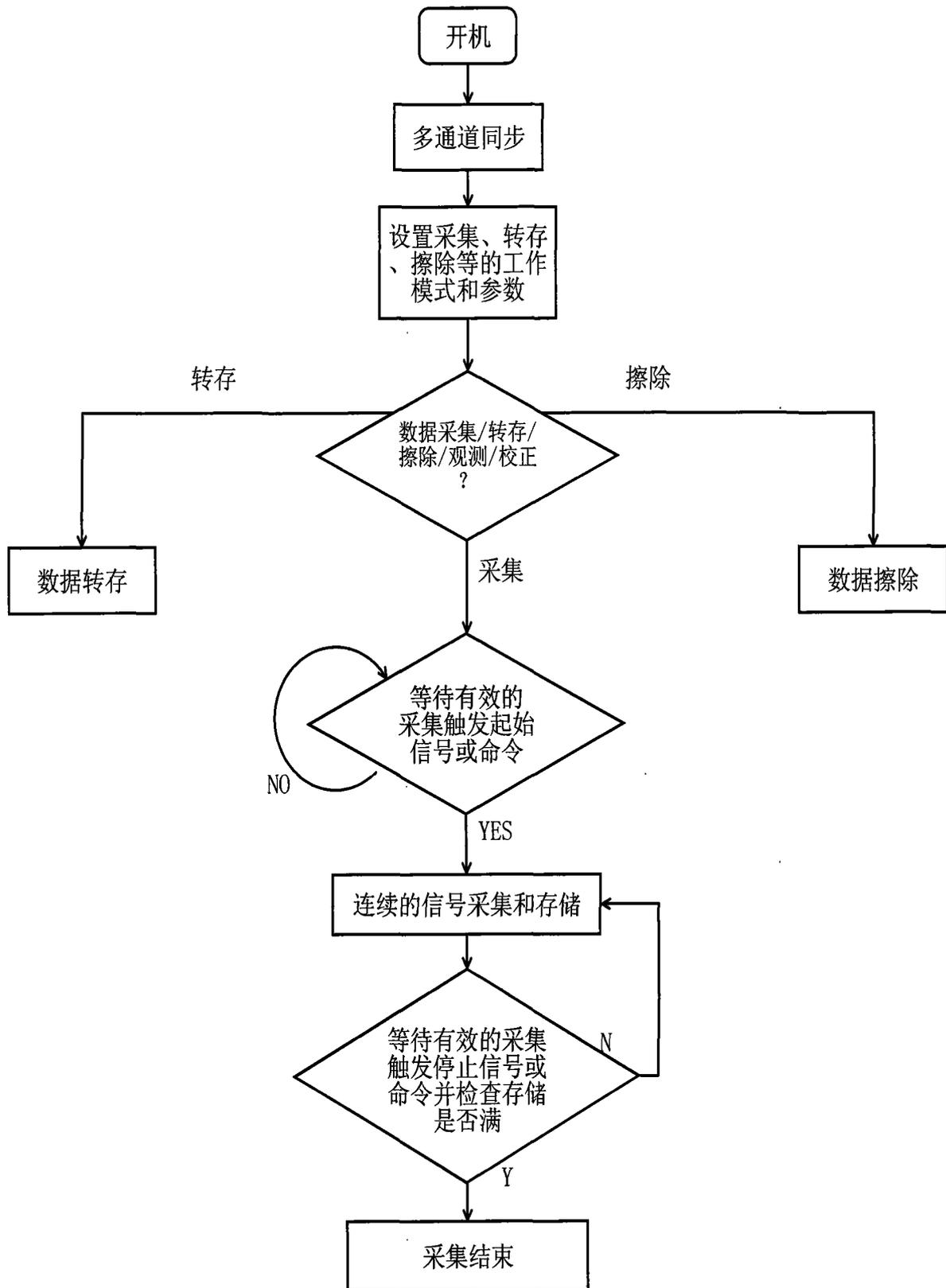


图 2

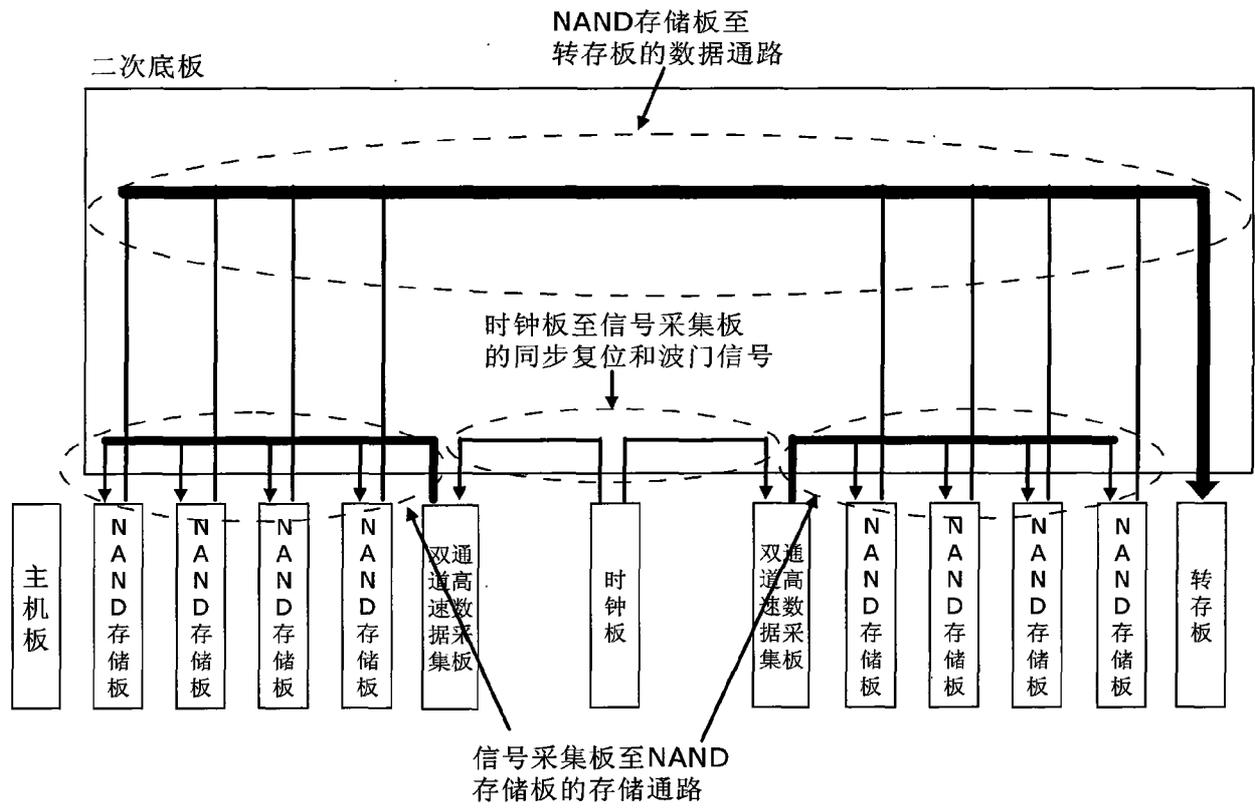


图 3

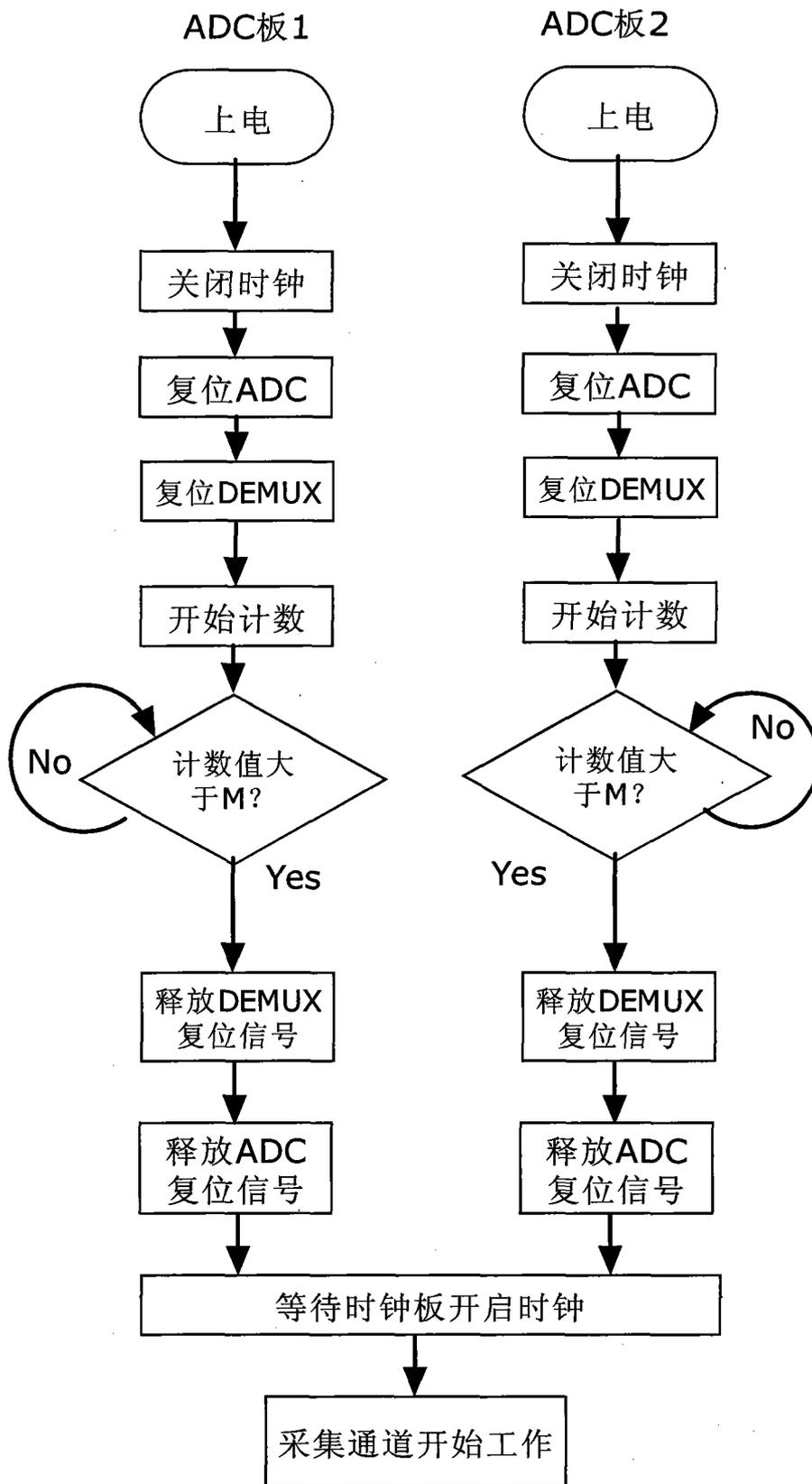


图 4

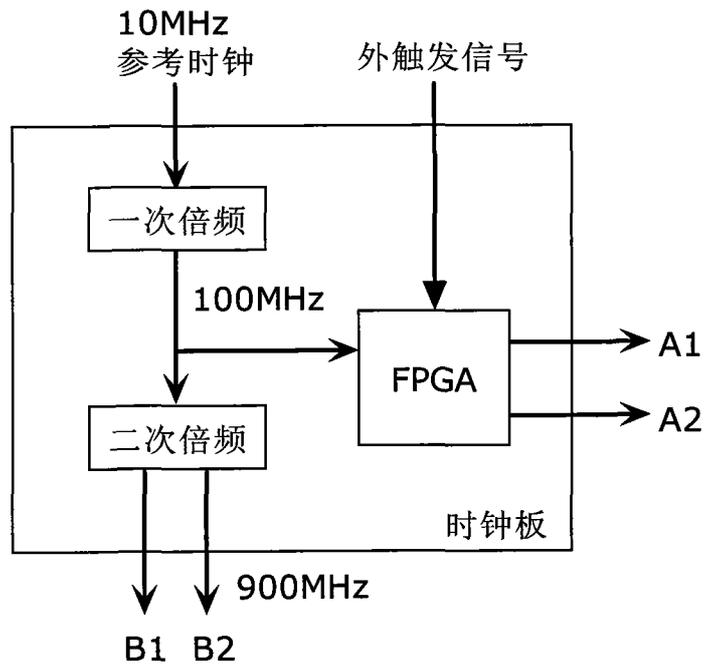


图 5