

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：95106342

※申請日期：95.2.24

※IPC 分類：H01L

21/50, 23/48

一、發明名稱：(中文/英文)

具順應性之微電子總成

MICROELECTRONIC ASSEMBLIES HAVING COMPLIANCY

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商泰斯拉公司

TESSERA, INC.

代表人：(中文/英文)

克里斯多夫 M 皮其特

PICKETT, CHRISTOPHER M.

住居所或營業所地址：(中文/英文)

美國加州聖荷西市果樹大道3099號

3099 ORCHARD DRIVE, SAN JOSE, CA 95134, U.S.A.

國籍：(中文/英文)

美國 U.S.A.

三、發明人：(共 1 人)

姓名：(中文/英文)

比加希姆 哈巴

HABA, BELGACEM

國籍：(中文/英文)

美國 U.S.A.

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 美國；2005年02月25日；60/656,480

2.

☐ 無主張專利法第二十七條第一項國際優先權：

1.

2.

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明關於晶圓級及半導體晶片封裝。更確切地說，本發明關於改良式順應性晶圓及順應性晶片封裝結構，以及其製造與測試方法。

【先前技術】

微電子裝置微電子裝置例如半導體晶片者典型上需要許多與其他電子組件連接的輸入及輸出連接線。一半導體或其他可比較裝置的輸入及輸出接點通常配置在實質上覆蓋該裝置之表面的柵格狀圖案(一般稱作"區域陣列")中，或在與該裝置前表面之各緣平行及緊鄰延伸的長形列中，或在該前表面中心上。典型地，例如像晶片這類裝置必須具體地安裝在一例如像一印刷電路板這類基板上，且該裝置接點必須電氣連接至該電路板的導電性裝置上。

在製造及將晶片安裝在一例如一電路板或其他電路面板這類外部基板上之期間，半導體晶片通常提供於易於處理該晶片的封裝中。例如，許多半導體晶片提供於適合表面安裝的封裝中。該一般型式的許多封裝已提出多種的應用。最普遍地，這種封裝包括一介電元件，通常稱作"晶片載具"，其具有端子形成作為該介電層上的電鍍或蝕刻金屬結構。這些端子典型利用例如像沿該晶片載具本身延伸的薄跡線這類的裝置，或藉由該晶片接點與該等端子或跡線間延伸的細引線或導線連接至該晶片本身的接點。在一表面安裝操作中，該封裝配置在一電路板，以便該封裝

上的各端子與該電路板上對應的接觸墊對齊。焊接或連接材料提供於該等端子及該等接觸墊之間。該封裝能藉由加熱該總成使其熔化或"重新流動"該焊錫，或活化該連接材料，以便永久地連接於定位。

許多封裝包括與該封裝端子附接的焊塊，此焊塊具有焊球形狀，典型直徑約0.1毫米及約0.8毫米(5及30密爾)。一具有一從其底部表面突出的焊球陣列的封裝通常稱作球形柵格陣列或"BGA"封裝。這型式的封裝相當緊密。稱作凸塊柵格陣列或"LGA"封裝之其他封裝利用焊錫所形成之薄層或凸塊固定至該基板。某些封裝，通常稱作"晶片尺寸封裝"，其所佔據電路板的面積等於或僅稍大於與該封裝結合之裝置面積。此優點在於其將降低該總成之整個尺寸且容許該基板上多種裝置之間短互連的使用，因而限制裝置間信號的傳播，且因此有助於該總成在高速時的操作。

包括封裝在內之總成能承受由差別熱膨脹以及該裝置與該基板收縮所施加的應力。於操作期間，以及於製造期間，一半導體晶片易膨脹與收縮一與一電路板膨脹與收縮不同的量。當該封裝的端子例如利用焊錫固定至該晶片或其他裝置時，這些效應將使得該裝置相對於該電路板上的接觸墊移動。這會施加應力在將該等端子連接至該電路板上之接觸墊的焊錫中。如第5,679,977號、第5,148,266號、第5,148,265號、第5,455,390號及5,518,964號美國專利之某較佳實施例中揭露，其在此揭露藉為參考，半導體晶片封裝可具有可相對於該晶片或與該封裝結合之其他裝置移

動的端子。此一移動可將差別膨脹及收縮補償至一可估計程度。

封裝裝置的測試產生另一難以克服的問題。在一些製造過程中，該封裝裝置的端子與一測試夾具之間必須達成暫時連接，且透過這些連接操作該裝置以確保該裝置功能健全。通常，這些暫時性連接必須達成但不能將該封裝端子與該測試夾具焊接。因此確保所有端子與該測試夾具的導電元件可靠地連接在一起是重要的。然而，將該封裝壓在例如一具有平面接觸墊的普通電路板這類的簡單測試夾具以達成連接相當困難。如果該封裝端子非共平面，或如果該測試夾具的導電元件非共平面，一些端子將不能接觸其在該測試夾具上的個別接觸墊。例如，在一BGA封裝中，與該等端子附接的焊球直徑的差以及該晶片載具的非平面性會使得一些焊球位於不同高度。

這些問題可透過具有補償非平面性的裝置配置之特殊結構的測試夾具而減緩。然而，這種裝置增加該測試夾具的成本且在某些情形中將一些不可靠性引入該測試夾具本身。這特別是不想要的，因為該測試夾具本身及具有該測試夾具的裝置的接合必須比該封裝置本身更為可靠，以便提供一有意義的測試。再者，想要高頻操作的裝置典型必須藉由施加高頻信號測試。此需求在該測試夾具的信號路徑的電氣特徵上產生限制，進而使得該測試夾具結構變得複雜。

此外，當測試晶圓及封裝具有與端子連接的焊球時，焊

錫將累積在與該焊球接合之測試夾具部分上。這些焊錫殘餘物的累積會縮短該測試夾具的壽命及減弱其可靠度。

多種解決方式已針對前述問題進行處理。前述專利中所揭露的某些封裝具有能相對該微電子裝置移動的端子。此一移動在測試期間能補償該等端子非平面性的一些尺度。

頒與Nishiguchi等人的第5,196,726號及第5,214,308號美國專利揭露一BGA型的方法，其中該晶片面上的凸塊引線容納於該基板上之杯狀插座中且利用一低熔點材料焊接於其中。頒與Beaman等人的第4,975,079號美國專利揭露一晶片測試插座，其中該測試基板的圓頂形接點配置於圓錐形導件內。該晶片被壓抵於該基板，以便該焊球進入該圓錐形導件且與該基板上的圓頂形插銷接合。施加充分的力以便該圓頂形插銷確實地改變該晶片焊球的形狀。

一BGA插座的另一範例可在1998年9月8日頒證之共同讓與的第5,802,699號美國專利中發現，其在此揭露藉為參考。該'699專利揭露一具有複數個孔的薄片形連接器。各孔具備在一孔上向內延伸之至少一彈性層疊接點。一BGA裝置的凸塊引線進入該等孔內，以便該凸塊引線與該等接點接合。該總成可被測試，且如果發現可接受，該等凸塊引線可永久地焊接至該等接點。

2001年3月20日頒證之共同讓與的第6,202,297號美國專利揭露一具有凸塊引線之微電子裝置的連接器以及該連接器的製造與使用方法。在該'297專利的一實施例中，一介電性基板具有一從一前表面向上延伸之複數個柱件。該等

柱件可配置於一柱件組的陣列中，其中各柱件組在其間界定一空隙。一概呈層疊接點從各柱件頂部延伸。為測試一裝置，該裝置的凸塊引線各別插入一個別空隙中，藉此接合該等接點，當其繼續插入時，該等接點纏繞該等凸塊引線。典型地，該等接點的遠端部分朝該基板向下偏移，且當該凸塊引線插入一空隙時從該空隙中心向外移動。

共同讓與之第6,177,636號美國專利揭露一在一微電子裝置與一支撐基板之間提供互連的方法及裝置。在該'636專利之一實施例中，一微電子裝置之互連組件的製造方法包括提供一具有第一與第二表面且將一導電薄片連結至該晶片載具之第一表面的可撓晶片載具。該導電薄片被選擇性地蝕刻，以產生複數個實質上堅硬的柱件。一順應層提供在該支撐基板的第二表面上且一例如一半導體晶片的微電子裝置與該順應層接合，以便該順應層位於該微電子裝置與該晶片載具之間且留下從該晶片載具之曝露表面突出的柱件。該等柱件電氣連接微電子裝置。該等柱件形成可接合於一插座或焊接至一基板，作為一例如電路面板之裝置的突出封裝端子。當該裝置使用時，因為該等端子可相對該微電子裝置移動，此一封裝實質上調節該裝置與一支撐基板間不當匹配的熱膨脹係數。再者，該等柱件尖端可共平面或接近共平面。

除上述所有技術發展以外，晶圓與微電子封裝之製造與測試的進一步改良將是吾人想要的。

【發明內容】

在本發明之某些較佳實施例中，一微電子總成包括一微電子元件，例如一半導體晶圓或晶片，其具有一第一表面與可在該第一表面存取之接點。該總成較佳為包括一位於該微電子元件之第一表面的順應層，該順應層較佳地具有與該微電子元件之接點實質對齊的開口。一介電性鈍化層可配置在該微電子元件之第一表面與該順應層之間。該總成較佳為也包括疊覆於該順應層上且從該微電子元件之第一表面突出的導電柱，藉此該等導電柱係與該微電子元件的接點電氣互連。當該導電柱的尖端臨接至例如像一測試電路板或印刷電路板上之導電接觸墊這類的導電墊時，該等導電柱的尖端能相對於該微電子元件上的接點移動，以適應於非平面性。

在某些較佳實施例中，該順應層較佳由一具有一低彈性係數的材料製成。該順應層可由例如聚矽氧、彈性樹脂、聚醯亞胺、熱固性聚合物、氟聚合物及熱塑性聚合物這類材料製成。在另一較佳實施例中，該順應層可具有一例如像一平坦頂部表面這類的頂部表面，及一延伸於該順應層之頂部表面與該微電子元件的第一表面間的傾斜表面。該傾斜表面可包括至少一曲面。在特別較佳實施例中，該傾斜表面包括一從該微電子元件之第一表面延伸的第一曲面及一從該順應層之頂部表面延伸的第二曲面。

該微電子總成較佳為包括將該等導電柱及該微電子元件的接點電氣互連的長形導電元件。該長形導電元件可包括例如像銅、金、鎳與合金、其混合物及組合物這類材料。

在某些實施例中，該長形導電元件可連接帶或導電跡線。該長形導電元件較佳地延伸於該順應層上。

在本發明之某些較佳實施例中，該順應層包括複數個位於該微電子元件之第一表面上的順應凸塊。該等導電柱之至少一者可配置在該等順應凸塊之至少一者上方。在其他較佳實施例中，各導電柱配置在該等順應凸塊之一者上方。在又一其他實施例中，二或多個導電柱可配置在一單一順應凸塊上方。各導電柱較佳具有一與該順應層僅鄰的底座及一距離該順應層遠端的尖端。該等導電柱較佳具有一高於該焊接遮罩厚度的高度，因此該等柱件係該微電子總成上最高/最頂部的結構。最後，在該微電子總成的測試期間，該等導電柱的尖端係與一測試板上之導電接觸墊接合的第一元件。在某些較佳實施例中，該等導電柱較佳具有一約50-300微米的高度。在某些較佳實施例中，該等導電柱之至少一者具有一截頭圓錐形狀，此形狀具有一100-600微米直徑的底座及一約40-200微米直徑的尖端。該等導電柱可由例如銅、銅合金、金及其組合物這類導電材料製成。

在本發明之其他較佳實施例中，一微電子總成包括一微電子元件，例如一半導體晶圓或晶片，其具有一第一表面與可在該第一表面存取之接點的，及一位於該微電子元件之第一表面上的順應層，該順應層具有一與該微電子元件之第一表面間隔的頂部表面。該總成較佳為另外包括疊覆於該微電子元件之頂部表面上且從該微電子元件之第一表

面突出的導電柱，以及將該等導電柱與該微電子元件之接點電氣互連的長形導電元件。

該順應層可包含複數個順應凸塊，其中各導電柱配置在該等導電凸塊之一者的上方。該順應層較佳具有與該微電子元件之接點對齊的開口，該等開口界定從該微電子元件之第一表面延伸至該順應層之頂部表面的順應層傾斜表面。該等導電元件較佳位於該順應層的傾斜表面上。

在本發明之又一實施例中，一微電子總成包括一具有一第一表面與可在該第一表面存取之接點的微電子元件，及位於該微電子元件之第一表面上的複數個順應凸塊，該等順應凸塊各別與該微電子元件之其中一接點緊鄰配置。該總成較佳包括疊覆於該微電子元件上且從該微電子元件之第一表面突出的導電柱，以及將該等導電柱與該微電子元件之接點電氣互連的導電跡線，藉此該等順應凸塊致使該等導電柱相對該微電子元件的接點移動。

該等順應凸塊較佳具有與該微電子元件之第一表面間隔的頂部表面，以及延伸於該等順應凸塊之頂部表面與該微電子元件之第一表面間的傾斜表面。該等導電跡線較佳為延伸於該等順應凸塊之傾斜表面的上方。

本發明之這些及其他較佳實施例將進一步說明如下。

【實施方式】

圖1A-1D說明一用於產生順應微電子總成之製程的截面側視圖，該總成具有導電柱或插銷與之電氣互連。

圖1A顯示一具有複數個晶粒或晶片之半導體晶圓20。該

晶圓具有一第一面或接點支承面22，其中一或多個接點24可在該第一面22存取。在此所揭露之製程期間，該晶圓可在任何位置單獨製成個別晶片封裝。在其他較佳實施例中，該晶圓20可由一單一微電子晶片替換。一介電鈍化層(未顯示)可沉積或黏著在該晶圓20的接點支承面22。該鈍化層可為一通常在半導體晶片之接點支承表面所發現的 SiO_2 鈍化層。在另一較佳實施例中，一個別的介電鈍化層可使用例如一環氧樹脂、聚醯亞胺、可光成像介電質等這類材料。當使用該個別鈍化層時，該鈍化層可旋轉建立在該表平面上之一平面薄片形式或該介電薄片可利用任何眾所皆知或習於此技者所使用的電子等級的黏著劑疊製在該表平面。該鈍化層較佳地覆蓋該晶圓的接點支承面22且留下曝露的接點24，以便一例如像一長形連接帶的導電元件可在一後續步驟中電鍍其上，如下所述。

參考圖1B，一順應層26沉積或層疊在該鈍化層的曝露表面(未顯示)上。該順應層可形成及/或具有一在共同讓與之第6,211,572號、第6,284,563號、第6,465,878號、第6,847,101號、第6,847,107號美國專利，以及同在申請中之美國專利申請案09/020,647及10/873,883號中揭露的形狀，其在此揭露藉為參考。[TESSERA案第078行]該順應層26可利用一可凝固液體模印、屏蔽或轉移模塑在一鈍化層上，當凝固時該可凝固液體黏著至該鈍化層。或者，該順應層26可利用一電子等級的黏著劑，以凝固順應接觸墊形式黏著至該鈍化層表面。該順應層較佳具有一實質平坦的

頂部表面28及一位於該晶圓20之接點支承面22與該順應層之頂部表面28之間的逐漸傾斜轉移表面30。該傾斜轉移表面30可依循該接點之承面26與該實質平坦頂部表面28之間的一曲線或可簡單地以一角度傾斜，使得該傾斜表面30相對該接點支承表面22及該實質平坦表面28處於一不太垂直的方位。該順應層26可由多種材料形成，例如一低彈性係數材料。該順應層也可由聚合材料或其他例如像矽、彈性樹脂、聚醯亞胺及其他熱固性聚合物、氟聚合物及熱塑性聚合物材料製成。

一電鍍籽晶層(未顯示)可沉積在前述總成上。該籽晶層可利用一濺射操作沉積。典型電鍍基層材料包括鈮(用於無電極式電鍍)、鈦、鎢、鎳及鉻。然而，在其他較佳實施例中，主要使用銅籽晶層。

參考圖1C，一光阻劑(未顯示)可施加至該順應層26的曝露頂部表面，且接著經曝露及生長以致形成長形導電連接帶或跡線32，藉以形成導電接觸墊。該導電接觸連接帶較佳將接近該導電帶32之第一端的晶片接點與接近該導電連接帶32之第二端的端子34互連。該連接帶可直接地電鍍至該等接點24。較佳的連接帶材料包括銅、金、鎳及合金、其混合物及組合物。

參考圖1D，一遮罩層36可沉積或層疊在該總成頂部上，以便僅有該等端子34被曝露。該遮罩層可為一介電材料。該焊接遮罩可包含一屏蔽、曝露及生長或層疊薄片、一光阻材料，或可包含一對二甲苯環氧樹脂、聚醯亞胺樹脂、

氟聚合物等，這些材料可配置或層疊在該總成上。

參考圖1D，導電柱或插銷38形成於各導電端子34上。該導電柱或插銷可被電鍍或沉積，以便其在半導體晶圓20之接點支承面22上方突出。在某些較佳實施例中，各導電柱38較佳連接至導電跡線32的端子端34。該等柱件尺寸可在一有效範圍內改變。在某些較佳實施例中，該等柱具有一高度 h_p 高於約50-300微米之順應層26的頂部表面28。各柱件具有緊鄰該順應層之底座40及一距離該順應層遠端的尖端42。該等導電柱38可由任何導電材料形成，但想要的話，其可從例如像銅、銅合金、金及其組合物的金屬材料製成。例如，該等導電柱38可由具有一提供在該等柱件38表面的金層44的銅形成。

在某些實施例中，傳統例如電鍍製程可形成該等導電跡線且該等導電柱可利用共同讓與之第6,177,636號美國專利中所揭露方法形成，其在此揭露藉為參考。在又一較佳實施例中，該等導電柱可以任何適合方式將該等導電柱連接至該等導電跡線32的端子端，作為個別元件或組裝成該微電子總成。在又一較佳實施例中，該總成可藉由沉積一籽晶層、電鍍具有與該微電子元件之接點連接的第一端及配置在該順應層上方的第二端的導電跡線、電鍍位於該順應層上方且與該等導電跡線接觸的導電柱，及移除該籽晶層。該總成也可將該等導電柱以無電極式電鍍形成。該等導電柱可利用銅或鎳無電電鍍該等柱件形成。

參考圖2，在本發明其他較佳實施例中，一微電子總成

包括一具有晶片接點124之接點支承面122的半導體晶片120。一順應層126之一或多個凸塊形成於該半導體晶片120之接電支承面122上方。在某些較佳實施例中，一或多個順應凸塊126可包括一實質平坦的頂部表面128及一在該半導體晶片120之頂部表面128與該接點支承面122之間過渡的傾斜表面130。一或多個導電連接帶132形成於該總成上方。各導電連接帶132具有一與該接點124電氣互連的第一端及一位於該順應凸塊126之實質上平坦頂部表面128上的第二端子端134。一遮罩層136可提供於該半導體次總成之頂部上。該遮罩層136包括開口137。該等導電跡線132的端子端134透過該等開口137曝露。一或多個導電柱138形成在該次總成上。各導電柱138較佳與該導電跡線132的端子端134電氣互連。該等導電柱可利用一金層144覆蓋。

參考圖3A，圖1D的微電子總成可利用一例如一印刷電路板這類具有導電墊52的基板50測試。圖3A及3B所示之微電子總成為求清晰而簡化。該微電子總成包括具有一第一面22的晶圓20及位於該晶圓20之第一面22上的順應層26。導電柱38從該順應層26的頂部表面28突出。該等導電柱38與該晶圓20上的接點呈電氣互連。

參考圖3A及3B，為測試該微電子總成，該等導電柱38的尖端42與該電路化基板50的導電墊52並列配置。如圖3B所示，該等導電柱的尖端壓抵於該等導電墊。該順應層26使該等導電柱的尖端相對於該晶圓上的接點移動，以調節該等柱件與該等導電墊間的非平面性，以及不當的熱匹

配。如果該微電子總成的測試成功，該總成可例如利用焊接或另一可熔接或導電材料永久地附接至一例如像一印刷電路板的基板。

參考圖 4A，圖 2 的微電子總成可利用一例如一測試板這類具有導電墊 152 的基板 150 測試。圖 4A 及 4B 中所示之微電子總成的表示法為說明起見已加以簡化。該微電子總成包括具有一第一面 122 的晶圓 120 及疊覆於該晶圓 120 之第一面 122 上的順應凸塊 126。導電柱 138 從該順應凸塊 126 的頂部表面 128 突出。該等導電柱 138 藉由導電跡線 132 與該晶圓 120 上的接點 124 電氣互連。該等導電跡線較佳位於該等順應凸塊上。該等導電跡線較佳與該等順應凸塊接觸。在某些較佳實施例中，該等導電跡線與該等順應凸塊接觸且位於該等順應凸塊之傾斜邊緣的上方。該等導電柱的尖端較佳為該導電柱的最高部分，以便該等尖端為該總成的第一部分，以便接合該測試板上的導電墊。該等導電柱可為任何高度，只要該高度高於形成在該順應層或順應凸塊上方的焊接遮罩，及/或只要該等柱件的尖端界定該總成的最高點。最後，在一操作期間，該等導電柱的尖端可直接與一測試板上的導電墊接合，而不需例如焊接或導電連結件/橋接件等額外的材料。

參考圖 4A 及 4B，為測試該微電子總成，該等導電柱 138 的尖端 142 與該電路基板 150 之導電墊 152 並列配置。如圖 4B 所示，該等導電柱 138 的尖端壓抵於該等導電墊 152，以形成該微電子總成與該基板 150 之間的電氣互連。該等順

應凸塊 126 使該等導電柱 138 相對於該晶圓 120 上之接點 124 移動，以調節該測試基板上之該等柱件 138 與接觸墊 152 間的非平面性，以及不當的熱匹配。如果該微電子總成的測試成功，該總成可利用焊接或另一可熔接或導電材料永久地附接至一例如像一印刷電路板的基板。

參考圖 5，在本發明之某些較佳實施例中，該等導電柱 238 可大致呈截頭圓錐形狀，藉此該底座 240 及各柱件 238 的尖端 242 實質上呈圓形。在這些特別較佳實施例中，該等柱件的底座 240 典型具有約 100-600 微米的直徑，然而該等尖端 242 典型具有約 40-200 微米的直徑。該等導電柱的外部表面可選擇性以一例如像金、金/鎳、金/鉍或金/鈮這類高度導電層電鍍，或者以一例如鉍之防磨導電塗層電鍍，以在該等柱件焊接或插置一基板時確保達成一良好的連接。

在本發明之某些較佳實施例中，該等柱件可具有一有助於傾斜移動的形狀，當該尖端與該接觸墊接合時，使各柱件的尖端沿一相反接觸墊抹拭。此傾斜移動提升可靠的電氣接觸。如 2004 年 11 月 10 日所提出標題為 "具抹拭動作的微插銷柵格陣列" 同在申請中且共同讓與的美國專利申請案 10/985,126 號中的詳細討論，其在此揭露藉為參考，該等柱件可具備提升此一抹拭動作且另外易於該等柱件與接點接合之特性。具有其他形狀的導電柱及提升抹拭及/或良好電氣接觸的設計係在 2004 年 11 月 10 日所提出標題為 "具插銷移動隔離的微插銷柵格陣列" 同在申請中且共同

讓與的美國專利申請案10/985,119號以及在2004年12月16日所提出標題為"微電子封裝及其方法"同在申請中的美國專利申請案11/014,439號中的詳細討論，其在此揭露藉為參考。

在本發明之某些較佳實施例中，一種例如第4,804,132號及第5,083,697號美國專利中所揭露的粒子塗層可提供在一微電子封裝的一或多個導電部分上，以便加強微電子元件之間電氣互連的形成，以及有助於微電子封裝的測試。該分子塗層較佳提供在例如像導電端子或導電柱之尖端這類的導電部分上。在一特別較佳實施例中，該分子塗層係一金屬化菱形結晶塗層，其利用標準光阻技術選擇性地電鍍至一微電子元件的導電部分。在操作中，一具有菱形結晶塗層可壓在一相反接觸墊上，以便穿透該接觸墊之外表面所呈現的氧化層。除傳統的抹拭動作以外，該菱形結晶塗層透過氧化層的穿透有助於可靠電氣互連的形成。

該等柱件也可藉由一例如在2004年10月6日所提出標題為"具裝置高度修正之電路形成"同在申請中且共同讓與的美國專利申請案10/959,465號中所揭露的製程製造，其在此揭露藉為參考。

雖然本發明不受任何特別操作定理所限制，但是相信本文所揭露提供導電柱在一順應材料上將提供一順應晶圓級或晶片封裝，使其調節不當的熱匹配以及確保適當電氣互連的形成。在操作中，導電插銷或柱件的使用直接地將該等導電柱的尖端鄰接於一測試板上的接點，使得該微電子

總成及/或晶圓接受測試，而不需使用一測試插座。

雖然本案提供一在此所說明之微電子總成及晶圓的特別製造順序，該製程的順序可改變且仍在本發明範圍內。

在某些較佳實施例中，本文所揭露之結構可用以製造一具有一順應層之測試板及從該順應層突出之導電柱。一裸晶圓或晶粒上的接點可鄰接於該等導電柱的尖端，以便測試該晶圓或晶粒。

雖然本發明已參考特別實施例加以說明，但必須瞭解，這些實施例僅作本發明原理及應用的說明。可以瞭解的是，許多修改可從說明實施例得到且其他配置可設置，但不能偏離本發明之文後請求項所定義之精神及範圍。

本發明具有微電子工業上之實用性。

【圖式簡單說明】

圖1A係一具有一或多個接點之微電子元件的截面圖。

圖1B係圖1A之微電子元件在一順應層形成在該微電子元件之接點支承表面上之後的截面圖。

圖1C係圖1B所示之微電子次總成在長形導電跡線形成在該順應層上之後的截面圖。

圖1D係圖1C所示之微電子次總成在導電柱或插銷形成在圖1C所示之順應層上之後的截面圖。

圖2顯示一根據本發明另一較佳實施例之微電子總成的截面圖。

圖3A及3B顯示一測試圖1D之微電子總成的方法。

圖4A及4B顯示一測試圖2之微電子總成的方法。

圖5顯示一根據本發明另一較佳實施例之微電子總成的截面圖。

【主要元件符號說明】

20	晶圓
22、122	接點支承面
24	接點
26	順應層
28、128	頂部表面
30	傾斜轉移表面
32、132	導電連接帶或跡線
34	端子
36	遮罩層
38、138、238	導電柱
40、240	底座
42、142、242	尖端
44、144	金層
50、150	基板
52、152	導電墊
120	半導體晶片
124	晶片接點
126	順應凸塊
130	傾斜表面
134	第二端子端
137	開口

五、中文發明摘要：

一種微電子總成包括一微電子元件，例如一半導體晶圓或半導體晶片，該微電子元件具有一第一表面及可在該第一表面存取之接點；及一疊覆於該微電子元件之第一表面的順應層，該順應層具有與該微電子元件之接點實質上對齊的開口。該總成較佳為包括位於該順應層上且從該微電子元件之第一表面突出的導電柱，該等導電柱利用延伸於該等接點及該等導電柱之間之長形導電元件以與該微電子元件的接點電氣互連。

六、英文發明摘要：

十一、圖式：

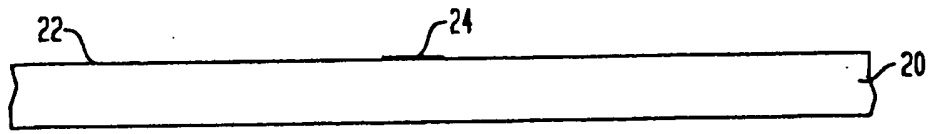


圖 1A

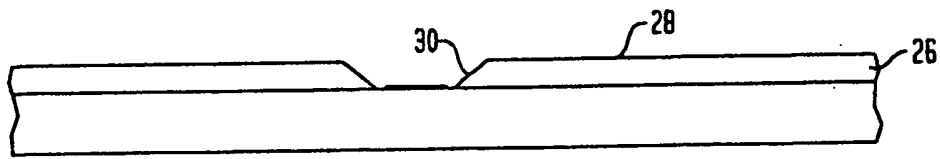


圖 1B

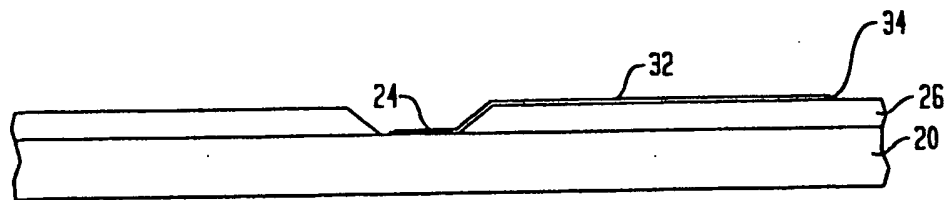


圖 1C

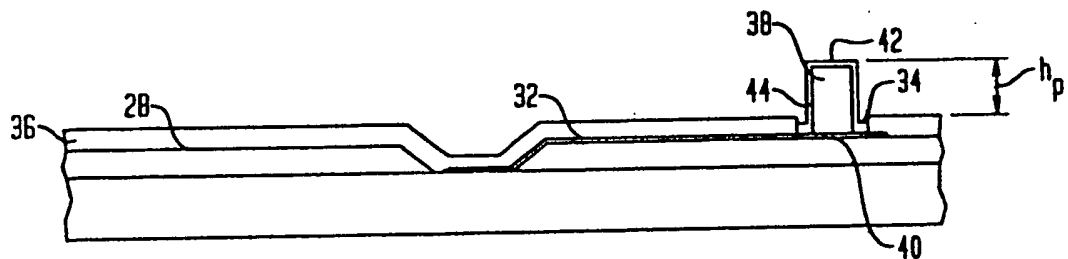


圖 1D

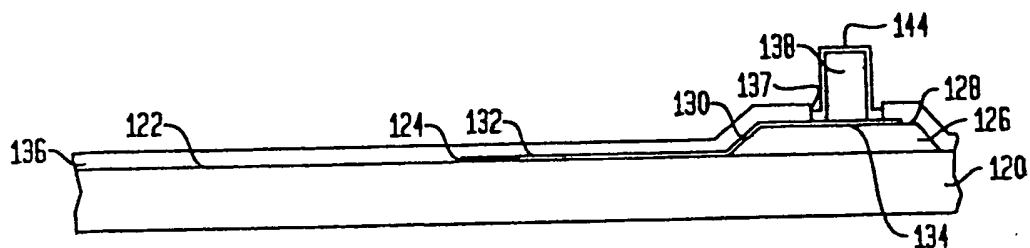


圖 2

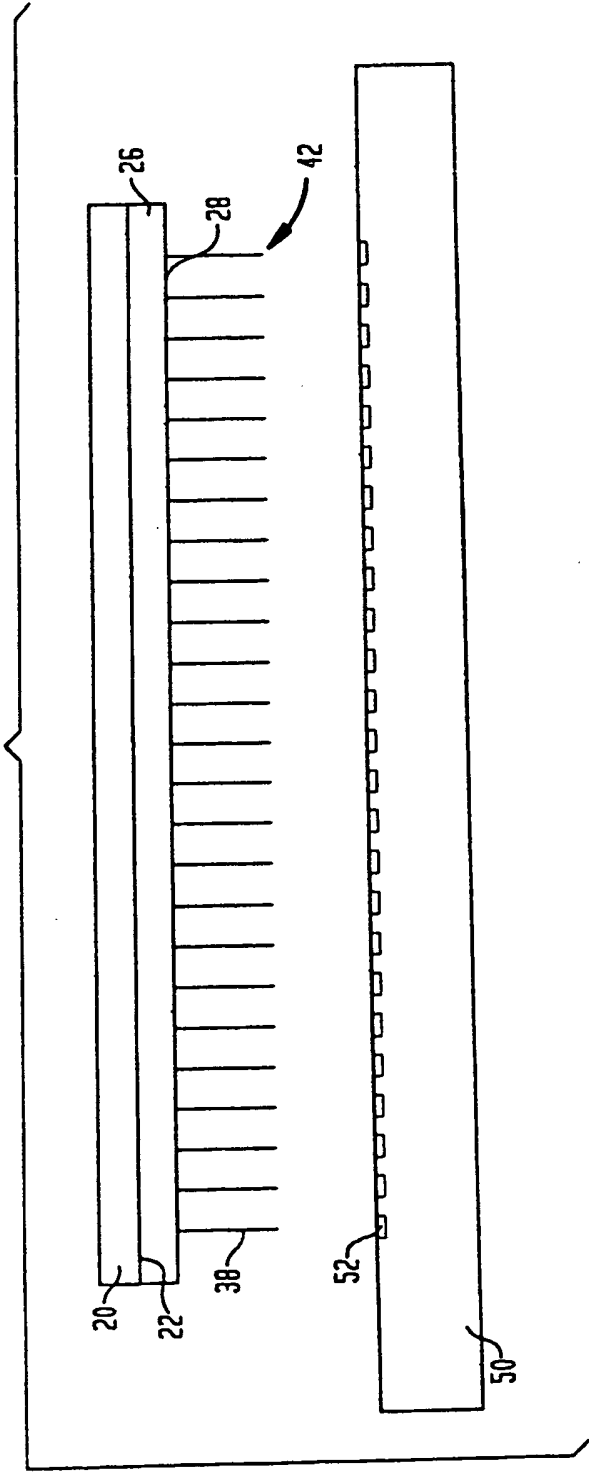


圖 3A
(先前技藝)

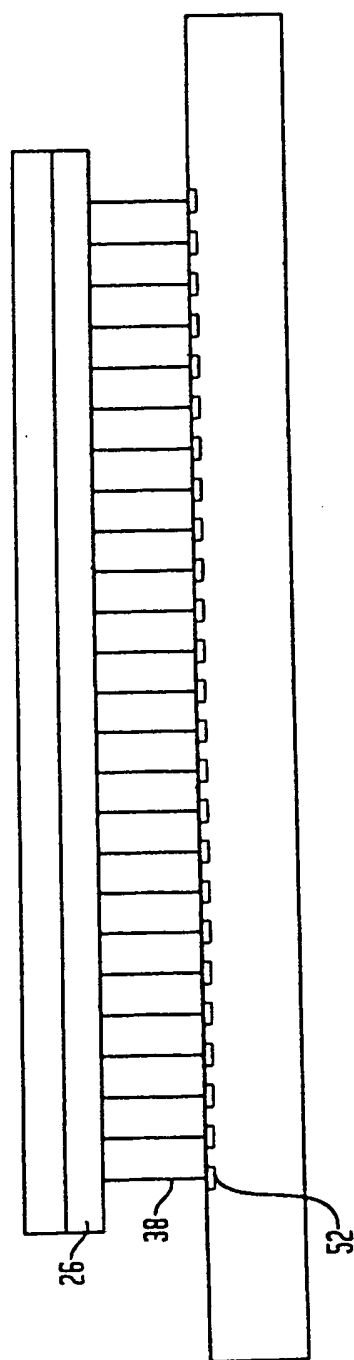


圖 3B
(先前技藝)

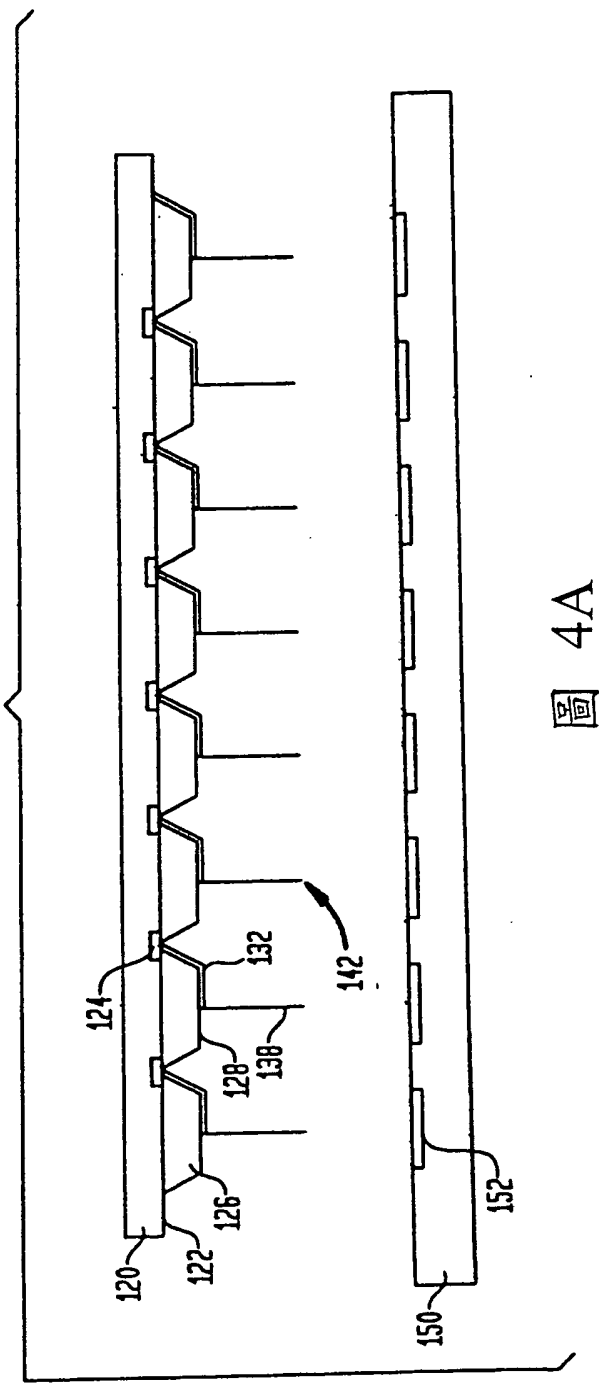


圖 4A

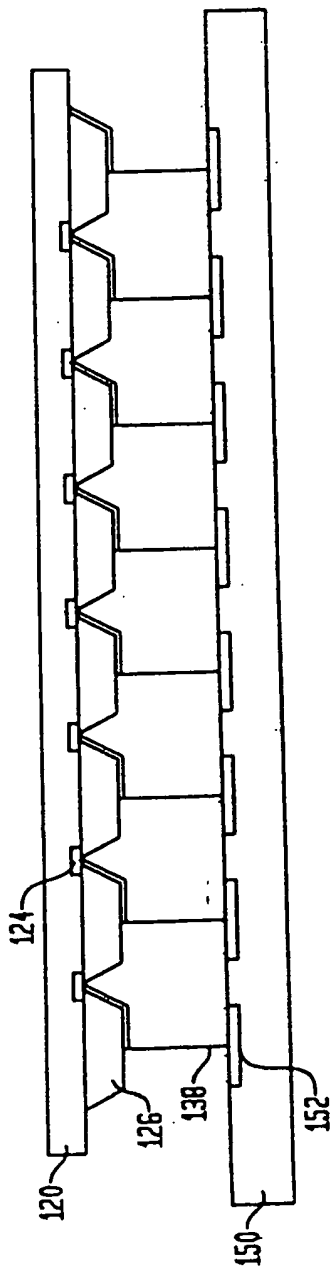


圖 4B

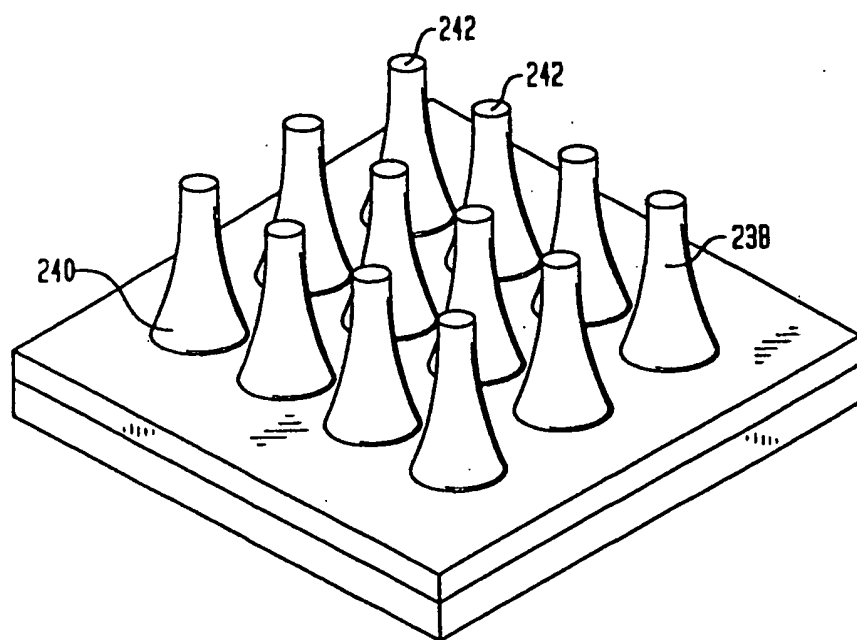


圖 5

七、指定代表圖：

(一)本案指定代表圖為：第 (1A-1D) 圖。

(二)本代表圖之元件符號簡單說明：

20	晶圓
22	接點支承面
24	接點
26	順應層
28	頂部表面
30	傾斜轉移表面
32	導電連接帶或跡線
34	端子
36	遮罩層
38	導電柱
40	底座
42	尖端
44	金層

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

十、申請專利範圍：

1. 一種微電子總成，包含：

一微電子元件，其具有一第一表面及可在該第一表面存取之接點；

一順應層，其疊覆於該微電子元件之該第一表面上；

導電跡線，其位於該順應層的一頂部表面，該等跡線與該等接點連接；

導電柱，其疊覆於該順應層上且從該等導電跡線突出而遠離，其中該等導電柱與該微電子元件的該等接點電性連接，

其中該順應層具有一平坦頂部表面及一傾斜表面，且該等導電柱在該頂部表面上突出50-300微米的一高度。

2. 如請求項1之總成，其中該等導電柱具有界定該總成上之最高點的尖端。

3. 如請求項1之總成，其中該順應層具有與該微電子元件之該等接點對齊的開口。

4. 如請求項3之總成，其中該等導電跡線通過該順應層中之通孔，以將該等導電柱與該微電子元件之該等接點電性連接。

5. 如請求項1之總成，其中該微電子元件係一半導體晶圓。

6. 如請求項1之總成，其中該微電子元件係一半導體晶片。

7. 如請求項1之總成，尚包含一配置在該微電子元件之第

一表面與該順應層之間的介電鈍化層。

8. 如請求項1之總成，其中該順應層包含一具有一低彈性係數的材料。
9. 如請求項1之總成，其中該順應層包含一介電材料。
10. 如請求項1之總成，其中該順應層包含一從矽、彈性樹脂、聚醯亞胺、熱固性聚合物、氟聚合物、熱塑性聚合物等該組材料中所選出之材料。
11. 如請求項1之總成，其中該順應層的該傾斜表面延伸於該順應層之該頂部表面與該微電子元件之該第一表面間。
12. 如請求項11之總成，其中該傾斜表面包括至少一曲面。
13. 如請求項12之總成，其中該至少一曲面包括一從該微電子元件之第一表面延伸的曲面。
14. 如請求項12之總成，其中該至少一曲面包括一從該順應層之頂部表面延伸的曲面。
15. 如請求項1之總成，其中該等導電跡線包含從銅、金及鎳等該組材料所選出的材料之至少一者。
16. 如請求項1之總成，其中該順應層包含複數個位於該微電子元件之第一表面上的順應凸塊，及其中該等導電柱之至少一者配置在該等順應凸塊之至少一者上方。
17. 如請求項16之總成，其中該等導電柱配置在該等順應凸塊上方。
18. 如請求項1之總成，其中各該等導電柱具有一與該順應層緊鄰之底座及一遠離該順應層的尖端。

19. 如請求項18之總成，其中該等導電柱之至少一者具有一截頭圓錐形狀，此形狀具有一100-600微米直徑的該底座及一40-200微米直徑的該尖端。
20. 如請求項1之總成，其中該等導電柱包含一導電材料。
21. 如請求項1之總成，其中該等導電柱包含從銅、銅合金、金及其組合物等該組材料中所選出之材料。
22. 一種微電子總成，包含：
 - 一微電子元件，其具有一第一表面及可在該第一表面存取之接點；
 - 一順應層，其疊覆於該微電子元件之該第一表面上，該順應層具有一與該微電子元件之第一表面間隔的頂部表面；
 - 導電柱，其疊覆於該順應層之頂部表面上且從該微電子元件之第一表面突出；
 - 長形導電元件，其位於該等導電柱下方，及將該等導電柱與該微電子元件之該等接點電氣互連；
 - 其中該順應層具有一平坦頂部表面及一傾斜表面，及該等導電柱在該頂部表面上突出50-300微米的一高度。
23. 如請求項22之總成，其中該微電子元件係一半導體晶圓。
24. 如請求項22之總成，其中該微電子元件係一半導體晶片。
25. 如請求項22之總成，其中該順應層包含複數個順應凸塊且各該導電柱配置在該等凸塊之一者的上方。

26. 如請求項22之總成，其中該順應層具有與該微電子元件之該等接點對齊的開口，該等開口界定該順應層的傾斜表面，此傾斜表面從該微電子元件之第一表面延伸至該順應層的頂部表面，其中該等長形導電元件位於該順應層的傾斜表面上。

27. 一種微電子總成，包含：

一微電子元件，其具有一第一表面及可在該第一表面存取之接點；

複數個順應凸塊，其疊覆於該微電子元件之該第一表面上，各該順應凸塊配置於緊鄰該微電子元件之該等接點；

經蝕刻的導電柱，其疊覆於該微電子元件上且從該微電子元件的第一表面突出；

導電跡線，其將該等導電柱與該微電子元件之該等接點電氣互連，其中該等順應凸塊致使該等導電柱相對於該微電子元件之該等接點移動，

其中該等複數個順應凸塊的至少之一者具有一平坦頂部表面及一傾斜表面，及該等導電柱之一者在該頂部表面上突出50-300微米的一高度。

28. 如請求項27之總成，其中該等順應凸塊具有與該微電子元件之第一表面間隔的頂部表面及在該等順應凸塊之頂部表面與該微電子元件之第一表面間延伸的傾斜表面。

29. 如請求項28之總成，其中該等導電跡線延伸於該等順應凸塊的傾斜表面上。

30. 一種微電子總成，包含：

一微電子元件，其具有一第一表面及可在該第一表面存取之接點；

一順應層，其具有一第一表面，其面向該微電子元件之該第一表面，及一第二表面，其面向遠離該微電子元件的該第一表面；導電跡線，其沿著該順應層的該第二表面延伸，該等跡線與該等接點連接；

導電柱，其疊覆於該順應層上方，在該順應層的該第二表面上突出至少50微米的一高度，及從該等導電跡線突出而遠離，其中該等導電柱與該微電子元件的該等接點電性連接。

31. 一種微電子總成，包含：

一微電子元件，其具有一第一表面及可在該第一表面存取之接點；

一順應層，具有一第一表面面向該微電子元件的該第一表面，及一第二表面面向遠離該微電子元件的該第一表面；

導電柱，其疊覆於該順應層之頂部表面上，在該順應層的該第二表面上突出至少50微米的一高度，且從該微電子元件之該第一表面突出而遠離；

長形導電元件，其位於該等導電柱下方，且將該等導電柱與該微電子元件之該等接點電性連接。

32. 一種微電子總成，包含：

一微電子元件，其具有一第一表面及可在該第一表面

存取之接點；

複數個順應凸塊，其每一者具有一第一表面面向該微電子元件的該第一表面，及一第二表面面向遠離該微電子元件的該第一表面；

經蝕刻的導電柱，其疊覆並在該等順應凸塊的該等第二表面上突出至少50微米的一高度，該等導電柱從該等微電子元件的該第一表面突出而遠離；

導電跡線，其將該等導電柱及該微電子元件的該等接點電性連接，其中該等順應凸塊使該等導電柱能夠相對於該微電子元件的該等接點移動。