

⑫ DEMANDE DE CERTIFICAT D'ADDITION  
A UN BREVET D'INVENTION

A2

⑭ Date de dépôt : 24.08.89.

⑮ Priorité :

⑯ Date de la mise à disposition du public de la demande : 01.03.91 Bulletin 91/09.

⑰ Liste des documents cités dans le rapport de recherche : *Se reporter à la fin du présent fascicule.*

⑱ Références à d'autres documents nationaux apparentés : certification d'addition au brevet 8901390 déposée le 03/02/89

⑴ Demandeur(s) : URBA 2000 Association déclarée de droit français — FR.

⑵ Inventeur(s) : Ricci Bruno et Vallet Erik.

⑶ Titulaire(s) :

⑷ Mandataire : Cabinet Dupuis Latour.

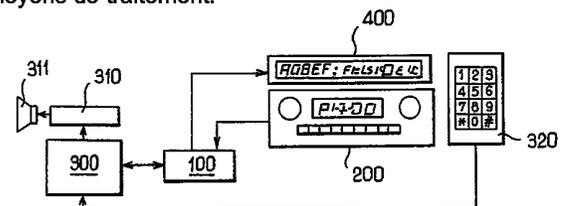
⑸ Circuit d'interfaçage pour récepteur d'informations radiodiffusées de guidage pour automobilistes.

⑹ L'invention concerne un circuit d'interfaçage pour la mise en œuvre d'un système dans lequel une séquence défilante d'informations est diffusée par voie hertzienne par un procédé tel que le RDS.

Ce circuit (100) est relié à l'autoradio (200) et à des moyens (300) de traitement numérique des données, et comprend un premier étage recevant en entrée, en provenance de l'autoradio, d'une part un signal d'horloge et d'autre part les informations de signal numérique sous forme d'un flux sériel de données synchrone et délivrant en sortie ces mêmes informations de signal numérique sous forme d'un flux de données parallèle asynchrone, ce premier étage comprenant deux registres à décalage semblables et des moyens de commande opérant de telle sorte que les registres soient chargés successivement et alternativement par des portions du flux de données synchrone, le contenu de l'un des registres étant, après achèvement du chargement, lu sous forme parallèle pendant que l'autre registre est en cours de chargement, et inversement, les informations en sortie de ce premier étage étant ensuite décodées et discriminées par les moyens de traitement délivrant à des moyens d'affichage (400) des signaux correspondants.

Très avantageusement, le circuit comprend en outre un second étage recevant en entrée le flux de données parallèle asynchrone délivré par le premier étage (110) et délivrant en sortie un flux de données sériel asynchrone contrôlé aux normes RS-232C pour émission vers les

moyens de traitement.



FR 2 651 352 - A2



## Circuit d'interfaçage pour récepteur d'informations radiodiffusées de guidage pour automobilistes

La présente addition concerne un perfectionnement au  
5 système de collecte et de diffusion d'informations pour automobi-  
listes décrit dans le brevet principal 89-01390.

Ce brevet proposait en particulier d'émettre une  
séquence défilante d'informations diffusée par voie hertzienne par  
un procédé de diffusion de données numériques à sous-porteuse  
10 ajoutée à un signal d'émission de radiodiffusion, les récepteurs à  
bord des véhicules étant des récepteurs de radiodiffusion équipés  
d'un décodeur assurant la séparation des informations de signal  
numérique d'avec le signal de programme audio.

Un système caractéristique de diffusion des données  
15 numériques par un tel procédé est le système RDS (*Radio Data  
System*), qui autorise la diffusion de données numériques par radio  
en modulation de fréquence conformément à un certain nombre de  
spécifications bien définies.

Comme on l'avait mentionné au brevet principal, l'un  
20 des intérêts majeurs du système RDS est de pouvoir être utilisé par  
de simples autoradios équipées d'un décodeur approprié, et dont  
divers modèles sont actuellement disponibles ou en cours de déve-  
loppement.

Pour utiliser les ~~in~~ informations de guidage diffusées par le  
25 système du brevet principal, il suffit alors de relier à la sortie de  
données numériques de l'autoradio un boîtier comportant les circuits  
et moyens de commande appropriés.

La présente addition a précisément pour objet un circuit  
d'interfaçage permettant d'adapter les signaux délivrés par l'auto-  
30 radio et de mettre en oeuvre les fonctions appropriées par des  
moyens simples.

Plus précisément, l'un des buts de la présente addition  
est de proposer un circuit d'interfaçage qui permette de faire  
exécuter la totalité des fonctions logicielles nécessaires par des  
35 moyens préexistants tels qu'un circuit à microcalculateur couram-

ment disponible ou un micro-ordinateur « compatible » du commerce, éventuellement simplifié pour n'en conserver que les éléments essentiels (carte logique).

5 Très avantageusement, le circuit d'interfaçage de l'invention comportera également des moyens permettant, à partir de signaux délivrés par le microcalculateur, de piloter un afficheur tel qu'une barrette de caractères alphanumériques à cristaux liquides.

10 On voit ainsi que seul le circuit d'interfaçage de l'invention sera spécifique, la totalité des autres éléments (autoradio, microcalculateur et afficheur) étant des éléments standards disponibles dans le commerce et produits en grande série, donc de très bas coût.

15 Par ailleurs, on verra que, dans un mode de réalisation préférentiel, le circuit d'interfaçage de l'invention communique suivant la norme RS-232C avec le microcalculateur (en émission vers celui-ci pour lui transférer les données brutes à traiter, et en réception pour recevoir les données à présenter sur l'afficheur) ; cette norme est une norme d'usage universel, qui permettra donc de faire coopérer le circuit d'interfaçage de l'invention et son autoradio  
20 associé avec une très grande variété de microcalculateurs sans nécessiter aucune adaptation particulière du circuit, les seules adaptations étant des adaptations logicielles internes au microcalculateur et donc aisées à mettre en oeuvre.

25 Selon l'invention, le circuit est caractérisé en ce qu'il est relié à l'autoradio et à des moyens de traitement numérique des données et en ce qu'il comprend un premier étage recevant en entrée, en provenance de l'autoradio, d'une part un signal d'horloge et d'autre part les informations de signal numérique sous forme d'un flux série de données synchrone séquencé sur ce signal d'horloge et  
30 délivrant en sortie ces mêmes informations de signal numérique sous forme d'un flux de données parallèle asynchrone, ce premier étage comprenant deux registres à décalage semblables et des moyens de commande opérant de telle sorte que les registres soient chargés successivement et alternativement par des portions du flux  
35 de données synchrone, le contenu de l'un des registres étant, après

achèvement du chargement, lu sous forme parallèle pendant que l'autre registre est en cours de chargement, et inversement, les informations en sortie de ce premier étage étant ensuite décodées et discriminées par les moyens de traitement délivrant aux moyens  
5 d'affichage des signaux correspondants.

Très avantageusement, le circuit d'interfaçage comprend en outre un second étage recevant en entrée le flux de données parallèle asynchrone délivré par le premier étage et délivrant en sortie un flux de données série asynchrone contrôlé aux normes RS-  
10 232C pour émission vers les moyens de traitement.

Dans ce cas, de préférence, le second étage reçoit en outre en entrée, depuis les moyens de traitement, un flux de données série aux normes RS-232C et transforme ce flux série reçu en un flux parallèle propre à contrôler les moyens d'affichage.  
15

◇

On va maintenant donner un exemple détaillé de réalisation de l'invention, en référence aux dessins annexés.

20 La figure 1 est une vue schématique d'ensemble du circuit d'interfaçage de l'invention et des différents organes avec lesquels il coopère.

La figure 2 est une représentation schématique interne du circuit d'interfaçage de l'invention montrant les deux étages  
25 utilisés et les différents connecteurs.

La figure 3 est un chronogramme montrant l'évolution dans le temps des divers signaux de commande produits par le premier étage du circuit d'interfaçage de l'invention.

30 La figure 4 montre le détail des éléments constituant le premier étage du circuit d'interfaçage de l'invention.

La figure 5 montre le détail des éléments constituant le second étage du circuit d'interfaçage de l'invention.

◇

La figure 1 est une vue générale de l'ensemble des éléments permettant la réception et l'affichage des informations de guidage constituant la partie de réception, montée à bord des véhicules, du système de diffusion d'informations de guidage exposé au brevet principal, auquel on se reportera pour de plus amples détails.

Cet ensemble s'organise autour d'un circuit d'interfaçage spécifique 100 qui fait l'objet de la présente invention ; ce circuit 100 reçoit des informations en provenance de la sortie de données numériques (« voies de données à utilisation externe » dans la terminologie de la norme RDS) d'une autoradio 200, qui est une autoradio du commerce, non modifiée, équipée de circuits RDS permettant d'assurer la séparation entre des données audio et des données numériques transmises simultanément par une même station de radiodiffusion.

Le circuit d'interfaçage 100 émet et reçoit des données en direction et en provenance de moyens de traitement 300, qui peuvent être constitués d'un micro-ordinateur classique (par exemple de type dit « compatible »), non modifié ou bien simplifié pour n'en conserver que les éléments essentiels (carte logique uniquement, c'est-à-dire comprenant l'unité centrale, les mémoires vive et morte et leurs circuits de commande, les circuits permettant de communiquer avec le monde extérieur) ; les moyens de calcul 300 peuvent être également constitués d'une carte comportant un circuit microcalculateur de type classique, architecturé également de façon classique.

Les moyens de calcul 300 peuvent avantageusement être reliés à un circuit de synthèse vocale 310 délivrant des messages directement perceptibles par le conducteur sur un haut-parleur 311.

Les informations de guidage routier ou urbain sont également affichées sur un afficheur 400, par exemple une barrette de caractères alphanumériques à cristaux liquides, piloté de préférence par des signaux délivrés par les moyens de calcul 300 via le circuit d'interfaçage 100 (ce circuit agissant alors en réception vis-à-vis des moyens de calcul 300).

Les données de paramétrage par le conducteur (choix de

l'itinéraire, demande de situation pour un noeud de circulation particulier, etc.) sont introduites directement dans les moyens de calcul 300 par exemple par un pavé numérique 320.

5 La figure 2 montre de façon schématique la structure interne du circuit d'interfaçage 100. Celui-ci comprend essentiellement deux étages 110, 120 et trois connecteurs 111, 121 et 122.

10 Le rôle du premier étage 110 est essentiellement de recevoir, via le connecteur 111, le flux de données en provenance de l'autoradio 200 et de transformer ces données, qui arrivent sous forme d'un flux de données série synchrone en un flux de données parallèle asynchrone sur un bus 115.

Le second étage 120 assure deux fonctions.

15 En premier lieu, il reçoit le flux de données parallèle asynchrone produit par le premier étage 110 et transforme ce flux en un flux de données série asynchrones aux normes RS-232C pour émission vers les moyens de calcul 300.

20 En second lieu, il reçoit des moyens de calcul 300 des signaux aux normes RS-232C qui correspondent aux seules informations devant être délivrées au conducteur, c'est-à-dire après filtrage, correction d'erreur et discrimination ; l'étage 120 convertit ce flux de données série RS-232C en signaux parallèles appliqués, via le connecteur 122, aux différentes bornes de l'afficheur 400 en assurant les adaptations nécessaires pour que ces signaux soient rendus compatibles avec les entrées de l'afficheur 400.

25 On va maintenant décrire en détail la structure des deux étages 110 et 120, respectivement en référence aux figures 4 et 5.

30 Le premier étage 110, illustré de façon simplifiée figure 4 (seuls ont été représentées les lignes correspondant aux différents signaux logiques produits, abstraction faite des lignes de masse, d'alimentation, etc.).

35 Cet étage reçoit de l'autoradio, par le connecteur 111, d'une part un signal CLK qui est le signal de l'horloge associé au signal RDS et dont la fréquence est de 1187,5 Hz (c'est-à-dire la fréquence de la sous-porteuse RDS, 57 kHz, divisée par 48), et d'autre part un signal DATA qui constitue l'information RDS

proprement dite. Conformément aux normes RDS, ce signal DATA est un signal logique dont la valeur (0 ou 1) pourra changer durant le flanc montant du signal CLK ; les deux signaux CLK et DATA sont des signaux compatibles TTL (le zéro logique correspondant à zéro volt et le un logique correspondant à cinq volts) qui peuvent  
5 donc directement attaquer les différents circuits de l'étage 110.

L'étage 110 va transformer le signal série DATA à 1187,5 bits/s, synchrone avec le signal CLK, en une information parallèle sur huit bits, asynchrone, sur un bus interne 50.

10 Du fait du fonctionnement asynchrone, il serait normalement impossible de garantir que l'ensemble des informations RDS disponibles en sortie de l'autoradio seront émises sans perte sur le bus 115 puis vers les moyens de calcul.

Afin de remédier à cet inconvénient, l'étage 110 prévoit  
15 deux circuits semblables 113, 114 et 113', 114', respectivement, commandés par un circuit 112 assurant le basculement entre ces deux circuits semblables. L'étage 110 pourra donc, simultanément, recevoir l'information RDS et la transférer sur le bus 115 sans perte, les deux circuits semblables fonctionnant en mode « double tampon »  
20 ou « ping-pong ».

Plus précisément, les données arrivant sur la borne DATA du connecteur 111 sont appliquées à chacune des entrées de données de deux registres à décalage 113, 113' (par exemple, des *HC 164*) délivrant en sortie huit bits simultanés appliqués à un  
25 registre tampon respectif 114, 114' (par exemple, des *HC 241*) dont les sorties sont reliées à un bus commun 115. Les registres à décalage 113, 113' et les tampons 114, 114' sont contrôlés par un circuit de commande 112 recevant en entrée le signal CLK d'horloge RDS et délivrant en sortie aux registres à décalage 113, 113' des signaux  
30 d'horloge modifiés CLK1 et CLK2 (illustrés sur le chronogramme de la figure 3) et aux tampons 114, 114' des signaux de commande Q et Q/.

Comme on peut le voir sur le chronogramme de la figure 3, le signal d'horloge CLK est tout d'abord divisé par huit par le diviseur IC1 (par exemple, un *HC 161*) ; ce signal divisé, ainsi que son  
35

signal complémenté correspondant, sont ensuite ajoutés logiquement au signal CLK pour produire les signaux CLK1 et CLK2 appliqués respectivement aux registres à décalage 113 et 113'.

5 On voit ainsi que, pendant une période de huit impulsions d'horloge, on assurera le séquençement du registre à décalage 113 mais non celui du registre à décalage 113', et inversement pendant la période suivante de huit impulsions d'horloge.

10 Pendant que l'un des registres à décalage (par exemple, le registre à décalage 113) est séquençé, et donc en cours de chargement, l'autre registre (dans ce cas, le registre 113') est lu en sortie par l'intermédiaire de son étage tampon (ici, 114') qui est alors activé par les signaux Q et Q/ produits également par le circuit 112 : la séquence de huit bits qui avait été chargée dans le registre à décalage 113 au cours de la période de huit impulsions d'horloge immédiatement précédente est ainsi appliquée, en parallèle, sur le bus 15 115 ; pendant ce temps le tampon 114, dont les entrées de commande Q et Q/ sont inversées par rapport à celles du tampon 114', verra sa sortie mise en haute impédance pour ne pas perturber le fonctionnement de l'autre registre 114' et donc les informations 20 appliquées sur le bus 115 (les sorties des tampons 114, 114' sont des sorties en logique « trois états »).

Les différents circuits IC1 à IC5 constituant le circuit de commande 112 sont des bascules et inverseurs en eux-mêmes classiques (par exemple IC1 : *HC 161*, IC2 : *HC 138*, IC3 : *HC 74*, IC4 : 25 *HC 04* et IC5 : *HC 08*) configurés de manière à produire les différents signaux de commande CLK1, CLK2, Q et Q/ suivant la séquence expliquée plus haut ; la combinaison des différents circuits résulte de manière directe des fonctions propres de ceux-ci et ne sera pas décrite dans le détail.

30 La figure 3 montre le détail du second étage 120.

La fonction première de ce second étage 120 est de transformer les données parallèles présentes sur le bus interne 115 en données série transmises vers des moyens de calcul extérieurs 300 conformément à la norme universelle RS-232C via le connecteur 35 121.

A cet effet, on utilise un circuit UART (*Universal Asynchronous Receiver-Transmitter* : émetteur/récepteur asynchrone universel) 123, par exemple un *AY3-1015* configuré de manière appropriée, de manière à délivrer sur une borne TXD (*Transmit Data* : émission de données) un flux de données série asynchrone à une cadence déterminée par une base de temps 124 réglée à une fréquence compatible avec les possibilités des moyens de traitement 300, par exemple une cadence de 9600 bits/secondes.

L'UART 123 est paramétré par un jeu de commutateurs 125 permettant de déterminer le nombre de bits renvoyé (5,6,7 ou 8), l'existence ou non d'un contrôle de parité et, si tel est le cas, le caractère pair ou impair de la parité).

L'autre fonction de l'étage 120 est de recevoir des données en provenance des moyens de calcul 300, également sous forme d'un flux série à la norme RS-232C, et de transformer ce flux série en données parallèles permettant, via le connecteur 122, de commander l'afficheur à cristaux liquides.

On utilise le même circuit UART 123, mais fonctionnant en récepteur de signaux ; les signaux reçus sur la borne RXD (*Receive Data* : réception des données) du connecteur 121 sont adaptés en niveau et en impédance par un étage 126 et appliqués directement à l'UART 123, qui délivre directement en sortie, sur ses bornes RD0 à RD7, les huit bits servant à l'affichage des données. Ces huit bits comprennent par exemple quatre bits de données (un octet étant alors transféré en deux fois) et trois bits de contrôle, un bit restant inutilisé. Ces signaux sont appliqués directement à la barrette à cristaux liquides via un simple tampon 128 (par exemple, un *74LS241*).

L'UART 123, et donc le circuit d'interfaçage de l'invention, peut fonctionner soit de façon autonome soit sous le contrôle des moyens de calcul 300.

Dans ce dernier cas, on utilise les signaux CTS (*Clear To Send* : prêt à émettre) et RTS (*Request To Send* : demande d'émission) de la norme RS-232C. Le signal CTS, reçu en provenance des moyens de calcul 300, et le signal RTS, émis en direction des moyens

de calcul 300, sont gérés à l'égard de l'UART 123 par un circuit 127 ; ce circuit est, en lui-même, d'un schéma classique préconisé pour un UART de type *AY3-1015*, et on ne le décrira donc pas en détail.

5                   On notera simplement que, pour le mettre en service, il sera nécessaire d'ouvrir la connexion 129, qui permet d'assurer la commutation entre un fonctionnement autonome de l'étage 120 (liaison 129 établie) et un fonctionnement non autonome, avec échange des signaux RTS et CTS (liaison 129 supprimée) sous le  
10                   contrôle des moyens de calcul 300.

                  On va maintenant décrire brièvement la manière dont les signaux transmis par le circuit d'interfaçage de l'invention aux moyens de calcul sont traités par ces derniers.

                  On notera que l'ensemble des fonctions logicielles est  
15                   exécuté par ces moyens de calcul, et donc que le circuit d'interfaçage de l'invention — qui est le seul sous-ensemble spécifique de l'ensemble de réception — est chargé de l'exécution de seules fonctions matérielles, ce qui permet d'en réduire d'autant le coût et la complexité.

20                   Préalablement, les moyens de calcul dialoguent avec le conducteur en posant sur l'afficheur un certain nombre de questions auxquelles le conducteur pourra répondre en appuyant sur les touches d'un pavé numérique 320. On pourra notamment répertorier les différents noeuds de circulation importants par des codes numériques donnés par une carte ou une table mise à disposition du conducteur.  
25

                  Par exemple, le conducteur pourra demander la sélection des informations correspondant à un itinéraire donné en indiquant le point de départ et le point d'arrivée (les moyens de calcul se chargeant alors de déterminer les tronçons et noeuds de circulation importants correspondants), ou bien introduire un numéro de  
30                   tronçon ou de noeud de circulation unique pour obtenir les informations concernant ce seul point.

                  Après ce dialogue, les moyens de calcul vont effectuer le  
35                   traitement proprement dit des signaux délivrés par le circuit

d'interfaçage 100.

Tout d'abord, dans le flot continu de données qui leur est transmis de manière asynchrone, ils vont effectuer une recherche du début de la trame et assurer un calage et une synchronisation sur celui-ci ; la norme RDS prévoit à cet effet, dans chaque bloc de 104 bits, quatre trames de 26 bits comprenant chacune 16 bits de données proprement dites et 10 bits de contrôle et de synchronisation configurés de façon bien précise. Ce sont ces bits de contrôle et de synchronisation que les moyens de calcul vont rechercher dans le flux ininterrompu de données qu'ils reçoivent, afin de pouvoir extraire les différents mots de données successifs de chaque trame RDS successive transmise.

On opère ensuite un contrôle d'erreur et, éventuellement, une correction lorsque celle-ci est possible (on utilise en effet des codes redondants de détection des erreurs).

On vérifie ensuite, d'après les informations d'identification de la station contenues dans le flux de données RDS, que l'on se trouve bien sur la bonne station, c'est-à-dire sur celle qui émet les données de guidage des automobilistes et non sur une autre station qui n'émet pas de telles données. En cas d'erreur, un message est appliqué à l'afficheur 400 pour demander au conducteur de modifier l'accord de son autoradio.

On opère ensuite le décodage spécifique proprement-dit : tout d'abord, on extrait du flux de données RDS les seules informations qui concernent le guidage, en filtrant toutes les autres informations systématiquement ou optionnellement transmises par le système RDS (nom de la station, fréquence des émetteurs les plus proches, identification en clair de l'émetteur, date et heure, informations de radiotexte, etc.).

Ensuite, parmi l'ensemble de ces données de guidage, on extrait les seules informations qui concernent le ou les tronçons ou noeuds de circulation préalablement sélectionnés au moment du dialogue avec le conducteur.

L'état des noeuds ou des tronçons ainsi sélectionnés est alors transmis en clair au conducteur sur l'afficheur 400 et/ou par

des moyens à synthèse vocale (circuit 310 de la figure 1) directement pilotés par les moyens de calcul 300.

5 On peut ainsi afficher l'identification en clair du tronçon ou du noeud de circulation, suivie de son état correspondant, également en clair ; par exemple, les états peuvent être : « fluide », « ralenti », « dense » ou « bouchon » (valeurs générées automatiquement par le système de collecte des données), « déconseillé » ou « interdit » (états forçables depuis un poste de commande), ou un état « non renseigné ».

10 De telles informations peuvent être aisément présentées sur un afficheur, d'un type couramment disponible, de 1 ou 2 lignes de 40 caractères alphanumériques.

---

15

20

25

30

35

## REVENDICATIONS

1. Un circuit d'interfaçage pour la mise en oeuvre d'un système selon l'une des revendications du brevet principal, système  
5 dans lequel une séquence défilante d'informations est diffusée par voie hertzienne par un procédé de diffusion de données numériques à sous-porteuse ajoutée à un signal d'émission de radiodiffusion, les récepteurs à bord des véhicules étant des autoradios équipées d'un décodeur assurant la séparation des informations de signal numé-  
10 rique d'avec le signal de programme audio,

circuit (100) caractérisé en ce qu' il est relié au récepteur de radiodiffusion (200) et à des moyens (300) de traitement numérique des données, et en ce qu'il comprend un premier étage (110) recevant en entrée, en provenance de l'autoradio, d'une part un signal  
15 d'horloge (CLK) et d'autre part les informations de signal numérique (DATA) sous forme d'un flux série de données synchrone séquencé sur ce signal d'horloge et délivrant en sortie ces mêmes informations de signal numérique sous forme d'un flux de données parallèle asynchrone, ce premier étage comprenant deux registres à décalage (113,  
20 113') semblables et des moyens de commande (112) opérant de telle sorte que les registres soient chargés successivement et alternativement par des portions du flux de données synchrone, le contenu de l'un des registres étant, après achèvement du chargement, lu sous forme parallèle pendant que l'autre registre est en cours de charge-  
25 ment, et inversement,

les informations en sortie de ce premier étage étant ensuite décodées et discriminées par les moyens de traitement délivrant à des moyens d'affichage (400) des signaux correspondants.

30 2. Le circuit d'interfaçage de la revendication 1, comprenant en outre un second étage (120) recevant en entrée le flux de données parallèle asynchrone délivré par le premier étage (110) et délivrant en sortie un flux de données série asynchrone (TXD) contrôlé aux normes RS-232C pour émission vers les moyens de traite-  
35 ment.

3. Le circuit d'interfaçage de la revendication 2, dans lequel le second étage (120) reçoit en entrée, depuis les moyens de traitement, un flux de données série (RXD) aux normes RS-232C et transforme ce flux série reçu en un flux parallèle propre à contrôler les moyens d'affichage (400).

---

10

15

20

25

30

35

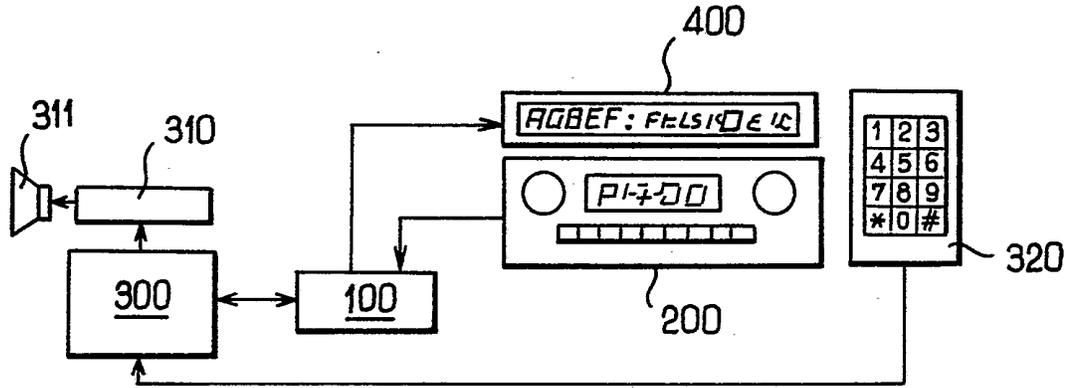


FIG. 1

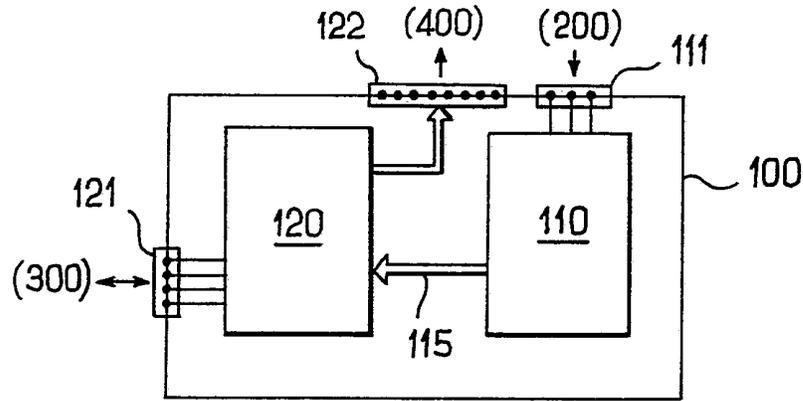


FIG. 2

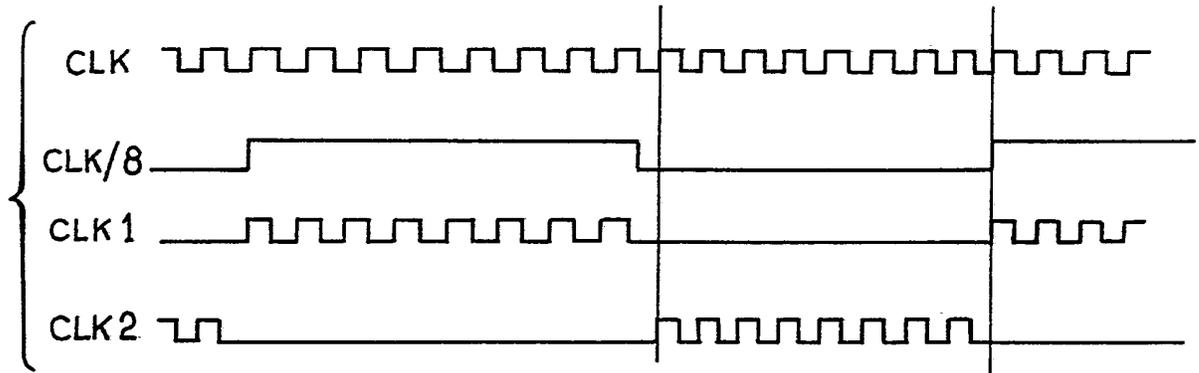


FIG. 3

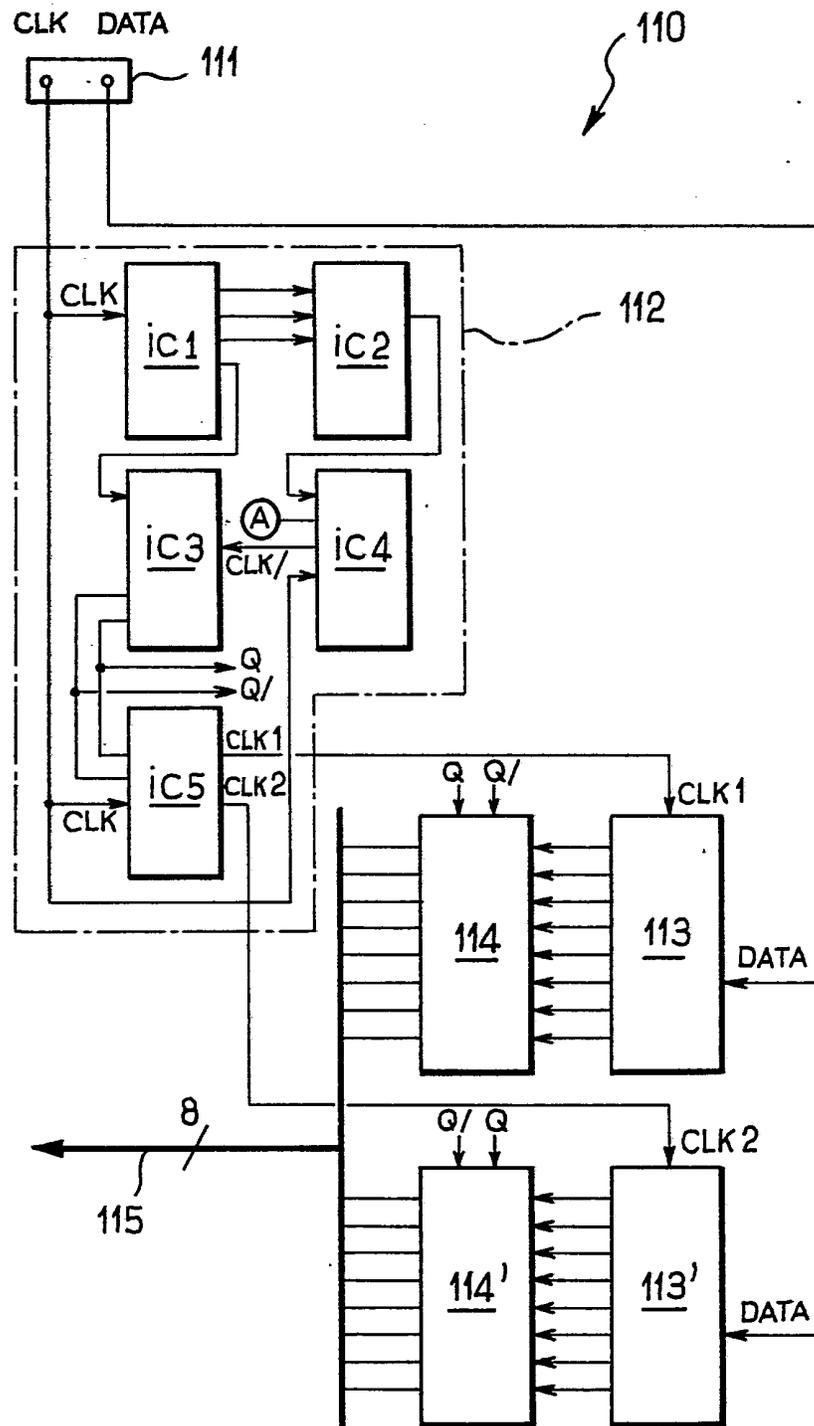


FIG. 4

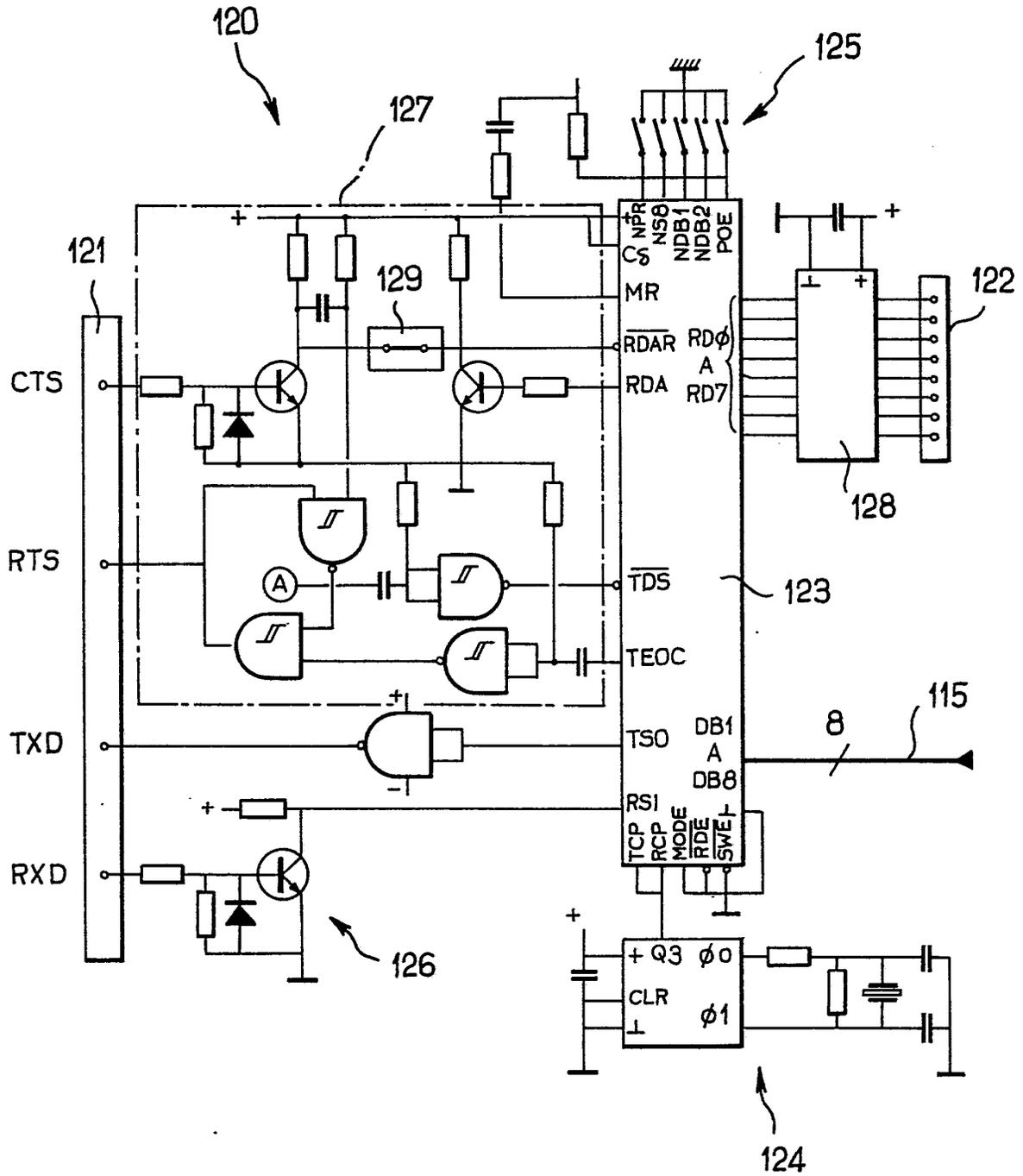


FIG. 5

INSTITUT NATIONAL  
de la  
PROPRIETE INDUSTRIELLE

**RAPPORT DE RECHERCHE**  
établi sur la base des dernières revendications  
déposées avant le commencement de la recherche

FR 8911205  
FA 430988

DOCUMENTS CONSIDERES COMME PERTINENTS		Revendications concernées de la demande examinée
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes	
Y	CH-A- 665 516 (MÜLLER) * Totalité du document *	1-3
Y	EP-A-0 067 384 (DIGITAL EQUIPMENT CORP.) * Page 14, ligne 18 - page 20, ligne 12; figure 1; résumé *	1-3
A	EP-A-0 230 066 (S.A. LA RADIOTECHNIQUE INDUSTRIELLE ET COMMERCIALE et al.) * Page 11, ligne 24 - page 12, ligne 14; figure 5 *	1-3
A	GB-A-2 050 767 (BLAUPUNKT-WERKE-GmbH) * Revendications *	1
A	FR-A-2 554 618 (THOMSON-BRANDT) * Revendications *	1
A	EP-A-0 263 332 (ROBERT BOSCH GmbH) * Totalité du document *	1
		DOMAINES TECHNIQUES RECHERCHES (Int. Cl.5)
		G 08 G H 03 M
Date d'achèvement de la recherche		Examineur
08-05-1990		REEKMANS M. V.
<p><b>CATEGORIE DES DOCUMENTS CITES</b></p> <p>X : particulièrement pertinent à lui seul                  Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie                  A : pertinent à l'encontre d'au moins une revendication ou arrière-plan technologique général                  O : divulgation non-écrite                  P : document intercalaire</p> <p>T : théorie ou principe à la base de l'invention                  E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure.                  D : cité dans la demande                  L : cité pour d'autres raisons                  &amp; : membre de la même famille, document correspondant</p>		

EPO FORM 1503 03.82 (P0413)