(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2018년03월23일
(11) 등록번호 10-1841812
(24) 등록일자 2018년03월19일

(51) 국제특허분류(Int. Cl.)
H04N 19/70 (2014.01)
(21) 출원번호 10-2014-7032723
(22) 출원일자(국제) 2013년04월26일
심사청구일자 2017년09월14일
(85) 번역문제출일자 2014년11월21일
(65) 공개번호 10-2015-0008144
(43) 공개일자 2015년01월21일
(86) 국제출원번호 PCT/US2013/038450
(87) 국제공개번호 WO 2013/163569
국제공개일자 2013년10월31일
(30) 우선권주장
13/870,846 2013년04월25일 미국(US)
61/639,823 2012년04월27일 미국(US)
(56) 선행기술조사문헌
Ye-Kui Wang et al., 'On bitstreams starting with CRA pictures', (JCTVC-H0496), JCT-VC of ITU-T SG16 WP3 and ISO/IEC JTC1/SC29/WG11 8th Meeting: San José, CA, USA, 2012.2.10.*
(뒷면에 계속)

(73) 특허권자
퀄컴 인코포레이티드
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
(72) 발명자
왕 예-쿠이
미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775
(74) 대리인
특허법인코리아나

전체 청구항 수 : 총 32 항 심사관 : 조우연

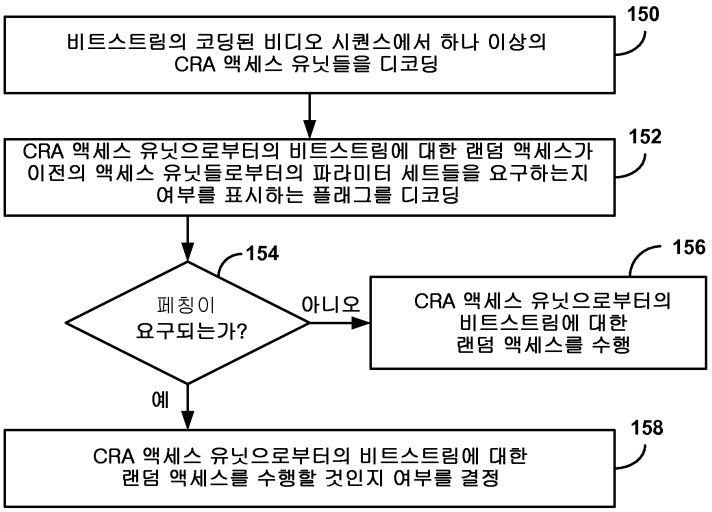
(54) 발명의 명칭 **비디오 코딩에서 클린 랜덤 액세스 픽처들로부터의 전체 랜덤 액세스**

(57) 요 약

본 개시의 기법들은 비트스트림에서 특정 액세스 유닛으로부터 랜덤 액세스를 수행하는 것이 이전의 액세스 유닛들로부터 파라미터 세트들의 페칭을 필요로 하는지의 표시를 제공한다. 클린 랜덤 액세스 (CRA) 픽처는 코딩된 비디오 시퀀스 내의 임의의 포인트에 위치될 수 있고 비디오 디코더의 디코딩된 픽처 버퍼 (DPB) 를 클리닝하

(뒷면에 계속)

대 표 도 - 도7



지 않는다. CRA 픽처로부터 랜덤 액세스 디코딩을 수행하기 위하여, 비디오 디코더는 CRA 픽처에 선행하는 이용가능하지 않은 액세스 유닛들에 포함된 하나 이상의 파라미터 세트들을 폐칭할 필요가 있을 수도 있다. 그 기법들은 이전의 액세스 유닛들에 포함된 파라미터 세트들이 그 픽처로부터 랜덤 액세스를 수행하기 위하여 필요한지를 나타내는, 각 CRA 픽처에 대한, 표시를 제공한다. 이전의 액세스 유닛들로부터 파라미터 세트들이 특정 CRA 픽처로부터 랜덤 액세스를 위해 필요하지 않을 때, 비디오 디코더는 그 픽처로부터 랜덤 액세스를 수행하는 것을 결정할 수도 있다.

(56) 선행기술조사문헌

TK Tan, 'Clean decoding refresh definition and decoding process.', (JCTVC-F381), JCT-VC of ITU-T SG16 WP3 and ISO/IEC JTC1/SC29/WG11 6th Meeting: Torino, 14-22 July, 2011

S. Deshpande et al., "Signaling of CRA Pictures," (JCTVC-I0278) JCT-VC of ITU-T SG16 WP3 and ISO/IEC JTC1/SC29/WG11 9th Meeting: Geneva, CH, 2012.4.27.-5.7.

US20100246662 A1

US20110216836 A1

*는 심사관에 의하여 인용된 문헌

명 세 서

청구범위

청구항 1

비디오 데이터를 디코딩하는 방법으로서,

특정 클린 랜덤 액세스 (CRA) 액세스 유닛으로부터의 비트스트림에 대한 랜덤 액세스가 상기 특정 CRA 액세스 유닛 또는 후속 액세스 유닛들을 디코딩하기 위하여 이전의 액세스 유닛들로부터 하나 이상의 파라미터 세트들을 필요로 하는지 여부를 표시하는 신택스 엘리먼트를 보충 강화 정보 (SEI) 메시지에서 디코딩하는 단계로서, 상기 특정 CRA 액세스 유닛은 상기 비트스트림의 코딩된 비디오 시퀀스 내의 임의의 포인트에 위치되는, 상기 신택스 엘리먼트를 보충 강화 정보 (SEI) 메시지에서 디코딩하는 단계; 및

이전의 액세스 유닛들로부터 파라미터 세트들이 필요하지 않다는 것을 나타내는 상기 신택스 엘리먼트에 기초하여, 상기 이전의 액세스 유닛들로부터 파라미터 세트들을 폐칭하지 않고서 상기 특정 CRA 액세스 유닛으로부터 상기 비트스트림에 대한 랜덤 액세스를 수행하는 단계

를 포함하는, 비디오 데이터를 디코딩하는 방법.

청구항 2

제 1 항에 있어서,

이전의 액세스 유닛들로부터 파라미터 세트들이 필요하다는 것을 나타내는 상기 신택스 엘리먼트에 기초하여, 상기 특정 CRA 액세스 유닛으로부터 상기 비트스트림에 대한 랜덤 액세스를 수행할지 여부를 결정하는 단계를 더 포함하는, 비디오 데이터를 디코딩하는 방법.

청구항 3

제 2 항에 있어서,

이전의 액세스 유닛들로부터 파라미터 세트들을 폐칭하지 않고서 또 다른 랜덤 액세스 포인트 (RAP) 픽처로부터 이용가능한 상기 비트스트림에 대한 랜덤 액세스에 기초하여, 상기 이전의 액세스 유닛들로부터 상기 파라미터 세트들을 폐칭하는 것을 피하기 위하여 상기 특정 CRA 액세스 유닛으로부터 상기 비트스트림에 대한 랜덤 액세스를 수행하지 않는 것을 결정하는 단계를 더 포함하는, 비디오 데이터를 디코딩하는 방법.

청구항 4

제 2 항에 있어서,

이용가능하지 않은 또 다른 랜덤 액세스 포인트 (RAP) 픽처로부터의 상기 비트스트림에 대한 랜덤 액세스에 기초하여, 상기 이전의 액세스 유닛들로부터 상기 파라미터 세트들을 폐칭한 후에 상기 특정 CRA 액세스 유닛으로부터 상기 비트스트림에 대한 랜덤 액세스를 수행하는 것을 결정하는 단계를 더 포함하는, 비디오 데이터를 디코딩하는 방법.

청구항 5

제 1 항에 있어서,

이전의 액세스 유닛들에 대한 파라미터 세트들이 필요하지 않다는 것을 나타내는 상기 신택스 엘리먼트에 기초하여, 상기 특정 CRA 액세스 유닛은 상기 특정 CRA 액세스 유닛 또는 후속 액세스 유닛들을 디코딩하기 위해 필요한 모든 파라미터 세트들을 포함하는, 비디오 데이터를 디코딩하는 방법.

청구항 6

제 1 항에 있어서,

상기 신택스 엘리먼트는 상기 비트스트림에 포함된 하나 이상의 CRA 액세스 유닛들의 각각에 대한 신택스 엘리

먼트를 포함하는, 비디오 데이터를 디코딩하는 방법.

청구항 7

제 1 항에 있어서,

상기 이전의 액세스 유닛들은, 디코딩 순서 또는 출력 순서 중 하나에서 상기 특정 CRA 액세스 유닛에 선행하는 액세스 유닛들인, 비디오 데이터를 디코딩하는 방법.

청구항 8

제 7 항에 있어서,

상기 특정 CRA 액세스 유닛으로부터 수행되는 상기 비트스트림에 대한 랜덤 액세스에 기초하여, 상기 이전의 액세스 유닛들은 디코딩되지 않고, 디코딩 순서 또는 출력 순서 중 하나에서 상기 특정 CRA 액세스 유닛에 후속한 액세스 유닛들에 대한 참조 픽처들로서의 사용을 위해 상기 디코딩된 픽처 버퍼 (DPB) 에서 이용가능하지 않은, 비디오 데이터를 디코딩하는 방법.

청구항 9

제 7 항에 있어서,

상기 코딩된 비디오 시퀀스에서 상기 특정 CRA 액세스 유닛에 선행하는 랜덤 액세스 포인트 (RAP) 픽처로부터 수행되는 상기 비트스트림에 대한 랜덤 액세스에 기초하여, 상기 이전의 액세스 유닛들은 디코딩되고, 디코딩 순서 또는 출력 순서 중 하나에서 상기 특정 CRA 액세스 유닛에 후속한 액세스 유닛들에 대한 참조 픽처들로서의 사용을 위해 상기 디코딩된 픽처 버퍼 (DPB) 에서 이용가능한, 비디오 데이터를 디코딩하는 방법.

청구항 10

비디오 데이터를 인코딩하는 방법으로서,

코딩된 비디오 시퀀스에서 하나 이상의 클린 랜덤 액세스 (CRA) 액세스 유닛들을 비트스트림에서 인코딩하는 단계로서, 상기 CRA 액세스 유닛들은 상기 비트스트림의 상기 코딩된 비디오 시퀀스내의 임의의 포인트에 위치되는, 상기 하나 이상의 클린 랜덤 액세스 (CRA) 액세스 유닛들을 비트스트림에서 인코딩하는 단계; 및

특정 CRA 액세스 유닛으로부터 상기 비트스트림에 대한 랜덤 액세스가 상기 특정 CRA 액세스 유닛 또는 후속 액세스 유닛들을 디코딩하기 위해 이전의 액세스 유닛들로부터 하나 이상의 파라미터 세트들을 필요로 하는지 여부를 나타내는 신택스 엘리먼트를 보충 강화 정보 (SEI) 메시지에서 인코딩하는 단계로서, 이전의 액세스 유닛들로부터 파라미터 세트들이 필요하지 않다는 것을 나타내는 상기 신택스 엘리먼트에 기초하여, 상기 특정 CRA 액세스 유닛으로부터의 상기 비트스트림에 대한 랜덤 액세스가 상기 이전의 액세스 유닛들로부터 파라미터 세트들을 폐칭하지 않고서 수행될 수 있는, 상기 신택스 엘리먼트를 보충 강화 정보 (SEI) 메시지에서 인코딩하는 단계

를 포함하는, 비디오 데이터를 인코딩하는 방법.

청구항 11

제 10 항에 있어서,

이전의 액세스 유닛들로부터 파라미터 세트들이 필요하다는 것을 나타내는 상기 신택스 엘리먼트에 기초하여, 상기 이전의 액세스 유닛들로부터 상기 파라미터 세트들을 폐칭한 후에 상기 특정 CRA 액세스 유닛으로부터 상기 비트스트림에 대한 랜덤 액세스가 수행될 수 있는, 비디오 데이터를 인코딩하는 방법.

청구항 12

제 10 항에 있어서,

이전의 액세스 유닛들에 대한 파라미터 세트들이 필요하지 않다는 것을 나타내는 상기 신택스 엘리먼트에 기초하여, 상기 특정 CRA 액세스 유닛은 상기 특정 CRA 액세스 유닛 또는 후속 액세스 유닛들을 디코딩하기 위해 필요한 모든 파라미터 세트들을 포함하는, 비디오 데이터를 인코딩하는 방법.

청구항 13

제 10 항에 있어서,

상기 신택스 엘리먼트는 상기 비트스트림에 포함된 하나 이상의 CRA 액세스 유닛들의 각각에 대한 신택스 엘리먼트를 포함하는, 비디오 데이터를 인코딩하는 방법.

청구항 14

제 10 항에 있어서,

상기 이전의 액세스 유닛들은, 디코딩 순서 또는 출력 순서 중 하나에서 상기 특정 CRA 액세스 유닛에 선행하는 액세스 유닛들인, 비디오 데이터를 인코딩하는 방법.

청구항 15

비디오 데이터를 코딩하기 위한 비디오 코딩 디바이스로서,

비디오 데이터를 저장하도록 구성된 메모리; 및

하나 이상의 프로세서들을 포함하고,

상기 하나 이상의 프로세서들은

특정 클린 랜덤 액세스 (CRA) 액세스 유닛으로부터의 비트스트림에 대한 랜덤 액세스가 상기 특정 CRA 액세스 유닛 또는 후속 액세스 유닛들을 디코딩하기 위하여 이전의 액세스 유닛들로부터 하나 이상의 파라미터 세트들을 필요로 하는지 여부를 나타내는 신택스 엘리먼트를 보충 강화 정보 (SEI) 메시지에서 코딩하는 것으로서, 상기 특정 CRA 액세스 유닛은 상기 비트스트림의 코딩된 비디오 시퀀스내의 임의의 포인트에 위치되는, 상기 신택스 엘리먼트를 보충 강화 정보 (SEI) 메시지에서 코딩하고,

이전의 액세스 유닛들로부터 파라미터 세트들이 필요하지 않다는 것을 나타내는 상기 신택스 엘리먼트에 기초하여, 상기 이전의 액세스 유닛들로부터 파라미터 세트들을 페칭하지 않고서 상기 특정 CRA 액세스 유닛으로부터 상기 비트스트림에 대한 랜덤 액세스를 수행하도록 구성된, 비디오 코딩 디바이스.

청구항 16

제 15 항에 있어서,

이전의 액세스 유닛들로부터 파라미터 세트들이 필요하다는 것을 나타내는 상기 신택스 엘리먼트에 기초하여, 상기 프로세서들은 상기 특정 CRA 액세스 유닛으로부터 상기 비트스트림에 대한 랜덤 액세스를 수행할지 여부를 결정하도록 구성되는, 비디오 코딩 디바이스.

청구항 17

제 16 항에 있어서,

이전의 액세스 유닛들로부터 파라미터 세트들을 페칭하지 않고서 또 다른 랜덤 액세스 포인트 (RAP) 픽처로부터 이용가능한 상기 비트스트림에 대한 랜덤 액세스에 기초하여, 상기 프로세서들은 상기 이전의 액세스 유닛들로부터 상기 파라미터 세트들을 페칭하는 것을 피하기 위하여 상기 특정 CRA 액세스 유닛으로부터 상기 비트스트림에 대한 랜덤 액세스를 수행하지 않는 것을 결정하도록 구성되는, 비디오 코딩 디바이스.

청구항 18

제 16 항에 있어서,

이용가능하지 않은 또 다른 랜덤 액세스 포인트 (RAP) 픽처로부터의 상기 비트스트림에 대한 랜덤 액세스에 기초하여, 상기 프로세서들은 상기 이전의 액세스 유닛들로부터 상기 파라미터 세트들을 페칭한 후에 상기 특정 CRA 액세스 유닛으로부터 상기 비트스트림에 대한 랜덤 액세스를 수행하는 것을 결정하도록 구성되는, 비디오 코딩 디바이스.

청구항 19

제 15 항에 있어서,

상기 비디오 코딩 디바이스는 비디오 디코딩 디바이스를 포함하고,

상기 프로세서들은

상기 특정 CRA 액세스 유닛을 포함하는, 상기 비트스트림의 코딩된 비디오 시퀀스에서 하나 이상의 CRA 액세스 유닛들을 디코딩하고;

상기 특정 CRA 액세스 유닛으로부터 상기 비트스트림에 대한 랜덤 액세스가 상기 특정 CRA 액세스 유닛 또는 후속 액세스 유닛들을 디코딩하기 위하여 이전의 액세스 유닛들로부터 하나 이상의 파라미터 세트들을 필요로 하는지 여부를 나타내는 상기 CRA 액세스 유닛들의 각각에 대한 상기 신택스 엘리먼트를 디코딩하도록 구성되는, 비디오 코딩 디바이스.

청구항 20

제 15 항에 있어서,

상기 비디오 코딩 디바이스는 비디오 인코딩 디바이스를 포함하고,

상기 프로세서들은

상기 특정 CRA 액세스 유닛을 포함하는, 상기 비트스트림의 코딩된 비디오 시퀀스에서 하나 이상의 CRA 액세스 유닛들을 인코딩하고;

상기 특정 CRA 액세스 유닛으로부터 상기 비트스트림에 대한 랜덤 액세스가 상기 특정 CRA 액세스 유닛 또는 후속 액세스 유닛들을 디코딩하기 위하여 이전의 액세스 유닛들로부터 하나 이상의 파라미터 세트들을 필요로 하는지 여부를 나타내는 상기 CRA 액세스 유닛들의 각각에 대한 상기 신택스 엘리먼트를 인코딩하도록 구성되는, 비디오 코딩 디바이스.

청구항 21

제 15 항에 있어서,

이전의 액세스 유닛들에 대한 파라미터 세트들이 필요하지 않다는 것을 나타내는 상기 신택스 엘리먼트에 기초하여, 상기 특정 CRA 액세스 유닛은 상기 특정 CRA 액세스 유닛 또는 후속 액세스 유닛들을 디코딩하기 위해 필요한 모든 파라미터 세트들을 포함하는, 비디오 코딩 디바이스.

청구항 22

제 15 항에 있어서,

상기 신택스 엘리먼트는 상기 비트스트림에 포함된 하나 이상의 CRA 액세스 유닛들의 각각에 대한 신택스 엘리먼트를 포함하는, 비디오 코딩 디바이스.

청구항 23

제 15 항에 있어서,

상기 이전의 액세스 유닛들은, 디코딩 순서 또는 출력 순서 중 하나에서 상기 특정 CRA 액세스 유닛에 선행하는 액세스 유닛들인, 비디오 코딩 디바이스.

청구항 24

제 23 항에 있어서,

상기 특정 CRA 액세스 유닛으로부터 수행되는 상기 비트스트림에 대한 랜덤 액세스에 기초하여, 상기 이전의 액세스 유닛들은 디코딩되지 않고, 디코딩 순서 또는 출력 순서 중 하나에서 상기 특정 CRA 액세스 유닛에 후속한 액세스 유닛들에 대한 참조 픽처들로서의 사용을 위해 상기 디코딩된 픽처 버퍼 (DPB) 에서 이용가능하지 않은, 비디오 코딩 디바이스.

청구항 25

제 23 항에 있어서,

상기 코딩된 비디오 시퀀스에서 상기 특정 CRA 액세스 유닛에 선행하는 랜덤 액세스 포인트 (RAP) 픽처로부터 수행되는 상기 비트스트림에 대한 랜덤 액세스에 기초하여, 상기 이전의 액세스 유닛들은 디코딩되고, 디코딩 순서 또는 출력 순서 중 하나에서 상기 특정 CRA 액세스 유닛에 후속한 액세스 유닛들에 대한 참조 픽처들로서의 사용을 위해 상기 디코딩된 픽처 버퍼 (DPB) 에서 이용가능한, 비디오 코딩 디바이스.

청구항 26

비디오 데이터를 코딩하기 위한 비디오 코딩 디바이스로서,

특정 클린 랜덤 액세스 (CRA) 액세스 유닛으로부터의 비트스트림에 대한 랜덤 액세스가 상기 특정 CRA 액세스 유닛 또는 후속 액세스 유닛들을 디코딩하기 위하여 이전의 액세스 유닛들로부터 하나 이상의 파라미터 세트들을 필요로 하는지 여부를 표시하는 신택스 엘리먼트를 보충 강화 정보 (SEI) 메시지에서 코딩하는 수단으로서, 상기 특정 CRA 액세스 유닛은 상기 비트스트림의 코딩된 비디오 시퀀스 내의 임의의 포인트에 위치되는, 상기 신택스 엘리먼트를 보충 강화 정보 (SEI) 메시지에서 코딩하는 수단; 및

이전의 액세스 유닛들로부터 파라미터 세트들이 필요하지 않다는 것을 나타내는 신택스 엘리먼트에 기초하여, 상기 이전의 액세스 유닛들로부터 파라미터 세트들을 폐칭하지 않고서 상기 특정 CRA 액세스 유닛으로부터 상기 비트스트림에 대한 랜덤 액세스를 수행하는 수단

을 포함하는, 비디오 코딩 디바이스.

청구항 27

제 26 항에 있어서,

이전의 액세스 유닛들로부터 파라미터 세트들이 필요하다는 것을 나타내는 상기 신택스 엘리먼트에 기초하여, 상기 특정 CRA 액세스 유닛으로부터 상기 비트스트림에 대한 랜덤 액세스를 수행할지 여부를 결정하는 수단을 더 포함하는, 비디오 코딩 디바이스.

청구항 28

제 26 항에 있어서,

이전의 액세스 유닛들에 대한 파라미터 세트들이 필요하지 않다는 것을 나타내는 상기 신택스 엘리먼트에 기초하여, 상기 특정 CRA 액세스 유닛은 상기 특정 CRA 액세스 유닛 또는 후속 액세스 유닛들을 디코딩하기 위해 필요한 모든 파라미터 세트들을 포함하는, 비디오 코딩 디바이스.

청구항 29

제 26 항에 있어서,

상기 신택스 엘리먼트는 상기 비트스트림에 포함된 하나 이상의 CRA 액세스 유닛들의 각각에 대한 신택스 엘리먼트를 포함하는, 비디오 코딩 디바이스.

청구항 30

제 26 항에 있어서,

상기 이전의 액세스 유닛들은, 디코딩 순서 또는 출력 순서 중 하나에서 상기 특정 CRA 액세스 유닛에 선행하는 액세스 유닛들인, 비디오 코딩 디바이스.

청구항 31

비디오 데이터를 코딩하기 위한 명령들을 포함하는 비일시적 컴퓨터 판독가능 저장 매체로서,

상기 명령들은, 실행될 때, 하나 이상의 프로세서들로 하여금:

특정 클린 랜덤 액세스 (CRA) 액세스 유닛으로부터의 비트스트림에 대한 랜덤 액세스가 상기 특정 CRA 액세스 유닛 또는 후속 액세스 유닛들을 디코딩하기 위하여 이전의 액세스 유닛들로부터 하나 이상의 파라미터 세트들을 필요로 하는지 여부를 나타내는 신택스 엘리먼트를 보충 강화 정보 (SEI) 메시지에서 코딩하게 하는 것으로

서, 상기 특정 CRA 액세스 유닛은 상기 비트스트림의 코딩된 비디오 시퀀스내의 임의의 포인트에 위치되는, 상기 신택스 엘리먼트를 보충 강화 정보 (SEI) 메시지에서 코딩하게 하고,

이전의 액세스 유닛들로부터 파라미터 세트들이 필요하지 않다는 것을 나타내는 상기 신택스 엘리먼트에 기초하여, 상기 이전의 액세스 유닛들로부터 파라미터 세트들을 페칭하지 않고서 상기 특정 CRA 액세스 유닛으로부터 상기 비트스트림에 대한 랜덤 액세스를 수행하게 하는, 비일시적 컴퓨터 판독가능 저장 매체.

청구항 32

제 31 항에 있어서,

상기 프로세서들로 하여금 이전의 액세스 유닛들로부터 파라미터 세트들이 필요하다는 것을 나타내는 상기 신택스 엘리먼트에 기초하여, 상기 특정 CRA 액세스 유닛으로부터 상기 비트스트림에 대한 랜덤 액세스를 수행할지 여부를 결정하게 하는 명령들을 더 포함하는, 비일시적 컴퓨터 판독가능 저장 매체.

청구항 33

삭제

청구항 34

삭제

청구항 35

삭제

청구항 36

삭제

청구항 37

삭제

청구항 38

삭제

청구항 39

삭제

청구항 40

삭제

청구항 41

삭제

청구항 42

삭제

청구항 43

삭제

청구항 44

삭제

청구항 45

삭제

청구항 46

삭제

청구항 47

삭제

발명의 설명

기 술 분 야

[0001] 이 출원은 2012 년 4 월 27 일자로 출원된 미국 가출원 제 61/639,823 호의 이익을 주장하고, 이 미국 가출원은 그 전체적으로 참조를 위해 본원에 포함된다.

[0002] 이 개시물은 일반적으로 비디오 데이터를 프로세싱하는 것에 관한 것이다.

배 경 기 술

[0003] 디지털 비디오 기능들은, 디지털 텔레비전들, 디지털 다이렉트 브로드캐스트 시스템들, 무선 브로드캐스트 시스템들, 개인 정보 단말 (personal digital assistant; PDA) 들, 랩톱 또는 데스크톱 컴퓨터들, 디지털 카메라들, 디지털 레코딩 디바이스들, 디지털 미디어 플레이어들, 비디오 게임용 디바이스들, 비디오 게임 콘솔들, 셀룰러 또는 위성 라디오 전화들, 화상 원격회의 디바이스들, 등을 포함하는 광범위한 디바이스들 내로 포함될 수 있다. 비디오 코딩 표준들은, ITU-T H.261, ISO/IEC MPEG-1 비주얼 (Visual), ITU-T H.262 또는 ISO/IEC MPEG-2 비주얼, ITU-T H.263, ISO/IEC MPEG-4 비주얼 및 ITU-T H.264 (또한, ISO/IEC MPEG-4 AVC 로서 알려짐) 를 포함하며, 그 스케일러블 비디오 코딩 (Scalable Video Coding; SVC) 및 멀티뷰 비디오 코딩 (Multiview Video Coding; MVC) 확장들을 포함한다. 추가적으로, 고효율 비디오 코딩 (High-Efficiency Video Coding; HEVC) 은 ITU-T 비디오 코딩 전문가 그룹 (Video Coding Experts Group; VCEG) 및 ISO/IEC 동화상 전문가 그룹 (Motion Picture Experts Group; MPEG) 의 비디오 코딩에 관한 공동 협력 팀 (Joint Collaborative Team on Video Coding; JCT-VC) 에 의해 개발되고 있는 비디오 코딩 표준이다. 비디오 디바이스들은 이러한 비디오 코딩 기술들을 구현함으로써 디지털 비디오 정보를 더욱 효율적으로 송신, 수신, 인코딩, 디코딩, 및/또는 저장할 수도 있다.

[0004] 비디오 코딩 기술들은 비디오 시퀀스들에 내재된 중복성을 감소시키거나 제거하기 위해 공간적 (인트라-픽처 (intra-picture)) 예측 및/또는 시간적 (인터-픽처 (inter-picture)) 예측을 포함한다. 블록-기반 예측 비디오 코딩을 위하여, 비디오 슬라이스 (예를 들어, 비디오 프레임 또는 비디오 프레임의 부분) 는 비디오 블록들로 파티셔닝 (partitioning) 될 수도 있으며, 이 비디오 블록들은 매크로블록 (macroblock) 들, 트리블록 (treeblock) 들, 코딩 유닛 (coding unit; CU) 들 및/또는 코딩 노드들이라고 또한 지칭될 수도 있다. 픽처의 인트라-코딩된 (I) 슬라이스 내의 비디오 블록들은 동일한 픽처에서의 이웃 블록들 내의 참조 샘플들에 대한 공간적 예측을 이용하여 인코딩된다. 픽처의 인터-코딩된 (P 또는 B) 슬라이스 내의 비디오 블록들은 동일한 픽처에서의 이웃 블록들 내의 참조 샘플들에 대한 공간적 예측, 또는 다른 참조 픽처들에서의 참조 샘플들에 대한 시간적 예측을 이용할 수도 있다. 픽처들은 프레임들이라고 지칭될 수도 있고, 참조 픽처들은 참조 프레임들이라고 지칭될 수도 있다.

[0005] 공간적 또는 시간적 예측은 코딩될 블록에 대한 예측 블록을 낳는다. 잔차 데이터는 코딩될 원래의 블록과 예측 블록 사이의 픽셀 차이들을 나타낸다. 픽셀들은 픽처 엘리먼트들, 펠 (pel) 들, 또는 샘플들이라고 또한 지칭될 수도 있다. 인터-코딩된 블록은 예측 블록을 형성하는 참조 샘플들의 블록을 지시하는 모션 벡터와, 코딩된 블록 및 예측 블록 사이의 차이를 표시하는 잔차 데이터에 따라 인코딩된다. 인트라-코딩된 블록은 인트라-코딩 모드 및 잔차 데이터에 따라 인코딩된다. 추가의 압축을 위하여, 잔차 데이터는 픽셀 도메인으로부터 변환 도메인으로 변환되어 잔차 변환 계수들을 낳을 수도 있고, 그 후 이들은 양자화될 수도 있다. 초기에 2 차원 어레이로 배열된 양자화된 변환 계수들은 변환 계수들의 1 차원 벡터를 생성하기 위해 스캐닝될 수도 있고, 엔트로피 코딩은 훨씬 더 많은 압축을 달성하기 위해 적용될 수도 있다.

발명의 내용

해결하려는 과제

과제의 해결 수단

[0006] 본 발명의 개요

[0007] 일반적으로, 본 개시는 비트스트림에서 특정 액세스 유닛들로부터 랜덤 액세스를 수행하는 것이 이전의 액세스 유닛들로부터 파라미터 세트들의 페칭 (fetching) 을 필요로 하는지의 표시를 제공하기 위한 기법들을 설명한다. 종래, 랜덤 액세스 포인트 (RAP) 픽처 (picture) 는, 코딩된 비디오 시퀀스의 시작을 나타내고 항상 비디오 디코더의 디코딩된 픽처 버퍼 (DPB) 를 클리닝하는 순시 디코딩 리프레쉬 (instantaneous decoding refresh; IDR) 픽처이다. 고효율 비디오 코딩 (HEVC) 표준은, 코딩된 비디오 시퀀스 내에 임의의 포인트에 위치될 수 있고 DPB 를 클리닝하지 않는 클리닝 랜덤 액세스 (CRA) 픽처를 도입하는데, 이는 향상된 코딩 효율을 제공한다. 그러므로, CRA 픽처들은, 보다 낮은 코딩 효율 없이 비트스트림에 대한 랜덤 액세스를 위한 보다 많은 옵션들을 제공한다.

[0008] CRA 픽처로부터 랜덤 액세스의 경우에, 출력 또는 디코딩 순서에서 CRA 화상에 선행하는 모든 화상들이 디코딩되지는 않을 것이고 참조 픽처 (reference picture) 들로서의 이용에 이용가능하지 않다. 이 경우에, 출력 또는 디코딩 순서에서 CRA 픽처 또는 임의의 다음 픽처들을 디코딩하기 위하여, 비디오 디코더는 이용가능하지 않은 이전의 픽처들의 하나를 위해 액세스 유닛에 포함된 하나 이상의 파라미터 세트들을 페칭할 필요가 있을 수도 있는데, 이는 부담스러운 동작이다. 본 개시의 기법들은 이전의 액세스 유닛들에 포함된 파라미터 세트들이 그 픽처로부터 랜덤 액세스를 수행하기 위하여 필요한지를 나타내는, 각 CRA 픽처에 대한, 표시를 제공한다. 이전의 액세스 유닛들로부터 파라미터 세트들이 특정 CRA 픽처로부터 랜덤 액세스를 위해 필요하지 않을 때, 비디오 디코더는 페칭 동작 없이 그 픽처로부터 랜덤 액세스를 수행하는 것을 결정할 수도 있다. 반대로, 이전의 액세스 유닛들로부터 파라미터 세트들이 특정 CRA 픽처로부터 랜덤 액세스를 위해 필요할 때, 비디오 디코더는 페칭 동작을 피하기 위하여 그 픽처로부터 랜덤 액세스를 수행하지 않는 것을 결정할 수도 있다.

[0009] 일부 경우들에서, 표시는 비트스트림에서 각각의 CRA 픽처에 대해 액세스 유닛에 포함된 특정 타입의 네트워크 추상화 계층 (NAL) 유닛을 포함할 수도 있다. 다른 경우들에서, 표시는 비트스트림에서 각각의 CRA 픽처에 대해 액세스 유닛에 포함된 NAL 유닛 페이로드에 포함된, 플래그와 같은, 신택스 엘리먼트를 포함할 수도 있다. 하나의 예에서, 표시는 CRA 픽처에 대해 액세스 유닛에서 보충 강화 정보 (SEI) NAL 유닛에 포함된, 플래그와 같은 신택스 엘리먼트를 포함할 수도 있다. CRA 픽처들에 대해 주로 설명되었지만, 본 개시의 기법들은, IDR 픽처들 및 GDR (gradual decoding refresh) 픽처들을 포함한, 다른 타입들의 RAP 픽처들에 유사하게 사용될 수도 있다.

[0010] 일 예에서, 본 개시는, 특정 CRA 액세스 유닛으로부터의 비트스트림에 대한 랜덤 액세스가 특정 CRA 액세스 유닛 또는 후속 액세스 유닛들을 디코딩하기 위하여 이전의 액세스 유닛들로부터 하나 이상의 파라미터 세트들을 필요로 하는지를 나타내는 표시자를 디코딩하는 단계를 포함하고, 상기 특정 CRA 액세스 유닛이 상기 비트스트림의 코딩된 비디오 시퀀스 내의 임의의 포인트에 위치되고 DPB 를 클리닝하지 않는, 비디오 데이터를 디코딩하는 방법에 관한 것이다. 그 방법은, 이전의 액세스 유닛들로부터 파라미터 세트들이 필요하지 않음을 나타내는 표시자에 기초하여, 상기 이전의 액세스 유닛들로부터 파라미터 세트들을 페칭하지 않고서 상기 특정 CRA 액세스 유닛으로부터 상기 비트스트림에 대한 랜덤 액세스를 수행하는 단계를 더 포함한다.

[0011] 또 다른 예에서, 본 개시는, 비트스트림의 코딩된 비디오 시퀀스에서 하나 이상의 CRA 액세스 유닛들을 인코딩하는 단계로서, CRA 액세스 유닛들은 비트스트림의 코딩된 비디오 시퀀스 내에 임의의 포인트에 위치되고 DPB를 클리닝하지 않는, 상기 CRA 액세스 유닛들을 인코딩하는 단계, 및특정 CRA 액세스 유닛들로부터 비트스트림에 대한 랜덤 액세스가 특정 CRA 액세스 유닛 또는 후속 액세스 유닛들을 디코딩하기 위하여 이전의 액세스 유닛들로부터 하나 이상의 파라미터 세트들을 필요로 하는지를 나타내는 표시자를 인코딩하는 단계로서, 이전의 액세스 유닛들로부터 파라미터 세트들이 필요하지 않음을 나타내는 표시자에 기초하여, 특정 CRA 액세스 유닛으로부터 비트스트림에 대한 랜덤 액세스가 이전의 액세스 유닛들로부터 파라미터 세트들을 페칭하지 않고서 수행될 수 있는, 상기 표시자를 인코딩하는 단계를 포함하는, 비디오 데이터를 인코딩하는 방법에 관한 것이다.

[0012] 다른 예에서, 본 개시는 비디오 데이터를 저장하도록 구성된 메모리, 및 특정 CRA 액세스 유닛으로부터의 비트스트림에 대한 랜덤 액세스가 특정 CRA 액세스 유닛 또는 후속 액세스 유닛들을 디코딩하기 위하여 이전의 액세스 유닛들로부터 하나 이상의 파라미터 세트들을 필요로 하다는 것을 나타내는 표시자를 코딩하도록 구성된 하나 이상의 프로세서들을 포함하고, 상기 특정 CRA 액세스 유닛은 상기 비트스트림의 코딩된 비디오 시퀀스 내의 임의의 포인트에 위치되고 DPB 를 클리닝하지 않는, 비디오 데이터를 코딩하기 위한 비디오 코딩 디바이스에 관한 것이다. 이전의 액세스 유닛들로부터 파라미터 세트들이 필요하지 않다는 것을 나타내는 표시자에 기초하여, 디바이스의 프로세서들은 또한 상기 이전의 액세스 유닛들로부터 파라미터 세트들을 폐칭하지 않고서 상기 특정 CRA 액세스 유닛으로부터 상기 비트스트림에 대한 랜덤 액세스를 수행하도록 구성된다.

[0013] 또 다른 예에서, 본 개시는 특정 CRA 액세스 유닛으로부터의 상기 비트스트림에 대한 랜덤 액세스가 상기 특정 CRA 액세스 유닛 또는 후속 액세스 유닛들을 디코딩하기 위하여 이전의 액세스 유닛들로부터 하나 이상의 파라미터 세트들을 필요로 하는지를 나타내는 표시자를 코딩하는 수단으로서, 상기 특정 CRA 액세스 유닛은 상기 비트스트림의 코딩된 비디오 시퀀스내의 임의의 포인트에 위치되고 DPB 를 클리닝하지 않는, 상기 표시자를 코딩하는 수단, 및 이전의 액세스 유닛들로부터 파라미터 세트들이 필요하지 않다는 것을 나타내는 상기 표시자에 기초하여, 상기 이전의 액세스 유닛들로부터 파라미터 세트들을 폐칭하지 않고서 상기 특정 CRA 액세스 유닛으로부터 상기 비트스트림에 대한 랜덤 액세스를 수행하는 수단을 포함하는, 비디오 데이터를 코딩하기 위한 비디오 코딩 디바이스에 관한 것이다.

[0014] 추가의 예에서, 본 개시는, 비디오 데이터를 코딩하기 위한 명령들을 포함하는 컴퓨터 판독가능 매체에 관한 것으로서, 상기 명령들은 실행될 때, 하나 이상의 프로세서들로 하여금,특정 CRA 액세스 유닛으로부터의 비트스트림에 대한 랜덤 액세스가 특정 CRA 액세스 유닛 또는 후속 액세스 유닛들을 디코딩하기 위하여 이전의 액세스 유닛들로부터 하나 이상의 파라미터 세트들을 필요로 한다는 것을 나타내는 표시자를 코딩하게 하고, 상기 특정 CRA 액세스 유닛은 상기 비트스트림의 코딩된 비디오 시퀀스 내의 임의의 포인트에 위치되고 DPB 를 클리닝하지 않는다. 이전의 액세스 유닛들로부터 파라미터 세트들이 필요하지 않음을 나타내는 표시자에 기초하여, 명령들은 또한 프로세서들로 하여금 상기 이전의 액세스 유닛들로부터 파라미터 세트들을 폐칭하지 않고서 상기 특정 CRA 액세스 유닛으로부터 상기 비트스트림에 대한 랜덤 액세스를 수행하게 한다.

[0015] 하나 이상의 예들의 상세는 첨부 도면 및 아래의 설명에 제시되어 있다. 다른 특징, 목적 및 이점들은 상세한 설명 및 도면, 그리고 청구항들로부터 분명해질 것이다.

도면의 간단한 설명

[0016] 도 1 은 이 개시물에서 설명된 기술들을 사용할 수도 있는 일 예의 비디오 인코딩 및 디코딩 시스템을 예시하는 블록도이다.

도 2 는 이 개시물에서 설명된 기술들을 구현할 수도 있는 일 예의 비디오 인코더를 예시하는 블록도이다.

도 3 은 이 개시물에서 설명된 기술들을 구현할 수도 있는 일 예의 비디오 디코더를 예시하는 블록도이다.

도 4 는 예측 비디오 코딩 기술들에 따라 코딩된 비디오 시퀀스를 예시하는 개념도이다.

도 5 는 코딩된 비디오 시퀀스의 예를 예시하는 개념도이다.

도 6 은 파라미터 세트 업데이트가 비트스트림의 부분에서 발생할 수 있는지 여부를 결정하는 동작을 예시하는 플로우차트이다.

도 7 은 이전의 이용불가능한 액세스 유닛들로부터 파라미터 세트들을 폐칭할 필요 없이 CRA 액세스 유닛으로부터의 랜덤 액세스가 수행될 수 있는지 여부를 결정하는 동작을 예시하는 플로우차트이다.

도 8 은 네트워크의 일부를 형성하는 디바이스들의 일 예의 세트를 예시하는 블록도이다.

발명을 실시하기 위한 구체적인 내용

[0017] 본 개시의 기법들은 비트스트림에서 특정 액세스 유닛으로부터 랜덤 액세스를 수행하는 것이 이전의 액세스 유닛들로부터 파라미터 세트들을 폐칭하는 것을 필요로 하는지의 표시를 제공한다. 종래, 랜덤 액세스 포인트 (RAP) 픽처는, 코딩된 비디오 시퀀스의 시작을 나타내고 항상 비디오 디코더의 디코딩된 픽처 버퍼 (DPB) 를 클리닝하는, 순시 디코딩 리프레쉬 (IDR) 픽처이다. 고효율 비디오 코딩 (HEVC) 표준은, 코딩된 비디오 시퀀스 내에 임의의 포인트에 위치될 수 있고 DPB 를 클리닝하지 않는 클리닝 랜덤 액세스 (CRA) 픽처를

도입하는데, 이는 향상된 코딩 효율을 제공한다. 그러므로, CRA 픽처들은, 보다 낮은 코딩 효율 없이 비트스트림에 대한 랜덤 액세스를 위한 보다 많은 옵션들을 제공한다.

[0018] CRA 픽처로부터 랜덤 액세스의 경우에, 출력 또는 디코딩 순서에서 CRA 화상에 선행하는 모든 화상들이 디코딩되지는 않을 것이고 참조 픽처 (reference picture) 들로서의 이용에 이용가능하지 않다. 이 경우에, 출력 또는 디코딩 순서에서 CRA 픽처 또는 임의의 다음 픽처들을 디코딩하기 위하여, 비디오 디코더는 이용가능하지 않은 이전의 픽처들의 하나를 위해 액세스 유닛에 포함된 하나 이상의 파라미터 세트들을 페칭할 필요가 있을 수도 있는데, 이는 부담스러운 동작이다. 본 개시의 기법들은 이전의 액세스 유닛들에 포함된 파라미터 세트들이 그 픽처로부터 랜덤 액세스를 수행하기 위하여 필요한지를 나타내는, 각 CRA 픽처에 대한, 표시를 제공한다. 이전의 액세스 유닛들로부터 파라미터 세트들이 특정 CRA 픽처로부터 랜덤 액세스를 위해 필요하지 않을 때, 비디오 디코더는 페칭 동작 없이 그 픽처로부터 랜덤 액세스를 수행하는 것을 결정할 수도 있다. 반대로, 이전의 액세스 유닛들로부터 파라미터 세트들이 특정 CRA 픽처로부터 랜덤 액세스를 위해 필요할 때, 비디오 디코더는 페칭 동작을 피하기 위하여 그 픽처로부터 랜덤 액세스를 수행하지 않는 것을 결정할 수도 있다.

[0019] 일부 경우들에서, 표시는 비트스트림에서 각각의 CRA 픽처에 대해 액세스 유닛에 포함된 특정 타입의 네트워크 추상화 계층 (NAL) 유닛을 포함할 수도 있다. 다른 경우들에서, 표시는 비트스트림에서 각각의 CRA 픽처에 대해 액세스 유닛에 포함된 NAL 유닛 페이로드에 포함된, 플래그와 같은, 신택스 엘리먼트를 포함할 수도 있다.

하나의 예에서, 표시는 CRA 픽처에 대해 액세스 유닛에서 보충 강화 정보 (SEI) NAL 유닛에 포함된, 플래그와 같은 신택스 엘리먼트를 포함할 수도 있다. CRA 픽처들에 대해 주로 설명되었지만, 본 개시의 기법들은, IDR 픽처들 및 GDR (gradual decoding refresh) 픽처들을 포함한, 다른 타입들의 RAP 픽처들에 유사하게 사용될 수도 있다.

[0020] 도 1 은 이 개시물에서 설명된 기술들을 사용할 수도 있는 일 예의 비디오 인코딩 및 디코딩 시스템 (10) 을 예시하는 블록도이다. 도 1 에 도시된 바와 같이, 시스템 (10) 은 목적지 디바이스 (destination device; 14) 에 의해 나중 시간에 디코딩될 인코딩된 비디오 데이터를 제공하는 소스 디바이스 (source device; 12) 를 포함한다. 특히, 소스 디바이스 (12) 는 컴퓨터-판독가능한 매체 (16) 를 통해 비디오 데이터를 목적지 디바이스 (14) 에 제공한다. 소스 디바이스 (12) 및 목적지 디바이스 (14) 는, 데스크톱 컴퓨터들, 노트북 (즉, 랩톱) 컴퓨터들, 태블릿 컴퓨터들, 셋톱 (set-top) 박스들, 소위 "스마트" 폰들과 같은 전화 핸드셋들, 소위 "스마트" 패드들, 텔레비전들, 카메라들, 디스플레이 디바이스들, 디지털 미디어 플레이어들, 비디오 게임용 콘솔들, 비디오 스트리밍 디바이스, 등을 포함하는 광범위한 디바이스들 중의 임의의 것을 포함할 수도 있다.

일부의 경우들에 있어서, 소스 디바이스 (12) 및 목적지 디바이스 (14) 는 무선 통신을 위해 구비될 수도 있다.

[0021] 목적지 디바이스 (14) 는 컴퓨터-판독가능한 매체 (16) 를 통해, 디코딩될 인코딩된 비디오 데이터를 수신할 수도 있다. 컴퓨터-판독가능한 매체 (16) 는 인코딩된 비디오 데이터를 소스 디바이스 (12) 로부터 목적지 디바이스 (14) 로 이동시킬 수 있는 임의의 타입 (type) 의 매체 또는 디바이스를 포함할 수도 있다. 하나의 예에서, 컴퓨터-판독가능한 매체 (16) 는 소스 디바이스 (12) 가 인코딩된 비디오 데이터를 실시간으로 목적지 디바이스 (14) 로 직접 송신하는 것을 가능하게 하기 위한 통신 매체를 포함할 수도 있다. 인코딩된 비디오 데이터는 무선 통신 프로토콜과 같은 통신 표준에 따라 변조될 수도 있고, 목적지 디바이스 (14) 로 송신될 수도 있다. 통신 매체는 무선 주파수 (radio frequency; RF) 스펙트럼 또는 하나 이상의 물리적 송신 라인들과 같은 임의의 무선 또는 유선 통신 매체를 포함할 수도 있다. 통신 매체는 로컬 영역 네트워크, 광역 네트워크, 또는 인터넷과 같은 글로벌 네트워크와 같은 패킷-기반 네트워크의 일부를 형성할 수도 있다. 통신 매체는 라우터들, 스위치들, 기지국들, 또는 소스 디바이스 (12) 로부터 목적지 디바이스 (14) 로의 통신을 용이하게 하기에 유용할 수도 있는 임의의 다른 장비를 포함할 수도 있다.

[0022] 일부의 예들에서, 인코딩된 데이터는 출력 인터페이스 (22) 로부터 저장 디바이스로 출력될 수도 있다. 유사하게, 인코딩된 데이터는 입력 인터페이스에 의해 저장 디바이스로부터 액세스될 수도 있다. 저장 디바이스는 하드 드라이브, 블루-레이 (Blu-ray) 디스크들, DVD 들, CD-ROM 들, 플래쉬 메모리, 휘발성 또는 비-휘발성 메모리, 또는 인코딩된 비디오 데이터를 저장하기 위한 임의의 다른 적당한 디지털 저장 매체들과 같은, 다양한 분산되거나 로컬적으로 액세스되는 데이터 저장 매체들 중의 임의의 것을 포함할 수도 있다. 추가의 예에서, 저장 디바이스는 소스 디바이스 (12) 에 의해 발생되는 인코딩된 비디오를 저장할 수도 있는 파일 서버 또는 또 다른 중간 저장 디바이스에 대응할 수도 있다. 목적지 디바이스 (14) 는 스트리밍 또는 다운로드를 통해 저장 디바이스로부터 저장된 비디오 데이터를 액세스할 수도 있다. 파일 서버는 인코딩된 비디오 데이

터를 저장할 수 있으며 그 인코딩된 비디오 데이터를 목적지 디바이스 (14) 로 송신할 수 있는 임의의 타입의 서버일 수도 있다. 일 예의 파일 서버들은 (예를 들어, 웹사이트를 위한) 웹 서버, FTP 서버, 네트워크 연결 저장 (network attached storage; NAS) 디바이스들, 또는 로컬 디스크 드라이브를 포함한다. 목적지 디바이스 (14) 는 인터넷 접속을 포함하는 임의의 표준 데이터 접속을 통해 인코딩된 비디오 데이터를 액세스할 수도 있다. 이것은, 파일 서버 상에 저장되는 인코딩된 비디오 데이터를 액세스하기에 적당한 무선 채널 (예를 들어, Wi-Fi 접속), 유선 접속 (예를 들어, DSL, 케이블 모뎀, 등), 또는 이 둘의 조합을 포함할 수도 있다. 저장 디바이스로부터의 인코딩된 비디오 데이터의 송신은 스트리밍 송신, 다운로드 송신, 또는 그 조합일 수도 있다.

[0023] 이 개시물의 기술들은 무선 애플리케이션들 또는 세팅들에 반드시 제한되는 것은 아니다. 기술들은 다양한 멀티미디어 애플리케이션들 중의 임의의 것, 예컨대, 오버-디-에어 (over-the-air) 텔레비전 브로드캐스트들, 케이블 텔레비전 송신들, 위성 텔레비전 송신들, 예를 들어 HTTP 를 통한 동적 적응 스트리밍 (dynamic adaptive streaming over HTTP; DASH) 으로서 인터넷을 통한 스트리밍 비디오 송신들, 데이터 저장 매체 상의 저장을 위한 디지털 비디오의 인코딩, 데이터 저장 매체 상에 저장된 디지털 비디오의 디코딩, 또는 다른 애플리케이션들의 지원 하에서 비디오 코딩에 적용될 수도 있다. 일부의 예들에서, 시스템 (10) 은 비디오 스트리밍, 비디오 재생, 비디오 브로드캐스팅, 및/또는 화상 통화와 같은 애플리케이션들을 지원하기 위하여 일방향 (one-way) 또는 양방향 (two-way) 비디오 송신을 지원하도록 구성될 수도 있다.

[0024] 도 1 의 예에서, 소스 디바이스 (12) 는 비디오 소스 (18), 비디오 인코더 (20), 및 출력 인터페이스 (22) 를 포함한다. 목적지 디바이스 (14) 는 입력 인터페이스 (28), 비디오 디코더 (30), 및 디스플레이 디바이스 (32) 를 포함한다. 다른 예들에서, 소스 디바이스 및 목적지 디바이스는 다른 컴포넌트들 및 배치들을 포함할 수도 있다. 예를 들어, 소스 디바이스 (12) 는 외부 카메라와 같은 외부 비디오 소스 (18) 로부터 비디오 데이터를 수신할 수도 있다. 마찬가지로, 목적지 디바이스 (14) 는 통합된 디스플레이 디바이스를 포함하는 것이 아니라, 외부 디스플레이 디바이스와 인터페이스 접속할 수도 있다.

[0025] 도 1 의 예시된 시스템 (10) 은 하나의 예에 불과하다. 이 개시물의 기술들은 임의의 디지털 비디오 인코딩 및/또는 디코딩 디바이스에 의해 수행될 수도 있다. 일반적으로, 기술들은 비디오 인코딩 디바이스에 의해 수행되지만, 기술들은 "CODEC" 이라고 전형적으로 지칭되는 비디오 인코더/디코더에 의해 또한 수행될 수도 있다. 또한, 이 개시물의 기술들은 비디오 프리프로세서 (video preprocessor) 에 의해 또한 수행될 수도 있다. 소스 디바이스 (12) 및 목적지 디바이스 (14) 는, 소스 디바이스 (12) 가 목적지 디바이스 (14) 로의 송신을 위한 코딩된 비디오 데이터를 발생시키는 이러한 코딩 디바이스들의 예들에 불과하다. 일부의 예들에서, 디바이스들 (12, 14) 은, 디바이스들 (12, 14) 의 각각이 비디오 인코딩 및 디코딩 컴포넌트들을 포함하도록 실질적으로 대칭적인 방식으로 동작할 수도 있다. 이에 따라, 시스템 (10) 은 예를 들어, 비디오 스트리밍, 비디오 재생, 비디오 브로드캐스팅, 또는 화상 전화를 위하여, 비디오 디바이스들 (12, 14) 사이에서 일방향 또는 양방향 비디오 송신을 지원할 수도 있다.

[0026] 소스 디바이스 (12) 의 비디오 소스 (18) 는 비디오 카메라와 같은 비디오 캡처 디바이스, 이전에 캡처된 비디오를 포함하는 비디오 아카이브 (video archive), 및/또는 비디오 컨텐츠 제공자로부터 비디오를 수신하기 위한 비디오 공급 인터페이스를 포함할 수도 있다. 추가의 대안으로서, 비디오 소스 (18) 는 컴퓨터 그래픽스-기반 (computer graphics-based) 데이터를 소스 비디오로서, 또는 라이브 비디오 (live video), 아카이브된 비디오, 및 컴퓨터-발생된 비디오의 조합으로서 발생시킬 수도 있다. 일부의 경우들에 있어서, 비디오 소스 (18) 가 비디오 카메라일 경우, 소스 디바이스 (12) 및 목적지 디바이스 (14) 는 소위 카메라 폰들 또는 비디오 폰들을 형성할 수도 있다. 그러나, 위에서 언급된 바와 같이, 이 개시물에서 설명된 기술들은 일반적으로 비디오 코딩에 적용가능할 수도 있고, 무선 및/또는 유선 애플리케이션들에 적용될 수도 있다. 각각의 경우에 있어서, 캡처된, 프리-캡처된 (pre-captured), 또는 컴퓨터-발생된 비디오는 비디오 인코더 (20) 에 의해 인코딩될 수도 있다. 다음으로, 인코딩된 비디오 정보는 출력 인터페이스 (22) 에 의해 컴퓨터-판독가능한 매체 (16) 상으로 출력될 수도 있다.

[0027] 컴퓨터-판독가능한 매체 (16) 는 무선 브로드캐스트 또는 유선 네트워크 송신과 같은 일시적 매체 (transient medium) 들, 또는 하드 디스크, 플래쉬 드라이브, 컴팩트 디스크, 디지털 비디오 디스크, 블루-레이 디스크, 또는 다른 컴퓨터-판독가능한 매체들과 같은 저장 매체들 (즉, 비-일시적인 저장 매체들) 을 포함할 수도 있다.

일부의 예들에서, 네트워크 서버 (도시되지 않음) 는 예를 들어, 네트워크 송신을 통해, 소스 디바이스 (12) 로부터 인코딩된 비디오 데이터를 수신할 수도 있고 인코딩된 비디오 데이터를 목적지 디바이스 (14) 에 제공할 수도 있다. 유사하게, 디스크 스탬핑 (stamping) 설비와 같은 매체 생산 설비의 컴퓨팅 디바이스는 소스 디

바이스 (12) 로부터 인코딩된 비디오 데이터를 수신할 수도 있고, 인코딩된 비디오 데이터를 포함하는 디스크를 생산할 수도 있다. 그러므로, 컴퓨터-판독가능한 매체 (16) 는 다양한 예들에서, 다양한 형태들의 하나 이상의 컴퓨터-판독가능한 매체들을 포함하는 것으로 이해될 수도 있다.

[0028] 목적지 디바이스 (14) 의 입력 인터페이스 (28) 는 컴퓨터-판독가능한 매체 (16) 로부터 정보를 수신한다. 컴퓨터-판독가능한 매체 (16) 의 정보는, 블록들 및 다른 코딩된 유닛들, 예를 들어, GOP 들의 특성들 및/또는 프로세싱을 설명하는 신택스 엘리먼트들을 포함하는 신택스 정보로서, 비디오 인코더 (20) 에 의해 정의되며 비디오 디코더 (30) 에 의해 또한 이용되는 신택스 정보를 포함할 수도 있다. 디스플레이 디바이스 (32) 는 디코딩된 비디오 데이터를 사용자에게 디스플레이하고, 음극선관 (cathode ray tube; CRT), 액정 디스플레이 (liquid crystal display; LCD), 플라즈마 디스플레이, 유기 발광 다이오드 (organic light emitting diode; OLED) 디스플레이, 또는 또 다른 타입의 디스플레이 디바이스와 같은 다양한 디스플레이 디바이스들 중의 임의의 것을 포함할 수도 있다.

[0029] 비디오 인코더 (20) 및 비디오 디코더 (30) 는 공동 비디오 팀 (Joint Video Team; JVT) 이라고 알려진 집단 파트너쉽의 산물로서의 ITU-T 비디오 코딩 전문가 그룹 (VCEG) 및 ISO/IEC 동화상 전문가 그룹 (MPEG) 의 비디오 코딩에 관한 공동 협력 팀 (JCT-VC) 에 의해 현재 개발 중에 있는 고효율 비디오 코딩 (HEVC) 표준과 같은 비디오 코딩 표준에 따라 동작할 수도 있다. HEVC 표준은 HEVC 테스트 모델 (HEVC Test Model; HM) 을 준수할 수도 있다. "HEVC 작업 초안 6" 또는 "WD6" 이라고 지칭되는 HEVC HM 의 최근의 초안은, 문서 JCTVC-H1003, Bross 등, "High Efficiency Video Coding (HEVC) text specification draft 6", ITU-T SG16 WP3 및 ISO/IEC JTC1/SC29/WG11 의 비디오 코딩에 관한 공동 협력 팀 (Joint Collaborative Team on Video Coding; JCT-VC), 8 차 회의: San Jose, California, USA, 20212 년 2 월에서 설명되어 있다.

[0030] 그러나, 이 개시물의 기술들은 임의의 특정 코딩 표준에 제한되지 않는다. 도 1 에 도시되어 있지 않지만, 일부의 양태들에서, 비디오 인코더 (20) 및 비디오 디코더 (30) 는 오디오 인코더 및 디코더와 각각 통합될 수도 있고, 공통의 데이터 스트림 또는 별도의 데이터 스트림들 내의 오디오 및 비디오 둘 모두의 인코딩을 취급하기 위하여 적절한 MUX-DEMUX 유닛들, 또는 다른 하드웨어 및 소프트웨어를 포함할 수도 있다. 적용가능할 경우, MUX-DEMUX 유닛들은 ITU H.223 멀티플렉서 프로토콜, 또는 사용자 데이터그램 프로토콜 (user datagram protocol; UDP) 과 같은 다른 프로토콜들을 준수할 수도 있다.

[0031] 비디오 인코더 (20) 및 비디오 디코더 (30) 는 각각, 하나 이상의 마이크로프로세서들, 디지털 신호 프로세서 (digital signal processor; DSP) 들, 주문형 집적 회로 (application specific integrated circuit; ASIC) 들, 필드 프로그래밍가능한 게이트 어레이 (field programmable gate array; FPGA) 들, 이산 로직, 소프트웨어, 하드웨어, 펌웨어 또는 그 임의의 조합들과 같은 다양한 적당한 인코더 회로 중의 임의의 것으로서 구현될 수도 있다. 기술들이 부분적으로 소프트웨어로 구현될 때, 디바이스는 소프트웨어를 위한 명령들을 적당한 비-일시적인 컴퓨터-판독가능한 매체에 저장할 수도 있고, 이 개시물의 기술들을 수행하기 위한 하나 이상의 프로세서들을 이용하여 명령들을 하드웨어로 실행할 수도 있다. 비디오 인코더 (20) 및 비디오 디코더 (30) 의 각각은 하나 이상의 인코더들 또는 디코더들에 포함될 수도 있고, 인코더들 또는 디코더들의 어느 하나는 조합된 인코더/디코더 (CODEC) 의 일부로서 각각의 디바이스에 통합될 수도 있다.

[0032] JCT-VC 는 HEVC 표준의 개발에 노력을 들이고 있다. HEVC 표준화 노력들은 HEVC 테스트 모델 (HM) 이라고 지칭되는 비디오 코딩 디바이스의 진화하는 모델에 기초한다. HM 은 기존의 표준들과 관련하여 몇몇 추가적인 기능들을 상정한다. 예를 들어, H.264 가 9 개의 인트라-예측 인코딩 모드들을 제공하는 반면, HM 은 33 개만큼 많은 인트라-예측 인코딩 모드들을 제공할 수도 있다.

[0033] 일반적으로, HM 은, 비디오 프레임 또는 픽처가 루마 (luma) 및 크로마 (chroma) 샘플들의 둘 모두를 포함하는 최대 코딩 유닛 (largest coding unit; LCU) 들 또는 트리블록들의 시퀀스로 분할될 수도 있다는 것을 설명한다. 비트스트림 내의 신택스 데이터는 픽셀들의 수의 측면에서 최대 코딩 유닛인 LCU 에 대한 사이즈를 정의할 수도 있다. 슬라이스는 코딩 순서인 다수의 연속적인 트리블록들을 포함한다. 비디오 프레임 또는 픽처는 하나 이상의 슬라이스들로 파티셔닝될 수도 있다. 각각의 트리블록은 쿼드트리에 따라 코딩 유닛 (CU) 들로 분할될 수도 있다. 일반적으로, 쿼드트리 데이터 구조는 CU 당 하나의 노드를 포함하고, 루트 노드는 트리블록에 대응한다. CU 가 4 개의 서브-CU 들로 분할될 경우, CU 에 대응하는 노드는 4 개의 리프 노드 (leaf node) 들을 포함하고, 4 개의 리프 노드들의 각각은 서브-CU 들 중의 하나에 대응한다.

[0034] 쿼드트리 데이터 구조의 각각의 노드는 대응하는 CU 에 대한 신택스 데이터를 제공할 수도 있다. 예를 들어, 쿼드트리에서의 노드는, 노드에 대응하는 CU 가 서브-CU 들로 분할되는지 여부를 표시하는 분할 플래그

(split flag) 를 포함할 수도 있다. CU 에 대한 신택스 엘리먼트들은 재귀적으로 정의될 수도 있고, CU 가 서브-CU 들로 분할되는지 여부에 종속될 수도 있다. CU 가 더 분할되지 않을 경우, 그것은 리프-CU (leaf-CU) 라고 지칭된다. 이 개시물에서는, 원래의 리프-CU 의 명시적 분할이 없더라도, 리프-CU 의 4 개의 서브-CU 들은 리프-CU 들이라고 또한 지칭될 것이다. 예를 들어, 16 x 16 사이즈인 CU 가 더 분할되지 않을 경우, 16 x 16 CU 가 분할되지 않았음에도 불구하고, 4 개의 8 x 8 서브-CU 들이 리프-CU 들이라고 또한 지칭될 것이다.

[0035] CU 가 사이즈 구별 (size distinction) 을 가지지 않는다는 것을 제외하고는, CU 는 H.264 표준의 매크로블록 (macroblock) 과 유사한 목적을 가진다. 예를 들어, 트리블록은 4 개의 자식 노드 (child node) 들 (또한 서브-CU 들이라고 지칭됨) 로 분할될 수도 있고, 각각의 자식 노드는 궁극적으로 부모 노드 (parent node) 일 수도 있고, 또 다른 4 개의 자식 노드들로 분할될 수도 있다. 쿼드트리의 리프 노드라고 지칭되는 최종적인 분할되지 않은 자식 노드는 리프-CU 라고 또한 지칭되는 코딩 노드를 포함한다. 코딩된 비트스트림과 연관된 신택스 데이터는 최대 CU 심도 (depth) 라고 지칭되는, 트리블록이 분할될 수도 있는 최대 횟수를 정의할 수도 있고, 코딩 노드들의 최소 사이즈를 또한 정의할 수도 있다. 따라서, 비트스트림은 최소 코딩 유닛 (smallest coding unit; SCU) 을 또한 정의할 수도 있다. 이 개시물은 HEVC 의 상황에서의 CU, PU, 또는 TU 중의 임의의 것, 또는 다른 표준들의 상황에서의 유사한 데이터 구조들 (예를 들어, H.264/AVC 에서 매크로블록들 및 그 서브-블록들) 을 지칭하기 위하여 용어 "블록" 을 이용한다.

[0036] CU 는 코딩 노드와, 코드 노드와 연관된 예측 유닛 (prediction unit; PU) 들 및 변환 유닛 (transform unit; TU) 들을 포함한다. CU 의 사이즈는 코딩 노드의 사이즈에 대응하고, 형상에 있어서 정사각형이어야 한다. CU 의 사이즈는 8 x 8 픽셀들로부터 최대 64 x 64 픽셀들 또는 그 이상을 갖는 트리블록의 사이즈까지의 범위일 수도 있다. 각각의 CU 는 하나 이상의 PU 들 및 하나 이상의 TU 들을 포함할 수도 있다. CU 와 연관된 신택스 데이터는 예를 들어, CU 의 하나 이상의 PU 들로의 파티셔닝을 설명할 수도 있다. 파티셔닝 모드들은 CU 가 스킵 (skip) 또는 직접 모드 (direct mode) 인코딩되는지, 인트라-예측 모드 인코딩되는지, 또는 인터-예측 모드 인코딩되는지 여부의 사이에서 상이할 수도 있다. PU 들은 형상에 있어서 비-정사각형 (non-square) 이 되도록 파티셔닝될 수도 있다. CU 와 연관된 신택스 데이터는 예를 들어, 쿼드트리에 따른 CU 의 하나 이상의 TU 들로의 파티셔닝을 또한 설명할 수도 있다. TU 는 형상에 있어서 정사각형 또는 비-정사각형 (예를 들어, 직사각형) 일 수 있다.

[0037] HEVC 표준은 상이한 CU 들에 대해 상이할 수도 있는, TU 들에 따른 변환들을 허용한다. TU 들은 파티셔닝된 LCU 에 대해 정의된 주어진 CU 내에서의 PU 들의 사이즈에 기초하여 전형적으로 사이즈가 정해지지만, 항상 그러하지는 않을 수도 있다. TU 들은 전형적으로 동일한 사이즈이거나 PU 들보다 더 작다. 일부의 예들에서, CU 에 대응하는 잔차 샘플들은 잔차 쿼드트리 (residual quadtree; RQT) 라고 알려진 쿼드트리 구조를 이용하여 더 작은 유닛들로 세분될 수도 있다. RQT 의 리프 노드들은 변환 유닛 (TU) 들이라고 지칭될 수도 있다. TU 들과 연관된 픽셀 차이 값들은 양자화될 수도 있는 변환 계수들을 생성하기 위하여 변환될 수도 있다.

[0038] 리프-CU 는 하나 이상의 예측 유닛 (PU) 들을 포함할 수도 있다. 일반적으로, PU 는 대응하는 CU 의 전부 또는 일부에 대응하는 공간적인 영역을 나타내고, PU 에 대한 참조 샘플을 취출하기 위한 데이터를 포함할 수도 있다. 또한, PU 는 예측과 관련된 데이터를 포함한다. 예를 들어, PU 가 인트라-모드 인코딩될 때, PU 에 대한 데이터는 PU 에 대응하는 TU 에 대한 인트라-예측 모드를 설명하는 데이터를 포함할 수도 있는 잔차 쿼드트리 (RQT) 에 포함될 수도 있다. 또 다른 예로서, PU 가 인터-모드 인코딩될 때, PU 는 PU 에 대한 하나 이상의 모션 벡터들을 정의하는 데이터를 포함할 수도 있다. PU 에 대한 모션 벡터를 정의하는 데이터는 예를 들어, 모션 벡터의 수평 컴포넌트, 모션 벡터의 수직 컴포넌트, 모션 벡터에 대한 해상도 (예를 들어, 1/4 픽셀 정밀도 또는 1/8 픽셀 정밀도), 모션 벡터가 지시하는 참조 픽처, 및/또는 모션 벡터에 대한 참조 픽처 리스트 (예를 들어, List 0 또는 List 1) 를 설명할 수도 있다.

[0039] 하나 이상의 PU 들을 갖는 리프-CU 는 하나 이상의 변환 유닛 (TU) 들을 또한 포함할 수도 있다. 위에서 논의된 바와 같이, 변환 유닛들은 RQT (TU 쿼드트리 구조라고 또한 지칭됨) 를 이용하여 지정될 수도 있다. 예를 들어, 분할 플래그는 리프-CU 가 4 개의 변환 유닛들로 분할되는지 여부를 표시할 수도 있다. 다음으로, 각각의 변환 유닛은 추가의 서브-TU 들로 더 분할될 수도 있다. TU 가 더 분할되지 않을 때, 그것은 리프-TU 라고 지칭될 수도 있다. 일반적으로, 인트라 코딩을 위하여, 리프-CU 에 속하는 모든 리프-TU 들은 동일한 인트라 예측 모드를 공유한다. 즉, 동일한 인트라-예측 모드는 리프-CU 의 모든 TU 들에 대한 예측된 값들을 계산하기 위하여 일반적으로 적용된다. 인트라 코딩을 위하여, 비디오 인코더는 TU 에 대응하는

CU 의 부분과 원래의 블록과의 사이의 차이로서, 인트라 예측 모드를 이용하여 각각의 리프-TU 에 대한 잔차 값을 계산할 수도 있다. TU 는 반드시 PU 의 사이즈에 제한되는 것은 아니다. 이에 따라, TU 들은 PU 보다 더 크거나 더 작을 수도 있다. 인트라 코딩을 위하여, PU 는 동일한 CU 에 대한 대응하는 리프-TU 와 코로케이트 (collocate) 될 수도 있다. 일부의 예들에서, 리프-TU 의 최대 사이즈는 대응하는 리프-CU 의 사이즈에 대응할 수도 있다.

[0040] 또한, 리프-CU 들의 TU 들은 잔차 쿼드트리 (RQT) 들이라고 지칭되는 각각의 쿼드트리 데이터 구조들과 또한 연관될 수도 있다. 즉, 리프-CU 는 리프-CU 가 어떻게 TU 들로 파티셔닝되는지를 표시하는 쿼드트리를 포함할 수도 있다. TU 쿼드트리의 루트 노드는 일반적으로 리프-CU 에 대응하는 반면, CU 쿼드트리의 루트 노드는 일반적으로 트리블록 (또는 LCU) 에 대응한다. 분할되지 않은 RQT 의 TU 들은 리프-TU 들이라고 지칭된다. 일반적으로, 이와 다르게 언급되지 않으면, 이 개시물은 리프-CU 및 리프-TU 를 지칭하기 위하여 용어들 CU 및 TU 를 각각 이용한다.

[0041] 비디오 시퀀스는 전형적으로 일련의 비디오 프레임들 또는 픽처들을 포함한다. 픽처들의 그룹 (GOP) 은 일반적으로 일련의 하나 이상의 비디오 픽처들을 포함한다. GOP 는 GOP 의 헤더, 하나 이상의 픽처들의 하나 이상의 픽처의 헤더, 또는 다른 곳에서의 신택스 데이터로서, GOP 에 포함된 픽처들의 수를 설명하는 상기 신택스 데이터를 포함할 수도 있다. 픽처의 각각의 슬라이스는 각각의 슬라이스에 대한 인코딩 모드를 설명하는 슬라이스 신택스 데이터를 포함할 수도 있다. 비디오 인코더 (20) 는 전형적으로 비디오 데이터를 인코딩하기 위하여 개별적인 비디오 슬라이스들 내의 비디오 블록들에 대해 동작한다. 비디오 블록은 CU 내의 코딩 노드에 대응할 수도 있다. 비디오 블록들은 고정된 또는 변동하는 사이즈들을 가질 수도 있고, 지정된 코딩 표준에 따라 사이즈가 상이할 수도 있다.

[0042] 일 예로서, HM 은 다양한 PU 사이즈들에 있어서의 예측을 지원한다. 특정한 CU 의 사이즈가 2N x 2N 인 것으로 가정하면, HM 은 2N x 2N 또는 N x N 의 PU 사이즈들에 있어서의 인트라-예측과, 2N x 2N, 2N x N, N x 2N, 또는 N x N 의 대칭적인 PU 사이즈들에 있어서의 인터-예측을 지원한다. HM 은 2N x nU, 2N x nD, nL x 2N, 및 nR x 2N 의 PU 사이즈들에 있어서의 인터-예측을 위한 비대칭적 파티셔닝을 또한 지원한다. 비대칭적인 파티셔닝에서는, CU 의 하나의 방향이 파티셔닝되지 않는 반면, 다른 방향은 25 % 및 75 % 로 파티셔닝된다. 25 % 파티션에 대응하는 CU 의 부분은 "n" 과, 그 다음의 "상부", "하부", "좌측", 또는 "우측" 의 표시에 의해 표시된다. 이에 따라, 예를 들어, "2N x nU" 는 상단의 2N x 0.5N PU 및 하단의 2N x 1.5N PU 과 수평적으로 파티셔닝되는 2N x 2N CU 를 지칭한다.

[0043] 이 개시물에서, "N x N" 및 "N 바이 N (N by N)" 은 수직 및 수평 차원 (dimension) 들의 측면에서의 비디오 블록의 픽셀 차원들, 예를 들어, 16 x 16 픽셀들 또는 16 바이 16 픽셀들을 지칭하기 위하여 상호 교환가능하게 이용될 수도 있다. 일반적으로, 16 x 16 블록은 수직 방향에서의 16 개의 픽셀들 (y = 16) 및 수평 방향에서의 16 개의 픽셀들 (x = 16) 을 가질 것이다. 마찬가지로, N x N 블록은 일반적으로 수직 방향에서의 N 개의 픽셀들 및 수평 방향에서의 N 개의 픽셀들을 가지며, 여기서, N 은 음이 아닌 정수 값을 나타낸다. 블록 내의 픽셀들은 행 (row) 들 및 열 (column) 들로 배치될 수도 있다. 또한, 블록들은 수직 방향에서와 동일한 수의 픽셀들을 반드시 수평 방향에서 가질 필요는 없다. 예를 들어, 블록들은 N x M 픽셀들을 포함할 수도 있고, 여기서, M 은 반드시 N 과 동일하지는 않다.

[0044] CU 의 PU 들을 이용한 인트라-예측 또는 인터-예측 코딩에 후속하여, 비디오 인코더 (20) 는 CU 의 TU 들에 대한 잔차 데이터를 계산할 수도 있다. PU 들은 공간 도메인 (또한 픽셀 도메인이라고 지칭됨) 에서 예측 픽셀 데이터를 발생시키는 방법 또는 모드를 설명하는 신택스 데이터를 포함할 수도 있고, TU 들은 변환, 예를 들어, 이산 코사인 변환 (discrete cosine transform; DCT), 정수 변환, 웨이블렛 변환 (wavelet transform), 또는 개념적으로 유사한 변환의 잔차 비디오 데이터로의 적용에 후속하는 변환 도메인에서 계수들을 포함할 수도 있다. 잔차 데이터는 인코딩되지 않은 픽처의 픽셀들과 PU 들에 대응하는 예측 값들과의 사이의 픽셀 차이들에 대응할 수도 있다. 비디오 인코더 (20) 는 CU 에 대한 잔차 데이터를 포함하는 TU 들을 형성할 수도 있고, 그 다음으로, CU 에 대한 변환 계수들을 생성하기 위하여 TU 들을 변환할 수도 있다.

[0045] 변환 계수들을 생성하기 위한 임의의 변환들에 후속하여, 비디오 인코더 (20) 는 변환 계수들의 양자화를 수행할 수도 있다. 양자화는 일반적으로, 계수들을 나타내기 위해 이용된 데이터의 양을 감소 가능하게 하기 위하여 변환 계수들이 양자화되어 추가의 압축을 제공하는 프로세스를 지칭한다. 양자화 프로세스는 계수들의 일부 또는 전부와 연관된 비트 심도를 감소시킬 수도 있다. 예를 들어, n-비트 값은 양자화 동안에 m-비트 값으로 라운드 다운 (round down) 될 수도 있고, 여기서, n 은 m 보다 더 크다.

[0046] 양자화에 후속하여, 비디오 인코더는 변환 계수들을 스캔 (scan) 하여, 양자화된 변환 계수들을 포함하는 2 차원 행렬로부터 1 차원 벡터를 생성할 수도 있다. 스캔은 더 높은 에너지 (및 이에 따라, 더 낮은 주파수) 계수들을 어레이의 전방에 배치하고 더 낮은 에너지 (및 이에 따라, 더 높은 주파수) 계수들을 어레이의 후방에 배치하도록 설계될 수도 있다. 일부의 예들에서, 비디오 인코더 (20) 는 엔트로피 인코딩될 수 있는 직렬화된 벡터 (serialized vector) 를 생성하기 위하여 양자화된 변환 계수들을 스캔하는데 미리 정의된 스캔 순서를 사용할 수도 있다. 다른 예들에서, 비디오 인코더 (20) 는 적응적 스캔 (adaptive scan) 을 수행할 수도 있다. 1 차원 벡터를 형성하기 위하여 양자화된 변환 계수들을 스캐닝한 후, 비디오 인코더 (20) 는 예를 들어, 컨텍스트-적응 가변 길이 코딩 (context-adaptive variable length coding; CAVLC), 컨텍스트-적응 2 진 산술 코딩 (context-adaptive binary arithmetic coding; CABAC), 신택스-기반 컨텍스트-적응 2 진 산술 코딩 (syntax-based context-adaptive binary arithmetic coding; SBAC), 확률 간격 파티셔닝 엔트로피 (Probability Interval Partitioning Entropy; PIPE) 코딩 또는 또 다른 엔트로피 인코딩 방법론에 따라 1 차원 벡터를 엔트로피 인코딩할 수도 있다. 비디오 인코더 (20) 는 비디오 데이터를 디코딩할 시에 비디오 디코더 (30) 에 의한 이용을 위한 인코딩된 비디오 데이터와 연관된 신택스 엘리먼트들을 또한 엔트로피 인코딩할 수도 있다.

[0047] CABAC 를 수행하기 위하여, 비디오 인코더 (20) 는 컨텍스트 모델 내의 컨텍스트를 송신될 심볼에 배정할 수도 있다. 컨텍스트는 예를 들어, 심볼의 이웃 값들이 비-제로 (non-zero) 인지 아닌지의 여부와 관련될 수도 있다. CAVLC 를 수행하기 위하여, 비디오 인코더 (20) 는 송신될 심볼에 대한 가변 길이 코드를 선택할 수도 있다. VLC 에서의 코드워드 (codeword) 들은, 상대적으로 더 짧은 코드들이 더 확률이 큰 심볼들에 대응하는 반면, 더 긴 코드들이 더 확률이 작은 심볼들에 대응하도록 구성될 수도 있다. 이러한 방법으로, VLC 의 이용은 예를 들어, 송신될 각각의 심볼에 대한 동일-길이 코드워드들을 이용하는 것에 비해 비트 절감을 달성할 수도 있다. 확률 결정은 심볼에 배정된 컨텍스트에 기초할 수도 있다.

[0048] 비디오 인코더 (20) 는 예를 들어, 프레임 헤더, 블록 헤더, 슬라이스 헤더, 또는 GOP 헤더에서, 블록-기반 신택스 데이터, 프레임-기반 신택스 데이터, 및 GOP-기반 신택스 데이터와 같은 신택스 데이터를 비디오 디코더 (30) 로 추가로 전송할 수도 있다. GOP 신택스 데이터는 각각의 GOP 에서의 프레임들의 수를 설명할 수도 있고, 프레임 신택스 데이터는 대응하는 프레임을 인코딩하기 위하여 이용되는 인코딩/예측 모드를 표시할 수도 있다.

[0049] 비디오 인코더 (20) 및 비디오 디코더 (30) 는 각각, 적용가능하다면, 하나 이상의 마이크로프로세서들, 디지털 신호 프로세서 (DSP) 들, 주문형 집적 회로 (ASIC) 들, 필드 프로그래밍가능 게이트 어레이 (FPGA) 들, 이산 로직 회로부, 소프트웨어, 하드웨어, 펌웨어 또는 그 임의의 조합들과 같은 다양한 적당한 인코더 또는 디코더 회로 중의 임의의 것으로서 구현될 수도 있다. 비디오 인코더 (20) 및 비디오 디코더 (30) 의 각각은 하나 이상의 인코더들 또는 디코더들에 포함될 수도 있고, 인코더들 또는 디코더들의 어느 하나는 조합된 비디오 인코더/디코더 (CODEC) 의 일부로서 통합될 수도 있다. 비디오 인코더 (20) 및/또는 비디오 디코더 (30) 를 포함하는 디바이스는 집적 회로, 마이크로프로세서, 및/또는 셀룰러 전화와 같은 무선 통신 디바이스를 포함할 수도 있다.

[0050] 비디오 인코더 (20) 및 비디오 디코더 (30) 는 이 개시물에서 설명된 기술들 중의 하나 이상을 구현하도록 구성될 수도 있다. 하나의 예로서, 비디오 인코더 (20) 는 파라미터 세트 업데이트가 비트스트림의 부분에서 발생할 수 있는지 여부의 표시를 인코딩하도록 구성될 수도 있다. 비디오 디코더 (30) 는 저장된 파라미터 세트와, 동일한 식별 값을 갖는 동일한 타입의 새로운 파라미터 세트와의 사이의 컨텐츠 비교를 수행하지 않고도, 저장된 파라미터 세트의 업데이트가 발생할 수 있는지 여부를 결정하기 위하여 표시를 디코딩하도록 구성될 수도 있다. 파라미터 세트 업데이트가 발생할 때, 비디오 디코더 (30) 는 동일한 식별 값을 가지며 동일한 타입의 이전의 파라미터 세트를 대체하기 위하여 주어진 식별 값을 갖는 현재의 파라미터 세트를 저장한다. 표시가 적용되는 비트스트림의 부분은 비트스트림의 코딩된 비디오 시퀀스, 또는 비트스트림의 코딩된 비디오 시퀀스 내의 GOP 일 수도 있다.

[0051] 하나의 경우에 있어서, 표시는, 임의의 타입의 임의의 파라미터 세트가 비트스트림의 부분에서 업데이트될 수 있는지 여부를 표시하는, 비트스트림에서의 플래그와 같은 신택스 엘리먼트를 포함할 수도 있다. 또 다른 경우에 있어서, 표시는 비트스트림에서의 몇몇 상이한 플래그들을 포함할 수도 있고, 플래그들의 각각은 특정 타입의 파라미터 세트가 비트스트림의 부분에서 업데이트될 수 있는지 여부를 표시한다. 어느 경우에나, 플래그가 파라미터 세트 업데이트가 발생할 수 없는 것으로 표시할 때, 비디오 디코더 (30) 는 비트스트림의 전체 부분에 대한 주어진 타입의 단일 파라미터 세트를 저장하고 활성화할 수도 있다. 초기 파라미터 세트와 동

일한 식별 값을 가지며 동일한 타입의 후속 파라미터 세트를 수신할 시에, 비디오 디코더 (30) 는 후속 파라미터 세트를 무시할 수도 있다. 반대로, 플래그가 파라미터 세트 업데이트가 발생할 수 있는 것으로 표시할 때, 비디오 디코더 (30) 는 새로운 파라미터 세트를 자동으로 활성화할 수도 있고 주어진 타입의 저장된 파라미터 세트를 비활성화할 수도 있거나, 예를 들어, 컨텐츠 비교를 수행함으로써 저장된 파라미터를 업데이트할 것인지 여부를 결정할 수도 있다.

[0052] 또 다른 예로서, 비디오 인코더 (20) 는 비트스트림에서의 특정 CRA 액세스 유닛으로부터의 랜덤 액세스를 수행하는 것이 이전의 액세스 유닛들로부터의 파라미터 세트들의 페칭 (fetching) 을 요구하는지 여부의 표시를 인코딩하도록 구성될 수도 있다. 비디오 디코더 (30) 는 이전의 액세스 유닛들에서 포함된 파라미터 세트들이 특정 CRA 픽처로부터의 랜덤 액세스를 수행하기 위해 필요한지 여부를 결정하기 위하여 표시를 디코딩하도록 구성될 수도 있다. 일부의 경우들에 있어서, 표시는 비트스트림에서의 각각의 CRA 픽처에 대한 액세스 유닛에 포함된 NAL 유닛 페이로드에 포함된, 플래그와 같은 신택스 엘리먼트를 포함할 수도 있다.

[0053] CRA 액세스 유닛은 코딩된 비디오 시퀀스 내의 임의의 포인트에서 발생할 수도 있고 DPB 를 클리닝 (clean) 하지 않으며, 이것은 더 낮은 코딩 효율 없이 비트스트림에 대한 랜덤 액세스를 위한 더 많은 옵션들을 제공한다. CRA 픽처로부터의 랜덤 액세스의 경우, 출력 또는 디코딩 순서에 있어서 CRA 픽처에 선행하는 모든 픽처들은 디코딩되지 않을 것이고, 참조 픽처들로서의 이용을 위해 이용불가능하다. CRA 픽처, 또는 출력 또는 디코딩 순서에 있어서의 임의의 후행하는 픽처들을 디코딩하기 위하여, 비디오 디코더는 이용불가능한 이전의 픽처들 중의 하나에 대한 액세스 유닛에 포함된 하나 이상의 파라미터 세트들을 페칭할 필요가 있을 수도 있는데, 이것은 부담스러운 동작이다. 이 개시물의 기술들 중의 일부에 따르면, 플래그가 이전의 액세스 유닛들로부터의 파라미터 세트들이 특정 CRA 픽처로부터의 랜덤 액세스를 위해 필요하지 않은 것으로 표시할 때, 비디오 디코더 (30) 는 페칭 동작이 요구되지 않기 때문에 그 픽처로부터의 랜덤 액세스를 수행하는 것으로 결정할 수도 있다. 반대로, 플래그가 이전의 액세스 유닛들로부터의 파라미터 세트들이 특정 CRA 픽처로부터의 랜덤 액세스를 위해 필요한 것으로 표시할 때, 비디오 디코더 (30) 는 페칭 동작을 회피하기 위하여 그 픽처로부터의 랜덤 액세스를 수행하지 않는 것으로 결정할 수도 있다. CRA 픽처들에 대하여 주로 설명되었지만, 기술들은 IDR 픽처들 및 점진적 디코딩 리프레쉬 (gradual decoding refresh; GDR) 픽처들을 포함하는 다른 타입들의 RAP 픽처들에 대해 유사하게 이용될 수도 있다.

[0054] 도 2 는 이 개시물에서 설명된 기술들을 구현할 수도 있는 비디오 인코더 (20) 의 예를 예시하는 블록도이다. 비디오 인코더 (20) 는 비디오 슬라이스들 내의 비디오 블록들의 인트라-코딩 및 인터-코딩을 수행할 수도 있다. 인트라-코딩은 주어진 비디오 프레임 또는 픽처 내의 비디오에 있어서의 공간적 중복성을 감소시키거나 제거하기 위하여 공간적 예측에 의존한다. 인터-코딩은 비디오 시퀀스의 인접한 프레임들 또는 픽처들 내의 비디오에 있어서의 시간적 중복성을 감소시키거나 제거하기 위하여 시간적 예측에 의존한다. 인트라-모드 (I 모드) 는 몇몇 공간 기반 코딩 모드들 중의 임의의 것을 지칭할 수도 있다. 단방향 예측 (P 모드) 또는 양-예측 (B 모드) 과 같은 인터-모드들은 몇몇 시간 기반 코딩 모드들 중의 임의의 것을 지칭할 수도 있다.

[0055] 도 2 에 도시된 바와 같이, 비디오 인코더 (20) 는 인코딩될 비디오 프레임 내의 현재의 비디오 블록을 수신한다. 도 2 의 예에서, 비디오 인코더 (20) 는 모드 선택 유닛 (40), 참조 픽처 메모리 (64), 합산기 (50), 변환 프로세싱 유닛 (52), 양자화 유닛 (54), 및 엔트로피 인코딩 유닛 (56) 을 포함한다. 모드 선택 유닛 (40) 은 궁극적으로, 모션 보상 유닛 (44), 모션 추정 유닛 (42), 인트라 예측 프로세싱 유닛 (46), 및 파티션 유닛 (48) 을 포함한다. 비디오 블록 재구성을 위하여, 비디오 인코더 (20) 는 역양자화 유닛 (58), 역변환 프로세싱 유닛 (60), 및 합산기 (62) 를 또한 포함한다.

[0056] 인코딩 프로세스 동안, 비디오 인코더 (20) 는 코딩될 비디오 프레임 또는 슬라이스를 수신한다. 프레임 또는 슬라이스는 다수의 비디오 블록들로 분할될 수도 있다. 모션 추정 유닛 (42) 및 모션 보상 유닛 (44) 은 시간적 예측을 제공하기 위하여, 하나 이상의 참조 프레임들 내의 하나 이상의 블록들과 관련하여 수신된 비디오 블록의 인터-예측 코딩을 수행한다. 인트라 예측 프로세싱 유닛 (46) 은 대안적으로, 공간적 예측을 제공하기 위하여, 코딩될 블록과 동일한 프레임 또는 슬라이스에서의 하나 이상의 이웃 블록들과 관련하여 수신된 비디오 블록의 인트라-예측 코딩을 수행할 수도 있다. 비디오 인코더 (20) 는 예를 들어, 비디오 데이터의 각각의 블록에 대한 적절한 코딩 모드를 선택하기 위하여, 다수의 코딩 패스 (coding pass) 들을 수행할 수도 있다.

[0057] 또한, 파티션 유닛 (48) 은 이전의 코딩 패스들에서의 이전의 파티셔닝 방식들의 평가에 기초하여, 비디오 데이

터의 블록들을 서브-블록들로 파티셔닝할 수도 있다. 예를 들어, 파티션 유닛 (48) 은 초기에 프레임 또는 슬라이스를 LCU 들로 파티셔닝할 수도 있고, 레이트-왜곡 (rate-distortion) 분석 (예를 들어, 레이트-왜곡 최적화) 에 기초하여 LCU 들의 각각을 서브-CU 들로 파티셔닝할 수도 있다. 모드 선택 유닛 (40) 은 LCU 의 서브-CU 들로의 파티셔닝을 표시하는 쿼드트리 데이터 구조를 더욱 생성할 수도 있다. 쿼드트리의 리프-노드 CU 들은 하나 이상의 PU 들 및 하나 이상의 TU 들을 포함할 수도 있다.

[0058] 모드 선택 유닛 (40) 은 예를 들어, 에러 결과들에 기초하여 코딩 모드들 중의 하나, 인트라 또는 인터를 선택할 수도 있고, 결과적인 인트라-코딩된 또는 인터-코딩된 블록을, 잔차 블록 데이터를 발생시키기 위하여 합산기 (50) 에 제공하고 그리고 참조 프레임으로서의 이용을 위한 인코딩된 블록을 재구성하기 위하여 합산기 (62) 에 제공한다. 모드 선택 유닛 (40) 은 또한, 모션 벡터들, 인트라-모드 표시자들, 파티션 정보, 및 다른 이러한 신택스 정보와 같은 신택스 엘리먼트들을 엔트로피 인코딩 유닛 (56) 에 제공한다.

[0059] 모션 추정 유닛 (42) 및 모션 보상 유닛 (44) 은 고도로 통합될 수도 있지만, 개념적인 목적들을 위하여 별도로 예시되어 있다. 모션 추정 유닛 (42) 에 의해 수행되는 모션 추정은 비디오 블록들에 대한 모션을 추정하는 모션 벡터들을 발생시키는 프로세스이다. 예를 들어, 모션 벡터는 현재의 프레임 (또는 다른 코딩된 유닛) 내에서 코딩되는 현재의 블록과 관련된 참조 프레임 (또는 다른 코딩된 유닛) 내의 예측 블록과 관련된 현재의 비디오 프레임 또는 픽처 내의 비디오 블록의 PU 의 변위를 표시할 수도 있다. 예측 블록은, 절대차의 합 (sum of absolute difference; SAD), 제곱차의 합 (sum of square difference; SSD), 또는 다른 차이 메트릭들에 의해 결정될 수도 있는 픽셀 차이의 측면에서, 코딩될 블록과 근접하게 일치시키도록 구해지는 블록이다. 일부의 예들에서, 비디오 인코더 (20) 는, 디코딩된 픽처 버퍼 (decoded picture buffer; DPB) 라고 또한 지칭될 수도 있는 참조 픽처 메모리 (64) 에 저장된 참조 픽처들의 정수 미만 (sub-integer) 픽셀 위치들에 대한 값들을 계산할 수도 있다. 예를 들어, 비디오 인코더 (20) 는 참조 픽처의 1/4 픽셀 위치들, 1/8 픽셀 위치들, 또는 다른 분수 픽셀 위치들의 값들을 보간할 수도 있다. 그러므로, 모션 추정 유닛 (42) 은 전체 픽셀 위치들 및 분수 픽셀 위치들과 관련하여 모션 검색을 수행할 수도 있고, 분수 픽셀 정밀도를 갖는 모션 벡터를 출력할 수도 있다.

[0060] 모션 추정 유닛 (42) 은 PU 의 위치를 참조 픽처의 예측 블록의 위치와 비교함으로써, 인터-코딩된 슬라이스에서의 비디오 블록의 PU 에 대한 모션 벡터를 계산한다. 참조 픽처는 제 1 참조 픽처 리스트 (List 0) 또는 제 2 참조 픽처 리스트 (List 1) 로부터 선택될 수도 있고, 이들의 각각은 참조 픽처 메모리 (64) 에 저장된 하나 이상의 참조 픽처들을 식별한다. 모션 추정 유닛 (42) 은 계산된 모션 벡터를 엔트로피 인코딩 유닛 (56) 및 모션 보상 유닛 (44) 으로 전송한다.

[0061] 모션 보상 유닛 (44) 에 의해 수행되는 모션 보상은 모션 추정 유닛 (42) 에 의해 결정된 모션 벡터에 기초하여 예측 블록을 페칭하거나 발생시키는 것을 포함할 수도 있다. 또, 모션 추정 유닛 (42) 및 모션 보상 유닛 (44) 은 일부의 예들에서 기능적으로 통합될 수도 있다. 현재의 비디오 블록의 PU 에 대한 모션 벡터를 수신할 시에, 모션 보상 유닛 (44) 은 모션 벡터가 참조 픽처 리스트들 중의 하나에서 지시하는 예측 블록을 위치시킬 수도 있다. 합산기 (50) 는 이하에서 논의되는 바와 같이, 코딩되고 있는 현재의 비디오 블록의 픽셀 값들로부터 예측 블록의 픽셀 값들을 감산하여 픽셀 차이 값들을 형성함으로써 잔차 비디오 블록을 형성한다. 일반적으로, 모션 추정 유닛 (42) 은 루마 컴포넌트들에 대하여 모션 추정을 수행하고, 모션 보상 유닛 (44) 은 크로마 컴포넌트들 및 루마 컴포넌트들의 둘 모두에 대한 루마 컴포넌트들에 기초하여 계산된 모션 벡터들을 이용한다. 모드 선택 유닛 (40) 은 비디오 슬라이스의 비디오 블록들을 디코딩 시에 비디오 디코더 (30) 에 의해 이용하기 위한 비디오 블록들 및 비디오 슬라이스와 연관된 신택스 엘리먼트들을 또한 발생시킬 수도 있다.

[0062] 인트라 예측 프로세싱 유닛 (46) 은 위에서 설명된 바와 같이, 모션 추정 유닛 (42) 및 모션 보상 유닛 (44) 에 의해 수행된 인터-예측에 대한 대안으로서, 현재의 블록을 인트라-예측할 수도 있다. 특히, 인트라 예측 프로세싱 유닛 (46) 은 현재의 블록을 인코딩하기 위하여 이용할 인트라-예측 모드를 결정할 수도 있다. 일부의 예들에서, 인트라 예측 프로세싱 유닛 (46) 은 예를 들어, 별도의 인코딩 패스들 동안에 다양한 인트라-예측 모드들을 이용하여 현재의 블록을 인코딩할 수도 있고, 인트라 예측 프로세싱 유닛 (46) (또는 일부의 예들에서, 모드 선택 유닛 (40)) 은 테스트된 모드들로부터 이용할 적절한 인트라-예측 모드를 선택할 수도 있다.

[0063] 예를 들어, 인트라 예측 프로세싱 유닛 (46) 은 다양한 테스트된 인트라-예측 모드들에 대한 레이트-왜곡 분석을 이용하여 레이트-왜곡 값들을 계산할 수도 있고, 테스트된 모드들 중에서 최상의 레이트-왜곡 특성들을 가지

는 인트라-예측 모드를 선택할 수도 있다. 레이트-왜곡 분석은 일반적으로, 인코딩된 블록을 생성하기 위해 이용된 비트레이트 (즉, 비트들의 수) 뿐만 아니라, 인코딩된 블록과, 인코딩된 블록을 생성하기 위하여 인코딩되었던 원래의 인코딩되지 않은 블록과의 사이의 왜곡 (또는 에러) 의 양을 결정한다. 인트라 예측 프로세싱 유닛 (46) 은 어느 인트라-예측 모드가 블록에 대한 최상의 레이트-왜곡 값을 나타내는지를 결정하기 위하여 다양한 인코딩된 블록들에 대한 왜곡들 및 레이트들로부터 비율 (ratio) 들을 계산할 수도 있다.

[0064] 블록에 대한 인트라-예측 모드를 선택한 후, 인트라 예측 프로세싱 유닛 (46) 은 블록에 대한 선택된 인트라-예측 모드를 표시하는 정보를 엔트로피 인코딩 유닛 (56) 에 제공할 수도 있다. 엔트로피 인코딩 유닛 (56) 은 선택된 인트라-예측 모드를 표시하는 정보를 인코딩할 수도 있다. 비디오 인코더 (20) 는 복수의 인트라-예측 모드 인덱스 표들 및 복수의 수정된 인트라-예측 모드 인덱스 표들 (또한 코드워드 맵핑 표 (codeword mapping table) 들이라고 지칭됨) 을 포함할 수도 있는 송신된 비트스트림 구성 데이터에서, 다양한 블록들에 대한 인코딩 컨텍스트들의 정의들과, 컨텍스트들의 각각에 대해 이용하기 위한 가장 확률이 큰 인트라-예측 모드, 인트라-예측 모드 인덱스 표, 및 수정된 인트라-예측 모드 인덱스 표의 표시들을 포함할 수도 있다.

[0065] 비디오 인코더 (20) 는 코딩되고 있는 원래의 비디오 블록으로부터 모드 선택 유닛 (40) 으로부터의 예측 데이터를 감산함으로써 잔차 비디오 블록을 형성한다. 합산기 (50) 는 이 감산 동작을 수행하는 컴포넌트 또는 컴포넌트들을 나타낸다. 변환 프로세싱 유닛 (52) 은 이산 코사인 변환 (DCT) 또는 개념적으로 유사한 변환과 같은 변환을 잔차 블록에 적용하여, 잔차 변환 계수 값들을 포함하는 비디오 블록을 생성한다. 변환 프로세싱 유닛 (52) 은 DCT 와 개념적으로 유사한 다른 변환들을 수행할 수도 있다. 웨이블렛 변환들, 정수 변환들, 서브-대역 변환들 또는 다른 타입들의 변환들이 또한 이용될 수 있다. 어떤 경우에도, 변환 프로세싱 유닛 (52) 은 변환을 잔차 블록에 적용하여, 잔차 변환 계수들의 블록을 생성한다. 변환은 잔차 정보를 픽셀 값 도메인으로부터, 주파수 도메인과 같은 변환 도메인으로 변환할 수도 있다. 변환 프로세싱 유닛 (52) 은 결과적인 변환 계수들을 양자화 유닛 (54) 으로 전송할 수도 있다. 양자화 유닛 (54) 은 비트 레이트를 추가로 감소시키기 위하여 변환 계수들을 양자화한다. 양자화 프로세스는 계수들의 일부 또는 전부와 연관된 비트 심도를 감소시킬 수도 있다. 양자화의 정도는 양자화 파라미터를 조절함으로써 수정될 수도 있다. 일부의 예들에서, 다음으로, 양자화 유닛 (54) 은 양자화된 변환 계수들을 포함하는 행렬의 스캔을 수행할 수도 있다. 대안적으로, 엔트로피 인코딩 유닛 (56) 은 스캔을 수행할 수도 있다.

[0066] 양자화에 후속하여, 엔트로피 인코딩 유닛 (56) 은 양자화된 변환 계수들을 엔트로피 코딩한다. 예를 들어, 엔트로피 인코딩 유닛 (56) 은 컨텍스트-적응 가변 길이 코딩 (CAVLC), 컨텍스트 적응 2 진 산술 코딩 (CABAC), 신택스-기반 컨텍스트-적응 2 진 산술 코딩 (SBAC), 확률 간격 파티셔닝 엔트로피 (PIPE) 코딩 또는 또 다른 엔트로피 코딩 기술을 수행할 수도 있다. 컨텍스트-기반 엔트로피 코딩의 경우, 컨텍스트는 이웃 블록들에 기초할 수도 있다. 엔트로피 인코딩 유닛 (56) 에 의한 엔트로피 코딩에 후속하여, 인코딩된 비트스트림은 또 다른 디바이스 (예를 들어, 비디오 디코더 (30)) 에 송신될 수도 있거나, 나중의 송신 또는 취출을 위해 아카이브될 수도 있다.

[0067] 역양자화 유닛 (58) 및 역변환 프로세싱 유닛 (60) 은 예를 들어, 참조 블록으로서의 나중의 이용을 위한, 픽셀 도메인에서의 잔차 블록을 재구성하기 위하여 역양자화 및 역변환을 각각 적용한다. 모션 보상 유닛 (44) 은 잔차 블록을 참조 픽처 메모리 (64) 의 프레임들 중의 하나의 프레임의 예측 블록에 추가함으로써 참조 블록을 계산할 수도 있다. 모션 보상 유닛 (44) 은 또한, 모션 추정 시에 이용하기 위한 정수 미만 픽셀 값들을 계산하기 위하여 하나 이상의 보간 필터들을 재구성된 잔차 블록에 적용할 수도 있다. 합산기 (62) 는 참조 픽처 메모리 (64) 에서의 저장을 위한 재구성된 비디오 블록을 생성하기 위하여, 재구성된 잔차 블록을 모션 보상 유닛 (44) 에 의해 생성된 모션 보상된 예측 블록에 추가한다.

[0068] 도 2 의 비디오 인코더 (20) 는 이 개시물에서 설명된 기술들 중의 하나 이상을 구현하도록 구성된 비디오 인코더의 예를 나타낸다. 기술들의 하나의 예에서, 비디오 인코더 (20) 는 파라미터 세트 업데이트가 비트스트림의 부분에서 발생할 수 있는지 여부의 표시를 인코딩하도록 구성될 수도 있다. 저장된 파라미터 세트의 업데이트가 발생할 수 있는지 여부를 비디오 디코더에 통지하기 위하여, 표시는 비디오 인코더 (20) 에 의해 발생될 수도 있다. 이러한 방법으로, 표시에 기초하여, 비디오 디코더는 먼저, 예를 들어, 저장된 활성 파라미터 세트와, 동일한 식별 값을 갖는 동일한 타입의 새로운 파라미터 세트와의 사이의 컨텐츠 비교를 수행함으로써, 업데이트를 실제로 수행할 것인지 여부를 결정하기 전에, 파라미터 세트 업데이트가 비트스트림의 부분에서 심지어 허용되는지 여부를 결정한다.

[0069] 일부의 경우들에 있어서, 표시는 비트스트림의 부분, 예를 들어, 코딩된 비디오 시퀀스 또는 GOP 에 대한 파라

미터 세트들 중의 임의의 것이 업데이트될 수 있는지 여부에 대한 단일 표시를 포함할 수도 있다. 이 경우, 동일한 표시는 비디오 파라미터 세트들 (VPS 들), 시퀀스 파라미터 세트들 (SPS 들), 픽처 파라미터 세트들 (PPS 들), 및/또는 적응 파라미터 세트들 (APS 들) 을 포함하는 파라미터 세트들의 모든 타입들에 대해 이용될 수도 있다. 다른 경우들에 있어서, 표시는 몇몇 상이한 표시들을 포함할 수도 있고, 그 각각은 특정 타입의 파라미터 세트가 비트스트림의 부분에서 업데이트될 수 있는지 여부를 표시한다. 표시는 비트스트림의 부분에 포함된 신택스 엘리먼트와 같은 비트스트림-레벨 표시일 수도 있다. 예를 들어, 표시는 비트스트림에서의 보충 강화 정보 (SEI) 네트워크 추상화 계층 (NAL) 유닛들에 포함된 플래그와 같은 신택스 엘리먼트일 수도 있다. 또 다른 예로서, 표시는 비트스트림에서의 시퀀스 파라미터 세트 (SPS) NAL 유닛들에 포함된 플래그와 같은 신택스 엘리먼트일 수도 있다.

[0070] 다른 예들에서, 표시는 프로파일 정의에서 요건일 수도 있다. 추가적인 예들에서, 표시는 미디어 타입 파라미터 (media type parameter) 로서 정의될 수도 있고, 비디오 비트스트림이 미디어 데이터 전송을 위한 RTP 를 이용한 스트리밍 또는 멀티캐스트와 같은, 실시간 전송 프로토콜 (real-time transport protocol; RTP) 기반 송신 환경에서 이용될 때, 세션 설명 프로토콜 (session description protocol; SDP) 에 포함될 수도 있다. 이 경우, 표시는 기능 교환으로서 또한 알려져 있는 세션 니게이션 페이즈 (session negation phase) 에서 이용될 수도 있다. 또 다른 예들에서, 표시는 DASH 와 같은, 하이퍼텍스트 전송 프로토콜 (hypertext transfer protocol; HTTP) 스트리밍 환경에서 미디어 프리젠테이션 설명 (media presentation description; MPD) 에 포함된 스트림 속성 (stream property) 으로서 정의될 수도 있다.

[0071] 기술들의 또 다른 예에서, 비디오 인코더 (20) 는 CRA 액세스 유닛으로부터 비트스트림에 대한 랜덤 액세스를 수행하는 것이 이전의 액세스 유닛들로부터 파라미터 세트들의 페칭을 요구하는지 여부의 각각의 CRA 픽처에 대한 표시를 인코딩하도록 구성될 수도 있다. 이전의 액세스 유닛들에 포함된 파라미터 세트들이 특정 CRA 액세스 유닛으로부터의 랜덤 액세스를 수행하기 위하여 필요한지 여부를 비디오 디코더에 통지하기 위하여, 표시는 비디오 인코더 (20) 에 의해 발생될 수도 있다. 이러한 방법으로, 표시에 기초하여, 비디오 디코더는 먼저, 특정 CRA 액세스 유닛으로부터의 랜덤 액세스 디코딩을 위해 페칭 동작이 요구되는지 여부를 결정하고, 랜덤 액세스를 수행할 상이한 RAP 픽처를 선택함으로써 페칭 동작을 수행하는 것을 피할 수도 있다. CRA 픽처들은 코딩된 비디오 시퀀스 내의 임의의 포인트에 위치될 수 있고 DPB 를 클리닝하지 않으므로, 표시는 HEVC 표준에서 도입된 CRA 액세스 유닛에 대해 특히 유용하고, 이것은 더 낮은 코딩 효율 없이 비트스트림에 대한 랜덤 액세스를 위한 더 많은 옵션들을 제공한다.

[0072] 일부의 경우들에 있어서, 표시는 특정 타입의 NAL 유닛, 예를 들어, 비트스트림에서의 각각의 CRA 픽처에 대한 액세스 유닛에 포함된 특정 타입의 SPS, SEI 또는 액세스 유닛 구분자 (delimiter) NAL 유닛을 포함할 수도 있다. 다른 경우들에 있어서, 표시는 NAL 유닛 페이로드 (payload), 예를 들어, SPS, SEI 또는 액세스 유닛 구분자 NAL 유닛 페이로드, 또는 비트스트림에서의 각각의 CRA 픽처에 대한 액세스 유닛에 포함된 NAL 유닛 헤더에 포함된, 플래그와 같은 신택스 엘리먼트를 포함할 수도 있다. 하나의 예에서, 표시는 CRA 픽처에 대한 액세스 유닛에서의 SEI NAL 유닛에 포함된 플래그를 포함할 수도 있다. CRA 픽처들에 대해 주로 설명되었지만, 비디오 인코더 (20) 는 IDR 픽처들 및 점진적 디코딩 리프레쉬 (GDR) 픽처들을 포함하는 다른 타입들의 RAP 픽처들에 대한 유사한 표시들을 인코딩할 수도 있다.

[0073] 도 3 은 인코딩된 비디오 시퀀스를 디코딩하는 비디오 디코더 (30) 의 예를 예시하는 블록도이다. 도 3 의 예에서, 비디오 디코더 (30) 는 엔트로피 디코딩 유닛 (70), 모션 보상 유닛 (72), 인트라 예측 프로세싱 유닛 (74), 역양자화 유닛 (76), 역변환 프로세싱 유닛 (78), 합산기 (80), 및 참조 픽처 메모리 (82) 를 포함한다. 일부의 예들에서, 비디오 디코더 (30) 는 비디오 인코더 (20) 에 대하여 설명된 인코딩 패스 (도 2) 와 일반적으로 상반되는 디코딩 패스를 수행할 수도 있다.

[0074] 디코딩 프로세스 동안, 비디오 디코더 (30) 는 인코딩된 비디오 슬라이스의 비디오 블록들 및 연관된 신택스 엘리먼트들을 나타내는 인코딩된 비디오 비트스트림을 비디오 인코더 (20) 로부터 수신한다. 비디오 디코더 (30) 는 네트워크 엔티티 (29) 로부터 인코딩된 비디오 비트스트림을 수신할 수도 있다. 네트워크 엔티티 (29) 는 예를 들어, 스트리밍 서버, 미디어 인식 네트워크 엘리먼트 (media-aware network element; MANE), 비디오 편집기/스플라이서, 중간 네트워크 엘리먼트, 또는 위에서 설명된 기술들 중의 하나 이상을 구현하도록 구성된 이러한 다른 디바이스일 수도 있다. 네트워크 엔티티 (29) 는 이 개시물의 기술들 중의 일부를 수행하도록 구성된 외부 수단을 포함할 수도 있다. 이 개시물에서 설명된 기술들의 일부는 네트워크 엔티티 (29) 가 인코딩된 비디오 비트스트림을 비디오 디코더 (30) 로 송신하기 전에 네트워크 엔티티 (29) 에 의해 구현될 수도 있다. 일부의 비디오 디코딩 시스템들에서는, 네트워크 엔티티 (29) 및 비디오 디코더 (30) 가 별도의

디바이스들의 부분들일 수도 있는 반면, 다른 사례들에서는, 네트워크 엔티티 (29) 에 대해 설명된 기능성이 비디오 디코더 (30) 를 포함하는 동일한 디바이스에 의해 수행될 수도 있다.

[0075] 비디오 디코더 (30) 의 엔트로피 디코딩 유닛 (70) 은 양자화된 계수들, 모션 벡터들 또는 인트라-예측 모드 표시자들, 및 다른 신택스 엘리먼트들을 발생시키기 위하여 비트스트림을 엔트로피 디코딩한다. 엔트로피 디코딩 유닛 (70) 은 모션 벡터들 및 다른 신택스 엘리먼트들을 모션 보상 유닛 (72) 으로 포워딩한다. 비디오 디코더 (30) 는 비디오 슬라이스 레벨 및/또는 비디오 블록 레벨에서 신택스 엘리먼트들을 수신할 수도 있다.

[0076] 비디오 슬라이스가 인트라-코딩된 (I) 슬라이스로서 코딩될 때, 인트라 예측 프로세싱 유닛 (74) 은 시그널링된 인트라 예측 모드와, 현재의 프레임 또는 픽처의 이전에 디코딩된 블록들로부터의 데이터에 기초하여, 현재의 비디오 슬라이스의 비디오 블록에 대한 예측 데이터를 발생시킬 수도 있다. 비디오 프레임이 인터-코딩된 (즉, B 또는 P) 슬라이스로서 코딩될 때, 모션 보상 유닛 (72) 은 모션 벡터들과, 엔트로피 디코딩 유닛 (70) 으로부터 수신된 다른 신택스 엘리먼트들에 기초하여, 현재의 비디오 슬라이스의 비디오 블록에 대한 예측 블록들을 생성한다. 예측 블록들은 참조 픽처 리스트들 중의 하나의 참조 픽처 리스트 내의 참조 픽처들 중의 하나로부터 생성될 수도 있다. 비디오 디코더 (30) 는, 디코딩된 픽처 버퍼 (DPB) 라고 지칭될 수도 있는 참조 프레임 메모리 (82) 에 저장된 참조 픽처들에 기초하여, 참조 프레임 리스트들, List 0 및 List 1 을 구성할 수도 있다.

[0077] 모션 보상 유닛 (72) 은 모션 벡터들 및 다른 신택스 엘리먼트들을 파싱함으로써 현재의 비디오 슬라이스의 비디오 블록에 대한 예측 정보를 결정하고, 디코딩되고 있는 현재의 비디오 블록에 대한 예측 블록들을 생성하기 위하여 예측 정보를 이용한다. 예를 들어, 모션 보상 유닛 (72) 은 비디오 슬라이스의 비디오 블록들을 코딩하기 위해 이용되는 예측 모드 (예를 들어, 인트라-예측 또는 인터-예측), 인터-예측 슬라이스 타입 (예를 들어, B 슬라이스 또는 P 슬라이스), 슬라이스에 대한 참조 픽처 리스트들 중의 하나 이상에 대한 구성 정보, 슬라이스의 각각의 인터-인코딩된 비디오 블록에 대한 모션 벡터들, 슬라이스의 각각의 인터-코딩된 비디오 블록에 대한 인터-예측 상태, 및 현재의 비디오 슬라이스에서 비디오 블록들을 디코딩하기 위한 다른 정보를 결정하기 위하여 수신된 신택스 엘리먼트들의 일부를 이용한다.

[0078] 모션 보상 유닛 (72) 은 보간 필터들에 기초하여 보간을 또한 수행할 수도 있다. 모션 보상 유닛 (72) 은 참조 블록들의 정수 미만 픽셀들에 대한 보간된 값들을 계산하기 위하여, 비디오 블록들의 인코딩 동안에 비디오 인코더 (20) 에 의해 이용되는 바와 같은 보간 필터들을 이용할 수도 있다. 이 경우, 모션 보상 유닛 (72) 은 수신된 신택스 엘리먼트들로부터 비디오 인코더 (20) 에 의해 이용된 보간 필터들을 결정할 수도 있고, 예측 블록들을 생성하기 위하여 보간 필터들을 이용할 수도 있다.

[0079] 역양자화 유닛 (76) 은, 비트스트림에서 제공되며 엔트로피 디코딩 유닛 (70) 에 의해 디코딩되는 양자화된 변환 계수들을 역양자화, 즉, 탈양자화 (de-quantize) 한다. 역양자화 프로세스는 양자화의 정도 및 마찬가지로, 적용되어야 할 역양자화의 정도를 결정하기 위하여 비디오 슬라이스에서의 각각의 비디오 블록에 대해 비디오 디코더 (30) 에 의해 계산된 양자화 파라미터 QP_Y 의 이용을 포함할 수도 있다. 역변환 프로세싱 유닛 (78) 은 픽셀 도메인에서 잔차 블록들을 생성하기 위하여, 역변환, 예를 들어, 역 DCT, 역정수 변환, 또는 개념적으로 유사한 역변환 프로세스를 변환 계수들에 적용한다.

[0080] 모션 보상 유닛 (72) 이 모션 벡터들 및 다른 신택스 엘리먼트들에 기초하여 현재의 비디오 블록에 대한 예측 블록을 발생시킨 후, 비디오 디코더 (30) 는 역변환 유닛 (78) 으로부터의 잔차 블록들을 모션 보상 유닛 (72) 에 의해 발생된 대응하는 예측 블록들과 합산함으로써 디코딩된 비디오 블록을 형성한다. 합산기 (80) 는 이 합산 동작을 수행하는 컴포넌트 또는 컴포넌트들을 나타낸다. 희망하는 경우, 디블록킹 필터는 또한, 블록화 아티팩트들을 제거하기 위하여 디코딩된 블록들을 필터링하도록 적용될 수도 있다. (코딩 루프 내의 또는 코딩 루프 이후의 어느 하나에서의) 다른 루프 필터들은 또한, 픽셀 전이들을 평탄화하거나, 또는 다른 방법으로 비디오 품질을 개선시키기 위하여 이용될 수도 있다. 다음으로, 주어진 프레임 또는 픽처에서의 디코딩된 비디오 블록들은, 후속 모션 보상을 위해 이용되는 참조 픽처들을 저장하는 참조 픽처 메모리 (82) 에 저장된다. 참조 프레임 메모리 (82) 는 또한, 도 1 의 디스플레이 디바이스 (32) 와 같은 디스플레이 디바이스 상에서의 나중의 프리젠테이션을 위한 디코딩된 비디오를 저장한다.

[0081] 도 3 의 비디오 디코더 (30) 는 이 개시물에서 설명된 기술들 중의 하나 이상을 구현하도록 구성된 비디오 디코더의 예를 나타낸다. 기술들의 하나의 예에서, 비디오 디코더 (30) 는 파라미터 세트 업데이트가 비트스트림의 부분에서 발생할 수 있는지 여부의 표시를 디코딩하도록 구성될 수도 있다. 상기 표시가 파라미터 세

트 업데이트가 비트스트림의 부분에서 발생할 수 없는 것으로 표시할 때, 비디오 디코더 (30) 는 비트스트림의 전체 부분에 대한 주어진 타입의 초기 파라미터 세트를 활성화한다. 이 경우, 초기 파라미터 세트와 동일한 식별 값을 가지며 동일한 타입의 후속 파라미터 세트를 수신할 시에, 비디오 디코더 (30) 는 코딩된 비디오 시퀀스에 대한 초기 파라미터 세트를 업데이트할 것인지 여부를 결정할 필요가 없고, 후속 파라미터 세트를 무시할 수 있다.

[0082] HEVC HM 은 파라미터 세트들의 개념을 포함한다. 파라미터 세트는 비디오 디코더가 코딩된 비디오를 재구성하는 것을 가능하게 하는 정보를 표시하도록 구성된 신택스 엘리먼트들을 포함하는 신택스 구조이다. 신택스 엘리먼트들은 신택스 엘리먼트들에 의해 표시된 정보와, 신택스 엘리먼트들이 비트스트림에서 변화할 것으로 예상되는 주파수 (frequency) 에 기초한 특정 타입의 파라미터 세트에 포함될 수도 있다. 예를 들어, 비디오 파라미터 세트 (VPS) 는 시간적 서브계층들 사이의 종속성들을 포함하는 코딩된 비디오 시퀀스들의 전체적인 특성들을 설명하는 신택스 엘리먼트들을 포함한다. 시퀀스 파라미터 세트 (SPS) 는 픽처들의 시퀀스 내의 픽처들에 대하여 변화되지 않은 상태로 남을 것으로 예상되는 신택스 엘리먼트들 (예를 들어, 픽처 순서, 참조 픽처들의 수, 및 픽처 사이즈) 을 포함한다. 픽처 파라미터 세트 (PPS) 는 시퀀스 내에서 픽처-대-픽처로부터 변화할 수도 있는 신택스 엘리먼트들 (예를 들어, 엔트로피 코딩 모드, 양자화 파라미터들, 및 비트 심도) 을 포함한다. 적응 파라미터 세트 (APS) 는 시퀀스의 픽처들 내에서 변화할 것으로 예상되는 신택스 엘리먼트들 (예를 들어, 블록 사이즈, 및 디블록 필터링) 을 포함한다.

[0083] 파라미터 세트 개념은 코딩된 비디오 데이터의 송신으로부터 빈번하지 않게 변화하는 정보의 송신을 디커플링한다. 일부의 예들에서, 파라미터 세트들은 "대역외" 로 운반될 수도 있다 (즉, 코딩된 비디오 데이터를 포함하는 유닛들과 함께 전송되지 않음). 대역외 송신이 전형적으로 데이터 채널 내의 "대역내" 송신보다 더욱 신뢰성이 있으므로, 파라미터 세트들을 대역외로 송신하는 것이 바람직할 수도 있다. HEVC HM 에서는, 각각의 VPS 가 VPS 식별 (ID) 값을 포함하고, 각각의 SPS 는 SPS ID 를 포함하며 VPS ID 를 이용하여 VPS 를 참조하고, 각각의 PPS 는 PPS ID 를 포함하며 SPS ID 를 이용하여 SPS 를 참조한다. 추가적으로, 각각의 슬라이스 헤더는 PPS ID 를 이용하여 PPS 를 참조한다.

[0084] 비트스트림에서는, 특정 파라미터 세트 ID 값을 갖는 특정 타입의 파라미터 세트가 동일한 ID 값을 갖는 동일한 타입의 (비트스트림 순서 또는 디코딩 순서에서의) 이전의 파라미터 세트와는 상이한 컨텐츠를 가질 때, 그 특정 ID 값을 갖는 특정 타입의 파라미터 세트가 업데이트될 수도 있다. 파라미터 세트 업데이트가 발생할 때, 비디오 디코더 (30) 는 동일한 ID 값을 가지며 동일한 타입의 이전의 파라미터 세트를 대체하기 위하여 주어진 ID 값을 갖는 현재의 파라미터 세트를 저장한다.

[0085] 특정 타입의 새로운 파라미터 세트가 필요하지만, 모든 가능한 ID 값들이 이용되었을 때, 파라미터 세트 업데이트가 발생할 수도 있다. 파라미터 세트 ID 값 공간들이 완전히 사용되지 않을 때에도, 파라미터 세트 업데이트가 슬라이싱된 비트스트림들에서 또한 발생할 수도 있다. 비트스트림 스플라이싱은 2 개 이상의 비트스트림들 또는 비트스트림들의 일부들의 조합을 지칭한다. 제 1 비트스트림은 가능하게는, 스플라이싱된 비트스트림을 발생시키기 위한 비트스트림들의 어느 하나 또는 둘 모두에 대한 일부의 수정들과 함께, 제 2 비트스트림에 의해 첨부될 수도 있다. 제 2 비트스트림에서의 제 1 코딩된 픽처는 또한 스플라이싱 포인트 (splicing point) 라고 지칭된다. 스플라이싱된 비트스트림 내의 스플라이싱 포인트에서의 픽처는 제 2 비트스트림으로부터 유래된 반면, 스플라이싱된 비트스트림 내의 스플라이싱 포인트에 바로 선행하는 픽처는 제 1 비트스트림으로부터 유래되었다.

[0086] 비트스트림들은 전형적으로 각각의 타입의 약간의 파라미터 세트들, 예를 들어, 약간의 SPS 들 및 약간의 PPS 들을 이용하고, 때때로 각각의 타입의 하나의 파라미터 세트만을 이용한다. 추가적으로, 비트스트림들의 각각은 전형적으로 상이한 타입들의 파라미터 세트들의 각각에 대한 최소 파라미터 세트 ID 값 0 과 함께 시작한다. 이러한 방법으로, 2 개의 비트스트림들이 스플라이싱될 경우, 특정 타입의 파라미터 세트, 예를 들어, ID 값 0 을 갖는 SPS 에 대한 동일한 ID 값은 스플라이싱 포인트와, 스플라이싱 포인트 픽처에 바로 선행하는 픽처의 둘 모두에 의해 참조되지만, 2 개의 파라미터 세트들은 상이한 컨텐츠를 포함할 가능성이 높다. 그러므로, 스플라이싱 포인트에 선행하는 픽처에 의해 참조되는 파라미터 세트는 스플라이싱 포인트 픽처에 의해 참조되는 동일한 ID 값을 갖는 동일한 타입의 파라미터 세트로 업데이트될 필요가 있다. 이 경우, 스플라이싱된 비트스트림의 파라미터 세트들은 스플라이싱된 비트스트림의 시작에서 송신될 수 없고, 그러므로, 비트스트림의 코딩된 비디오 시퀀스로부터 대역외로 송신될 수 없다.

[0087] 기존에는, 특정 ID 값을 갖는 임의의 타입의 현재의 파라미터 세트가 동일한 ID 값을 갖는 이전의 파라미터 세

트를 업데이트하기 위하여 활성화되어야 하는지 여부를 결정하기 위하여, 비디오 디코더는 컨텐츠가 상이한지를 결정하기 위하여 현재의 파라미터 세트의 컨텐츠를 이전의 파라미터 세트의 컨텐츠와 비교한다. 현재의 파라미터 세트의 컨텐츠가 이전의 파라미터 세트와 상이할 때, 비디오 디코더는 비트스트림에 대한 현재의 파라미터 세트를 활성화하고 이전의 파라미터 세트를 비활성화한다. 비디오 디코더는, 더 이전에 수신된 파라미터 세트와 동일한 특정 ID 값을 가지는 특정 타입의 새로운 파라미터 세트를 수신할 때마다 이 컨텐츠 비교를 수행한다. 파라미터 세트들이 대역내로, 즉, 비트스트림의 코딩된 비디오 시퀀스와 함께 송신될 때, 비디오 디코더는 개선된 에러 탄력성 (error resilience) 을 위하여 파라미터 세트들의 반복된 송신들을 수신할 수도 있다. 다음으로, 비디오 디코더는 각각의 반복된 파라미터 세트에 대한 컨텐츠 비교를 수행한다. 이 컨텐츠 비교는 불필요하고, 비디오 디코더에 연산 부담을 부과한다.

[0088] 이 개시물에서 설명된 기술들은 파라미터 세트 업데이트가 비트스트림의 부분 (예를 들어, 코딩된 비디오 시퀀스 또는 코딩된 비디오 시퀀스에서의 GOP) 에서 발생할 수 있는지 여부를 표시하도록 구성된 표시자를 제공한다. 표시자가 파라미터 세트 업데이트가 비트스트림의 부분에서 발생할 수 없는 것으로 표시할 때, 비디오 디코더 (30) 는 비트스트림의 전체 부분에 대한 특정 ID 값을 갖는 제 1 파라미터 세트만을 저장하고 활성화한다. 추가적으로, 표시자가 파라미터 세트 업데이트가 발생할 수 없는 것으로 표시할 때, 비디오 디코더 (30) 는 파라미터 세트 업데이트를 수행하지 않을 것이고, 그러므로, 제 1 파라미터 세트의 컨텐츠를 동일한 ID 값을 갖는 동일한 타입의 제 2 파라미터 세트의 컨텐츠와 비교할 필요가 없다. 이러한 방법으로, 비디오 디코더 (30) 는 제 1 파라미터 세트의 컨텐츠가 동일한 ID 값을 가지는 동일한 타입의 임의의 다른 파라미터 세트에 포함된 컨텐츠와 동일한 것처럼 동작할 수도 있다.

[0089] 표시자가 파라미터 세트 업데이트가 비트스트림의 부분에서 발생할 수 있는 것으로 표시할 때, 비디오 디코더 (30) 는 특정 ID 값을 갖는 제 1 파라미터 세트를 저장 및 활성화하지만, 저장된 제 1 파라미터 세트를 대체하기 위하여 동일한 ID 값을 갖는 동일한 타입의 제 2 파라미터 세트를 이용하여 저장된 제 1 파라미터 세트를 업데이트할 수도 있다. 일부의 경우들에 있어서, 비디오 디코더 (30) 는 비트스트림의 부분에 대한 제 2 파라미터 세트를 자동으로 활성화할 수도 있고, 제 1 파라미터 세트를 비활성화할 수도 있다. 다른 경우들에 있어서, 비디오 디코더 (30) 는 제 1 파라미터 세트의 컨텐츠를 제 2 파라미터 세트의 컨텐츠와 비교할 수도 있다. 제 2 파라미터 세트의 컨텐츠가 제 1 파라미터 세트의 컨텐츠와 상이할 때, 비디오 디코더 (30) 는 비트스트림의 부분에 대한 제 2 파라미터 세트를 활성화하고, 제 1 파라미터 세트를 비활성화한다.

[0090] 표시는 비트스트림에 포함된 플래그와 같은 비트스트림-레벨 신택스 엘리먼트를 포함할 수도 있다. 예를 들어, 표시는 비트스트림에서의 코딩된 비디오 시퀀스와 연관된 하나 이상의 보충 강화 정보 (SEI) 네트워크 추상화 계층 (NAL) 유닛들에 포함된 플래그를 포함할 수도 있다. 또 다른 예로서, 표시는 비트스트림에서의 코딩된 비디오 시퀀스에 대한 하나 이상의 시퀀스 파라미터 세트 (SPS) NAL 유닛들에 포함된 플래그를 포함할 수도 있다.

[0091] 하나의 예에서, 플래그는 임의의 파라미터 세트가 비트스트림의 부분에서 업데이트될 수 있는지 여부를 표시할 수도 있다. 이에 따라, 상이한 타입들의 파라미터 세트들에 대한 업데이트 상태를 표시하기 위하여 단일 플래그가 이용될 수도 있다. 이 경우, VPS 들, SPS 들, PPS 들, 및/또는 APS 들을 포함하는 모든 타입들의 파라미터 세트들에 대하여 동일한 플래그가 이용될 수도 있다. 플래그가 1 과 동일할 때, 파라미터 세트는 업데이트될 수도 있다. 플래그가 0 과 동일할 때, 파라미터 세트는 업데이트되지 않을 것이고, 비디오 디코더 (30) 는 동일한 파라미터 세트 ID 값들을 갖는 동일한 타입의 파라미터 세트들 사이의 컨텐츠 비교들을 수행하지 않는다. 플래그가 0 과 동일할 때, 비디오 디코더 (30) 는 동일한 ID 값들을 갖는 동일한 타입의 파라미터 세트들이 동일한 컨텐츠를 가지는 것처럼 동작할 수도 있기 때문에 컨텐츠 비교들이 필요하지 않다.

[0092] 또 다른 예에서, 플래그는 특정 타입의 파라미터 세트가 비트스트림의 부분에서 업데이트될 수 있는지 여부를 표시할 수도 있다. 이 경우, VPS 들, SPS 들, PPS 들, 및/또는 APS 들을 포함하는 상이한 타입들의 파라미터 세트들의 각각에 대하여 상이한 플래그가 이용될 수도 있다. 이에 따라, 각각의 타입의 파라미터 세트는 사실상, 그것이 업데이트될 수 있는지 여부를 표시하기 위하여 그 자신의 플래그를 가질 수도 있다. 플래그가 1 과 동일할 때, 특정 타입의 파라미터 세트는 업데이트될 수도 있다. 플래그가 0 과 동일할 때, 특정 타입의 파라미터 세트는 전혀 업데이트되지 않을 것이고, 비디오 디코더 (30) 는 동일한 파라미터 세트 ID 값들을 갖는 특정 타입의 파라미터 세트들 사이의 컨텐츠 비교들을 수행하지 않는다. 플래그가 0 과 동일할 때, 비디오 디코더 (30) 는 동일한 ID 값들을 갖는 특정 타입의 파라미터 세트들이 동일한 컨텐츠를 가지는 것처럼 동작할 수도 있기 때문에 컨텐츠 비교들이 필요하지 않다.

[0093] 추가의 예에서, 플래그는 상이한 타입들의 2 개 이상의 파라미터 세트들이 비트스트림의 부분에서 업데이트될 수도 있는지 여부를 표시할 수도 있다. 이 경우, 하나의 플래그는 상이한 타입들의 파라미터 세트들 중의 2 개 이상, 예를 들어, SPS 들 및 PPS 에 대해 이용될 수도 있고, 또 다른 플래그는 상이한 타입들의 파라미터들의 세트들 중의 하나 이상, 예를 들어, VPS 들에 대해 이용될 수도 있다. 이에 따라, 일부의 타입들의 파라미터 세트들은 공동 업데이트 상태를 표시하기 위하여 플래그를 공유할 수도 있는 반면, 다른 타입들의 파라미터 세트들은 개별적인 업데이트 상태를 표시하기 위하여 개별적인 플래그들을 가질 수도 있다. 추가적으로, 일부의 경우들에 있어서, 표시는 다수의 비트들을 갖는 단일 신택스 엘리먼트인 비트마스크 (bitmask) 또는 코드워드 (codeword) 를 포함할 수도 있고, 여기서, 각각의 비트는 파라미터 세트들 중의 하나 이상의 파라미터 세트의 업데이트 상태에 대응하거나, 코드워드는 상이한 파라미터 세트들에 대한 업데이트 상태들의 상이한 조합들을 표시하기 위한 특정 값을 가진다.

[0094] 일부의 경우들에 있어서, 파라미터 세트 업데이트가 비트스트림의 부분에서 발생할 수 있는지 여부의 표시는 파라미터 세트들이 어떻게 비디오 디코더 (30) 로 송신되는지를 결정할 수도 있다. 예를 들어, 파라미터 세트 업데이트들이 비트스트림의 부분에서 발생할 수 있을 때, 예를 들어, 스플라이싱된 비트스트림의 스플라이싱 포인트 픽처들에서 비트스트림 상이한 부분들에 대해 업데이트들이 발생할 수도 있기 때문에, 파라미터 세트들은 비트스트림의 코딩된 비디오 시퀀스로부터 대역외로 송신되지 않을 수도 있다.

[0095] 기술들에 따르면, 하나의 예에서, 표시자가 파라미터 세트 업데이트가 비트스트림의 부분에서 발생할 수 없는 것으로 표시할 때, 비디오 디코더 (30) 는 대역외 송신, 즉, 비트스트림의 코딩된 비디오 시퀀스로부터 분리된 송신에서 제 1 파라미터 세트를 수신할 수도 있다. 이 경우, 제 1 파라미터 세트는 전체 비트스트림에 대해 활성화된 유일한 파라미터 세트이므로, 비디오 인코더 (20) 와 같은 비디오 인코더는, 제 1 파라미터 세트가 코딩된 비디오 시퀀스 데이터로부터 분리되도록 제 1 파라미터 세트를 대역외로 인코딩할 수도 있다. 또 다른 예에서, 표시자가 파라미터 세트 업데이트가 비트스트림의 부분에서 발생할 수 없는 것으로 표시할 때, 비디오 디코더 (30) 는 제 1 파라미터 세트의 임의의 반복된 송신에 대한 컨텐츠를 비교하지 않고도, 대역내 송신, 즉, 비트스트림의 코딩된 비디오 시퀀스에 의한 송신에서 제 1 파라미터 세트를 수신할 수도 있다. 이 경우, 비디오 인코더 (20) 와 같은 비디오 인코더가 개선된 에러 탄력성을 위하여 제 1 파라미터 세트의 반복된 송신들을 인코딩할 때, 비디오 디코더 (30) 는 반복된 파라미터 세트들에 대한 컨텐츠 비교를 수행하지 않는다. 표시에 따르면, 비디오 디코더 (30) 는 동일한 ID 값들을 갖는 동일한 타입의 파라미터 세트들이 동일한 컨텐츠를 가지는 것처럼 동작할 수도 있기 때문에, 컨텐츠 비교들은 필요하지 않다.

[0096] 일부의 예들에서, 표시는 비트스트림, 예를 들어, VPS, SPS, PPS 또는 APS 에 포함된 플래그와 같은 신택스 엘리먼트일 수도 있다. 하나의 예로서, 표시는 코딩된 비디오 시퀀스에 포함된 신택스 엘리먼트일 수도 있다. 또 다른 예로서, 표시는 프로파일 정의에서의 요건일 수도 있다. 다른 예들에서, 표시는 미디어 타입 파라미터로서 정의될 수도 있고, 비디오 비트스트림이 미디어 데이터 전송을 위한 RTP 를 이용한 스트리밍 또는 멀티캐스트와 같은 실시간 전송 프로토콜 (RTP) 기반 송신 환경에서 이용될 때, 세션 설명 프로토콜 (SDP) 에 포함될 수도 있다. 이 경우, 표시는 기능 교환으로서 또한 알려져 있는 세션 니게이션 페이즈에서 이용될 수도 있다. 또 다른 예들에서, 표시는 DASH 와 같은, 하이퍼텍스트 전송 프로토콜 (HTTP) 스트리밍 환경에서 미디어 프리젠테이션 설명 (MPD) 에 포함된 스트림 속성으로서 정의될 수도 있다.

[0097] 기술들의 또 다른 예에서, 비디오 디코더 (30) 는 CRA 액세스 유닛으로부터의 비트스트림에 대한 랜덤 액세스를 수행하는 것이 이전의 액세스 유닛들로부터의 파라미터 세트들의 페칭을 요구하는지 여부의 각각의 CRA 픽처에 대한 표시를 디코딩하도록 구성될 수도 있다. CRA 픽처들은 코딩된 비디오 시퀀스 내의 임의의 포인트에 위치될 수 있고 DPB 를 클리닝하지 않으므로, 표시는 HEVC 표준에서 도입된 CRA 액세스 유닛들에 대해 특히 유용하고, 이것은 더 낮은 코딩 효율 없이 비트스트림에 대한 랜덤 액세스를 위한 더 많은 옵션들을 제공한다.

[0098] 표시가 이전의 액세스 유닛들로부터의 파라미터 세트들이 특정 CRA 픽처로부터의 랜덤 액세스를 위해 필요한 것으로 표시할 때, 비디오 디코더 (30) 는 페칭 동작 없이 CRA 픽처로부터의 랜덤 액세스를 수행하는 것으로 결정할 수도 있다. 표시가 이전의 액세스 유닛들로부터의 파라미터 세트들이 특정 CRA 픽처로부터의 랜덤 액세스를 위해 필요한 것으로 표시할 때, 비디오 디코더 (30) 는 페칭 동작을 회피하기 위하여 그 픽처로부터의 랜덤 액세스를 수행하지 않는 것으로 결정할 수도 있다. 일부의 경우들에 있어서, 비디오 디코더 (30) 는 파라미터 세트 페칭 동작을 수행하지 않으면서 랜덤 액세스가 수행될 수 있는 액세스 유닛을 식별하기 위하여, 비트스트림의 부분 예를 들어, 코딩된 비디오 시퀀스 내의 몇몇 상이한 CRA 픽처들에 대한 표시들을 디코딩할 수도 있다. 이러한 방법으로, 비디오 디코더 (30) 는 랜덤 액세스를 수행하기 위한 상이한 CRA 픽처를 선택함

으로써 페칭 동작을 수행하는 것을 회피할 수도 있다.

[0099] 랜덤 액세스는 비트스트림에서 제 1 코딩된 픽처가 아닌 코딩된 픽처로부터 시작하는 비디오 비트스트림의 디코딩을 지칭한다. 예를 들어, 사용자들이 상이한 채널들 사이에서 스위칭하거나, 상이한 비트스트림들의 스플라이싱을 위하여 비디오의 특정 부분들로 점프하거나, 비트 레이트, 프레임 레이트, 공간적 해상도 (spatial resolution), 등의 스트림 적응을 위해 상이한 비트스트림으로 스위칭하기 위하여, 비트스트림에 대한 랜덤 액세스가 브로드캐스팅 및 스트리밍과 같은 다수의 비디오 애플리케이션들에서 필요하다. 이 특징은 랜덤 액세스 픽처들 또는 랜덤 액세스 포인트들을 규칙적인 간격들로 비디오 비트스트림 내로 삽입함으로써 가능하게 된다. 순시 디코더 리프레쉬 (instantaneous decoder refresh; IDR) 는 랜덤 액세스를 위해 이용될 수 있다. IDR 픽처는 코딩된 비디오 시퀀스를 시작시키고 디코딩된 픽처 버퍼 (DPB) 를 항상 클리닝하며, 따라서, 디코딩 순서에서 IDR 픽처에 후행하는 픽처들은 참조를 위해 IDR 픽처 이전에 디코딩된 픽처들을 이용할 수 없다. 결과적으로, 랜덤 액세스를 위해 IDR 픽처들에 의존하는 비트스트림들은 현저히 더 낮은 코딩 효율을 가질 수도 있다.

[0100] 코딩 효율을 개선시키기 위하여, 클린 랜덤 액세스 (clean random access; CRA) 픽처들의 개념이 HEVC HM 에서 도입되었다. IDR 픽처들과 달리, CRA 픽처들은 코딩된 비디오 시퀀스 내의 임의의 포인트에서 위치될 수 있고 DPB 를 클리닝하지 않으며, 이것은 더 낮은 코딩 효율 없이 비트스트림에 대한 랜덤 액세스를 위한 더 많은 옵션들을 제공한다. CRA 픽처가 DPB 를 클리닝하지 않기 때문에, 디코딩 순서에서 CRA 픽처에 후행하지만 출력 순서에서 이에 선행하는 픽처들은 참조를 위하여 CRA 픽처 전에 디코딩된 픽처들을 이용하는 것이 허용된다. 디코딩 순서에서 CRA 픽처에 후행하지만 출력 순서에서 CRA 픽처에 선행하는 픽처들은 CRA 픽처의 선두 픽처 (leading picture) 들이라고 지칭된다. CRA 픽처의 선두 픽처들은 디코딩이 현재의 CRA 픽처에 선행하는 IDR 또는 CRA 픽처로부터 시작할 경우에 올바르게 디코딩될 수 있다. 그러나, 랜덤 액세스가 현재의 CRA 픽처로부터 발생할 때에는, CRA 픽처의 선두 픽처들이 올바르게 디코딩될 수 없다. 그러므로, 선두 픽처들은 전형적으로 랜덤 액세스 디코딩 동안에 DPB 로부터 폐기된다. 디코딩이 어디에서 시작하는지에 따라 이용가능할 수 없을 수도 있는 참조 픽처들로부터의 에러 전파를 방지하기 위하여, 디코딩 순서 및 출력 순서의 둘 모두에서 CRA 픽처에 후행하는 모든 픽처들은 디코딩 순서 또는 출력 순서의 어느 하나에서 CRA 픽처에 선행하는 임의의 픽처 (선두 픽처들을 포함함) 를 참조로서 이용하지 않는 것으로 제약될 수도 있다.

[0101] 유사한 랜덤 액세스 기능성들은 복구 포인트 SEI 메시지를 갖는 H.264/AVC 표준에서 지원된다. H.264/AVC 디코더 구현은 복구 포인트 SEI 메시지 기능성을 지원할 수도 있고 지원하지 않을 수도 있다. HEVC 표준에서, CRA 픽처와 함께 시작하는 비트스트림은 준수하는 비트스트림으로 간주된다. 비트스트림이 CRA 픽처와 함께 시작할 때, CRA 픽처의 선두 픽처들은 이용불가능한 참조 픽처들을 참조할 수도 있고, 그러므로, 디코딩가능하지 않다. HEVC 표준은 시작 CRA 픽처의 선두 픽처들이 출력되지 않는 것으로 지정한다. 그러나, 비트스트림 적합성 (bitstream conformance) 의 확립을 위하여, HEVC 표준은 비-출력 선두 픽처들을 디코딩하기 위하여 이용불가능한 참조 픽처들을 발생시키기 위한 디코딩 프로세스를 지정한다. 디코딩 프로세스가 코딩된 비디오 시퀀스의 시작으로부터 수행될 때와 비교하여 동일한 출력이 발생될 수 있는 한, 준수하는 디코더 구현들은 그 디코딩 프로세스를 따를 필요가 없다.

[0102] 추가적으로, HEVC 표준에서의 준수하는 비트스트림은 IDR 픽처들을 전혀 포함하지 않을 수도 있고, 결과적으로, 코딩된 비디오 시퀀스의 서브세트 또는 불완전한 코딩된 비디오 시퀀스를 포함할 수도 있다. HEVC 표준에서, 코딩된 비디오 시퀀스는 디코딩 순서에서, IDR 액세스 유닛과, 그 다음으로, 모든 후속 액세스 유닛들까지 포함하지만 임의의 후속 IDR 액세스 유닛을 포함하지 않는 제로 이상의 비-IDR 액세스 유닛들을 포함하는 액세스 유닛들의 시퀀스로서 정의된다. 코딩된 비디오 시퀀스에 포함된 액세스 유닛들은 비디오 시퀀스의 픽처들에 대응한다. 액세스 유닛들의 각각은 하나 이상의 네트워크 추상화 계층 (NAL) 유닛들을 포함한다. HEVC 표준은 비디오 코딩된 계층 (video coded layer; VCL) NAL 유닛들 및 비-VCL NAL 유닛들을 정의한다. VCL NAL 유닛은 픽처를 위한 비디오 데이터의 슬라이스를 포함한다. 비-VCL NAL 유닛은 비디오 데이터의 슬라이스 이외의 정보를 포함한다. 예를 들어, 비-VCL NAL 유닛은 구분자 데이터, 또는 VPS, SPS 또는 PPS 와 같은 파라미터 세트를 포함할 수도 있다. 비-VCL NAL 유닛의 또 다른 예는, 비트스트림을 디코딩할 때에 비디오 디코더에 의해 이용되는 픽처 타이밍 메시지들을 포함할 수도 있는 SEI NAL 유닛들이다.

[0103] 비디오 디코더 (30) 가 비트스트림에 포함된 CRA 픽처로부터의 랜덤 액세스를 수행할 때, 출력 또는 디코딩 순서에서 CRA 픽처에 선행하는 모든 픽처들은 디코딩되지 않을 것이고, 참조 픽처들로서의 이용을 위해 이용불가능하다. 이 경우, 출력 또는 디코딩 순서에서 CRA 픽처 또는 임의의 후행하는 픽처들을 디코딩하기 위하여, 비디오 디코더 (30) 는 이용불가능한 이전의 픽처들 중의 하나에 대한 액세스 유닛에 포함된 하나 이상의 파라

미터 세트들을 페칭할 필요가 있을 수도 있고, 이것은 부담스러운 동작이다.

[0104] 일 예로서, SPS 는 비트스트림의 제 1 CRA 픽처에 대한 액세스 유닛에 포함될 수도 있고, SPS 는 비트스트림의 후속 제 2 CRA 픽처에 포함되지 않을 수도 있다. 이 경우, 랜덤 액세스가 제 2 CRA 픽처로부터 수행되고 제 1 CRA 픽처를 포함하는 모든 이전의 픽처들이 이용불가능할 경우, SPS 는 또한, 비트스트림에서의 제 2 CRA 픽처 및 임의의 후속 픽처들을 디코딩하기 위하여 이용가능하지 않다. 제 2 CRA 픽처로부터의 랜덤 액세스를 수행하기 위하여, 비디오 디코더 (30) 는 이용불가능한 제 1 CRA 픽처로부터 SPS 를 페칭할 필요가 있다.

[0105] 기존에는, 페칭 동작을 회피하기 위하여, 비디오 디코더는 비트스트림의 상이한 부분들에 대해 어느 파라미터 세트들이 이용되는지와, 랜덤 액세스가 비트스트림에서의 RAP 픽처들로부터 이용가능한지 여부를 결정하기 위하여 수신된 비트스트림을 통한 검사를 수행할 수도 있다. 페칭 동작 및 비트스트림 검사 동작의 둘 모두는 비디오 디코더에 대한 프로세서-집약적 (processor-intensive) 인 부담스러운 동작들일 수도 있고, 이 동작들을 회피하는 것이 바람직할 것이다.

[0106] 이 개시물의 기술들은, 비트스트림에서의 특정 CRA 액세스 유닛으로부터의 랜덤 액세스를 수행하는 것이 이전의 액세스 유닛들로부터의 파라미터 세트들의 페칭을 요구하는지 여부의 표시를 제공한다. 이전의 파라미터 세트들이 특정 CRA 액세스 유닛으로부터의 랜덤 액세스를 위해 필요하지 않을 때, 비디오 디코더 (30) 는 페칭 동작 없이 그 특정 CRA 액세스 유닛으로부터의 랜덤 액세스를 수행할 수도 있다. 반대로, 이전의 파라미터 세트들이 특정 CRA 액세스 유닛으로부터의 랜덤 액세스를 위해 필요할 때, 비디오 디코더 (30) 는 페칭 동작을 회피하기 위하여 그 특정 CRA 액세스 유닛으로부터의 랜덤 액세스를 수행하지 않을 수도 있다. 일부의 예들에서, 이전의 파라미터 세트들이 특정 CRA 액세스 유닛으로부터의 랜덤 액세스를 위해 필요할 때, 비디오 디코더 (30) 는 이전의 액세스 유닛들로부터 파라미터 세트들을 페칭한 후에 그 CRA 액세스 유닛으로부터의 랜덤 액세스를 수행할 수도 있다.

[0107] 이 개시물에서 설명된 기술들에 따르면, 출력 또는 디코딩 순서에서 CRA 액세스 유닛 및 모든 후속 액세스 유닛들을 디코딩하기 위해 출력 또는 디코딩 순서에서 이전의 액세스 유닛들에 포함된 파라미터 세트들이 필요한지 여부를 표시하기 위하여, 각각의 CRA 액세스 유닛에 대한 비트스트림에 표시가 포함될 수도 있다. 이전의 파라미터 세트들이 하나의 CRA 액세스 유닛으로부터의 랜덤 액세스를 위해 필요하지 않을 경우, 비디오 디코더 (30) 는 이전의 액세스 유닛들에 포함된 임의의 파라미터 세트 NAL 유닛들에 의존하지 않고도, 그 액세스 유닛으로부터의 비트스트림에 대한 랜덤 액세스를 수행할 수도 있다. 이러한 방법으로, 모든 더 이전의 NAL 유닛들은 간단하게 스킵 또는 무시될 수도 있다.

[0108] 위에서 기재된 예에서와 같이, SPS NAL 유닛은 비디오 시퀀스의 제 1 CRA 픽처에 대한 액세스 유닛에 포함될 수도 있고, SPS NAL 유닛은 비디오 시퀀스의 후속 제 2 CRA 픽처에 포함되지 않을 수도 있다. 이 개시물에서 설명된 기술들에 따르면, 출력 또는 디코딩 순서에서 제 1 CRA 픽처 또는 임의의 후속 픽처들을 디코딩하기 위해 출력 또는 디코딩 순서에서 이전의 액세스 유닛으로부터의 파라미터 세트가 필요하지 않은 것으로 표시하기 위하여, 제 1 CRA 픽처에 대한 액세스 유닛에 표시가 포함될 수도 있다. 추가적으로, 출력 또는 디코딩 순서에서 제 2 CRA 픽처 또는 임의의 후속 픽처들을 디코딩하기 위해 출력 또는 디코딩 순서에서 이전의 액세스 유닛으로부터의 파라미터 세트 (즉, 제 1 CRA 픽처에 대한 액세스 유닛에서의 SPS) 가 필요한 것으로 표시하기 위하여, 제 2 CRA 픽처에 대한 액세스 유닛에 표시가 포함될 수도 있다. 이 예에서, 표시들에 기초하여, 비디오 디코더 (30) 는 제 1 CRA 픽처로부터의 랜덤 액세스를 수행하지만, 페칭 동작을 회피하기 위하여 제 2 CRA 픽처로부터의 랜덤 액세스를 수행하지 않는 것을 결정할 수도 있다.

[0109] CRA 픽처들에 대해 주로 설명되었지만, 이 개시물의 기술들은 IDR 픽처들 및 점진적 디코딩 리프레쉬 (GDR) 픽처들을 포함하는 다른 타입들의 RAP 픽처들에 대해 유사하게 이용될 수도 있다. 일부의 경우들에 있어서, 표시는 코딩된 비디오 시퀀스 내의 각각의 IDR 또는 CRA 픽처에 대한 액세스 유닛에 포함된 특정 타입의 네트워크 추상화 계층 (NAL) 유닛을 포함할 수도 있다. 다른 경우들에 있어서, 표시는 코딩된 비디오 시퀀스에서의 각각의 IDR 또는 CRA 픽처에 대한 액세스 유닛에 포함된 NAL 유닛 페이로드에 포함된 플래그와 같은 신택스 엘리먼트를 포함할 수도 있다. 하나의 예에서, 표시는 CRA 픽처에 대한 액세스 유닛에서의 보충 강화 정보 (SEI) NAL 유닛에 포함된 플래그를 포함할 수도 있다.

[0110] 추가적으로, 예를 들어, 주어진 픽처에 대한 표시는 별개의 NAL 유닛 타입을 갖는 특정 타입의 SPS 를 이용하여 시그널링될 수도 있다. 이 예에서, 특정 타입의 SPS 가 픽처에 대한 액세스 유닛에서의 제 1 NAL 유닛, 또는 (존재할 경우) 액세스 유닛 구분자 NAL 유닛 이후의 제 1 NAL 유닛에 포함되도록 요구될 수도 있다. 또 다른 예에서, 주어진 픽처에 대한 표시는 별개의 NAL 유닛 타입을 갖는 특정 타입의 액세스 유닛 구분자, 또는

픽처에 대한 액세스 유닛 내의 액세스 유닛 구분자 NAL 유닛의 페이로드에 포함된 플래그를 이용하여 시그널링될 수도 있다. 추가의 예에서, 주어진 픽처에 대한 표시는 픽처에 대한 액세스 유닛 내의 NAL 유닛 헤더에 포함된 플래그를 이용하여 시그널링될 수도 있다. 추가적으로, 주어진 픽처에 대한 표시는 특정 타입의 SEI 메시지 또는 SEI 메시지 내의 플래그를 이용하여 시그널링될 수도 있다. HEVC HM 에서, SEI 메시지는 픽처에 대한 액세스 유닛에서의 SEI NAL 유닛에 포함될 수도 있다.

[0111] 도 4 는 예측 비디오 코딩 기술들에 따라 코딩된 비디오 시퀀스 (100) 를 예시하는 개념도이다. 도 4 에 예시된 바와 같이, 비디오 시퀀스 (100) 는 픽처들 Pic_1 - Pic_{10} 을 포함한다. 픽처들 Pic_1 - Pic_{10} 은 이들이 디스플레이되어야 할 순서에 따라 배치되고 순차적으로 번호부여된다. 이하에서 더욱 상세하게 설명되는 바와 같이, 출력 또는 디스플레이 순서는 반드시 디코딩 순서에 대응하는 것은 아니다. 도 4 에 예시된 바와 같이, 비디오 시퀀스 (100) 는 GOP_1 및 GOP_2 를 포함하고, 여기서, 픽처들 Pic_1 - Pic_5 은 GOP_1 에 포함되고, 픽처들 Pic_6 - Pic_{10} 은 GOP_2 에 포함된다. 도 4 는 Pic_5 를 $slice_1$ 및 $slice_2$ 로 파티셔닝되는 것으로 더욱 예시하고, 여기서, $slice_1$ 및 $slice_2$ 의 각각은 좌측-대-우측 상부-대-하부 래스터 스캔 (raster scan) 에 따라 연속적인 LCU 들을 포함한다. 추가적으로, Pic_5 에서의 최종 LCU 는 쿼드트리에 따라 다수의 CU 들로 더 분할되는 것으로 예시되어 있다. 도시되어 있지 않지만, 도 4 에 예시된 다른 픽처들은 유사한 방식으로 하나 이상의 슬라이스들로 파티셔닝될 수도 있다.

[0112] 이하에서 더욱 상세하게 설명되는 바와 같이, HEVC HM 은 2 개의 타입들의 슬라이스 파티셔닝 방식들, 즉, 규칙적인 슬라이스들 및 엔트로피 슬라이스들을 포함한다. 또한, 슬라이스 파티션 방식들에 추가하여, HM 은 또한 타일 및 파면 병렬 프로세싱 (Wavefront Parallel Processing; WPP) 파티셔닝 방식들을 포함한다. 파티셔닝 방식은 최대 송신 유닛 (maximum transmission unit) 사이즈 매칭 및/또는 병렬 프로세싱에 기초하여 선택 및 적용될 수도 있다. Pic_5 의 $slice_1$ 및 $slice_2$, 또는 다른 픽처들 중의 임의의 것은 규칙적인 슬라이스들 또는 엔트로피 슬라이스들일 수도 있다. 또한, 다른 예들에서, Pic_1 - Pic_{10} 의 각각은 타일들 또는 WPP 를 이용하여 파티셔닝될 수도 있다.

[0113] 추가적으로, 도 4 는 비디오 시퀀스 (100) 의 GOP_2 에 대한 I 슬라이스들, P 슬라이스들, 및 B 슬라이스들의 개념을 예시한다. GOP_2 에서의 Pic_6 - Pic_{10} 의 각각과 연관된 화살표들은 픽처가 화살표들에 의해 표시되는 참조된 픽처에 기초하여 I 슬라이스들, P 슬라이스들, 또는 B 슬라이스들을 포함하는지 여부를 표시한다. 비디오 시퀀스 (100) 에서, Pic_6 및 Pic_9 는 I 슬라이스들 (즉, 픽처 자체내의 참조들에 기초한 인트라-예측된 슬라이스들) 을 포함하는 픽처들을 나타내고, 픽처들 Pic_7 및 Pic_{10} 은 P 슬라이스들 (즉, 이전의 픽처에서의 참조들에 기초한 인터-예측된 슬라이스들) 을 포함하는 픽처들을 나타내고, Pic_8 은 B 슬라이스들 (즉, 이전 및 후속 픽처 둘 모두에서의 참조들에 기초한 인터-예측된 슬라이스들) 을 포함하는 픽처를 나타낸다.

[0114] 도 5 는 도 4 에 예시된 GOP_2 에 대응하는 코딩된 비디오 시퀀스 (120) 의 예를 예시하는 개념도이다. HEVC HM 은, 디코딩 순서에서, 순시 디코딩 리프레쉬 (IDR) 액세스 유닛과, 그 다음으로, 모든 후속 액세스 유닛들까지 포함하지만 임의의 후속 IDR 액세스 유닛을 포함하지 않는 제로 이상의 비-IDR 액세스 유닛들로 구성되는 액세스 유닛들의 시퀀스로서 코딩된 비디오 시퀀스를 정의한다. 코딩된 픽처는 픽처의 모든 트리블록들을 포함하는 픽처의 코딩된 표현이다. 액세스 유닛은, 디코딩 순서에서 연속적이고 하나의 코딩된 픽처를 나타내는 네트워크 추상화 계층 (NAL) 유닛들의 세트이다. 액세스 유닛은 코딩된 픽처의 코딩된 슬라이스들을 나타내는 비디오 코딩 계층 (VCL) NAL 유닛들과, 구분자 데이터, 파라미터 세트들, 및 보충 강화 정보 (SEI) 메시지들을 포함하는 비-VCL NAL 유닛들을 포함할 수도 있다.

[0115] 도 5 에 예시된 바와 같이, 코딩된 비디오 시퀀스 (120) 는 Pic_6 - Pic_{10} 의 각각에 대응하는 액세스 유닛을 포함한다. 비디오 데이터 스트림 (120) 의 액세스 유닛들은 디코딩 순서에 따라 순차적으로 배치된다. Pic_9 에 대응하는 액세스 유닛은 Pic_8 에 대응하는 액세스 유닛 이전에 위치되는 것에 주목해야 한다. 따라서, 디코딩 순서는 도 4 에 예시된 출력 순서에 대응하지 않는다. 이 예에서, 출력 순서와 디코딩 순서와의 사이의 차이는 Pic_8 가 Pic_9 를 참조한다는 사실로 인한 것이다. 따라서, Pic_8 이 디코딩될 수 있기 전에, Pic_9 가 디코딩되어야 한다.

[0116] 도 5 에 예시된 바와 같이, Pic_9 에 대응하는 액세스 유닛은 액세스 유닛 (AU) 구분자 NAL 유닛 (122), 픽처 파라미터 세트 (PPS) NAL 유닛 (124), $slice_1$ NAL 유닛 (126), 및 $slice_2$ NAL 유닛 (128) 을 포함한다. $slice_1$ NAL 유닛 (126) 및 $slice_2$ NAL 유닛 (128) 은 각각 비디오 데이터의 슬라이스를 포함하고, VCL NAL 유닛들의 예들이다. 도 4 에 대하여 위에서 설명된 바와 같이, Pic_9 는 I 슬라이스들을 포함하는 픽처를 나타낸다. 그러므로, 도 5 의 예에서는, Pic_9 에 대응하는 액세스 유닛의 $slice_1$ NAL 유닛 (126) 및 $slice_2$ NAL 유닛 (128) 의 각각이 I-슬라이스들을 나타낼 수도 있다.

[0117] 비-VCL NAL 유닛은 비디오 데이터의 슬라이스 이외의 정보를 포함한다. 예를 들어, 비-VCL 은 구분자 데이터, 파라미터 세트, 또는 SEI 메시지들을 포함할 수도 있다. 도 5 에 예시된 예에서, AU 구분자 NAL 유닛 (122) 은 Pic_7 에 대응하는 액세스 유닛으로부터 Pic_9 에 대응하는 액세스 유닛을 구분하기 위한 정보를 포함한다. 추가적으로, PPS NAL 유닛 (124) 은 픽처 파라미터 세트를 포함한다. AU 구분자 NAL 유닛 (122) 및 PPS NAL 유닛 (124) 은 비-VCL NAL 유닛들의 예들이다. 비-VCL NAL 유닛의 또 다른 예는 SEI NAL 유닛이다. SEI NAL 유닛은, 비트스트림을 디코딩할 때에 비디오 디코더에 의해 이용되는 픽처 타이밍 SEI 메시지들 또는 버퍼링 주기 SEI 메시지들을 포함할 수도 있다. 픽처 타이밍 SEI 메시지들은 비디오 디코더가 언제 VCL NAL 유닛을 디코딩하기 시작해야 하는지를 표시하는 정보를 포함할 수도 있다. 버퍼링 주기 SEI 메시지들은, 비디오 디코더가 오버플로우 (overflow) 를 회피하기 위하여 언제 CPB 로부터 픽처들을 제거해야 하는지를 표시하는 코딩된 픽처 버퍼 (CPB) 제거 지연 정보를 포함할 수도 있다.

[0118] HEVC HM 에서, 비디오 시퀀스, GOP, 픽처, 슬라이스, CU, PU 및 TU 의 각각은 그 비디오 데이터 구조에 대한 비디오 코딩 속성들을 표시하도록 정의된 신택스 엘리먼트들과 연관될 수도 있다. HM 은 파라미터 세트 개념을 더욱 채용한다. 파라미터 세트는 파라미터 세트를 참조하는 임의의 비디오 데이터 구조들에 적용되는 비디오 코딩 속성들을 표시하도록 정의된 신택스 엘리먼트들을 포함하는 신택스 구조이다. HM 은 계층적 파라미터 세트 메커니즘을 채용하고, 여기서, 신택스 엘리먼트들은 비디오 코딩 속성들이 변화할 것으로 예상되는 주파수에 기초한 파라미터 세트의 타입에 포함된다. 그러므로, 파라미터 세트 메커니즘은 코딩된 블록 데이터의 송신으로부터 빈번하지 않게 변화하는 정보의 송신을 디커플링한다. 일부의 애플리케이션들에서, 대역외 송신은 전형적으로 대역내 송신보다 더욱 신뢰성있기 때문에, 파라미터 세트들은 "대역외" 로 운반될 수도 있고, 즉, 코딩된 비디오 데이터와 함께 전송되지 않는다.

[0119] HM 은 비디오 파라미터 세트 (VPS), 시퀀스 파라미터 세트 (SPS), 픽처 파라미터 세트 (PPS), 및 적응 파라미터 세트 (APS) 중의 하나 이상을 포함하는 몇몇 상이한 타입들의 파라미터 세트들을 정의한다. 비트스트림은 각각의 타입의 몇몇 상이한 파라미터들의 세트들을 포함할 수도 있다. 특정 파라미터 세트는 파라미터 세트 식별자 (ID) 를 이용하여 식별된다. 각각의 VPS 는 VPS ID 를 포함하고, 각각의 SPS 는 SPS ID 를 포함하며 VPS ID 를 참조할 수도 있고, 각각의 PPS 는 PPS ID 를 포함하며 SPS ID 를 참조하고, 각각의 슬라이스 헤더는 PPS ID, 및 가능하게는 APS ID 를 참조한다. 추가적으로, 각각의 버퍼링 주기 보충 강화 정보 (SEI) 메시지는 또한 SPS ID, 및 가능하게는 VPS ID 를 참조한다. 이 예들의 각각에서, 파라미터 세트 ID 들은 가변 길이 비부호화 정수 지수-골룸 (variable length unsigned integer exp-Golomb) (ue(v)) 코딩 방법을 이용하여 신택스 엘리먼트들로서 코딩될 수도 있다.

[0120] VPS 는 제로 이상의 전체 코딩된 비디오 시퀀스들에 적용하는 신택스 엘리먼트들을 포함하는 신택스 구조이다. 더욱 구체적으로, VPS 는 프로파일, 타이어 (tier), 및 시간적 서브-계층들 사이의 레벨 정보 및 종속성들을 포함하는, 코딩된 비디오 시퀀스들의 전체적인 특성들을 설명하는 신택스 엘리먼트들을 포함한다. 특정 VPS 는 SPS 또는 SEI 메시지 내의 신택스 엘리먼트로서 인코딩된 특정 VPS ID 를 이용하여 식별된다. SPS 는 제로 이상의 전체 코딩된 비디오 시퀀스들에 적용하는 신택스 엘리먼트들을 포함하는 신택스 구조이다. 더욱 구체적으로, SPS 는 프레임들의 시퀀스에 대하여 변화되지 않은 상태로 남을 것으로 예상되는 비디오 코딩 속성들 (예를 들어, 픽처 순서, 참조 프레임들의 수, 및 픽처 사이즈) 을 표시하도록 정의된 신택스 엘리먼트들을 포함한다. 특정 SPS 는 PPS 또는 SEI 메시지에서의 신택스 엘리먼트로서 인코딩된 특정 SPS ID 를 이용하여 식별된다.

[0121] PPS 는 제로 이상의 전체 코딩된 픽처들에 적용하는 신택스 엘리먼트들을 포함하는 신택스 구조이다. 더욱 구체적으로, PPS 는 시퀀스 내에서 픽처-대-픽처로부터 변화할 수도 있는 비디오 코딩 속성들을 표시하도록 정의된 신택스 엘리먼트들 (예를 들어, 엔트로피 코딩 모드, 양자화 파라미터들, 및 비트 심도) 을 포함한다. 특정 PPS 는 슬라이스 헤더 내의 신택스 엘리먼트로서 인코딩된 특정 PPS ID 를 이용하여 식별된다. APS

는 제로 이상의 전체 코딩된 픽처들에 적용하는 신택스 엘리먼트들을 포함하는 신택스 구조이다. 코딩될 경우, APS 는 PPS 에 표시된 다른 속성들보다 더욱 빈번하게 변화하는 비디오 코딩 속성들을 표시하도록 정의된 신택스 엘리먼트들을 포함할 수도 있다. 특정 APS 는 슬라이스 헤더에서의 신택스 엘리먼트로서 코딩된 APS ID 를 이용하여 식별된다.

[0122] 비트스트림 스플라이싱은 2 개 이상의 비트스트림들 또는 비트스트림들의 부분들의 연접 (concatenation) 또는 조합을 지칭한다. 예를 들어, 제 1 비트스트림은 가능하게는, 스플라이싱된 비트스트림을 발생시키기 위한 비트스트림들의 어느 하나 또는 둘 모두에 대한 일부의 수정들과 함께, 제 2 비트스트림에 의해 첨부될 수도 있다. 제 2 비트스트림에서의 제 1 코딩된 픽처는 또한 스플라이싱 포인트라고 지칭된다. 그러므로, 스플라이싱된 비트스트림에서의 스플라이싱 포인트 이후의 픽처들은 제 2 비트스트림으로부터 유래된 반면, 스플라이싱된 비트스트림에서의 스플라이싱 포인트에 선행하는 픽처들은 제 1 비트스트림으로부터 유래되었다. 일부의 경우들에 있어서, 비트스트림 스플라이서는 비트스트림 스플라이싱을 수행할 수도 있다. 비트스트림 스플라이서들은 경량일 수도 있고 비디오 인코더들보다 덜 지능적일 수도 있다. 예를 들어, 비트스트림 스플라이서에는 엔트로피 디코딩 및 엔트로피 인코딩 기능들이 구비되지 않을 수도 있다. 비트스트림 스플라이싱은 스케일러빌러티 (scalability) 애플리케이션들을 위해 (예를 들어, 비트 레이트, 프레임 레이트, 또는 공간적 해상도 스케일러빌러티를 위해) 유용할 수도 있다.

[0123] 위에서 설명된 바와 같이, 비트스트림은 각각의 타입의 하나 이상의 상이한 파라미터들의 세트들, 예를 들어, SPS 및 PPS 를 포함할 수도 있다. 특정 타입의 파라미터 세트는 파라미터 세트 식별자 (ID) 를 이용하여 식별된다. 일부의 경우들에 있어서, 비디오 디코더는 동일한 파라미터 세트 ID 를 갖는 동일한 타입의 (비트스트림 또는 디코딩 순서에 있어서의) 이전의 파라미터 세트와는 상이한 컨텐츠를 가지는 특정 파라미터 세트 ID 를 갖는 특정 타입의 파라미터 세트를 수신할 수도 있다. 이 경우, 특정 파라미터 세트 ID (예를 들어, SPS 0) 를 갖는 특정 타입의 파라미터 세트가 업데이트된다. 파라미터 세트 업데이트는 동일한 파라미터 세트 ID 값을 가지며 동일한 타입의 이전의 파라미터 세트를 대체하기 위하여 특정 파라미터 세트 ID 를 갖는 수신된 파라미터 세트의 컨텐츠를 저장하는 것을 포함한다.

[0124] 특정 타입의 새로운 파라미터 세트가 필요하지만, 파라미터 세트 ID 의 모든 가능한 값들이 이용되었을 때, 파라미터 세트 업데이트가 발생할 수도 있다. 파라미터 세트 ID 값 공간들이 완전히 사용되지 않을 때에도, 파라미터 세트 업데이트는 또한 스플라이싱된 비트스트림들에서 발생할 수도 있다. 비트스트림들은 종종 약간의 SPS 들 및 약간의 PPS 들, 또는 심지어 단지 하나의 SPS 및 하나의 PPS 를 이용하고, 최소 SPS ID 값 및 최소 PPS ID 값 (즉, 0) 을 이용한다. 그러므로, 2 개의 비트스트림들 또는 비트스트림들의 부분들이 스플라이싱될 때, 동일한 SPS ID 또는 PPS ID 가 최초로 제 2 비트스트림으로부터 스플라이싱 포인트에 의해, 그리고 최초로 제 1 비트스트림으로부터 스플라이싱 포인트 픽처에 바로 선행하는 픽처에 의해 참조될 가능성이 높다. 이 경우, 스플라이싱 포인트 픽처에 의해 참조되는 SPS 또는 PPS 의 컨텐츠와, 스플라이싱 포인트 픽처에 바로 선행하는 픽처에 의해 참조되는 SPS 또는 PPS 의 컨텐츠는 상이할 가능성이 높다.

[0125] SPS 파라미터 세트들의 특정 경우에 있어서, 동일한 SPS ID 가 스플라이싱 포인트 픽처에 의해, 그리고 스플라이싱 포인트에 바로 선행하는 픽처에 의해 참조되고, 실제로 2 개의 상이한 SPS 들이 이용될 때, 스플라이싱된 비트스트림에서는, 스플라이싱 포인트에 바로 선행하는 픽처에 의해 참조되는 특정 SPS ID 를 갖는 SPS 가 스플라이싱 포인트 픽처에 의해 참조되는 SPS 에 의해 효과적으로 업데이트된다. 이 경우, 스플라이싱된 비트스트림의 SPS 들은 스플라이싱된 비트스트림의 시작에서 놓여질 수 없다. SPS 들에 대해 위에서 설명되었지만, 동일한 내용이 VPS 들, PPS 들, 및 APS 들에 대해 해당된다. 비트스트림 스플라이싱 및 연관된 파라미터 세트 업데이트는 스플라이싱된 비트스트림에서 하나의 스플라이싱 포인트만이 있다는 가정에 기초하여 설명되었다. 그러나, 비트스트림은 다수의 스플라이싱 포인트들을 포함할 수도 있고, 본원에서 설명된 기술들은 스플라이싱 포인트들의 각각에 개별적으로 적용될 수도 있다.

[0126] 랜덤 액세스는 비트스트림에서 제 1 코딩된 픽처가 아닌 코딩된 픽처로부터 시작하는 비디오 비트스트림의 디코딩을 지칭한다. 비트스트림에 대한 랜덤 액세스는 브로드캐스팅 및 스트리밍과 같은 다수의 비디오 애플리케이션들에서 유용하다. 예를 들어, 랜덤 액세스는 사용자들이 상이한 채널들 사이에서 스위칭하거나, 비디오의 특정 부분들로 점프하거나, 스트림 적응을 위해 (예를 들어, 비트 레이트, 프레임 레이트, 또는 공간적 해상도 스케일러빌러티를 위해) 상이한 비트스트림으로 스위칭하기에 유용하다. 랜덤 액세스는 랜덤 액세스 포인트 (RAP) 픽처들 또는 액세스 유닛들을 규칙적인 간격들로 다수 회 비디오 비트스트림 내로 삽입함으로써 가능하게 된다.

[0127] 순시 디코딩 리프레쉬 (IDR) 는 비트스트림에 대한 랜덤 액세스를 위해 이용될 수도 있다. IDR 픽처는 코딩된 비디오 시퀀스를 시작시키고 인트라-예측된 슬라이스들 (즉, I-슬라이스들) 만을 포함한다. 또한, IDR 픽처는 디코딩된 픽처 버퍼 (DPB) 를 항상 클리닝한다. 따라서, 디코딩 순서에서 IDR 을 후행하는 픽처들은 IDR 픽처 이전에 디코딩된 픽처들을 참조로서 이용할 수 없다. 결과적으로, 랜덤 액세스를 위해 IDR 픽처들에 의존하는 비트스트림들은 상당히 더 낮은 코딩 효율을 가질 수 있다.

[0128] 코딩 효율을 개선시키기 위하여, 클린 랜덤 액세스 (CRA) 픽처들의 개념이 HEVC HM 에서 도입되었다. IDR 픽처와 같은 CRA 픽처는 인트라-예측된 슬라이스들, 즉, I-슬라이스들만을 포함한다. CRA 픽처들은 DPB 를 클리닝하지 않고 코딩된 비디오 시퀀스 내의 임의의 위치에 위치될 수도 있다는 점에서, CRA 픽처들은 IDR 픽처들과 상이하다. 그러므로, 디코딩 순서에서 CRA 픽처에 후행하지만 출력 순서에서 CRA 픽처들을 선행하는 픽처들은 CRA 픽처 이전에 디코딩된 픽처들을 참조로서 이용하는 것이 허용된다. 디코딩 순서에서 CRA 픽처에 후행하지만 출력 순서에서 CRA 픽처에 선행하는 픽처들은 CRA 픽처와 연관된 선두 픽처들 (또는 CRA 픽처의 선두 픽처들) 이라고 지칭된다.

[0129] CRA 픽처의 선두 픽처들은 디코딩이 현재의 CRA 픽처 이전의 IDR 또는 CRA 픽처로부터 시작할 경우에 올바르게 디코딩가능하다. 그러나, 랜덤 액세스가 현재의 CRA 픽처로부터 시작할 때에는, CRA 픽처의 선두 픽처들이 올바르게 디코딩 가능하지 않을 수도 있다. 이에 따라, 선두 픽처들은 전형적으로 현재의 CRA 픽처로부터의 랜덤 액세스 디코딩 동안에 폐기된다. 도 4 및 도 5 에 예시된 예를 참조하면, pic_9 는 CRA 픽처일 수도 있고, pic_8 는 pic_9 의 선두 픽처일 수도 있다. pic_8 는 GOP_2 가 pic_6 에서 액세스될 경우에 올바르게 디코딩가능하지만, GOP_2 가 pic_9 에서 액세스될 경우에는 올바르게 디코딩가능하지 않을 수도 있다. 이것은 pic_7 가 GOP_2 가 Pic_9 에서 액세스될 경우에 이용가능하지 않을 수도 있다는 사실 때문이다. 디코딩이 어디에서 시작하는지에 따라 이용가능하지 않을 수도 있는 참조 픽처들로부터의 에러 전파를 방지하기 위하여, 디코딩 순서 및 출력 순서의 둘 모두에서 CRA 픽처에 후행하는 모든 픽처들은 디코딩 순서 또는 출력 순서의 어느 하나에서 CRA 픽처에 선행하는 임의의 픽처 (선두 픽처들을 포함함) 를 참조로서 이용하지 않는 것으로 제약될 수도 있다.

[0130] HEVC HM 에서는, CRA 픽처와 함께 시작하는 비트스트림은 준수하는 비트스트림으로서 간주된다. 비트스트림이 CRA 픽처와 함께 시작할 때, CRA 픽처의 선두 픽처들은 이용불가능한 참조 픽처들을 지칭하지 않을 수도 있고, 이에 따라, 올바르게 디코딩되지 않을 수 있을 수도 있다. 그러나, HM 은 시작하는 CRA 픽처의 선두 픽처들이 출력되지 않는 것, 이에 따라, 명칭 "클린 랜덤 액세스" 를 지정한다. 도 4 및 도 5 에 예시된 예에서는, 비트스트림이 Pic_9 에서 시작할 경우, Pic_8 가 출력되지 않는다. 비트스트림 준수 요건의 확립을 위하여, HM 은 비-출력 선두 픽처들의 디코딩을 위하여 이용불가능한 참조 픽처들을 발생시키기 위한 디코딩 프로세스를 지정한다. 그러나, 디코딩 프로세스가 코딩된 비디오 시퀀스의 시작으로부터 수행될 때와 비교하여, 준수하는 디코더가 동일한 출력을 발생시킬 수 있는 한, 준수하는 디코더 구현들은 그 디코딩 프로세스를 따를 필요가 없다.

[0131] HEVC HM 에서의 랜덤 액세스 기능성들과 유사한 랜덤 액세스 기능성들은 복구 포인트 SEI 메시지를 갖는 H.264/AVC 에서 지원된다는 것에 주목해야 한다. H.264/AVC 디코더 구현은 랜덤 액세스 기능성을 지원할 수도 있거나 지원하지 않을 수도 있다. HEVC HM 에서는, 준수하는 비트스트림이 IDR 픽처들을 전혀 포함하지 않을 수도 있다는 것에 더욱 주목해야 한다. HM 은 코딩된 비디오 시퀀스를, 디코딩 순서에서, IDR 액세스 유닛과, 그 다음으로, 모든 후속 액세스 유닛들까지 포함하지만 임의의 후속 IDR 액세스 유닛을 포함하지 않는 제로 이상의 비-IDR 액세스 유닛들로 구성되는 액세스 유닛들의 시퀀스로서 정의한다. 그러므로, IDR 픽처들을 포함하지 않는 준수하는 비트스트림은 코딩된 비디오 시퀀스의 서브세트 또는 불완전한 코딩된 비디오 시퀀스를 포함할 수도 있다.

[0132] 비트스트림에서 파라미터 세트 업데이트들과 관련된 쟁점들 및 제안된 기술들이 지금부터 설명될 것이다. 기존에는, 파라미터 세트 업데이트를 수행할 것인지 여부를 결정하기 위하여, 동일한 타입의 더 이전에 수신된 파라미터 세트와 동일한 파라미터 세트 ID 를 가지는, 특정 파라미터 세트 ID 를 갖는 특정 타입의 새로운 파라미터 세트가 수신될 때마다, 디코더는 파라미터 세트 컨텐츠를 비교한다. 파라미터 세트 비교는 파라미터 세트들이 동일하거나 상이한 컨텐츠를 포함하는지 여부를 확인하기 위하여 수행된다. 파라미터 세트들이 동일한 컨텐츠를 가지는지 여부에 기초하여, 디코더는 현재 수신된 파라미터 세트를 활성화하고 이전의 활성인 파라미터 세트를 비활성화할 것인지 여부를 결정한다. 파라미터 세트들이 코딩된 비디오 데이터와 함께 대역

내로 송신될 경우에는, 파라미터 세트들은 개선된 에러 탄력성을 위하여 반복적으로 송신될 수도 있다. 이 경우, 디코더는 각각의 반복된 파라미터 세트에 대한 파라미터 세트 컨텐츠의 비교를 행할 수도 있다. 반복된 파라미터 세트들의 비교들을 행하는 것은 디코더에 불필요한 부담을 부과할 수도 있다.

[0133] 이 개시물은 특히 파라미터 세트 업데이트들의 경우에 디코딩 프로세싱 자원들의 더욱 효율적인 이용을 제공할 수도 있는 기술들을 설명한다. 하나의 예에서, 이 개시물은 파라미터 세트가 비트스트림의 부분에서 업데이트될 수 있는지 여부를 결정하기 위하여 비트스트림 레벨 표시자를 이용하도록 구성된 비디오 프로세싱 디바이스를 설명한다. 일부의 경우들에 있어서, 비트스트림-레벨 표시는 파라미터 세트가 업데이트될 수 있는지 여부를 표시하기 위하여 이용될 수도 있다. 표시는 비트스트림, 예를 들어, SPS 에 포함된 플래그일 수도 있고, 플래그는 모든 SPS 들에서 동일할 수도 있다. 플래그가 1 과 동일할 때, 파라미터 세트는 업데이트될 수도 있다. 플래그가 0 과 동일할 때, 파라미터 세트는 업데이트될 수 없다. 이 경우, 플래그가 0 과 동일할 때, 파라미터 세트 업데이트는 발생할 수 없고 비디오 디코더는 2 개의 파라미터 세트들이 동일한 컨텐츠를 가지는 것처럼 동작하기 때문에, 비디오 디코더는 파라미터 세트들이 동일한 컨텐츠를 가지는지를 결정하기 위하여 동일한 파라미터 세트 ID 값들을 갖는 동일한 타입의 2 개의 파라미터 세트들의 컨텐츠들을 비교할 필요가 없다.

[0134] 다른 경우들에 있어서, 특정 타입의 파라미터 세트 (예를 들어, VPS, SPS, PPS, 또는 APS) 가 업데이트될 수 있는지를 표시하기 위하여 비트스트림-레벨 표시가 이용될 수도 있다. 표시는 비트스트림, 예를 들어, SPS 에 포함된 플래그일 수도 있고, 플래그는 모든 SPS 들에서 동일할 수도 있다. 플래그가 1 과 동일할 때, 특정 타입의 파라미터 세트가 업데이트될 수도 있다. 플래그가 0 과 동일할 때에는, 특정 타입의 파라미터 세트가 업데이트될 수 없다. 이 경우, 플래그가 0 과 동일할 때, 파라미터 세트 업데이트가 발생할 수 없고 비디오 디코더는 2 개의 파라미터 세트들이 동일한 컨텐츠를 가지는 것처럼 동작하기 때문에, 비디오 디코더는 파라미터 세트들이 동일한 컨텐츠를 가지는지를 결정하기 위하여 동일한 파라미터 세트 ID 값들을 갖는 특정 타입의 2 개의 파라미터 세트들의 컨텐츠들을 비교할 필요가 없다. 3 개의 타입들의 파라미터 세트들, 예를 들어, SPS, PPS 및 APS 가 있을 때, 3 개의 이러한 표시들은 파라미터 세트의 각각의 타입에 대하여 하나씩 이용된다.

[0135] 위에서 설명된 예들에서, 표시는 파라미터 세트에서 비트스트림 레벨로 포함된다. 또 다른 예에서, 표시는 SEI 메시지에 포함될 수도 있다. 또 다른 예에서, 표시는 프로파일의 정의에서의 요건으로서 포함될 수도 있다. 일부의 예들에서, 표시는 비트스트림 레벨 대신에 코딩된 비디오 시퀀스 레벨로 포함될 수도 있다. 다른 예들에서, 표시는 비트스트림에 포함되지 않을 수도 있지만, 그 대신에 표시는 미디어 타입 파라미터로서 정의될 수도 있고, 비디오 비트스트림이 세션 협상 또는 기능 교환 국면 동안에, 실시간 전송 프로토콜 (RTP) 기반 송신 환경, 예를 들어, 미디어 데이터 전송을 위한 RTP 를 이용한 스트리밍 또는 멀티캐스트에서 이용될 때, 세션 설명 프로토콜 (SDP) 에 포함될 수도 있다. 추가적인 예로서, HTTP 스트리밍 환경, 예를 들어, HTTP 를 통한 동적 적응 스트리밍 (DASH) 에서, 표시는 미디어 프리젠테이션 설명 (MPD) 에 포함된 스트림 속성으로서 정의될 수도 있다.

[0136] IDR 픽처들에서 새로운 파라미터 세트들을 활성화하는 것에 관련된 쟁점들 및 제안된 기술들이 지금부터 설명될 것이다. 위에서 설명된 바와 같이, 많은 경우들에 있어서, 비트스트림 스플라이싱 포인트 픽처들은 IDR 픽처들이다. 스플라이싱 포인트 픽처들은 전형적으로 스플라이싱된 비트스트림에서 스플라이싱 포인트에 바로 선행하는 픽처들과는 상이한 비디오 특성들을 가진다. 그러므로, 각각의 타입의 상이한 파라미터 세트는 스플라이싱 포인트에서 통상적으로 필요하고, 스플라이싱 포인트 픽처와 연관된 파라미터 세트들의 컨텐츠가 이전의 픽처와 연관된 파라미터 세트들과 동일한지를 비교하는 것은 디코딩 프로세싱 자원들의 낭비일 것이다. 이 경우, 파라미터 세트 컨텐츠를 비교하지 않고 스플라이싱 포인트 픽처와 연관된 각각의 타입의 새로운 파라미터 세트를 활성화하는 것이 더욱 효율적일 수도 있다. 또한, IDR 픽처가 스플라이싱 포인트 픽처일 때에는, DPB 오버플로우를 회피하기 위하여, IDR 픽처를 디코딩할 때에 픽처들이 아직 출력되지 않았더라도 IDR 픽처 이전의 임의의 픽처들을 출력하지 않는 것이 필요할 수도 있다.

[0137] 이 개시물은 특히 비트스트림 스플라이싱 포인트들에서의 파라미터 세트 업데이트들의 경우에 디코딩 프로세싱 자원들의 더욱 효율적인 이용을 제공할 수도 있는 기술들을 설명한다. 하나의 예에서, 이 개시물은 스플라이싱된 비트스트림의 스플라이싱 포인트 픽처와 연관된 각각의 타입의 새로운 파라미터 세트를 자동으로 활성화하도록 구성된 비디오 프로세싱 디바이스를 설명한다. 특히, 많은 경우들에 있어서, 비트스트림 스플라이싱 포인트 픽처들은 IDR 픽처들이다. 기술들에 따르면, 각각의 IDR 픽처에서는, 새롭게 활성화된 파라미터 세트가 파라미터 세트 ID 값 및 컨텐츠를 포함하는 이전의 활성인 파라미터 세트와 정확하게 동일할 수도 있더라

도, 비디오 디코더는 각각의 타입의 파라미터 세트를 활성화 (그리고 이에 따라, 이전의 활성인 파라미터 세트를 비활성화) 할 수도 있다. 각각의 IDR 픽처에서 새로운 파라미터 세트들을 활성화하는 하나의 잠재적인 단점은, 일부의 불필요한 파라미터 세트 활성화가 수행될 수도 있다는 점이다.

[0138] 또 다른 예에서, IDR 픽처가 스플라이싱 IDR (splicing IDR; SIDR) 픽처인지 여부를 표시하기 위하여, 각각의 IDR 픽처에 대한 비트스트림에 표시가 포함될 수도 있다. 이 예에서는, SIDR 픽처가 표시될 때, 새롭게 활성화된 파라미터 세트가 파라미터 세트 ID 값 및 컨텐츠를 포함하는 이전의 활성인 파라미터 세트와 정확하게 동일할 수도 있더라도, 비디오 디코더는 각각의 타입의 파라미터 세트를 활성화 (이에 따라, 이전의 활성인 파라미터 세트를 비활성화) 할 수도 있다. 각각의 IDR 픽처 대신에, SIDR 픽처들에서 새로운 파라미터 세트들을 활성화하기만 함으로써, 불필요한 파라미터 세트 활성화가 감소될 수도 있다. 추가적으로, SIDR 픽처가 표시될 때, 픽처 출력 거동은 no_output_of_prior_pics_flag 가 존재하였고 1 과 동일하여 IDR 픽처 이전의 픽처들이 출력되지 않을 것임을 표시하는 경우와 동일할 수도 있다. no_output_of_prior_pics_flag 는 예를 들어, 슬라이스 헤더에서 존재할 수도 있거나 존재하지 않을 수도 있다. 일부의 경우들에 있어서, 표시는 특수한 별개의 NAL 유닛 타입일 수도 있다. 다른 경우들에 있어서, 표시는 슬라이스 헤더, PPS 또는 APS 에서의 픽처-레벨 플래그일 수도 있다.

[0139] RAP 액세스 유닛으로부터의 비트스트림에 대한 전체 랜덤 액세스와 관련된 쟁점들 및 제안된 기술들이 지금부터 설명될 것이다. 파라미터 세트들이 코딩된 비디오 데이터와 함께, 즉, 코딩된 비디오 비트스트림에서 대역내로 전송될 때, IDR 픽처 또는 CRA 픽처에 대한 액세스 유닛으로부터의 비트스트림에 대한 랜덤 액세스는 디코딩 순서에서 IDR 또는 CRA 액세스 유닛보다 더 이전의 액세스 유닛들로부터 파라미터 세트들을 페칭하는 것을 요구할 수도 있다. 디코딩 순서에서 IDR 또는 CRA 액세스 유닛보다 더 이전의 액세스 유닛들로부터 파라미터 세트들을 페칭할 필요성이 없을 때, 불필요한 페칭 동작들을 회피하기 위하여 비디오 디코더에 통지하는 것이 유리할 것이다.

[0140] 이 개시물은 특히 랜덤 액세스의 경우에 디코딩 프로세싱 자원들의 더욱 효율적인 이용을 제공하기 위하여 이용될 수도 있는 기술들을 설명한다. 하나의 예에서, 이 개시물은 IDR 또는 CRA 액세스 유닛을 디코딩하기 위해 IDR 또는 CRA 액세스 유닛을 선행하는 액세스 유닛에서의 파라미터 세트 NAL 유닛이 필요한지 여부를 결정하기 위하여 비트스트림에서의 표시를 이용하도록 구성된 비디오 프로세싱 디바이스를 설명한다. 특히, 비트스트림은, IDR 또는 CRA 액세스 유닛 및 (비트스트림 또는 디코딩 순서에서) 임의의 후속 액세스 유닛들을 디코딩하기 위해 (비트스트림 또는 디코딩 순서에서) IDR 또는 CRA 액세스 유닛을 선행하는 파라미터 세트 NAL 유닛이 필요한지 여부를 표시하기 위하여, 각각의 IDR 또는 CRA 액세스 유닛에 대한 표시를 포함할 수도 있다.

[0141] 표시가 하나의 IDR 또는 CRA 액세스 유닛에 대해서도 마찬가지인 경우, 비디오 디코더는 IDR 또는 CRA 액세스 유닛을 선행하는 임의의 파라미터 세트 NAL 유닛에 의존하지 않으면서 IDR 또는 CRA 액세스 유닛으로부터 비트스트림을 무작위로 액세스할 수도 있다. 이 경우, 더 이전의 모든 NAL 유닛들은 간단하게 스킵 또는 무시될 수도 있다. 하나의 예에서, IDR 픽처 또는 CRA 픽처에 대한 표시는 (예를 들어, 별개의 NAL 유닛 타입을 갖는) 특정 타입의 SPS 를 이용하여 시그널링될 수도 있고, 여기서, SPS 는 액세스 유닛에서 존재할 경우에, 액세스 유닛의 제 1 NAL 유닛 또는 액세스 유닛 구분자 NAL 유닛 이후의 제 1 NAL 유닛일 수도 있다. 또 다른 예에서, 표시는 별개의 액세스 유닛 구분자 NAL 유닛 타입을 갖거나 또는 액세스 유닛 구분자 NAL 유닛의 NAL 유닛 페이로드 내의 플래그를 갖는, 특정 타입의 액세스 유닛 구분자를 이용하여 시그널링될 수도 있다. 또 다른 예에서, 표시는 액세스 유닛에서의 NAL 유닛 헤더에서의 플래그를 이용하여 시그널링될 수도 있다. 추가적인 예로서, 표시는 액세스 유닛에서의 특정 타입의 SEI 메시지 또는 액세스 유닛에서의 SEI 메시지에서의 플래그를 이용하여 시그널링될 수도 있다.

[0142] 비트스트림에서의 CRA 픽처들의 선두 픽처들과 관련된 쟁점들 및 제안된 기술들이 지금부터 설명될 것이다. 비트스트림이 CRA 픽처로부터 시작하고, CRA 픽처와 연관된 선두 픽처들이 비디오 디코더에서 존재하지 않을 때, 코딩된 픽처 버퍼 (CPB) 는 오버플로우할 수도 있다. 결과적으로, 상이한 세트의 가상적 참조 디코더 (hypothetical reference decoder; HRD) 파라미터들은 버퍼 오버플로우들을 회피하기 위하여 적용될 필요가 있을 수도 있다. S. Deshpande 등, "Signaling of CRA Pictures," 9 차 회의, Geneva, CH, 2012 년 4 월 27 일 - 5 월 7 일, Doc., JCTVC-I0278 (이하 "Deshpande") 는, 비디오 디코더가 HRD 파라미터들의 어느 세트를 적용할 것인지를 결정할 수 있도록, 연관된 선두 픽처들이 존재하는지 여부를 표시하기 위하여 CRA 픽처에 대한 표시 (예를 들어, 새로운 NAL 유닛 타입 또는 슬라이스 헤더 내의 플래그) 를 설명한다. 그러나, Deshpande 에 의해 설명된 표시는 외부 네트워크 엔티티 (예를 들어, 스트리밍 서버 또는 미디어 인식 네트워크 엘리먼트 (MANE)) 가 CRA 픽처의 NAL 유닛 헤더들 또는 슬라이스 헤더들에 대한 변화들을 행할 것을 요구하고, 이것은 외

부 네트워크 엔티티에 대해서는 부담스럽거나 불가능할 수도 있다.

[0143] 이 개시물은 잠재적인 버퍼 오버플로우들을 회피하기 위하여 이용될 수도 있는 기술들을 설명한다. 하나의 예에서, 이 기술은 비트스트림을 시작시키는 CRA 픽처와 연관된 선두 픽처들이 존재하는지 여부를 결정하기 위하여 표시를 이용하도록 구성된 비디오 프로세싱 디바이스를 설명한다. 특히, 하나의 예에서, 비트스트림을 시작시키는 CRA 픽처의 선두 픽처들이 존재하지 않을 때, 외부 네트워크 엔티티는 CRA 픽처를 IDR 픽처로서 표시하기 위하여 NAL 유닛 타입을 변화시킬 수도 있다. 또 다른 예에서, 외부 네트워크 엔티티는 비트스트림을 시작시키는 CRA 픽처와 연관된 선두 픽처들의 존재 또는 부재를 비디오 디코더에 통지할 수도 있다.

[0144] 외부 네트워크 엔티티는 RTSP-기반 스트리밍 시스템들을 위한 실시간 스트리밍 프로토콜 (real-time streaming protocol; RTSP) 메시지, 또는 RTSP-기반 스트리밍 및 세션 공표 프로토콜 (session announcement protocol; SAP)-기반 브로드캐스팅/멀티캐스팅의 둘 모두를 위한 세션 협상들 동안에 송신된 세션 설명 프로토콜 (SDP) 파라미터를 정적 구성 (static configuration) 으로서 발생시킬 수도 있다. HTTP 스트리밍, 예를 들어, HTTP 를 통한 동적 적응 스트리밍 (DASH) 에서는, 상이한 범용 자원 로케이터 (uniform resource locator; URL) 들을 할당하거나, CRA 픽처 및 선두 픽처들에 대한 상이한 바이트 오프셋 (byte offset) 들을 갖는 URL 을 할당함으로써 표시가 실현될 수도 있다. 이 경우, 선두 픽처들을 요청할 것인지 여부를 결정하는 것이 비디오 디코더이므로, 비디오 디코더는 CRA 픽처의 선두 픽처들이 존재하는지 여부를 스스로 결정할 수도 있다.

[0145] 시간적 모션 벡터 예측과 관련된 쟁점들 및 제안된 기술들이 지금부터 설명될 것이다. 도 4 를 다시 참조하면, Pic_6, Pic_7 및 Pic_9 의 각각은 참조 픽처들로서 이용된다. 위에서 설명된 바와 같이, 모션 정보 신택스 엘리먼트들은 현재의 픽처에서의 비디오 블록의 인터-예측을 위하여 참조 픽처에서의 예측 비디오 블록의 로케이션을 식별할 수도 있다. 모션 예측은 이전에 코딩된 비디오 블록에 대한 모션 정보와 관련하여, 주어진 비디오 블록에 대한 모션 정보 (예를 들어, 모션 벡터들 및 참조 픽처 인덱스들) 를 정의하는 프로세스를 지칭할 수도 있다. 예를 들어, 모션 예측은 코딩되고 있는 현재의 CU 에 대한 모션 정보를 발생시키기 위하여 이전에 코딩된 CU 의 모션 정보를 이용하는 것을 포함할 수도 있다. 모션 예측은 현재의 CU 의 모션 벡터를 통신하기 위해 필요한 데이터의 양을 감소시키기 위해 적용될 수도 있다.

[0146] 모션 예측의 하나의 예는 병합 모드 모션 예측이다. 병합 모드 모션 예측에서는, 현재의 CU 에 대한 모션 정보가 이전에 코딩된 이웃 비디오 블록으로부터 물려받아진다. 모션 예측 기술들은 현재의 비디오 블록이 그 모션 정보를 유도하는 이웃 비디오 블록을 식별하기 위하여 인덱스 값을 이용할 수도 있다. 가능한 이웃 비디오 블록들은 예를 들어, 현재의 CU 에 (예를 들어, 상부, 하부, 좌측, 또는 우측으로) 인접해 있는 현재의 픽처에서의 비디오 블록들을 포함할 수도 있다. 추가로, 가능한 이웃 비디오 블록들은 또한 현재의 픽처 이외의 픽처들에서 위치되어 있는 비디오 블록들 (예를 들어, 시간적으로 인접한 픽처로부터 코로케이트된 (co-located) 비디오 블록) 을 포함할 수도 있다. 가능한 이웃 비디오 블록이 현재의 픽처 이외의 픽처에서 위치되어 있을 때, 그것은 시간적 모션 벡터 예측 (temporal motion vector prediction; TMVP) 이라고 지칭된다.

예를 들어, 도 4 에 예시된 예에서, Pic_8 가 Pic_7 로부터 모션 벡터를 승계할 경우, 이것은 TMVP 이다. 일부의 사례들에서, 일부의 픽처들, 슬라이스들, 및 CU 들이 TMVP 를 이용하는 것을 허용하는 한편, 다른 것들은 TMVP 를 이용하는 것을 허용하지 않는 것이 유리할 수도 있다.

[0147] HEVC HM 은 TMVP 가 픽처 단위 (picture-by-picture) 에 기초하여 가능 또는 불가능하게 되도록 하고, PPS 에서의 플래그 enable_temporal_mvp_flag 를 이용하여 TMPV 의 가능함을 시그널링할 수도 있다. 위에서 설명된 바와 같이, 각각의 슬라이스 헤더는 특정 PPS ID 를 이용하여 특정 PPS 를 참조하고, TMVP 가 특정 PPS 에서의 플래그 값에 기초하여 픽처에 대해 가능하게 되는지 여부를 결정한다. 예를 들어, 슬라이스가 0 과 동일한 enable_temporal_mvp_flag 값을 갖는 PPS 를 참조하고 0 과 동일한 temporal_id 를 가질 때, DPB 에서의 참조 픽처들의 마킹 프로세스 (marking process) 가 호출된다. 즉, 디코딩 픽처 버퍼 (DPB) 에서의 모든 픽처들은 "시간적 모션 벡터 예측을 위해 이용되지 않음" 으로서 마킹되고, 더 이전의 참조 픽처들로부터의 TMVP 는 허용되지 않는다.

[0148] PPS 에서 enable_temporal_mvp_flag 를 포함하는 것에 대한 대안으로서, 모든 P 및 B 슬라이스 헤더에서 enable_temporal_mvp_flag 를 명시적으로 시그널링하는 것이 Lim, Chong Soon 등, "High-level Syntax: Proposed fix on signaling of TMVP disabling flag" 9 차 회의, Geneva, CH, 2012 년 4 월 27일 - 5 월 7 일, Doc., JCTVC-I0420, (이하 "Lim") 에 설명되었다. Lim 에서 설명된 기술은 마킹 프로세스에 대한 필요성을 제거하고 픽처 단위 업데이트에 의존하는 대신에 TMVP 픽처들을 독립적으로 결정하지만, 코딩된 비디오 시퀀스에서의 많은 픽처들 또는 모든 픽처들이 TMVP 를 이용하지 않을 때에는, Lim 에서 설명된 기술은 효율적이

지 않다. Lim 에서 설명된 기술 하에서는, 픽처 또는 시퀀스 내의 모든 P 및 B 슬라이스들의 슬라이스 헤더들이 슬라이스들 중의 어떤 것도 TMVP 를 이용하지 않더라도 enable_temporal_mvp_flag 를 포함할 것이다.

[0149] 이 개시물은 모든 P 및 B 슬라이스 헤더에 대한 enable_temporal_mvp_flag 의 시그널링을 감소시키기 위하여 이용될 수도 있는 기술들을 설명한다. 하나의 예에서, 이 개시물은 시간적 모션 벡터 예측이 가능하게 되는지 여부를 결정하기 위하여 SPS 에서 플래그를 식별하도록 구성된 비디오 프로세싱 디바이스를 설명한다. 특히, 일부의 예들에서, 플래그 (예를 들어, enable_temporal_mvp_ps_flag) 는 SPS 또는 PPS 로 추가될 수도 있다. 이 플래그가 특정 SPS 또는 PPS 에서 0 과 동일할 때, enable_temporal_mvp_flag 는 특정 SPS 또는 PPS 를 참조하는 임의의 슬라이스 헤더에서 존재하지 않는다. 이 플래그가 특정 SPS 또는 PPS 에서 1 과 동일할 때, enable_temporal_mvp_flag 는 특정 SPS 또는 PPS 를 참조하는 각각의 슬라이스 헤더에서 존재한다. 슬라이스 헤더들에서의 enable_temporal_mvp_flag 의 의미론들은 Lim 제안에서와 동일할 수도 있다.

[0150] 비트스트림에서 코딩된 픽처들에 대한 참조 픽처 세트 시그널링과 관련된 쟁점들 및 제안된 기술들이 지금부터 설명될 것이다. 위에서 설명된 바와 같이, 모션 벡터들에 추가하여, 모션 정보 신택스 엘리먼트들은 또한 참조 픽처 인덱스들을 포함할 수도 있다. HEVC HM 은 참조 픽처들을 관리하기 위하여 참조 픽처 세트 (Reference Picture Set; RPS) 기반 메커니즘을 이용한다. RPS 는, 디코딩 순서에서 연관된 픽처 이전에 있는 모든 참조 픽처들로 구성되며, 연관된 픽처 또는 디코딩 순서에서 연관된 픽처에 후행하는 임의의 픽처의 인터-예측을 위해 이용될 수도 있는, 픽처와 연관된 참조 픽처들의 세트를 지칭한다. HM 에서는, 각각의 코딩된 픽처에 대한 RPS 가 직접 시그널링된다. RPS 를 시그널링하기 위한 신택스 엘리먼트들은 SPS 및 슬라이스 헤더의 둘 모두에 포함된다. 특정 코딩된 픽처에 대하여, RPS 는 슬라이스 헤더에서 직접 시그널링되거나 또는 슬라이스 헤더에서의 플래그에 의해 표시된 바와 같이, SPS 에 포함된 가능한 픽처 세트들 중의 하나일 수도 있다.

[0151] 각각의 픽처에 대한 RPS 는 5 개의 RPS 서브세트들이라고 또한 지칭되는 참조 픽처들의 5 개의 상이한 리스트들을 포함한다. 5 개의 RPS 서브세트들은 다음을 포함한다: RefPicSetStCurrBefore, RefPicSetStCurrAfter, RefPicSetStFoll, RefPicSetLtCurr, 및 RefPicSetLtFoll. RefPicSetStCurrBefore 는, 디코딩 순서 및 출력 순서의 둘 모두에서 현재의 픽처 이전에 있으며 현재의 픽처의 인터 예측에서 이용될 수도 있는 모든 단기 참조 픽처 (short-term reference picture; STRP) 들을 포함한다. RefPicSetStCurrAfter 는, 디코딩 순서에서 현재의 픽처 이전에 있고, 출력 순서에서 현재의 픽처를 뒤따르며, 현재의 픽처의 인터 예측에서 이용될 수도 있는 모든 단기 참조 픽처들로 구성된다. RefPicSetStFoll 은, 디코딩 순서에서 현재의 픽처에 후행하는 픽처들 중의 하나 이상의 픽처의 인터 예측에서 이용될 수도 있고, 현재의 픽처의 인터 예측에서 이용되지 않는 모든 단기 참조 픽처들로 구성된다. RefPicSetLtCurr 은 현재의 픽처의 인터 예측에서 이용될 수도 있는 모든 장기 참조 픽처 (long-term reference picture) 들로 구성된다. RefPicSetLtFoll 은, 디코딩 순서에서 현재의 픽처에 후행하는 픽처들 중의 하나 이상의 픽처의 인터 예측에서 이용될 수도 있고, 현재의 픽처의 인터 예측에서 이용되지 않는 모든 장기 참조 픽처들로 구성된다.

[0152] 1) "참조를 위해 이용됨" 으로서 마킹되고, 2) 단기 참조 픽처 세트들에 포함되지 않은, 디코딩된 픽처 버퍼 (DPB) 에서의 참조 픽처들의 픽처 순서 카운트 (picture order count; POC) 순서화된 리스트에 대한 인덱스에 의해 LTRP 를 식별하는 것은, K. Suehring 등, "Long-term Picture Signaling for error-free environments" 9 차 회의, Geneva, CH, 2012 년 4 월 27 일 - 5 월 7 일, Doc., JCTVC-I0112 (이하 "Suehring") 에서 설명되었다. Suehring 은 에러 없는 (error-free) 환경에서, LTRP 들의 이러한 시그널링이 효율적이라고 기술한다. 그러나, 에러 없는 환경에서는, STRP 들이 또한, DPB 에서의 참조 픽처들의 POC 순서화된 리스트에 대한 인덱스들에 의해 식별될 수 있다.

[0153] 이 개시물은 STRP 들을 식별하기 위하여 이용될 수도 있는 기술들을 설명한다. 하나의 예에서, 이 개시물은 DPB 에서 참조 픽처들의 POC 순서화된 리스트에 대한 인덱스에 의해 STRP 를 식별하도록 구성된 비디오 프로세싱 디바이스를 설명한다. 특히, 일부의 예들에서, 각각의 STRP 는 DPB 에서 참조 픽처들의 POC 순서화된 리스트에 대한 인덱스에 의해 식별될 수도 있다. 일부의 경우들에 있어서, 순서는 POC 값들의 증가하는 순서일 수도 있다. 다른 경우들에서, 순서는 POC 값들의 감소하는 순서일 수도 있다. 제 1 표시된 STRP 에 대하여, 인덱스는 예를 들어, 비부호화된 정수 지수-골롬 (ue(v)) 코딩, 절삭된 (truncated) 정수 지수-골롬 (te(v)) 코딩, 또는 비부호된 정수 (u(v)) 코딩 중의 하나를 이용하여 직접 코딩된다. u(v) 코딩일 경우, 인덱스의 비트들에 있어서의 길이는 Ceil(log2(N)) 이고, 여기서, N 은 DPB 에서의 참조 픽처들의 수이다. 다른 표시된 STRP 에 대하여, 현재의 STRP 의 인덱스와 이전의 STRP 의 인덱스와의 사이의 차이가 시그널링된다. 대안적으로, DPB 에서의 참조 픽처들은 2 개의 리스트들로 분할될 수도 있다. 이

예에서, 리스트들 중의 하나는 현재의 픽처의 POC 보다 더 작은 POC 를 갖는 참조 픽처를 포함하고, POC 값들의 감소하는 순서에서 순서화될 수도 있다. 리스트들 중의 다른 하나는 현재의 픽처의 POC 값보다 더 큰 POC 값을 갖는 참조 픽처들을 포함하고, POC 값들의 증가하는 순서에서 순서화될 수도 있다. 다음으로, 단기 참조 픽처 세트에 포함되어야 할 각각의 STRP 는 리스트 (즉, 2 개의 리스트들 중의 하나) 및 그 리스트에 대한 인덱스에 의해 식별될 수도 있다.

[0154] 타일들 및 파면 병렬 프로세싱 (WPP) 의 픽처 파티셔닝 방식들을 위한 카테고리-프리픽스된 데이터 배칭 (category-prefixed data batching) 과 관련된 쟁점들 및 제안된 기술들이 지금부터 설명될 것이다. 위에서 설명된 바와 같이, HEVC HM 은 4 개의 상이한 픽처 파티셔닝 방식들, 즉, 규칙적 슬라이스들, 엔트로피 슬라이스들, 타일들, 및 WPP 를 포함한다. 규칙적 슬라이스들은 H.264/AVC 에서의 규칙적 슬라이스들과 유사하다. 각각의 규칙적 슬라이스는 그 자신의 NAL 유닛에서 캡슐화되고, 픽처내 예측 (in-picture prediction, 예를 들어, 인트라 샘플 예측, 모션 정보 예측, 코딩 모드 예측) 및 슬라이스 경계들에 걸친 엔트로피 코딩 의존성은 불가능하게 된다. 따라서, (루프 필터링 동작들로 인해 상호의존성 (interdependency) 들이 여전히 있을 수도 있지만) 규칙적 슬라이스는 동일한 픽처 내의 다른 규칙적 슬라이스들로부터 독립적으로 재구성될 수 있다. HEVC 에서의 기본 유닛, 즉, 트리블록은 상대적으로 큰 사이즈일 수 있으므로 (예를 들어, 트리블록은 64x64 일 수도 있음), 규칙적 슬라이스들의 특수한 형태로서, 트리블록 내의 슬라이스 경계들을 통한 MTU 사이즈 매칭을 허용하기 위하여 "미세 입도 슬라이스들 (fine granularity slices)" 의 개념이 HM 에 포함된다. 슬라이스 입도는 픽처 파라미터 세트에서 시그널링되는 반면, 미세 입도 슬라이스의 어드레스는 슬라이스 헤더에서 여전히 시그널링된다.

[0155] 규칙적 슬라이스들과 같은 엔트로피 슬라이스들은 엔트로피 디코딩 의존성들을 파괴하지만, 픽처내 예측 (및 필터링) 이 엔트로피 슬라이스 경계들을 교차하도록 한다. 그러므로, 엔트로피 슬라이스들은 다른 디코딩 단계들에 영향을 가지지 않으면서 엔트로피 디코딩을 병렬화하기 위한 경량 메커니즘으로서 이용될 수 있다. 각각의 엔트로피 슬라이스가 그 자신의 NAL 유닛으로 캡슐화되지만, 슬라이스 헤더 신택스 엘리먼트들의 대부분이 존재하지 않고 선행하는 전체 슬라이스 헤더로부터 승계되어야 하므로, 각각의 엔트로피 슬라이스는 규칙적 슬라이스와 비교하여 훨씬 더 짧은 슬라이스 헤더를 가진다. 픽처 내의 이웃 엔트로피 슬라이스들 사이의 픽처내 예측의 허용으로 인해, 픽처내 예측을 가능하게 하기 위한 요구된 인터-프로세서/인터-코어 통신이 실질적일 수 있다. 픽처내 예측으로 인해, 하나의 엔트로피 슬라이스의 손실은 또한 디코딩 순서에서 다음 엔트로피 슬라이스의 디코딩의 실패를 야기시키기 때문에, 엔트로피 슬라이스들은 에러-유발 (error-prone) 환경들에서의 MTU 사이즈 매칭에 이용되도록 추천되지 않는다. 엔트로피 슬라이스들은, 멀티코어 또는 멀티-CPU 아키텍처 상에서 엔트로피 디코딩 프로세스를 실행하지만, 전용 신호 프로세싱 하드웨어 상에서 나머지 디코딩 기능성을 실행하는 시스템 아키텍처들에 대한 제한된 이용을 가지는 것으로 보인다.

[0156] WPP 에서는, 픽처가 트리블록들의 행들로 파티셔닝된다. 엔트로피 디코딩 및 예측은 다른 파티션들에서의 트리블록들로부터의 데이터를 이용하는 것이 허용된다. 병렬 프로세싱은 트리블록들의 행들의 병렬 디코딩을 통해 가능하고, 여기서, 행의 디코딩의 시작은 2 개의 트리블록들만큼 지연되어, 대상 트리블록의 상부 및 우측의 트리블록과 관련된 데이터는 대상 트리블록이 디코딩되기 전에 이용가능하다는 것을 보장한다. 이 엇갈린 시작 (staggered start, 그래픽으로 표현될 때에 파면과 같이 보임) 을 이용하면, 픽처가 트리블록 행들을 포함할 정도로 많은 수에 이르는 프로세서들/코어들로 병렬화가 가능하다. HEVC HM 은 특정 수의 병렬 프로세서들/코어들에 유리하도록 상이한 트리블록 행들의 코딩된 비트들을 조직화하기 위한 메커니즘을 포함한다. 예를 들어, 짝수인 트리블록 행들 (트리블록 행들 0, 2, 4, ...) 의 코딩된 비트들은 홀수인 트리블록 행들 (트리블록 행들 1, 3, 5, ...) 의 코딩된 비트들 이전에 모두 나타나는 것이 가능하여, 비트스트림은 2 개의 병렬 프로세서들/코어들에 의해 디코딩가능하지만, 더 이전에 나타나는 트리블록 행 (예를 들어, 트리블록 행 2) 의 디코딩이 나중에 나타나는 트리블록 행 (예를 들어, 트리블록 행 1) 을 참조한다. 엔트로피 슬라이스들과 유사하게, 픽처 내의 이웃 트리블록 행들 사이의 픽처내 예측의 허용으로 인해, 픽처내 예측을 가능하게 하기 위한 요구된 인터-프로세서/인터-코어 통신이 실질적일 수 있다. WPP 파티셔닝은 적용되지 않을 때와 비교하여 더 많은 NAL 유닛들로 귀착되지 않고; 따라서, WPP 는 MTU 사이즈 일치를 위해 이용될 수 없다.

[0157] 타일들은 픽처를 타일 열들 및 행들로 파티셔닝하는 수평 및 수직 경계들을 정의한다. 트리블록들의 스캔 순서는, 픽처의 타일 래스터 스캔의 순서에서 다음 타일의 상부-좌측 트리블록을 디코딩하기 전에, (타일의 트리블록 래스터 스캔의 순서에서) 타일 내에서 로컬이 되도록 변화된다. 규칙적 슬라이스들과 유사하게, 타일들은 엔트로피 디코딩 의존성들뿐만 아니라 픽처내 예측 의존성들을 깬다. 그러나, 타일들은 개별적인 NAL 유닛들 (이와 관련하여 WPP 와 동일함) 내로 포함될 필요가 없고, 이에 따라, MTU 사이즈 매칭에 이용될 수

없다. 각각의 타일은 하나의 프로세서/코어에 의해 프로세싱될 수 있고, 이웃 타일들을 디코딩하는 프로세싱 유닛들 사이의 픽처내 예측을 위해 요구되는 인터-프로세서/인터-코어 통신은, 슬라이스가 하나를 초과하는 타일에 걸쳐 있는 경우들에 있어서, 공유된 슬라이스 헤더를 운반하는 것과, 재구성된 샘플들 및 메타데이터의 루프 필터링 관련 공유에 제한된다. 그러므로, 타일들은 2 개의 이웃 파티션들 사이의 픽처내 독립성으로 인해 WPP 에 비해 메모리 대역폭의 측면에서 덜 부담된다.

[0158] HEVC HM 에서, 규칙적 슬라이스는 H.264/AVC 에서 사실상 동일한 형태로 또한 이용가능한 병렬화를 위해 이용될 수 있는 유일한 도구이다. 규칙적 슬라이스들 기반 병렬화는 (픽처내 예측으로 인해 인터-프로세서 또는 인터-코어 데이터 공유보다 전형적으로 훨씬 더 중한, 예측 코딩된 픽처를 디코딩할 때의 모션 보상을 위한 인터-프로세서 또는 인터-코어 데이터 공유를 제외한) 많은 인터-프로세서 또는 인터-코어 통신을 요구하지 않는다.

그러나, 동일한 이유로, 규칙적 슬라이스들은 일부의 코딩 오버헤드 (coding overhead) 를 요구할 수도 있다. 또한, 규칙적 슬라이스들은 또한 (위에서 언급된 다른 파티셔닝 방식들 중의 일부와 대조적으로), 규칙적 슬라이스들의 픽처내 독립성으로 인해 MTU 사이즈 요건들과 매칭시키기 위하여 비트스트림 파티셔닝을 위한 핵심 메커니즘으로서 역할을 하고, 그 각각의 규칙적 슬라이스는 그 자신의 NAL 유닛에서 캡슐화된다. 많은 경우들에 있어서, 병렬화의 목적 및 MTU 사이즈 매칭의 목적은 픽처에서 슬라이스 레이아웃에 대한 모순된 요구들을 둘 수 있다.

[0159] 간략함을 위하여, 4 개의 상이한 픽처 파티셔닝 방식들의 한정들은 HM 에서 지정된다. 예를 들어, HM 에서는, 엔트로피 슬라이스들, 타일들, 및 WPP 중의 임의의 2 개의 조합이 동시에 적용될 수 없을 수도 있다. 또한, HM 에서는, 각각의 슬라이스 및 타일에 대하여, 다음의 조건들 중의 어느 하나 또는 둘 모두가 충족되어야 한다: 1) 슬라이스에서의 모든 코딩된 트리블록들이 동일한 타일에 속하고, 2) 타일 내의 모든 코딩된 트리블록들이 동일한 슬라이스에 속한다.

[0160] 또한, 둘 모두의 엔트리 포인트 시그널링 방법들을 덜 유용하게 하는 타일 및 WPP 에 대한 인터리빙된 데이터 순서 (interleaved data order) 는 S. Kanumuri 등, "Category-prefixed data batching for tiles and wavefronts" 9 차 회의, Geneva, CH, 2012 년 4 월 27 일 - 5 월 7 일, Doc., JCTVC-I0427 (이하, "Kanumuri") 에서 설명되었다. Kanumuri 에서의 제안된 접근법과 연관된 하나의 문제점은 지원되는 카테고리들의 최대 수가 32 라는 것이다. 그러나, 32 를 초과하는 WPP 서브-스트림들 (예를 들어, 각각의 트리블록 행이 서브-스트림이고 32 를 초과하는 트리블록 행들이 있을 때) 또는 32 를 초과하는 타일들이 있을 수도 있다는 것이 가능하고, 예를 들어, 단일-코어 디코더에 의해 픽처의 트리블록 래스터 스캔에서 트리블록들 (파싱 및 디코딩의 둘 모두) 을 프로세싱하기 위하여, 각각의 WPP 서브-스트림 또는 타일 엔트리 포인트가 알려지는 것이 요구된다. 또한, 프로세싱 순서에 따라, 인터리빙된 데이터를 병합하기 위한 병합 프로세스 또는 NAL 유닛의 비트스트림에서 전후로 점프하는 것이 필요하므로, Kanumuri 에서의 제안된 접근법은 단일-코어 디코딩에 부담을 부과한다.

[0161] 이 개시물은 카테고리 프리픽스된 데이터 배칭이 적용되는지 여부를 표시하기 위하여 이용될 수도 있는 기술들을 설명한다. 하나의 예에서, 이 개시물은 카테고리-프리픽스된 데이터 배칭이 적용되는지 여부를 표시자로 식별하도록 구성된 비디오 프로세싱 디바이스를 설명한다. 특히, 일부의 예들에서, 카테고리-프리픽스된 데이터 배칭이 적용되는지 여부를 표시하기 위하여 표시가 SPS 또는 PPS 에서 추가될 수도 있다. 카테고리-프리픽스된 데이터 배칭이 적용되지 않는 것으로 표시될 경우, 타일들을 취급하는 기존의 방법이 적용될 수도 있다. 다른 예들에서, 카테고리들의 최대 수가 변동될 수 있고, 카테고리들의 최대 수의 값은 SPS 또는 PPS 에서 시그널링될 수도 있다. 추가의 예들에서, 타일들 또는 WPP 서브-스트림들의 카테고리들로의 맵핑 (즉, 타일들 또는 WPP 서브-스트림들은 각각의 카테고리에 속함) 은 예를 들어, SPS 또는 PPS 에서 시그널링될 수도 있다.

[0162] 도 6 은 파라미터 세트 업데이트는 비트스트림의 부분에서 발생할 수 있는지 여부를 결정하는 동작을 예시하는 플로우차트이다. 예시된 동작은 도 2 로부터의 비디오 인코더 (20) 에 의해 발생된 표시에 기초하여 도 3 으로부터의 비디오 디코더 (30) 에 의해 수행되는 것으로 설명되어 있다.

[0163] 비디오 디코더 (30) 는 코딩된 비디오 슬라이스들 및 코딩된 파라미터 세트들을 나타내는 다수의 액세스 유닛들을 포함하는 하나 이상의 코딩된 비디오 시퀀스들을 갖는 비디오 인코더 (20) 로부터의 비트스트림을 수신할 수도 있다. 비디오 디코더 (30) 는 파라미터 세트 업데이트가 코딩된 비디오 시퀀스들 중의 하나와 같은 비트스트림의 부분에서 발생할 수 있는지 여부를 표시하도록 정의된 플래그를 디코딩한다 (130). 하나의 예에서, 플래그는 코딩된 비디오 시퀀스의 적어도 하나의 액세스 유닛에 포함된 SEI NAL 유닛에 포함될 수도 있

다. 또 다른 예에서, 플래그는 코딩된 비디오 시퀀스의 적어도 하나의 액세스 유닛에 포함된 SPS NAL 유닛에 포함될 수도 있다.

[0164] 일부의 경우들에 있어서, 모든 타입들의 파라미터 세트들에 대하여 하나의 플래그만이 이용될 수도 있도록, 플래그는 임의의 타입의 파라미터 세트들이 코딩된 비디오 시퀀스에서 업데이트될 수 있는지 여부를 표시할 수도 있다. 다른 경우들에 있어서, 각각의 타입의 파라미터 세트에 대하여 상이한 플래그가 이용될 수도 있도록, 플래그는 특정 타입의 파라미터 세트가 코딩된 비디오 시퀀스에서 업데이트될 수 있는지 여부를 표시할 수도 있다. 또 다른 경우들에 있어서, 2 개 이상의 타입들의 파라미터 세트들에 대한 업데이트 상태를 표시하기 위하여 하나의 플래그가 이용될 수도 있고 추가적인 타입들의 파라미터 세트들에 대한 업데이트 상태를 표시하기 위하여 또 다른 플래그가 이용될 수도 있도록, 플래그는 2 개 이상의 타입들의 파라미터 세트들이 코딩된 비디오 시퀀스에서 업데이트될 수 있는지 여부를 표시할 수도 있다.

[0165] 다음으로, 비디오 디코더 (30) 는 코딩된 비디오 시퀀스의 액세스 유닛들 중의 하나에 포함된 파라미터 세트 NAL 유닛으로부터의 특정 ID 값을 갖는 특정 타입의 제 1 파라미터 세트를 디코딩한다 (132). 플래그가 파라미터 세트 업데이트가 특정 타입의 파라미터 세트에 대한 코딩된 비디오 시퀀스에서 발생할 수 없는 것으로 표시할 때 (134 의 아니오 분기), 비디오 디코더 (30) 는 비트스트림의 전체 부분, 즉, 이 예에서의 코딩된 비디오 시퀀스에 대한 제 1 파라미터 세트를 활성화한다 (136). 이 경우, 제 1 파라미터 세트와 동일한 식별 값을 가지며 동일한 타입의 후속 파라미터 세트를 디코딩할 시에, 비디오 디코더 (30) 는 코딩된 비디오 시퀀스에 대한 제 1 파라미터 세트를 업데이트할 것인지 여부를 결정할 필요가 없고, 후속 파라미터 세트를 무시할 수 있다. 그러므로, 비디오 디코더 (30) 는 제 1 파라미터 세트의 컨텐츠가 동일한 ID 값을 가지는 동일한 타입의 임의의 다른 파라미터 세트에 포함된 컨텐츠와 동일한 것처럼 동작할 수도 있다.

[0166] 플래그가 파라미터 세트 업데이트가 특정 타입의 파라미터 세트에 대한 코딩된 비디오 시퀀스에서 발생할 수 있는 것으로 표시할 때 (134 의 예 분기), 비디오 디코더 (30) 는 제 1 파라미터 세트를 활성화한다 (138). 다음으로, 비디오 디코더 (30) 는 코딩된 비디오 시퀀스의 액세스 유닛들 중의 하나에 포함된 파라미터 세트 NAL 유닛으로부터의 제 1 파라미터 세트와 동일한 ID 값을 가지며 동일한 타입의 제 2 파라미터 세트를 디코딩한다 (140). 이 경우, 파라미터 세트 업데이트들이 발생할 수 있으므로, 비디오 디코더 (30) 는 제 1 파라미터 세트를 대체하기 위하여 제 2 파라미터 세트를 저장할 것인지 여부를 결정한다 (142).

[0167] 일부의 경우들에 있어서, 비디오 디코더 (30) 는 코딩된 비디오 시퀀스에 대한 제 2 파라미터 세트를 자동으로 활성화할 수도 있고, 제 1 파라미터 세트를 비활성화할 수도 있다. 다른 경우들에 있어서, 비디오 디코더 (30) 는 제 1 파라미터 세트의 컨텐츠를 제 2 파라미터 세트의 컨텐츠와 비교할 수도 있다. 제 2 파라미터 세트의 컨텐츠가 제 1 파라미터 세트의 컨텐츠와 상이할 때, 비디오 디코더 (30) 는 코딩된 비디오 시퀀스에 대한 제 2 파라미터 세트를 활성화하고, 제 1 파라미터 세트를 비활성화한다.

[0168] 도 7 은 CRA 액세스 유닛으로부터의 랜덤 액세스가 이전의 이용불가능한 액세스 유닛들로부터 파라미터 세트들을 폐칭하지 않고도 수행될 수 있는지 여부를 결정하는 동작을 예시하는 플로우차트이다. 예시된 동작은 도 2 로부터의 비디오 인코더 (20) 에 의해 발생된 표시에 기초하여 도 3 으로부터의 비디오 디코더 (30) 에 의해 수행되는 것으로 설명되어 있다.

[0169] HEVC HM 은 IDR 픽처들과 함께 발생하는 바와 같이, 더 낮은 코딩 효율 없이 비트스트림에 대한 랜덤 액세스를 위한 더 많은 옵션들을 제공하기 위하여 CRA 픽처들을 도입하였다. CRA 액세스 유닛들은 코딩된 비디오 시퀀스 내의 임의의 포인트에서 위치될 수 있고 디코딩된 픽처 버퍼 (DPB) 를 클리닝하지 않으며, 이것은 주어진 CRA 액세스 유닛의 선두 픽처들 (즉, 디코딩 순서에서 CRA 액세스 유닛을 후행하지만 출력 순서에서 CRA 액세스 유닛을 선행하는 픽처들) 이 CRA 액세스 유닛 이전에 디코딩된 픽처들을 참조 픽처들로서 이용하는 것을 허용한다. 그러나, 랜덤 액세스가 주어진 CRA 액세스 유닛 이전에 디코딩된 RAP 픽처로부터 시작할 때, 선두 픽처들은 단지 올바르게 디코딩될 수도 있다. 랜덤 액세스가 특정 CRA 픽처로부터 시작할 경우, 출력 또는 디코딩 순서에서 CRA 픽처에 선행하는 모든 픽처들은 디코딩되지 않을 것이고, 참조 픽처들로서의 이용을 위하여 이용불가능하다. 출력 또는 디코딩 순서에서 CRA 픽처 또는 임의의 후속 액세스 유닛들을 디코딩하기 위하여, 비디오 디코더 (30) 는 이용불가능한 이전의 픽처들 중의 하나에 대한 액세스 유닛에 포함된 하나 이상의 파라미터 세트들을 폐칭할 필요가 있을 수도 있고, 이것은 부담스러운 동작이다.

[0170] 비디오 디코더 (30) 는 코딩된 비디오 슬라이스들 및 코딩된 파라미터 세트들을 나타내는 다수의 액세스 유닛들을 포함하는 하나 이상의 코딩된 비디오 시퀀스들을 갖는 비디오 인코더 (20) 로부터의 비트스트림을 수신할 수도 있다. 비디오 디코더 (30) 는 비트스트림의 코딩된 비디오 시퀀스로부터의 하나 이상의 CRA 액세스 유닛

들을 디코딩한다 (150). 비디오 디코더 (30) 는 또한, 특정 CRA 액세스 유닛으로부터의 비트스트림에 대한 랜덤 액세스가 이전의 이용불가능한 액세스 유닛들로부터의 파라미터 세트들을 요구하는지 여부를 표시하도록 정의된 플래그를 디코딩한다 (152). 하나의 예에서, 플래그는 비트스트림의 코딩된 비디오 시퀀스 내의 특정 CRA 액세스 유닛에 포함된 SEI NAL 유닛에 포함될 수도 있다.

[0171] 플래그가 이전의 액세스 유닛들로부터의 파라미터 세트들이 특정 CRA 액세스 유닛으로부터의 랜덤 액세스를 위하여 페칭될 필요가 없는 것으로 (즉, 페칭이 요구되지 않음) 표시할 때 (154 의 아니오 분기), 비디오 디코더 (30) 는 페칭 동작을 수행하지 않고도 특정 CRA 액세스 유닛로부터의 비트스트림에 대한 랜덤 액세스를 수행한다 (156). 반대로, 플래그가 이전의 액세스 유닛들로부터의 파라미터 세트들이 특정 CRA 픽처로부터의 랜덤 액세스를 위하여 페칭될 필요가 있는 것으로 (즉, 페칭이 요구됨) 표시할 때 (154 의 예 분기), 비디오 디코더 (30) 는 특정 CRA 액세스 유닛으로부터의 비트스트림에 대한 랜덤 액세스를 순서대로 수행할 것인지 여부를 결정한다 (158). 일부의 경우들에 있어서, 비디오 디코더 (30) 는 비트스트림에 대한 랜덤 액세스가 페칭 동작을 수행하지 않고도 또 다른 RAP 픽처로부터 이용가능한 것으로 결정할 수도 있고, 이전의 액세스 유닛들로부터 파라미터 세트들을 페칭하는 것을 회피하기 위하여 특정 CRA 액세스 유닛으로부터의 비트스트림에 대한 랜덤 액세스를 수행하지 않는 것으로 또한 결정할 수도 있다. 다른 경우들에 있어서, 비디오 디코더 (30) 는 또 다른 RAP 픽처로부터의 비트스트림에 대한 랜덤 액세스가 이용가능하지 않은 것으로 결정할 수도 있고, 이전의 액세스 유닛들로부터 파라미터 세트들을 페칭한 후에 특정 CRA 액세스 유닛으로부터의 비트스트림에 대한 랜덤 액세스를 수행하는 것으로 더욱 결정할 수도 있다.

[0172] 이러한 방법으로, 플래그에 기초하여, 비디오 디코더 (30) 는 먼저, 특정 CRA 액세스 유닛으로부터의 랜덤 액세스 디코딩을 위하여 페칭 동작이 요구되는지 여부를 결정하고, 랜덤 액세스를 수행하기 위한 상이한 RAP 픽처를 선택함으로써 페칭 동작을 수행하는 것을 회피할 수도 있다. CRA 액세스 유닛들은 코딩된 비디오 시퀀스 내의 임의의 포인트에 위치될 수 있고 DPB 를 클리닝하지 않으므로, 표시는 CRA 액세스 유닛들에 대해 특히 유용하고, 이것은 더 낮은 코딩 효율 없이 비트스트림에 대한 랜덤 액세스를 위한 더 많은 옵션들을 제공한다.

[0173] 도 8 은 네트워크 (300) 의 일부를 형성하는 디바이스들의 일 예의 세트를 예시하는 블록도이다. 이 예에서, 네트워크 (300) 는 라우팅 디바이스들 (304A, 304B) (집합적으로 "라우팅 디바이스들 (304)" 이라고 지칭됨) 및 트랜스코딩 디바이스 (306) 를 포함한다. 라우팅 디바이스들 (304) 및 트랜스코딩 디바이스 (306) 는 네트워크 (300) 의 일부를 형성할 수도 있는 작은 수의 디바이스들을 나타내도록 의도된 것이다. 스위치들, 허브들, 게이트웨이들, 방화벽들, 브릿지들, 및 다른 이러한 디바이스들과 같은 다른 네트워크 디바이스들은 또한 네트워크 (300) 에 포함될 수도 있다. 또한, 추가적인 네트워크 디바이스들은 서버 디바이스 (302) 와 클라이언트 디바이스 (308) 와의 사이의 네트워크 경로를 따라 제공될 수도 있다. 일부의 예들에서, 서버 디바이스 (302) 는 도 1 로부터의 소스 디바이스 (12) 에 대응할 수도 있는 반면, 클라이언트 디바이스 (308) 는 도 1 로부터의 목적지 디바이스 (14) 에 대응할 수도 있다.

[0174] 일반적으로, 라우팅 디바이스들 (304) 은 네트워크 (300) 를 통해 네트워크 데이터를 교환하기 위하여 하나 이상의 라우팅 프로토콜들을 구현한다. 일부의 예들에서, 라우팅 디바이스들 (304) 은 프록시 또는 캐쉬 동작들을 수행하도록 구성될 수도 있다. 그러므로, 일부의 예들에서, 라우팅 디바이스들 (304) 은 프록시 디바이스들이라고 마찬가지로 지칭될 수도 있다. 일반적으로, 라우팅 디바이스들 (304) 은 네트워크 (300) 를 통해 라우터들을 찾기 위하여 라우팅 프로토콜들을 실행한다. 이러한 라우팅 프로토콜들을 실행함으로써, 라우팅 디바이스 (304B) 는 그 자체로부터 라우팅 디바이스 (304A) 를 거쳐 서버 디바이스 (302) 까지의 네트워크 루트를 찾을 수도 있다.

[0175] 이 개시물의 기술들은 라우팅 디바이스들 (304) 및 트랜스코딩 디바이스 (306) 와 같은 네트워크 디바이스들에 의해 구현될 수도 있지만, 또한, 클라이언트 디바이스 (308) 에 의해 구현될 수도 있다. 이러한 방식으로, 라우팅 디바이스들 (304), 트랜스코딩 디바이스 (306), 및 클라이언트 디바이스 (308) 는 이 개시물에서 설명된 기술들 중의 하나 이상을 구현하도록 구성된 디바이스들의 예들을 나타낸다.

[0176] 하나 이상의 예들에서는, 설명된 기능들이 하드웨어, 소프트웨어, 펌웨어, 또는 그 임의의 조합으로 구현될 수도 있다. 소프트웨어로 구현될 경우, 기능들은 하나 이상의 명령들 또는 코드로서, 컴퓨터-판독가능한 매체 상에 저장되거나 컴퓨터-판독가능한 매체를 통해 송신될 수도 있고, 하드웨어-기반 프로세싱 유닛에 의해 실행될 수도 있다. 컴퓨터-판독가능한 매체들은 데이터 저장 매체들과 같은 유형의 매체에 대응하는 컴퓨터-판독가능한 저장 매체들, 또는 예를 들어, 통신 프로토콜에 따라 하나의 장소로부터 또 다른 장소로 컴퓨터 프로그램의 전송을 용이하게 하는 임의의 매체를 포함하는 통신 매체들을 포함할 수도 있다. 이러한 방식으로,

컴퓨터-판독가능한 매체들은 일반적으로 (1) 비-일시적인 유형의 컴퓨터-판독가능한 저장 매체들, 또는 (2) 신호 또는 반송파와 같은 통신 매체에 대응할 수도 있다. 데이터 저장 매체들은 이 개시물에서 설명된 기술들의 구현을 위한 명령들, 코드 및/또는 데이터 구조들을 취출하기 위해 하나 이상의 컴퓨터들 또는 하나 이상의 프로세서들에 의해 액세스될 수 있는 임의의 이용가능한 매체들일 수도 있다. 컴퓨터 프로그램 제품은 컴퓨터-판독가능한 매체를 포함할 수도 있다.

[0177] 제한이 아닌 예로서, 이러한 컴퓨터-판독가능한 저장 매체들은 RAM, ROM, EEPROM, CD-ROM 또는 다른 광학 디스크 저장, 자기 디스크 저장, 또는 다른 자기 저장 디바이스들, 플래쉬 메모리, 또는 명령들 또는 데이터 구조들의 형태로 희망하는 프로그램 코드를 저장하기 위해 이용될 수 있으며 컴퓨터에 의해 액세스될 수 있는 임의의 다른 매체를 포함할 수 있다. 또한, 임의의 접속은 컴퓨터-판독가능한 매체라고 적절하게 칭해진다. 예를 들어, 동축 케이블, 광섬유 케이블, 트위스트 페어 (twisted pair), 디지털 가입자 회선 (digital subscriber line; DSL), 또는 적외선, 라디오 (radio), 및 마이크로파 (microwave) 와 같은 무선 기술들을 이용하여 웹사이트, 서버, 또는 다른 원격 소스로부터 명령들이 송신되는 경우, 동축 케이블, 광섬유 케이블, 트위스트 페어, DSL, 또는 적외선, 라디오, 및 마이크로파와 같은 무선 기술들은 매체의 정의 내에 포함된다. 그러나, 컴퓨터-판독가능한 저장 매체들 및 데이터 저장 매체들은 접속들, 반송파들, 신호들, 또는 다른 일시적인 매체들을 포함하는 것이 아니라, 그 대신에, 비-일시적인, 유형의 저장 매체들에 관한 것이라는 것을 이해해야 한다. 본원에서 이용된 바와 같은 디스크 (disk) 및 디스크 (disc) 는 컴팩트 디스크 (compact disc; CD), 레이저 디스크 (laser disc), 광학 디스크 (optical disc), 디지털 다기능 디스크 (digital versatile disc; DVD), 플로피 디스크 (floppy disk) 및 블루-레이 디스크 (Blu-ray disc) 를 포함하고, 여기서 디스크 (disk) 들은 통상 데이터를 자기적으로 재생하는 반면, 디스크 (disc) 들은 데이터를 레이저들로 광학적으로 재생한다. 상기의 조합들은 컴퓨터-판독가능한 매체들의 범위 내에 또한 포함되어야 한다.

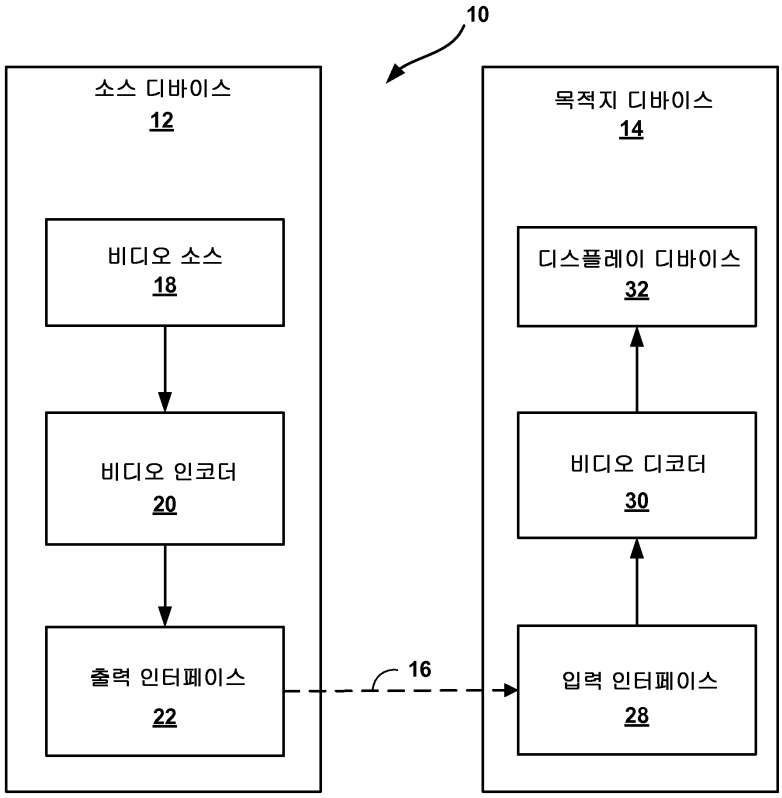
[0178] 명령들은 하나 이상의 디지털 신호 프로세서 (digital signal processor; DSP) 들, 범용 마이크로프로세서들, 주문형 집적 회로 (application specific integrated circuit; ASIC) 들, 필드 프로그래밍가능한 로직 어레이 (field programmable logic array; FPGA) 들, 또는 다른 등가의 통합된 또는 별개의 로직 회로부와 같은 하나 이상의 프로세서들에 의해 실행될 수도 있다. 따라서, 본원에서 이용된 바와 같은 용어 "프로세서" 는 상기 한 구조 중의 임의의 것 또는 본원에서 설명된 기술들의 구현을 위해 적당한 임의의 다른 구조를 지칭할 수도 있다. 추가적으로, 일부 양태들에서는, 본원에서 설명된 기능성이 인코딩 및 디코딩을 위해 구성되거나 조합된 코덱 (codec) 내에 통합되는 전용 하드웨어 및/또는 소프트웨어 모듈들에 제공될 수도 있다. 또한, 기술들은 하나 이상의 회로들 또는 로직 엘리먼트들 내에서 완전히 구현될 수 있다.

[0179] 이 개시물의 기술들은 무선 핸드셋 (wireless handset), 집적 회로 (integrated circuit; IC) 또는 IC 들의 세트 (예를 들어, 칩셋) 를 포함하는 광범위한 디바이스들 또는 장치들에서 구현될 수도 있다. 다양한 컴포넌트들, 모듈들, 또는 유닛들은 개시된 기술들을 수행하도록 구성된 디바이스들의 기능적 양태들을 강조하기 위하여 이 개시물에서 설명되지만, 상이한 하드웨어 유닛들에 의한 실현을 반드시 요구하지는 않는다. 오히려, 위에서 설명된 바와 같이, 다양한 유닛들은 코덱 하드웨어 유닛에 조합될 수도 있거나, 적당한 소프트웨어 및/또는 펌웨어와 함께, 위에서 설명된 바와 같은 하나 이상의 프로세서들을 포함하는 상호동작하는 하드웨어 유닛들의 집합에 의해 제공될 수도 있다.

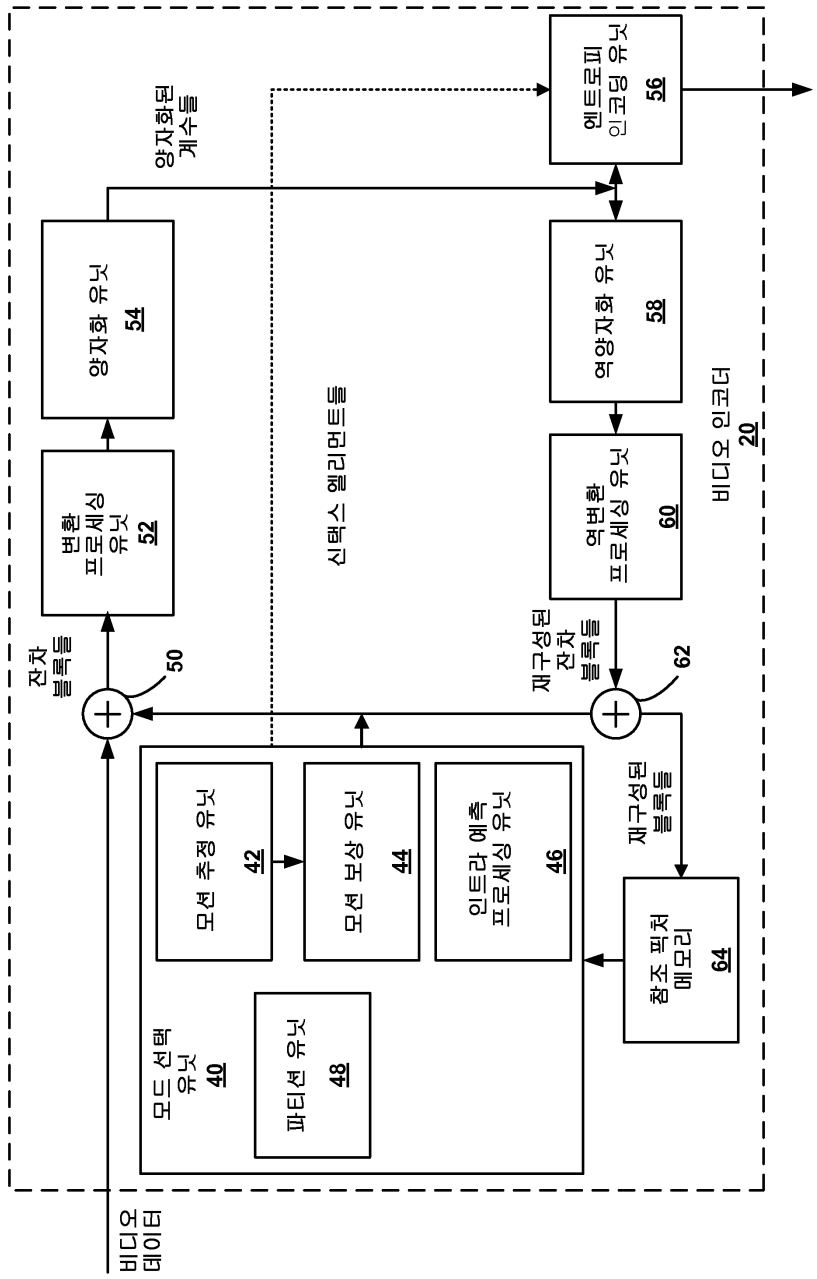
[0180] 다양한 예들이 설명되었다. 이러한 그리고 다른 예들은 다음의 청구항들에 의해 정의된 발명의 범위내에 있다.

도면

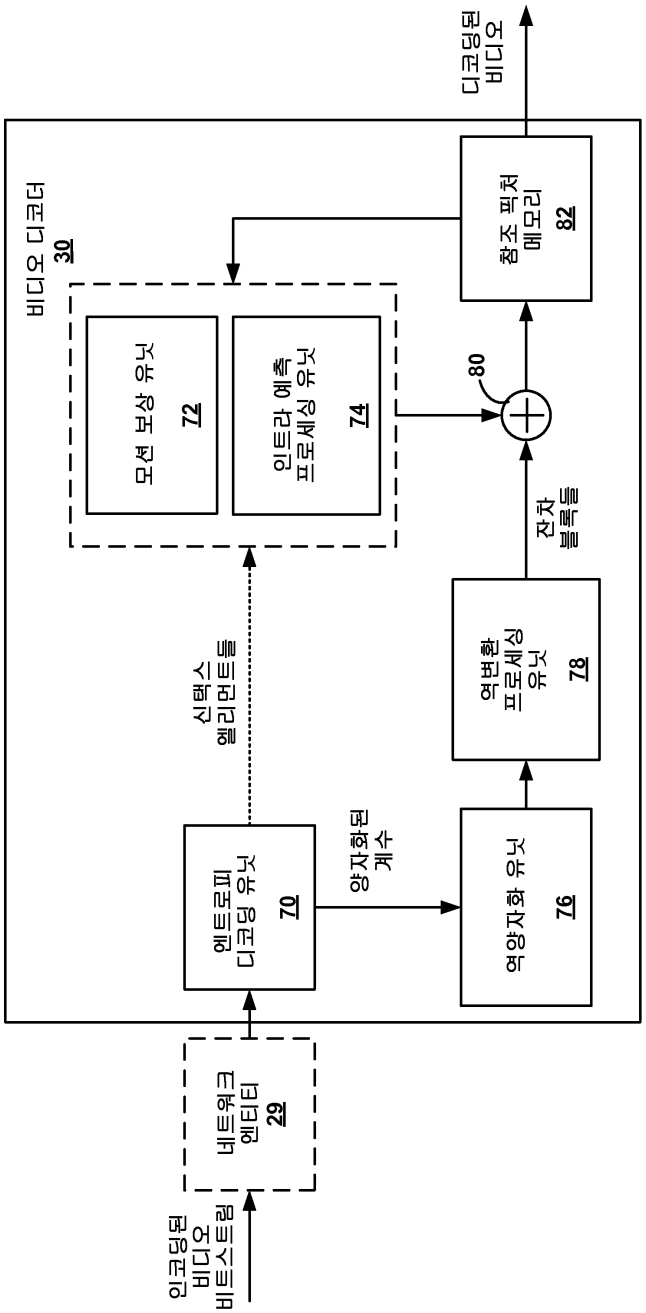
도면1


10
소스 디바이스
12
비디오 소스
18
비디오 인코더
20
출력 인터페이스
22
16
목적지 디바이스
14
디스플레이 디바이스
32
비디오 디코더
30
입력 인터페이스
28

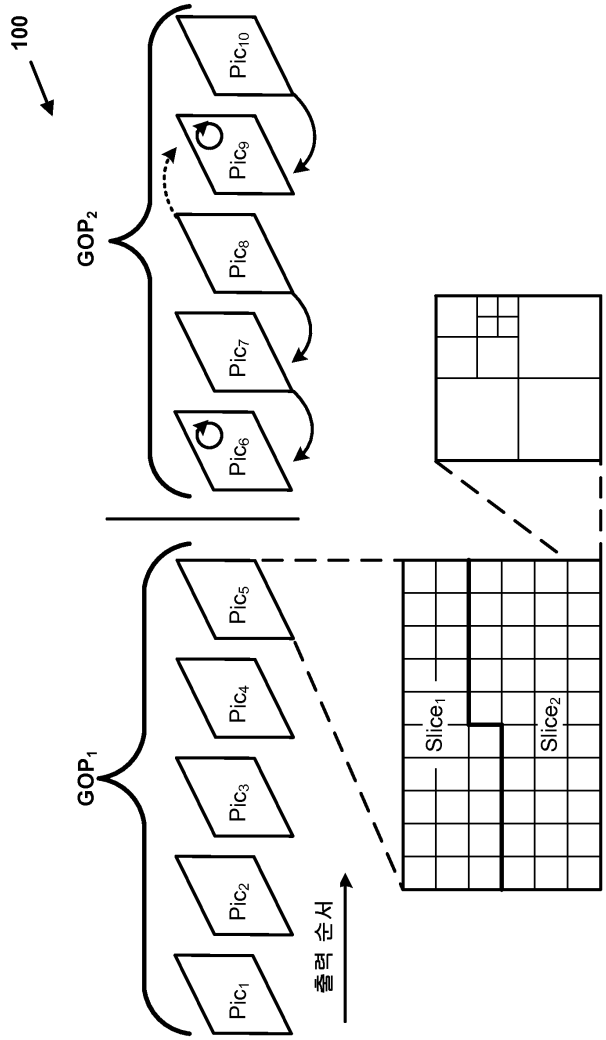
도면2


비디오 데이터
비디오 인코더
20
양자화된 계수들
엔트로피 인코딩 유닛
56
양자화 유닛
54
역양자화 유닛
58
변환 프로세싱 유닛
52
역변환 프로세싱 유닛
60
신택스 엘리먼트들
잔차 블록들
50
재구성된 잔차 블록들
62
모드 선택 유닛
40
모션 추정 유닛
42
모션 보상 유닛
44
인트라 예측 프로세싱 유닛
46
파티션 유닛
48
재구성된 블록들
참조 픽처 메모리
64

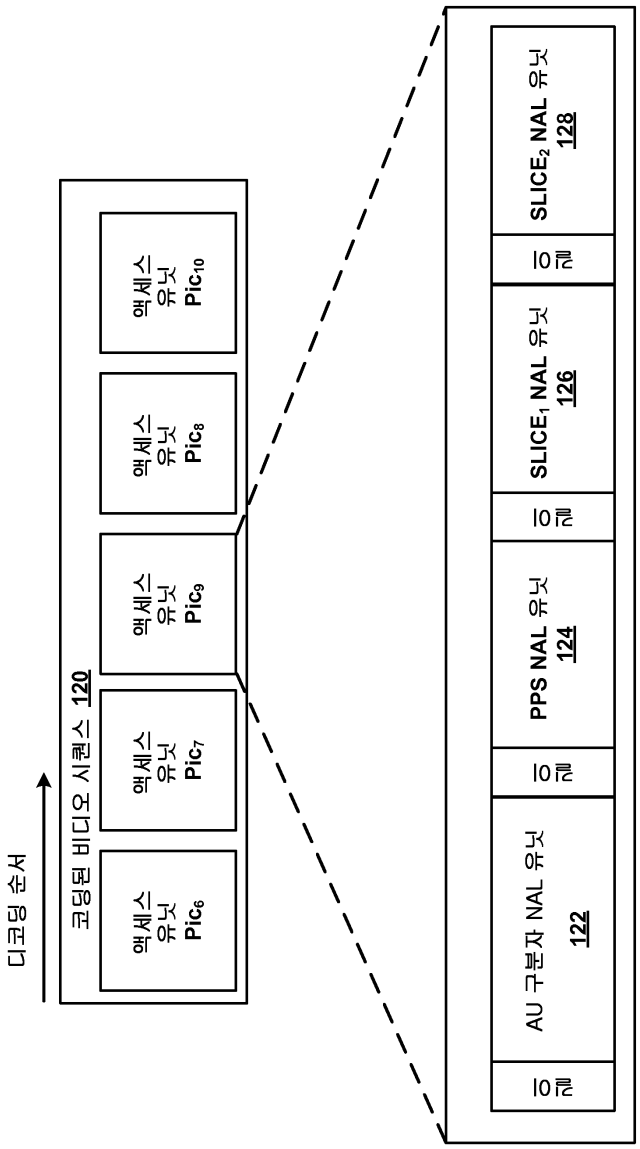
도면3


디코딩된 비디오
비디오 디코더 30
참조 픽처 메모리 82
모션 보상 유닛 72
인트라 예측 프로세싱 유닛 74
80
잔차 블록들
역변환 프로세싱 유닛 78
신택스 엘리먼트들
엔트로피 디코딩 유닛 70
양자화된 계수
역양자화 유닛 76
네트워크 엔티티 29
인코딩된 비디오 비트스트림

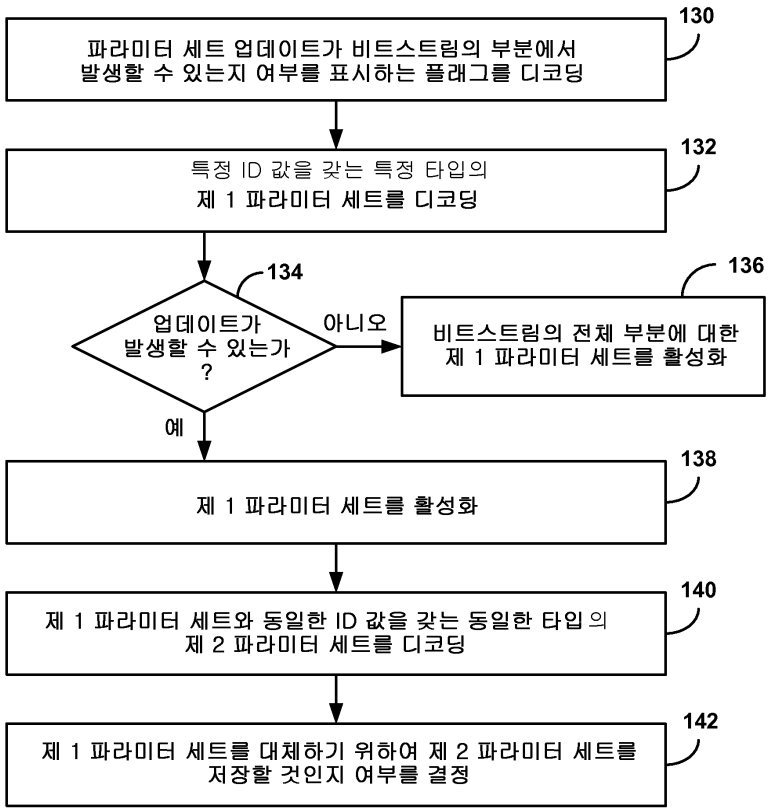
도면4


100
GOP2
GOP1
Pic10
Pic9
Pic8
Pic7
Pic6
Pic5
Pic4
Pic3
Pic2
Pic1
출력 순서
Slice1
Slice2

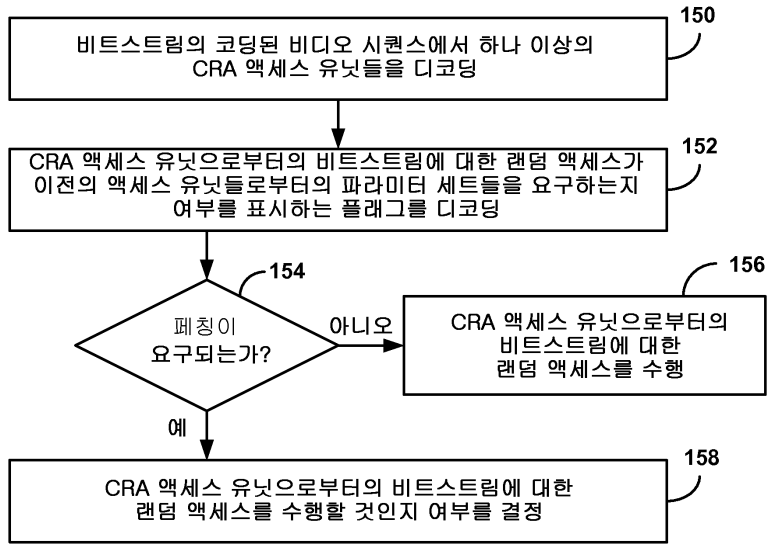
도면5


디코딩 순서
코딩된 비디오 시퀀스 120
액세스 유닛 Pic6
액세스 유닛 Pic7
액세스 유닛 Pic9
액세스 유닛 Pic8
액세스 유닛 Pic10
AU 구분자 NAL 유닛 122
PPS NAL 유닛 124
SLICE1 NAL 유닛 126
SLICE2 NAL 유닛 128
필러

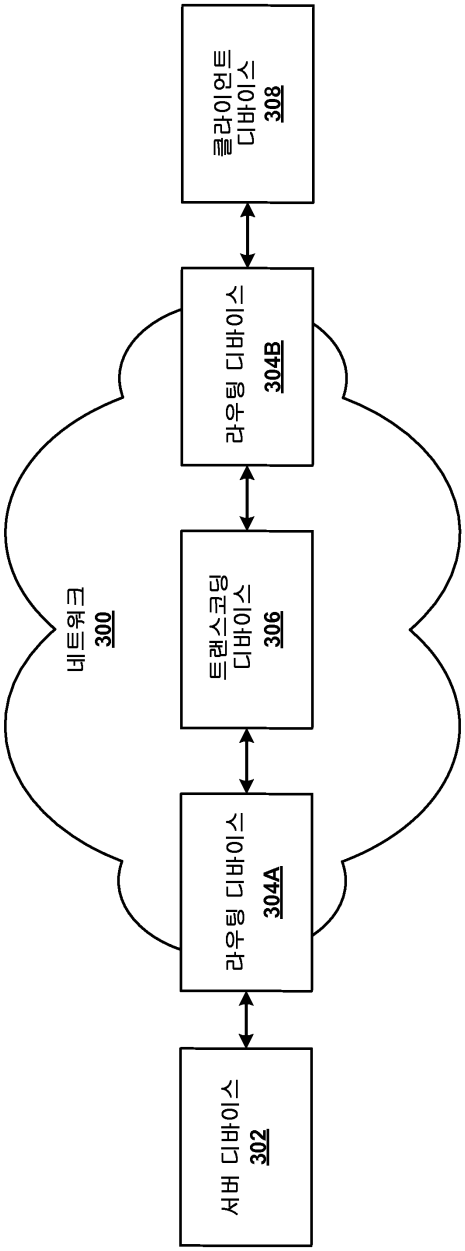
도면6


파라미터 세트 업데이트가 비트스트림의 부분에서 발생할 수 있는지 여부를 표시하는 플래그를 디코딩
130
특정 ID 값을 갖는 특정 타입의 제 1 파라미터 세트를 디코딩
132
업데이트가 발생할 수 있는가 ?
134
아니오
비트스트림의 전체 부분에 대한 제 1 파라미터 세트를 활성화
136
예
제 1 파라미터 세트를 활성화
138
제 1 파라미터 세트와 동일한 ID 값을 갖는 동일한 타입의 제 2 파라미터 세트를 디코딩
140
제 1 파라미터 세트를 대체하기 위하여 제 2 파라미터 세트를 저장할 것인지 여부를 결정
142

도면7


비트스트림의 코딩된 비디오 시퀀스에서 하나 이상의 CRA 액세스 유닛들을 디코딩
150
CRA 액세스 유닛으로부터의 비트스트림에 대한 랜덤 액세스가 이전의 액세스 유닛들로부터의 파라미터 세트들을 요구하는지 여부를 표시하는 플래그를 디코딩
152
페칭이 요구되는가?
154
아니오
CRA 액세스 유닛으로부터의 비트스트림에 대한 랜덤 액세스를 수행
156
예
CRA 액세스 유닛으로부터의 비트스트림에 대한 랜덤 액세스를 수행할 것인지 여부를 결정
158

도면8


서버 디바이스
302
라우팅 디바이스
304A
트랜스코딩
디바이스
306
라우팅 디바이스
304B
클라이언트
디바이스
308
네트워크
300