



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I624877 B

(45)公告日：中華民國 107 (2018) 年 05 月 21 日

(21)申請案號：106109786

(22)申請日：中華民國 100 (2011) 年 04 月 20 日

(51)Int. Cl. : **H01L21/336 (2006.01)****H01L21/28 (2006.01)**

(30)優先權：2010/04/23 日本

2010-100316

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：山崎舜平 YAMAZAKI, SHUNPEI (JP)

(74)代理人：林志剛

(56)參考文獻：

US 2008/0308806A1

US 2010/0051936A1

審查人員：黃淑萍

申請專利範圍項數：9 項 圖式數：16 共 107 頁

(54)名稱

半導體裝置之製造方法

MANUFACTURING METHOD OF SEMICONDUCTOR DEVICE

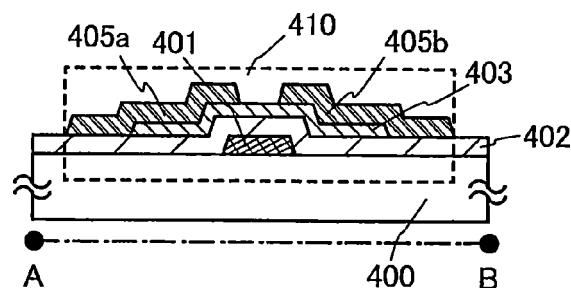
(57)摘要

本發明的目的之一是對使用氧化物半導體的半導體裝置賦予穩定的電特性，以實現高可靠性。在具有氧化物半導體膜的底閘極結構的電晶體的製造製程中，進行由熱處理的脫水化或脫氫化處理以及氧摻雜處理。具有經過氧摻雜處理的閘極絕緣膜、受到由熱處理的脫水化或脫氫化處理的氧化物半導體膜的電晶體在偏壓-熱應力試驗(BT 試驗)的前後也可以減小電晶體的閾值電壓的變化量，從而可以實現可靠性高的電晶體。

Disclosed is a semiconductor device using an oxide semiconductor, with stable electric characteristics and high reliability. In a process for manufacturing a bottom-gate transistor including an oxide semiconductor film, dehydration or dehydrogenation is performed by heat treatment and oxygen doping treatment is performed. The transistor including a gate insulating film subjected to the oxygen doping treatment and the oxide semiconductor film subjected to the dehydration or dehydrogenation by the heat treatment is a transistor having high reliability in which the amount of change in threshold voltage of the transistor by the bias-temperature stress (BT) test can be reduced.

指定代表圖：

圖 1B



符號簡單說明：

- 400 · · · 襯底
- 401 · · · 閘極電極層
- 402 · · · 閘極絕緣膜
- 403 · · · 氧化物半導體膜
- 405a · · · 源極電極層
- 405b · · · 沖極電極層
- 410 · · · 電晶體

發明專利說明書

(本申請書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

半導體裝置之製造方法

Manufacturing method of semiconductor device

【技術領域】

本發明關於一種半導體裝置及半導體裝置的製造方法。

另外，在本說明書中半導體裝置是指能夠藉由利用半導體特性而工作的所有裝置，因此電光裝置、半導體電路以及電子設備都是半導體裝置。

【先前技術】

使用形成在具有絕緣表面的基板上的半導體薄膜構成電晶體的技術被受關注。該電晶體被廣泛地應用於如積體電路 (IC) 及影像顯示裝置 (顯示裝置) 那樣的電子設備。作為可以應用於電晶體的半導體薄膜，矽類半導體材料被廣泛地周知。但是，作為其他材料，氧化物半導體受到關注。

例如，已經公開了，作為電晶體的活性層使用其電子載子濃度低於 $10^{18}/\text{cm}^3$ 的包含銻 (In)、鎵 (Ga)、鋅 (Zn) 的非晶氧化物的電晶體 (參照專利文獻 1)。

[專利文獻 1] 日本專利申請公開第 2006-165528 號公

報

然而，氧化物半導體當在形成裝置的製程中發生形成電子給體的氫、水分的混入等時，有其導電率變化的憂慮。這種現象成為使用氧化物半導體的電晶體的電特性變動的主要原因。

【發明內容】

鑑於這種問題，本發明的目的之一是對使用氧化物半導體的半導體裝置賦予穩定的電特性，以實現高可靠性化。

在具有氧化物半導體膜的電晶體的製造製程中，進行由熱處理的脫水化或脫氫化處理以及氧摻雜處理。在本說明書所公開的發明中，至少對閘極絕緣膜進行氧摻雜處理。

本說明書所公開的發明的結構的一個方式是一種半導體裝置的製造方法，包括如下步驟：形成閘極電極層；在閘極電極層上形成閘極絕緣膜；對閘極絕緣膜進行氧摻雜處理，以對閘極絕緣膜供應氧原子；在閘極絕緣膜上且與閘極電極層重疊的區域中形成氧化物半導體膜；對氧化物半導體膜進行熱處理，以去除氧化物半導體膜中的氫原子；形成與氧化物半導體膜電連接的源極電極層及汲極電極層；在氧化物半導體膜、源極電極層及汲極電極層上形成與氧化物半導體膜接觸的絕緣膜。

這裏，上述“氧摻雜”是指將氧（至少包含氧自由基、

氧原子、氧離子中的任一種) 添加到塊(bulk)中的處理。該術語“塊”是為了明確顯示不僅將氧添加到薄膜表面還將氧添加到薄膜內部的情況的目的而使用。另外，“氧摻雜”包括將電漿化的氧添加到塊中的“氧電漿摻雜”。

在具有氧化物半導體膜的電晶體的製造製程中，藉由進行氧摻雜處理，可以在層疊的閘極絕緣膜的膜中(塊中)、氧化物半導體膜的膜中(塊中)、絕緣膜的膜中(塊中)、閘極絕緣膜與氧化物半導體膜的介面、氧化物半導體膜與絕緣膜的介面中的至少一處以上設置存在有超過該膜的化學計量比的氧的氧過剩區域。氧的含量最好為超過化學計量比的1倍至4倍(小於4倍)，更佳地為超過1倍至2倍(小於2倍)。超過化學計量比的氧過剩的氧化物，例如在以 $In_aGa_bZn_cSi_dAl_eMg_fO_g$ (a, b, c, d, e, f, $g \geq 0$ (a, b, c, d, e, f, g為0以上))表示的氧化物中，滿足 $2g > 3a + 3b + 2c + 4d + 3e + 2f$ (g大於 $1.5a + 1.5b + c + 2d + 1.5e + f$)。另外，藉由由氧摻雜處理添加的氧有可能存在於氧化物半導體的晶格之間。

另外，也可以在層疊的閘極絕緣膜、氧化物半導體膜以及絕緣膜中的兩處以上設置上述氧過剩區域。例如，在製造製程中，可以藉由進行氧摻雜處理，在閘極絕緣膜與氧化物半導體膜的介面、氧化物半導體膜的膜中(塊中)、以及氧化物半導體膜與絕緣膜的介面的每一處設置氧過剩區域。

另外，在沒有缺陷(氧缺損)的氧化物半導體中，只

要包含相同於化學計量比的數量的氧即可，但是爲了確保如抑制電晶體的閾值電壓的變動等的可靠性，最好使氧化物半導體包含超過化學計量比的數量的氧。與此同樣，在沒有缺陷（氧缺損）的氧化物半導體中，不需要將氧過剩的絕緣膜用作基底膜，但是爲了確保如抑制電晶體的閾值電壓的變動等的可靠性，考慮到在氧化物半導體層中可能產生氧缺損的狀態，而最好將氧過剩的絕緣膜用作基底膜。

另外，對氧化物半導體膜進行由熱處理的脫水化或脫氫化處理，去除氧化物半導體膜中的氫原子或水等包含氫原子的雜質，來使氧化物半導體膜高純度化。這裏，將由氧摻雜處理而添加的氧量設定爲比由脫水化或脫氫化處理而被高純度化了的氧化物半導體膜中的氫量多。如果在上述層疊的閘極絕緣膜、氧化物半導體膜、以及絕緣膜的至少一部分的氧量多，該氧擴散並與其他不穩定因素的原因的氫起反應，來固定氫（不動離子化）。也就是說，可以降低（或充分減小）可靠性上的不穩定性。另外，藉由形成氧過剩狀態，可以減小由氧缺損而引起的閾值電壓 V_{th} 的不均勻，並可以降低閾值電壓的偏移 ΔV_{th} 。

在此，表示藉由上述“氧電漿摻雜”處理將氧添加到塊中的樣子。注意，在對包含氧作爲其一成分的氧化物半導體膜中進行氧摻雜處理時，一般來說，確認氧濃度的增減是很困難的。由此，這裏使用矽晶圓來確認氧摻雜處理的效果。

氧摻雜處理藉由利用電感耦合電漿 (ICP : Inductively Coupled Plasma) 方式來進行。其條件如下：ICP 功率為 800W、RF 偏置功率為 300W 或 0W、壓力為 1.5Pa、氧氣體流量為 75sccm、基板溫度為 70°C。圖 15 表示根據 SIMS (Secondary Ion Mass Spectrometry : 二次離子質譜) 分析的矽晶圓的深度方向的氧濃度分佈。在圖 15 中，縱軸表示氧濃度，橫軸表示離矽晶圓表面的深度。

根據圖 15，可以確認在 RF 偏置功率為 0W 的情況以及 RF 偏置功率為 300W 的情況都添加有氧。另外，可以確認在 RF 偏置功率為 300W 時，與 RF 偏置功率為 0W 的情況相比，氧的添加深度更深。

接著，在圖 16A 和圖 16B 中示出藉由 STEM (Scanning Transmission Electron Microscopy) 對進行氧摻雜處理之前和之後的矽晶圓的截面進行觀察的結果。圖 16A 是進行氧摻雜處理之前的 STEM 圖像，圖 16B 是在上述 RF 偏置功率為 300W 的條件下進行氧摻雜處理之後的 STEM 圖像。由圖 16B 可知，藉由進行氧摻雜處理，在矽晶圓中形成了氧高摻雜區域。

如上所示，藉由對矽晶圓進行氧摻雜，可以在矽晶圓中添加氧。根據該結果，可以理解藉由對氧化物半導體膜進行氧摻雜，當然可以在氧化物半導體膜中添加氧。

至於所公開的發明的一個方式的上述結構的效果，按照下述考察就很容易理解。但是，以下說明只不過是一個

考察而已。

在對閘極電極施加正電壓時，從氧化物半導體膜的閘極電極一側到背通道一側（與閘極絕緣膜相反一側）產生電場，由此存在於氧化物半導體膜中的具有正電荷的氫離子移動到背通道一側並蓄積在氧化物半導體膜與絕緣膜的界面中的氧化物半導體膜一側。由於正電荷從所蓄積的氫離子移動到絕緣膜中的電荷俘獲中心（氫原子、水、或污染物質等），在氧化物半導體膜的背通道一側蓄積有負電荷。也就是說，在電晶體的背通道一側發生寄生通道，閾值電壓向負值一側偏移，從而電晶體顯示常通（normally-on）的趨勢。

如上所述，由於在絕緣膜中的氫或水等電荷俘獲中心捕獲正電荷，正電荷移動到絕緣膜中，而電晶體的電特性變動，所以為了抑制電晶體的電特性的變動，很重要的是在絕緣膜中不存在上述電荷俘獲中心，或者電荷俘獲中心的含量少。由此，作為絕緣膜的形成方法，最好使用成膜時的氫含量少的濺射法。藉由濺射法而形成的絕緣膜在膜中沒有存在電荷俘獲中心或電荷俘獲中心很少，其與藉由CVD法等形成的膜相比不容易發生正電荷的移動。因此，可以抑制電晶體的閾值電壓的偏移，並可以使電晶體成為常關閉（normally-off）型。

另外，在對閘極電極施加負電壓時，從背通道一側到閘極電極一側產生電場，由此存在於氧化物半導體膜中的氫離子移動到閘極絕緣膜一側並蓄積在氧化物半導體膜與

閘極絕緣膜的介面中的氧化物半導體膜一側。由此，電晶體的閾值電壓向負值一側偏移。

另外，在電壓 0 的條件下放置時，從電荷俘獲中心釋放正電荷，電晶體的閾值電壓向正值一側偏移且返回到初始狀態，或者有時與初始狀態相比進一步向正值一側偏移。該現象顯示在氧化物半導體膜中存在有容易移動的離子的事實，並可以認為最小原子的氫成為最容易移動的離子。

另外，在底閘極型電晶體中，藉由在閘極絕緣膜上形成氧化物半導體膜之後進行熱處理，可以去除包含在氧化物半導體膜中的水或氫，同時也可去除包含在閘極絕緣膜中的水或氫。因此，在閘極絕緣膜中，用來捕獲在氧化半導體膜中移動而來的正電荷的電荷俘獲中心很少。像這樣，由於用來對氧化物半導體膜進行脫水化或脫氫化的熱處理不僅對氧化物半導體膜進行，還對存在於氧化物半導體膜的下層的閘極絕緣膜進行，所以在底閘極型電晶體中，閘極絕緣膜可以藉由利用電漿 CVD 法等的 CVD 法而形成。

另外，由於氧化物半導體膜吸收光，因該光能在氧化物半導體膜中的金屬元素 (M) 與氫原子 (H) 間的接合 (也稱為 M-H 鍵) 斷裂。這裏，波長為 400nm 左右的光能和金屬元素與氫原子間的接合能大致相同。當對氧化物半導體膜中的金屬元素與氫元素間的接合斷裂的電晶體施加負值閘極偏壓時，從金屬元素脫離了的氫離子被引到閘

極一側，因此電荷分佈發生變化，電晶體的閾值電壓向負值一側偏移而顯示常通的趨勢。

另外，藉由停止電壓施加，由於對電晶體的光照射和負值閘極偏壓的施加而移動到閘極絕緣膜介面的氫離子返回到初始狀態。這可理解為氧化物半導體膜中的離子移動的典型例子。

作為對於這種因電壓施加導致的電特性的變動（BT退化）或因光照射導致的電特性的變動（光退化）的對策，最重要的是，從氧化物半導體膜徹底去除氫原子或水等包含氫原子的雜質，來使氧化物半導體膜高純度化。在電荷密度為 10^{15} cm^{-3} ，即每單位面積的電荷為 10^{10} cm^{-2} 的情況下，該電荷不影響到電晶體的特性，或者即使有影響也很小的。因此，電荷密度最好為 10^{15} cm^{-3} 以下。當假設氧化物半導體膜所包含的氫中 10% 的氫在氧化物半導體膜中移動時，氫濃度最好為 10^{16} cm^{-3} 以下。並且，為了防止在完成裝置後氫從外部侵入，最好使用藉由濺射法形成的氮化矽膜作為鈍化膜，並覆蓋電晶體。

並且，藉由對包含在氧化物半導體膜中的氫摻雜過剩的氧（(氫原子數量) << (氧自由基數量) 或 (氧離子數量)），可以從氧化物半導體膜中去除氫或水。具體來說，利用高頻（RF）使氧電漿化，並增高基板偏壓，將氧自由基、氧離子摻雜或添加到基板上的氧化物半導體膜，以在氧化物半導體膜中使氧量多於殘留氫的量。氧的電負性是 3.0，其高於電負性為 2.0 左右的氧化物半導體膜中

的金屬（Zn、Ga、In），因此，藉由使氧化物半導體膜包含相對於氫過剩的氧，從M-H基奪取氫，而形成OH基。另外，該OH基可能與M接合而形成M-O-H基。

另外，最好以使氧化物半導體膜的氧含量比化學計量比更過剩的方式進行氧摻雜。例如，在作為氧化物半導體膜使用In-Ga-Zn-O類氧化物半導體膜的情況下，理想單晶的比率為 $InGaZnO_4$ ，由此更佳地藉由氧摻雜等將O的值設定為超過化學計量比的1倍至2倍（小於2倍）的範圍。因此，在氧化物半導體膜中氧含量大於氫含量。例如，在作為氧化物半導體膜使用In-Ga-Zn-O類氧化物半導體膜的情況下，最好藉由氧摻雜等將氧的比率設定為超過化學計量比的1倍至2倍（小於2倍）的範圍。例如，理想的In-Ga-Zn-O類氧化物半導體單晶的化學計量比是 $In : Ga : Zn : O = 1 : 1 : 1 : 4$ ，因此在以 $InGaZnO_x$ 表示組成的氧化物半導體膜中，X更佳地為超過4且小於8。

由於光能或BT應力，氫從M-H基脫離而成為退化的原因，但是，在藉由上述摻雜注入氧的情況下，所注入的氧與氫離子接合而成為OH基。該OH基的接合能較大，因此即使對電晶體執行光照射或BT應力也不放出氫離子，而且，由於其質量比氫離子更大，所以不容易在氧化物半導體膜中移動。因此，起因於氧摻雜而形成的OH基不會成為電晶體退化的原因，或者可減小退化的原因。

另外，已經確認氧化物半導體膜的膜厚度越厚，電晶體的閾值電壓的不均勻性越增大的趨勢。可以推測，這是

因為氧化物半導體膜中的氧缺陷成爲閾值電壓變動的一個原因，並且其厚度越厚，氧缺陷越增加的緣故。在根據本發明的一個方式的電晶體中，對氧化物半導體膜摻雜氧的製程不僅實現從氧化物半導體膜排出氫或水，而且對膜中的氧缺陷的填補很有效。由此，根據本發明的一個方式的電晶體可以控制閾值電壓的不均勻性。

另外，隔著氧化物半導體膜設置由與氧化物半導體膜相同種類的成分構成的金屬氧化物膜的結構，也對防止電特性的變動是很有效的。作爲由與氧化物半導體膜相同種類的成分構成的金屬氧化物膜，具體來說，最好使用包含從氧化物半導體膜的構成元素（成分元素）中選擇的一種或多種金屬元素的氧化物的膜。這種材料與氧化物半導體膜的搭配良好，藉由隔著氧化物半導體膜設置該金屬氧化物膜，可以保持與氧化物半導體膜的界面的良好狀態。也就是說，藉由設置使用上述材料的金屬氧化物膜作爲與氧化物半導體膜接觸的絕緣膜，可以抑制或防止氫離子蓄積在該金屬氧化物膜與氧化物半導體膜的界面及其附近。從而，與隔著氧化物半導體膜設置例如氧化矽膜等由與氧化物半導體膜不同的成分構成的絕緣膜的情況相比，可以充分降低對電晶體的閾值電壓有影響的氧化物半導體膜界面的氫濃度。

另外，作爲該金屬氧化物膜，最好使用氧化鎵膜。氧化鎵的帶隙（ E_g ）較大，因此藉由在氧化鎵膜之間夾入氧化物半導體膜，在氧化物半導體膜與金屬氧化物膜的界面

形成能壘，在該介面處載子的移動被妨礙。因此，載子不從氧化物半導體移動到金屬氧化物，而在氧化物半導體膜中移動。另一方面，氫離子藉由氧化物半導體與金屬氧化物的介面，蓄積在金屬氧化物與絕緣膜的介面附近。即使氫離子蓄積在與絕緣膜的介面附近，由於用作金屬氧化物膜的氧化鎵膜沒有形成能夠流動載子的寄生通道，所以對電晶體的閾值電壓沒有影響，或影響極少。另外，在氧化鎵與 In-Ga-Zn-O 類材料接觸時的能壘，在導帶一側為 0.8eV 左右，在價電子帶一側為 0.9eV 左右。

至於根據所公開的發明的一個方式的電晶體，其技術思想在於藉由氧摻雜處理增大與氧化物半導體膜接觸的閘極絕緣膜中、氧化物半導體膜中、或這些膜的介面附近中的至少一處的氧含量。

在使用包含銦的氧化物半導體材料作為氧化物半導體膜時，由於銦與氧的接合力較弱，所以在與氧化物半導體膜接觸的閘極絕緣膜中含有矽等與氧的接合力更強的材料時，氧化物半導體膜中的氧因熱處理被抽出，從而有在氧化物半導體膜的介面附近形成氧缺損的憂慮。然而，根據所公開的發明的一個方式的電晶體，藉由對與氧化物半導體膜接觸的閘極絕緣膜供應過剩的氧，可以抑制因從氧化物半導體膜的氧抽出導致的氧缺損的形成。

這裏，在電晶體的製造製程中進行氧摻雜處理之後，氧化物半導體膜或與氧化物半導體膜接觸的閘極絕緣膜所包含的比化學計量比過剩的氧量有時在各層中彼此不同。

在過剩的氧量不同的狀態下，各層的氧的化學勢也不同，並且該化學勢的不同藉由在電晶體的製造製程中的熱處理等接近平衡狀態，或者變為平衡狀態。由此，在對閘極絕緣膜的氧摻雜處理後，最好進行熱處理。藉由在氧摻雜處理後進行熱處理，可以擴散對閘極絕緣膜供應的過剩的氧，並可以將充分量的氧供應到氧化物半導體膜中。下面將研討平衡狀態下的氧分佈。

在某一溫度 T 、壓力 P 下的平衡狀態是指全體系的吉布斯（Gibbs）自由能 G 最小的狀態，並可以由如下算式 1 表示。

[算式 1]

$$G(N_a, N_b, N_c, \dots, T, P) = G^{(1)}(N_a, N_b, N_c, \dots, T, P) + G^{(2)}(N_a, N_b, N_c, \dots, T, P) + G^{(3)}(N_a, N_b, N_c, \dots, T, P) \dots \dots (1)$$

在算式 1 中， $G^{(1)}$ 、 $G^{(2)}$ 、 $G^{(3)}$ 表示各層的吉布斯自由能。另外， N_a 、 N_b 、 N_c 表示粒子數， a 、 b 、 c 表示粒子的種類。粒子 a 從 i 層向 j 層移動 $\delta N_a^{(j)}$ 時，吉布斯自由能的變化如下面的算式 2 所示那樣。

[算式 2]

$$\delta G = -\frac{\partial G^{(i)}}{\partial N_a^{(i)}} \delta N_a^{(j)} + \frac{\partial G^{(j)}}{\partial N_a^{(j)}} \delta N_a^{(j)} \dots \dots (2)$$

這裏，在 $\delta G = 0$ ，即滿足下面的算式 3 時，體系成為平衡狀態。

[算式 3]

$$\frac{\partial G^{(i)}}{\partial N_a^{(i)}} = \frac{\partial G^{(j)}}{\partial N_a^{(j)}} \quad \dots \dots (3)$$

吉布斯自由能的粒子數微分相當於化學勢，因此，在平衡狀態下，所有層中的粒子的化學勢彼此相等。

就是說，具體來說，在與氧化物半導體膜接觸的閘極絕緣膜中包含與氧化物半導體膜相比過剩的氧時，氧化物半導體膜中的氧化學勢相對小，閘極絕緣膜中的氧化學勢相對大。

而且，藉由在電晶體的製造製程中進行熱處理，整個體系（這裏，是氧化物半導體膜和與其接觸的閘極絕緣膜）的溫度充分提高，當開始層內及層間的原子擴散時，發生氧的移動以使其化學勢相同。也就是說，閘極絕緣膜的氧移動到氧化物半導體膜中，因此閘極絕緣膜的化學勢減小，氧化物半導體膜的化學勢增大。

因此，藉由後面的熱處理使體系內的化學勢為平衡狀態，由氧摻雜處理供應到閘極絕緣膜中的過剩的氧被擴散，並該氧供應到氧化物半導體膜中。如上所述，供應到氧化物半導體膜中的氧與氫離子接合而成為 OH 基，因此沒有產生電晶體的退化原因，或可減小退化原因。此外，對氧化物半導體膜的氧供應是對膜中的氧缺陷的填補也有效的。

具有經過利用熱處理的脫水化或脫氫化處理以及氧摻雜處理的氧化物半導體膜的電晶體也在偏壓 - 熱應力試驗

(BT試驗)的前後可以減小電晶體的閾值電壓的變化量，從而可以實現可靠性高的電晶體。

由此，可以製造具有穩定的電特性的電晶體。

此外，本發明的一個方式可以製造具有電特性良好且可靠性高的電晶體的半導體裝置。

【圖式簡單說明】

在附圖中：

圖 1A 至 1C 是說明半導體裝置的一個方式的圖；

圖 2A 至 2E 是說明半導體裝置的製造方法的一個方式的圖；

圖 3A 至 3D 是說明半導體裝置的一個方式的圖；

圖 4A 至 4F 是說明半導體裝置的製造方法的一個方式的圖；

圖 5A 至 5C 是說明半導體裝置的製造方法的一個方式的圖；

圖 6 是說明半導體裝置的一個方式的圖；

圖 7 是說明半導體裝置的一個方式的圖；

圖 8 是說明半導體裝置的一個方式的圖；

圖 9A 和 9B 是說明半導體裝置的一個方式的圖；

圖 10A 和 10B 是表示電子設備的圖；

圖 11A 至 11F 是表示電子設備的圖；

圖 12A 至 12C 是說明半導體裝置的一個方式的圖；

圖 13A 至 13D 是說明半導體裝置的一個方式的圖；

圖 14A 和 14B 是表示本發明的一個方式的電漿裝置的俯視圖以及截面圖；

圖 15 是表示 SIMS 測試的結果的圖；

圖 16A 和 16B 是說明截面 STEM 圖像的圖。

【實施方式】

下面，參照附圖詳細地說明本說明書所公開的發明的實施方式。但是，所屬技術領域的普通技術人員可以很容易地理解一個事實，就是本說明書所公開的發明的方式及詳細內容可以被變換為各種各樣的形式而不侷限於以下說明。並且，本說明書所公開的發明不應被看作僅限於以下實施方式的描述內容。另外，為了方便起見附加了第一、第二等序數詞，其並不表示製程順序或疊層順序。此外，本說明書中的序數不表示特定發明的事項的固有名稱。

實施方式 1

在本實施方式中，參照圖 1A 至圖 3D 對半導體裝置及半導體裝置的製造方法的一個方式進行說明。在本實施方式中，作為半導體裝置的一個例子示出具有氧化物半導體膜的電晶體。

作為半導體裝置的例子，在圖 1A 至圖 1C 中表示底閘極型電晶體的截面圖以及平面圖。圖 1A 是平面圖，圖 1B 及 1C 是圖 1A 中的沿線 A-B 和 C-D 截斷的截面圖。注

意，在圖 1A 中，省略閘極絕緣膜 402。

圖 1A、1B、1C 所示的電晶體 410 在具有絕緣表面的基板 400 上包括閘極電極層 401、閘極絕緣膜 402、氧化物半導體膜 403、源極電極層 405a 以及汲極電極層 405b。

在電晶體 410 的製造製程中，對閘極絕緣膜 402 進行氧摻雜處理，且對氧化物半導體膜 403 進行由熱處理的脫水化或脫氫化處理。

這裏，氧摻雜處理是指將氧自由基、氧原子或氧離子添加到閘極絕緣膜的表面及塊中的處理。尤其是，藉由使氧電漿化將上述氧自由基、氧原子或氧離子添加到閘極絕緣膜的表面及塊中的處理也稱為氧電漿摻雜處理。另外，最好在氧電漿摻雜處理中，對在其上形成閘極絕緣膜的基板施加偏壓。

另外，也可以在電晶體 410 上還設置有絕緣體。另外，為了將源極電極層 405a 和汲極電極層 405b 與佈線電連接，可以在閘極絕緣膜 402 等之中形成有開口。此外，在氧化物半導體膜 403 的上方還可以具有第二閘極電極。這裏，氧化物半導體膜 403 最好被加工為島狀，但不必一定被加工為島狀。

圖 2A 至圖 2E 表示電晶體 410 的製造方法的一個例子。

首先，在具有絕緣表面的基板 400 上形成導電膜之後，利用第一光刻製程形成閘極電極層 401。這裏，也可

以使用噴墨法形成抗蝕劑掩模。當使用噴墨法形成抗蝕劑掩模時不需要光掩模，由此可以降低製造成本。

對可用作具有絕緣表面的基板 400 的基板沒有特別的限制，但是基板 400 需要至少具有能夠承受後面進行的熱處理的程度的耐熱性。例如，可以使用玻璃基板如硼矽酸鋇玻璃和硼矽酸鋁玻璃等、陶瓷基板、石英基板、藍寶石基板等。另外，作為基板 400，也可以採用矽或碳化矽等的單晶半導體基板、多晶半導體基板、矽鑄等的化合物半導體基板、SOI 基板等，並且也可以在這些基板上設置有半導體元件。

此外，作為基板 400 也可以使用撓性基板。在使用撓性基板時，既可以在撓性基板上直接形成具有氧化物半導體膜的電晶體，又可以在其他製造基板上形成具有氧化物半導體膜的電晶體，然後將它從製造基板剝離並轉置到撓性基板上。另外，為了將它從製造基板剝離並轉置到撓性基板上，最好在製造基板與具有氧化物半導體膜的電晶體之間設置分離層。

也可以在基板 400 與閘極電極層 401 之間設置用作基底膜的絕緣膜。該基底膜具有防止雜質元素從基板 400 擴散的功能，並且可以使用選自氮化矽膜、氧化矽膜、氮氧化矽膜和氧氮化矽膜中的一種或多種膜的疊層結構而形成。

另外，閘極電極層 401 可以藉由電漿 CVD 法或濺射法等使用鉬、鈦、鉬、鎢、鋁、銅、釤、銠等的金屬材料

或以這些金屬材料為主要成分的合金材料以單層或疊層形成。

接著，在閘極電極層 401 上形成閘極絕緣膜 402（參照圖 2A）。閘極絕緣膜 402 可以藉由電漿 CVD 法或濺射法等使用氧化矽、氮化矽、氧氮化矽、氮氧化矽、氧化鋁、氮化鋁、氧氮化鋁、氮氧化鋁、氧化鎗、氧化鎵或這些的混合材料以單層或疊層形成。

在此，作為閘極絕緣膜 402，特別最好使用由與後面形成的氧化物半導體膜相同種類的成分構成的絕緣材料。這是因為，這種材料與氧化物半導體膜的搭配良好，由此藉由將其用作閘極絕緣膜 402，可以保持與氧化物半導體膜之間的介面的良好狀態。這裏，“與氧化物半導體膜相同種類的成分”是指包含選自氧化物半導體膜的構成元素中的一種或多種元素。例如，在氧化物半導體膜由 In-Ga-Zn 類的氧化物半導體材料構成的情況下，作為由與其相同種類的成分構成的絕緣材料，可以舉出氧化鎵等。

另外，在閘極絕緣膜 402 具有疊層結構的情況下，更最好採用由與氧化物半導體膜相同種類的成分的絕緣材料構成的膜（以下稱為“膜 a”）和包含與該膜 a 的成分材料不同的材料的膜（以下稱為“膜 b”）的疊層結構。這是因為如下緣故：藉由採用從氧化物半導體膜一側按順序層疊膜 a 和膜 b 的結構，電荷被膜 a 和膜 b 的介面的電荷俘獲中心優先地捕獲（與氧化物半導體膜和膜 a 的介面的比較），因此，可以充分抑制氧化物半導體膜介面的電荷捕

獲，從而可以提高半導體裝置的可靠性。

圖 3B 示出閘極絕緣膜具有疊層結構的電晶體 460。在電晶體 460 中，在閘極電極層 401 上層疊第一閘極絕緣膜 402a、第二閘極絕緣膜 402b，並在第二閘極絕緣膜 402b 上形成有氧化物半導體膜 403。在電晶體 460 中，與氧化物半導體膜 403 接觸的第二閘極絕緣膜 402b 利用使用由與氧化物半導體膜 403 相同種類的成分構成的絕緣材料構成的膜（膜 a）來形成，並形成在第二閘極絕緣膜 402b 的下方的第一閘極絕緣膜 402a 使用包含與第二閘極絕緣膜 402b 的成分材料不同的材料的膜（膜 b）來形成。

例如，當作為氧化物半導體膜 403 使用 In-Ga-Zn 類氧化物半導體膜時，作為第二閘極絕緣膜 402b 可以使用氧化鎵膜，並作為第一閘極絕緣膜 402a 可以使用氧化矽膜。另外，最好將使用由與氧化物半導體膜相同種類的成分構成的絕緣材料構成的膜用於與氧化物半導體膜 403 接觸且形成在其上方的絕緣膜 407。藉由與氧化物半導體膜 403 接觸且在氧化物半導體膜 403 的下方及上方設置使用由與氧化物半導體膜相同種類的成分構成的膜，可以由該膜圍繞氧化物半導體膜 403。藉由與氧化物半導體膜 403 接觸且在氧化物半導體膜 403 的下方及上方設置使用由與氧化物半導體膜相同種類的成分構成的膜（膜 a），並且在該膜 a 的外側設置包含與膜 a 的成分材料不同的材料的膜（膜 b），在氧化物半導體膜 403 的下方及上方，電荷被

膜 a 和膜 b 的介面的電荷俘獲中心優先地捕獲，可以更有效地充分抑制氧化物半導體膜的介面中的電荷俘獲，而提高半導體裝置的可靠性。

另外，使用 μ 波（例如，頻率為 2.45GHz）的高密度電漿 CVD 可以形成緻密且絕緣耐壓高的高品質絕緣層，所以在形成閘極絕緣膜 402 時利用該方法是較佳的。這是由於藉由使高純度化的氧化物半導體與高品質閘極絕緣膜密接可以降低介面能級而形成良好的介面特性的緣故。

另外，作為閘極絕緣膜 402 也可以是藉由成膜後的熱處理閘極絕緣層的膜質及與氧化物半導體之間的介面特性得到改善的絕緣層。總之，只要是作為閘極絕緣膜的膜質良好並能夠降低與氧化物半導體之間的介面態密度從而形成良好的介面的層即可。

接著，對閘極絕緣膜 402 進行氧摻雜處理。藉由對閘極絕緣膜 402 進行氧摻雜處理，將氧 421 供給到閘極絕緣膜 402 中，可以使閘極絕緣膜 402 中或閘極絕緣膜 402 中及該介面附近包含氧（參照圖 2B）。在此情況下，將氧含量設定為超過閘極絕緣膜 402 的化學計量比的程度，最好為超過化學計量比的 1 倍至 4 倍（大於 1 倍且小於 4 倍），更佳地為超過 1 倍至 2 倍（大於 1 倍且小於 2 倍）。或者，當以構成閘極絕緣膜 402 的材料是單晶時的氧量為 Y 時，可以將氧含量設定為超過 Y 的程度，最好為超過 Y 至 4Y，更佳地為超過 Y 至 2Y。或者，當以不進行氧摻雜處理時的閘極絕緣膜中的氧量 Z 為基準時，可以

將氧含量設定為超過 Z 的程度，最好為超過 Z 至 $4Z$ ，更佳地為超過 Z 至 $2Z$ 。被摻雜的氧 421 包含氧自由基、氧原子、以及/或氧離子。

例如，當採用其組成由 GaO_x ($x>0$) 表示的氧化物絕緣膜時，氧化鎵的化學計量比是 $\text{Ga} : \text{O} = 1 : 1.5$ ，因此形成具有 x 為 1.5 至 6 的氧過剩區域的氧化物絕緣膜。此外，例如，當採用其組成由 SiO_x ($x>0$) 表示的氧化物絕緣膜時，氧化矽的化學計量比是 $\text{Si} : \text{O} = 1 : 2$ ，因此形成具有 x 超過 2 至 8 的氧過剩區域的氧化物絕緣膜。這裏，這樣的氧過剩區域只要存在於閘極絕緣膜的一部分（包括介面）即可。由此，在閘極絕緣膜中，氧的含量大於氫的含量。

另外，在能夠用於閘極絕緣膜的氧化物絕緣膜中，氧是主要成分材料之一。因此，難以藉由 SIMS (Secondary Ion Mass Spectroscopy : 二次離子質譜測定技術) 等的方法正確估計氧化物絕緣膜中的氧濃度。也就是說，難以判斷是否有意地對氧化物絕緣膜中添加氧。

另外，氧有 ^{17}O 和 ^{18}O 等同位素，並且，一般認為在自然界的 ^{17}O 和 ^{18}O 的存在比率分別是氧原子整體中的 0.037% 和 0.204% 左右。也就是說，在氧化物絕緣膜中的上述同位素的濃度為藉由 SIMS 等的方法可估計的程度，因此藉由測量這些濃度，有時可以進一步正確地估計氧化物絕緣膜中的氧濃度。由此，可以藉由測量這些濃度判斷是否有意地對氧化物絕緣膜添加氧。

例如，當以 ^{18}O 的濃度為基準時，添加有氧的區域中的氧同位素的濃度 $D1(^{18}\text{O})$ 和不添加有氧的區域中的氧同位素的濃度 $D2(^{18}\text{O})$ 之間的關係為 $D1(^{18}\text{O}) > D2(^{18}\text{O})$ 。

至於氧摻雜，既可利用包含氧的氣體藉由自由基產生裝置供給，又可藉由臭氧產生裝置供給。更明確地說，例如可以使用用於對半導體裝置進行蝕刻處理的裝置、用於對掩模進行灰化的裝置等來產生氧 421，而處理閘極絕緣膜 402。

另外，也可以對進行氧摻雜處理的閘極絕緣膜 402 進行熱處理（溫度為 150°C 至 470°C ）。藉由熱處理，可以從閘極絕緣膜 402 中去除在氧 421 和閘極絕緣膜 402 之間反應而產生的水、氫氧化物。熱處理可以在氮、氧、超乾燥空氣（使用 CRDS(cavity ring-down laser spectroscopy：光腔衰蕩光譜法) 方式的露點計進行測定時的水分量是 20ppm （露點換算， -55°C ）以下，較佳的是 1ppm 以下，更佳的是 10ppb 以下的空氣）、或稀有氣體（氬、氦等）的氣圍下進行，但是最好上述氮、氧、超乾燥空氣或稀有氣體等的氣圍不包含水、氫等而被高純度化。

此外，為了儘量不使閘極絕緣膜 402、形成在閘極絕緣膜 402 上的氧化物半導體膜包含氫、羥基及水分，作為在形成氧化物半導體膜之前進行的預處理，最好在濺射裝置的預備加熱室中對形成有閘極電極層 401 的基板 400 或形成到閘極絕緣膜 402 的基板 400 進行預備加熱，來對吸

附到基板 400 的氫、水分等的雜質進行脫離及排氣。注意，作為設置在預備加熱室的排氣單元，最好使用低溫泵。另外，也可以省略該預備加熱處理。此外，該預備加熱也可以在形成絕緣膜 407 之前對形成到源極電極層 405a 及汲極電極層 405b 的基板 400 同樣地進行。

接著，在閘極絕緣膜 402 上形成厚度為 2nm 以上且 200nm 以下，最好為 5nm 以上且 30nm 以下的氧化物半導體膜。

作為用作氧化物半導體膜的氧化物半導體，可以使用四元金屬氧化物的 In-Sn-Ga-Zn-O 類氧化物半導體；三元金屬氧化物的 In-Ga-Zn-O 類氧化物半導體、In-Sn-Zn-O 類氧化物半導體、In-Al-Zn-O 類氧化物半導體、Sn-Ga-Zn-O 類氧化物半導體、Al-Ga-Zn-O 類氧化物半導體、Sn-Al-Zn-O 類氧化物半導體；二元金屬氧化物的 In-Zn-O 類氧化物半導體、Sn-Zn-O 類氧化物半導體、Al-Zn-O 類氧化物半導體、Zn-Mg-O 類氧化物半導體、Sn-Mg-O 類氧化物半導體、In-Mg-O 類氧化物半導體、In-Ga-O 類氧化物半導體；In-O 類氧化物半導體、Sn-O 類氧化物半導體、Zn-O 類氧化物半導體等。上述氧化物半導體也可以包含 SiO_2 。這裏，例如 In-Ga-Zn-O 類氧化物半導體是指含有銻 (In)、鎵 (Ga)、鋅 (Zn) 的氧化物膜，對其化學計量比沒有特別的限制。此外，也可以包含 In、Ga、Zn 以外的元素。

另外，作為氧化物半導體膜，可以使用由化學式

$\text{InMO}_3(\text{ZnO})_m$ ($m > 0$) 表示的薄膜。在此，M 表示選自 Ga、Al、Mn 及 Co 中的一種或多種金屬元素。例如，作為 M 可舉出 Ga、Ga 及 Al、Ga 及 Mn 或 Ga 及 Co 等。

作為用作氧化物半導體膜的氧化物半導體，最好使用包含銦的氧化物半導體、包含銦及鎵的氧化物半導體等。

在本實施方式中，使用 In-Ga-Zn-O 類氧化物靶材並利用濺射法來形成氧化物半導體膜。此外，氧化物半導體膜可以在稀有氣體（典型為氬）氣圍下、氧氣圍下、或者稀有氣體及氧的混合氣圍下利用濺射法來形成。

作為用於利用濺射法製造氧化物半導體膜的靶材，例如可以使用組成比為 $\text{In}_2\text{O}_3:\text{Ga}_2\text{O}_3:\text{ZnO}=1:1:1$ [摩爾數比] 的氧化物靶材。利用該靶材形成 In-Ga-Zn-O 膜。另外，不僅限於該靶材及組成，例如，還可以使用 $\text{In}_2\text{O}_3:\text{Ga}_2\text{O}_3:\text{ZnO}=1:1:2$ [摩爾數比] 的氧化物靶材。

另外，氧化物靶材的填充率為 90% 以上 100% 以下，最好為 95% 以上 99.9% 以下。藉由採用填充率高的金屬氧化物靶材，可以形成緻密的氧化物半導體膜。

作為形成氧化物半導體膜時的濺射氣體，最好使用氬、水、羥基或氫化物等的雜質被去除了的高純度氣體。

在維持減壓狀態的沉積室內保持基板，並且將基板溫度設定為 100°C 以上且 600°C 以下，最好為 200°C 以上且 400°C 以下。藉由邊加熱基板邊進行成膜，可以降低形成的氧化物半導體膜中含有的雜質濃度。另外，可以減輕由於濺射帶來的損傷。然後，邊去除殘留在沉積室內的水分

邊引入去除了氫及水分的濺射氣體並使用上述靶材在基板 400 上形成氧化物半導體膜。為了去除殘留在沉積室內的水分，最好使用吸附型真空泵，例如，低溫泵、離子泵、鈦昇華泵。另外，作為排氣裝置，也可以使用配備有冷阱的渦輪分子泵。由於在利用低溫泵進行了排氣的沉積室中，如氫原子、水等的包含氫原子的化合物（最好還包括包含碳原子的化合物）等被排出，由此可以降低利用該沉積室形成的氧化物半導體膜中含有的雜質濃度。

作為成膜條件的一個例子，可以採用如下條件：基板與靶材之間的距離為 100mm；壓力為 0.6Pa；直流（DC）電源為 0.5kW；氧（氧流量比率為 100%）氣圍。另外，當使用脈衝直流電源時，可以減少成膜時產生的粉狀物質（也稱為微粒、塵屑），並且膜厚度分佈也變得均勻，所以是較佳的。

接著，利用第二光刻製程將氧化物半導體膜加工為島狀的氧化物半導體膜 441（參照圖 2C）。另外，也可以利用噴墨法形成用於形成島狀氧化物半導體膜 441 的抗蝕劑掩模。當使用噴墨法形成抗蝕劑掩模時不使用光掩模，由此可以降低製造成本。

另外，當在閘極絕緣膜 402 中形成接觸孔時，可以在對氧化物半導體膜進行加工的同時進行該製程。

另外，這裏作為氧化物半導體膜的蝕刻方法，可以採用乾蝕刻及濕蝕刻中的一方或者兩者。例如，作為用於氧化物半導體膜的濕蝕刻的蝕刻液，可以使用磷酸、醋酸以

及硝酸的混合溶液等。此外，也可以使用 ITO-07N（日本關東化學公司製造）。

接著，對氧化物半導體膜 441 進行熱處理。藉由進行該熱處理，可以去除過剩的氫（包含水和羥基）（脫水化或脫氫化），調整氧化物半導體膜的結構，並減小能隙中的缺陷能級。將該熱處理的溫度設定為 250°C 以上且 750°C 以下，或者 400°C 以上且低於基板的應變點的溫度。這裏，將基板放入到熱處理裝置之一的電爐中，在氮氣圍下以 450°C 對氧化物半導體膜進行 1 小時的熱處理之後，不使其接觸於大氣以防止水、氫再次混入到氧化物半導體膜中，來獲得氧化物半導體膜 403（參照圖 2D）。

注意，熱處理裝置不侷限於電爐，也可以利用電阻發熱體等的發熱體所產生的熱傳導或熱輻射對被處理物進行加熱的裝置。例如，可以使用 GRTA (Gas Rapid Thermal Anneal：氣體快速熱退火) 裝置、LRTA (Lamp Rapid Thermal Anneal：燈快速熱退火) 裝置等的 RTA (Rapid Thermal Anneal：快速熱退火) 裝置。LRTA 裝置是利用從燈如鹵素燈、金鹵燈、氬弧燈、碳弧燈、高壓鈉燈或高壓汞燈等發出的光（電磁波）的輻射加熱被處理物的裝置。GRTA 裝置是使用高溫的氣體進行熱處理的裝置。作為高溫氣體，使用如氬等的稀有氣體或如氮那樣的即使進行熱處理也不與被處理物產生反應的惰性氣體。

例如，作為熱處理，也可以進行如下 GRTA，即將基板移動並放入到加熱為 650°C 至 700°C 的高溫的惰性氣體

中，加熱幾分鐘之後從加熱為高溫的惰性氣體中取出基板。

此外，在熱處理中，最好不使氮或氦、氖、氬等稀有氣體中含有水、氬等。另外，最好將引入熱處理裝置中的氮或氦、氖、氬等的稀有氣體的純度設定為 6N (99.9999%) 以上，最好設定為 7N (99.99999%) 以上（即，將雜質濃度設定為 1ppm 以下，最好設定為 0.1ppm 以下）。

另外，可以在利用熱處理對氧化物半導體膜進行加熱之後，對相同爐內引入高純度的氧氣體、高純度的二氮化氧氣體或超乾燥空氣（使用 CRDS (cavity ring-down laser spectroscopy：光腔衰蕩光譜法) 方式的露點計進行測定時的水分量是 20ppm (露點換算，-55°C) 以下，較佳的是 1ppm 以下，更佳的是 10ppb 以下的空氣）。最好不使氧氣體或二氮化氧氣體包含水、氬等。或者，最好將引入到熱處理裝置中的氧氣體或二氮化氧氣體的純度設定為 6N 以上，最好為 7N 以上（也就是說，將氧氣體或二氮化氧氣體中的雜質濃度設定為 1ppm 以下，最好設定為 0.1ppm 以下）。藉由利用氧氣體或二氮化氧氣體來供給由於脫水化或脫氫化處理中的雜質排出製程而同時被減少的構成氧化物半導體的主要成分材料的氧，來使氧化物半導體膜高純度化並電性 I 型（本質）化。

另外，也可以對加工為島狀的氧化物半導體膜之前的氧化物半導體膜進行熱處理。在此情況下，在熱處理之後

從加熱裝置取出基板，並對氧化物半導體膜進行光刻製程。另外，只要是在形成氧化物半導體膜之後，就也可以在島狀氧化物半導體膜上層疊源極電極層及汲極電極層之後進行熱處理。

因為閘極絕緣膜 402 被進行氧摻雜處理，而包含在閘極絕緣膜 402 中的氧過剩，所以可以抑制從與其接觸地層疊的氧化物半導體膜 403 的氧的移動。另外，藉由接觸於受到氧摻雜處理的閘極絕緣膜 402 地層疊氧化物半導體膜 403，可以將氧從閘極絕緣膜 402（塊或/及介面）供給到氧化物半導體膜 403 中。從閘極絕緣膜 402 對氧化物半導體膜 403 的氧的供給藉由使受到氧摻雜處理的閘極絕緣膜 402 和氧化物半導體膜 403 接觸並進行熱處理，進一步促進。該熱處理可以兼作用來對氧化物半導體膜 403 的脫水化或脫氫化的熱處理。

另外，添加到閘極絕緣膜 402 中，而供給到氧化物半導體膜 403 中的氧 421 的至少一部分最好在氧化物半導體中具有氧的懸空鍵。這是因為藉由具有懸空鍵，可以與殘留在膜中的氫接合而使氫固定化（不動離子化）的緣故。

藉由上述製程，得到被高純度化、電性 I 型（本質）化的氧化物半導體膜 403。

接著，在閘極絕緣膜 402 及氧化物半導體膜 403 上形成成為源極電極層及汲極電極層（包括由與它們相同的層形成的佈線）的導電膜。作為用作源極電極層及汲極電極層的導電膜，例如可以使用含有選自 Al、Cr、Cu、Ta、

Ti、Mo、W 中的元素的金屬膜或以上述元素爲成分的金屬氮化物膜（氮化鈦膜、氮化鋁膜、氮化鎢膜）等。另外，也可以採用在 Al、Cu 等的金屬膜的下側或上側的一方或兩者層疊 Ti、Mo、W 等的高熔點金屬膜或它們的金屬氮化物膜（氮化鈦膜、氮化鋁膜、氮化鎢膜）的結構。此外，用作源極電極層及汲極電極層的導電膜可以由導電金屬氧化物而形成。作爲導電金屬氧化物，可以使用氧化鋅 (In_2O_3)、氧化錫 (SnO_2)、氧化鋅 (ZnO)、氧化鋅氧化錫混合氧化物 ($In_2O_3-SnO_2$ ，縮寫爲 ITO)、氧化鋅氧化鋅混合氧化物 (In_2O_3-ZnO) 或使這些金屬氧化物材料包含氧化矽的材料。

利用第三光刻製程在導電膜上形成抗蝕劑掩模，並藉由進行選擇性的蝕刻來形成源極電極層 405a 及汲極電極層 405b，然後去除抗蝕劑掩模。

此外，爲了縮減用於光刻製程的光掩模數及製程數，也可以使用藉由透過的光成爲多種強度的曝光掩模的多色調掩模形成的抗蝕劑掩模進行蝕刻製程。由於使用多色調掩模形成的抗蝕劑掩模成爲具有多種厚度的形狀，且藉由進行蝕刻進一步改變形狀，因此可以用於加工爲不同圖案的多個蝕刻製程。由此，藉由使用一個多色調掩模，可以形成至少對應於兩種以上的不同圖案的抗蝕劑掩模。從而，可以縮減曝光掩模數，並還可以縮減與其對應的光刻製程，所以可以實現製程的簡化。

注意，當進行導電膜的蝕刻時，最好使蝕刻條件最適

化，以便防止氧化物半導體膜 403 被蝕刻而分斷。但是，很難僅蝕刻導電膜而完全不蝕刻氧化物半導體膜 403，所以有時當對導電膜進行蝕刻時氧化物半導體膜 441 的一部分僅被蝕刻，而成為具有槽部（凹部）的氧化物半導體膜。

在本實施方式中，由於使用 Ti 膜作為導電膜，並使用 In-Ga-Zn-O 類氧化物半導體作為氧化物半導體膜 403，所以作為蝕刻劑使用氨水-過氧化氫混合液（氨、水、過氧化氫水的混合液）。

在高純度化的氧化物半導體膜 403 中，載子極少（近於 0）。

藉由上述製程形成電晶體 410（參照圖 2E）。電晶體 410 是包括從氧化物半導體膜中意圖性地排除氫、水分、羥基或者氫化物（也稱為氫化合物）等的雜質而實現高純度化的氧化物半導體膜 403 的電晶體。因此，電晶體 410 的電特性的變動被抑制，而在電性上是穩定的。

另外，也可以實現如圖 3A 那樣的在氧化物半導體膜 403、源極電極層 405a 及汲極電極層 405b 上形成有絕緣膜 407、絕緣膜 409 的電晶體 440。

作為絕緣膜 407，至少將其厚度形成為 1nm 以上，並可以適當地採用濺射法等的不使水、氫等的雜質混入到絕緣膜 407 的方法來形成。當絕緣膜 407 包含氫時，有如下憂慮：因該氫侵入到氧化物半導體膜中或該氫抽出氧化物半導體膜中的氧而發生氧化物半導體膜的背通道的低電阻

化（N型化），而形成寄生通道。因此，爲了使絕緣膜407成爲儘量不包含氫的膜，在成膜方法中不使用氫是十分重要的。

作爲絕緣膜407，代表性地可以使用如氧化矽膜、氧化氮化矽膜、氧化鋁膜、氧化氮化鋁膜或氧化鎵膜等無機絕緣膜。

在本實施方式中，作爲絕緣膜407利用濺射法形成厚度爲200nm的氧化鎵膜。

在此，作爲絕緣膜407，與閘極絕緣膜402同樣，最好使用由與氧化物半導體膜403相同種類的成分構成的絕緣材料。這是因爲，這種材料與氧化物半導體膜的搭配良好，由此藉由將其用作絕緣膜407，可以保持與氧化物半導體膜之間的界面的良好狀態。例如，在氧化物半導體膜由In-Ga-Zn-O類的氧化物半導體材料構成的情況下，作爲由與其相同種類的成分構成的絕緣材料，可以舉出氧化鎵等。

另外，在作爲絕緣膜407採用疊層結構的情況下，更最好採用由與氧化物半導體膜相同種類的成分的絕緣材料構成的膜（以下稱爲“膜a”）和包含與該膜a的成分材料不同的材料的膜（以下稱爲“膜b”）的疊層結構。這是因爲如下緣故：藉由採用從氧化物半導體膜一側按順序層疊膜a和膜b的結構，電荷被膜a和膜b的界面的電荷俘獲中心優先地捕獲（與氧化物半導體膜和膜a的界面的比較），因此，可以充分抑制氧化物半導體膜界面的電荷捕

獲，從而可以提高半導體裝置的可靠性。

例如，作為絕緣膜 407，可以適當地採用從氧化物半導體膜 403 一側層疊氧化鎵膜和氧化矽膜的結構或層疊氧化鎵膜和氮化矽膜的結構等。

形成氧化矽膜時的基板溫度可以設定為室溫以上且 300°C 以下，在本實施方式中設定為 100°C。藉由濺射法的氧化矽膜的成膜可以在稀有氣體（典型的是氬）氣圍下、氧氣圍下或稀有氣體和氧的混合氣圍下進行。此外，作為靶材，可以使用氧化矽靶材或矽靶材。例如，可以在包含氧的氣圍下藉由濺射法並使用矽靶材形成氧化矽。

與形成氧化物半導體膜時同樣，為了去除殘留在絕緣膜 407 的沉積室內的水分，最好使用吸附型的真空泵（低溫泵等）。可以降低在使用低溫泵排氣的沉積室中形成的絕緣膜 407 所包含的雜質的濃度。此外，作為用來去除殘留在絕緣膜 407 的沉積室內的水分的排氣裝置，也可以採用配備有冷阱的渦輪分子泵。

作為當形成絕緣膜 407 時使用的濺射氣體，最好使用去除了氬、水、羥基或氫化物等雜質的高純度氣體。

在形成上述絕緣膜 407 之後，最好進行熱處理。該熱處理的溫度設定為 250°C 以上且 700°C 以下，最好為 450°C 以上且 600°C 以下，或者低於基板的應變點。

熱處理可以在氮、氧、超乾燥空氣（使用 CRDS (cavity ring-down laser spectroscopy：光腔衰蕩光譜法) 方式的露點計進行測定時的水分量是 20ppm（露點換

算，-55°C）以下，較佳的是 1ppm 以下，更佳的是 10ppb 以下的空氣）、或稀有氣體（氬、氦等）的氣圍下進行，但是最好上述氮、氧、超乾燥空氣或稀有氣體等的氣圍不包含水、氫等。另外，最好將引入到熱處理裝置中的氮、氧或稀有氣體的純度設定為 6N（99.9999%）以上（即，雜質濃度設定為 1ppm 以下），更佳地為 7N（99.99999%）以上（即，雜質濃度設定為 0.1ppm 以下）。

另外，當在氧化物半導體膜和包含氧的絕緣膜 407 彼此接觸的狀態下進行熱處理時，可以將氧從包含氧的絕緣膜 407 進一步供給到氧化物半導體膜中。

最好在絕緣膜 407 上還形成絕緣膜 409 作為有阻擋功能的保護絕緣膜，以便防止水分、氫等的雜質再次混入到氧化物半導體膜 403 中，並防止氧從閘極絕緣膜 402、氧化物半導體膜 403、絕緣膜 407 及該介面釋放。作為絕緣膜 409 使用無機絕緣膜，可以使用氮化矽膜、氧化鋁膜等。例如，使用 RF 滅射法來形成氮化矽膜。由於 RF 滅射法的量產性高，所以作為絕緣膜 409 的成膜方法是較佳的。

可以在形成絕緣膜 409 之後進行熱處理。例如，可以在大氣中以 100°C 以上且 200°C 以下的溫度進行 1 小時以上且 30 小時以下的熱處理。在該熱處理中，既可以保持一定的加熱溫度地進行加熱，又可以反復多次進行從室溫到 100°C 以上且 200°C 以下的加熱溫度的升溫和從加熱溫

度到室溫的降溫。

另外，在圖 3C 和圖 3D 中示出藉由氧摻雜處理而具有氧過剩區域的電晶體的其他結構。

圖 3C 所示的電晶體 420 是被稱為通道保護型（也稱為通道停止型）的底閘極結構的一種，也稱為反交錯型電晶體。

電晶體 420 在具有絕緣表面的基板 400 上包括：閘極電極層 401、閘極絕緣膜 402、氧化物半導體膜 403、用作覆蓋氧化物半導體膜 403 的通道形成區的通道保護層的絕緣層 427、源極電極層 405a 及汲極電極層 405b。此外，覆蓋電晶體 420 地形成有絕緣膜 409。

圖 3D 所示的電晶體 430 是底閘極型電晶體，在具有絕緣表面的基板 400 上包括：閘極電極層 401、閘極絕緣膜 402、源極電極層 405a、汲極電極層 405b 以及氧化物半導體膜 403。此外，設置有覆蓋電晶體 430 並與氧化物半導體膜 403 接觸的絕緣膜 407。在絕緣膜 407 上還形成有絕緣膜 409。

在電晶體 430 中，與基板 400 及閘極電極層 401 上接觸地設置有閘極絕緣膜 402，在閘極絕緣膜 402 上以與閘極絕緣膜 402 接觸的方式設置有源極電極層 405a、汲極電極層 405b。而且，在閘極絕緣膜 402、源極電極層 405a 及汲極電極層 405b 上設置有氧化物半導體膜 403。

使用利用本實施方式製造的被高純度化的氧化物半導體膜 403 的電晶體 410、420、430、440 可以降低截止狀

態下的電流值（截止電流值）。

另外，受到氧摻雜處理並具有氧過剩區域的電晶體在偏壓-熱應力測試（BT測試）前後也降低電晶體的閾值電壓的變化量，可以實現可靠性高的電晶體。

此外，由於使用氧化物半導體膜403的電晶體410、420、430、440可以獲得較高的場效應遷移率，可以進行高速驅動。由此，藉由在具有顯示功能的半導體裝置的像素部中使用上述電晶體，可以提供高圖像品質的圖像。另外，因為利用包括高純度化的氧化物半導體膜的電晶體可以在同一基板上分別製造驅動電路部及像素部，所以可以減少半導體裝置的部件個數。

如上所述，可以提供使用具有穩定的電特性的氧化物半導體的半導體裝置。由此，可以提供可靠性高的半導體裝置。

實施方式 2

在本實施方式中，參照圖4A至圖4F及圖5A至圖5C對半導體裝置及半導體裝置的製造方法的其他一個方式進行說明。在本實施方式中，作為半導體裝置的一個例子示出具有氧化物半導體膜的電晶體。與實施方式1同一部分或具有同樣功能的部分及製程可以與實施方式1同樣地進行，而省略反復說明。另外，省略同一部分的詳細說明。

在圖4A至圖4F及圖5A至圖5C中示出電晶體450。

的製造方法的一個例子。在本實施方式中，在電晶體 450 的製造製程中進行多次氧摻雜處理。

首先，在具有絕緣表面的基板 400 上形成導電膜之後，藉由第一光刻製程形成閘極電極層 401。

接著，在閘極電極層 401 上形成閘極絕緣膜 402（參照圖 4A）。

接著，對閘極絕緣膜 402 進行氧摻雜處理。藉由對閘極絕緣膜 402 進行氧摻雜處理，將氧 421a 供給到閘極絕緣膜 402 中，可以使閘極絕緣膜 402 中及該介面附近包含氧（參照圖 4B）。在此情況下，將氧含量設定為超過閘極絕緣膜 402 的化學計量比的程度，最好為超過化學計量比的 1 倍至 4 倍（大於 1 倍且小於 4 倍），更佳地為超過 1 倍至 2 倍（大於 1 倍且小於 2 倍）。或者，當以構成閘極絕緣膜 402 的材料是單晶時的氧量為 Y 時，可以將氧含量設定為超過 Y 的程度，最好為超過 Y 至 4Y，更佳地為超過 Y 至 2Y。或者，當以不進行氧摻雜處理時的閘極絕緣膜中的氧量 Z 為基準時，可以將氧含量設定為超過 Z 的程度，最好為超過 Z 至 4Z，更佳地為超過 Z 至 2Z。被摻雜的氧 421a 包含氧自由基、氧原子、以及/或氧離子。

例如，當採用其組成由 GaO_x ($x>0$) 表示的氧化物絕緣膜時，氧化鎵的化學計量比是 $\text{Ga} : \text{O} = 1 : 1.5$ ，因此形成具有 x 為 1.5 至 6 的氧過剩區域的氧化物絕緣膜。此外，例如當採用其組成由 SiO_x ($x>0$) 表示的氧化物絕緣膜時，氧化矽的化學計量比是 $\text{Si} : \text{O} = 1 : 2$ ，因此形成具

有 x 超過 2 至 8 的氧過剩區域的氧化物絕緣膜。這裏，這樣的氧過剩區域只要存在於閘極絕緣膜的一部分（包括介面）即可。由此，在閘極絕緣膜中，氧的含量大於氫的含量。

至於氧摻雜，既可利用包含氧的氣體藉由自由基產生裝置供給，又可藉由臭氧產生裝置供給。更明確地說，例如可以使用用於對半導體裝置進行蝕刻處理的裝置、用於對掩模進行灰化的裝置等來產生氧 421a，而處理閘極絕緣膜 402。

另外，也可以對進行氧摻雜處理的閘極絕緣膜 402 進行熱處理（溫度為 150°C 至 470°C ）。藉由熱處理，可以從閘極絕緣膜 402 中去除在氧 421a 和閘極絕緣膜 402 之間反應而產生的水、氫氧化物。熱處理可以在氮、氧、超乾燥空氣（使用 CRDS（cavity ring-down laser spectroscopy：光腔衰蕩光譜法）方式的露點計進行測定時的水分量是 20ppm（露點換算， -55°C ）以下，較佳的是 1ppm 以下，更佳的是 10ppb 以下的空氣）、或稀有氣體（氬、氦等）的氣圍下進行，但是最好上述氮、氧、超乾燥空氣或稀有氣體等的氣圍不包含水、氫等而被高純度化。

此外，為了儘量不使閘極絕緣膜 402、形成在閘極絕緣膜 402 上的氧化物半導體膜包含氫、羥基及水分，作為在形成氧化物半導體膜之前進行的預處理，最好在濺射裝置的預備加熱室中對形成有閘極電極層 401 的基板 400 或

形成到閘極絕緣膜 402 的基板 400 進行預備加熱，來對吸附到基板 400 的氫、水分等的雜質進行脫離及排氣。注意，作為設置在預備加熱室的排氣單元，最好使用低溫泵。另外，也可以省略該預備加熱處理。此外，該預備加熱也可以在形成絕緣膜 407 之前對形成到源極電極層 405a 及汲極電極層 405b 的基板 400 同樣地進行。

接著，在閘極絕緣膜 402 上形成厚度為 2nm 以上且 200nm 以下，最好為 5nm 以上且 30nm 以下的氧化物半導體膜。

在本實施方式中，作為氧化物半導體膜，使用 In-Ga-Zn-O 類氧化物靶材並藉由濺射法進行成膜。另外，氧化物半導體膜可以在稀有氣體（典型的是氬）氣圍下、氧氣圍下或稀有氣體和氧的混合氣圍下藉由濺射法來形成。

作為用於藉由濺射法製造氧化物半導體膜的靶材，例如可以使用具有 $In_2O_3:Ga_2O_3:ZnO=1:1:1$ [摩爾數比] 的組成比的氧化物靶材來形成 In-Ga-Zn-O 膜。

作為當形成氧化物半導體膜時使用的濺射氣體，最好使用去除了氫、水、羥基或氫化物等雜質的高純度氣體。

作為成膜條件的一個例子，可以應用如下條件：基板與靶材之間的距離為 100mm，壓力為 0.6Pa，直流 (DC) 電源為 0.5kW，氧（氧流量比率為 100%）氣圍。另外，藉由使用脈衝直流電源，可以減輕在進行成膜時產生的粉狀物質（也稱為微粒、塵屑），且膜厚度分佈也變得均勻，所以是較佳的。

接著，藉由第二光刻製程將氧化物半導體膜加工為島狀的氧化物半導體膜 441（參照圖 4C）。

接著，對氧化物半導體膜 441 進行熱處理。藉由該熱處理，可以去除過剩的氫（包含水或羥基）（脫水化或脫氫化），調整氧化物半導體膜的結構，並降低能隙中的缺陷能級。熱處理的溫度為 250°C 以上且 750°C 以下，或者 400°C 以上且低於基板的應變點。在此，對熱處理裝置之一的電爐引入基板，在氮氣圍下以 450°C 對氧化物半導體膜進行 1 小時的熱處理，然後不使其接觸於大氣以防止水、氫再次混入到氧化物半導體膜中，由此獲得氧化物半導體膜 403（參照圖 4D）。

注意，熱處理裝置不僅限於電爐，也可以使用利用由電阻發熱體等的發熱體的熱傳導或熱輻射對被處理物進行加熱的裝置。

例如，作為熱處理可以進行 GRTA，其中將基板移動到加熱到 650°C 至 700°C 的高溫的惰性氣體中，進行幾分鐘的加熱，然後將基板從加熱到高溫的惰性氣體中移動並取出。

此外，也可以對加工為島狀的氧化物半導體膜之前的氧化物半導體膜進行氧化物半導體膜的熱處理。在此情況下，在熱處理之後將基板從加熱裝置取出而對氧化物半導體膜進行光刻製程。另外，熱處理只要是在形成氧化物半導體膜之後，也可以在島狀的氧化物半導體膜上層疊源極電極層及汲極電極層之後進行。

接著，對得到脫水化或脫氫化的氧化物半導體膜 403 進行氧摻雜處理。藉由對氧化物半導體膜 403 進行氧摻雜處理，將氧 421b 供給到氧化物半導體膜 403 中，可以使氧化物半導體膜 403 中或氧化物半導體膜 403 中及該介面附近包含氧（參照圖 4E）。在此情況下，將氧含量設定為超過氧化物半導體膜 403 的化學計量比的程度，最好為超過化學計量比的 1 倍至 2 倍（大於 1 倍且小於 2 倍）。或者，當以構成氧化物半導體膜 403 的材料是單晶時的氧量為 Y 時，可以將氧含量設定為超過 Y 的程度，最好為超過 Y 至 $2Y$ 。或者，當以不進行氧摻雜處理時的氧化物半導體膜中的氧量 Z 為基準時，可以將氧含量設定為超過 Z 的程度，最好為超過 Z 至 $2Z$ 。這是因為如果將氧的含量過多，則如氫貯藏合金（氫儲存合金）（hydrogen storing alloy）那樣，氧化物半導體膜 403 會引入氫的緣故。被摻雜的氧 421b 包含氧自由基、氧原子、以及/或氧離子。

例如，當使用單晶結構以 $\text{InGaO}_3(\text{ZnO})_m$ ($m>0$) 表示的材料時，氧化物半導體膜 403 的組成表示為 $\text{InGaZn}_m\text{O}_x$ ，所以例如當 $m=1$ (InGaZnO_4) 時， x 容許為超過 4 至 8，而當 $m=2$ ($\text{InGaZn}_2\text{O}_5$) 時， x 容許為超過 5 至 10。另外，這種氧過剩區域可以存在於氧化物半導體膜的一部分（也包括其介面）。由此，在氧化物半導體膜中，氧的含量大於氫的含量。

另外，在氧化物半導體膜中，氧是主要成分材料之

一。因此，很難使用 SIMS (Secondary Ion Mass Spectrometry：二次離子質譜測定技術) 等方法，正確地估計氧化物半導體膜中的氧濃度。換言之，可以說很難辨別是否將氧意圖性地添加到氧化物半導體膜中。

另外，氧有 ^{17}O 和 ^{18}O 等同位素，並且，一般認為在自然界的 ^{17}O 和 ^{18}O 的存在比率分別是氧原子整體的 0.037% 和 0.204% 左右。也就是說，在氧化物半導體膜中的上述同位素的濃度為藉由 SIMS 等的方法可估計的程度，因此藉由測量這些濃度，有時可以進一步正確地估計氧化物半導體膜中的氧濃度。由此，可以藉由測量這些濃度判斷是否有特意地對氧化物半導體膜添加氧。

例如，當以 ^{18}O 的濃度為基準時，添加有氧的區域中的氧同位素的濃度 $D1(^{18}\text{O})$ 和不添加有氧的區域中的氧同位素的濃度 $D2(^{18}\text{O})$ 之間的關係為 $D1(^{18}\text{O}) > D2(^{18}\text{O})$ 。

另外，添加到（包含在）氧化物半導體膜中的氧 421b 的至少一部分最好在氧化物半導體中具有氧的懸空鍵。這是因為藉由具有懸空鍵，可以與殘留在膜中的氫接合而使氫固定化（不動離子化）的緣故。

被摻雜的氧（氧自由基、氧原子、以及/或氧離子）既可以利用包含氧的氣體藉由自由基產生裝置供給，又可以藉由臭氧產生裝置供給。更明確地說，例如可以使用用於對半導體裝置進行蝕刻處理的裝置、用於對抗蝕劑掩模進行灰化的裝置等來產生氧 421b，而處理氧化物半導體膜 403。

注意，為了進行更佳的氧的添加，最好將電偏壓施加到基板。

另外，也可以對進行氧摻雜處理的氧化物半導體膜 403 進行熱處理（溫度為 150°C 至 470°C）。藉由熱處理，可以從氧化物半導體膜 403 中去除在氧 421b 和氧化物半導體膜 403 之間反應而產生的水、氫氧化物。熱處理可以在氮、氧、超乾燥空氣（使用 CRDS (cavity ring-down laser spectroscopy：光腔衰蕩光譜法) 方式的露點計進行測定時的水分量是 20ppm（露點換算，-55°C）以下，較佳的是 1ppm 以下，更佳的是 10ppb 以下的空氣）、或稀有氣體（氬、氦等）的氣圍下進行，但是最好上述氮、氧、超乾燥空氣或稀有氣體等的氣圍不包含水、氫等而被高純度化。

藉由上述製程，得到被高純度化、電性 I 型（本質）化的氧化物半導體膜 403。

因為閘極絕緣膜 402 被氧摻雜處理，而包含在閘極絕緣膜 402 中的氧過剩，所以可以抑制從層疊的氧化物半導體膜 403 的氧的移動。另外，藉由接觸於受到氧摻雜處理的閘極絕緣膜 402 地層疊氧化物半導體膜 403，可以將氧從閘極絕緣膜 402（塊或/及介面）供給到氧化物半導體膜 403 中。從閘極絕緣膜 402 對氧化物半導體膜 403 的氧的供給藉由使受到氧摻雜處理的閘極絕緣膜 402 和氧化物半導體膜 403 接觸並進行熱處理，進一步促進。

另外，添加到閘極絕緣膜 402 中，而供給到氧化物半

導體膜 403 中的氧 421a 的至少一部分最好在氧化物半導體中具有氧的懸空鍵。這是因為藉由具有懸空鍵，可以與殘留在膜中的氫接合而使氫固定化（不動離子化）的緣故。

另外，對氧化物半導體膜的氧摻雜處理只要是在熱處理之後，既可以對加工為島狀的氧化物半導體膜之前的氧化物半導體膜進行，又可以在島狀的氧化物半導體膜上層疊源極電極層及汲極電極層之後進行。

接著，在閘極絕緣膜 402 及氧化物半導體膜 403 上，形成成為源極電極層及汲極電極層（包括使用與其相同的層形成的佈線）的導電膜。

藉由第三光刻製程在導電膜上形成抗蝕劑掩模，選擇性地進行蝕刻來形成源極電極層 405a、汲極電極層 405b，然後去除抗蝕劑掩模（參照圖 4F）。

注意，當進行導電膜的蝕刻時，最好將蝕刻條件最適化以防止氧化物半導體膜 403 被蝕刻而分斷。但是，難以得到只對導電膜進行蝕刻而完全不對氧化物半導體膜 403 進行蝕刻的條件，有時當對導電膜進行蝕刻時氧化物半導體膜 441 的一部分被蝕刻，而成為具有槽部（凹部）的氧化物半導體膜。

在本實施方式中，因為作為導電膜使用 Ti 膜，並作為氧化物半導體膜 403 使用 In-Ga-Zn-O 類氧化物半導體，所以作為蝕刻劑使用過氧化氫氨水（氨、水以及過氧化氫水的混合液）。

在高純度化的氧化物半導體膜 403 中，載子極少（近於 0）。

接著，在氧化物半導體膜 403、源極電極層 405a 及汲極電極層 405b 上形成絕緣膜 407（參照圖 5A）。

將絕緣膜 407 的厚度至少設定為 1nm 以上，並且該絕緣膜 407 可以適當地採用濺射法等的不使水、氫等的雜質混入到絕緣膜 407 中的方法形成。

作為絕緣膜 407，典型地可以使用氧化矽膜、氮化矽膜、氧化鋁膜、氮化鋁膜或氧化鎵膜等的無機絕緣膜。

另外，作為絕緣膜 407，與閘極絕緣膜 402 同樣地，特別最好使用由與氧化物半導體膜 403 相同的種類的成分構成的絕緣材料。這是因為這種材料與氧化物半導體膜的搭配良好，所以藉由將其用於絕緣膜 407，可以將與氧化物半導體膜的介面狀態保持為良好的緣故。例如，當氧化物半導體膜由 In-Ga-Zn-O 類氧化物半導體材料構成時，作為由相同的種類的成分構成的絕緣材料，有氧化鎵等。

在形成上述絕緣膜 407 之後，最好進行熱處理。熱處理的溫度設定為 250°C 以上且 700°C 以下，最好為 450°C 以上且 600°C 以下，或者低於基板的應變點。

熱處理可以在氮、氧、超乾燥空氣（使用 CRDS (cavity ring-down laser spectroscopy：光腔衰蕩光譜法) 方式的露點計進行測定時的水分量是 20ppm（露點換算，-55°C）以下，較佳的是 1ppm 以下，更佳的是 10ppb

以下的空氣）、或稀有氣體（氬、氦等）的氣圍下進行，但是最好上述氮、氧、超乾燥空氣或稀有氣體等的氣圍不包含水、氬等。另外，最好將引入到熱處理裝置中的氮、氧或稀有氣體的純度設定為 6N (99.9999%) 以上（即，雜質濃度設定為 1 ppm 以下），更佳地為 7N (99.99999%) 以上（即，雜質濃度設定為 0.1 ppm 以下）。

另外，當在氧化物半導體膜和包含氧的絕緣膜 407 彼此接觸的狀態下進行熱處理時，可以將氧從包含氧的絕緣膜 407 進一步供給到氧化物半導體膜中。

接著，對絕緣膜 407 進行氧摻雜處理。藉由對絕緣膜 407 進行氧摻雜處理，將氧 421c 供給到絕緣膜 407 中，使氧化物半導體膜 403 中或閘極絕緣膜 402 中及該介面附近包含氧（參照圖 5B）。在此情況下，將氧含量設定為超過絕緣膜 407 的化學計量比的程度，最好為超過化學計量比的 1 倍至 4 倍（大於 1 倍且小於 4 倍），更佳地為超過 1 倍至 2 倍（大於 1 倍且小於 2 倍）。或者，當以構成絕緣膜 407 的材料是單晶時的氧量為 Y 時，可以將氧含量設定為超過 Y 的程度，最好為超過 Y 至 4Y，更佳地為超過 Y 至 2Y。或者，當以不進行氧摻雜處理時的絕緣膜中的氧量 Z 為基準時，可以將氧含量設定為超過 Z 的程度，最好為超過 Z 至 4Z，更佳地為超過 Z 至 2Z。被摻雜的氧 421c 包含氧自由基、氧原子、以及/或氧離子。

例如，當採用其組成由 GaO_x ($x > 0$) 表示的氧化物絕

緣膜時，氧化鎵的化學計量比是 $\text{Ga} : \text{O} = 1 : 1.5$ ，因此形成具有 x 超過 1.5 至 6 的氧過剩區域的絕緣膜。此外，例如當採用其組成由 SiO_x ($x > 0$) 表示的氧化物絕緣膜時，氧化矽的化學計量比是 $\text{Si} : \text{O} = 1 : 2$ ，因此形成具有 x 超過 2 至 8 的氧過剩區域的絕緣膜。這裏，這樣的氧過剩區域只要存在於絕緣膜的一部分（包括介面）即可。由此，在絕緣膜中，氧的含量大於氫的含量。

另外，添加到（包含在）絕緣膜 407 中的氧 421c 的至少一部分最好在氧化物半導體中具有氧的懸空鍵。這是因為藉由具有懸空鍵，可以與殘留在膜中的氫接合而使氫固定化（不動離子化）的緣故。

被摻雜的氧（氧自由基、氧原子、以及/或氧離子）既可利用包含氧的氣體藉由自由基產生裝置供給，又可藉由臭氧產生裝置供給。更明確地說，例如可以使用用於對半導體裝置進行蝕刻處理的裝置、用於對抗蝕劑掩模進行灰化的裝置等來產生氧 421c，而處理絕緣膜 407。

另外，也可以對進行氧摻雜處理的絕緣膜 407 進行熱處理（溫度為 150°C 至 470°C ）。藉由熱處理，可以從絕緣膜 407 中去除在氧 421c 和絕緣膜 407 之間反應而產生的水、氫氧化物。熱處理可以在氮、氧、超乾燥空氣（使用 CRDS (cavity ring-down laser spectroscopy：光腔衰蕩光譜法) 方式的露點計進行測定時的水分量是 20ppm (露點換算， -55°C) 以下，較佳的是 1ppm 以下，更佳的是 10ppb 以下的空氣)、或稀有氣體（氬、氦等）的氣圍下

進行，但是最好上述氮、氧、超乾燥空氣或稀有氣體等的氣圍不包含水、氫等而被高純度化。

爲了防止水分、氫等的雜質再次混入到氧化物半導體膜 403 中，最好在絕緣膜 407 上還形成絕緣膜 409，作爲阻擋這些雜質從外部侵入的保護絕緣層。作爲絕緣膜 409 使用無機絕緣膜，可以使用氮化矽膜、氧化鋁膜等。例如，使用 RF 滅射法來形成氮化矽膜。由於 RF 滅射法的量產性高，所以作爲絕緣膜 409 的成膜方法是較佳的。

可以在形成絕緣膜之後，進行熱處理。例如，可以在大氣中以 100°C 以上且 200°C 以下的溫度進行 1 小時以上且 30 小時以下的熱處理。在該熱處理中，既可以保持一定的加熱溫度地進行加熱，又可以反復多次進行從室溫到 100°C 以上且 200°C 以下的加熱溫度的升溫和從加熱溫度到室溫的降溫。

藉由上述製程形成電晶體 450（參照圖 5C）。電晶體 450 是包括從氧化物半導體膜中意圖性地排除氫、水分、羥基或者氫化物（也稱爲氫化合物）等的雜質而實現高純度化的氧化物半導體膜 403 的電晶體。因此，電晶體 450 的電特性的變動被抑制，而在電性上是穩定的。

使用本實施方式來製造的使用高純度化的氧化物半導體膜 403 的電晶體 450 可以降低截止狀態下的電流值（截止電流值）。

像這樣，除了對閘極絕緣膜 402 以外，可以對氧化物半導體膜 403、絕緣膜 407 也進行氧摻雜處理。氧摻雜處

理既可以對氧化物半導體膜 403 及絕緣膜 407 的兩者進行，又可以只對任一方進行。

另外，也可以在進行氧摻雜處理之後，進行熱處理（溫度為 150°C 至 470°C ）。熱處理可以在氮、氧、超乾燥空氣（使用 CRDS(cavity ring-down laser spectroscopy：光腔衰蕩光譜法) 方式的露點儀來測定時的露點為 -60°C 以下，最好為 -80°C 以下）、或稀有氣體（氬、氦等）的氣圍下進行，但是上述氮、氧、超乾燥空氣或稀有氣體等的氣圍最好不包含水、氫等並被高純度化。

藉由該熱處理，可以將氧從進行氧摻雜處理的閘極絕緣膜 402 更有效地供給到氧化物半導體膜 403 中。

另外，具有受到氧摻雜處理的氧化物半導體膜的電晶體在偏壓-熱應力測試 (BT 測試) 前後也降低電晶體的閾值電壓的變化量，可以實現可靠性高的電晶體。

另外，由於使用氧化物半導體膜 403 的電晶體 450 能夠獲得較高的場效應遷移率，所以可以進行高速驅動。因此，藉由將上述電晶體用於具有顯示功能的半導體裝置的像素部，可以提供高圖像品質的圖像。另外，藉由利用包括被高純度化的氧化物半導體膜的電晶體可以在同一基板上分別製造驅動電路部或像素部，因此可以縮減半導體裝置的部件數。

如上所述，可以提供使用具有穩定的電特性的氧化物半導體的半導體裝置。因此，可以提供可靠性高的半導體

裝置。

實施方式 3

在本實施方式中，參照圖 13A 至圖 13D 對半導體裝置的其他一個方式進行說明。與上述實施方式同一部分或具有同樣功能的部分及製程可以與上述實施方式同樣地進行，而省略反復說明。另外，省略同一部分的詳細說明。

在本實施方式中，示出將導電層（佈線層、像素電極層等）連接到電晶體的源極電極層或/及汲極電極層的結構的一個例子。另外，本實施方式也可以應用於實施方式 1、實施方式 2 所示的電晶體。

如圖 13A 所示那樣，電晶體 470 在具有絕緣表面的基板 400 上包括閘極電極層 401、閘極絕緣膜 402、氧化物半導體膜 403、源極電極層 405a 及汲極電極層 405b。

如實施方式 2 所示那樣，在電晶體 470 的製造製程中，除了閘極絕緣膜 402 以外，對作為脫水化或脫氫化處理進行熱處理的氧化物半導體膜 403 也進行氧摻雜處理。本實施方式的電晶體 470 是在作為脫氫化處理進行熱處理的氧化物半導體膜 403 上形成源極電極層 405a、汲極電極層 405b 之後，進行氧摻雜處理的例子。

在該氧摻雜處理中，氧自由基、氧原子或氧離子不但到達氧化物半導體膜 403，而且到達源極電極層 405a、汲極電極層 405b，並被照射（引入到表面附近）。因此，如圖 13A 所示那樣，照射氧自由基、氧原子或氧離子的源

極電極層 405a、汲極電極層 405b 表面被氧化，有時在絕緣膜 407 之間形成氧化金屬區 404a、404b。有時也氧化金屬區 404a、404b 成爲膜的形狀。

接著，在電晶體 470 上依次層疊絕緣膜 407 及絕緣膜 409（參照圖 13B）。

在如圖 13B 那樣的情況下，用於在絕緣膜 409 上形成連接到源極電極層 405a 及汲極電極層 405b 的導電層的開口 455a、455b 最好以去除高電阻的氧化金屬區 404a、404b，並露出低電阻的源極電極層 405a 及汲極電極層 405b 的方式形成（參照圖 13C）。去除絕緣膜 409、絕緣膜 407、氧化金屬區 404a、404b 的一部分而形成開口 455a、455b。源極電極層 405a 及汲極電極層 405b 藉由去除其一部分成爲具有凹部的形狀。在源極電極層 405a 及汲極電極層 405b 中，露出在該凹部的底面的區域的氧濃度低於源極電極層 405a 及汲極電極層 405b 表面的氧化金屬區 404a、404b 的氧濃度。

例如，爲了去除形成在源極電極層 405a、汲極電極層 405b 表面上的氧化金屬區 404a、404b，在開口 455a、455b 中，從源極電極層 405a、汲極電極層 405b 表面去除源極電極層 405a、汲極電極層 405b 的二分之一以下（最好爲三分之一以下）的厚度，即可。

接著，以接觸於在開口 455a、455b 中露出的源極電極層 405a 及汲極電極層 405b 的方式形成導電層 456a、456b（參照圖 13D）。導電層 456a、456b 不隔著高電阻

的氧化金屬區 404a、404b，直接接觸於低電阻的源極電極層 405a 及汲極電極層 405b 地設置，由此可以實現優良的電連接（接觸）。

也可以在導電層 456a、456b 上形成覆蓋電晶體 470 的絕緣膜，作為保護層。藉由進一步覆蓋絕緣膜，可以防止氫、水分等的雜質從開口 455a、455b 部分侵入到氧化物半導體膜 403 中。

如上所述，可以提供使用具有電晶體的優良的電連接及穩定的電特性的氧化物半導體的半導體裝置。因此，可以提供可靠性高的半導體裝置。

實施方式 4

在本實施方式中，對可以用於氧摻雜處理的電漿裝置（也稱為灰化裝置）的例子進行說明。另外，由於該裝置可以對應例如第五代以後的大型玻璃基板，所以比起離子植入裝置等更適於工業化。

圖 14A 示出板料送進方式多室設備的俯視圖的一個例子。圖 14B 示出進行氧摻雜的電漿裝置（也稱為灰化裝置）的截面圖的一個例子。

圖 14A 所示的板料送進方式多室設備包括：三個圖 14B 所示的電漿裝置 10、具有三個收納被處理基板的盒式介面（cassette port）14 的基板供給室 11、裝載閉鎖室 12 及傳送室 13 等。被供給到基板供給室 11 的基板藉由裝載閉鎖室 12 及傳送室 13 被傳送到電漿裝置 10 內的真空處

理室 15 進行氧摻雜。進行完氧摻雜的基板從電漿裝置 10 經過傳送室 13 和裝載閉鎖室 12 被傳送到基板供給室。另外，基板供給室 11 及傳送室 13 分別配置有用來搬送被處理基板的傳送機械。

參照圖 14B 可知電漿裝置 10 備有真空處理室 15。真空處理室 15 的上部配置有多個氣體吹出口及電漿發生源 ICP 線圈 16（感應耦合電漿線圈）。

從電漿裝置 10 的上面看在其中央部分設置有 12 個氣體吹出口。各個氣體吹出口藉由氣體流道 17 與供給氧氣的氣體供給源連接，氣體供給源備有質量流量控制器等而可以藉由氣體流道 17 供給所希望的流量（大於 0sccm 且 1000sccm 以下）的氧氣。由氣體供給源供給的氧氣從氣體流道 17 藉由 12 個氣體吹出口供給到真空處理室 15 內。

ICP 線圈 16 是由多個帶狀的導體以螺旋狀配置而成。各導體的一端藉由用來進行高阻抗調整的匹配電路電連接到第一高頻電源 18（13.56MHz），另一端接地。

真空處理室的下部配置有工作下部電極的基板工作臺 19。利用設置在基板工作臺 19 上的靜電吸盤等，基板工作臺上的被處理基板 20 被保持為能夠裝卸。基板工作臺 19 備有作為加熱結構的加熱器及作為冷卻機構的 He 氣體流道。基板工作臺連接於用來施加基板偏壓電壓的第二高頻電源 21（3.2MHz）。

另外，真空處理室 15 設置有排氣口並備有自動壓力

控制閥 22 (automatic pressure control valve, 也稱為 APC)。APC 連接於渦輪分子泵 23，並且藉由渦輪分子泵 23 連接於乾燥泵 24。APC 進行真空處理室內的壓力控制，渦輪分子泵 23 及乾燥泵 24 對真空處理室 15 內進行減壓。

接著，在圖 14B 中示出在真空處理室 15 內產生電漿來對設置在被處理基板 20 上的氧化物半導體膜或閘極絕緣膜進行氧摻雜的一個例子。

首先，利用渦輪分子泵 23 及乾燥泵 24 等使真空處理室 15 內保持所希望的壓力，然後將被處理基板 20 設置在真空處理室 15 內的基板工作臺上。注意，被保持在基板工作臺上的被處理基板 20 至少具有氧化物半導體膜或閘極絕緣膜。在本實施方式中，將真空處理室 15 內的壓力保持為 1.33Pa 。另外，將從氣體吹出口供給到真空處理室 15 內的氧氣流量設定為 250sccm 。

接著，由第一高頻電源 18 對 ICP 線圈 16 施加高頻電力來產生電漿。並且，將產生電漿的狀態維持一定時間（30 秒以上 600 秒以下）。另外，將對 ICP 線圈 16 施加的高頻電力設定為 1kW 以上 10kW 以下。在本實施方式中設定為 6000W 。此時，也可以由第二高頻電源 21 向基板工作臺施加基板偏壓電力。在本實施方式中設置為 1000W 。

在本實施方式中，將產生電漿的狀態維持 60 秒，然後將被處理基板 20 從真空處理室 15 中搬出。由此，可以

對設置在被處理基板 20 上的氧化物半導體膜或閘極絕緣膜進行氧摻雜。

本實施方式可以與其他的實施方式所示的結構適當地組合而實施。

實施方式 5

可以藉由使用在實施方式 1 至實施方式 3 中的任一個中示出一個例子的電晶體來製造具有顯示功能的半導體裝置（也稱為顯示裝置）。此外，藉由將包括電晶體的驅動電路的一部分或全部與像素部一起形成在與該像素部相同的基板上，可以形成系統整合型面板（system-on-panel）。

在圖 12A 中，以圍繞設置在第一基板 4001 上的像素部 4002 的方式設置密封材料 4005，並且，使用第二基板 4006 進行密封。在圖 12A 中，在第一基板 4001 上的與由密封材料 4005 圍繞的區域不同的區域中安裝有使用單晶半導體膜或多晶半導體膜形成在另行準備的基板上的信號線驅動電路 4003、掃描線驅動電路 4004。此外，供給到另行形成的信號線驅動電路 4003、掃描線驅動電路 4004 或者像素部 4002 的各種信號及電位從 FPC (Flexible printed circuit) 4018a、4018b 供給。

在圖 12B 和 12C 中，以圍繞設置在第一基板 4001 上的像素部 4002 和掃描線驅動電路 4004 的方式設置密封材料 4005。此外，在像素部 4002 和掃描線驅動電路 4004

上設置有第二基板 4006。因此，像素部 4002、掃描線驅動電路 4004 與顯示元件一起由第一基板 4001、密封材料 4005 以及第二基板 4006 密封。在圖 12B 和 12C 中，在第一基板 4001 上的與由密封材料 4005 圍繞的區域不同的區域中安裝有使用單晶半導體膜或多晶半導體膜形成在另行準備的基板上的信號線驅動電路 4003。在圖 12B 和 12C 中，供給到另行形成的信號線驅動電路 4003、掃描線驅動電路 4004 或者像素部 4002 的各種信號及電位從 FPC4018 供給。

此外，圖 12B 和 12C 示出另行形成信號線驅動電路 4003 並且將該信號線驅動電路 4003 安裝到第一基板 4001 的實例，但是不侷限於該結構。既可以另行形成掃描線驅動電路並進行安裝，又可以另行僅形成信號線驅動電路的一部分或者掃描線驅動電路的一部分並進行安裝。

注意，對另行形成的驅動電路的連接方法沒有特別的限制，而可以採用 COG (Chip On Glass，玻璃上晶片) 方法、引線接合方法或者 TAB (Tape Automated Bonding，卷帶式自動接合) 方法等。圖 12A 是藉由 COG 方法安裝信號線驅動電路 4003、掃描線驅動電路 4004 的例子，圖 12B 是藉由 COG 方法安裝信號線驅動電路 4003 的例子，而圖 12C 是藉由 TAB 方法安裝信號線驅動電路 4003 的例子。

此外，顯示裝置包括密封有顯示元件的面板和在該面板中安裝有包括控制器的 IC 等的模組。

注意，本說明書中的顯示裝置是指影像顯示裝置、顯示裝置或光源（包括照明裝置）。另外，顯示裝置還包括：安裝有連接器諸如 FPC、TAB 膠帶或 TCP 的模組；在 TAB 膠帶或 TCP 的端部上設置有印刷線路板的模組；藉由 COG 方式將 IC（積體電路）直接安裝到顯示元件的模組。

此外，設置在第一基板上的像素部及掃描線驅動電路包括多個電晶體，並且，可以應用在實施方式 1 至實施方式 3 中的任一個中示出一個例子的電晶體。

作為設置在顯示裝置中的顯示元件，可以使用液晶元件（也稱為液晶顯示元件）、發光元件（也稱為發光顯示元件）。發光元件將由電流或電壓控制亮度的元件包括在其範疇內，明確而言，包括無機 EL（Electro Luminescence，電致發光）元件、有機 EL 元件等。此外，也可以應用電子墨水等由於電作用而改變對比度的顯示媒體。

參照圖 6 至圖 8 而說明半導體裝置的一種方式。圖 6 至圖 8 相當於沿著圖 12B 的 M-N 線的截面圖。

如圖 6 至圖 8 所示，半導體裝置包括連接端子電極 4015 及端子電極 4016，並且，連接端子電極 4015 及端子電極 4016 藉由各向異性導電膜 4019 電連接到 FPC4018 所包括的端子。

連接端子電極 4015 由與第一電極層 4030 相同的導電膜形成，並且，端子電極 4016 由與電晶體 4010、4011 的

源極電極及汲極電極相同的導電膜形成。

此外，設置在第一基板 4001 上的像素部 4002、掃描線驅動電路 4004 包括多個電晶體，並且，在圖 6 至圖 8 中例示像素部 4002 所包括的電晶體 4010、掃描線驅動電路 4004 所包括的電晶體 4011。在圖 6 中，在電晶體 4010、4011 上設置有絕緣膜 4020、絕緣膜 4024，並且，在圖 7 及圖 8 中還設置有絕緣層 4021。注意，絕緣膜 4023 用作基底膜。

在本實施方式中，作為電晶體 4010、電晶體 4011，可以應用在實施方式 1 至實施方式 3 中的任一個中示出的電晶體。電晶體 4010、電晶體 4011 的電特性變動被抑制，所以在電性上是穩定的。因此，作為圖 6 至圖 8 所示的本實施方式的半導體裝置，可以提供可靠性高的半導體裝置。

此外，在本實施方式中，在絕緣層上的與驅動電路用電晶體 4011 的氧化物半導體膜的通道形成區重疊的位置設置有導電層。藉由將導電層設置在與氧化物半導體膜的通道形成區重疊的位置，可以進一步降低 BT 試驗前後的電晶體 4011 的閾值電壓的變化量。此外，導電層的電位既可以與電晶體 4011 的閘極電極的電位相同，又可以不同，並且，還可以用作第二閘極電極。此外，導電層的電位也可以為 GND、0V 或者浮動狀態。

此外，該導電層還具有遮蔽外部的電場，即不使外部的電場作用到內部（包括電晶體的電路部）的功能（尤其

是，遮蔽靜電的靜電遮蔽功能）。利用導電層的遮蔽功能，可以防止由於靜電等外部的電場的影響而使電晶體的電特性變動。

設置在像素部 4002 中的電晶體 4010 電連接到顯示元件，構成顯示面板。只要可以進行顯示就對顯示元件沒有特別的限制，而可以使用各種各樣的顯示元件。

圖 6 示出作為顯示元件使用液晶元件的液晶顯示裝置的例子。在圖 6 中，作為顯示元件的液晶元件 4013 包括第一電極層 4030、第二電極層 4031 以及液晶層 4008。注意，以夾持液晶層 4008 的方式設置有用作對準膜的絕緣膜 4032、4033。第二電極層 4031 設置在第二基板 4006 一側，並且，第一電極層 4030 和第二電極層 4031 夾著液晶層 4008 而層疊。

此外，附圖標記 4035 表示藉由對絕緣膜選擇性地進行蝕刻而獲得的柱狀間隔物，並且它是為控制液晶層 4008 的厚度（單元間隙）而設置的。另外，間隔物的形狀不僅限於柱狀，例如還可以使用球狀間隔物。

當作為顯示元件使用液晶元件時，可以使用熱致液晶、低分子液晶、高分子液晶、高分子分散型液晶、鐵電液晶、反鐵電液晶等。上述液晶材料根據條件而呈現膽固醇相、近晶相、立方相、手征向列相、均質相等。

另外，還可以使用不使用對準膜的呈現藍相的液晶。藍相是液晶相的一種，是指當使膽固醇相液晶的溫度上升時即將從膽固醇相轉變到均質相之前出現的相。由於藍相

只出現在較窄的溫度範圍內，所以爲了改善溫度範圍而將混合有 5wt%以上的手性試劑的液晶組成物用於液晶層。由於包含呈現藍相的液晶和手性試劑的液晶組成物的回應速度短，即爲 1 msec 以下，並且其具有光學各向同性，所以不需要對準處理，從而視角依賴性小。另外，由於不需要設置對準膜而不需要摩擦處理，因此可以防止由於摩擦處理而引起的靜電破壞，並可以降低製造製程中的液晶顯示裝置的不良、破損。從而，可以提高液晶顯示裝置的生產率。

此外，液晶材料的固有電阻率爲 $1 \times 10^9 \Omega \cdot \text{cm}$ 以上，最好爲 $1 \times 10^{11} \Omega \cdot \text{cm}$ 以上，更佳地爲 $1 \times 10^{12} \Omega \cdot \text{cm}$ 以上。注意，本說明書中的固有電阻率的值爲以 20°C 測量的值。

考慮到配置在像素部中的電晶體的漏電流等而以能夠在指定期間中保持電荷的方式設定設置在液晶顯示裝置中的存儲電容器的大小。藉由使用具有高純度的氧化物半導體膜的電晶體，設置具有各像素中的液晶電容的三分之一以下，最好爲五分之一以下的電容的大小的存儲電容器，就足夠了。

在本實施方式中使用的具有高純度化的氧化物半導體膜的電晶體可以降低截止狀態下的電流值（截止電流值）。因此，可以延長視頻信號等的電信號的保持時間，並且，還可以延長電源導通狀態下的寫入間隔。因此，可以降低刷新工作的頻度，所以可以得到抑制耗電量的效

果。

此外，在本實施方式中使用的具有高純度化的氧化物半導體膜的電晶體可以得到較高的場效應遷移率，所以可以進行高速驅動。因此，藉由將上述電晶體用於液晶顯示裝置的像素部，可以提供高圖像品質的圖像。此外，由於上述電晶體可以在同一基板上分別製造驅動電路部、像素部，所以可以削減液晶顯示裝置的零部件數。

液晶顯示裝置可以採用 TN (Twisted Nematic，扭曲向列) 模式、IPS (In-Plane-Switching，平面內轉換) 模式、FFS (Fringe Field Switching，邊緣電場轉換) 模式、ASM (Axially Symmetric aligned Micro-cell，軸對稱排列微單元) 模式、OCB (Optical Compensated Birefringence，光學補償彎曲) 模式、FLC (Ferroelectric Liquid Crystal，鐵電性液晶) 模式、以及 AFLC (AntiFerroelectric Liquid Crystal，反鐵電性液晶) 模式等。

此外，也可以使用常黑型液晶顯示裝置，例如採用垂直配向 (VA) 模式的透過型液晶顯示裝置。在此，垂直配向模式是指控制液晶顯示面板的液晶分子的排列的方式的一種，是當不施加電壓時液晶分子朝向垂直於面板表面的方向的方式。作為垂直配向模式，例如可以使用 MVA (Multi-Domain Vertical Alignment：多象限垂直配向) 模式、PVA (Patterned Vertical Alignment：垂直對準構型) 模式、ASV 模式等。此外，也可以使用將像素 (pixel)

分成幾個區域（子像素），並且使分子分別倒向不同方向的稱為多疇化或者多域設計的方法。

此外，在顯示裝置中，適當地設置黑矩陣（遮光層）、偏振構件、相位差構件、抗反射構件等的光學構件（光學基板）等。例如，也可以使用利用偏振基板以及相位差基板的圓偏振。此外，作為光源，也可以使用背光燈、側光燈等。

此外，也可以作為背光燈利用多個發光二極體（LED）來進行分時顯示方式（場序制驅動方式）。藉由應用場序制驅動方式，可以不使用濾光片地進行彩色顯示。

此外，作為像素部中的顯示方式，可以採用逐行掃描方式或隔行掃描方式等。此外，當進行彩色顯示時在像素中受到控制的顏色因素不侷限於 RGB（R 顯示紅色，G 顯示綠色，B 顯示藍色）的三種顏色。例如，也可以採用 RGBW（W 顯示白色）、或者對 RGB 追加黃色（yellow）、青色（cyan）、品紅色（magenta）等中的一種顏色以上的顏色。注意，也可以按每個顏色因素的點使其顯示區域的大小不同。但是，本發明不侷限於彩色顯示的顯示裝置，而也可以應用於單色顯示的顯示裝置。

此外，作為顯示裝置所包括的顯示元件，可以應用利用電致發光的發光元件。利用電致發光的發光元件根據發光材料是有機化合物還是無機化合物被區別，一般地，前者被稱為有機 EL 元件，而後者被稱為無機 EL 元件。

在有機 EL 元件中，藉由對發光元件施加電壓，電子及電洞分別從一對電極注入到包括具有發光性的有機化合物的層，以流過電流。並且，這些載子（電子及電洞）重新結合，具有發光性的有機化合物形成激發狀態，當從該激發狀態回到基態時發光。由於這種機理，這種發光元件被稱為電流激發型發光元件。

無機 EL 元件根據其元件結構而分類為分散型無機 EL 元件和薄膜型無機 EL 元件。分散型無機 EL 元件具有發光層，其中發光材料的粒子分散在黏合劑中，並且其發光機理是利用施主能級和受主能級的施主-受主重新結合型發光。薄膜型無機 EL 元件具有一種結構，其中，發光層夾在介電層之間，並且該夾著發光層的介電層由電極夾住，其發光機理是利用金屬離子的內殼層電子躍遷的定域型發光。注意，這裏作為發光元件使用有機 EL 元件進行說明。

為了取出發光，使發光元件的一對電極中的至少一個為透明即可。並且，在基板上形成電晶體及發光元件，作為發光元件，有從與基板相反一側的表面取出發光的頂部發射；從基板一側的表面取出發光的底部發射；從基板一側及與基板相反一側的表面取出發光的雙面發射結構的發光元件，可以應用上述任一種發射結構的發光元件。

圖 7 示出作為顯示元件使用發光元件的發光裝置的例子。作為顯示元件的發光元件 4513 電連接到設置在像素部 4002 中的電晶體 4010。注意，發光元件 4513 的結構

是由第一電極層 4030、電致發光層 4511、第二電極層 4031 構成的疊層結構，但是，不侷限於該結構。根據從發光元件 4513 取出的光的方向等，可以適當地改變發光元件 4513 的結構。

分隔壁 4510 使用有機絕緣材料或者無機絕緣材料形成。尤其是，使用感光樹脂材料，在第一電極層 4030 上形成開口部，並且最好將該開口部的側壁形成爲具有連續曲率的傾斜面。

電致發光層 4511 可以使用一個層構成，也可以使用多個層的疊層構成。

爲了防止氧、氫、水分、二氧化碳等侵入發光元件 4513 中，而也可以在第二電極層 4031 及分隔壁 4510 上形成保護膜。作爲保護膜，可以形成氮化矽膜、氮氧化矽膜、DLC 膜等。此外，在由第一基板 4001、第二基板 4006 以及密封材料 4005 密封的空間中設置有填充材料 4514 並被密封。如此，爲了不暴露於外氣，而最好使用氣密性高且脫氣少的保護薄膜（黏合薄膜、紫外線固化樹脂薄膜等）、覆蓋材料進行封裝（封入）。

作爲填充材料 4514，除了氮或氬等惰性氣體以外，還可以使用紫外線固化樹脂、熱固化樹脂，並且，可以使用 PVC（聚氯乙烯）、丙烯酸樹脂、聚醯亞胺、環氧樹脂、矽酮樹脂、PVB（聚乙稀醇縮丁醛）或者 EVA（乙稀-醋酸乙稀酯）。例如，作爲填充材料而使用氮，即可。

另外，如果需要，則可以在發光元件的射出表面上適當地設置諸如偏光板、圓偏光板（包括橢圓偏光板）、相位差板（ $\lambda/4$ 板， $\lambda/2$ 板）、濾色片等的光學薄膜。此外，也可以在偏光板、圓偏光板上設置防反射膜。例如，可以進行抗眩光處理，該處理是利用表面的凹凸來擴散反射光而可以降低眩光的處理。

此外，作為顯示裝置，也可以提供使電子墨水驅動的電子紙。電子紙也稱為電泳顯示裝置（電泳顯示器），並且，具有如下優點：與紙同樣的易讀性；其耗電量比其他顯示裝置的耗電量低；形狀薄且輕。

作為電泳顯示裝置，有各種各樣的形式，但是它是多個包括具有正電荷的第一粒子和具有負電荷的第二粒子的微膠囊分散在溶劑或溶質中，並且，藉由對微膠囊施加電場，使微膠囊中的粒子彼此移動到相對方向，以只顯示集合在一方側的粒子的顏色的裝置。注意，第一粒子或者第二粒子包括染料，並且，當沒有電場時不移動。此外，第一粒子的顏色和第二粒子的顏色不同（包括無色）。

如此，電泳顯示裝置是利用介電常數高的物質移動到高電場區域，即所謂的介電泳效應（dielectrophoretic effect）的顯示器。

分散有上述微囊的溶劑被稱為電子墨水，並且該電子墨水可以印刷到玻璃、塑膠、布、紙等的表面上。另外，還可以藉由使用濾色片、具有色素的粒子來進行彩色顯示。

此外，作為微囊中的第一粒子及第二粒子，使用選自導電材料、絕緣材料、半導體材料、磁性材料、液晶材料、鐵電性材料、電致發光材料、電致變色材料、磁泳材料中的一種材料或這些的材料的複合材料即可。

此外，作為電子紙，還可以應用使用旋轉球顯示方式的顯示裝置。旋轉球顯示方式是如下方法，即將分別塗為白色和黑色的球形粒子配置在用於顯示元件的電極層的第一電極層與第二電極層之間，使第一電極層與第二電極層之間產生電位差來控制球形粒子的方向，以進行顯示。

圖 8 示出半導體裝置的一個方式的有源矩陣型電子紙。圖 8 所示的電子紙是使用旋轉球顯示方式的顯示裝置的例子。

在連接到電晶體 4010 的第一電極層 4030 與設置在第二基板 4006 上的第二電極層 4031 之間設置有具有黑色區域 4615a 及白色區域 4615b 並且在該黑色區域 4615a 及白色區域 4615b 的周圍包括填充有液體的空洞 4612 的球形粒子 4613，並且，球形粒子 4613 的周圍填充有樹脂等填充材料 4614。第二電極層 4031 相當於公共電極（對置電極）。第二電極層 4031 電連接到公共電位元線。

注意，在圖 6 至圖 8 中，作為第一基板 4001、第二基板 4006，除了玻璃基板以外，還可以使用具有撓性的基板。例如，可以使用具有透光性的塑膠基板等。作為塑膠基板，可以使用 FRP (Fiberglass-Reinforced Plastics；纖維增強塑膠) 板、PVF (聚氟乙烯) 薄膜、聚酯薄膜或

丙烯酸樹脂薄膜。此外，也可以使用具有由 PVF 薄膜或聚酯薄膜夾住鋁箔的結構的薄片。

絕緣膜 4020 可以使用含有氧化矽、氮氧化矽、氧化鉻、氧化鋁、氧化鎵等的無機絕緣材料的材料來形成。對絕緣膜 4020 的製造方法沒有特別的限制，例如可以使用電漿 CVD 法或濺射法等的成膜方法來製造。另外，從氫或水等不容易混入的觀點而言，最好使用濺射法。

絕緣膜 4024 可以利用濺射法並使用氮化矽膜、氮氧化矽膜、氧化鋁膜、氮化鋁膜、氮氧化鋁膜或氮氧化鋁膜的單層或疊層而形成，並用作電晶體的保護膜。

絕緣層 4021 可以使用無機絕緣材料或者有機絕緣材料來形成。注意，當使用丙烯酸樹脂、聚醯亞胺、苯並環丁烯類樹脂、聚醯胺、環氧樹脂等具有耐熱性的有機絕緣材料時，適於用作平坦化絕緣膜。此外，除了上述有機絕緣材料以外，還可以使用低介電常數材料 (low-k 材料)、矽氧烷類樹脂、PSG (磷矽玻璃)、BPSG (硼磷矽玻璃) 等。注意，可以藉由層疊多個由這些材料形成的絕緣膜，來形成絕緣層。

對絕緣層 4021 的形成方法沒有特別的限制，可以根據其材料而利用濺射法、旋塗法、浸漬法、噴塗法、液滴噴射法 (噴墨法、絲網印刷、膠版印刷等)、輥塗機、幕式塗布機、刮刀式塗布機等。

顯示裝置藉由透過來自光源或顯示元件的光來進行顯示。因此，設置在透過光的像素部中的基板、絕緣膜、導

電膜等的薄膜全都對可見光的波長區域的光具有透光性。

關於對顯示元件施加電壓的第一電極層及第二電極層（也稱爲像素電極層、公共電極層、對置電極層等），根據取出光的方向、設置電極層的地方以及電極層的圖案結構而選擇其透光性、反射性，即可。

作為第一電極層 4030、第二電極層 4031，可以使用包括氧化鎢的氧化銦、包括氧化鎢的氧化銦鋅、包括氧化鈦的氧化銦、包括氧化鈦的氧化銦錫、氧化銦錫（以下表示爲 ITO）、氧化銦鋅、添加有氧化矽的氧化銦錫等具有透光性的導電材料。

此外，第一電極層 4030、第二電極層 4031 可以使用鎢 (W)、鉬 (Mo)、鋯 (Zr)、鈽 (Hf)、釔 (V)、鈮 (Nb)、鉭 (Ta)、鉻 (Cr)、鈷 (Co)、鎳 (Ni)、鈦 (Ti)、鉑 (Pt)、鋁 (Al)、銅 (Cu)、銀 (Ag) 等的金屬、其合金或者其氮化物中的一種或多種來形成。

此外，由於電晶體容易受到靜電等的破壞，所以最好設置驅動電路保護用的保護電路。保護電路最好使用非線性元件構成。

如上所述，藉由應用在實施方式 1 至實施方式 3 中的任一個中示出的電晶體，可以提供可靠性高的半導體裝置。

本實施方式可以與其他實施方式所示的結構適當地組合而實施。

實施方式 6

藉由使用由實施方式 1 至實施方式 3 中的任何一個示出的作為一例的電晶體，可以製造具有讀取物件物的資訊的圖像感測器功能的半導體裝置。

圖 9A 示出具有圖像感測器功能的半導體裝置的一例。圖 9A 示出光電感測器的等效電路，而圖 9B 示出光電感測器的一部分的截面圖。

光電二極體 602 的一個電極電連接到光電二極體重設信號線 658，而光電二極體 602 的另一個電極電連接到電晶體 640 的閘極。電晶體 640 的源極和汲極中的一個電連接到光電感測器參考信號線 672，而電晶體 640 的源極和汲極中的另一個電連接到電晶體 656 的源極和汲極中的一個。電晶體 656 的閘極電連接到閘極信號線 659，電晶體 656 的源極和汲極中的另一個電連接到光電感測器輸出信號線 671。

注意，在本說明書的電路圖中，為了使使用氧化物半導體膜的電晶體一目了然，將使用氧化物半導體膜的電晶體的符號表示為“OS”。在圖 9A 中，電晶體 640 和電晶體 656 是使用氧化物半導體膜的電晶體。

圖 9B 是示出光電感測器中的光電二極體 602 和電晶體 640 的截面圖，其中在具有絕緣表面的基板 601 (TFT 基板) 上設置有用作感測器的光電二極體 602 和電晶體 640。藉由使用黏合層 608，在光電二極體 602 和電晶體

640 上設置有基板 613。

在電晶體 640 上設置有絕緣膜 631、保護絕緣膜 632、第一層間絕緣層 633 以及第二層間絕緣層 634。光電二極體 602 設置在第一層間絕緣層 633 上，並且光電二極體 602 具有如下結構：在形成在第一層間絕緣層 633 上的電極層 641 和設置在第二層間絕緣層 634 上的電極層 642 之間從第一層間絕緣層 633 一側按順序層疊有第一半導體層 606a、第二半導體層 606b 及第三半導體層 606c。

在本實施方式中，作為電晶體 640 可以使用實施方式 1 至實施方式 3 中任一個所示的電晶體。由於電晶體 640、電晶體 656 的電特性變動得到抑制而在電方面穩定，所以作為圖 9A 和 9B 所示的本實施方式的半導體裝置可以提供可靠性高的半導體裝置。

電極層 641 電連接到形成在第二層間絕緣層 634 上的導電層 643，且電極層 642 藉由電極層 644 電連接到閘極電極 645。閘極電極 645 電連接到電晶體 640 的閘極電極，且光電二極體 602 電連接到電晶體 640。

在此，例示一種 pin 型的光電二極體，其中層疊用作第一半導體層 606a 的具有 p 型的導電型的半導體層、用作第二半導體層 606b 的高電阻的半導體層（I 型半導體層）、用作第三半導體層 606c 的具有 n 型的導電型的半導體層。

第一半導體層 606a 是 p 型半導體層，而可以由包含賦予 p 型的雜質元素的非晶矽膜形成。使用包含屬於週期

表中的第 13 族的雜質元素（例如，硼（B））的半導體材料氣體藉由電漿 CVD 法形成第一半導體層 606a。作為半導體材料氣體，可以使用矽烷（ SiH_4 ）。替代地，可以使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 或 SiF_4 等。進一步替代地，可以使用如下方法：在形成不包含雜質元素的非晶矽膜之後，使用擴散方法或離子植入方法將雜質元素引入到該非晶矽膜。最好在使用離子植入方法等引入雜質元素之後進行加熱等來使雜質元素擴散。在此情況下，作為形成非晶矽膜的方法，可以使用 LPCVD 方法、氣相沉積方法或濺射方法等。最好將第一半導體層 606a 的厚度設定為 10nm 以上且 50nm 以下。

第二半導體層 606b 是 I 型半導體層（本質半導體層），而可以由非晶矽膜形成。為了形成第二半導體層 606b，藉由電漿 CVD 法，使用半導體材料氣體形成非晶矽膜。作為半導體材料氣體，可以使用矽烷（ SiH_4 ）。替代地，可以使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 或 SiF_4 等。也可以藉由 LPCVD 法、氣相沉積法、濺射法等形成第二半導體層 606b。最好將第二半導體層 606b 的厚度設定為 200nm 以上且 1000nm 以下。

第三半導體層 606c 是 n 型半導體層，而可以由包含賦予 n 型的雜質元素的非晶矽膜形成。使用包含屬於週期表中的第 15 族的雜質元素（例如，磷（P））的半導體材料氣體藉由電漿 CVD 法形成第三半導體層 606c。作為半導體材料氣體，可以使用矽烷（ SiH_4 ）。替代地，可以使用

Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 或 SiF_4 等。進一步替代地，可以使用如下方法：在形成不包含雜質元素的非晶矽膜之後，使用擴散方法或離子植入方法將雜質元素引入到該非晶矽膜。最好在使用離子植入方法等引入雜質元素之後進行加熱等來使雜質元素擴散。在此情況下，作為形成非晶矽膜的方法，可以使用 LPCVD 方法、氣相沉積方法或濺射方法等。最好將第三半導體層 606c 的厚度設定為 20nm 以上且 200nm 以下。

此外，第一半導體層 606a、第二半導體層 606b 以及第三半導體層 606c 可以不使用非晶半導體形成，而使用多晶半導體或微晶半導體（Semi Amorphous Semiconductor：SAS）形成。

在考慮吉布斯自由能時，微晶半導體屬於介於非晶和單晶之間的中間亞穩態。即，微晶半導體處於自由能穩定的第三態，且具有短程有序和晶格畸變。此外，柱狀或針狀晶體在相對於基板表面的法線方向上生長。作為微晶半導體的典型例子的微晶矽，其拉曼光譜向表示單晶矽的 520cm^{-1} 的低波數一側偏移。亦即，微晶矽的拉曼光譜的峰值位於表示單晶矽的 520cm^{-1} 和表示非晶矽的 480cm^{-1} 之間。另外，包含至少 1at.% 或其以上的氬或鹵素，以終結懸空鍵。還有，藉由包含氦、氬、氪、氖等的稀有氣體元素來進一步促進晶格畸變，提高穩定性而得到優良的微晶半導體膜。

該微晶半導體膜可以藉由頻率為幾十 MHz 至幾百

MHz 的高頻電漿 CVD 法或頻率爲 1GHz 以上的微波電漿 CVD 設備形成。典型地，可利用用氫氣稀釋的 SiH_4 、 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 或 SiF_4 等形成該微晶半導體膜。此外，除了氫之外，還可以使用選自氮、氬、氮、氖中的一種或多種稀有氣體元素進行稀釋來形成微晶半導體膜。在上述情況下，將氫的流量比設定爲氫化矽的 5 倍以上且 200 倍以下，最好設定爲 50 倍以上且 150 倍以下，更佳地設定爲 100 倍。再者，也可以在含矽的氣體中混入 CH_4 、 C_2H_6 等的碳化氫氣體、 GeH_4 、 GeF_4 等的包含鍺的氣體、 F_2 等。

此外，由於光電效應產生的電洞的遷移率低於電子的遷移率，因此當 p 型半導體層側上的表面用作光接收面時，pin 光電二極體具有較好的特性。這裏示出將光電二極體 602 從形成有 pin 型的光電二極體的基板 601 的面接收的光 622 轉換爲電信號的例子。此外，來自其導電型與用作光接收面的半導體層一側相反的半導體層一側的光是干擾光，因此，電極層 642 最好由具有遮光性的導電膜形成。注意，替代地，可以使用 n 型半導體層側的表面作爲光接收面。

作爲第一層間絕緣層 633、第二層間絕緣層 634，最好採用用作減少表面凹凸的平坦化絕緣膜的絕緣層。作爲第一層間絕緣層 633、第二層間絕緣層 634，例如可以使用聚醯亞胺、丙烯酸樹脂、苯並環丁烯樹脂、聚醯胺或環氧樹脂等的有機絕緣材料。除了上述有機絕緣材料之外，

還可以使用低介電常數材料（low-k 材料）、矽氧烷類樹脂、PSG（磷矽玻璃）、BPSG（硼磷矽玻璃）等的單層或疊層。

可以使用絕緣材料，且根據該材料使用濺射法、旋塗法、浸漬法、噴塗法、液滴噴出法（噴墨法、絲網印刷、膠版印刷等）、輥塗法、簾塗法、刮刀塗佈法等來形成絕緣膜 631、保護絕緣膜 632、第一層間絕緣層 633、第二層間絕緣層 634。

藉由檢測入射到光電二極體 602 的光，可以讀取檢測物件的資訊。另外，在讀取檢測物件的資訊時，可以使用背光燈等的光源。

作為電晶體 640，可以使用實施方式 1 至實施方式 3 中任一個所示的電晶體。包含如下氧化物半導體膜的電晶體的電特性變動得到抑制而在電方面穩定，該氧化物半導體膜是藉由意圖性地去除氫、水分、羥基或氫化物（也稱為氫化合物）等雜質而被高純度化並藉由氧摻雜處理含有過剩的氧的氧化物半導體膜。因此，可以提供高可靠性的半導體裝置。

本實施方式可以與其他實施方式所示的結構適當地組合而實施。

實施方式 7

可將本說明書中公開的半導體裝置應用於多種電子設備（包括遊戲機）。作為電子設備，例如可以舉出電視裝

置(也稱爲電視或電視接收機)、用於電腦等的監視器、數位相機、數碼攝像機等影像拍攝裝置、數碼相框、行動電話機(也稱爲手機、行動電話裝置)、可攜式遊戲機、移動資訊終端、聲音再現裝置、彈子機等大型遊戲機等。以下，對具備在上述其他實施方式中說明的液晶顯示裝置的電子設備的例子進行說明。

圖 10A 示出電子書閱讀器(也稱爲 E-book)，可以具有框體 9630、顯示部 9631、操作鍵 9632、太陽能電池 9633 以及充放電控制電路 9634。圖 10A 所示的電子書閱讀器可以具有如下功能：顯示各種各樣的資訊(靜態圖像、動態圖像、文字圖像等)；將日曆、日期或時刻等顯示在顯示部上；對顯示在顯示部上的資訊進行操作或編輯；藉由各種各樣的軟體(程式)控制處理等。另外，在圖 10A 中，作為充放電控制電路 9634 的一例，示出具有電池 9635 和 DCDC 轉換器(以下簡稱爲轉換器) 9636 的結構。藉由將上述其他實施方式中的任何一個所示的半導體裝置應用於顯示部 9631，可以提供高可靠性電子書閱讀器。

藉由採用圖 10A 所示的結構，當將半透過型液晶顯示裝置或反射型液晶顯示裝置用於顯示部 9631 時，可以預料電子書閱讀器在較明亮的情況下也被使用，所以可以高效地進行利用太陽能電池 9633 的發電以及利用電池 9635 的充電，所以是較佳的。另外，太陽能電池 9633 是較佳的，因為它可以適當地設置在框體 9630 的空餘空間(表

面或背面)而高效地進行電池 9635 的充電。另外，當作為電池 9635 使用鋰離子電池時，有可以謀求實現小型化等的優點。

此外，參照圖 10B 所示的方方塊圖而說明圖 10A 所示的充放電控制電路 9634 的結構及工作。圖 10B 示出太陽能電池 9633、電池 9635、轉換器 9636、轉換器 9637、開關 SW1 至 SW3、顯示部 9631，並且，電池 9635、轉換器 9636、轉換器 9637、開關 SW1 至 SW3 相當於充放電控制電路 9634。

首先，說明在利用外光使太陽能電池 9633 發電時的工作的實例。利用轉換器 9636 對太陽能電池所發的電力進行升壓或降壓，以得到用來對電池 9635 進行充電的電壓。並且，當利用來自太陽能電池 9633 的電力使顯示部 9631 工作時使開關 SW1 導通，並且，利用轉換器 9637 將其升壓或降壓到顯示部 9631 所需要的電壓。此外，當不進行顯示部 9631 上的顯示時，使 SW1 截止並使 SW2 導通，以對電池 9635 進行充電，即可。

接著，說明在不利用外光使太陽能電池 9633 發電時的工作的實例。藉由使 SW3 導通並且利用轉換器 9637 對電池 9635 所蓄的電力進行升壓或降壓。並且，當使顯示部 9631 工作時，利用來自電池 9635 的電力。

注意，雖然作為充電方法的一例而示出太陽能電池 9633，但是也可以利用其他方法對電池 9635 進行充電。此外，也可以組合其他充電方法進行充電。

圖 11A 示出筆記本個人電腦，由主體 3001、框體 3002、顯示部 3003 以及鍵盤 3004 等構成。藉由將上述其他實施方式中的任何一個所示的半導體裝置應用於顯示部 3003，可以提供高可靠性筆記本個人電腦。

圖 11B 示出可攜式資訊終端（PDA），在主體 3021 中設置有顯示部 3023、外部介面 3025 以及操作按鈕 3024 等。另外，還具備操作可攜式資訊終端的觸屏筆 3022。藉由將上述其他實施方式中的任何一個所示的半導體裝置應用於顯示部 3023，可以提供高可靠性可攜式資訊終端（PDA）。

圖 11C 示出電子書閱讀器的一個例子。例如，電子書閱讀器 2700 由兩個框體，即框體 2701 及框體 2703 構成。框體 2701 及框體 2703 由軸部 2711 形成爲一體，且可以以該軸部 2711 為軸進行開閉工作。藉由採用這種結構，可以進行如紙的書籍那樣的工作。

框體 2701 組裝有顯示部 2705，而框體 2703 組裝有顯示部 2707。顯示部 2705 及顯示部 2707 的結構既可以是顯示連屏畫面的結構，又可以是顯示不同的畫面的結構。藉由採用顯示不同的畫面的結構，例如在右邊的顯示部（圖 11C 中的顯示部 2705）中可以顯示文章，而在左邊的顯示部（圖 11C 中的顯示部 2707）中可以顯示圖像。藉由將上述其他實施方式中的任何一個所示的半導體裝置應用於顯示部 2705 和顯示部 2707，可以提供高可靠性電子書閱讀器 2700。

此外，在圖 11C 中示出框體 2701 具備操作部等的例子。例如，在框體 2701 中具備電源開關 2721、操作鍵 2723、揚聲器 2725 等。利用操作鍵 2723 可以翻頁。注意，在與框體的顯示部相同的平面上可以設置鍵盤、定位裝置等。另外，也可以採用在框體的背面或側面具備外部連接端子（耳機端子、USB 端子等）、記錄媒體插入部等的結構。再者，電子書閱讀器 2700 也可以具有電子詞典的功能。

此外，電子書閱讀器 2700 也可以採用能夠以無線的方式收發資訊的結構。還可以採用以無線的方式從電子書閱讀器伺服器購買所希望的書籍資料等，然後下載的結構。

圖 11D 示出行動電話，由框體 2800 及框體 2801 的兩個框體構成。框體 2801 具備顯示面板 2802、揚聲器 2803、麥克風 2804、定位裝置 2806、影像拍攝用透鏡 2807、外部連接端子 2808 等。此外，框體 2800 具備對行動電話進行充電的太陽能電池單元 2810、外部儲存槽 2811 等。另外，在框體 2801 內組裝有天線。藉由將上述其他實施方式中的任何一個所示的半導體裝置應用於顯示面板 2802，可以提供高可靠性行動電話。

另外，顯示面板 2802 具備觸摸屏，圖 11D 使用虛線示出作為映射而被顯示出來的多個操作鍵 2805。另外，還安裝有用來將由太陽能電池單元 2810 輸出的電壓升壓到各電路所需的電壓的升壓電路。

顯示面板 2802 根據使用方式適當地改變顯示的方向。另外，由於在與顯示面板 2802 同一面上設置影像拍攝用透鏡 2807，所以可以實現可視電話。揚聲器 2803 及麥克風 2804 不侷限於音頻通話，還可以進行可視通話、錄音、再生等。再者，滑動框體 2800 和框體 2801 而可以處於如圖 11D 那樣的展開狀態和重疊狀態，所以可以實現適於攜帶的小型化。

外部連接端子 2808 可以與 AC 適配器及各種電纜如 USB 電纜等連接，並可以進行充電及與個人電腦等的資料通訊。另外，藉由將記錄媒體插入外部儲存槽 2811 中，可以對應於更大量資料的保存及移動。

另外，也可以是除了上述功能以外還具有紅外線通信功能、電視接收功能等的行動電話。

圖 11E 示出數碼攝像機，其由主體 3051、顯示部 A 3057、取景器 3053、操作開關 3054、顯示部 B 3055 以及電池 3056 等構成。藉由將上述其他實施方式中的任何一個所示的半導體裝置應用於顯示部 A 3057 及顯示部 B 3055，可以提供高可靠性數碼攝像機。

圖 11F 示出電視裝置的一個例子。在電視裝置 9600 中，框體 9601 組裝有顯示部 9603。利用顯示部 9603 可以顯示映射。此外，在此示出利用支架 9605 支撐框體 9601 的結構。藉由將上述其他實施方式中的任何一個所示的半導體裝置應用於顯示部 9603，可以提供高可靠性電視裝置 9600。

可以藉由利用框體 9601 所具備的操作開關或另行提供的遙控操作機進行電視裝置 9600 的操作。或者，也可以採用在遙控操作機中設置顯示部的結構，該顯示部顯示從該遙控操作機輸出的資訊。

另外，電視裝置 9600 採用具備接收機、數據機等的結構。可以藉由利用接收機接收一般的電視廣播。再者，藉由數據機連接到有線或無線方式的通信網路，從而也可以進行單向（從發送者到接收者）或雙向（在發送者和接收者之間或在接收者之間等）的資訊通信。

本實施方式可以與其他實施方式所示的結構適當地組合而實施。

【符號說明】

- 10：電漿裝置
- 11：基板供給室
- 12：裝載閉鎖室
- 13：傳送室
- 14：盒式介面（cassette port）
- 15：真空處理室
- 16：ICP 線圈
- 17：氣體流道
- 18：高頻電源
- 19：基板工作臺
- 20：被處理基板

- 21 : 高頻電源
- 22 : 自動壓力控制閥
- 23 : 涡輪分子泵
- 24 : 乾燥泵
- 400 : 基板
- 401 : 閘極電極層
- 402 : 閘極絕緣膜
- 402a : 閘極絕緣膜
- 402b : 閘極絕緣膜
- 403 : 氧化物半導體膜
- 404a : 氧化金屬區
- 404b : 氧化金屬區
- 405a : 源極電極層
- 405b : 沖極電極層
- 407 : 絝緣膜
- 408 : 絝緣膜
- 409 : 絝緣膜
- 410 : 電晶體
- 420 : 電晶體
- 421 : 氧
- 421a : 氧
- 421b : 氧
- 421c : 氧
- 427 : 絝緣層

- 430 : 電晶體
- 440 : 電晶體
- 441 : 氧化物半導體膜
- 450 : 電晶體
- 455a : 開口
- 455b : 開口
- 456a : 導電層
- 456b : 導電層
- 460 : 電晶體
- 470 : 電晶體
- 601 : 基板
- 602 : 光電二極體
- 606a : 半導體層
- 606b : 半導體層
- 606c : 半導體層
- 608 : 附著層
- 613 : 基板
- 631 : 絝緣膜
- 632 : 保護絝緣膜
- 633 : 層間絝緣層
- 634 : 層間絝緣層
- 640 : 電晶體
- 641 : 電極層
- 642 : 電極層

- 643：導電層
644：電極層
645：閘極電極
656：電晶體
658：光電二極體重設信號線
659：閘極信號線
671：光電感測器輸出信號線
672：光電感測器參考信號線
2700：電子書閱讀器
2701：框體
2703：框體
2705：顯示部
2707：顯示部
2711：軸部
2721：電源開關
2723：操作鍵
2725：揚聲器
2800：框體
2801：框體
2802：顯示面板
2803：揚聲器
2804：麥克風
2805：操作鍵
2806：定位裝置

2807：影像拍攝用透鏡

2808：外部連接端子

2810：太陽能電池單元

2811：外部儲存槽

3001：主體

3002：框體

3003：顯示部

3004：鍵盤

3021：主體

3022：觸屏筆

3023：顯示部

3024：操作按鈕

3025：外部介面

3051：主體

3053：取景器

3054：操作開關

3055：顯示部 B

3056：電池

3057：顯示部 A

4001：第一基板

4002：像素部

4003：信號線驅動電路

4004：掃描線驅動電路

4005：密封材料

4006：第二基板

4008：液晶層

4010：電晶體

4011：電晶體

4013：液晶元件

4015：連接端子電極

4016：端子電極

4018：FPC

4018a：FPC

4018b：FPC

4019：各向異性導電膜

4020：絕緣膜

4021：絕緣層

4023：絕緣膜

4024：絕緣膜

4030：第一電極層

4031：第二電極層

4032：絕緣膜

4033：絕緣膜

4510：分隔壁

4511：電致發光層

4513：發光元件

4514：填充材料

4612：空洞

4613：球形粒子

4614：填充材料

4615a：黑色區域

4615b：白色區域

9600：電視裝置

9601：框體

9603：顯示部

9605：支架

9630：框體

9631：顯示部

9632：操作鍵

9633：太陽能電池

9634：充放電控制電路

9635：電池

9636：轉換器

9637：轉換器

發明摘要

※申請案號：106109786（由104142482分割）分割案

※申請日：100 年 04 月 20 日

※IPC 分類：*H01L 21/336* (2006.01)
H01L 21/28 (2006.01)

【發明名稱】(中文/英文)

半導體裝置之製造方法

Manufacturing method of semiconductor device

【中文】

本發明的目的之一是對使用氧化物半導體的半導體裝置賦予穩定的電特性，以實現高可靠性化。在具有氧化物半導體膜的底閘極結構的電晶體的製造製程中，進行由熱處理的脫水化或脫氫化處理以及氧摻雜處理。具有經過氧摻雜處理的閘極絕緣膜、受到由熱處理的脫水化或脫氫化處理的氧化物半導體膜的電晶體在偏壓－熱應力試驗(BT試驗)的前後也可以減小電晶體的閾值電壓的變化量，從而可以實現可靠性高的電晶體。

【英文】

Disclosed is a semiconductor device using an oxide semiconductor, with stable electric characteristics and high reliability. In a process for manufacturing a bottom-gate transistor including an oxide semiconductor film, dehydration or dehydrogenation is performed by heat treatment and oxygen doping treatment is performed. The transistor including a gate insulating film subjected to the oxygen doping treatment and the oxide semiconductor film subjected to the dehydration or dehydrogenation by the heat treatment is a transistor having high reliability in which the amount of change in threshold voltage of the transistor by the bias-temperature stress (BT) test can be reduced.

圖 式

圖 1A

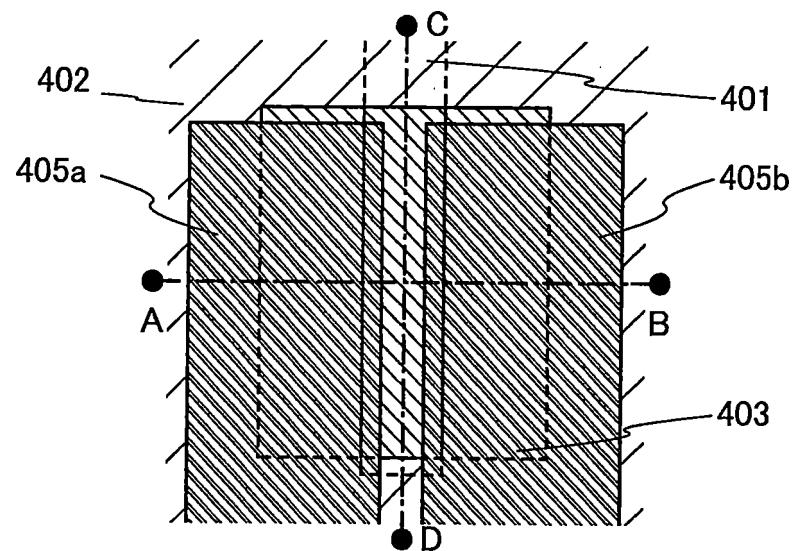


圖 1B

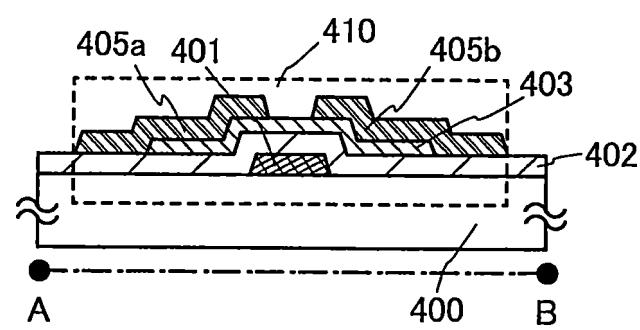


圖 1C

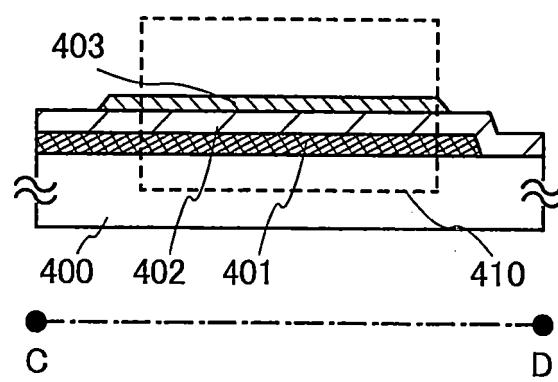


圖 2A

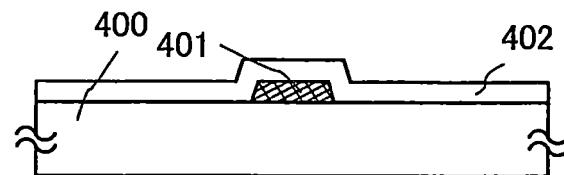


圖 2B

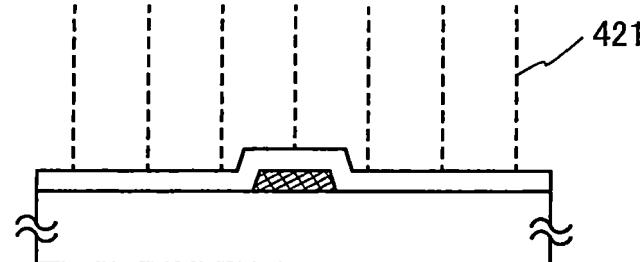


圖 2C

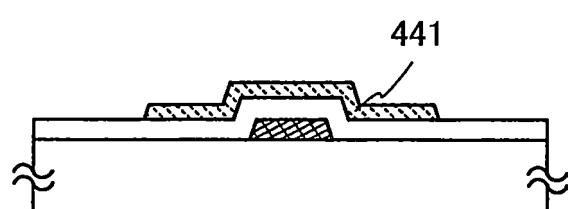


圖 2D

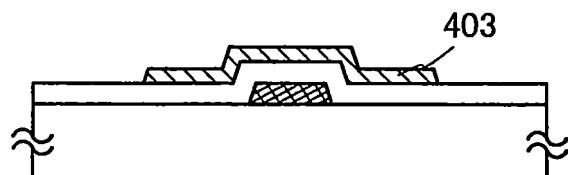


圖 2E

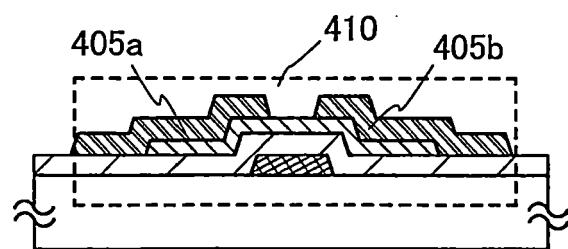


圖 3A

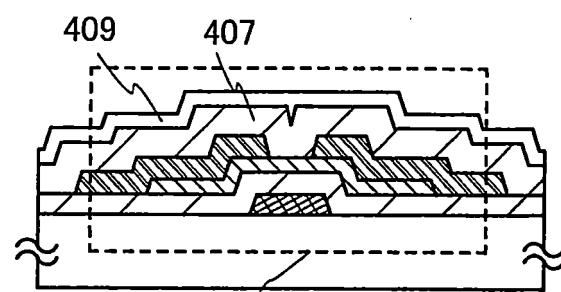


圖 3B

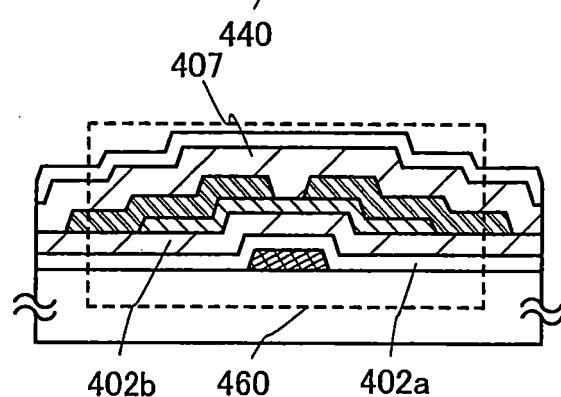


圖 3C

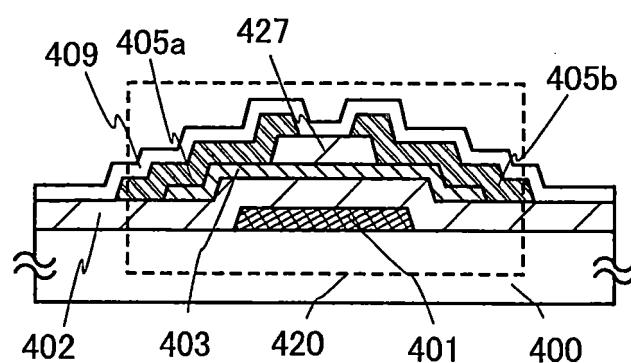


圖 3D

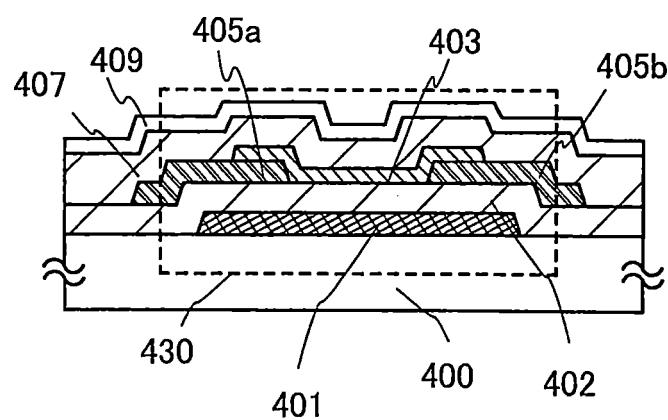


圖 4A

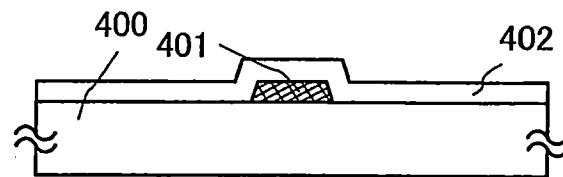


圖 4B

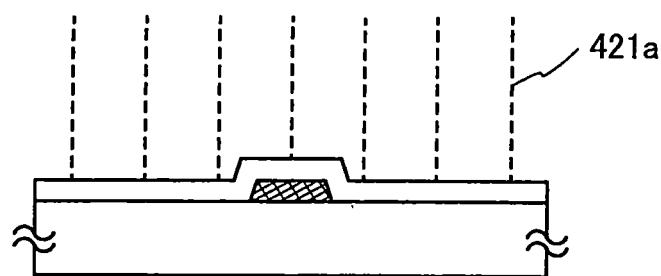


圖 4C

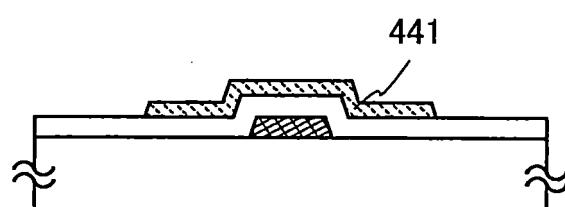


圖 4D

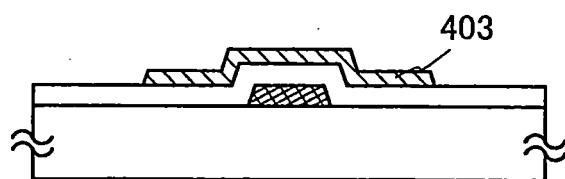


圖 4E

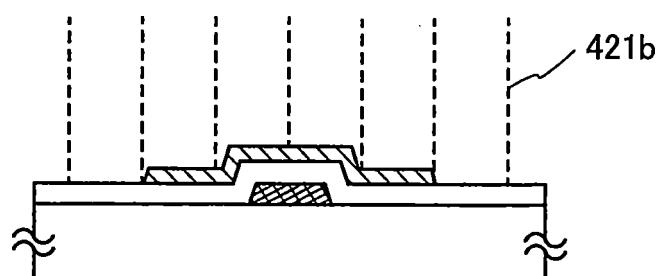


圖 4F

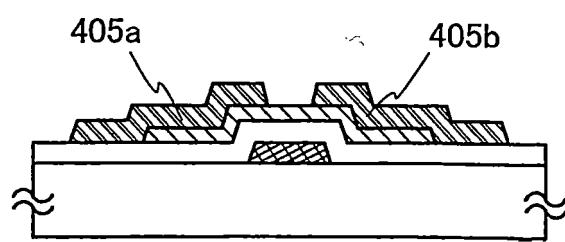


圖 5A

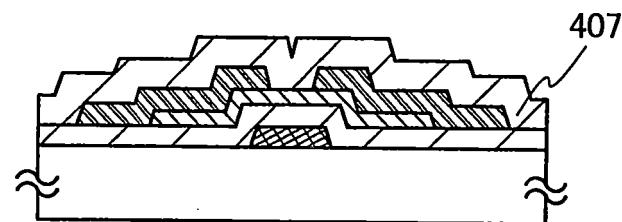


圖 5B

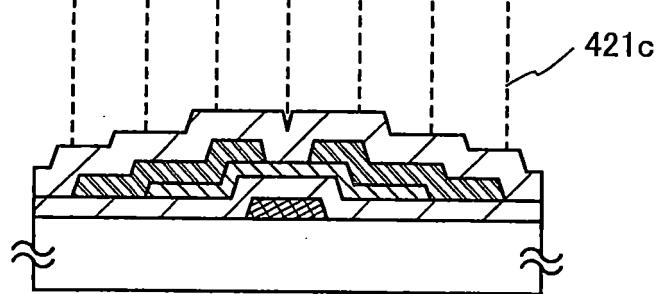


圖 5C

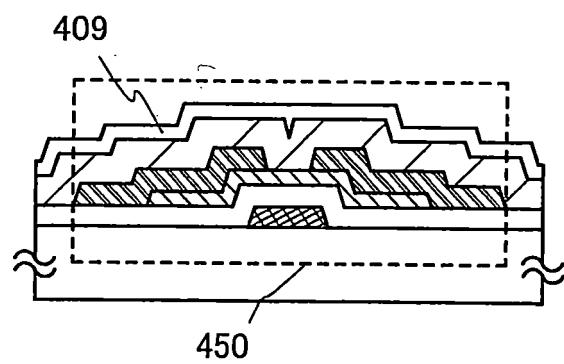


圖 6

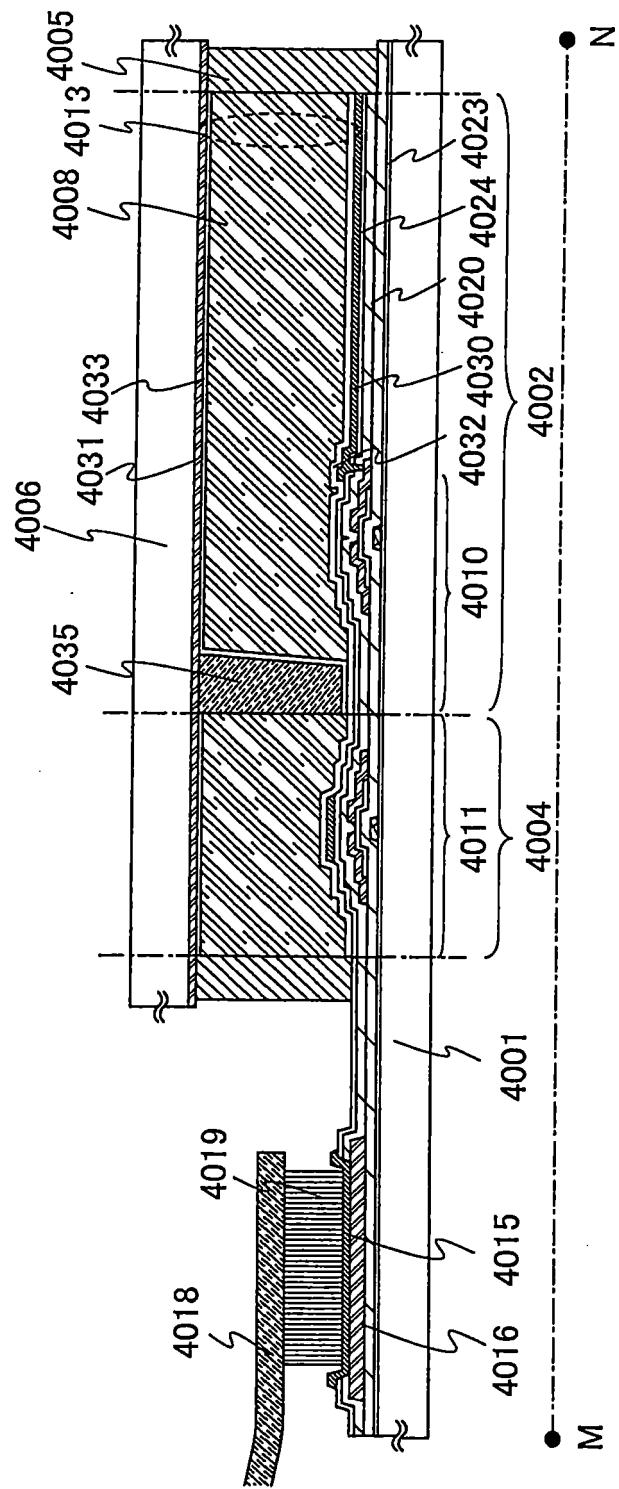


圖 7

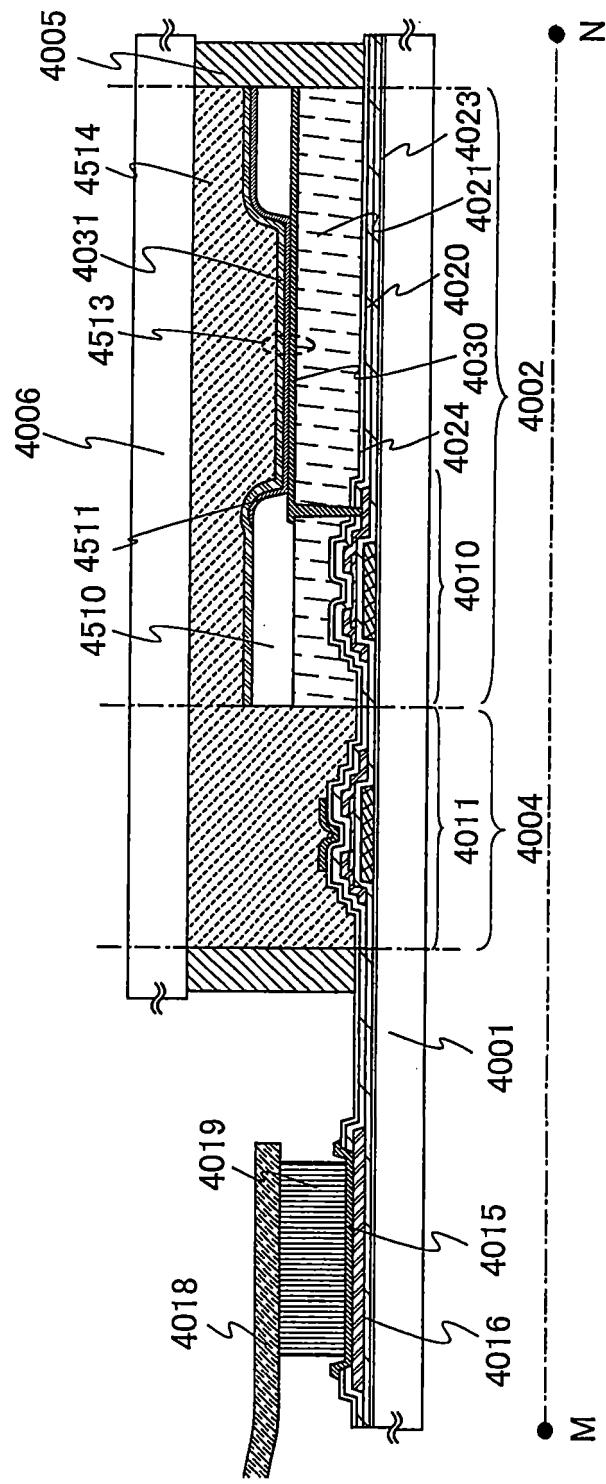


圖 8

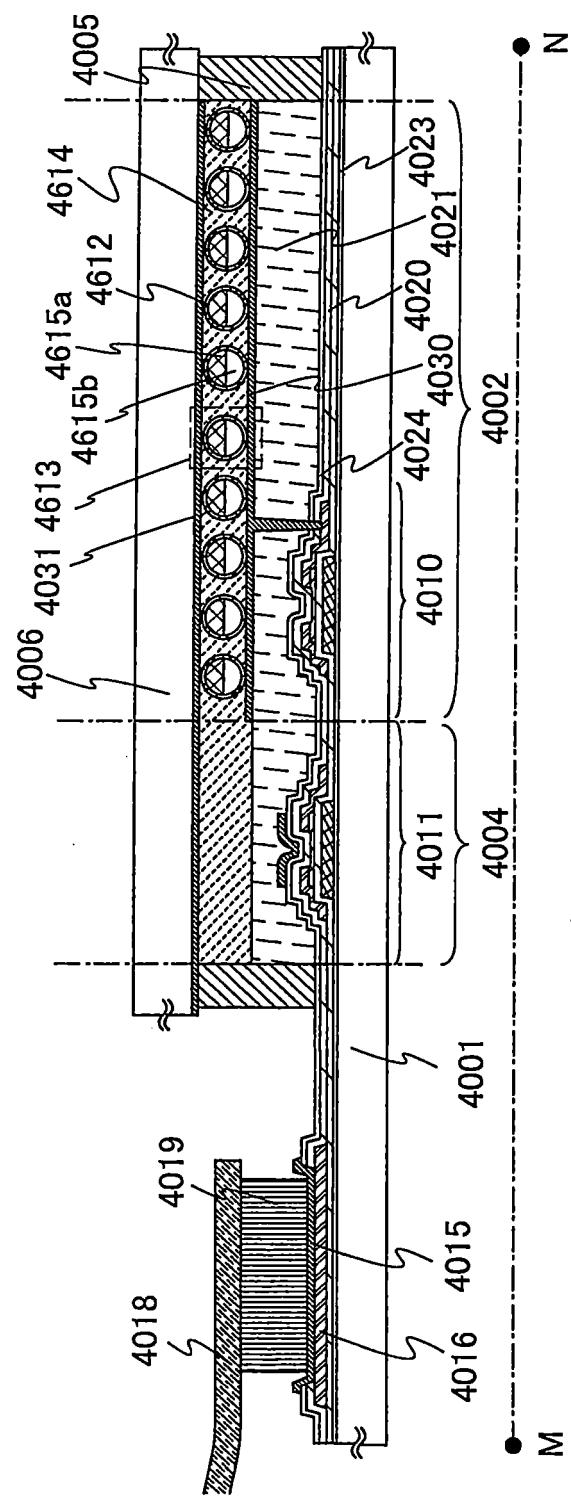


圖 9A

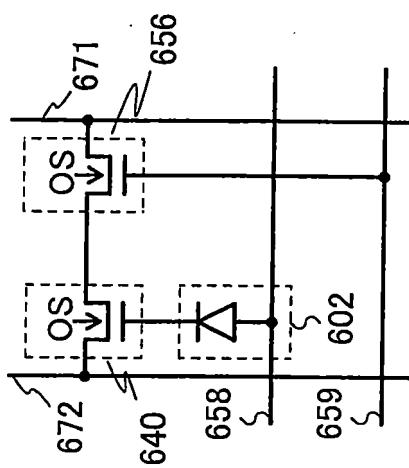
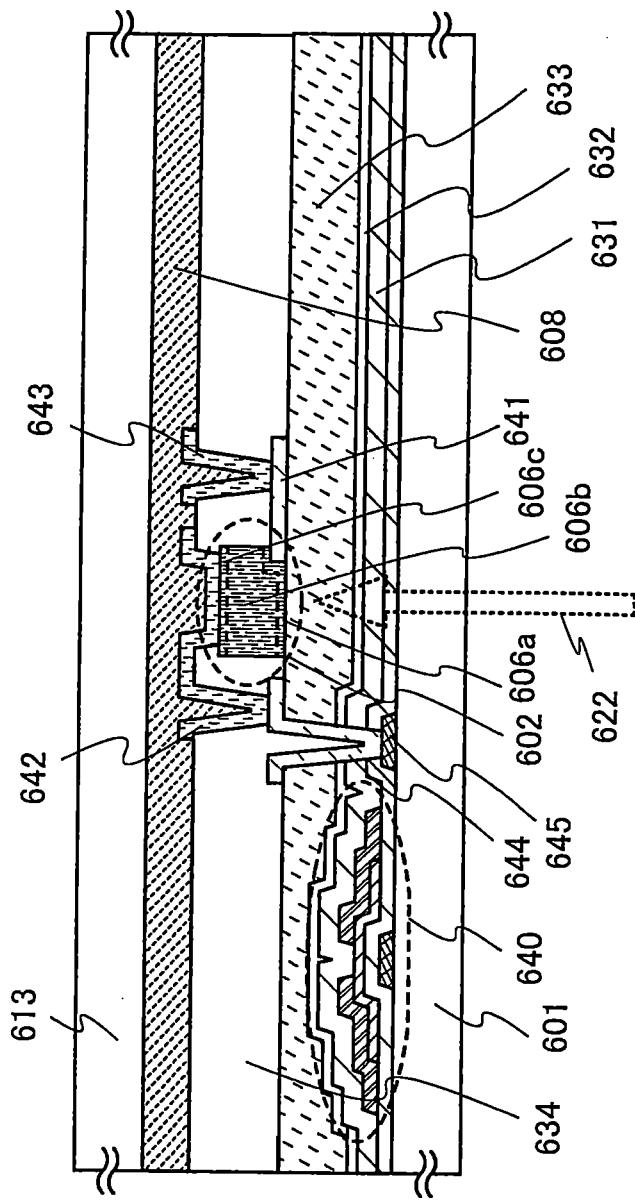


圖 9B



I624877

圖 10A

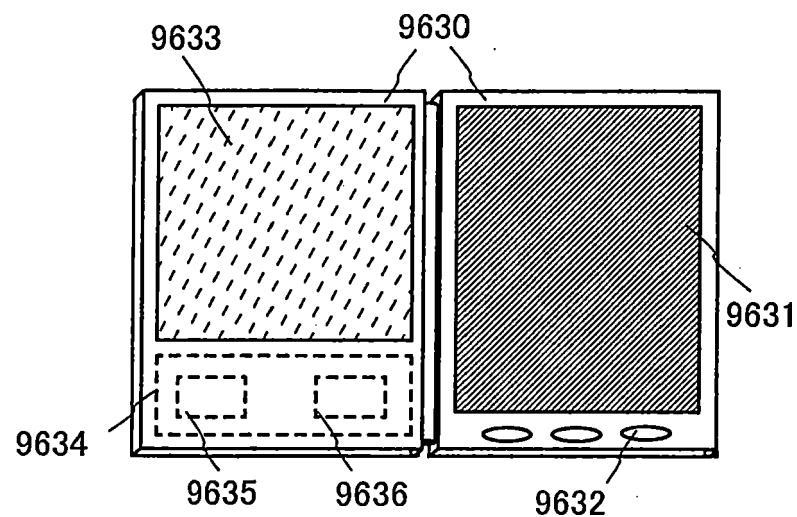
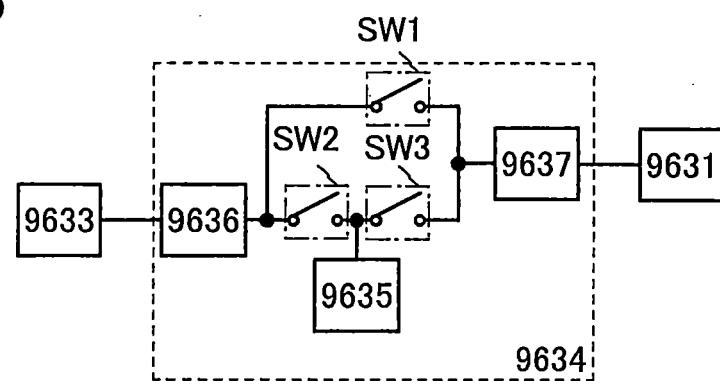


圖 10B



I624877

圖11A

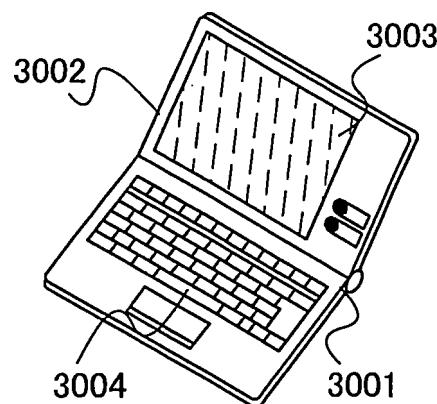


圖11B

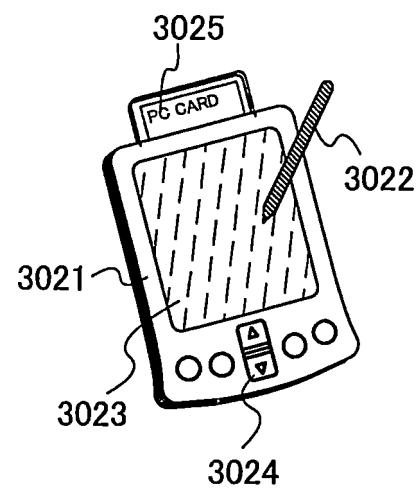


圖11C

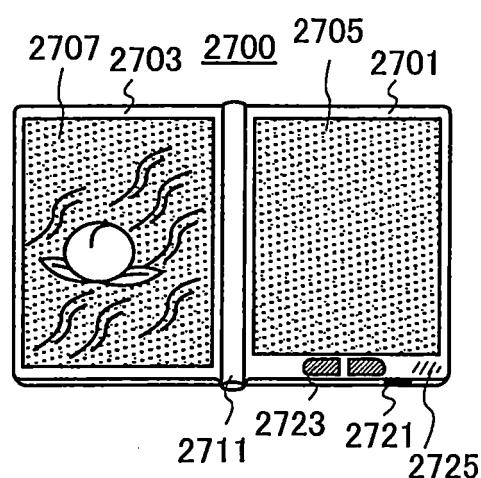


圖11D

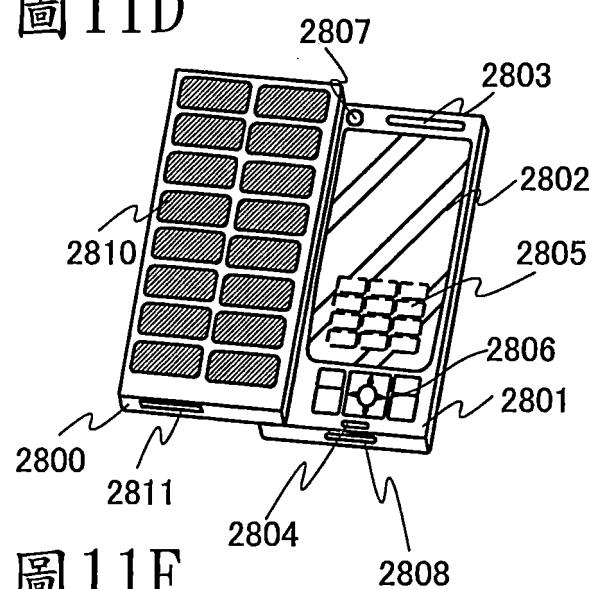


圖11E

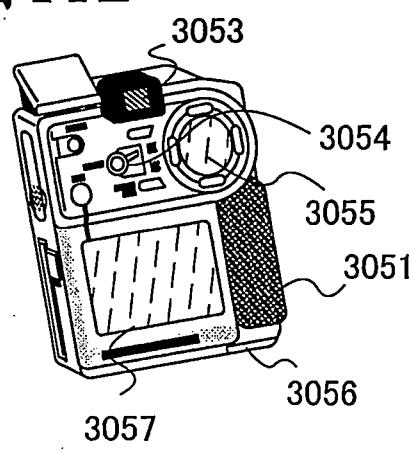


圖11F

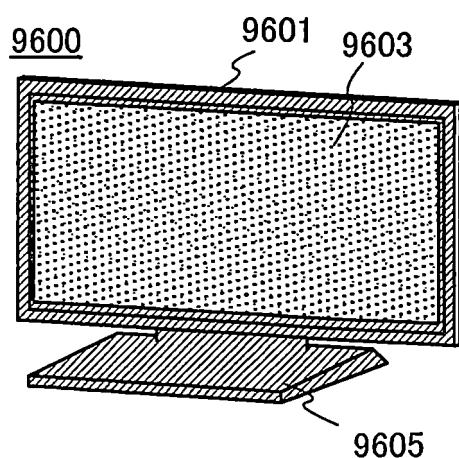


圖 12A

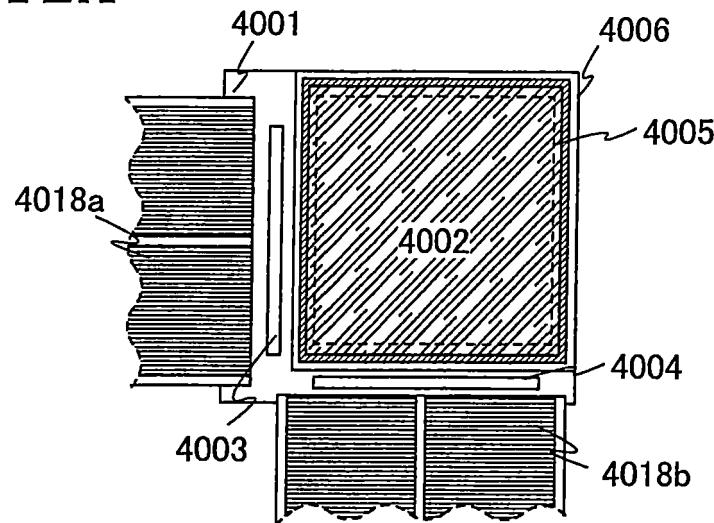


圖 12B

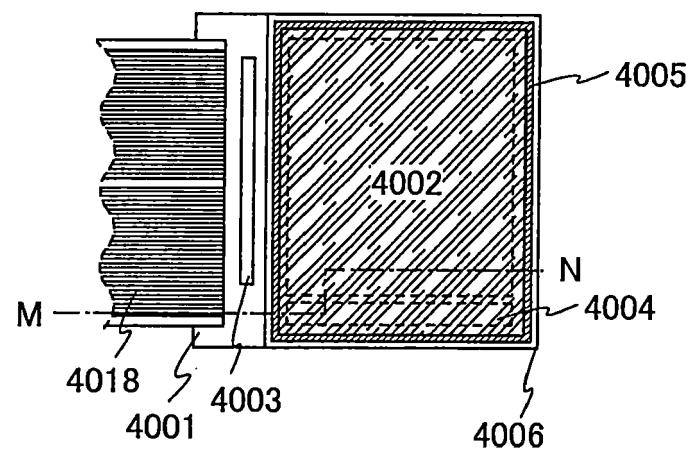


圖 12C

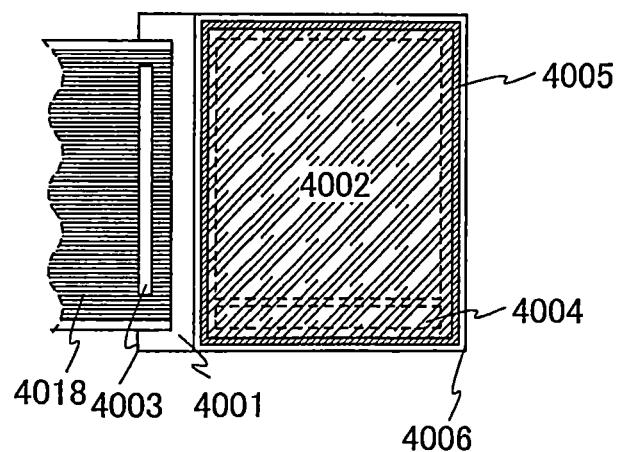


圖 13A

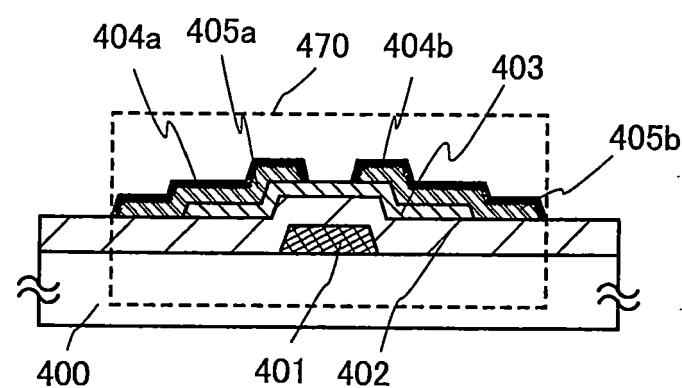


圖 13B

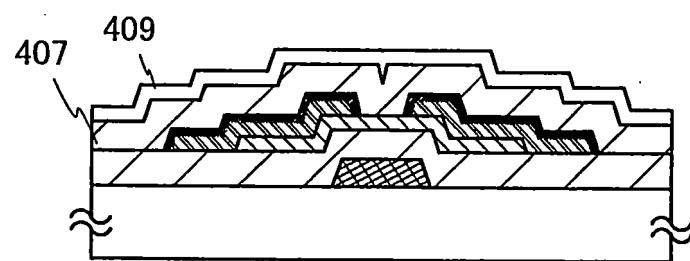


圖 13C

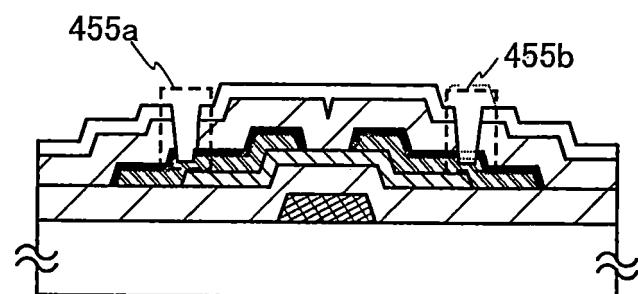


圖 13D

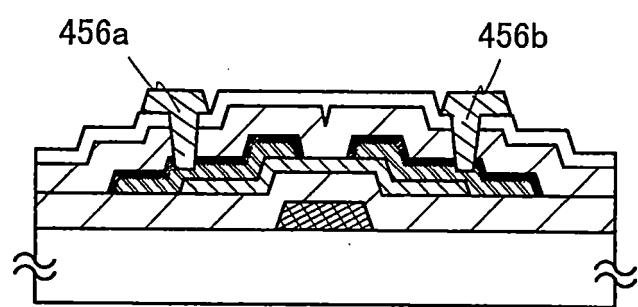


圖 14A

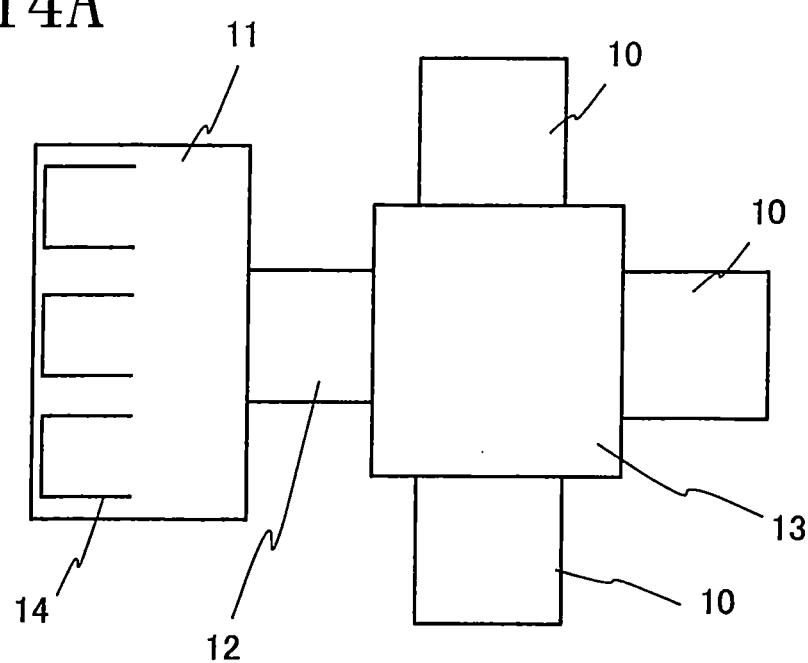


圖 14B

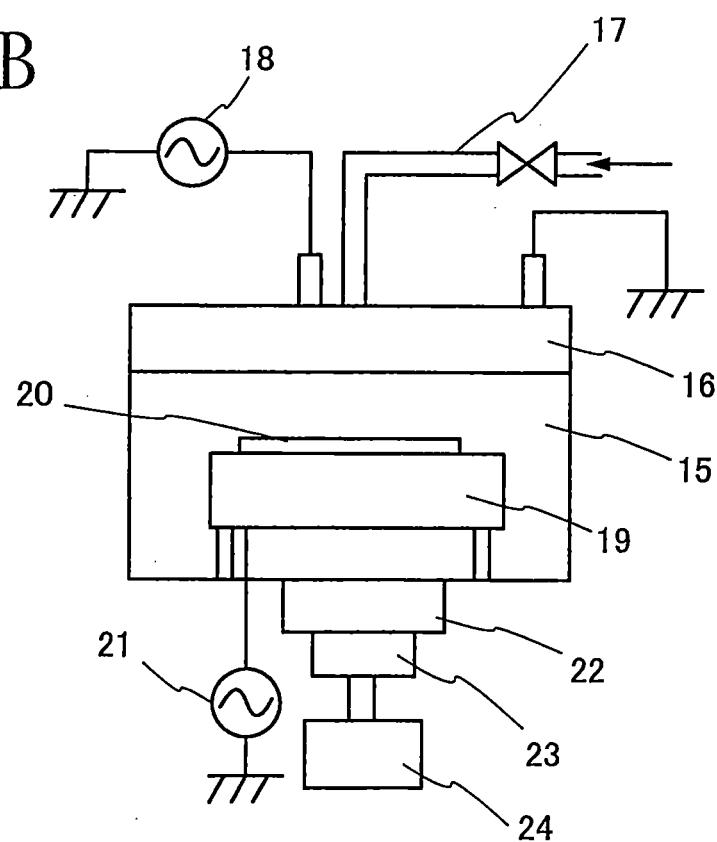
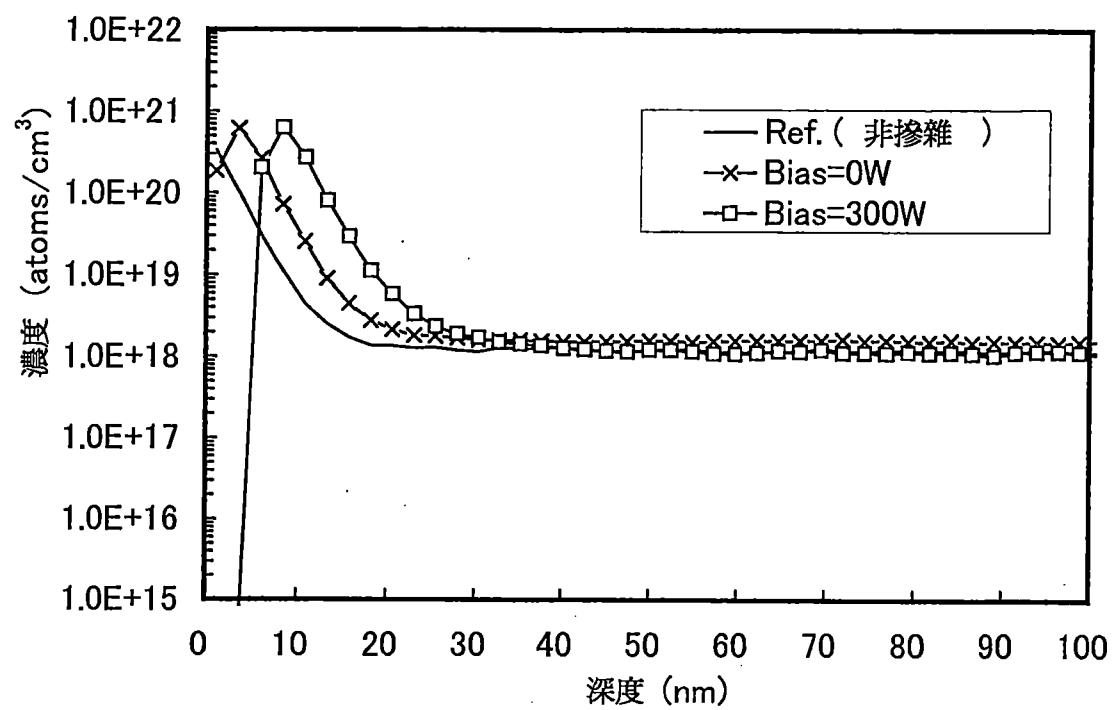


圖 15



【代表圖】

【本案指定代表圖】：第(1B)圖。

【本代表圖之符號簡單說明】：

400：襯底

401：閘極電極層

402：閘極絕緣膜

403：氧化物半導體膜

405a：源極電極層

405b：汲極電極層

410：電晶體

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無

申請專利範圍

1. 一種半導體裝置，包括：

閘極電極；

閘極絕緣膜，形成在該閘極電極上方；

氧化物半導體膜，形成在該閘極絕緣膜上方，其中該氧化物半導體膜包括通道形成區；

源極電極層和汲極電極層，形成在該氧化物半導體膜上方且與該氧化物半導體膜電接觸；

第一氧化金屬區，至少形成在該源極電極層的側表面上；

第二氧化金屬區，至少形成在該汲極電極層的側表面上；以及

絕緣膜，形成在該源極電極層和該汲極電極層上方，

其中該絕緣膜接觸該第一氧化金屬區、該第二氧化金屬區及在該源極電極層和該汲極電極層之間的該氧化物半導體膜的至少一部分，以及

其中該源極電極層、該汲極電極層、該第一氧化金屬區、和該第二氧化金屬區包括選自 Al、Cr、Cu、Ta、Ti、Mo 和 W 之相同金屬元素。

2. 根據申請專利範圍第 1 項之半導體裝置，其中該第一氧化金屬區形成在該源極電極層的上表面上。

3. 根據申請專利範圍第 1 項之半導體裝置，其中該第二氧化金屬區形成在該汲極電極層的上表面上。

4. 一種半導體裝置，包括：

閘極電極；

閘極絕緣膜，形成在該閘極電極上方；

氧化物半導體膜，形成在該閘極絕緣膜上方，其中該氧化物半導體膜包括通道形成區；

源極電極層和汲極電極層，形成在該氧化物半導體膜上方且與該氧化物半導體膜電接觸；

第一氧化金屬區，形成在該源極電極層上；

第二氧化金屬區，形成在該汲極電極層上；以及

絕緣膜，形成在該源極電極層和該汲極電極層上方，

其中該絕緣膜接觸該第一氧化金屬區、該第二氧化金屬區及在該源極電極層和該汲極電極層之間的該氧化物半導體膜的至少一部分，以及

其中該源極電極層、該汲極電極層、該第一氧化金屬區、和該第二氧化金屬區包括選自 Al、Cr、Cu、Ta、Ti、Mo 和 W 之相同金屬元素。

5. 一種半導體裝置，包括：

閘極電極；

閘極絕緣膜，形成在該閘極電極上方；

金屬氧化物膜，在該閘極絕緣膜上方，其中該金屬氧化物膜包括 Ga；

氧化物半導體膜，形成在該金屬氧化物膜上方，其中該氧化物半導體膜包括通道形成區；

源極電極層和汲極電極層，形成在該氧化物半導體膜上方且與該氧化物半導體膜電接觸；

第一氧化金屬區，形成在該源極電極層上；

第二氧化金屬區，形成在該汲極電極層上；以及

絕緣膜，形成在該源極電極層和該汲極電極層上方，

其中該絕緣膜接觸該第一氧化金屬區、該第二氧化金屬區及在該源極電極層和該汲極電極層之間的該氧化物半導體膜的至少一部分，以及

其中該源極電極層、該汲極電極層、該第一氧化金屬區、和該第二氧化金屬區包括選自 Al、Cr、Cu、Ta、Ti、Mo 和 W 之相同金屬元素。

6. 一種半導體裝置，包括：

閘極電極；

閘極絕緣膜，形成在該閘極電極上方；

氧化物半導體膜，形成在該閘極絕緣膜上方，其中該氧化物半導體膜包括通道形成區；

源極電極層和汲極電極層，形成在該氧化物半導體膜上方且與該氧化物半導體膜電接觸；

第一氧化金屬區，至少形成在該源極電極層的側表面上；

第二氧化金屬區，至少形成在該汲極電極層的側表面上；

絕緣膜，形成在該源極電極層和該汲極電極層上方；以及

導電層，形成在該絕緣膜上方，

其中該絕緣膜接觸該第一氧化金屬區、該第二氧化金

屬區及在該源極電極層和該汲極電極層之間的該氧化物半導體膜的至少一部分，

其中該導電層接觸該源極電極層和該汲極電極層中的一個的頂表面，以及

其中該源極電極層、該汲極電極層、該第一氧化金屬區、和該第二氧化金屬區包括選自 Al、Cr、Cu、Ta、Ti、Mo 和 W 之相同金屬元素。

7. 根據申請專利範圍第 1、4、5 和 6 項中任一項之半導體裝置，其中該氧化物半導體膜包括 In、Ga 和 Zn。

8. 根據申請專利範圍第 1、4、5 和 6 項中任一項之半導體裝置，

其中該第一氧化金屬區形成在該源極電極層的上表面上，以及

其中該第二氧化金屬區形成在該汲極電極層的上表面上。

9. 根據申請專利範圍第 1、4、5 和 6 項中任一項之半導體裝置，其中該源極電極層和該汲極電極層中的每一個包括銅膜。