



(12) 发明专利

(10) 授权公告号 CN 102790170 B

(45) 授权公告日 2014. 11. 05

(21) 申请号 201110195635. 8

JP 2001-177163 A, 2001. 06. 29,

(22) 申请日 2011. 07. 13

CN 2600826 Y, 2004. 01. 21,

(30) 优先权数据

US 2006139028 A1, 2006. 06. 29,

100117615 2011. 05. 19 TW

JP 2001-134910 A, 2001. 05. 18,

US 6259586 B1, 2001. 07. 10,

(73) 专利权人 宇能电科技股份有限公司

审查员 张云

地址 中国台湾新竹县竹北市台元一街1号6楼之1

(72) 发明人 刘富台 汪大镛 彭伟栋 汤泰郎

(74) 专利代理机构 上海波拓知识产权代理有限公司 31264

代理人 杨波

(51) Int. Cl.

H01L 43/08 (2006. 01)

G01R 33/09 (2006. 01)

H01L 43/12 (2006. 01)

(56) 对比文件

CN 1417872 A, 2003. 05. 14,

US 5548130 A, 1996. 08. 20,

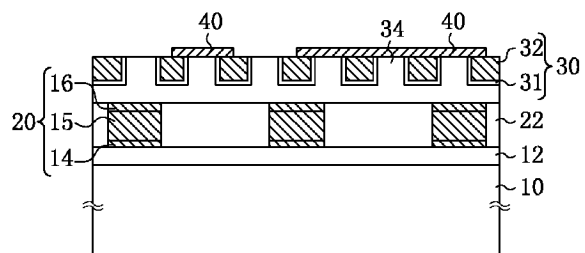
权利要求书2页 说明书6页 附图3页

(54) 发明名称

磁阻感测元件及其形成方法

(57) 摘要

本发明涉及一种磁阻感测元件,该磁阻感测元件包括基板、多功能电路结构、以及磁阻结构,在基板上方具有第一介电层,多功能电路结构设置在第一介电层上方,且多功能电路结构中包括有可产生测试与设定用的磁场的绕线结构,磁阻结构设置在多功能电路结构上方,磁阻结构的最上层具有磁阻层且磁阻结构可随着测试与设定用的磁场而产生电阻的变化。该磁阻感测元件具有多功能电路结构,该电路结构具有内建自我测试与/或元件设定的功能。



1. 一种磁阻感测元件,其特征是:所述磁阻感测元件具有多功能电路结构,所述电路结构具有内建自我测试与/或元件设定的功能,所述磁阻感测元件包括:基板、所述多功能电路结构、以及磁阻结构,在所述基板上方具有第一介电层;所述多功能电路结构设置在所述第一介电层上方,所述多功能电路结构中包括有绕线结构,所述绕线结构可产生测试与设定用磁场;所述磁阻结构设置在所述多功能电路结构上方,所述磁阻结构的最上层具有磁阻层,且所述磁阻层可随着所述用于测试的磁场而产生电阻变化,所述多功能电路结构还包括:图案化的第一阻挡层、图案化的第一导线层、图案化的第二阻挡层、以及第二介电层,所述图案化的第一阻挡层设置在所述第一介电层上;所述图案化的第一导线层设置在所述图案化的第一阻挡层上,且与所述第一阻挡层具有相同的平面形状;所述图案化的第二阻挡层设置在所述图案化的第一导线层上,且与所述第一导线层具有相同的平面形状;所述第二介电层包覆所述图案化的第一阻挡层、所述图案化的第一导线层及所述图案化的第二阻挡层,所述磁阻感测元件还包括:第三介电层,所述第三介电层设置在所述第二介电层和图案化的第二阻挡层上,在所述第三介电层内形成多个开口,所述磁阻结构还包括在多个开口的内壁表面上形成的第三阻挡层和在所述第三阻挡层上沉积的第二导线层,所述第二导线层收容在所述开口内。

2. 根据权利要求1所述的磁阻感测元件,其特征是:所述第一导线层的布线方式是以蛇状蜿蜒方式布线。

3. 根据权利要求1所述的磁阻感测元件,其特征是:所述第一导线层的布线方式是以多条第一导线彼此平行方式布线。

4. 根据权利要求1所述的磁阻感测元件,其特征是:所述第一导线层的布线方式是以平板状的方式布线。

5. 根据权利要求1所述的磁阻感测元件,其特征是:所述磁阻结构的所述第二导线层和所述第三阻挡层构成导线结构,所述导线结构设置于所述多功能电路结构及所述磁阻层之间。

6. 根据权利要求5所述的磁阻感测元件,其特征是:所述导线结构为单层内联线结构。

7. 根据权利要求1所述的磁阻感测元件,其特征是:所述磁阻层结构包括异向性磁阻、巨磁阻以及穿隧式磁阻或其组合中之一。

8. 根据权利要求1所述的磁阻感测元件,其特征是:所述磁阻层的电阻值会随着外在磁场变化而改变,其材料为铁磁材料、反铁磁材料、非铁磁性金属材料、穿隧氧化物材料之一或其组合。

9. 一种磁阻感测元件的形成方法,其特征是:所述磁阻感测元件的形成方法包括:
提供具有第一介电层的基板;

在所述第一介电层上形成多功能电路结构,所述多功能线路结构中包括有可产生测试与设定用磁场的绕线结构;以及

在所述多功能线路结构上形成磁阻结构,在所述磁阻结构的最上层具有磁阻层,且所述磁阻结构可随着所述测试与设定用磁场而产生电阻的变化;

其中,形成所述多功能电路结构的步骤包括:

在所述第一介电层上形成第一阻挡层;

在所述第一阻挡层上形成第一导线层;

在所述第一导线层上形成第二阻挡层；

蚀刻以移除部分所述第二阻挡层、所述第一导线层及所述第一阻挡层，由下往上依序形成图案化的第一阻挡层、在所述图案化的第一阻挡层上的图案化的第一导线层，以及在所述图案化的第一导线层上的图案化的第二阻挡层，所述图案化的第一阻挡层、图案化的第一导线层及图案化的第二阻挡层具有相同的平面形状；以及

形成第二介电层以包覆所述图案化的第一阻挡层、所述图案化的第一导线层及所述图案化的第二阻挡层；

其中，磁阻感测元件的形成方法还包括：在所述第二介电层和图案化的第二阻挡层上形成第三介电层，在所述第三介电层内形成多个开口，所述磁阻结构还包括在多个开口的内壁表面上形成的第三阻挡层和在所述第三阻挡层上沉积的第二导线层，所述第二导线层收容在所述开口内。

10. 根据权利要求9所述的磁阻感测元件的形成方法，其特征是：所述磁阻结构包括有导线结构。

11. 根据权利要求10所述的磁阻感测元件的形成方法，其特征是：所述导线结构是单层内联线结构。

12. 根据权利要求9所述的磁阻感测元件的形成方法，其特征是：所述磁阻层结构包括异向性磁阻、巨磁阻以及穿隧式磁阻或其组合中之一。

13. 根据权利要求9所述的磁阻感测元件的形成方法，其特征是：所述磁阻层的电阻值会随着外在磁场变化而改变，其材料为铁磁材料、反铁磁材料、非铁磁性金属材料、穿隧氧化物材料之一或其组合。

磁阻感测元件及其形成方法

技术领域

[0001] 本发明涉及一种磁阻感测元件,尤其涉及一种具有多功能电路结构的磁阻感测元件,该多功能电路结构具有内建自我测试 (Built-in-self-test, BIST) 与 / 或元件设定的功能,以及其形成方法。

背景技术

[0002] 磁阻元件可随着磁场强度的变化而改变其电阻值,目前已广泛应用于各式电子电路元件中。常见的磁阻元件有异向性磁阻 (anisotropic magnetoresistance, AMR)、巨磁阻 (giant magnetoresistance, GMR) 及穿隧磁阻 (tunneling magnetoresistance, TMR) 等类型,目前已可整合到集成电路芯片中,进而达到小型化与高度集成化的目的。但是,小型化及集成化的磁阻元件将造成测试上的问题。一般来说,内建自我测试电路运用于一般逻辑电路与存储器 (Memory) 元件中。

发明内容

[0003] 本发明的目的就是在提供一种多功能电路结构的磁阻感测元件,可对磁阻层进行自我测试,亦可利用产生的测试磁场达到元件设定的目的,藉以对元件实施设定 / 重置 (Set/Reset)、补偿 (Offset)、初始化设定 (Initialization) 及 / 或调整 (Adjustment)。

[0004] 本发明的另一目的是提供一种磁阻感测元件的形成方法,可对磁阻层进行自我测试,亦可利用产生的测试磁场达到元件设定的目的。

[0005] 本发明提出一种磁阻感测元件,所述磁阻感测元件具有多功能电路结构,所述电路结构具有内建自我测试与 / 或元件设定的功能,所述磁阻感测元件包括:基板、所述多功能电路结构、以及磁阻结构,在所述基板上方具有第一介电层;所述多功能电路结构设置在所述第一介电层上方,所述多功能电路结构中包括有绕线结构,所述绕线结构可产生测试与设定用磁场;所述磁阻结构设置在所述多功能电路结构上方,所述磁阻结构的最上层具有磁阻层,且所述磁阻层可随着所述用于测试的磁场而产生电阻变化,所述多功能电路结构还包括:图案化的第一阻挡层、图案化的第一导线层、图案化的第二阻挡层、以及第二介电层,所述图案化的第一阻挡层设置在所述第一介电层上;所述图案化的第一导线层设置在所述图案化的第一阻挡层上,且与所述第一阻挡层具有相同的平面形状;所述图案化的第二阻挡层设置在所述图案化的第一导线层上,且与所述第一导线层具有相同的平面形状;所述第二介电层包覆所述图案化的第一阻挡层、所述图案化的第一导线层及所述图案化的第二阻挡层,所述磁阻感测元件还包括:第三介电层,所述第三介电层设置在所述第二介电层和图案化的第二阻挡层上,在所述第三介电层内形成多个开口,所述磁阻结构还包括在多个开口的内壁表面上形成的第三阻挡层和在所述第三阻挡层上沉积的第二导线层,所述第二导线层收容在所述开口内。

[0006] 在本发明的一个实施例中,上述的第一导线层的布线方式是以蛇状蜿蜒方式布线。

[0007] 在本发明的一个实施例中,上述的第一导线层的布线方式是以多条第一导线彼此平行方式布线。

[0008] 在本发明的一个实施例中,上述的第一导线层的布线方式是以平板状的方式布线。

[0009] 在本发明的一个实施例中,上述的磁阻结构的所述第二导线层和所述第三阻挡层构成导线结构,所述导线结构设置于多功能电路结构及磁阻层之间。

[0010] 在本发明的一个实施例中,上述的导线结构可以是单层内联线结构。

[0011] 在本发明的一个实施例中,上述的磁阻层的电阻值会随着外在磁场而改变,其材料为铁磁材料、反铁磁材料、非铁磁性金属材料、穿隧氧化物材料之一或其组合。

[0012] 本发明还提供一种磁阻感测元件的形成方法,此方法包括:提供具有第一介电层的基板、在第一介电层上形成多功能电路结构,其中,多功能电路结构中包括有绕线结构,其可产生测试与设定用磁场、以及在多功能电路结构上形成磁阻结构,在磁阻结构的最上层具有磁阻层,且磁阻结构随着测试与设定用磁场而产生电阻的变化;其中,形成所述多功能电路结构的步骤包括:在所述第一介电层上形成第一阻挡层;在所述第一阻挡层上形成第一导线层;在所述第一导线层上形成第二阻挡层;蚀刻以移除部分所述第二阻挡层、所述第一导线层及所述第一阻挡层,由下往上依序形成图案化的第一阻挡层、在所述图案化的第一阻挡层上的图案化的第一导线层,以及在所述图案化的第一导线层上的图案化的第二阻挡层,所述图案化的第一阻挡层、图案化的第一导线层及图案化的第二阻挡层具有相同的平面形状;以及形成第二介电层以包覆所述图案化的第一阻挡层、所述图案化的第一导线层及所述图案化的第二阻挡层;其中,磁阻感测元件的形成方法还包括:在所述第二介电层和图案化的第二阻挡层上形成第三介电层,在所述第三介电层内形成多个开口,所述磁阻结构还包括在多个开口的内壁表面上形成的第三阻挡层和在所述第三阻挡层上沉积的第二导线层,所述第二导线层收容在所述开口内。

[0013] 在本发明的一个实施例中,上述的磁阻结构包括有导线结构。

[0014] 在本发明的一个实施例中,上述的导线结构是单层内联线结构。

[0015] 在本发明的一个实施例中,上述的磁阻层结构包括异向性磁阻、巨磁阻以及穿隧式磁阻或其组合中之一。

[0016] 在本发明的一个实施例中,上述的磁阻层的电阻值会随着外在磁场变化而改变,其材料为铁磁材料、反铁磁材料、非铁磁性金属材料、穿隧氧化物材料之一或其组合。

[0017] 本发明多功能电路结构的磁阻感测元件及其形成方法是先形成该多功能电路结构,接着,在自我测试电路结构上方形成磁阻结构,且在磁阻结构的最上层具有磁阻层,因此可以避免在现有制程中先在基板上形成磁阻层,而磁阻层中铁、钴、镍等磁性物质会造成后续制程中机台的金属污染的问题,同时影响前段晶体管元件的特性与可靠度。通过在磁阻结构下方形成多功能电路结构,可以减少退火及化学机械研磨制程对磁阻结构的磁阻层的影响,而增加磁阻层的热力及应力的稳定性。另外,通过在磁阻感测元件中内建多功能电路结构,可以产生较均匀的磁场来侦测磁阻层是否可以操作之外,也可以通过所产生的磁场来监控磁阻层电阻的变化,而不需要外加的磁场来对磁阻层进行测试。其中多功能电路结构具有平坦化的金属层表面,因此当多功能电路结构与电流电性连接之后,多功能电路结构可以产生均匀的磁场,可以稳定地测试以及监控磁阻层的磁阻变化。

[0018] 上述说明仅是本发明技术方案的概述,为了能够更清楚了解本发明的技术手段,而可依照说明书的内容予以实施,并且为了让本发明的上述和其它目的、特征和优点能够更明显易懂,以下特举较佳实施例,并配合附图,详细说明如下。

附图说明

[0019] 图 1 是根据本发明所揭露的技术,表示在基板上形成多功能电路结构的截面示意图;

[0020] 图 2 是根据本发明所揭露的技术,表示在具有基板的介电层上方配置多功能电路结构的截面示意图;

[0021] 图 3 是根据本发明所揭露的技术,表示将导线结构配置在多功能电路结构上方的截面示意图;以及

[0022] 图 4A ~ 6B 是根据本发明所揭露的技术,表示电流提供具有不同导线绕线方式的多功能电路结构,在磁阻层与多功能电路结构之间产生磁场之后,磁场流动方向的各个示意图。

具体实施方式

[0023] 为更进一步阐述本发明为达成预定发明目的所采取的技术手段及功效,以下结合附图及较佳实施例,对依据本发明提出的具有内建自我测试与元件设定电路的磁阻感测元件及其形成方法其具体实施方式、方法、步骤、结构、特征及功效,详细说明如后。

[0024] 有关本发明的前述及其它技术内容、特点及功效,在以下配合参考图式的较佳实施例详细说明中将可清楚的呈现。通过具体实施方式的说明,可对本发明为达成预定目的所采取的技术手段及功效有一更加深入且具体的了解,然而所附图式仅是提供参考与说明之用,并非用来对本发明加以限制。

[0025] 本发明在此所探讨的方向为一种磁阻感测元件,其具有多功能电路结构,其结构具有内建自我测试与 / 或元件设定电路的功能,以及其形成方法。为了能彻底地了解本发明,将在下列的描述中提出详尽的多功能电路结构的磁阻感测元件及其制造步骤。显然地,本发明的施行并未限定此磁阻感测元件的本领域的技术人员所熟悉的特殊细节,然而,对于本发明的较佳实施例,则会详细描述如下。

[0026] 图 1 为本发明的一个实施例中在基板上形成多功能电路结构的截面示意图。请参考图 1,先提供基板 10,该基板 10 可以是表层覆盖介电层 12 的硅基板、或是具有前段逻辑晶体管元件的硅芯片。

[0027] 接着,请参考图 2,在具有基板 10 的介电层 12 上方配置第一导线结构 20 作为多功能电路结构,该第一导线结构 20 中包括有绕线结构,其可产生用于测试的磁场,第一导线结构 20 形成方法包括:先在介电层 12 上方依序形成第一阻挡层、第一导线层及第二阻挡层,接着在第二阻挡层上方形成图案化光阻层(未在图中表示)。接着,进行蚀刻制程,以移除部分的第二阻挡层、部分第一导线层以及部分第一阻挡层。接着,在移除光阻层之后,在具有介电层 12 的基板 10 上形成由图案化的第一阻挡层 14、图案化的第一导线层 15 及图案化的第二阻挡层 16 所构成的第一导线结构 20,并且暴露出介电层 12 的部分表面。接着,再形成另一介电层 22,将第一导线结构 20 包覆住,且同时覆盖已暴露的介电层 12 的表面。

在本发明的实施例中,介电层 12、22 的材料可以是氮化硅或是氧化硅;第一阻挡层 14 以及第二阻挡层 16 主要用以防止电迁移 (electromigration),其材料可以是现有的金属扩散阻绝层 (diffusion barrier) 材料,如氮化钽 (TaN) 或氮化钛 (TiN);第一导线层 15 具有平坦化的金属层表面,且其材料可以是铝。

[0028] 接着,请参考图 3,表示将磁阻结构配置在第一导线结构 20 上方,且磁阻结构包括第二导线结构 30 及磁阻层 40,且磁阻层 40 设置在第二导线结构 30 的最上层。第二导线结构 30 是由图案化的第三阻挡层 31 及图案化的第二导线层 32 所构成。其中,图案化的第三阻挡层 31 配置在介电层 22 上方,以及图案化的第二导线层 32 配置在图案化的第三阻挡层 31 上方。在这里,第二导线结构 30 的形成方式可使用大马士革镶嵌 (damascene) 制程,其步骤包括:首先在介电层 22 上方形成另一层介电层 34,接着利用微影与蚀刻制程在介电层 34 内形成多个开口(未在图中表示),接着,在多个开口的内壁表面上形成一层第三阻挡层,然后再在第三阻挡层上沉积第二导线层并且覆盖在介电层。接着,利用化学机械研磨法移除在开口上方多余的第三阻挡层与第二导线层材料,以形成图案化的第二导线层 32 及图案化的第三阻挡层 31,同时暴露出介电层 34 的部分表面(未在图中表示)。在本发明的实施例中,介电层 22、34 的材料可以是氮化硅或是氧化硅,第三阻挡层 31 的材料可以是金属扩散阻绝层 (diffusion barrier) 材料,如氮化钽 (TaN) 或氮化钛 (TiN),以及第二导线层 32 的材料可以是钨或是铜。在此需要说明的是,在本发明的另一个实施例中,第一导线结构 20 也可以利用大马士革镶嵌制程来形成,另外,第一导线结构 20 中的第一阻挡层 14 和第二阻挡层 16 的材料可以是金属扩散阻绝层 (diffusion barrier) 材料,如氮化钽 (TaN) 或氮化钛 (TiN),第一导线层 15 的材料可以是钨或是铜。

[0029] 接着,请继续参考图 3,在具有第二导线结构 30 的磁阻结构的最上层配置多个磁阻层 40。一般来说,磁阻层 40 的磁阻机制包括异向性磁阻 (Anisotropic Magnetoresistance, AMR)、巨磁阻 (Giant Magnetoresistance, GMR) 以及穿隧式磁阻 (Tunneling Magnetoresistance, TMR) 或其组合中之一;而磁阻层 40 的材料可为铁磁材料 (ferromagnet)、反铁磁材料 (antiferromagnet)、非铁磁性金属材料 (non-ferromagnetic metal)、穿隧氧化物材料 (tunneling oxide) 之一或其组合,但本发明不以此为限。另外,在本实施例中,在磁阻结构最上层的磁阻层 40 的配置方式可以如图 3 所示,但也可以是其它任何形式,并不限制于本发明所述。

[0030] 另外,在本发明所述的第一导线结构 20 与第二导线结构 30 除了可以是单层的内联线结构之外,在另一个较佳实施例中,第一导线结构 20 与第二导线结构 30 也可以由多层内联线结构(未在图中表示)所构成的导线结构,其形成方式及结构与一般的多层内联线结构相同,故不在此多加赘述。

[0031] 由于在本实施例中,是将第一导线结构 20 形成在磁阻感测元件内,并且配置在磁阻层 40 下方,因此,可以通过提供电流给第一导线结构 20 之后用以产生多功能用的磁场,来测试或并且监控磁阻结构随着用于测试的磁场而产生电阻的变化。以下是针对不同的多功能电路结构(第一导线结构)20 的布线方式以及产生磁场的方向来做说明。

[0032] 请参考图 4A,在多功能电路结构 20 内,图案化的第一导线层 15 是以类似漩涡状的方式进行布线,而在多功能电路结构 20 上方的磁阻层 40 可以是,例如蛇状、且由右上方向左下方蜿蜒方式布线,且与多功能电路结构 20 重叠。当电流 50 与多功能电路结构 20 电性

连接之后,提供电流给多功能电路结构 20,多功能电路结构 20 会在磁阻层 40 与多功能电路结构 20 之间产生磁场 141,此磁场 141 用来造成磁阻层 40 的电阻的变化,根据安培右手定则,磁场 141 的方向如图中箭头方向所示。

[0033] 在图 4B 中,多功能电路结构 20 内的第一导线层 15 同样是以类似漩涡状的方式进行布线,而磁阻层 40 可以是,例如蛇状、且由图示的左上方往右下方(或是由右下方往左上方)蜿蜒方式布线,且与多功能电路结构 20 重叠。同样的,当电流 50 与多功能电路结构 20 电性连接之后,提供电流 50 给多功能电路结构 20,该多功能电路结构 20 会在磁阻层 40 与多功能电路结构 20 之间产生磁场 142,此磁场 142 用来造成磁阻层 40 的电阻的变化,而根据安培右手定则,磁场 142 的方向如图中箭头方向所示。

[0034] 图 5A 表示在多功能电路结构 20 内,图案化的第一导线层 15 的布线方式,是将多条彼此平行的第一导线形成在磁阻层 40 下方。在图 5A 中,而在多功能电路结构 20 上方的磁阻层 40 可以是,例如蛇状、由右上方向左下方蜿蜒方式布线,且与多功能电路结构 20 的每一条第一导线重叠。当电流 50 由图标的左侧与多功能电路结构 20 电性连接之后,提供电流 50 给多功能电路结构 20,其中电流 50 的方向是由左向右,藉此多功能电路结构 20 会在磁阻层 40 与多功能电路结构 20 之间产生磁场 143,此磁场 143 是用来造成磁阻层 40 的电阻的变化,而根据安培右手定则,磁场 143 的方向如图中箭头方向所示。

[0035] 图 5B 表示在多功能电路结构 20 内,图案化的第一导线层 15 的布线方式,是将多条彼此平行的第一导线形成在磁阻层 40 下方,而磁阻层 40 可以是,例如蛇状、且由图示的左上方往右(或是由右下方往左)蜿蜒方式布线,且与多功能电路结构 20 的第一导线层 15 的每一条第一导线重叠。当电流 50 由图标的左侧与多功能电路结构 20 电性连接之后,提供电流 50 给多功能电路结构 20,其中电流 50 的方向是由左向右,藉此多功能电路结构 20 会产生磁场 144,此磁场 144 是用来造成磁阻层 40 的磁阻变化。并且根据安培右手定则,磁场 144 的方向如图中箭头方向所示。

[0036] 图 6A 表示在多功能电路结构 20 内,图案化的第一导线层 15 的布线方式,是以平板状的方式形成在磁阻层 40 下方。而在多功能电路结构 20 上方的磁阻层 40 可以是,例如蛇状、且由图示的右侧向左侧蜿蜒方式布线、且与多功能电路结构 20 的以平板状布线的的第一导线重叠。当电流 50 由图示的左侧与多功能电路结构 20 电性连接之后,提供电流 50 给多功能电路结构 20,其中电流 50 的方向是由左向右,藉此,多功能电路结构 20 会产生磁场 145,此磁场 145 是用来造成磁阻层 40 的电阻变化,而根据安培右手定则,磁场 145 的方向如图中箭头方向所示。

[0037] 图 6B 表示在多功能电路结构 20 内,图案化的第一导线层 15 的布线方式,是以平板状的方式形成在磁阻层 40 下方。而磁阻层 40 可以是,例如蛇状、且由图示的左上方往右下方(或是由右下方往左上方)蜿蜒方式布线,且与多功能电路结构 20 整个平板重叠,当电流 50 由图标的左侧与多功能电路结构 20 电性连接之后,提供电流 50 给多功能电路结构 20,藉此多功能电路结构 20 会产生磁场 146,此磁场 146 是用来造成磁阻层 40 的电阻变化,并且根据安培右手定则,磁场 146 的方向如图中箭头方向所示。

[0038] 综上所述,由于在多功能电路结构 20 内,图案化的第一导线层 15 为具有平坦表面的金属层,因此当多功能电路结构 20 与电流电性连接之后,多功能电路结构 20 可以产生均匀的磁场,可以稳定地测试以及监控磁阻层 40 的磁阻变化。

[0039] 此外,本发明的多功能电路结构的磁阻感测元件是先形成多功能电路结构 20,在多功能电路结构 20 上方再形成磁阻结构,且在磁阻结构的最上层具有磁阻层 40,因此可以避免在现有制程中先在基板上形成磁阻层,而磁阻层中铁、钴、镍等磁性物质会造成后续制程中机台的金属污染的问题,同时影响前段晶体管元件的特性与可靠度。

[0040] 另外,在磁阻结构下方形成多功能电路结构 20,可以减少退火及化学机械研磨制程对磁阻结构的磁阻层 40 的影响,而增加磁阻层 40 的热力及应力的稳定性。另外,通过在磁阻感测元件中内建多功能电路结构 20,可以产生较均匀的磁场来侦测磁阻层 40 是否可以操作之外,也可以通过所产生的磁场来监控磁阻层 40 电阻的变化,而不需要外加的磁场来对磁阻层 40 进行测试。

[0041] 以上所述,仅是本发明的较佳实施例而已,并非对本发明作任何形式上的限制,虽然本发明已以较佳实施例揭露如上,然而并非用以限定本发明,任何熟悉本专业的技术人员,在不脱离本发明技术方案范围内,当可利用上述揭示的技术内容作出些许更动或修饰为等同变化的等效实施例,但凡是未脱离本发明技术方案内容,依据本发明的技术实质对以上实施例所作的任何简单修改、等同变化与修饰,均仍属于本发明技术方案的范围内。

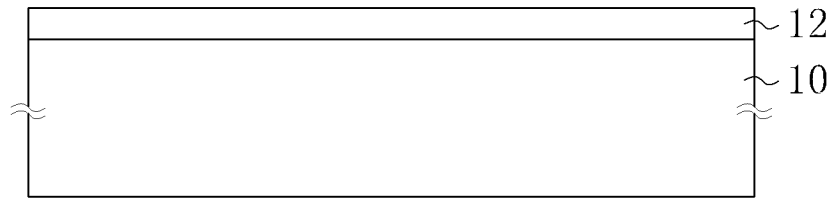


图 1

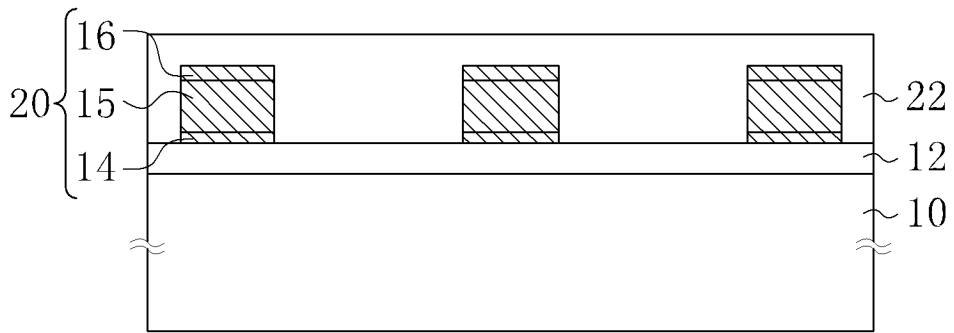


图 2

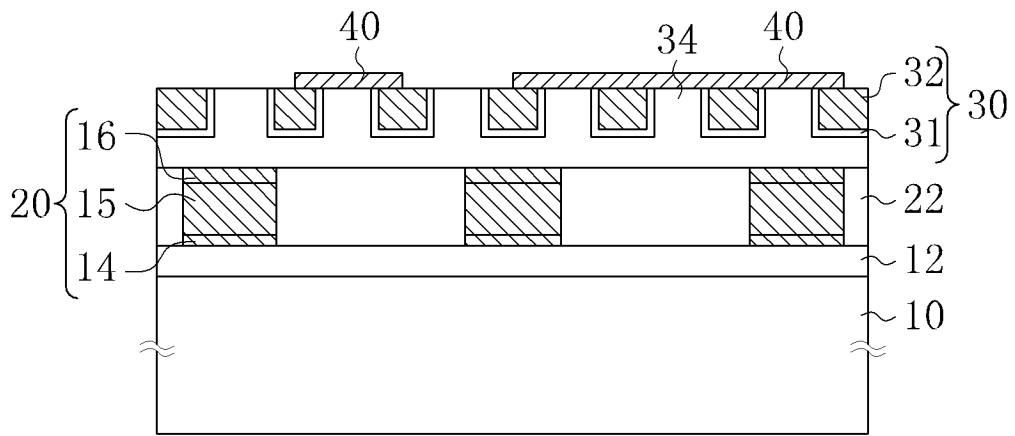


图 3

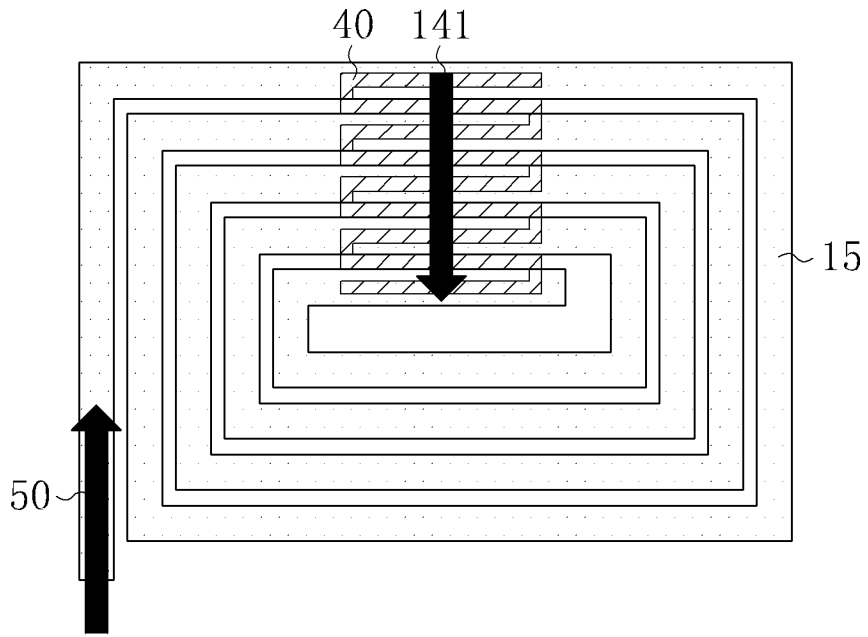


图 4A

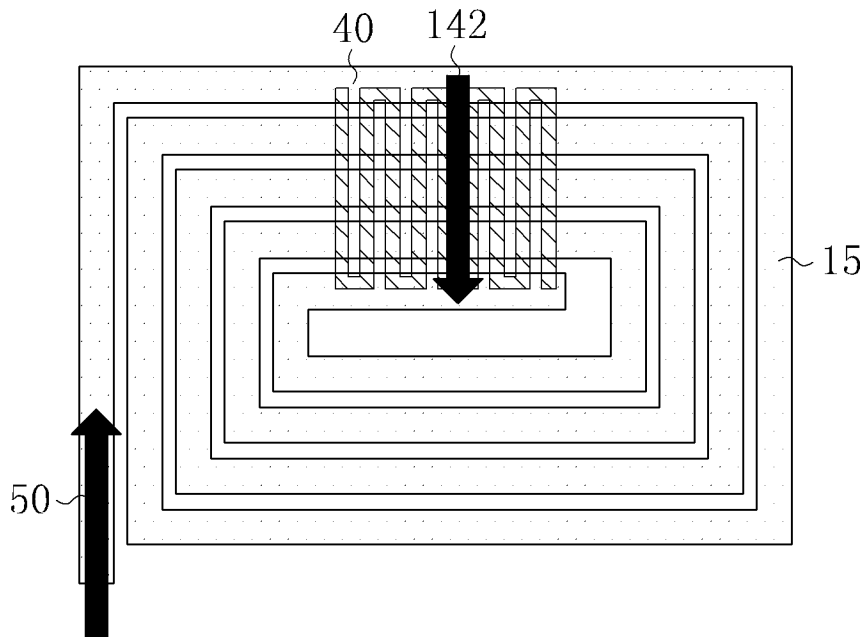


图 4B

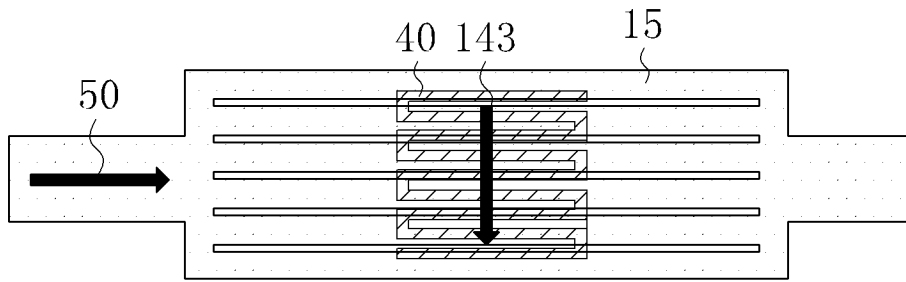


图 5A

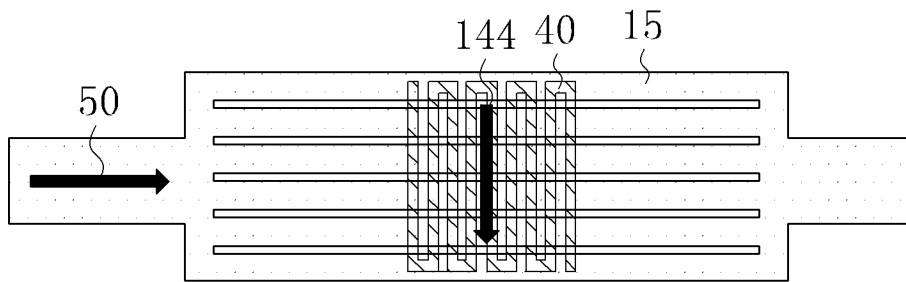


图 5B

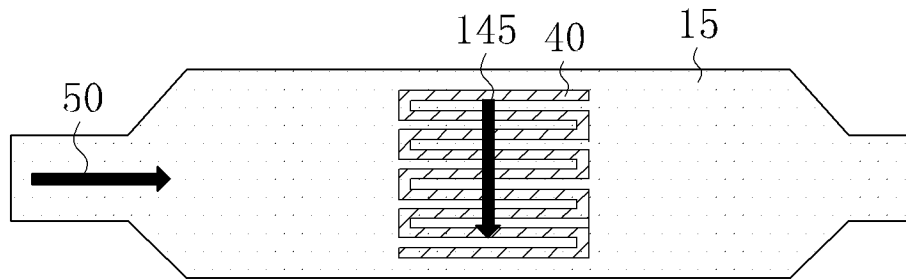


图 6A

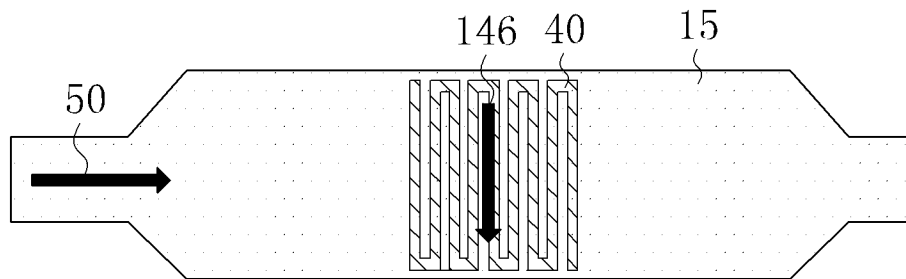


图 6B