200830573

發明專利說明書

（本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫）

※ 申請案號： 96100234

※ 申請日期： 96.1.3 **※IPC 分類：** H01L33/00

一、發明名稱：（中文/英文）

用於封裝發光二極體晶片之模具結構、及發光二極體晶片之封裝方法

二、申請人：（共 1 人）

姓名或名稱：（中文/英文）

宏齊科技股份有限公司

代表人：（中文/英文）汪秉龍

住居所或營業所地址：（中文/英文）

新竹市中華路五段 522 巷 18 號

國　籍：（中文/英文）　中華民國

三、發明人：（共 3 人）

姓　名：（中文/英文）

（1）汪秉龍

（2）莊峰輝

（3）黃惠燕

國　籍：（中文/英文）

中華民國

四、聲明事項：

☐ 主張專利法第二十二條第二項☐第一款或☐第二款規定之事實，

其事實發生日期為：　年　月　日。

☐ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號　順序註記】

☐ 有主張專利法第二十七條第一項國際優先權：

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號　順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料　【格式請依：寄存機構、日期、號碼　順序註記】

國外生物材料　【格式請依：寄存國家、機構、日期、號碼　順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係有關於一種用於封裝發光二極體晶片(LED chip)之模具結構、及發光二極體晶片之封裝方法，尤指一種可避免封裝膠溢流（overflow）至發光二極體（LED）的基板背部之模具結構及封裝方法。

【先前技術】

請參閱第一圖及第二圖所示，其分別為習知用於封裝發光二極體晶片之模具結構之側視分解示意圖、及習知下模具之俯視圖。由圖中可知，習知之模具結構m係包括有：一上模具１ａ、及一與該上模具１ａ相互配合之下模具２ａ。其中，該下模具２ａ係具有複數個大尺寸之容置空間２０ａ。

請參閱第三圖所示，其係為習知設置發光二極體晶片於基板（料片）上之上視圖。由圖中可知，習知藉由蝕刻（etching)的方式，將一基板３ａ蝕刻出複數個載晶區(chip carry area）３０ａ、及複數個相對應該等載晶區３０ａ之正、負極接腳３００ａ、３０１ａ。

再者，將複數個發光二極體晶片（LED chips）４ａ分別設置在該等相對應之載晶區３０ａ上。然後，再藉由打線的方式，將每一個發光二極體晶片４ａ之正、負極端（圖未示）透過導線４０ａ以分別電性連接於該基板３ａ之相對應正、負極接腳３００ａ、３０１ａ。此外，習知之該

等發光二極體晶片４ａ係區分成複數個發光二極體晶片區域，每一個發光二極體晶片區域係具有複數個依矩陣排列並對應該容置空間２０ａ大小之發光二極體晶片４ａ（如第三圖所示，該發光二極體晶片區域將會安裝５＊５個發光二極體晶片４ａ於該等載晶區３０ａ上）。

請參閱第四圖所示，其係為習知上模具與下模具配合前之示意圖。由圖中可知，該基板３ａ在設置於該上模具１ａ之前係將一層自黏性膠帶５ａ貼附於該基板３ａ的背面。

請參閱第五圖所示，其係為習知上模具與下模具配合後，封裝膠溢流至膠帶背面之示意圖。由圖中可知，當該上模具１ａ與該下模具２ａ相互配合，並將封裝膠６ａ灌入該等容置空間２０ａ後，因為熱膨脹及該容置空間２０ａ的尺寸較大而產生壓力集中在中央區的關係，所以不但使得該基板３ａ產生變形，更使得該封裝膠６ａ過度溢膠至該自黏性膠帶５ａ的背面（箭頭所指之處係為溢流之封裝膠），而不致於造成封裝膠之浪費及無法清除之缺點。

然而，上述習知之模具結構m仍具有下列之缺點：

１、該自黏性膠帶５ａ不但成本高，而且貼附於該基板３ａ的背部之方式也需要透過精密的黏貼設備。

２、由於習知之該等發光二極體晶片４ａ過於緊靠，而造成強度不足的現象。

３、由於該等容置空間２０ａ的尺寸過大，而造成該等封裝完成後之發光二極體晶片４ａ不易進行脫模，進而

造成模具脫模良率降低。

是以，由上可知，目前習知用於封裝發光二極體晶片之模具結構，顯然具有不便與缺失存在，而待加以改善者。

緣是，本發明人有感上述缺失之可改善，且依據多年來從事此方面之相關經驗，悉心觀察且研究之，並配合學理之運用，而提出一種設計合理且有效改善上述缺失之本發明。

【發明內容】

本發明所要解決的技術問題，在於提供一種用於封裝發光二極體晶片(LED chip)之模具結構、及發光二極體晶片之封裝方法，而此模具結構及封裝方法係可避免封裝膠溢流（overflow）至發光二極體（LED）的基板之背部。

為了解決上述技術問題，根據本發明之其中一種方案，提供一種用於封裝發光二極體晶片之模具結構，其包括：一上模具及一下模具。其中，該下模具係與該上模具相互配合，並且該下模具係具有一主要流道（main flow channel）、複數個形成於該主要流道的側邊之容置空間、複數個橫向地（transversely）使每一個容置空間彼此相連通之次要流道（secondary flow channels）、以及複數個穿透該下模具之脫模頂腳（pins）。

為了解決上述技術問題，根據本發明之其中一種方案，提供一種發光二極體晶片之封裝方法，其包括：首先，提供兩個相互配合之上模具與下模具，其中該下模具係具

有一主要流道（main flow channel）、複數個形成於該主要流道的側邊之容置空間、複數個橫向地（transversely）使每一個容置空間彼此相連通之次要流道（secondary flow channels）、以及複數個穿透該下模具之脫模頂腳（pins）；然後，透過該上模具，將已打線完成之複數個發光二極體晶片（wire-bonded LED chips），以相對應該等容置空間的方式壓合該下模具。

接下來，將封裝膠從該主要流道灌入，以使得該封裝膠經過該等次要流道而流入每一個容置空間內，並填充滿每一個容置空間，以封裝該等已打線完成之發光二極體晶片（wire-bonded LED chips）；然後，向上移除該上模具，以使得該上模具脫離該等封裝完成後之發光二極體晶片（packaged LED chips）；最後，透過該等脫模頂腳，以頂出該等封裝完成後之發光二極體晶片（packaged LED chips）。

因此，本發明之模具結構及封裝方法係具有下例之優點：

1、透過小面積之容置空間及支撐架的配合，以增加基板之結構強度，因而可避免封裝膠溢流（overflow）至發光二極體（LED）的基板之背部。

2、本發明不需使用自黏性膠帶，進而達到節省成本之優點。

3、透過小面積之容置空間及支撐架的配合，以使得該等封裝完成後之發光二極體晶片容易進行脫模，因此增加了模具脫模之良率。

為了能更進一步瞭解本發明為達成預定目的所採取之技術、手段及功效，請參閱以下有關本發明之詳細說明與附圖，相信本發明之目的、特徵與特點，當可由此得一深入且具體之瞭解，然而所附圖式僅提供參考與說明用，並非用來對本發明加以限制者。

【實施方式】

請參閱第六圖至第八圖所示，其分別為本發明用於封裝發光二極體晶片之模具結構之側視分解示意圖、本發明用於封裝發光二極體晶片之模具結構的第一實施例之上視圖、及本發明用於封裝發光二極體晶片之模具結構的第二實施例之上視圖。由第六圖可知，本發明係提供一種用於封裝發光二極體晶片之模具結構M，其包括：一上模具１、及一與該上模具１相互配合之下模具２。其中，該上模具１係具有一面向該下模具２，且與該下模具２配合之平面１０。

請配合第七圖所示，以第一實施例之下模具２而言，該下模具２係包括有：一主要流道（main flow channel）２０、複數個容置空間２１、複數個次要流道（secondary flow channels）２２、以及複數個脫模頂腳（pins）２３。

其中，該等容置空間２１係以矩陣的方式排列，並且該等容置空間２１係分別形成於該主要流道２０的兩相對側邊。再者，該等次要流道２２係可以交替的方式，設置於每一個容置空間２１彼此間的一側邊，以使得該等次要

流道２２係橫向地（transversely）使每一個容置空間２１彼此相連通。此外，該等脫模頂腳２３係分別穿透該下模具２，並且每一個脫模頂腳２３係可伸縮地（expansibly）凸出於相對應之容置空間２１。

請配合第八圖所示，以第二實施例之下模具２'而言，該下模具２'係包括有：一主要流道（main flow channel）２０'、複數個容置空間２１'、複數個次要流道（secondary flow channels）２２'、以及複數個脫模頂腳（pins）２３'。

其中，該等容置空間２１'係以矩陣的方式排列，並且該等容置空間２１'係分別形成於該主要流道２０'的兩相對側邊。再者，每兩個次要流道２２'係設置於每一個容置空間２１'彼此間的兩相對側邊，以使得該等次要流道２２'係橫向地（transversely）使每一個容置空間２１'彼此相連通。此外，該等脫模頂腳２３'係分別穿透該下模具２'，並且每一個脫模頂腳２３'係可伸縮地（expansibly）凸出於一部分容置空間２１'之間之支撐架２４'。

然而，上述所揭露之下模具（２、２'）的結構係非用以限定本發明，例如：該等容置空間（２１、２１'）亦可皆設置於該主要流道（２０、２０'）的同一側邊。

請參閱第九圖所示，其係為本發明設置發光二極體晶片於基板（料片）上之上視圖。由圖中可知，首先，本發明係可透過蝕刻（etching）或相關的成形方式，將一基板３蝕刻出複數個載晶區（chip carry area）３０、及複數個相對應該等載晶區３０之正、負極接腳３００、３０１；

然後，將複數個發光二極體晶片（LED chips）４分別設置在該等相對應之載晶區３０上；最後，再藉由打線的方式，將每一個發光二極體晶片４之正、負極端（圖未示）透過導線４０以分別電性連接於該基板３之相對應正、負極接腳３００、３０１。

請參閱第十圖、及第十一Ａ圖至第十一Ｅ圖所示，其分別為本發明發光二極體晶片之封裝方法之流程圖、及本發明發光二極體晶片之封裝方法之流程示意圖。首先，請配合第十一Ａ圖所示，提供兩個相互配合之上模具１與下模具２，其中該下模具２係具有一主要流道（main flow channel）２０(如第六圖所示)、複數個形成於該主要流道２０的側邊之容置空間２１、複數個橫向地（transversely）使每一個容置空間２１彼此相連通之次要流道（secondary flow channels）２２、以及複數個穿透該下模具２之脫模頂腳（pins）２３（S100）。

然後，請配合第十一Ｂ圖所示，透過該上模具１，將已打線完成之複數個發光二極體晶片（wire-bonded LED chips）４，以相對應該等容置空間２１的方式壓合該下模具２（S102）。

接下來，請配合第十一Ｃ圖所示，將封裝膠５從該主要流道２０灌入，以使得該封裝膠５經過該等次要流道２２而流入每一個容置空間２１內，並填充滿每一個容置空間２１，以封裝該等已打線完成之發光二極體晶片（wire-bonded LED chips）４（S104）。

然後，請配合第十一D圖所示，向上移除該上模具1（此時該上模具1向上脫離下模具2），以使得該上模具1脫離該等封裝完成後之發光二極體晶片（packaged LED chips）4（S106）。

此外，以本發明之第一實施例而言，請配合第十一E圖所示，透過該等脫模頂腳23，以頂出該等封裝完成後之發光二極體晶片（packaged LED chips）4（S108）。其中，每一個脫模頂腳23係可伸縮地（expansibly）凸出於相對應之容置空間21。

另外，以本發明之第二實施例而言，請參閱第十二圖所示，其係為本發明另一種透過脫模頂腳頂出封裝後之發光二極體晶片之示意圖。由圖中可知，透過該等脫模頂腳23'，以頂出該等封裝完成後之發光二極體晶片（packaged LED chips）4（S108）。其中，每一個脫模頂腳23'係可伸縮地（expansibly）凸出於一部分容置空間21'之間之支撐架24'。

請參閱第十三圖及第十四圖所示，其分別為本發明第一實施例之封裝膠灌入該下模具之容置空間之示意圖、及本發明第二實施例之封裝膠灌入該下模具之容置空間之示意圖。

其中，由第十三圖所示之第一實施例而言，藉由該等次要流道22係以交替的方式，設置於每一個容置空間21彼此間的一側邊，以使得該等容置空間21與該等次要流道22組合成一連續S型流道（如第十三圖中之箭頭S

所示)。因此，該封裝膠5較容易完全填充滿該等容置空間21，而不致於在該等容置空間21內之角落C產生空隙，而造成封裝之缺陷。

再者，由第十四圖所示之第二實施例而言，藉由每兩個次要流道22´係設置於每一個容置空間21´彼此間的兩相對側邊。同理可知，該封裝膠5較容易完全填充滿該等容置空間21´，而不致於在該等容置空間21´內之角落C´產生空隙，而造成封裝之缺陷。

綜上所述，本發明之模具結構及封裝方法係具有下例之優點：

1、透過小面積之容置空間（21、21´）及支撐架24´的配合，以增加基板3之結構強度，因而可避免封裝膠溢流（overflow）至發光二極體（LED）的基板之背部。

2、本發明不需使用自黏性膠帶，進而達到節省成本之優點。

3、透過小面積之容置空間（21、21´）及支撐架24´的配合，以使得該等封裝完成後之發光二極體晶片4容易進行脫模，因此增加了模具脫模之良率。

惟，以上所述，僅為本發明最佳之一的具體實施例之詳細說明與圖式，惟本發明之特徵並不侷限於此，並非用以限制本發明，本發明之所有範圍應以下述之申請專利範圍為準，凡合於本發明申請專利範圍之精神與其類似變化之實施例，皆應包含於本發明之範疇中，任何熟悉該項技

藝者在本發明之領域內，可輕易思及之變化或修飾皆可涵蓋在以下本案之專利範圍。

【圖式簡單說明】

第一圖係為習知用於封裝發光二極體晶片之模具結構之側視分解示意圖；

第二圖係為習知下模具之俯視圖；

第三圖係為習知設置發光二極體晶片於基板（料片）上之上視圖；

第四圖係為習知上模具與下模具配合前之示意圖；

第五圖係為習知上模具與下模具配合後，封裝膠溢流至膠帶背面之示意圖；

第六圖係為本發明用於封裝發光二極體晶片之模具結構之側視分解示意圖；

第七圖係為本發明用於封裝發光二極體晶片之模具結構的第一實施例之上視圖；

第八圖係為本發明用於封裝發光二極體晶片之模具結構的第二實施例之上視圖；

第九圖係為本發明設置發光二極體晶片於基板（料片）上之上視圖；

第十圖係為本發明發光二極體晶片之封裝方法之流程圖；

第十一Ａ圖至第十一Ｅ圖係為本發明發光二極體晶片之封裝方法之流程示意圖；

第十二圖係為本發明另一種透過脫模頂腳頂出封裝後之發

光二極體晶片之示意圖；

第十三圖係為本發明第一實施例之封裝膠灌入該下模具之容置空間之示意圖；以及

第十四圖係為本發明第二實施例之封裝膠灌入該下模具之容置空間之示意圖。

【主要元件符號說明】

[習知]

模具結構	m		
上模具	1a		
下模具	2a	容置空間	20a
基板	3a	載晶區	30a
		正極接腳	300a
		負極接腳	301a
發光二極體晶片	4a	導線	40a
自黏性膠帶	5a		
封裝膠	6a		

[本發明]

模具結構	M		
上模具	1	平面	10
下模具	2	主要流道	20
		容置空間	21
		次要流道	22
		脫模頂腳	23

下模具	2′	主要流道	20′
		容置空間	21′
		次要流道	22′
		脫模頂腳	23′
		支撐架	24′
基板	3	載晶區	30
		正極接腳	300
		負極接腳	301
發光二極體晶片	4	導線	40
封裝膠	5		

五、中文發明摘要：

一種用於封裝發光二極體晶片之模具結構，其包括：一上模具及一下模具。其中，該下模具係與該上模具相互配合，並且該下模具係具有一主要流道（main flow channel）、複數個形成於該主要流道的側邊之容置空間、複數個橫向地（transversely）使每一個容置空間彼此相連通之次要流道（secondary flow channels）、以及複數個穿透該下模具之脫模頂腳（pins）。

六、英文發明摘要：

十、申請專利範圍：

1、一種用於封裝發光二極體晶片之模具結構，其包括：

一上模具；以及

一下模具，其與該上模具相互配合，其中該下模具係具有一主要流道（main flow channel）、複數個形成於該主要流道的側邊之容置空間、複數個橫向地（transversely）使每一個容置空間彼此相連通之次要流道（secondary flow channels）、以及複數個穿透該下模具之脫模頂腳（pins）。

2、如申請專利範圍第1項所述之用於封裝發光二極體晶片之模具結構，其中該上模具係具有一面向該下模具，且與該下模具配合之平面。

3、如申請專利範圍第1項所述之用於封裝發光二極體晶片之模具結構，其中該等容置空間係以矩陣的方式排列。

4、如申請專利範圍第1項所述之用於封裝發光二極體晶片之模具結構，其中該等次要流道係以交替的方式，設置於每一個容置空間彼此間的一側邊，以使得該等容置空間與該等次要流道組合成一連續S型流道。

5、如申請專利範圍第1項所述之用於封裝發光二極體晶片之模具結構，其中每兩個次要流道係設置於每一個容置空間彼此間的兩相對側邊。

6、如申請專利範圍第1項所述之用於封裝發光二極體晶片之模具結構，其中該等容置空間皆設置於該主要流

道的同一側邊。

7、如申請專利範圍第1項所述之用於封裝發光二極體晶片之模具結構，其中該等容置空間係分別設置於該主要流道的兩相對側邊。

8、如申請專利範圍第1項所述之用於封裝發光二極體晶片之模具結構，其中每一個脫模頂腳係可伸縮地（expansibly）凸出於相對應之容置空間。

9、如申請專利範圍第1項所述之用於封裝發光二極體晶片之模具結構，其中每一個脫模頂腳係可伸縮地（expansibly）凸出於一部分容置空間之間之支撐架。

10、一種發光二極體晶片之封裝方法，其包括：

提供兩個相互配合之上模具與下模具，其中該下模具係具有一主要流道（main flow channel）、複數個形成於該主要流道的側邊之容置空間、複數個橫向地（transversely）使每一個容置空間彼此相連通之次要流道（secondary flow channels）、以及複數個穿透該下模具之脫模頂腳（pins）；

透過該上模具，將已打線完成之複數個發光二極體晶片（wire-bonded LED chips），以相對應該等容置空間的方式壓合該下模具；

將封裝膠從該主要流道灌入，以使得該封裝膠經過該等次要流道而流入每一個容置空間內，並填充滿每一個容置空間，以封裝該等已打線完成之發光二極體晶片（wire-bonded LED chips）；

向上移除該上模具，以使得該上模具脫離該等封裝完成後之發光二極體晶片（packaged LED chips）；以及透過該等脫模頂腳，以頂出該等封裝完成後之發光二極體晶片（packaged LED chips）。

１１、如申請專利範圍第１０項所述之發光二極體晶片之封裝方法，其中該上模具係具有一面向該下模具，且與該下模具配合之平面。

１２、如申請專利範圍第１０項所述之發光二極體晶片之封裝方法，其中該等容置空間係以矩陣的方式排列。

１３、如申請專利範圍第１０項所述之發光二極體晶片之封裝方法，其中該等次要流道係以交替的方式，設置於每一個容置空間彼此間的一側邊，以使得該等容置空間與該等次要流道組合成一連續Ｓ型流道。

１４、如申請專利範圍第１０項所述之發光二極體晶片之封裝方法，其中每兩個次要流道係設置於每一個容置空間彼此間的兩相對側邊。

１５、如申請專利範圍第１０項所述之發光二極體晶片之封裝方法，其中該等容置空間皆設置於該主要流道的同一側邊。

１６、如申請專利範圍第１０項所述之發光二極體晶片之封裝方法，其中該等容置空間係分別設置於該主要流道的兩相對側邊。

１７、如申請專利範圍第１０項所述之發光二極體晶片之封裝方法，其中每一個脫模頂腳係可伸縮地

（expansibly）凸出於相對應之容置空間。

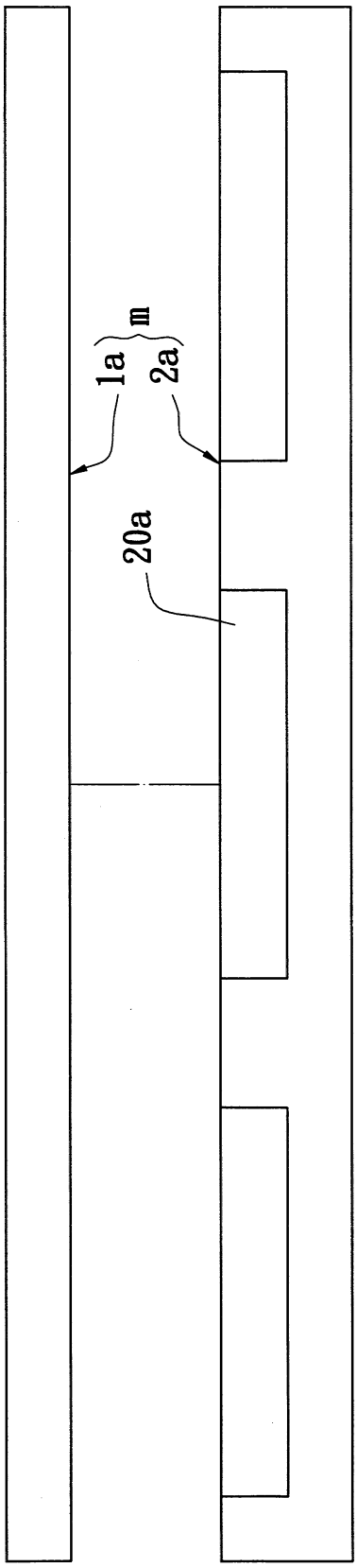
１８、如申請專利範圍第１０項所述之發光二極體晶片之封裝方法，其中每一個脫模頂腳係可伸縮地（expansibly）凸出於一部分容置空間之間之支撐架。

１９、如申請專利範圍第１０項所述之發光二極體晶片之封裝方法，更進一步包括：

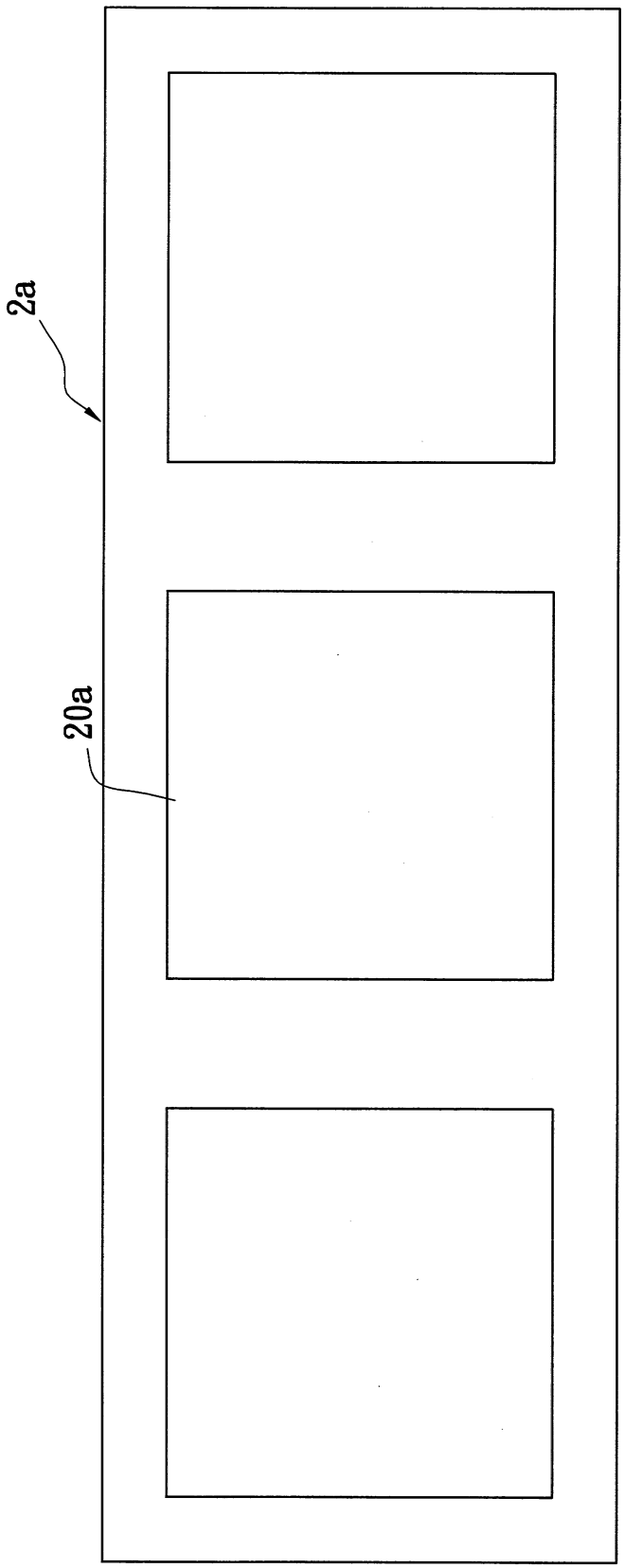
透過蝕刻（etching）的方式，將一基板蝕刻出複數個載晶區（chip carry area）、及複數個相對應該等載晶區之正、負極接腳；

將複數個發光二極體晶片（LED chips）分別設置在該等相對應之載晶區上；以及

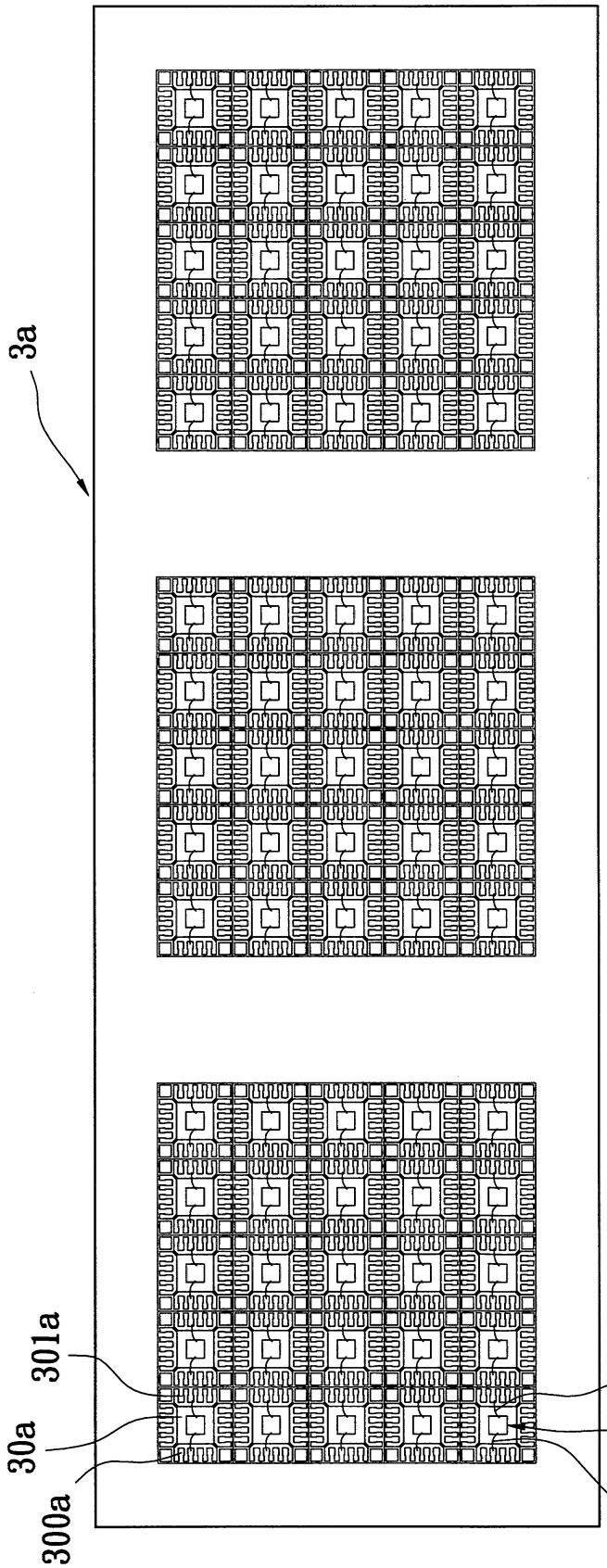
藉由打線的方式，將每一個發光二極體晶片之正、負極端分別電性連接於該基板之相對應正、負極接腳。



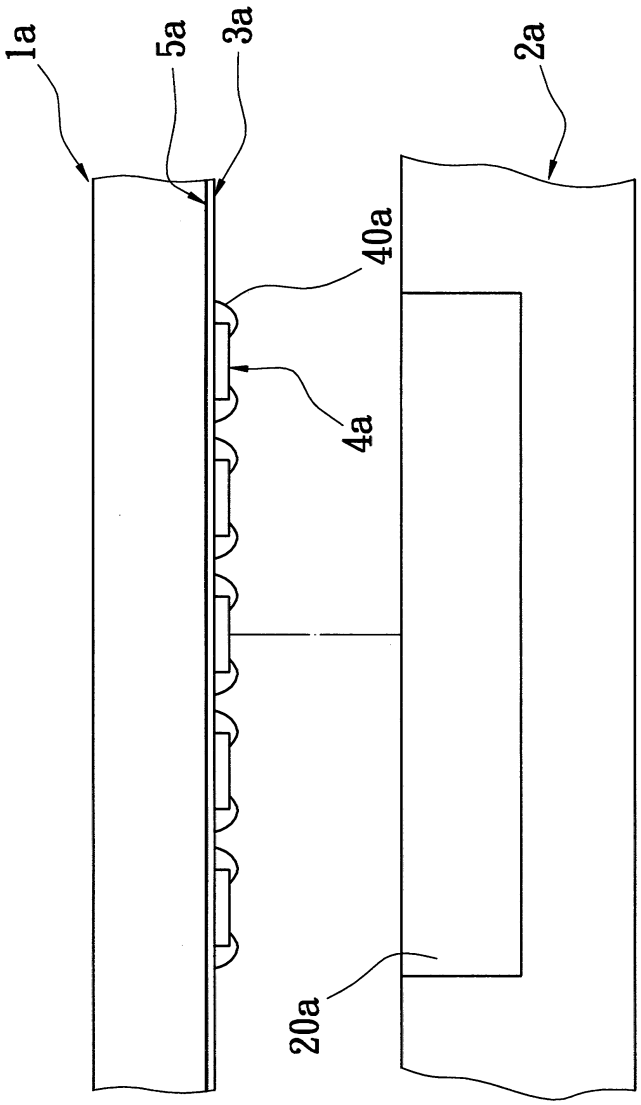
第一圖
（習知技術）



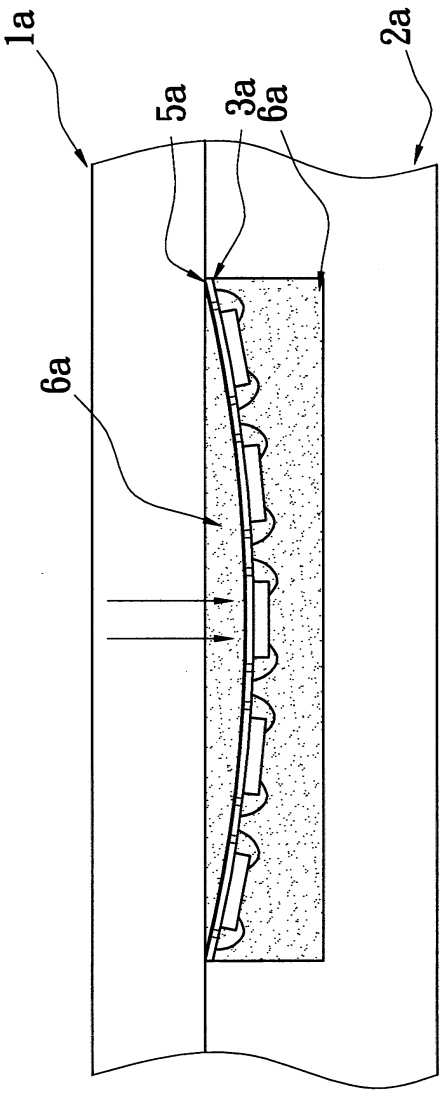
第二圖
（習知技術）



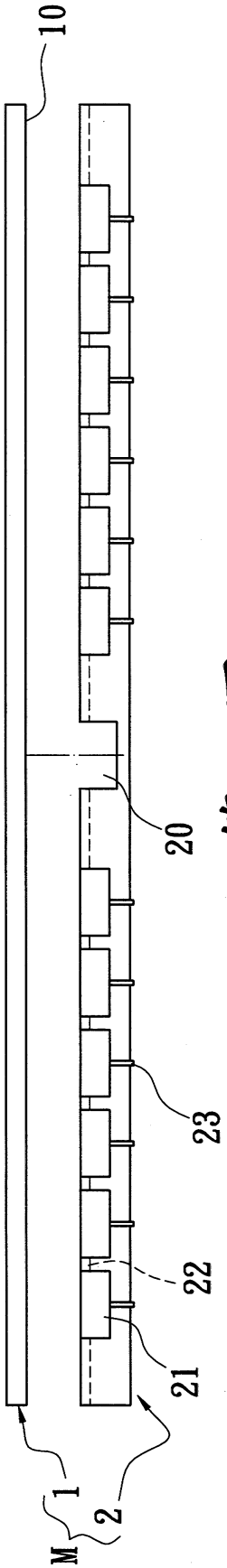
第三圖
（習知技術）



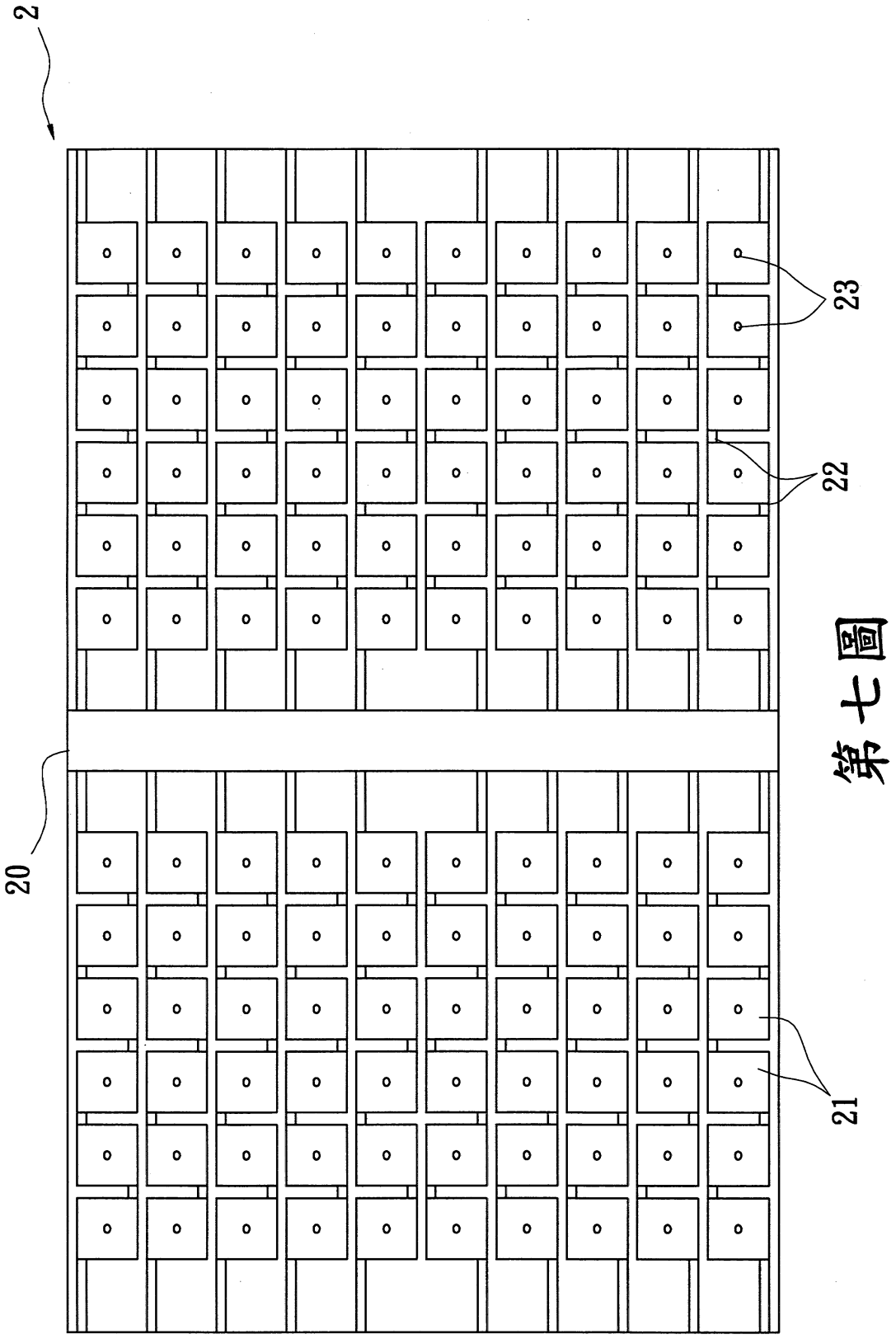
第四圖
（習知技術）



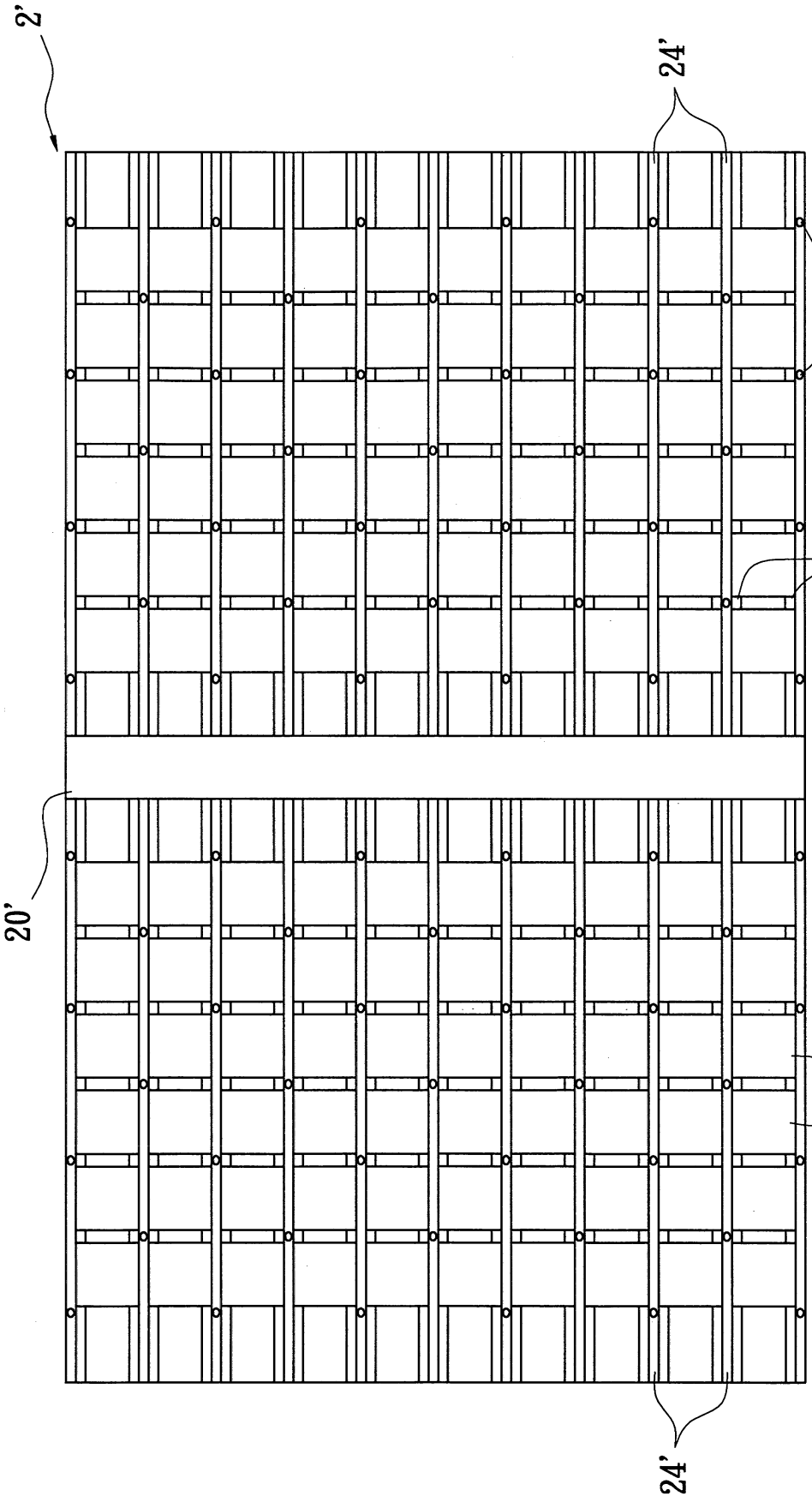
第五圖
（習知技術）



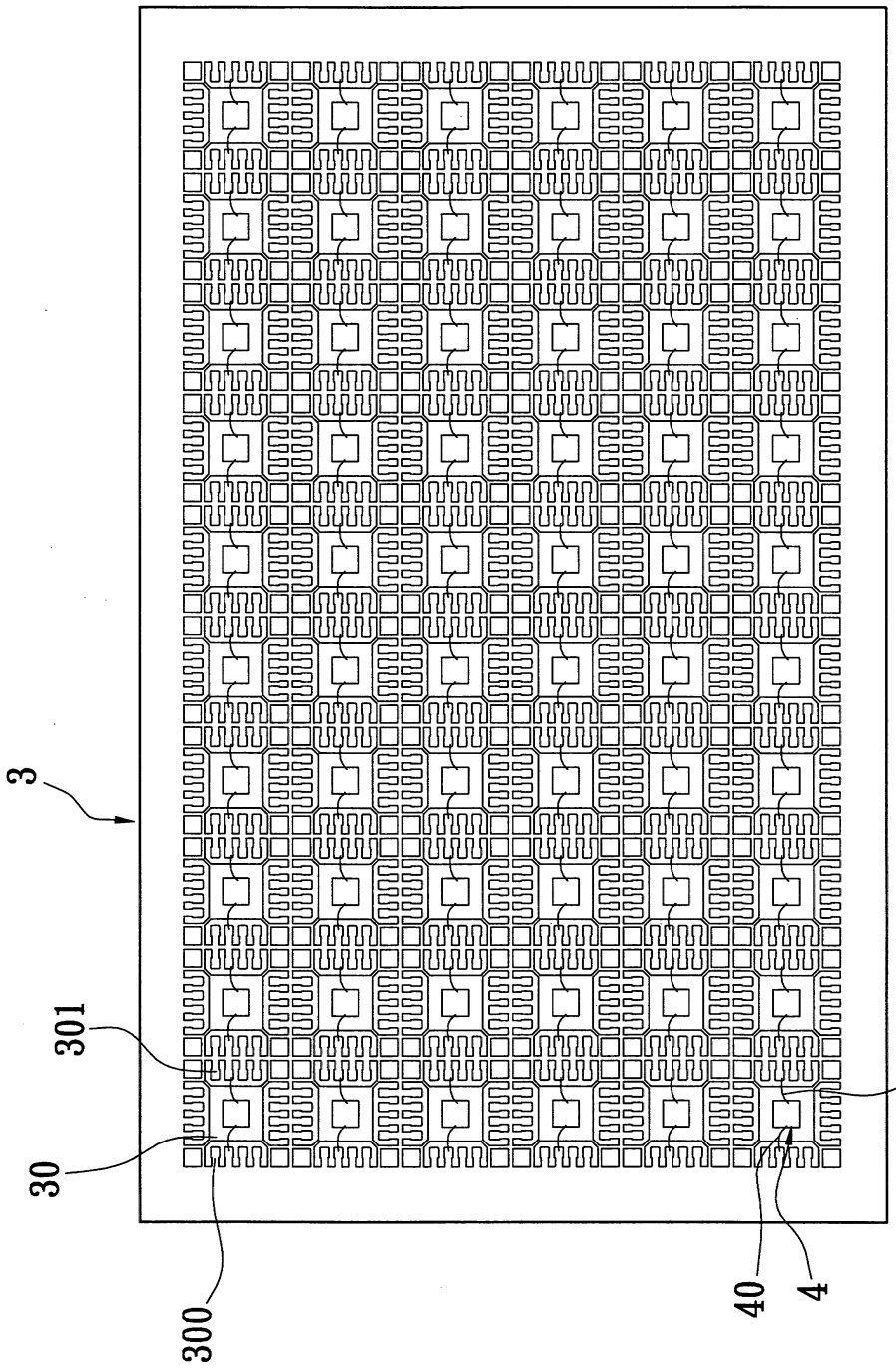
第六圖



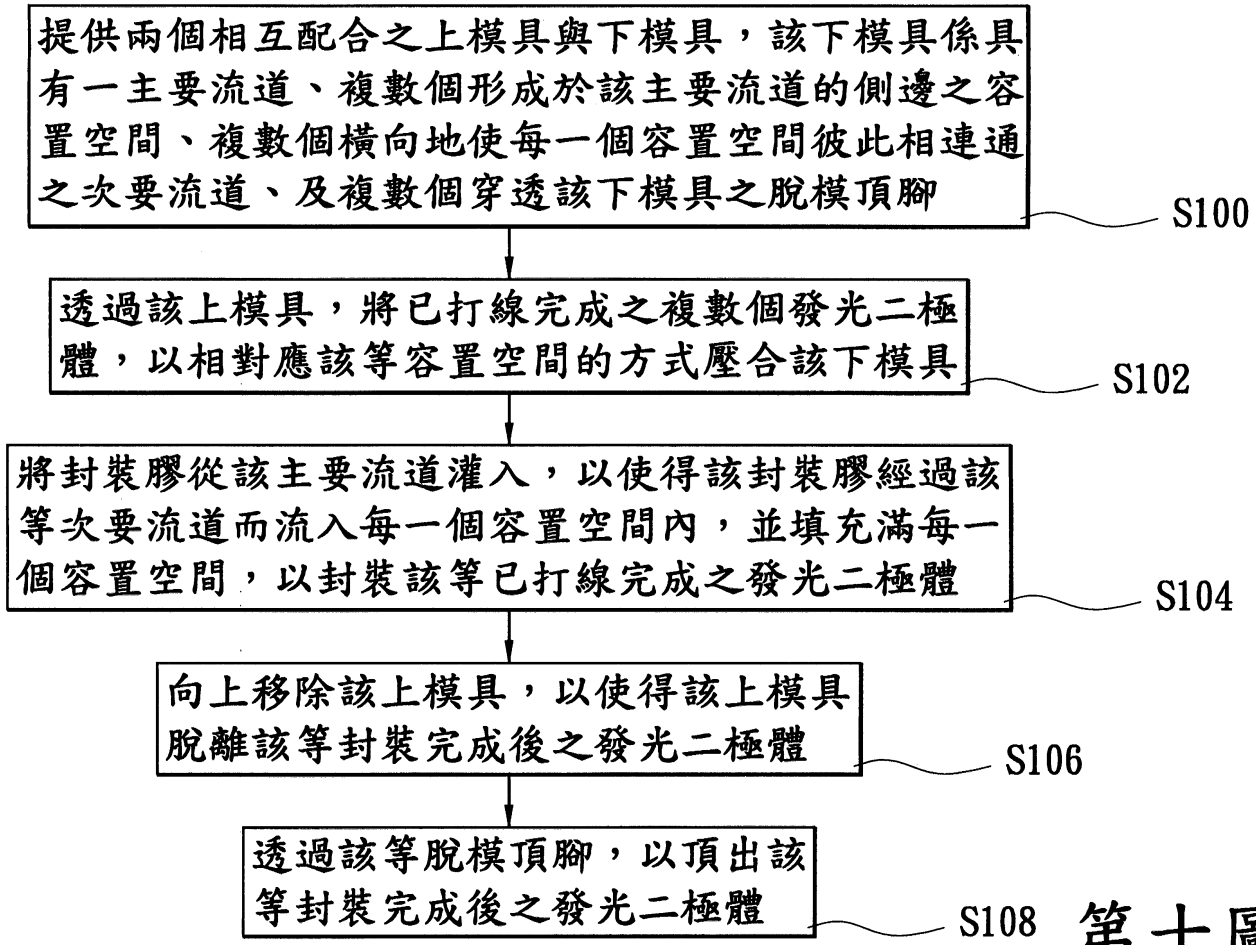
第七圖



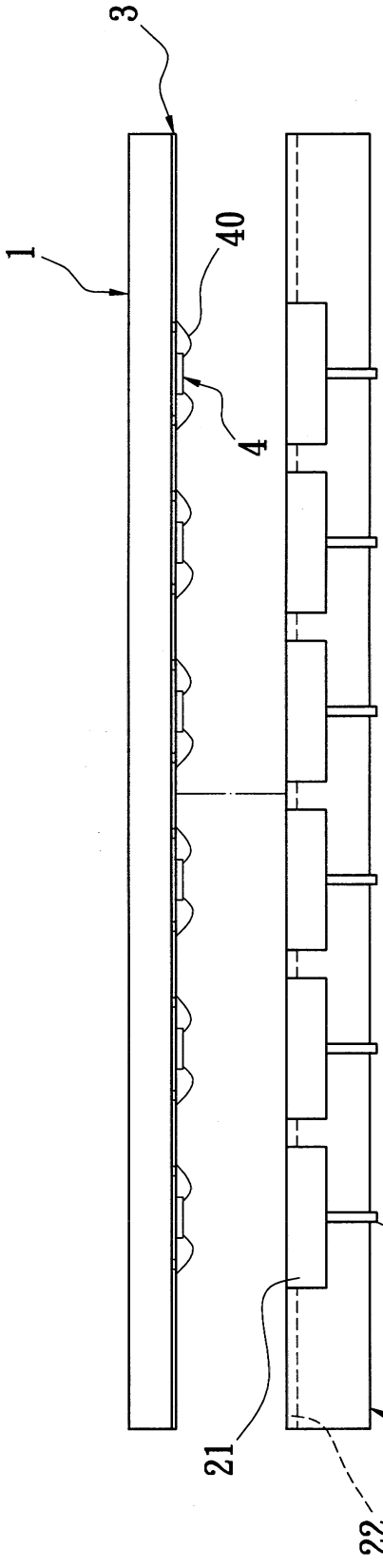
第八圖



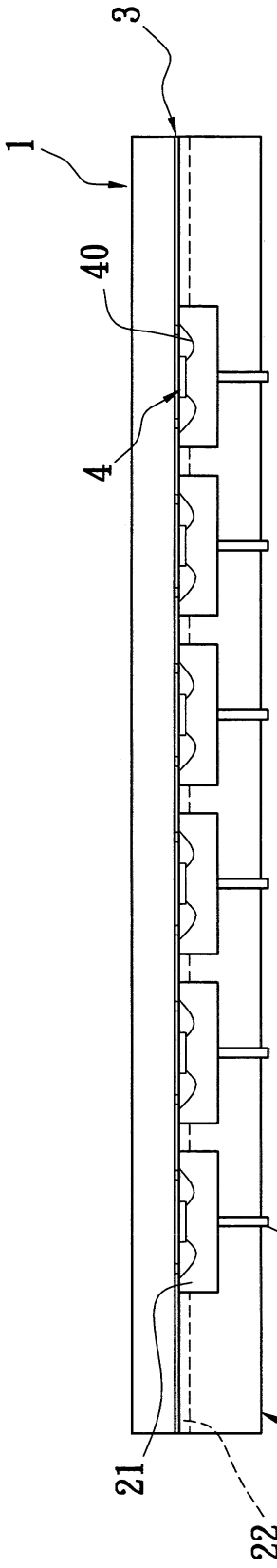
第九圖


提供兩個相互配合之上模具與下模具，該下模具係具有一主要流道、複數個形成於該主要流道的側邊之容置空間、複數個橫向地使每一個容置空間彼此相連通之次要流道、及複數個穿透該下模具之脫模頂腳
S100
透過該上模具，將已打線完成之複數個發光二極體，以相對應該等容置空間的方式壓合該下模具
S102
將封裝膠從該主要流道灌入，以使得該封裝膠經過該等次要流道而流入每一個容置空間內，並填充滿每一個容置空間，以封裝該等已打線完成之發光二極體
S104
向上移除該上模具，以使得該上模具脫離該等封裝完成後之發光二極體
S106
透過該等脫模頂腳，以頂出該等封裝完成後之發光二極體
S108

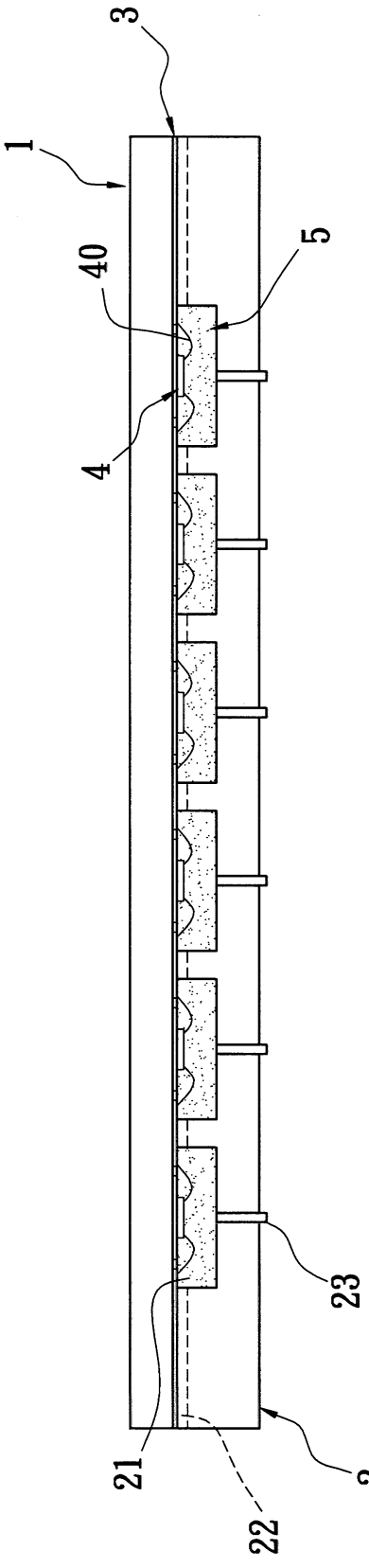
第十圖



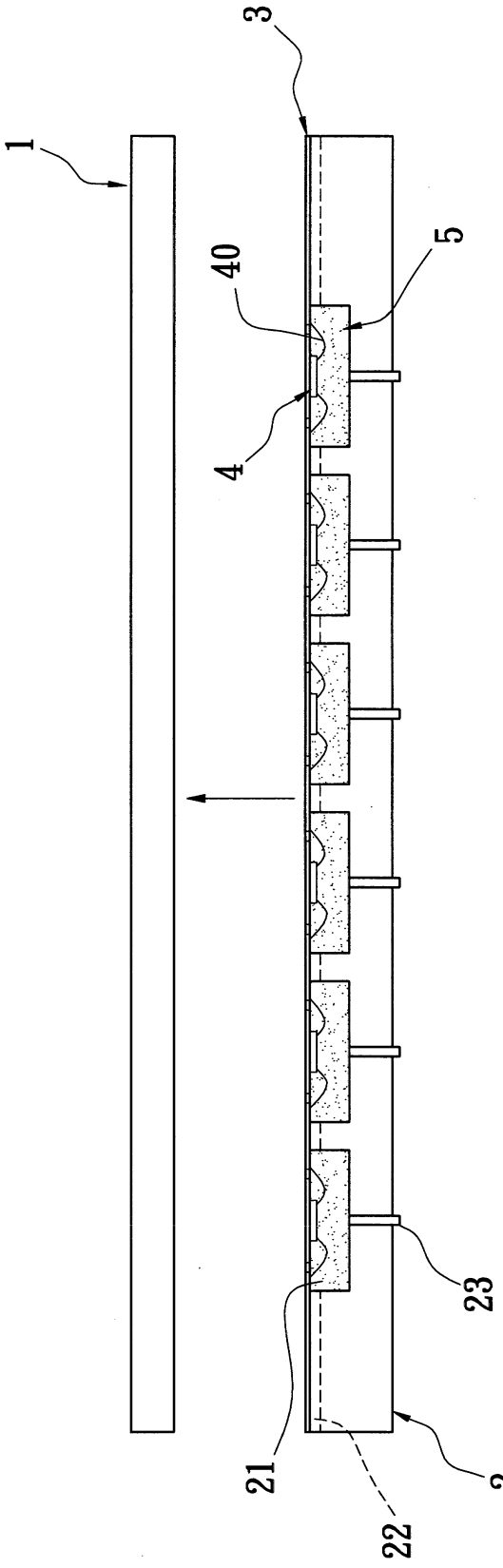
第十一A圖



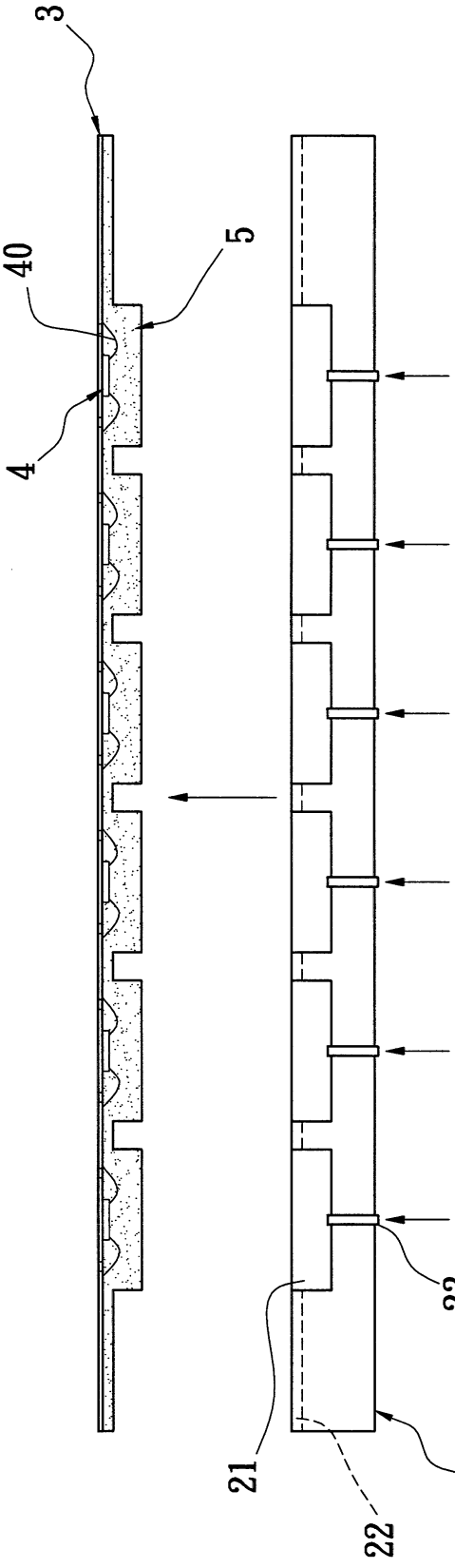
第十一B圖



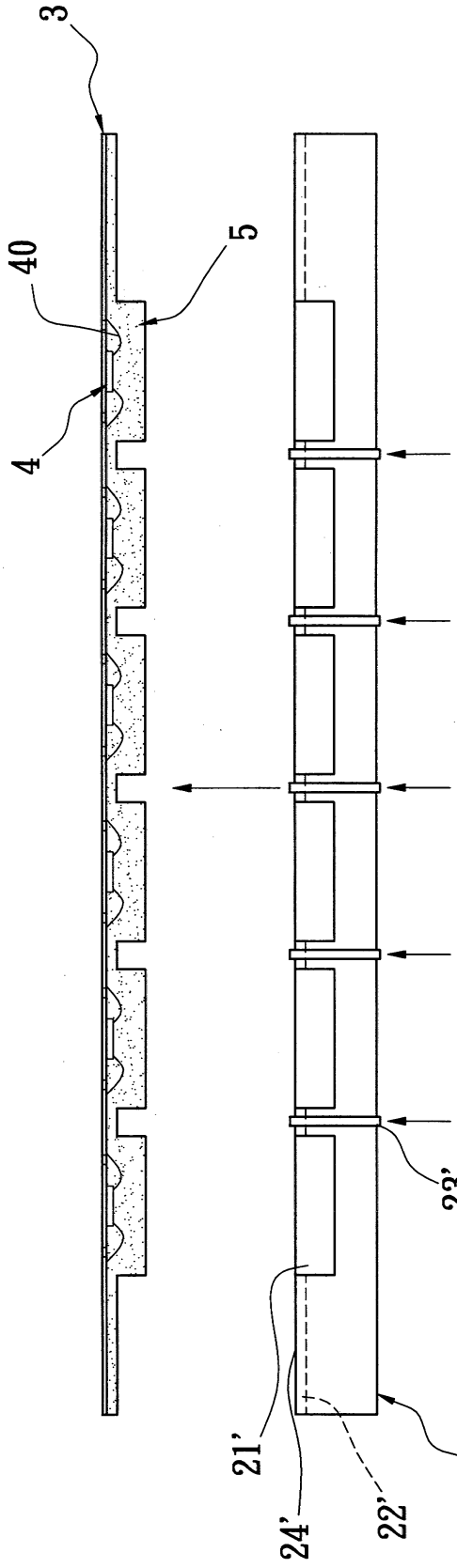
第十一C圖



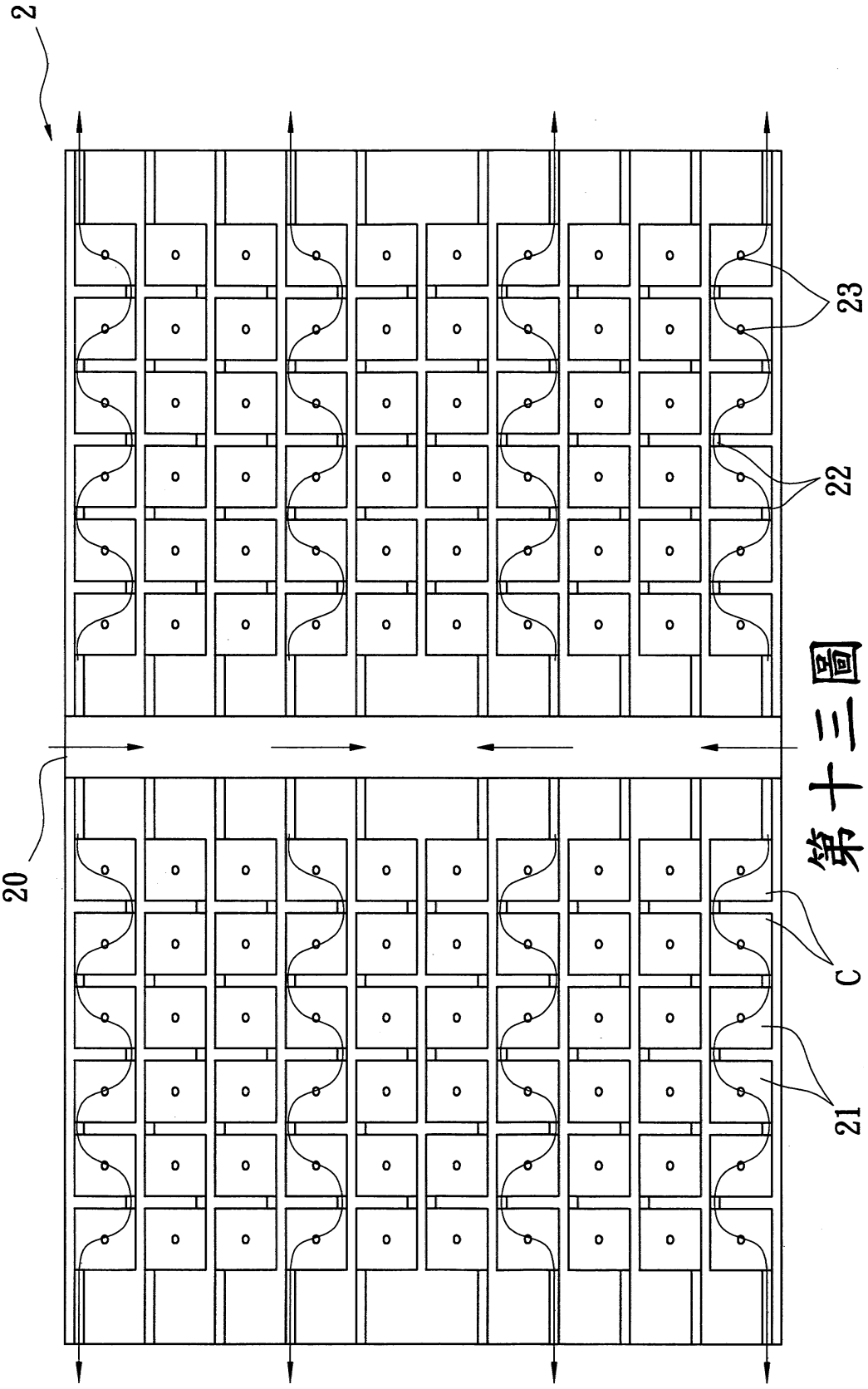
第十一D圖



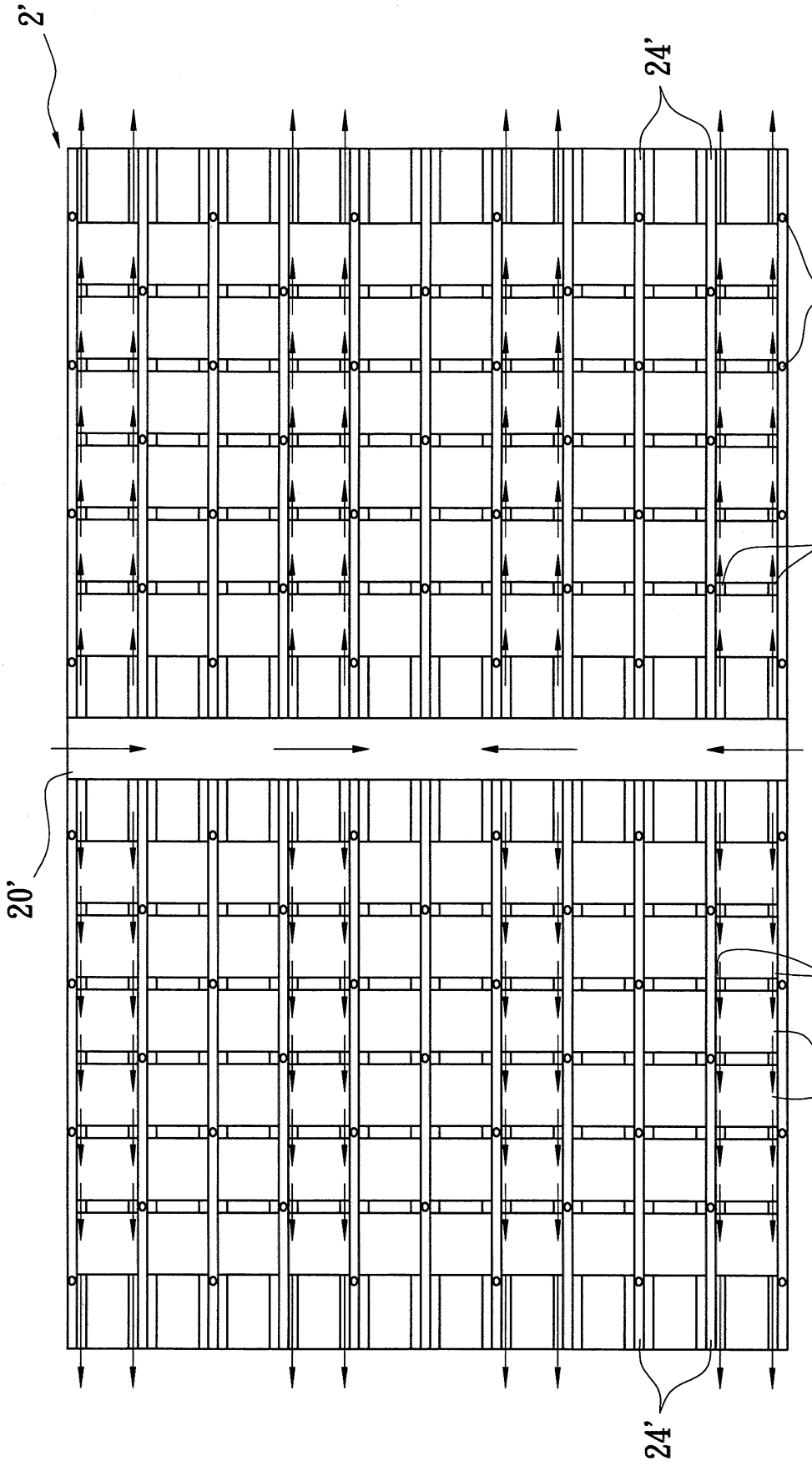
第十一E圖



第十二圖



第十三圖



第十四圖

七、指定代表圖：

(一)本案指定代表圖為：第（ 十一C ）圖。

(二)本代表圖之元件符號簡單說明:

上模具	1		
下模具	2	容置空間	21
		次要流道	22
		脫模頂腳	23
基板	3		
發光二極體晶片	4	導線	40
封裝膠	5		

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：